

# RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア  
 ルネサス エレクトロニクス株式会社  
 問合せ窓口 <http://japan.renesas.com/contact/>  
 E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-RX*-A182A/J	Rev.	第1版
題名	RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編の誤記訂正		情報分類	技術情報	
適用製品	RX65N グループ、RX651 グループ	対象ロット等	関連資料	RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編 Rev.2.10 (R01UH0590JJ0210)	
		全ロット			

RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編 Rev.2.10 において、誤記がありましたので、以下の通り訂正いたします。

No.	章		訂正内容
1	1章	概要	「表 1.5 機能別端子一覧(177ピン TFLGA, 176ピン LFBGA)」、 「表 1.6 機能別端子一覧(176ピン LFQFP)」の機能記載抜けの追記および誤記訂正
2	25章	ポートアウトプットイネーブル3 (POE3a)	「MTU6 端子選択レジスタ (M6SELR)」の追記
3	60章	電气的特性	「表 60.46 12ビット A/D (ユニット0)変換特性」の誤記訂正

1. 1.5 ピン配置図

- 「表 1.5 機能別端子一覧(177ピン TFLGA, 176ピン LFBGA)」において、機能の記載抜けおよび誤記がありましたので、以下の通り訂正いたします。

【変更前】

表 1.5 機能別端子一覧(177ピン TFLGA, 176ピン LFBGA)

ピン番号	電源 クロック システム 制御	I/Oポート	バス EXDMAC SDRAMC	タイマ (MTU, TPU, TMR, PPG, RTC, CMTW, POE, CAC)	通信 (ETHERC, SCI, RSPI, RIIC, CAN, USB)	メモリ I/F カメラ I/F (QSPI, SDHI, SDSI, MMCIF, PDC)	GLCDC	割り込み	A/D D/A
~省略~									
M8		P55	D0[A0/D0]/ EDREQ0	MTIOC4D/ TMO3	ET0_EXOU T/TXD7/ SMOSI7/ SSDA7/ MISOC-B/ CRX1		LCD_DATA 5-A	IRQ10	
~省略~									
N8		P54	D1[A1/D1]/ EDACK0	MTIOC4B/ TMC11	ET0_LINKS TA/CTS2#/ RTS2#/ SS2#/ MOSIC-B/ CTX1		LCD_DATA 6-A		
~省略~									
P5	VSS_USB								
P6	VCC_USB								
~省略~									

【変更後】

表 1.5 機能別端子一覧(177ピン TFLGA, 176ピン LFBGA)

ピン番号	電源 クロック システム 制御	I/Oポート	バス EXDMAC SDRAMC	タイマ (MTU, TPU, TMR, PPG, RTC, CMTW, POE, CAC)	通信 (ETHERC, SCI, RSPI, RIIC, CAN, USB)	メモリ I/F カメラ I/F (QSPI, SDHI, SDSI, MMCIF, PDC)	GLCDC	割り込み	A/D D/A
~省略~									
M8		P55	D0[A0/D0]/ EDREQ0/ WAIT#	MTIOC4D/ TMO3	ET0_EXOU T/TXD7/ SMOSI7/ SSDA7/ MISOC-B/ CRX1		LCD_DATA 5-A	IRQ10	
~省略~									
N8		P54	D1[A1/D1]/ EDACK0/ ALE	MTIOC4B/ TMC11	ET0_LINKS TA/CTS2#/ RTS2#/ SS2#/ MOSIC-B/ CTX1		LCD_DATA 6-A		
~省略~									
P5	VCC_USB								
P6	VSS_USB								
~省略~									

- 「表 1.6 機能別端子一覧(176 ピン LFQFP)」において、機能の記載抜けがありましたので、以下の通り訂正いたします。

【変更前】

ピン番号 176ピン LFQFP	電源 クロック システム 制御	I/Oポート	バス EXDMAC SDRAMC	タイマ (MTU, TPU, TMR, PPG, RTC, CMTW, POE, CAC)	通信 (ETHERC, SCI, RSPI, RIIC, CAN, USB)	メモリ I/F カメラ I/F  (QSPI, SDHI, SDSI, MMCIF, PDC)	GLCDC	割り込み	A/D D/A
～省略～									
65		P55	D0[A0/D0]/ EDREQ0	MTIOC4D/ TMO3	ET0_EXOU T/TXD7/ SMOSI7/ SSDA7/ MISOC-B/ CRX1		LCD_DATA 5-A	IRQ10	
66		P54	D1[A1/D1]/ EDACK0	MTIOC4B/ TMC1	ET0_LINKS TA/CTS2#/ RTS2#/ SS2#/ MOSIC-B/ CTX1		LCD_DATA 6-A		
～省略～									

【変更後】

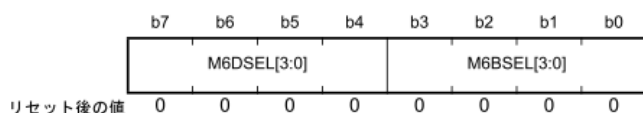
ピン番号 176ピン LFQFP	電源 クロック システム 制御	I/Oポート	バス EXDMAC SDRAMC	タイマ (MTU, TPU, TMR, PPG, RTC, CMTW, POE, CAC)	通信 (ETHERC, SCI, RSPI, RIIC, CAN, USB)	メモリ I/F カメラ I/F  (QSPI, SDHI, SDSI, MMCIF, PDC)	GLCDC	割り込み	A/D D/A
～省略～									
65		P55	D0[A0/D0]/ EDREQ0/ WAIT#	MTIOC4D/ TMO3	ET0_EXOU T/TXD7/ SMOSI7/ SSDA7/ MISOC-B/ CRX1		LCD_DATA 5-A	IRQ10	
66		P54	D1[A1/D1]/ EDACK0/ ALE	MTIOC4B/ TMC1	ET0_LINKS TA/CTS2#/ RTS2#/ SS2#/ MOSIC-B/ CTX1		LCD_DATA 6-A		
～省略～									

2. 25. ポートアウトプットイネーブル 3 (POE3a)

「25.2 レジスタの説明」に、以下の通り”MTU6 端子選択レジスタ (M6SELR)”を追加します。

25.2.20 MTU6 端子選択レジスタ (M6SELR)

アドレス 0008 C4EAh



ビット	シンボル	ビット名	機能	R/W
b3-b0	M6BSEL[3:0]	MTU6-B (MTIOC6B) 端子選択ビット	b3 b0 0000 : PA5をMTIOC6B端子としてハイインピーダンス制御する 0001 : PJ0をMTIOC6B端子としてハイインピーダンス制御する (注2) 上記以外は設定しないでください	R/W (注1)
b7-b4	M6DSEL[3:0]	MTU6-D (MTIOC6D) 端子選択ビット	b7 b4 0000 : PA0をMTIOC6D端子としてハイインピーダンス制御する 0001 : P84をMTIOC6D端子としてハイインピーダンス制御する (注2) 上記以外は設定しないでください	R/W (注1)

注1. リセット後、1回のみ書き込み可能です。  
 注2. 176pin版のみ選択可能です。

M6SELR レジスタは、読み出し/書き込み可能な8ビットのレジスタで、ハイインピーダンス制御対象となるMTU6-B/Dの端子を選択します。

**M6BSEL[3:0] ビット (MTU6-B (MTIOC6B) 端子選択ビット)**

ハイインピーダンス制御対象となるMTIOC6B端子を選択します。

**M6DSEL[3:0] ビット (MTU6-D (MTIOC6D) 端子選択ビット)**

ハイインピーダンス制御対象となるMTIOC6D端子を選択します。

3. 60.5 A/D 変換特性

「表 60.46 12 ビット A/D (ユニット 0)変換特性」において、変換時間特性を以下の通り訂正いたします。

【変更前】

表 60.46 12 ビット A/D (ユニット 0)変換特性

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = VBATT = 2.7~3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
PCLKB = PCLKC = 1MHz~60MHz, Ta = Topr

項目		min	typ	max	単位	測定条件
分解能		8	—	12	ビット	
アナログ入力容量		—	—	30	pF	
チャンネル専用サンプル ホールド回路使用時 (AN000~AN002)	変換時間 (注 1) (PCLKC = 60MHz 時) 許容信号源インピーダンス max = 1.0 kΩ	1.6 (0.4 + 0.25) (注 2)	—	—	μs	・ チャンネル専用サンプル ホールド回路のサンプリ ング 24 ステート ・ サンプリング 15 ステート
~省略~						

【変更後】

表 60.46 12 ビット A/D (ユニット 0)変換特性

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = VBATT = 2.7~3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
PCLKB = PCLKC = 1MHz~60MHz, Ta = Topr

項目		min	typ	max	単位	測定条件
分解能		8	—	12	ビット	
アナログ入力容量		—	—	30	pF	
チャンネル専用サンプル ホールド回路使用時 (AN000~AN002)	変換時間 (注 1) (PCLKC = 60MHz 時) 許容信号源インピーダンス max = 1.0 kΩ	1.06 (0.4 + 0.25) (注 2)	—	—	μs	・ チャンネル専用サンプル ホールド回路のサンプリ ング 24 ステート ・ サンプリング 15 ステート
~省略~						

以上