

---

## RL78/G14、R8C/36M グループ

R01AN3990JJ0100

Rev.1.00

### R8C から RL78 への移行ガイド：シリアルインタフェース

---

2017.12.22

#### 要旨

本アプリケーションノートでは、R8C/36M グループのシリアルインタフェース(UART0)に搭載されている各動作（クロック同期形シリアル I/O モード、クロック非同期形シリアル I/O モード）を RL78/G14 のシリアル・アレイ・ユニット(SAU)で実現する方法について説明します。

#### 対象デバイス

RL78/G14、R8C/36M グループ

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。また、マイコン仕様と電気的特性についてはユーザーズマニュアル ハードウェア編とテクニカルアップデートを参照してください。

## 目次

1. R8C ファミリから RL78 ファミリへの移行方法 .....	3
2. RL78/G14 と R8C/36M グループの相違点 .....	4
2.1 3線シリアル I/O 通信(CSI)の相違点 .....	4
2.2 UART 通信の相違点 .....	5
2.3 レジスタの対比 .....	6
3. 本サンプルコードでのシリアルインタフェースの移行方法 .....	9
4. クロック同期形シリアル I/O モードからの移行例 .....	10
4.1 仕様 .....	10
4.2 動作確認条件 .....	13
4.3 ハードウェア説明 .....	14
4.3.1 ハードウェア構成例 .....	14
4.3.2 使用端子一覧 .....	14
4.4 ソフトウェア説明 .....	15
4.4.1 動作概要 .....	15
4.4.2 オプション・バイトの設定一覧 .....	16
4.4.3 定数一覧 .....	16
4.4.4 変数一覧 .....	16
4.4.5 関数一覧 .....	17
4.4.6 関数仕様 .....	17
4.4.7 未使用関数一覧 .....	18
4.4.8 フローチャート .....	19
4.4.9 サンプルコード .....	48
4.4.10 関連アプリケーションノート .....	48
4.4.11 参考ドキュメント .....	48
5. クロック非同期形シリアル I/O モード(UART モード)からの移行例 .....	49
5.1 仕様 .....	49
5.2 動作確認条件 .....	51
5.3 ハードウェア説明 .....	52
5.3.1 ハードウェア構成例 .....	52
5.3.2 使用端子一覧 .....	52
5.4 ソフトウェア説明 .....	53
5.4.1 動作概要 .....	53
5.4.2 オプション・バイトの設定一覧 .....	54
5.4.3 定数一覧 .....	54
5.4.4 変数一覧 .....	54
5.4.5 関数一覧 .....	55
5.4.6 関数仕様 .....	55
5.4.7 フローチャート .....	58
5.4.8 サンプルコード .....	90
5.4.9 関連アプリケーションノート .....	90
5.4.10 参考ドキュメント .....	90

## 1. R8C ファミリから RL78 ファミリへの移行方法

本アプリケーションノートでは、R8C/36M グループのシリアルインタフェース(UART0)に搭載されている各動作（クロック同期形シリアル I/O モード、クロック非同期形シリアル I/O モード）を RL78/G14 のシリアル・アレイ・ユニット(SAU)で実現する方法について説明します。

表 1.1 に R8C/36M のシリアルインタフェースの動作モードを示します。表 1.2 に RL78/G14 のシリアル・アレイ・ユニット(SAU)の動作モードを示します。

表 1.1 R8C/36M グループのシリアルインタフェースの動作モード(概要)

R8C/36M グループのシリアルインタフェース	
動作モード	機能
クロック同期形シリアル I/O モード	転送クロックを用いてデータの送受信を行う
クロック非同期形シリアル I/O モード (UART モード)	任意のビットレート、転送データフォーマットを設定して、データの送受信を行う

表 1.2 RL78/G14 のシリアル・アレイ・ユニット(SAU)の動作モード(概要)

RL78/G14 のシリアル・アレイ・ユニット(SAU)	
動作モード	機能
3 線シリアル I/O	マスタから出力されるシリアル・クロック(SCK)に同期してデータの送信/受信を行います。
UART	シリアル・データ送信(TxD)とシリアル・データ受信(RxD)の 2 本のラインによる調歩同期式通信機能です。
簡易 I <sup>2</sup> C	シリアル・クロック(SCL)とシリアル・データ(SDA)の 2 本のラインによる、複数デバイスとのクロック同期式通信機能です。

R8C/36M グループの UART0 は、クロック同期形シリアル I/O モード、クロック非同期形シリアル I/O モード(UART モード)に対応しています。

RL78/G14 の SAU は、1 つのユニットに複数のシリアル・チャンネルを持ち、1 チャンネル、もしくは複数チャンネルを組み合わせ、3 線シリアル I/O(CSI)、UART 通信、簡易 I<sup>2</sup>C に対応します。

表 1.3 にシリアルインタフェースの対応表を示します。

表 1.3 シリアルインタフェースの対応表

R8C/36M シリアルインタフェース(UART0)	RL78/G14 シリアル・アレイ・ユニット(SAU)
クロック同期形シリアル I/O モード	3 線シリアル I/O 通信(CSI)
クロック非同期形シリアル I/O モード(UART モード) (該当機能なし)	UART 通信 簡易 I <sup>2</sup> C

## 2. RL78/G14 と R8C/36M グループの相違点

RL78/G14 と R8C/36M グループの相違点を示します。

### 2.1 3 線シリアル I/O 通信(CSI)の相違点

表 2.1 に 3 線シリアル I/O 通信(CSI)の相違点を示します。

表 2.1 3 線シリアル I/O 通信(CSI)の相違点

項目	R8C/36M グループ クロック同期形シリアル I/O モード	RL78/G14 3 線シリアル I/O 通信(CSI)
転送クロック	内部クロック/外部クロック	内部クロック/外部クロック
データ長	8 ビット	7、8 ビット
割り込み機能	<ul style="list-style-type: none"> <li>・送信完了割り込み/送信バッファ空 割り込み</li> <li>・受信完了割り込み</li> </ul>	<ul style="list-style-type: none"> <li>・(送信時)転送完了割り込み/ バッファ空き割り込み</li> <li>・(受信時)転送完了割り込み</li> </ul>
エラー検出	オーバランエラー	オーバラン・エラー
クロック極性選択/ クロック位相選択	あり	あり
データ位相選択	なし	あり
STOP モード中の使用	可(外部クロック選択時)	可(SNOOZE モード機能) <sup>注1</sup>
スレーブセレクト機能	なし	あり <sup>注2</sup>

注1. 内部クロック選択時のみ

2. シリアル・アレイ・ユニット(SAU)のユニット 0 のチャンネル 0 のみ

## 2.2 UART 通信の相違点

表 2.2 に UART 通信の相違点を示します。

表 2.2 UART 通信の相違点

項目	R8C/36M グループ クロック非同期形シリアル I/O モード (UART モード)	RL78/G14 UART 通信
転送クロック	内部クロック/外部クロック	内部クロック
データ長	7、8、9 ビット	7、8、9 ビット
送受信データのレベル設定、 反転選択	なし	あり
割り込み機能	<ul style="list-style-type: none"> <li>送信バッファ空割り込み/ 送信完了割り込み</li> <li>受信完了割り込み</li> </ul>	<ul style="list-style-type: none"> <li>(送信時)転送完了割り込み/ バッファ空き割り込み</li> <li>(受信時)転送完了割り込み</li> <li>フレーミング・エラー、 パリティ・エラー、 オーバラン・エラー によるエラー割り込み</li> </ul>
エラー検出	<ul style="list-style-type: none"> <li>オーバランエラー</li> <li>フレーミングエラー</li> <li>パリティエラー</li> <li>エラーサムフラグ</li> </ul>	<ul style="list-style-type: none"> <li>オーバラン・エラー</li> <li>フレーミング・エラー</li> <li>パリティ・エラー</li> </ul>
データ位相選択	なし	あり
パリティビット	以下の選択が可能 <ul style="list-style-type: none"> <li>パリティ許可/禁止</li> <li>偶数パリティ</li> <li>奇数パリティ</li> </ul>	以下の選択が可能 <ul style="list-style-type: none"> <li>パリティ・ビットなし</li> <li>0 パリティ・ビット付加</li> <li>偶数パリティ付加</li> <li>奇数パリティ付加</li> </ul>
STOP モード中の使用	可(外部クロック選択時)	可(SNOOZE モード機能)

## 2.3 レジスタの対比

表 2.3、表 2.4、表 2.5 に R8C/36M グループの UART0 と RL78/G14 の SAU のレジスタ対比表を示します。

表 2.3 レジスタの対比(1)

設定項目	R8C/36M グループ	RL78/G14
シリアル I/O モード、データ長選択	UiMR レジスタ SMD0~SMD2 ビット	SMRmn レジスタ MDmn1、MDmn2 ビット SCRmn レジスタ DLSmn0、DLSmn1 ビット
内/外部クロック選択	UiMR レジスタ CKDIR ビット	-
ストップビット長選択	UiMR レジスタ STPS ビット	SCRmn レジスタ SLCmn0、SLCmn1 ビット
パリティビット制御	UiMR レジスタ PRY ビット UiMR レジスタ PRYE ビット	SCRmn レジスタ PTCmn0、PTCmn1 ビット
ビットレート	UiBRG レジスタ	SDRmn レジスタ <sup>注</sup>
送信バッファ	UiTB レジスタ	SDRmn レジスタ <sup>注</sup>
カウントソース選択	UiC0 レジスタ CLK0、CLK1 ビット	CKC レジスタ CSS、MCM0 ビット SPSm レジスタ SMRmn レジスタ CKSmn、CCSmn ビット
送信レジスタ空フラグ	UiC0 レジスタ TXEPT ビット	SSRmn レジスタ TSFmn ビット
データ出力選択	UiC0 レジスタ NCH ビット	POMxx レジスタ
クロック極性選択	UiC0 レジスタ CKPOL ビット	SCRmn レジスタ CKPmn、DAPmn ビット

注 下位 8 ビットまたは下位 9 ビットは、送受信バッファ・レジスタとして機能します。  
上位 7 ビット部分は動作クロック(fMCK)の分周設定レジスタです。

### 備考

—：該当するレジスタはありません。

i = 0、1

m = ユニット番号(0、1)

n = チャネル番号(0~3)

xx = 0、1、3、5、7

表 2.4 レジスタの対比(2)

設定項目	R8C/36M グループ	RL78/G14
転送フォーマット選択	UiC0 レジスタ UFORM ビット	SCRmn レジスタ DIRmn ビット
送信許可	UiC1 レジスタ TE ビット	SCRmn レジスタ TXEmn ビット SSm レジスタ SMRmn レジスタ STSmn ビット
送信バッファ空フラグ	UiC1 レジスタ TI ビット	SSRmn レジスタ BFFmn ビット
受信許可	UiC1 レジスタ RE ビット	SCRmn レジスタ RXEmn ビット SSm レジスタ SMRmn レジスタ STSmn ビット
受信完了フラグ	UiC1 レジスタ RI ビット	-
送信割り込み要因選択	UiC1 レジスタ UiIRS ビット	SMRmn レジスタ MDmn0 ビット
連続受信モード許可	UiC1 レジスタ UiRRM ビット	-
受信バッファ	UiRB レジスタ	SDRmn レジスタ <sup>注</sup>
オーバランエラーフラグ	UiRB レジスタ OER ビット	SSRmn レジスタ OVFmn ビット
フレーミングエラーフラグ	UiRB レジスタ FER ビット	SSRmn レジスタ FEFmn ビット
パリティエラーフラグ	UiRB レジスタ PER ビット	SSRmn レジスタ PEFmn ビット
エラーサムフラグ	UiRB レジスタ SUM ビット	-

注 下位 8 ビットまたは下位 9 ビットは、送受信バッファ・レジスタとして機能します。  
上位 7 ビット部分は動作クロック(fMCK)の分周設定レジスタです。

## 備考

－：該当するレジスタはありません。

i = 0、1

m = ユニット番号(0、1)

n = チャネル番号(0～3)

xx = 0、1、3、5、7

表 2.5 レジスタの対比(3)

設定項目	R8C/36M グループ	RL78/G14
端子選択	U0SR レジスタ TXD0SEL0 ビット RXD0SEL0 ビット CLK0SEL0 ビット	PIM0,PIM1,PIM3,PIM5 レジスタ POM0,POM1,POM3,POM5,POM7 レジスタ PM0,PM1,PM3,PM5,PM7 レジスタ P0, P1, P3, P5,P7 レジスタ
チャンネル n の受信データのレベル反転の制御	—	SMRmn レジスタ SISmn0 ビット
エラー割り込み信号のマスク可否の選択	—	SCRmn レジスタ EOCmn ビット
エラー・フラグのクリア	—	SIRmn レジスタ
チャンネル n 動作停止トリガ	—	STm レジスタ STmn ビット
チャンネル n の動作許可/停止状態の表示	—	SEm レジスタ SEmn ビット
チャンネル n のシリアル出力許可/停止	—	SOEm レジスタ SOEmn ビット
チャンネル n のシリアル・クロック出力	—	S0m レジスタ CKOmn ビット
チャンネル n のシリアル・データ出力	—	S0m レジスタ SOmn ビット
チャンネル n の送信データのレベル反転の選択	—	SOLm レジスタ
転送完了割り込み発生許可/停止の選択	—	SSCm レジスタ SSEcm ビット
STOP モード状態からの UART0/UART2 受信動作起動許可/停止の選択	—	SSCm レジスタ SWCm ビット
入力切り替え制御(LIN-bus 通信動作)	—	ISC レジスタ
ノイズ・フィルタ許可	—	NFEN0 レジスタ

## 備考

—：該当するレジスタはありません。

i = 0、1

m = ユニット番号(0、1)

n = チャンネル番号(0~3)

xx = 0、1、3、5、7



### 3. 本サンプルコードでのシリアルインタフェースの移行方法

本サンプルプログラムでは表 3.1 に示す方法で、R8C/36M グループのシリアルインタフェースの動作を RL78/G14 で実現します。

サンプルプログラムの詳細な内容については、次章以降をご確認ください。

表 3.1 本サンプルプログラムでの R8C/36M グループから RL78/G14 への移行方法

R8C/36M グループ	RL78/G14
クロック同期形シリアル I/O モード	3 線シリアル I/O 通信(CSI)
クロック非同期形シリアル I/O モード(UART モード)	UART 通信

## 4. クロック同期形シリアル I/O モードからの移行例

### 4.1 仕様

本アプリケーションノートでは、シリアル・アレイ・ユニット（SAU）による 3 線シリアル I/O 通信（CSI）のマスタ送受信を行います。CSI のマスタとして動作し、スレーブ側にクロック供給します。また、交互にデータ 0x05、0x50 をスレーブ側に送信し、スレーブ側からのデータ受信を行います。

表 4.1 に使用する周辺機能と用途を、図 4.1 に CSI の動作概要を示します。

図 4.2、図 4.3 に CSI 通信のタイミング・チャートを示します。

表 4.1 使用する周辺機能と用途

周辺機能	用途
シリアル・アレイ・ユニット 0 チャンネル 0	CSI00 のマスタ送受信動作をする
タイマ・アレイ・ユニット 0 チャンネル 0	インターバル・タイマ動作

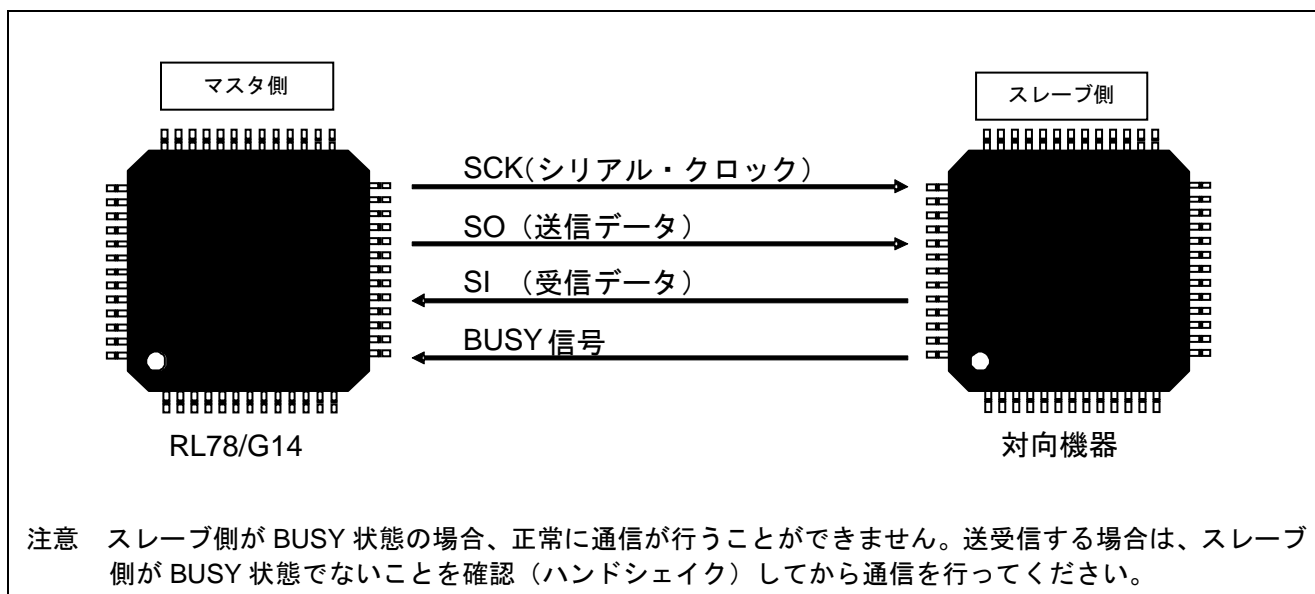


図 4.1 CSI の動作概要

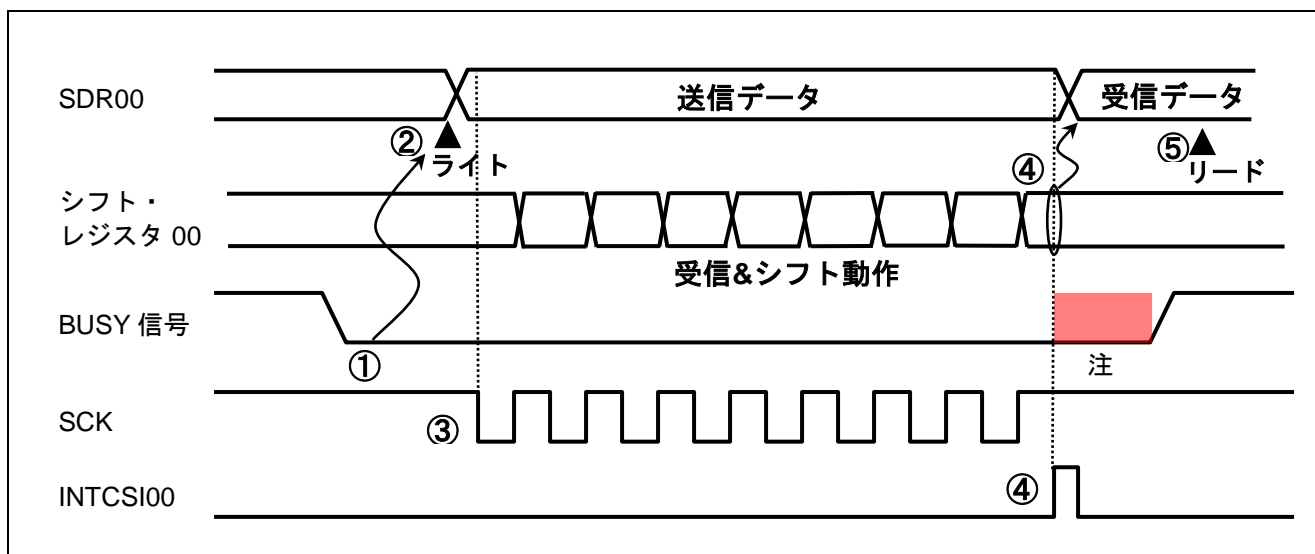


図 4.2 ハンドシェイク動作と通信

- ① [ソフトウェア処理] スレーブ側が BUSY 状態でないことを確認する。
- ② [ソフトウェア処理] SDR00 レジスタに送信データを書き込み、CSI00 送受信動作を開始する。
- ③ [ハードウェア処理] SDR00 レジスタに書き込み後、シリアル・クロックを出力し、通信状態となる。
- ④ [ハードウェア処理] シフト・レジスタ 00 から SDR00 へ受信データを転送し、転送完了割り込みを発生する。
- ⑤ [ソフトウェア処理] SDR00 レジスタの受信データを読み込む。

注 スレーブ側からの BUSY 信号が立ち上がる前に再度送受信動作を開始すると、意図した結果が得られない場合があります。マスタでの対処方法の例として、BUSY 信号の立ち下がりエッジを利用した場合のタイミングを図 4.3 に示します。

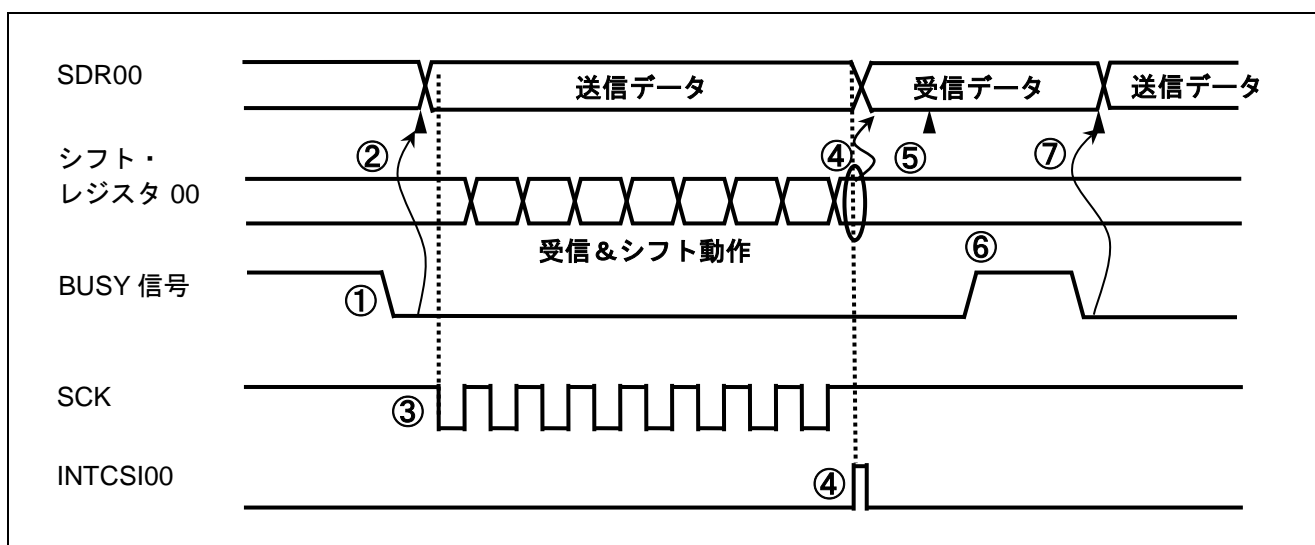


図 4.3 マスタでの BUSY 信号エッジ検出例

#### ・BUSY 信号のエッジ検出

マスタ側がスレーブ側の BUSY 信号の立ち下りエッジを検出することで、通信動作を開始する例です。

- ① [スレーブ側ソフトウェア処理]  
次回の送信データ（スレーブ→マスタ）を書き込み、BUSY 信号を立ち下げる。
- ② [マスタ側ソフトウェア処理]  
BUSY 信号の立ち下りエッジを検出し、SDR00 レジスタに送信データを書き込む。
- ③ [[マスタ側ハードウェア処理]  
送受信を開始し、シリアル・クロック（SCK）を出力する。
- ④ [[マスタ側ハードウェア処理]  
転送完了後、シフト・レジスタ 00 の値を SDR00 レジスタに格納し、転送完了割り込み（INTCSI00）発生。
- ⑤ [マスタ側ソフトウェア処理]  
SDR00 レジスタの受信データを読み出す。
- ⑥ [マスタ側ソフトウェア処理]  
BUSY 信号の立ち下がりエッジ検出待ち。<sup>注</sup>
- ⑦ [マスタ側ソフトウェア処理]  
BUSY 信号の立ち下りエッジを検出し、SDR00 レジスタに送信データを書き込む。

**注意** ソフトウェアでエッジ検出を行う場合には、BUSY 信号のハイ・レベル期間が短いと、エッジ検出できない場合があります。この場合は BUSY 信号を外部割り込み端子（INTP0 端子など）に入力して、ハードウェアでエッジ検出を行ってください。

## 4.2 動作確認条件

本アプリケーションノートサンプルコードは、下記の条件で動作を確認しています。

表 4.2 動作確認条件

項目	内容
使用マイコン	RL78/G14 (R5F104LEA)
動作周波数	<ul style="list-style-type: none"><li>● 高速オンチップ・オシレータ (HOCO) クロック : 32MHz</li><li>● CPU/周辺ハードウェア・クロック : 32MHz</li></ul>
動作電圧	5.0V (2.9V~5.5V で動作可能) LVD 動作 (V <sub>LVD</sub> ) : リセット・モード 2.81V (2.76V~2.87V)
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V5.00.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.04.00
統合開発環境 (e <sup>2</sup> studio)	ルネサス エレクトロニクス製 e <sup>2</sup> studio V5.4.0.018
C コンパイラ (e <sup>2</sup> studio)	ルネサス エレクトロニクス製 CC-RL V1.04.00

•

### 4.3 ハードウェア説明

#### 4.3.1 ハードウェア構成例

図 4.4 ハードウェア構成に本アプリケーションノートで使用するハードウェア構成例を示します。

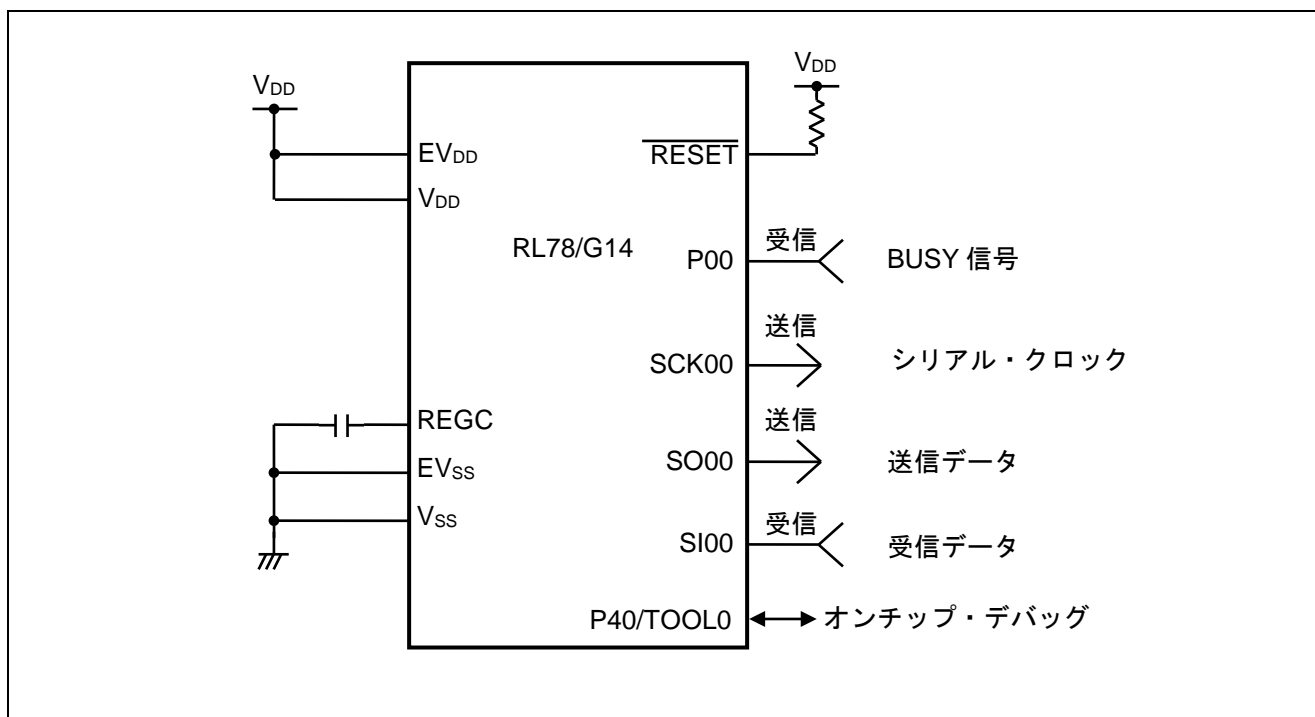


図 4.4 ハードウェア構成

- 注意 1. この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続して下さい）。
- EVSS で始まる名前の端子がある場合には VSS に、EVDD で始まる名前の端子がある場合には VDD にそれぞれ接続してください。
  - VDD は LVD にて設定したリセット解除電圧 ( $V_{LVD}$ ) 以上にしてください。

#### 4.3.2 使用端子一覧

表 4.3 に使用端子と機能を示します。

表 4.3 使用端子と機能

端子名	入出力	内容
P30/INTP3/RTC1HZ/SCK00/SCL00/TRJO0	出力	シリアル・クロック出力用端子
P50/INTP1/SI00/RxD0/TOOLRxD/SDA00/TRGIOA	入力	データ受信用端子
P51/INTP2/SO00/TxD0/TOOLTxD/TRGIOB	出力	データ送信用端子
P00/TI00/TRGCLKA	入力	BUSY 信号検出用端子

## 4.4 ソフトウェア説明

### 4.4.1 動作概要

本アプリケーションノートでは、CSI（マスタ送受信）により、対向機器（スレーブ側）に対して送信および受信を行います。約 10ms 毎に、スレーブ側へのクロック供給、データ送信（0x05 または 0x50）およびスレーブ側からのデータ受信を行います。本アプリケーションノートは、全二重通信を行っています。

(1) SAU0 の初期設定を行います。

<設定条件>

- SAU0 チャンネル 0 を CSI として使用します。
- シリアル・クロックを約 312,500Hz(約 312,500bps)に設定します。
- 動作モードはシングル転送モードを設定します。
- データとクロックの位相はタイプ 1 を選択します。
- データ転送順序は MSB ファーストを選択します。
- データ長は 8 ビット長を設定します。
- シングル転送モードでシリアル転送完了割り込み（INTCSI00）が発生するように設定します。
- クロック出力は P30/SCK00 端子を使用し、出力値の初期値は 1 に設定します。
- データ出力は P51/SO00 端子を使用し、出力値の初期値は 1 に設定します。
- データ入力 は P50/SI00 端子を使用します。
- シリアル通信動作による出力を許可します。

(2) 通信間隔（10ms）の管理は、タイマ・アレイ・ユニット（TAU）チャンネル 0 のインターバル・タイマ機能を利用します。インターバル・タイマをスタートさせ、HALT 命令を実行します。HALT モードに入り、タイマ割り込み（INTTM00）の発生を待ちます。

(3) タイマのカウンタ完了割り込みが発生し、HALT モードが解除されると、通信可能であるかを確認して送受信を行います。現在通信中でなく、かつスレーブ側が BUSY 状態でない場合は、通信可能と判断しデータの送受信を行います。

(4) データの送受信完了後、または通信不可の場合は、再度 HALT 命令を実行します。HALT モードに入り、タイマ割り込み（INTTM00）の発生を待ちます。

注意 タイマ・アレイ・ユニットの設定に関しては、RL78/G13 タイマ・アレイ・ユニット インターバル・タイマ（R01AN2576J）を参照して下さい。

#### 4.4.2 オプション・バイトの設定一覧

表 4.4 にオプション・バイト設定を示します。

表 4.4 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 2.81V (2.76V~2.87V)
000C2H/010C2H	11101000B	HS モード、HOCO : 32MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

#### 4.4.3 定数一覧

表 4.5 にサンプルコードで使用する定数を示します。

表 4.5 サンプルコードで使用する定数

定数名	設定値	内容
_0001_TAU_CH0_START_TRG_ON	0x0001U	TAU0 チャンネル 0 の動作許可設定
_0100_SAU_CH0_CLOCK_OUTPUT_1	0x0100U	SAU0 チャンネル 0 のシリアル・クロック出力値設定
_0001_SAU_CH0_DATA_OUTPUT_1	0x0001U	SAU0 チャンネル 0 のシリアル・データ出力値設定
_0001_SAU_CH0_OUTPUT_ENABLE	0x0001U	SAU0 チャンネル 0 のシリアル通信動作による出力許可設定
_0001_SAU_CH0_START_TRG_ON	0x0001U	SAU0 チャンネル 0 の動作開始設定
_0001_SAU_OVERRUN_ERROR	0x0001U	SAU0 チャンネル 0 のオーバラン・エラー検出フラグ取得

#### 4.4.4 変数一覧

表 4.6 にグローバル変数を示します。

表 4.6 グローバル変数

Type	Variable Name	Contents	Function Used
unsigned char	g_tx_data	シリアル送信データ	main()
unsigned char	g_rx_data	シリアル受信データ	main()
uint8_t	gp_csi00_rx_address	CSI00 の受信バッファ・アドレス	R_CSI00_Send_Receive() R_CSI00_Interrupt()
uint8_t	gp_csi00_tx_address	CSI00 の送信バッファ・アドレス	R_CSI00_Send_Receive() R_CSI00_Interrupt()
uint16_t	g_csi00_tx_count	CSI00 の送信データ・サイズ	R_CSI00_Send_Receive() R_CSI00_Interrupt()



#### 4.4.5 関数一覧

表 4.7 に 関数を示します。

表 4.7 関数

関数名	概要
R_TAU0_Channel0_Start	TAU0 チャンネル 0 の動作開始
R_CSI00_Start	CSI00 の動作開始処理
R_CSI00_Send_Receive	CSI00 のデータ送受信関数
r_csi00_interrupt	CSI00 の転送完了割り込み関数

#### 4.4.6 関数仕様

サンプルコードの関数仕様を示します。

##### [関数名] R\_TAU0\_Channel0\_Start

---

概要	TAU0 チャンネル 0 の動作開始
ヘッダ	r_cg_macrodriver.h、r_cg_timer.h、r_cg_userdefine.h
宣言	void R_TAU0_Channel0_Start(void)
説明	TAU0 のチャンネル 0 のカウント完了割り込みマスクを解除し、カウント動作を開始します。
引数	<ul style="list-style-type: none"> <li>なし</li> </ul>
リターン値	<ul style="list-style-type: none"> <li>なし</li> </ul>
備考	なし

##### [関数名] R\_CSI00\_Start

---

概要	CSI00 の動作開始処理
ヘッダ	r_cg_macrodriver.h、r_cg_serial.h、r_cg_userdefine.h
宣言	void R_CSI00_Start(void)
説明	SAU0 のチャンネル 0 を CSI00 として動作開始させ、通信待機状態にします。
引数	<ul style="list-style-type: none"> <li>なし</li> </ul>
リターン値	<ul style="list-style-type: none"> <li>なし</li> </ul>
備考	なし

## [関数名] R\_CSI00\_Send\_Receive

概要	CSI00 のデータ送受信関数
ヘッダ	r_cg_macrodriver.h、r_cg_serial.h、r_cg_userdefine.h
宣言	MD_STATUS R_CSI00_Send_Receive(uint8_t * const tx_buf、uint16_t tx_num、uint8_t * const rx_buf)
説明	CSI00 のデータ送受信設定をします。
引数	<ul style="list-style-type: none"> <li>• uint8_t * const tx_buf : [送信データバッファのアドレス]</li> <li>• uint16_t tx_num : [送信データバッファのサイズ]</li> <li>• uint8_t * const rx_buf : [受信データバッファのアドレス]</li> </ul>
リターン値	<ul style="list-style-type: none"> <li>• [MD_OK]の場合：送受信設定完了</li> <li>• [MD_ARGERROR]の場合：送受信設定失敗</li> </ul>
備考	なし

## [関数名] r\_csi00\_interrupt

概要	CSI00 の転送完了割り込み関数
ヘッダ	r_cg_macrodriver.h、r_cg_serial.h、r_cg_userdefine.h
宣言	static void __near r_csi00_interrupt(void)
説明	未送信データがある場合は、受信データを読み出し、未送信データの送信を開始します。未送信データがない場合は、受信データを読み出します。
引数	<ul style="list-style-type: none"> <li>• なし</li> </ul>
リターン値	<ul style="list-style-type: none"> <li>• なし</li> </ul>
備考	なし

## 4.4.7 未使用関数一覧

表 4.8 に未使用関数を示します。

表 4.8 未使用関数

関数名
r_csi00_callback_sendend
r_csi00_callback_receiveend

## 4.4.8 フローチャート

## (1) 全体フローチャート

図 4.5 に本アプリケーションノートの全体フローを示します。

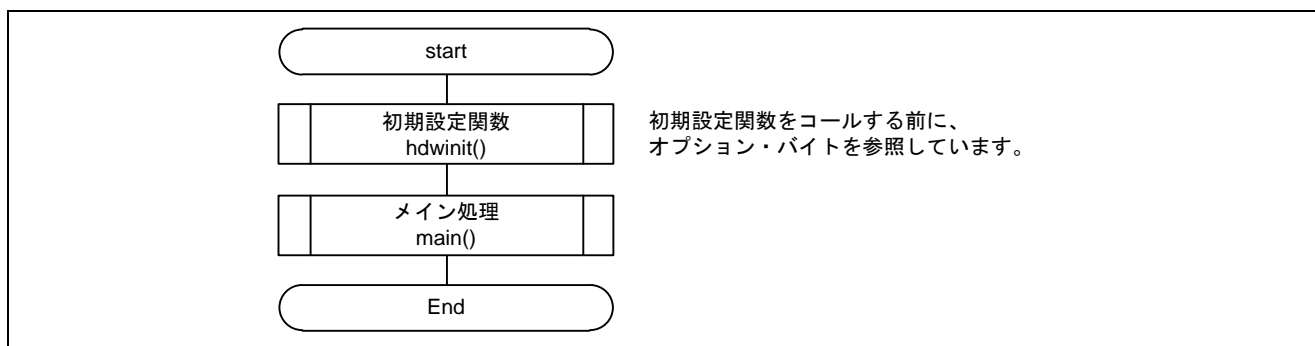


図 4.5 全体フロー

## (2) 初期設定関数

図 4.6 に初期設定関数のフローチャートを示します。

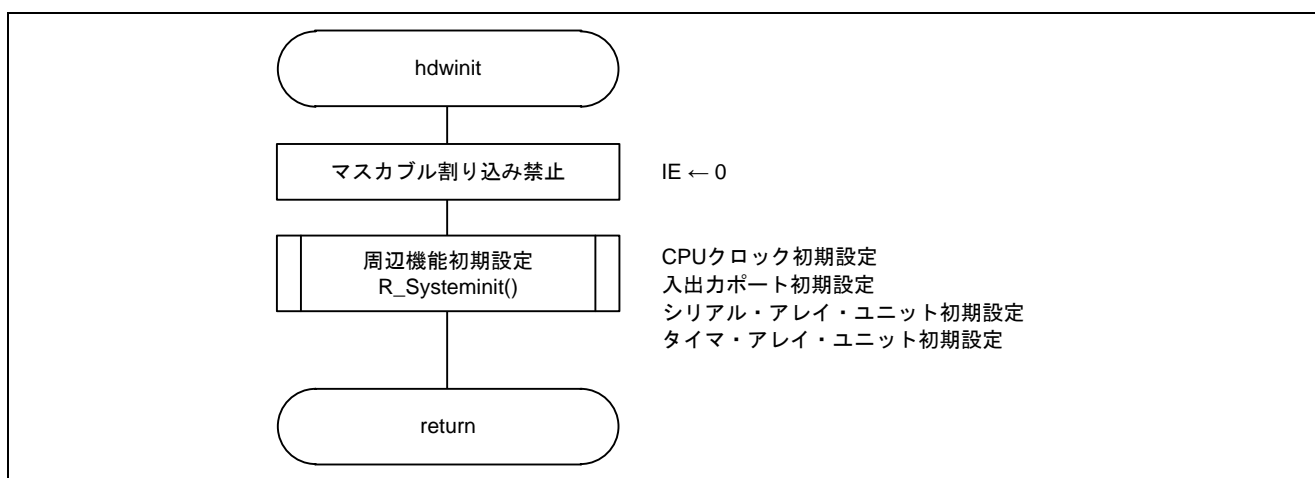


図 4.6 初期設定関数

(3) システム関数

図 4.7 にシステム関数のフローチャートを示します。

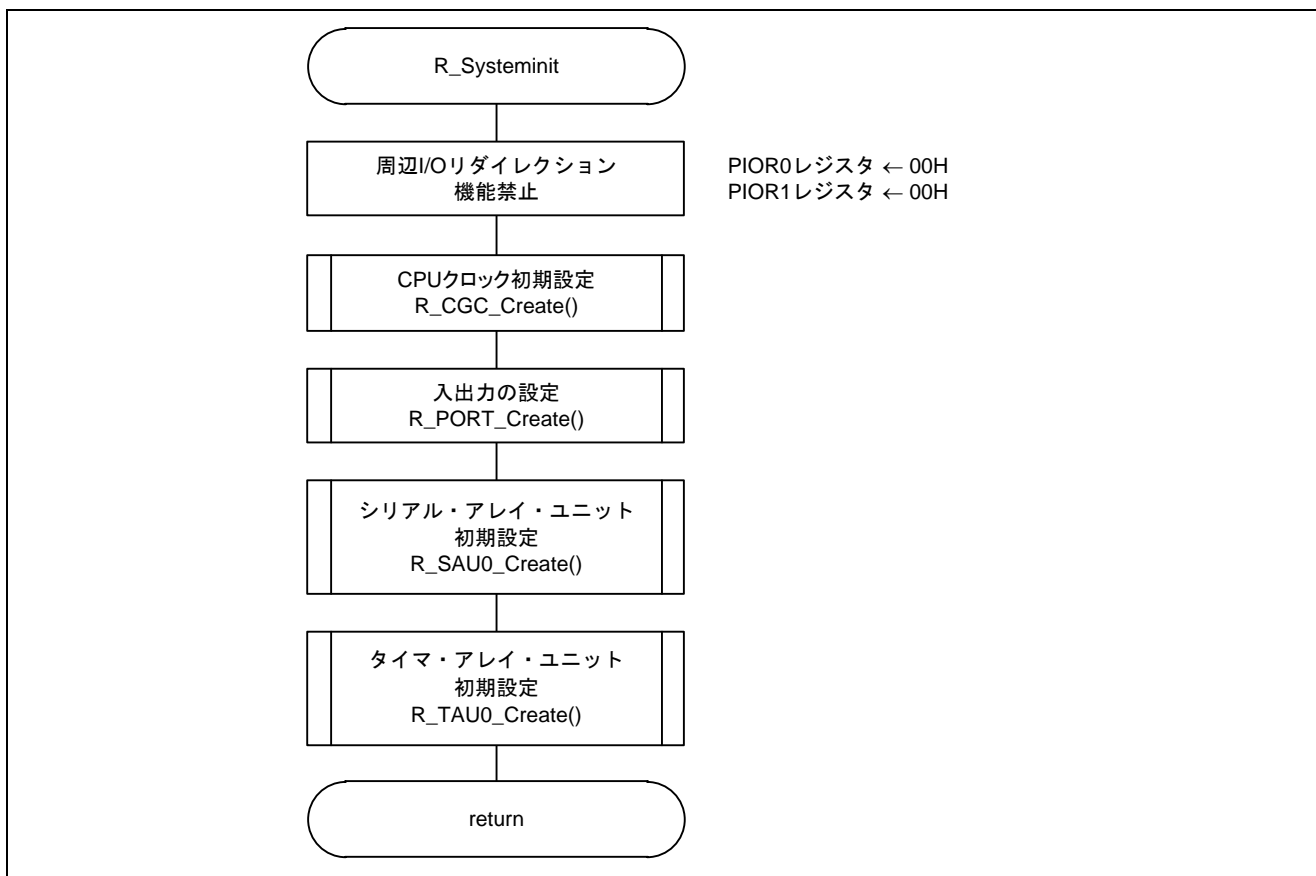


図 4.7 システム関数

## (4) 入出力ポートの設定

図 4.8 に入出力ポートのフローチャートを示します。

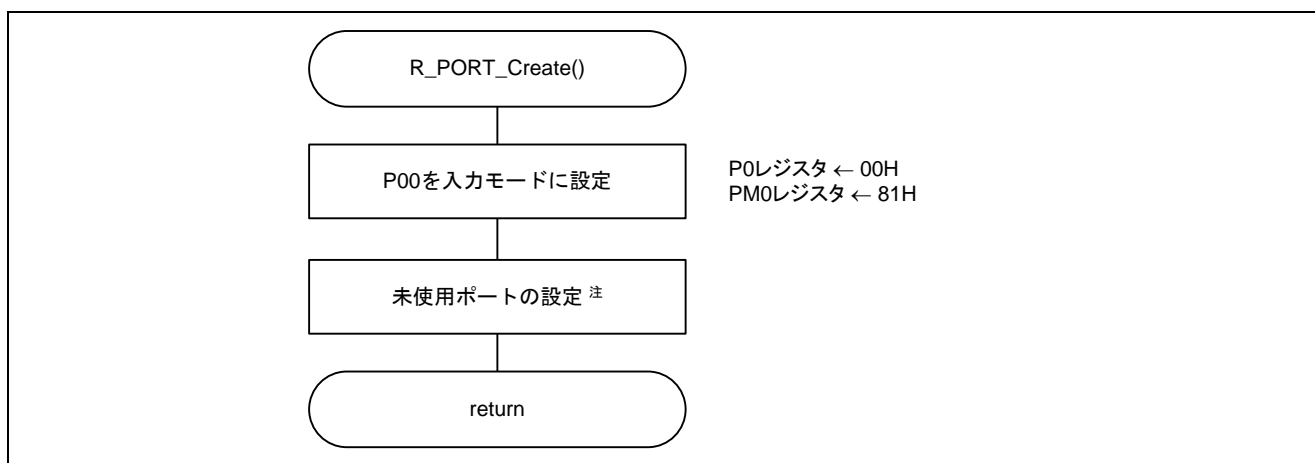


図 4.8 入出力ポートの設定

注 未使用ポートの設定については、RL78/G13 初期設定 (R01AN2575J) の“フローチャート”を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して  $V_{DD}$  又は  $V_{SS}$  に接続して下さい。

## BUSY 信号検出用のポート設定

- ・ポート・レジスタ 0 (P0)
  - ・ポート・モード・レジスタ 0 (PM0)
- 各ポートの入出力モードと、出力ラッチの選択

略号：P0

	7	6	5	4	3	2	1	0
	0	P06	P05	P04	P03	P02	P01	P00
	0	x	x	x	x	x	x	<b>0</b>

ビット 0

P00	出力データの制御 (出力モード時)	入力データの読み出し (入力モード時)
<b>0</b>	<b>0</b> を出力	<b>ロウ・レベル</b> を入力
1	1 を出力	<b>ハイ・レベル</b> を入力

略号：PM0

	7	6	5	4	3	2	1	0
	1	PM06	PM05	PM04	PM03	PM02	PM01	PM00
	1	x	x	x	x	x	x	<b>1</b>

ビット 0

PM00	P00 の入出力モードの選択
0	出力モード (出力バッファ・オン)
<b>1</b>	<b>入力モード (出力バッファ・オフ)</b>

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## (5) CPU クロックの設定

図 4.9 に CPU クロックの設定のフローチャートを示します。

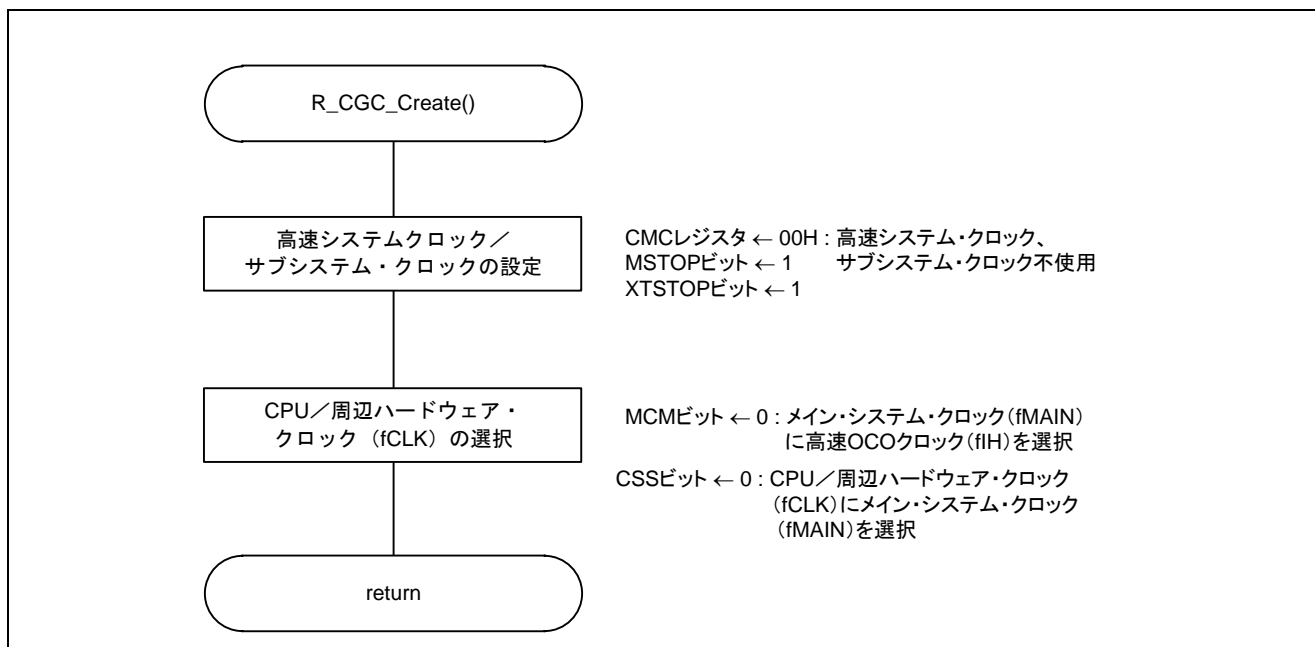


図 4.9 CPU クロックの設定

注意 CPU クロックの設定 (`R_CGC_Create()`) については、RL78/G13 初期設定 (R01AN2575J) の“フローチャート”を参照して下さい。

(6) SAU0 の設定

図 4.10 に SAU0 の設定のフローチャートを示します。

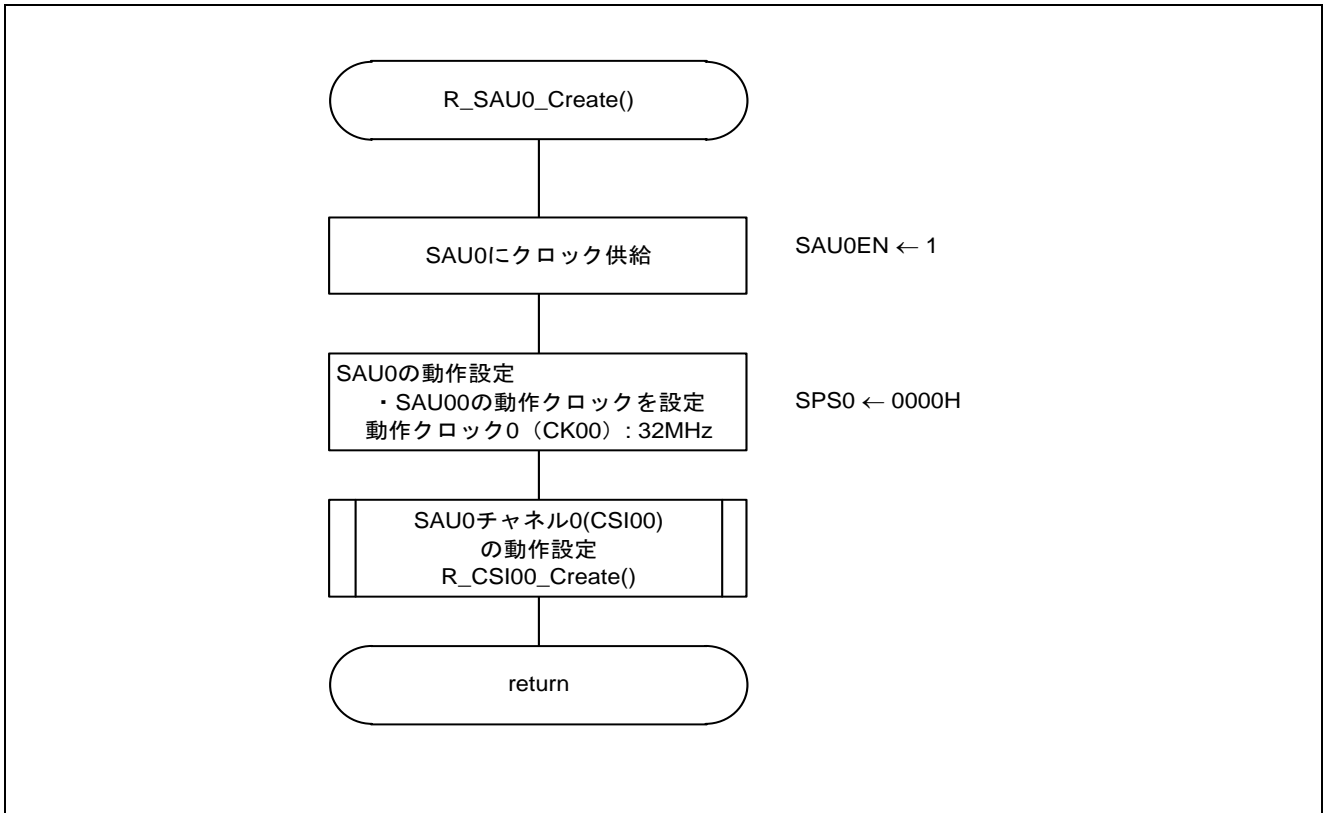


図 4.10 SAU0 の設定

SAU0 へのクロック供給開始

- ・周辺イネーブル・レジスタ 0 (PER0)  
SAU0 へのクロック供給を開始します。

略号：PER0

7	6	5	4	3	2	1	0
RTCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN <small>注</small>	TAU0EN
x	x	x	x	x	<b>1</b>	x	x

注 80、100 ピン製品のみ。

ビット 2

SAU0EN	シリアル・アレイ・ユニット 0 の入力クロックの制御
0	入力クロック供給停止
<b>1</b>	<b>入力クロック供給</b>

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。



## シリアル動作クロックの選択

- ・シリアル・クロック選択レジスタ 0 (SPS0)  
SAU0 の動作クロックを選択します。

略号：SPS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	PR 013	PR 012	PR 011	PR 010	PR 003	PR 002	PR 001	PR 000
0	0	0	0	0	0	0	0	x	x	x	x	0	0	0	0

ビット 3-0

PR 003	PR 002	PR 001	PR 000	動作クロック (CK00) の選択					
				$f_{CLK}$	$f_{CLK} =$ 2 MHz	$f_{CLK} =$ 5 MHz	$f_{CLK} =$ 10 MHz	$f_{CLK} =$ 20 MHz	$f_{CLK} =$ 32 MHz
0	0	0	0	$f_{CLK}$	2 MHz	5 MHz	10 MHz	20 MHz	32 MHz
0	0	0	1	$f_{CLK}/2$	1 MHz	2.5 MHz	5 MHz	10 MHz	16 MHz
0	0	1	0	$f_{CLK}/2^2$	500 kHz	1,25 MHz	2.5 MHz	5 MHz	8 MHz
0	0	1	1	$f_{CLK}/2^3$	250 kHz	625 kHz	1.25 MHz	2.5 MHz	4 MHz
0	1	0	0	$f_{CLK}/2^4$	125 kHz	313 kHz	625 kHz	1.25 MHz	2 MHz
0	1	0	1	$f_{CLK}/2^5$	62.5 kHz	156 kHz	313 kHz	625 kHz	1 MHz
0	1	1	0	$f_{CLK}/2^6$	31.3 kHz	78.1 kHz	156 kHz	313 kHz	500 kHz
0	1	1	1	$f_{CLK}/2^7$	15.6 kHz	39.1 kHz	78.1 kHz	156 kHz	250 kHz
1	0	0	0	$f_{CLK}/2^8$	7.81 kHz	19.5 kHz	39.1 kHz	78.1 kHz	125 kHz
1	0	0	1	$f_{CLK}/2^9$	3.91 kHz	9.77 kHz	19.5 kHz	39.1 kHz	62.5 kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95 kHz	4.88 kHz	9.77 kHz	19.5 kHz	31.3 kHz
1	0	1	1	$f_{CLK}/2^{11}$	977 Hz	2.44 kHz	4.88 kHz	9.77 kHz	15.6 kHz
1	1	0	0	$f_{CLK}/2^{12}$	488 Hz	1.22 kHz	2.44 kHz	4.88 kHz	7.81 kHz
1	1	0	1	$f_{CLK}/2^{13}$	244 Hz	610 Hz	1.22 kHz	2.44 kHz	3.91 kHz
1	1	1	0	$f_{CLK}/2^{14}$	122 Hz	305 Hz	610 Hz	1.22 kHz	1.95 kHz
1	1	1	1	$f_{CLK}/2^{15}$	61Hz	153Hz	305 Hz	610 Hz	977 Hz

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(7) SAU0 チャンネル 0 (CSI00) の動作設定

図 4.11 に SAU0 チャンネル 0 (CSI00) の動作設定のフローチャートを示します。

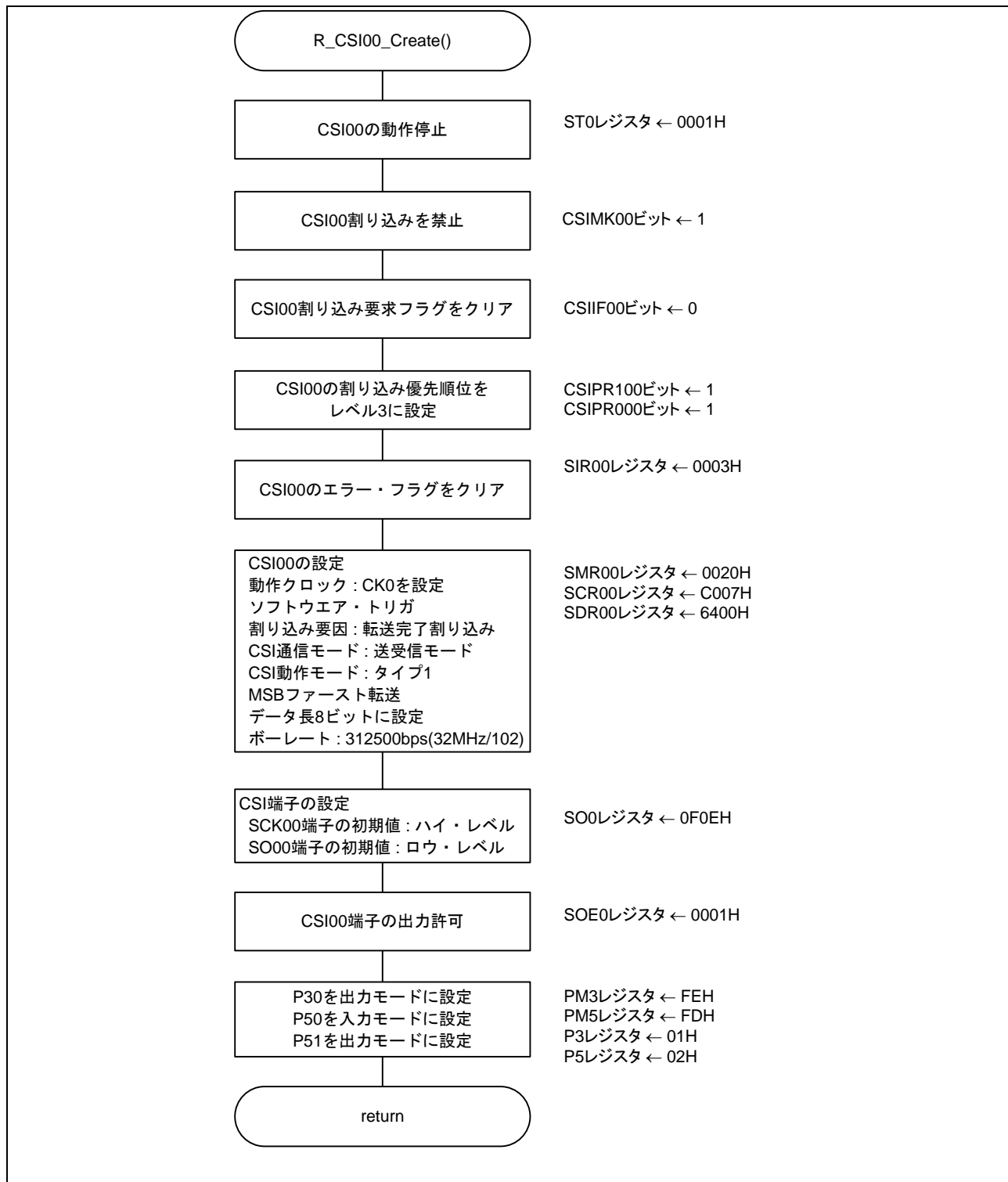


図 4.11 SAU0 チャンネル 0 (CSI00) の動作設定

## シリアル・チャンネル 0 の動作停止

- ・シリアル・チャンネル停止レジスタ 0 (ST0)  
シリアル・チャンネル 0 の通信／カウントを停止します。

略号：ST0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	ST0 3	ST0 2	ST0 1	ST0 0
0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	<b>1</b>

ビット 0

ST00	チャンネル 0 の動作停止トリガ
0	トリガ動作せず
<b>1</b>	<b>SE00 ビットを 0 にクリアし、通信動作を停止する</b>

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 転送完了割り込みの優先順位設定

- ・優先順位指定フラグ・レジスタ 00H (PR00H)
  - ・優先順位指定フラグ・レジスタ 10H (PR10H)
- 割り込みの優先順位を設定

略号：PR00H

7	6	5	4	3	2	1	0
SREPR00	SRPR00	STPR00			SREPR02	SRPR02	STPR02
TMPR001	CSIPR001	<b>CSIPR000</b>	1	1	TMPR011	CSIPR021	CSIPR020
H	IICPR001	IICPR000			H	IICPR021	IICPR020
x	x	<b>1</b>	x	x	x	x	x

略号：PR10H

7	6	5	4	3	2	1	0
SREPR10	SRPR10	STPR10			SREPR12	SRPR12	STPR12
TMPR101	CSIPR101	<b>CSIPR100</b>	1	1	TMPR111	CSIPR121	CSIPR120
H	IICPR101	IICPR100			H	IICPR121	IICPR120
x	x	<b>1</b>	x	x	x	x	x

## 5ビット

CSIPR000	CSIPR100	優先順位レベルの選択
0	0	レベル0を指定（高優先順位）
0	1	レベル1を指定
1	0	レベル2を指定
<b>1</b>	<b>1</b>	<b>レベル3を指定（低優先順位）</b>

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## CSI00 のエラー・フラグのクリア

・シリアル・フラグ・クリア・トリガ・レジスタ 00 (SIR00)

SAU0 チャンネル 0 の各エラーをクリア

略号：SIR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	FEC T00	PEC T00	OVC T00
0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1

## ビット 2

FECT00	チャンネル 0 のフレーミング・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSR00 レジスタの FEF00 ビットを 0 にクリアする

## ビット 1

PECT00	チャンネル 0 のパリティ・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSR00 レジスタの PEF00 ビットを 0 にクリアする

## ビット 0

OVCT00	チャンネル 0 のオーバーラン・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSR00 レジスタの OVF00 ビットを 0 にクリアする

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## SAU0 チャンネル 0 の動作モード設定

- ・シリアル・モード・レジスタ 00 (SMR00)
  - 動作クロック ( $f_{MCK}$ ) の選択
  - シリアル・クロック ( $f_{SCK}$ ) 入力の使用可否
  - スタート・トリガ設定、動作モード設定
  - 割り込み要因の選択

略号：SMR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 00	CCS 00	0	0	0	0	0	STS 00	0	SIS0 00	1	0	0	MD0 02	MD0 01	MD0 00
<b>0</b>	<b>0</b>	0	0	0	0	0	<b>0</b>	0	0	1	0	0	<b>0</b>	<b>0</b>	<b>0</b>

ビット 1 5

CKS00	チャンネル 0 の動作クロック ( $f_{MCK}$ ) の選択
<b>0</b>	<b>SPS0 レジスタで設定した動作クロック CK00</b>
1	SPS0 レジスタで設定した動作クロック CK01

ビット 1 4

CCS00	チャンネル 0 の転送クロック ( $f_{TCLK}$ ) の選択
<b>0</b>	<b>CKS00 ビットで指定した動作クロック <math>f_{MCK}</math> の分周クロック</b>
1	SCK00 端子からの入力クロック $f_{SCK}$ (CSI モードのスレーブ転送)

ビット 8

STS00	スタート・トリガ要因の選択
<b>0</b>	<b>ソフトウェア・トリガのみ有効</b>
1	RxDq 端子の有効エッジ (UART 受信時に選択)

ビット 2 - 1

MD002	MD001	チャンネル 0 の動作モードの設定
<b>0</b>	<b>0</b>	<b>CSI モード</b>
0	1	UART モード
1	0	簡易 I2C モード
1	1	設定禁止

ビット 0

MD000	チャンネル 0 の割り込み要因の選択
<b>0</b>	<b>転送完了割り込み</b>
1	バッファ空き割り込み

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

SAU0 チャンネル 0 の動作モード設定

- ・シリアル通信動作設定レジスタ 00 (SCR00)
  - 動作クロック (f<sub>MCK</sub>) の選択
  - シリアル・クロック (f<sub>SCK</sub>) 入力の使用可否
  - スタート・トリガ設定、動作モード設定
  - 割り込み要因の選択

略号：SCR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE	RXE	DAP	CKP	0	EOC	PTC	PTC	DIR	0	SLC	SLC	0	1	DLS	DLS
00	00	00	00	0	00	001	000	00	0	001	000	0	1	001	000
<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	0	0	0	0	<b>0</b>	0	0	0	0	1	<b>1</b>	<b>1</b>

ビット 15 - 14

TXE00	RXE00	チャンネル 0 の動作モードの設定
0	0	通信禁止
0	1	受信のみを行う
1	0	送信のみを行う
<b>1</b>	<b>1</b>	<b>送受信を行う</b>

ビット 13 - 12

DAP00	CKP00	CSI モードでのデータとクロックの位相選択	タイプ
<b>0</b>	<b>0</b>		<b>1</b>
0	1		<b>2</b>
1	0		<b>3</b>
1	1		<b>4</b>

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

略号：SCR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE 00	RXE 00	DAP 00	CKP 00	0	EOC 00	PTC 001	PTC 000	DIR 00	0	SLC 001	SLC 000	0	1	DLS 001	DLS 000
<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	0	0	0	0	<b>0</b>	0	0	0	0	1	<b>1</b>	<b>1</b>

ビット 7

DIR00	CSI、UART モードでのデータ転送順序の選択
<b>0</b>	<b>MSB ファースト</b> で入出力を行う
1	LSB ファーストで入出力を行う

ビット 1 - 0

DLS001	DLS000	CSI、UART モードでのデータ長の設定
0	0	9 ビット・データ長 (SDR00 レジスタのビット 0-8 に格納) (UART0 モード時のみ選択可)
1	0	7 ビット・データ長 (SDR00 レジスタのビット 0-6 に格納)
<b>1</b>	<b>1</b>	<b>8 ビット・データ長 (SDR00 レジスタのビット 0-7 に格納)</b>
その他		設定禁止

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。



動作クロックの分周設定

・シリアル・データ・レジスタ 00 (SDR00)

動作クロック (f<sub>MCK</sub>) の分周設定

略号：SDR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

ビット 15 - 9

SDR00[15:9]							動作クロック (f <sub>MCK</sub> ) の分周による転送クロック設定
0	0	0	0	0	0	0	f <sub>MCK</sub> /2
0	0	0	0	0	0	1	f <sub>MCK</sub> /4
0	0	0	0	0	1	0	f <sub>MCK</sub> /6
0	0	0	0	0	1	1	f <sub>MCK</sub> /8
.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.
<b>0</b>	<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>0</b>	<b>f<sub>MCK</sub>/102</b>
.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.
1	1	1	1	1	1	0	f <sub>MCK</sub> /254
1	1	1	1	1	1	1	f <sub>MCK</sub> /256

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## SCK00 端子、SO00 端子の出力値設定

- ・シリアル出力レジスタ 0 (SO0)  
シリアル・データ出力端子、シリアル・クロック出力端子の出力値を設定

略号：SO0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	CKO 03	CKO 02	CKO 01	CKO 00	0	0	0	0	SO 03	SO 02	SO 01	SO 00
0	0	0	0	x	x	x	<b>1</b>	0	0	0	0	x	x	x	<b>0</b>

ビット 8

CKO00	チャンネル 0 のシリアル・クロック出力
0	シリアル・クロック出力値が “0”
<b>1</b>	シリアル・クロック出力値が “1”

ビット 0

SO00	チャンネル 0 のシリアル・データ出力
<b>0</b>	シリアル・データ出力値が “0”
1	シリアル・データ出力値が “1”

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## シリアル通信動作での出力許可設定

- ・シリアル出力許可レジスタ 0 (SOE0)  
シリアル通信動作の出力許可を設定

略号：SOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	SOE 03	SOE 02	SOE 01	SOE 00
0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	<b>1</b>

ビット 0

SOE00	チャンネル 0 のシリアル出力許可／停止
0	シリアル通信動作による出力停止
<b>1</b>	シリアル通信動作による出力許可

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## SCK00 端子、SO00 端子、SI00 端子のポート設定

- ・ポート・レジスタ 3 (P3)
  - ・ポート・モード・レジスタ 3 (PM3)
  - ・ポート・レジスタ 5 (P5)
  - ・ポート・モード・レジスタ 5 (PM5)
- 各ポートの入出力モードと、出力ラッチの選択

略号：P3

7	6	5	4	3	2	1	0
P37	P36	P35	P34	P33	P32	P31	P30
x	x	x	x	x	x	x	<b>1</b>

ビット 0

P30	出力データの制御 (出力モード時)	入力データの読み出し (入力モード時)
0	0 を出力	ロウ・レベルを入力
<b>1</b>	<b>1 を出力</b>	<b>ハイ・レベルを入力</b>

略号：PM3

7	6	5	4	3	2	1	0
PM37	PM36	PM35	PM34	PM33	PM32	PM31	PM30
x	x	x	x	x	x	x	<b>0</b>

ビット 0

PM30	P30 の入出力モードの選択
<b>0</b>	<b>出力モード (出力バッファ・オン)</b>
1	入力モード (出力バッファ・オフ)

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

略号：P5

7	6	5	4	3	2	1	0
P57	P56	P55	P54	P53	P52	P51	P50
x	x	x	x	x	x	<b>1</b>	<b>0</b>

ビット 1

P51	出力データの制御（出力モード時）	入力データの読み出し（入力モード時）
0	0 を出力	ロウ・レベルを入力
<b>1</b>	<b>1 を出力</b>	<b>ハイ・レベルを入力</b>

ビット 0

P50	出力データの制御（出力モード時）	入力データの読み出し（入力モード時）
<b>0</b>	<b>0 を出力</b>	<b>ロウ・レベルを入力</b>
1	1 を出力	ハイ・レベルを入力

略号：PM5

7	6	5	4	3	2	1	0
PM57	PM56	PM55	PM54	PM53	PM52	PM51	PM50
x	x	x	x	x	x	<b>0</b>	<b>1</b>

ビット 1

PM51	P51 の入出力モードの選択
<b>0</b>	<b>出力モード（出力バッファ・オン）</b>
1	入力モード（出力バッファ・オフ）

ビット 0

PM50	P50 の入出力モードの選択
<b>0</b>	<b>出力モード（出力バッファ・オン）</b>
<b>1</b>	<b>入力モード（出力バッファ・オフ）</b>

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## (8) TAU0 の設定

図 4.12 に TAU0 の設定のフローチャートを示します。

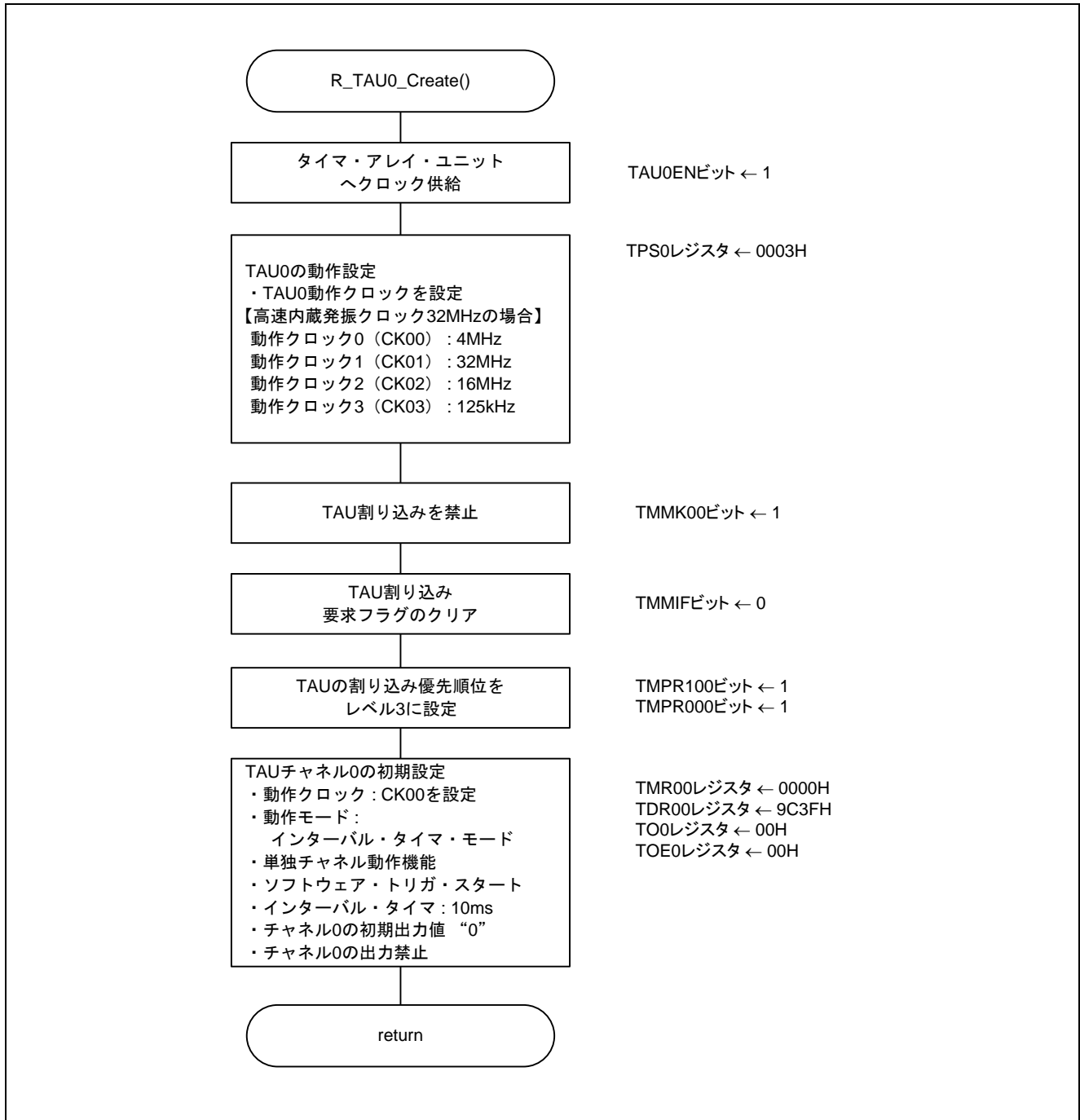


図 4.12 TAU0 の設定

注意 TAU0 の設定 (R\_TAU0\_Create()) については、RL78/G13 タイマ・アレイ・ユニット インターバル・タイマ (R01AN2567J) の“フローチャート”を参照して下さい。

(9) メイン処理

図 4.13 にメイン処理のフローチャートを示します。

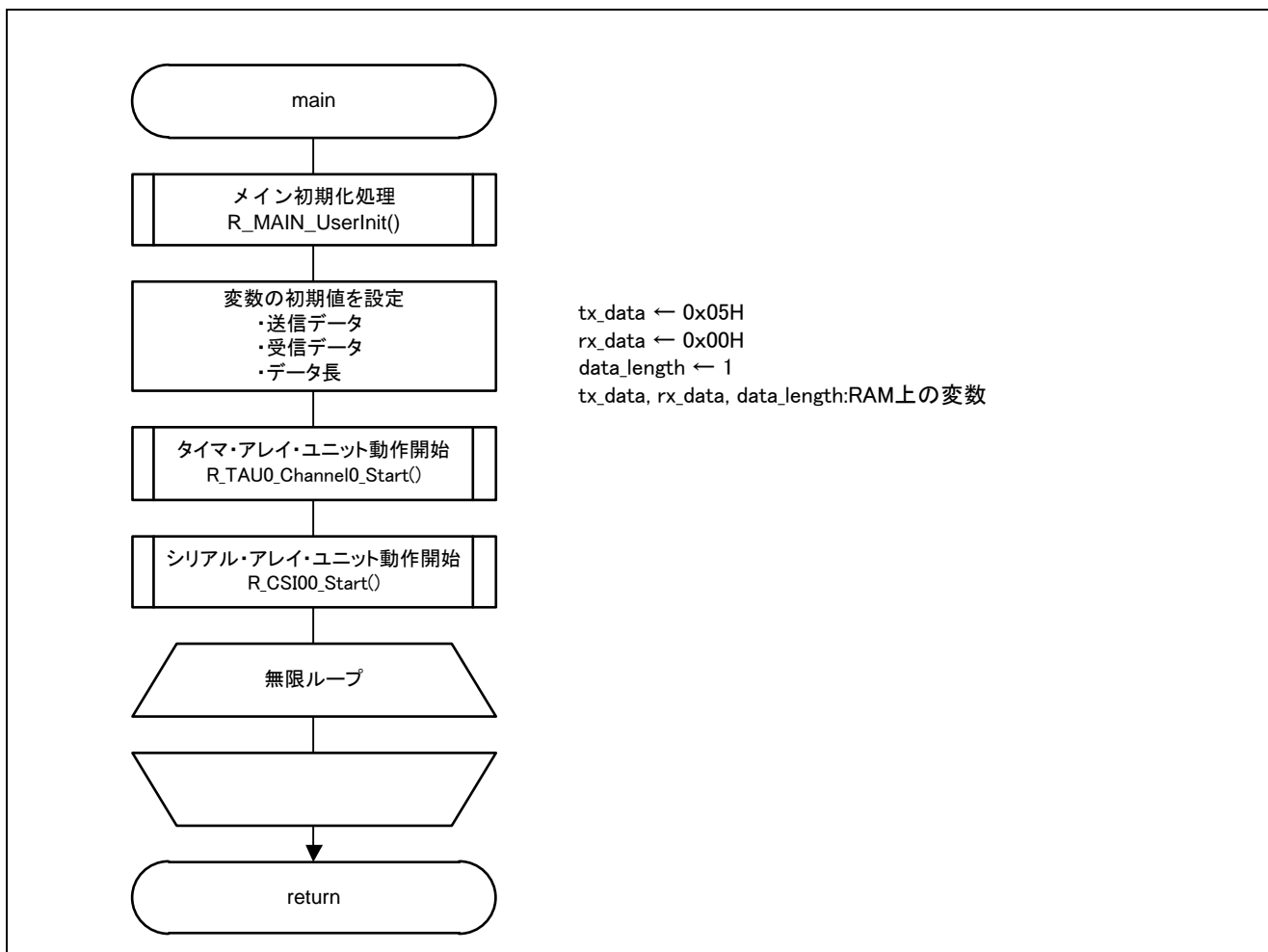


図 4.13 メイン処理

## (10) TAU0 チャンネル0 の動作開始処理

図 4.14 に TAU0 チャンネル0 の動作開始処理のフローチャートを示します。

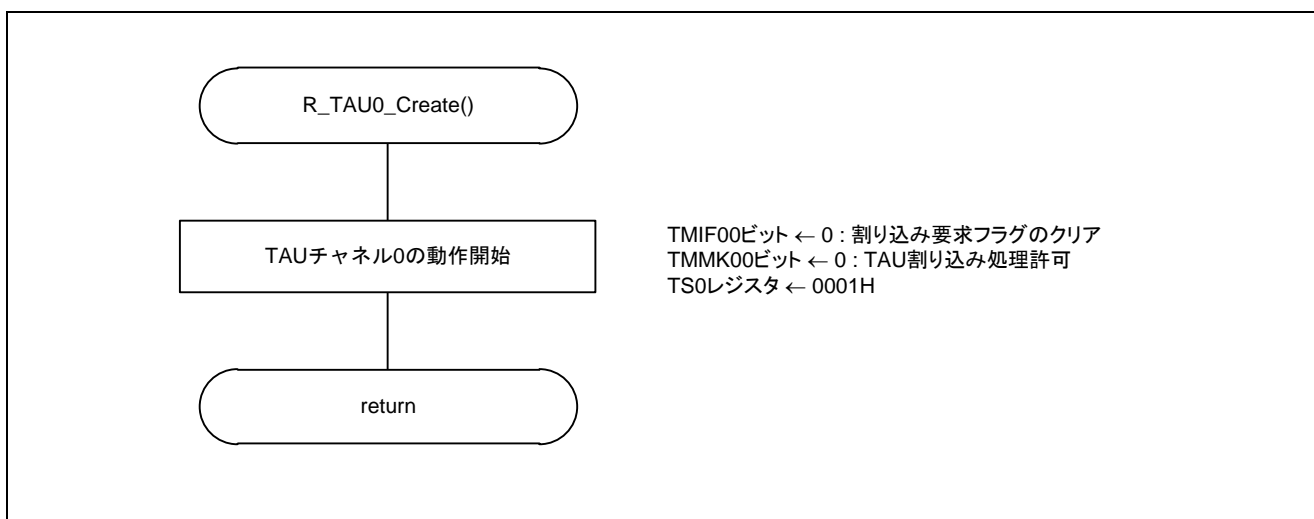


図 4.14 TAU0 チャンネル0 の動作開始処理

注意 TAU0 の設定については、RL78/G13 タイマ・アレイ・ユニット インターバル・タイマ (R01AN2576J) の“フローチャート”を参照して下さい。

(11) SAU0 チャンネル 0 (CSI00) の動作開始処理

図 4.15 に SAU0 チャンネル 0 (CSI00) の動作開始処理のフローチャートを示します。

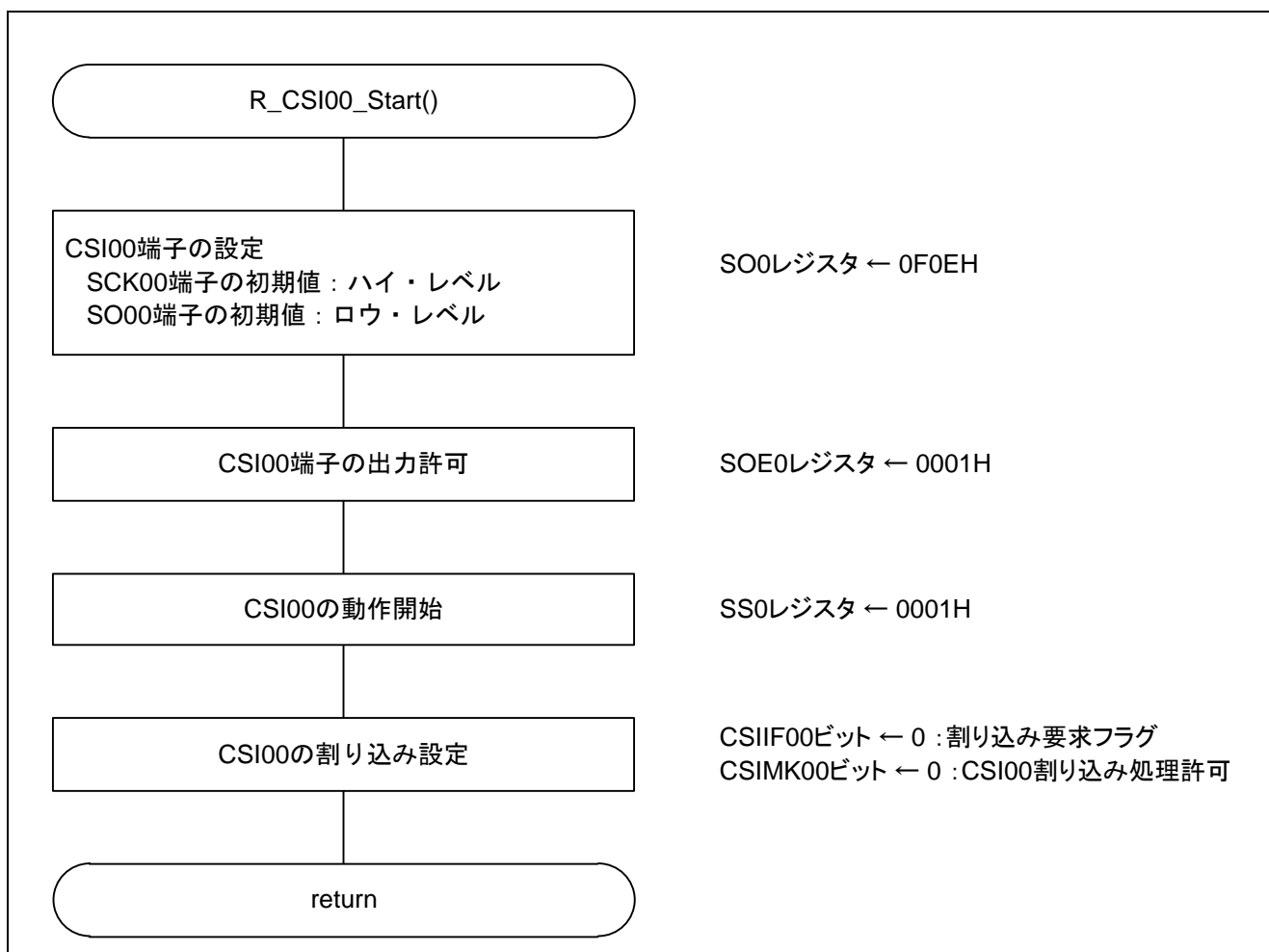


図 4.15 SAU0 チャンネル 0 (CSI00) の動作開始処理



## 転送完了割り込みの設定

- ・割り込み要求フラグ・レジスタ 0H (IF0H)  
割り込み要求フラグをクリア
- ・割り込みマスク・フラグ・レジスタ 0H (MK0H)  
割り込み処理許可

略号：IF0H

	7	6	5	4	3	2	1	0
SREIF0 TMIF01H	SRIF0 CSIF01 IICIF01	STIF0 CSIF00 IICIF00	0	0	SREIF2 TMIF11H	SRIF2 CSIF21 IICIF21	STIF2 CSIF20 IICIF20	
	x	x	<b>0</b>	x	x	x	x	x

ビット5

CSIF00	割り込み要求フラグ
<b>0</b>	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号：MK0H

	7	6	5	4	3	2	1	0
SREMK0 TMMK01H	SRMK0 CSMK01 IICMK01	STMK0 CSMK00 IICMK00	1	1	SREMK2 TMMK11H	SRMK2 CSMK21 IICMK21	STMK2 CSMK20 IICMK20	
	x	x	<b>1</b>	x	x	x	x	x

ビット5

CSIMK00	割り込み処理の制御
<b>0</b>	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## シリアル通信許可設定

- ・シリアル・チャンネル開始レジスタ 0 (SS0)  
シリアル通信／カウント開始許可設定

略号：SS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	SS0 3	SS0 2	SS0 1	SS0 0
0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	<b>1</b>

ビット 0

SS00	チャンネル 0 の動作開始トリガ
0	トリガ動作せず
<b>1</b>	<b>SE00 ビットに 1 をセットし、通信待機状態に遷移する</b>

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

備考 SS0 レジスタの読み出し値は常に 0000H となります。

(12) メイン処理内の無限ループ

図 4.16 にメイン処理内の無限ループのフローチャートを示します。

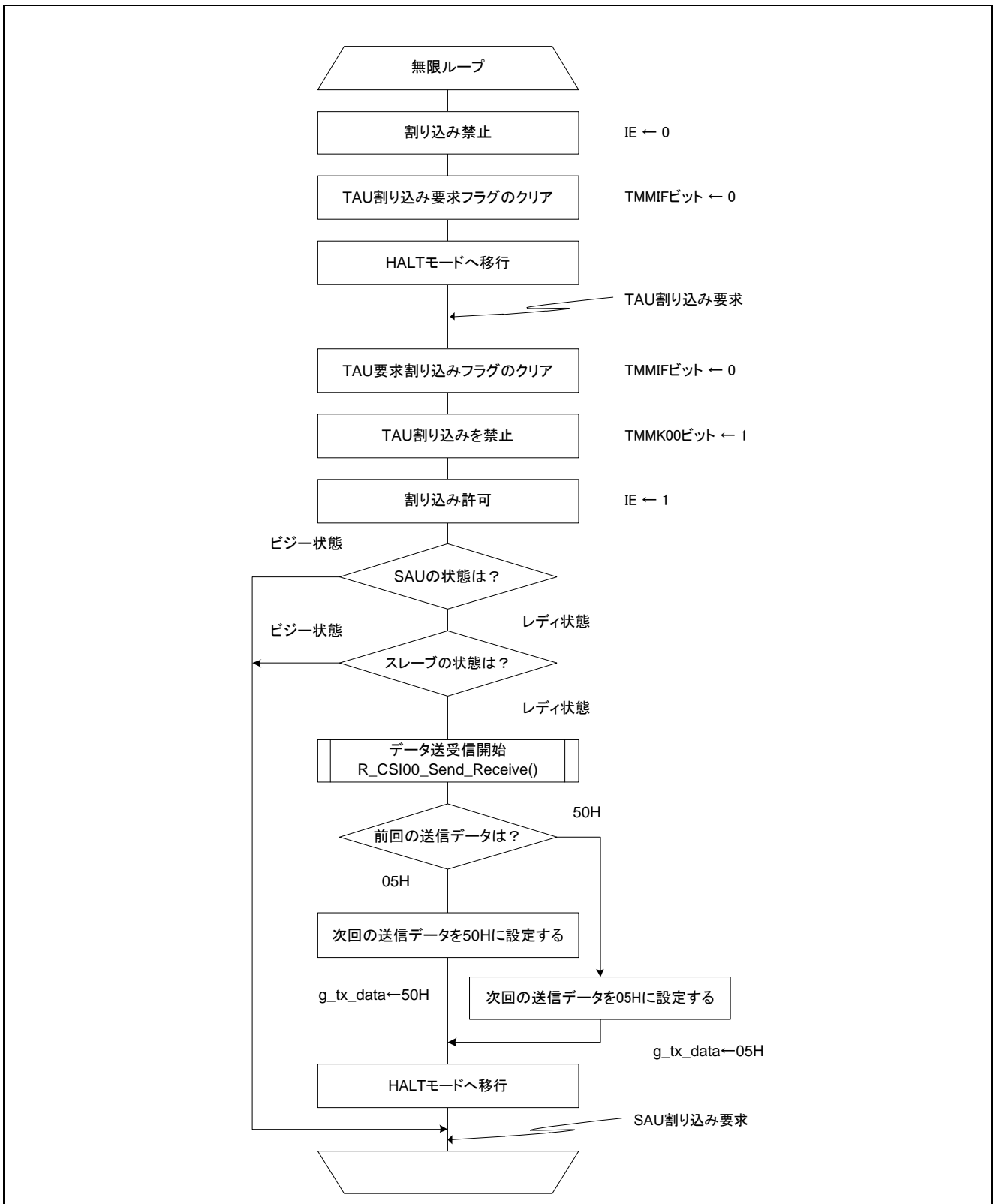


図 4.16 メイン処理内の無限ループ

## 通信状態の確認

- ・シリアル・ステータス・レジスタ 00 (SSR00)

シリアル・アレイ・ユニット 0 チャンネル 0 の通信ステータス、エラー発生状況を表示

略号：SSR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	TSF 00	BFF 00	0	0	FEF 00	PEF 00	OVF 00
0	0	0	0	0	0	0	0	0	<b>0/1</b>	x	0	0	x	x	x

ビット 6

TSF00	チャンネル 0 の通信状態表示フラグ
0	通信動作停止状態または通信動作待機状態
1	通信動作状態

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(13) CSI00 データ送受信開始処理

図 4.17 に CSI00 データ送受信開始処理のフローチャートを示します。

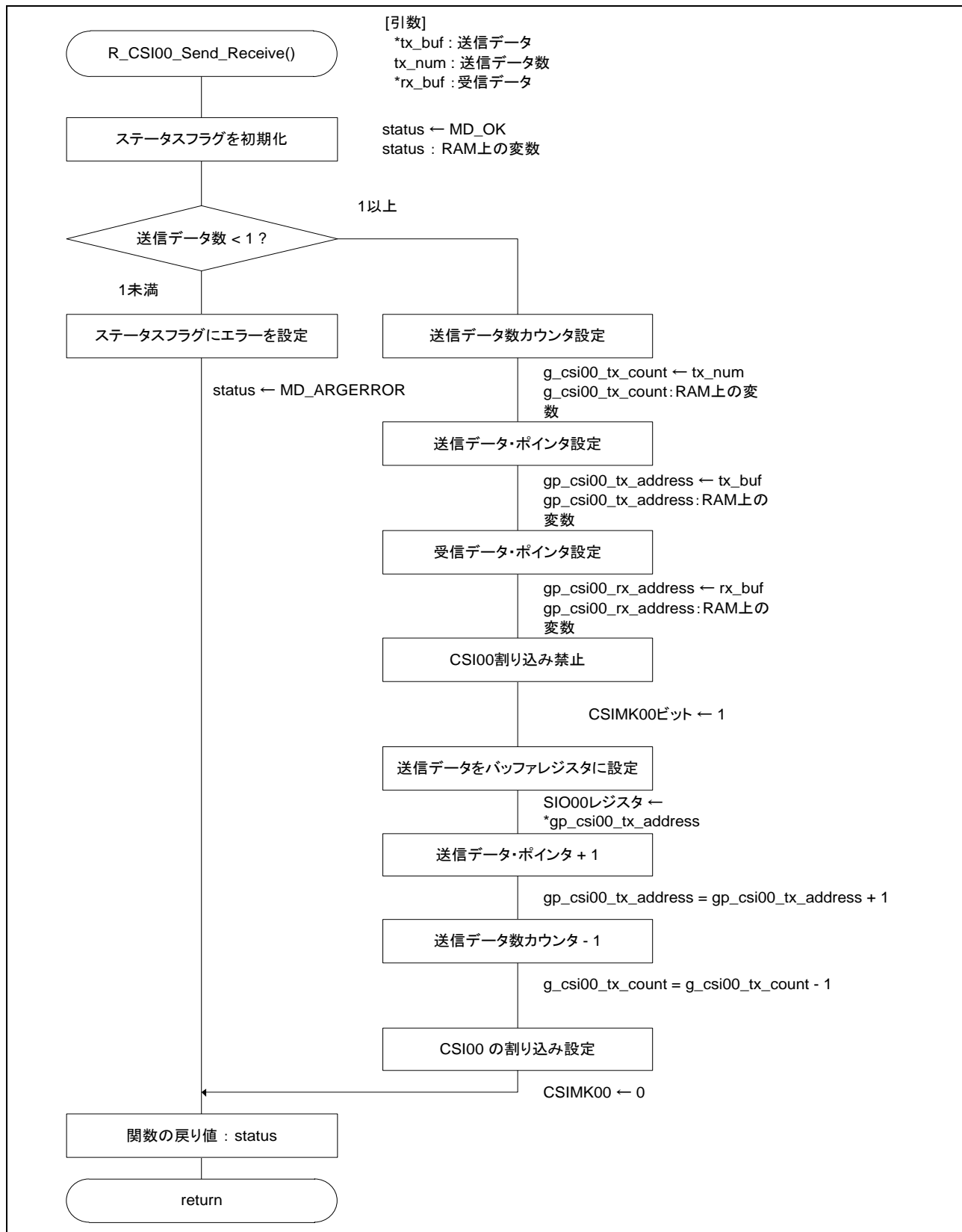
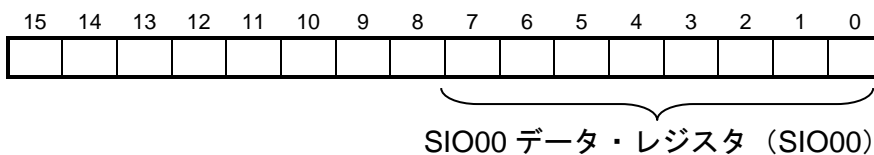


図 4.17 CSI00 データ送受信開始処理

### 送信データの設定

- ・シリアル・データ・レジスタ 00 (SDR00)  
送信データを設定し、送信動作を開始

略号：SDR00



下位 8 ビットに送信データ書き込みます。

下位 8 ビットへは SIO00 レジスタとしてアクセスします。

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(14) CSI00 の転送完了割り込み処理

図 4.18 に CSI00 の転送完了割り込み処理のフローチャートを示します。

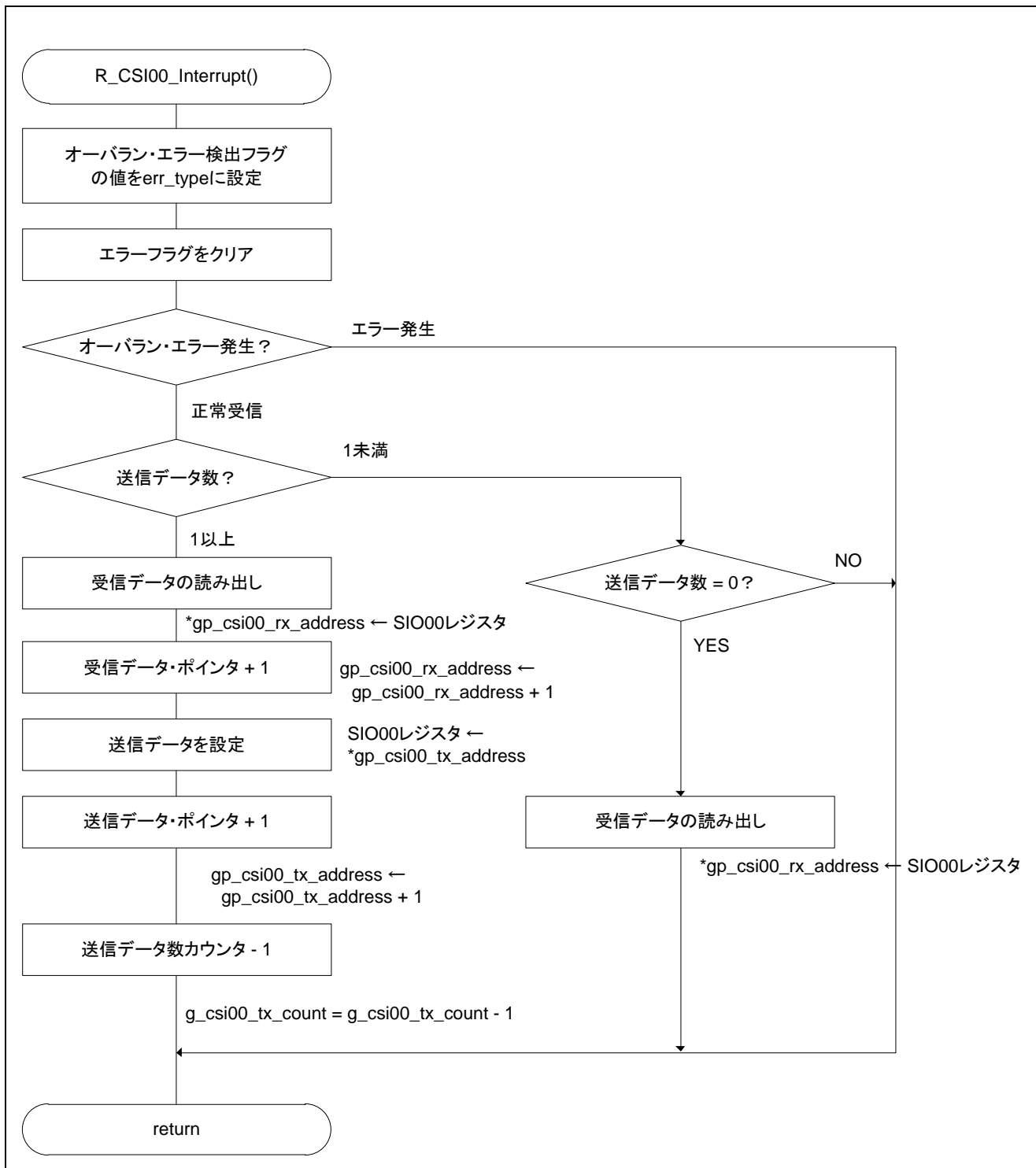


図 4.18 CSI00 の転送完了割り込み処理

#### 4.4.9 サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

#### 4.4.10 関連アプリケーションノート

- RL78/G13 初期設定 (R01AN2575J)
- RL78/G13 タイマ・アレイ・ユニット インターバル・タイマ (R01AN2576J)
- RL78/G13 シリアル・アレイ・ユニット 3 線シリアル I/O (スレーブ送受信) (R01AN2711J)
- 

#### 4.4.11 参考ドキュメント

ユーザーズマニュアル

- RL78/G14 ユーザーズマニュアル ハードウェア編 (R01UH0186)  
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- R8C/36M グループ ハードウェアマニュアル編 (R01UH0259)  
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- テクニカルアップデート  
(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

学習ガイド

- RL78 ファミリー用 統合開発環境 CubeSuite+への移行  
(オンチップ・デバッグ編) R8C、M16C から RL78 への移行 (R20UT2150)
- RL78 開発環境移行ガイド R8C および M16C から RL78 への移行  
(コンパイラ編) (High-performance Embedded Workshop, NC30WA→CS+,CC-RL) (R20UT2088)
- コード生成プラグイン学習ガイド (R20UT3230)



## 5. クロック非同期形シリアル I/O モード(UART モード)からの移行例

### 5.1 仕様

本アプリケーションノートでは、シリアル・アレイ・ユニット (SAU) による UART 通信を行います。対向機器から送られてくる ASCII 文字を解析し、応答処理を行います。

表 5.1 に使用する周辺機能と用途を、図 5.1 と図 5.2 に UART の通信動作を示します。

表 5.1 使用する周辺機能と用途

周辺機能	用途
シリアル・アレイ・ユニット 0	TxD0 端子 (送信) と RxD0 端子 (受信) を利用して UART 通信を行う

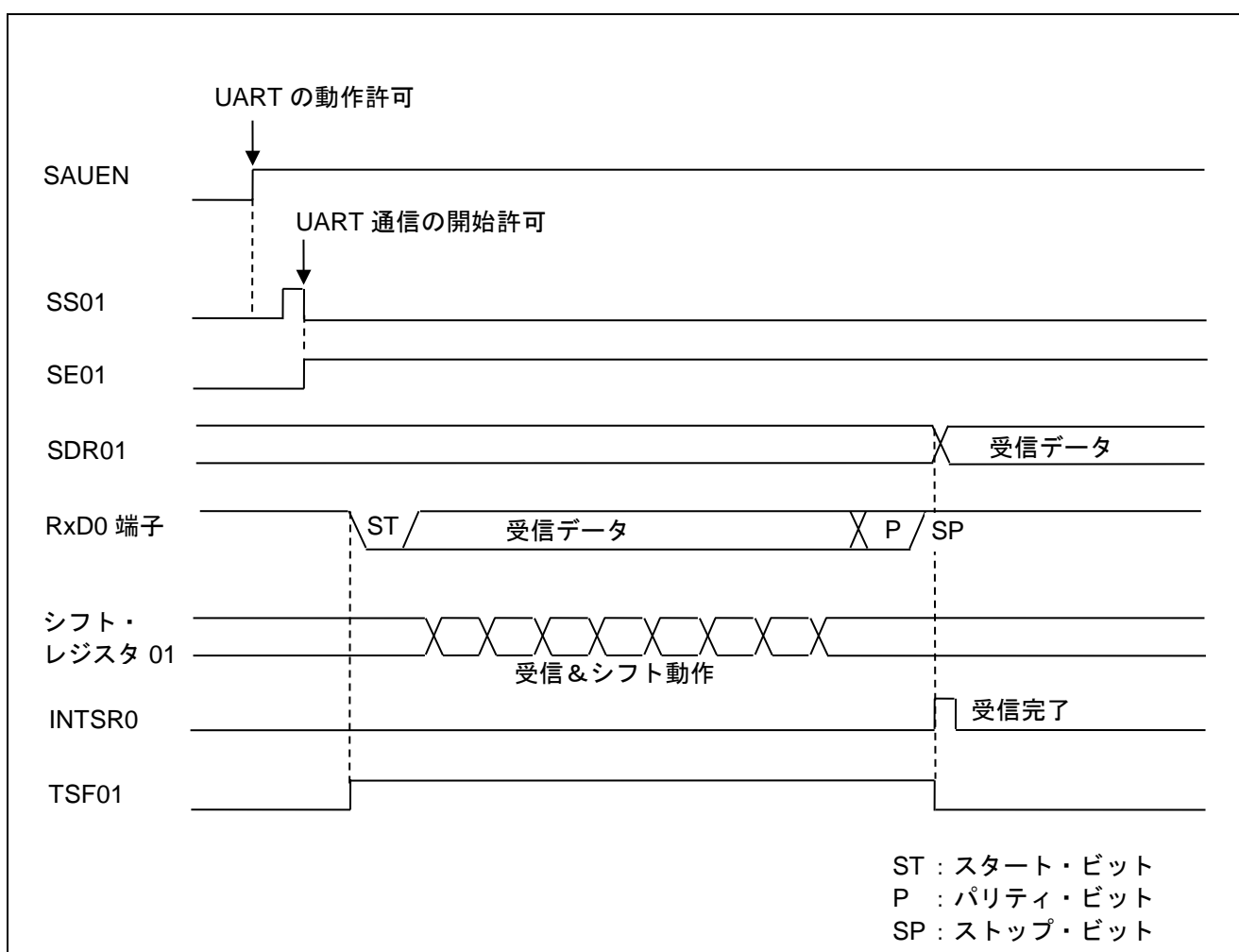


図 5.1 UART 受信のタイミング・チャート

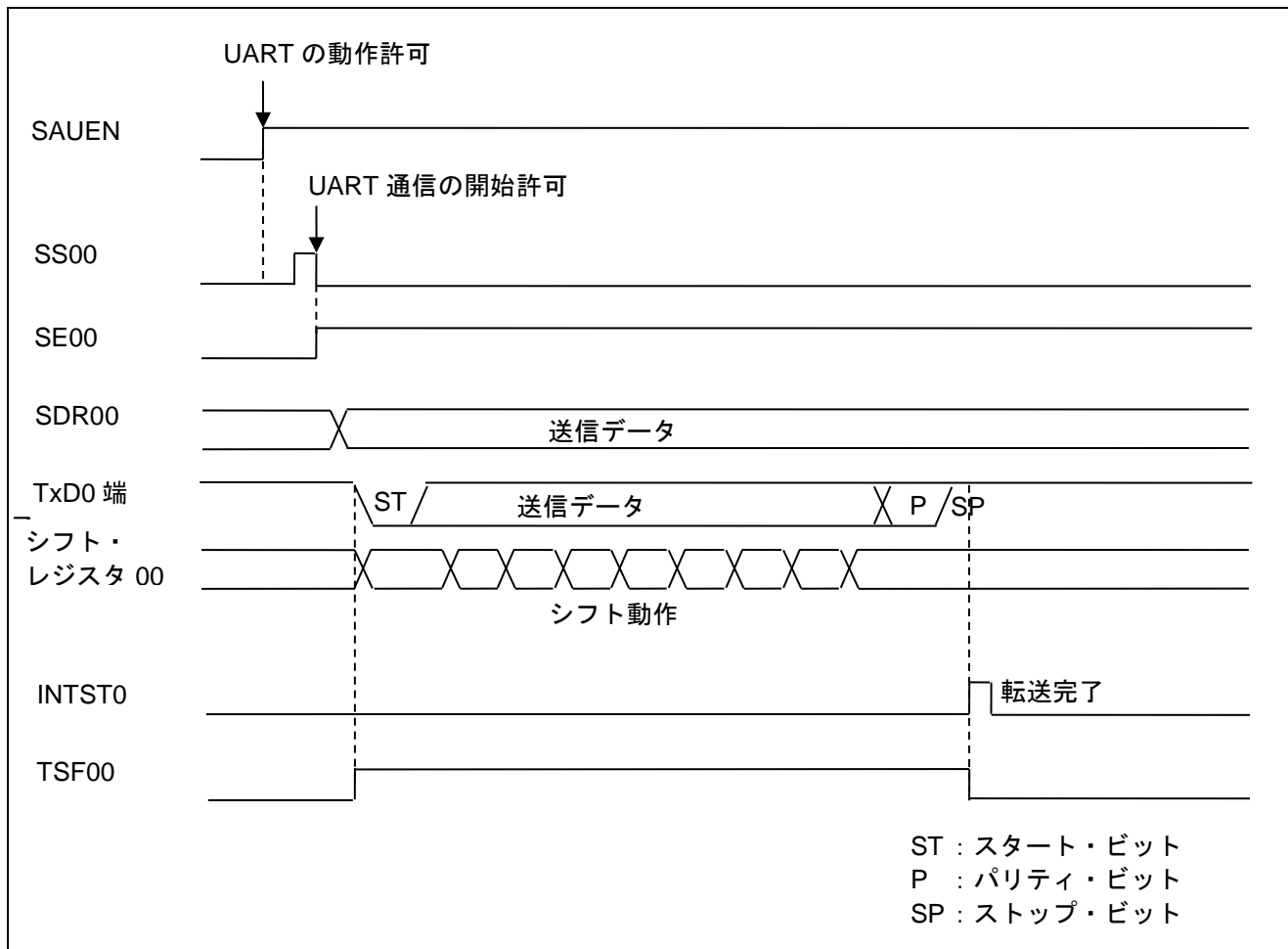


図 5.2 UART 送信のタイミング・チャート

## 5.2 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 5.2 動作確認条件

項目	内容
使用マイコン	RL78/G14 (R5F104LEA)
動作周波数	<ul style="list-style-type: none"><li>● 高速オンチップ・オシレータ (HOCO) クロック : 32MHz</li><li>● CPU/周辺ハードウェア・クロック : 32MHz</li></ul>
動作電圧	5.0V (2.9V~5.5V で動作可能) LVD 動作 ( $V_{LVD}$ ) : リセット・モード 2.81V (2.76V~2.87V)
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V5.00.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.04.00
統合開発環境 (e <sup>2</sup> studio)	ルネサス エレクトロニクス製 e <sup>2</sup> studio V5.4.0.018
C コンパイラ (e <sup>2</sup> studio)	ルネサス エレクトロニクス製 CC-RL V1.04.00

-

## 5.3 ハードウェア説明

### 5.3.1 ハードウェア構成例

図 5.3 に本アプリケーションノートで使用するハードウェア構成例を示します。

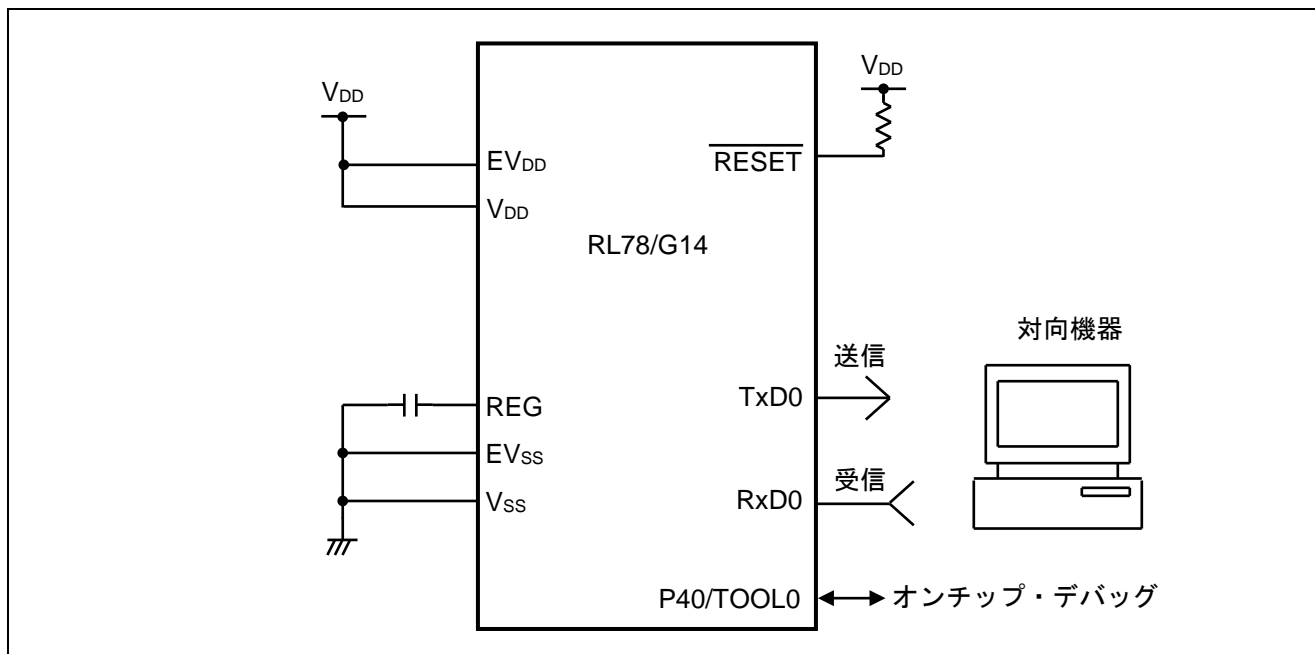


図 5.3 ハードウェア構成

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して  $V_{DD}$  又は  $V_{SS}$  に接続して下さい）。

- 2  $EV_{SS}$  で始まる名前の端子がある場合には  $V_{SS}$  に、 $EV_{DD}$  で始まる名前の端子がある場合には  $V_{DD}$  にそれぞれ接続してください。
- 3  $V_{DD}$  は LVD にて設定したリセット解除電圧 ( $V_{LVD}$ ) 以上にしてください。

### 5.3.2 使用端子一覧

表 5.3 に使用端子と機能を示します。

表 5.3 使用端子と機能

端子名	入出力	内容
P51/SO00/TxD0/TOOLTxD	出力	データ送信用端子
P50/SI00/RxD0/TOOLRxD/SDA00	入力	データ受信用端子

## 5.4 ソフトウェア説明

### 5.4.1 動作概要

本サンプルコードでは、対向機器から受信したデータに対応したデータを対向機器に送信します。エラーが発生した場合は、そのエラーに対応したデータを対向機器に送信します。受信データと送信データの対応表を表 5.4 と表 5.5 に示します。

表 5.4 受信データと送信データの対応

受信データ	応答（送信）データ
T (54H)	O (4FH)、K (4BH)、"CR" (0DH)、"LF" (0AH)
t (74H)	o (6FH)、k (6BH)、"CR" (0DH)、"LF" (0AH)
上記以外	U (55H)、C (43H)、"CR" (0DH)、"LF" (0AH)

表 5.5 エラー検出時の送信データの対応

発生したエラー	応答（送信）データ
パリティ・エラー	P (50H)、E (45H)、"CR" (0DH)、"LF" (0AH)
フレーミング・エラー	F (46H)、E (45H)、"CR" (0DH)、"LF" (0AH)
オーバーラン・エラー	O (4FH)、E (45H)、"CR" (0DH)、"LF" (0AH)

(1) UART の初期設定を行います。

<UART 設定条件>

- SAU0 チャンネル 0、1 を UART として使用します。
- データ出力は P12/TxD0 端子、データ入力 P11/RxD0 端子を使用します。
- データ長は 8 ビットを使用します。
- データ転送方向設定は LSB ファーストを使用します。
- パリティ設定は偶数パリティを使用します。
- 受信データ・レベル設定は標準を使用します。
- 転送レートは 9600bps を使用します。
- 受信完了割り込み(INTSR0)、送信完了割り込み(INTST0)、エラー割り込み(INTSRE0)を使用します。
- INTSR0、INTSRE0 の割り込み優先順位はレベル 2 と 1、INTST0 は低優先を使用します。

(2) シリアル・チャンネル開始レジスタで UART 通信待機状態にした後、HALT 命令を実行します。受信完了割り込み(INTSR0)、エラー割り込み(INTSRE0)の発生により処理を行います。

- INTSR0 発生時は、受信データを取り込み、受信データに対応したデータを送信します。INTSRE0 発生時は、エラー処理を行い、そのエラーに対応したデータを送信します。
- データ送信後、再び HALT 命令を実行して、受信完了割り込み(INTSR0)、エラー割り込み(INTSRE0)を待ちます。

### 5.4.2 オプション・バイトの設定一覧

表 5.6 にオプション・バイト設定を示します。

表 5.6 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 2.81V (2.76V~2.87V)
000C2H/010C2H	11101000B	HS モード、HOCO : 32MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

### 5.4.3 定数一覧

表 5.7 にサンプルコードで使用する定数を示します。

表 5.7 サンプルコードで使用する定数

定数名	設定値	内容
g_messageOK[4]	"OK¥r¥n"	"T"を受信時の返信メッセージ
g_messageok[4]	"ok¥r¥n"	"t"を受信時の返信メッセージ
g_messageUC[4]	"UC¥r¥n"	"T"or"t"以外を受信時の返信メッセージ
g_messageFE[4]	"FE¥r¥n"	フレーミング・エラー時の返信メッセージ
g_messagePE[4]	"PE¥r¥n"	パリティ・エラー時の返信メッセージ
g_messageOE[4]	"OE¥r¥n"	オーバーラン・エラー時の返信メッセージ

### 5.4.4 変数一覧

表 5.8 にグローバル変数を示します。

表 5.8 グローバル変数

Type	Variable Name	Contents	Function Used
uint8_t	g_uart0_rx_buffer	受信データ・バッファ	main()
uint8_t	gp_uart0_tx_address	送信データ・ポインタ	R_UART0_Send()、 R_UART0_Interrupt_Send()
uint16_t	g_uart0_tx_count	送信データ数カウンタ	R_UART0_Send()、 R_UART0_Interrupt_Send()
uint8_t	gp_uart0_rx_address	受信データ・ポインタ	R_UART0_Receive()、 R_UART0_Interrupt_Receive()、 R_UART0_Interrupt_Error()
uint16_t	g_uart0_rx_count	受信データ数カウンタ	R_UART0_Receive()、 R_UART0_Interrupt_Receive()
uint16_t	g_uart0_rx_length	受信データ数	R_UART0_Receive()、 R_UART0_Interrupt_Receive()
MD_STATUS	g_uart0_tx_end	送信ステータス	main()、 r_uart0_callback_sendend()
uint8_t	g_uart0_rx_error	受信エラーステータス	main()、 r_uart0_callback_receiveend()、 r_uart0_callback_error()

## 5.4.5 関数一覧

表 5.9 に関数を示します。

表 5.9 関数

関数名	概要
R_UART0_Start	UART0 動作開始処理
R_UART0_Receive	UART0 受信ステータス初期化関数
R_UART0_Send	UART0 データ送信関数
r_uart0_interrupt_receive	UART0 受信完了割り込み処理
r_uart0_callback_receiveend	UART0 受信データ分類関数
r_uart0_interrupt_error	UART0 エラー割り込み処理
r_uart0_callback_error	UART0 受信エラー分類関数
r_uart0_interrupt_send	UART0 送信完了割り込み処理
r_uart0_callback_sendend	UART0 送信完了処理関数
r_uart0_callback_softwareoverrun	UART0 オーバーフローデータ受信関数

## 5.4.6 関数仕様

サンプルコードの関数仕様を示します。

## [関数名] R\_UART0\_Start

概要	UART0 動作開始処理
ヘッダ	r_cg_macrodriver.h、 r_cg_serial.h、 r_cg_userdefine.h
宣言	void R_UART0_Start(void)
説明	シリアル・アレイ・ユニット 0、1 のチャンネル 0 を動作開始させ、通信待機状態にします。
引数	<ul style="list-style-type: none"> <li>なし</li> </ul>
リターン値	<ul style="list-style-type: none"> <li>なし</li> </ul>
備考	なし

## [関数名] R\_UART0\_Receive

概要	UART0 受信ステータス初期化関数
ヘッダ	r_cg_macrodriver.h、 r_cg_serial.h、 r_cg_userdefine.h
宣言	MD_STATUS R_UART0_Receive(uint8_t *rx_buf, uint16_t rx_num)
説明	UART0 受信の初期設定をします。
引数	<ul style="list-style-type: none"> <li>uint8_t *rx_buf : [受信データバッファのアドレス]</li> <li>uint16_t rx_num : [受信データバッファのサイズ]</li> </ul>
リターン値	<ul style="list-style-type: none"> <li>[MD_OK]の場合：受信設定完了</li> <li>[MD_ARGERROR]の場合：受信設定失敗</li> </ul>
備考	なし

## [関数名] R\_UART0\_Send

---

概要	UART0 データ送信関数
ヘッダ	r_cg_macrodriver.h、 r_cg_serial.h、 r_cg_userdefine.h
宣言	MD_STATUS R_UART0_Send(uint8_t* tx_buf, uint16_t tx_num)
説明	UART0 送信の初期設定を行い、データ送信を開始します。
引数	<ul style="list-style-type: none"> <li>uint8_t *tx_buf : [送信データバッファのアドレス]</li> <li>uint16_t tx_num : [送信データバッファのサイズ]</li> </ul>
リターン値	<ul style="list-style-type: none"> <li>[MD_OK]の場合：送信設定完了</li> <li>[MD_ARGERROR]の場合：送信設定失敗</li> </ul>
備考	なし

## [関数名] r\_uart0\_interrupt\_receive

---

概要	UART0 受信完了割り込み処理
ヘッダ	r_cg_macrodriver.h、 r_cg_serial.h、 r_cg_userdefine.h
宣言	static void __near r_uart0_interrupt_receive(void)
説明	受信したデータに対応した応答（データ送信）を行います。
引数	<ul style="list-style-type: none"> <li>なし</li> </ul>
リターン値	<ul style="list-style-type: none"> <li>なし</li> </ul>
備考	なし

## [関数名] r\_uart0\_interrupt\_error

---

概要	UART エラー割り込み関数
ヘッダ	r_cg_macrodriver.h、 r_cg_serial.h、 r_cg_userdefine.h
宣言	static void __near r_uart0_interrupt_error(void)
説明	検出したエラーに対応したデータ送信を行います。
引数	なし
リターン値	なし
備考	なし

## [関数名] r\_uart0\_callback\_receiveend

---

概要	UART0 受信データ分類関数
ヘッダ	r_cg_macrodriver.h、 r_cg_serial.h、 r_cg_userdefine.h
宣言	static void r_uart0_callback_receiveend(void)
説明	受信エラーフラグのクリアを行います。
引数	<ul style="list-style-type: none"> <li>なし</li> </ul>
リターン値	<ul style="list-style-type: none"> <li>なし</li> </ul>
備考	なし



## [関数名] r\_uart0\_callback\_error

---

概要	UART0 受信エラー分類関数
ヘッダ	r_cg_macrodriver.h、 r_cg_serial.h、 r_cg_userdefine.h
宣言	static void r_uart0_callback_error(uint8_t err_type)
説明	エラーに対応したデータ送信のフラグ設定を行います。
引数	err_type : エラー種別
リターン値	なし
備考	なし

## [関数名] r\_uart0\_interrupt\_send

---

概要	UART0 送信完了割り込み処理
ヘッダ	r_cg_macrodriver.h、 r_cg_serial.h、 r_cg_userdefine.h
宣言	static void __near r_uart0_interrupt_send(void)
説明	指定された数のデータを送信します。
引数	• なし
リターン値	• なし
備考	なし

## [関数名] r\_uart0\_callback\_sendend

---

概要	UART0 送信完了処理関数
ヘッダ	r_cg_macrodriver.h、 r_cg_serial.h、 r_cg_userdefine.h
宣言	static void r_uart0_callback_sendend(void)
説明	送信完了フラグの設定を行います。
引数	• なし
リターン値	• なし
備考	なし

## [関数名] r\_uart0\_callback\_softwareoverrun

---

概要	UART0 オーバーフローデータ受信関数
ヘッダ	r_cg_macrodriver.h、 r_cg_serial.h、 r_cg_userdefine.h
宣言	static void r_uart0_callback_softwareoverrun(void)
説明	ソフトウェアによるデータのオーバーフローを検出した場合に実行します。
引数	• なし
リターン値	• なし
備考	なし

## 5.4.7 フローチャート

## (1) 全体フローチャート

図 5.4 に本アプリケーションノートの全体フローを示します。

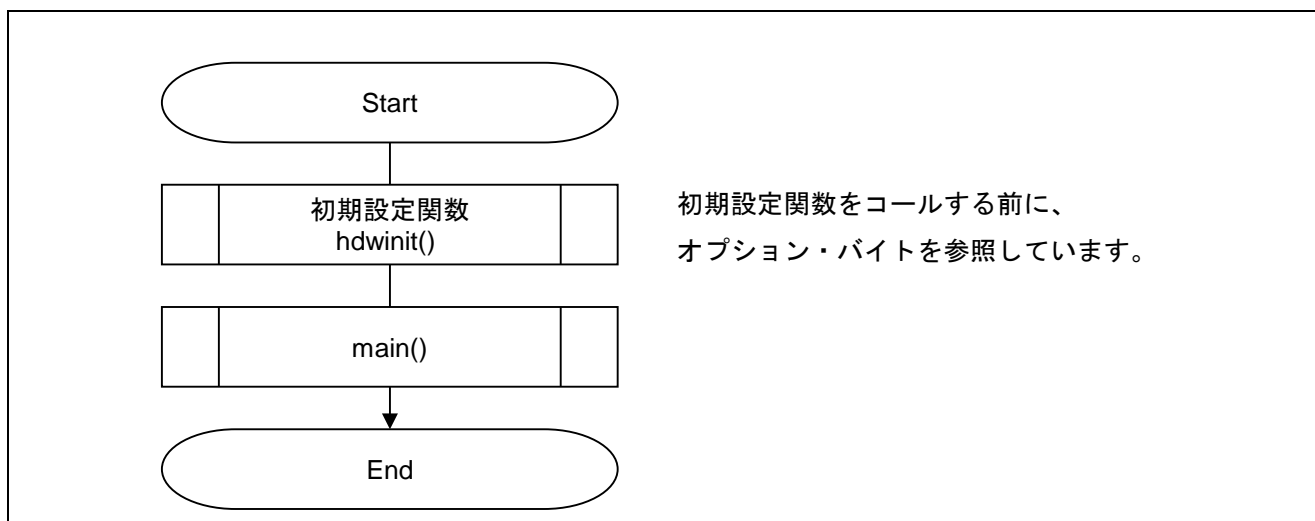


図 5.4 全体フロー

注意 初期設定関数の前後でスタートアップ・ルーティンが実行されます。

## (2) 初期設定関数

図 5.5 に初期設定関数のフローチャートを示します。

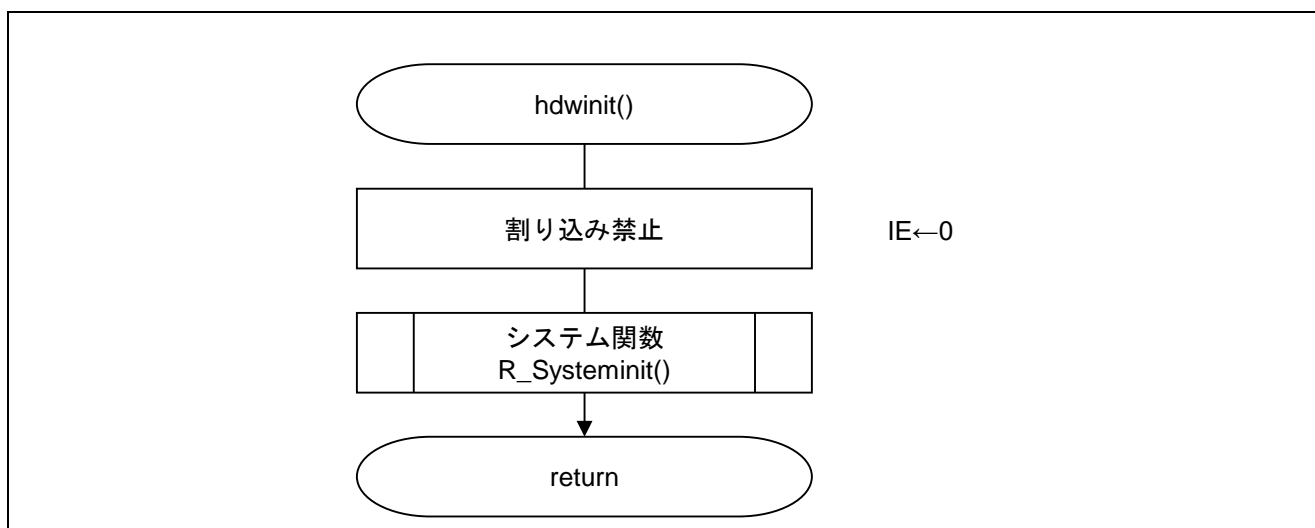


図 5.5 初期設定関数

(3) システム関数

図 5.6 にシステム関数のフローチャートを示します。

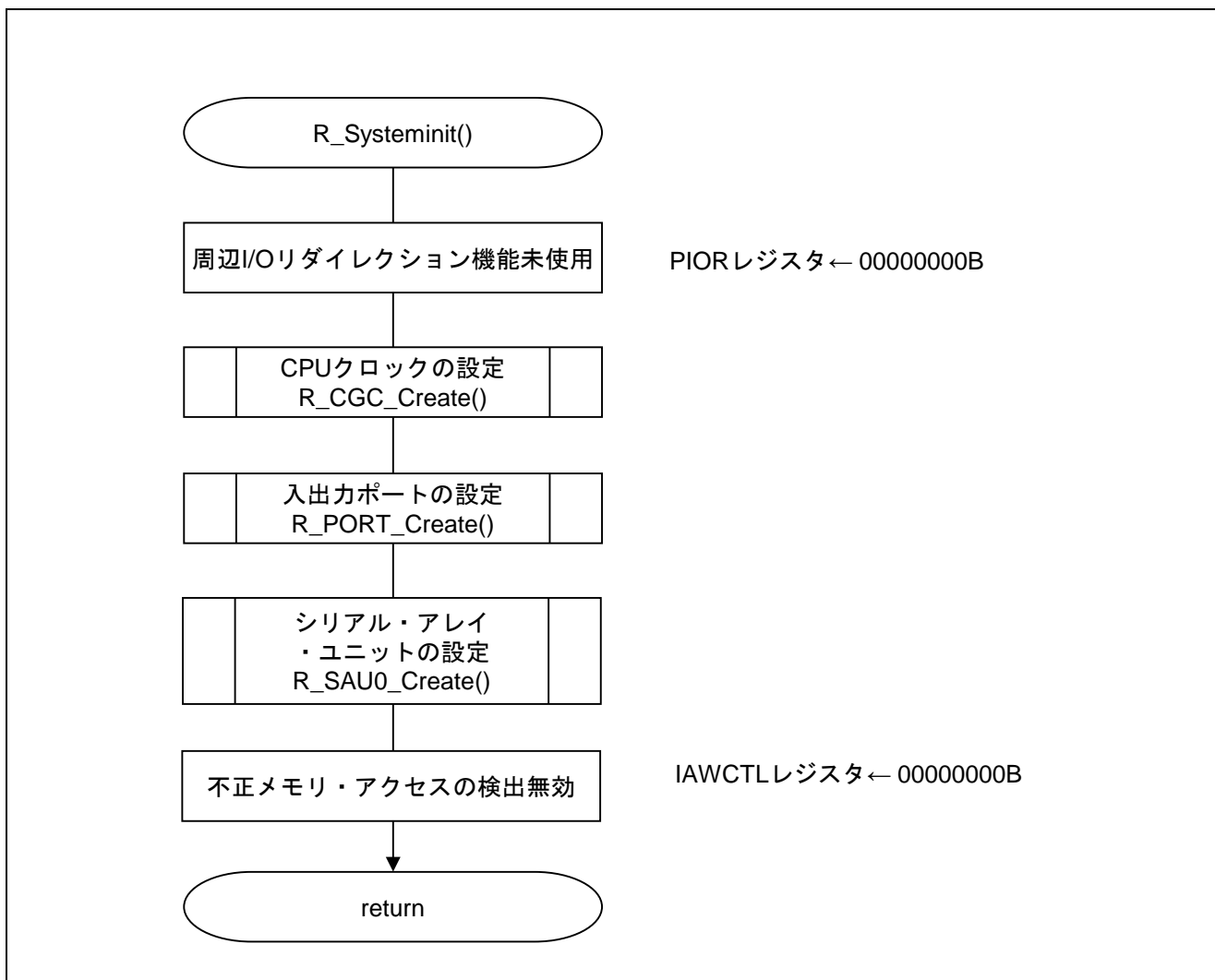


図 5.6 システム関数

## (4) 入出力ポートの設定

図 5.7 に入出力ポートのフローチャートを示します。

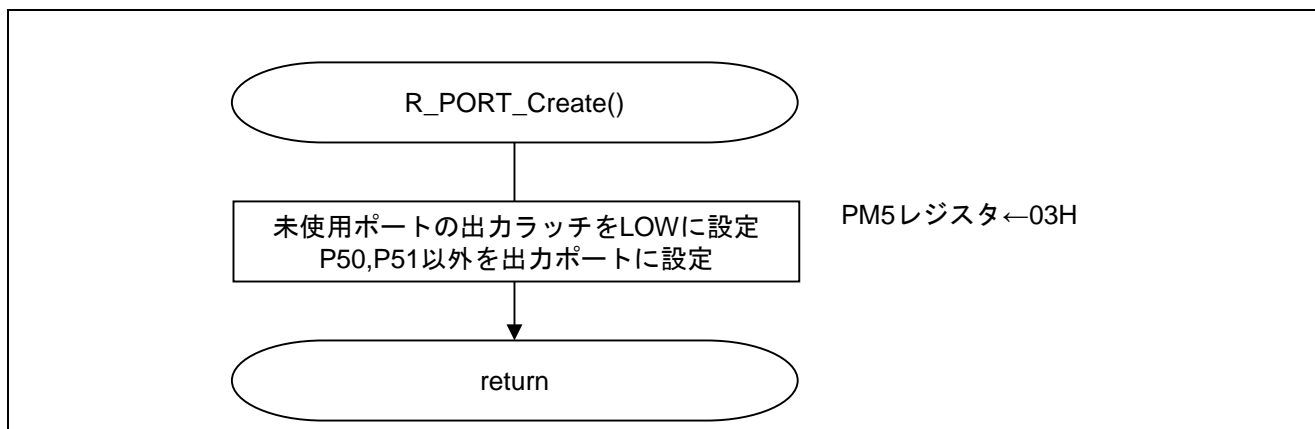


図 5.7 入出力ポートの設定

注 未使用ポートの設定については、RL78/G13 初期設定 (R01AN2575J) の“フローチャート”を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して  $V_{DD}$  又は  $V_{SS}$  に接続して下さい。

## (5) CPU クロックの設定

図 5.8 に CPU クロックの設定のフローチャートを示します。

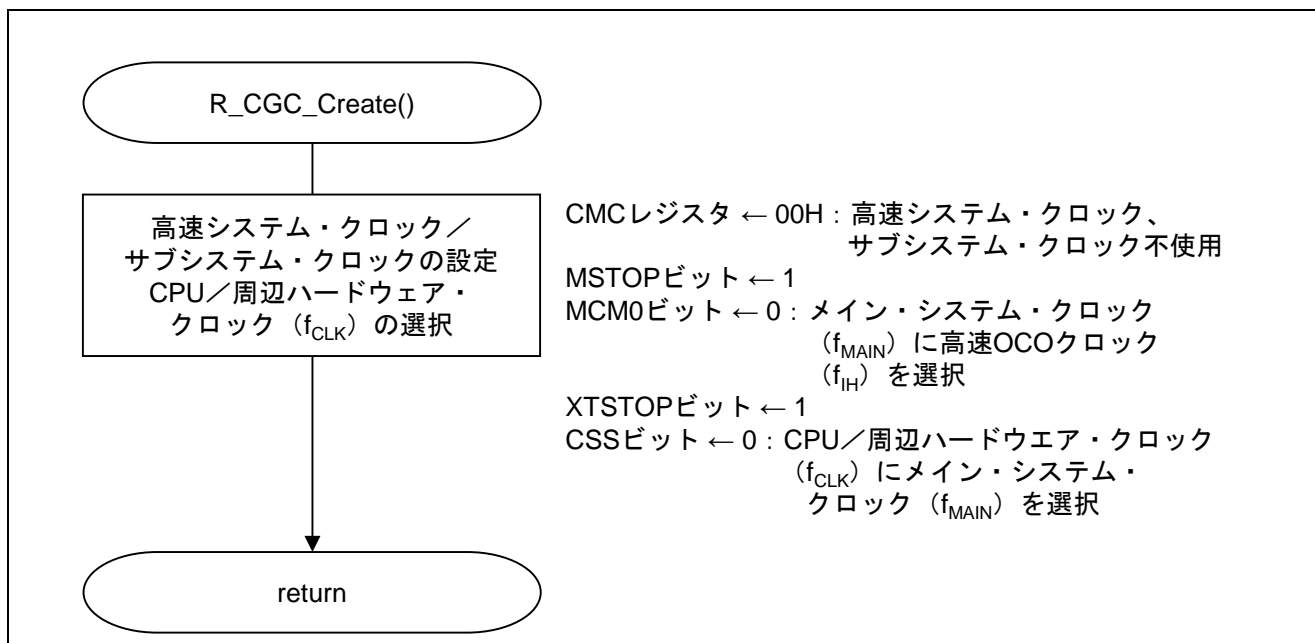


図 5.8 CPU クロックの設定

注意 CPU クロックの設定 (R\_CGC\_Create()) については、RL78/G13 初期設定 (R01AN2575J) の“フローチャート”を参照して下さい。

(6) シリアル・アレイ・ユニットの設定

図 5.9 にシリアル・アレイ・ユニットの設定のフローチャートを示します。

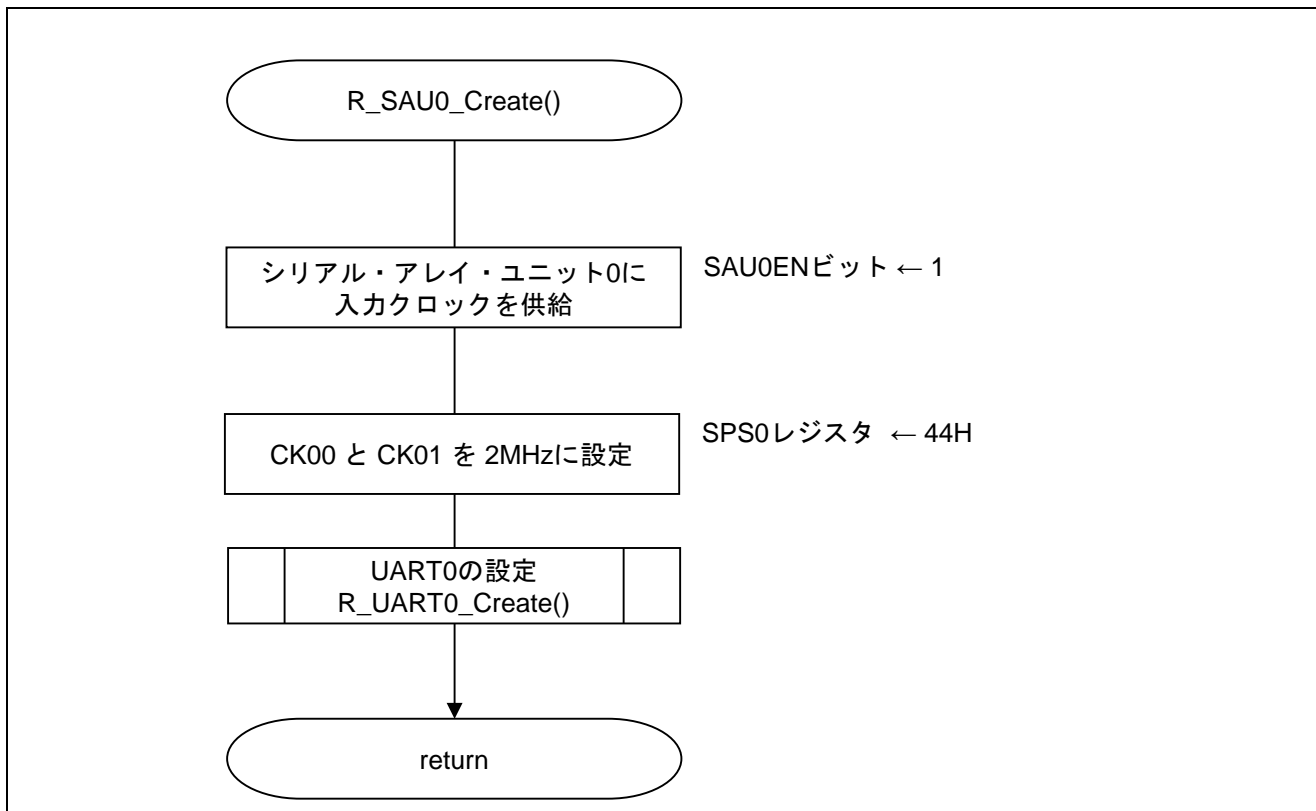


図 5.9 シリアル・アレイ・ユニットの設定

SAU へのクロック供給開始

- ・周辺イネーブル・レジスタ 0 (PER0)  
クロック供給

略号：PER0

7	6	5	4	3	2	1	0
RTCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
x	0	x	x	x	<b>1</b>	0	x

ビット 2

SAU0EN	シリアル・アレイ・ユニット 0 の入力クロックの制御
0	入力クロック供給停止
<b>1</b>	<b>入力クロック供給</b>

シリアル・クロックの選択

- ・シリアル・クロック選択レジスタ 0 (SPS0)  
動作クロックの設定  
略号：SPS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	PRS 013	PRS 012	PRS 011	PRS 010	PRS 003	PRS 002	PRS 001	PRS 000
0	0	0	0	0	0	0	0	<b>0</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>0</b>	<b>0</b>

ビット 7-0

PRS 0n3	PRS 0n2	PRS 0n1	PRS 0n0	動作クロック(CK00)の選択 (n = 0, 1)					
				$f_{CLK} =$ 2MHz	$f_{CLK} =$ 5MHz	$f_{CLK} =$ 10MHz	$f_{CLK} =$ 20MHz	$f_{CLK} =$ 32MHz	
0	0	0	0	$f_{CLK}$	2MHz	5MHz	10MHz	20MHz	32MHz
0	0	0	1	$f_{CLK}/2$	1MHz	2.5MHz	5MHz	10MHz	16MHz
0	0	1	0	$f_{CLK}/2^2$	500kHz	1.25MHz	2.5MHz	5MHz	8MHz
0	0	1	1	$f_{CLK}/2^3$	250kHz	625kHz	1.25MHz	2.5MHz	4MHz
<b>0</b>	<b>1</b>	<b>0</b>	<b>0</b>	$f_{CLK}/2^4$	<b>125kHz</b>	<b>312.5kHz</b>	<b>625kHz</b>	<b>1.25MHz</b>	<b>2MHz</b>
0	1	0	1	$f_{CLK}/2^5$	62.5kHz	156.2kHz	312.5kHz	625kHz	1MHz
0	1	1	0	$f_{CLK}/2^6$	31.25kHz	78.1kHz	156.2kHz	312.5kHz	500kHz
0	1	1	1	$f_{CLK}/2^7$	15.62kHz	39.1kHz	78.1kHz	156.2kHz	250kHz
1	0	0	0	$f_{CLK}/2^8$	7.81kHz	19.5kHz	39.1kHz	78.1kHz	125kHz
1	0	0	1	$f_{CLK}/2^9$	3.91kHz	9.76kHz	19.5kHz	39.1kHz	62.5kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95kHz	4.88kHz	9.76kHz	19.5kHz	31.25kHz
1	0	1	1	$f_{CLK}/2^{11}$	977Hz	2.44kHz	4.88kHz	9.76kHz	15.6kHz
1	1	0	0	$f_{CLK}/2^{12}$	488Hz	1.22kHz	2.44kHz	4.88kHz	7.8kHz
1	1	0	1	$f_{CLK}/2^{13}$	244Hz	610Hz	1.22kHz	2.44kHz	3.9kHz
1	1	1	0	$f_{CLK}/2^{14}$	122Hz	305Hz	610Hz	1.22kHz	1.95kHz
1	1	1	1	$f_{CLK}/2^{15}$	61Hz	153Hz	305Hz	610Hz	977Hz

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(7) UART0 の設定

図 5.10、図 5.11、図 5.12 に UART0 の設定のフローチャートを示します。

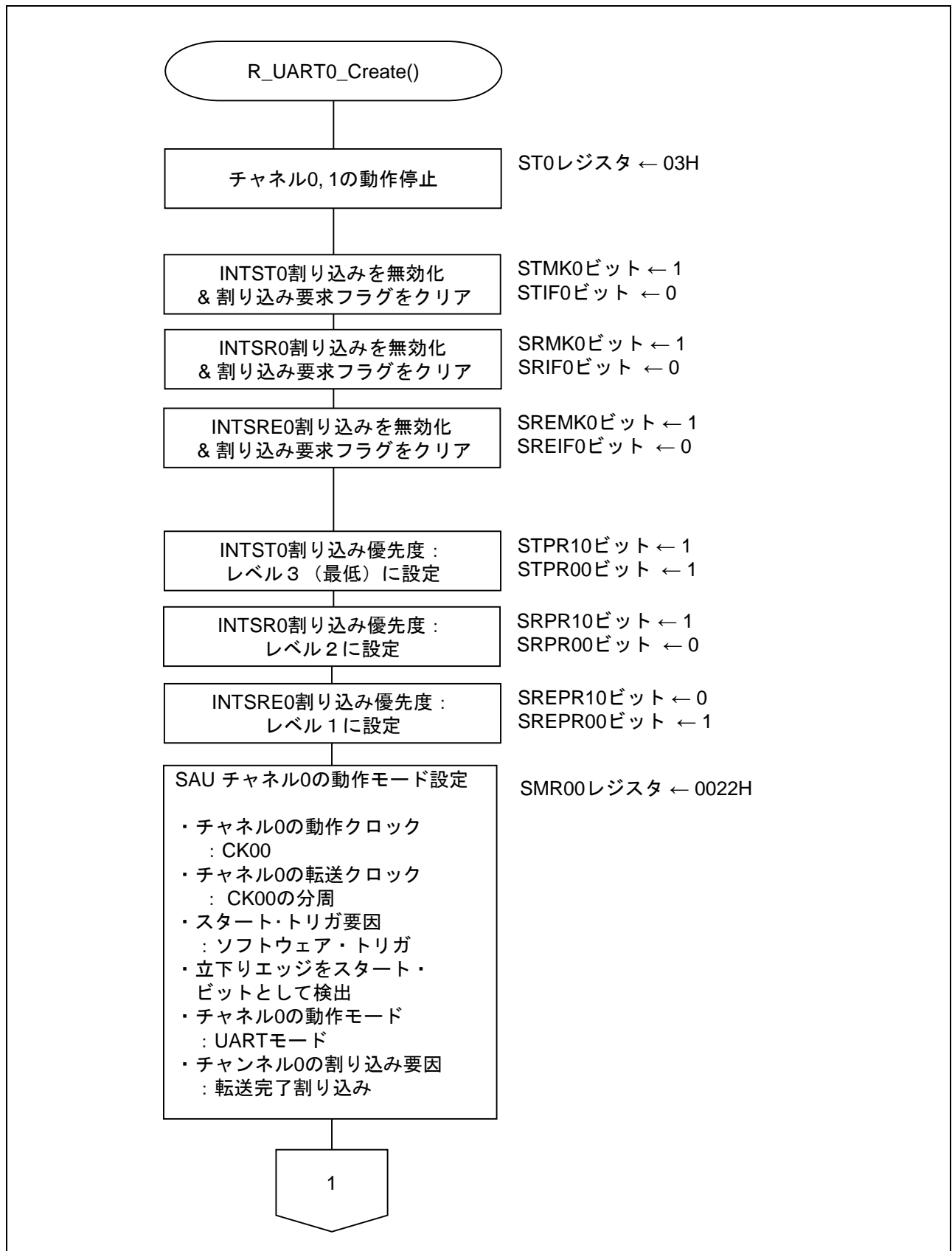


図 5.10 UART0 の設定 (1/3)



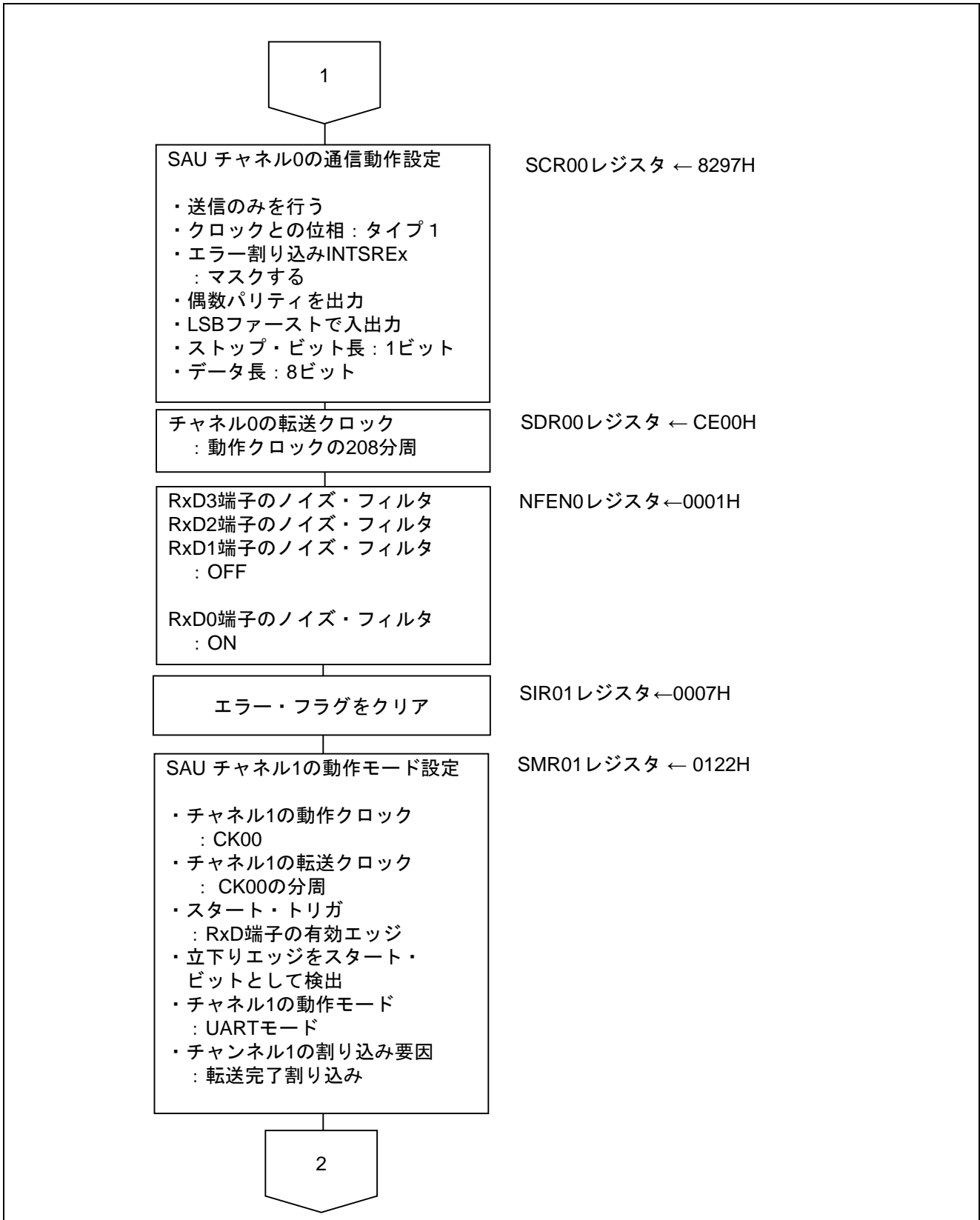


図 5.11 UART0 の設定 (2/3)

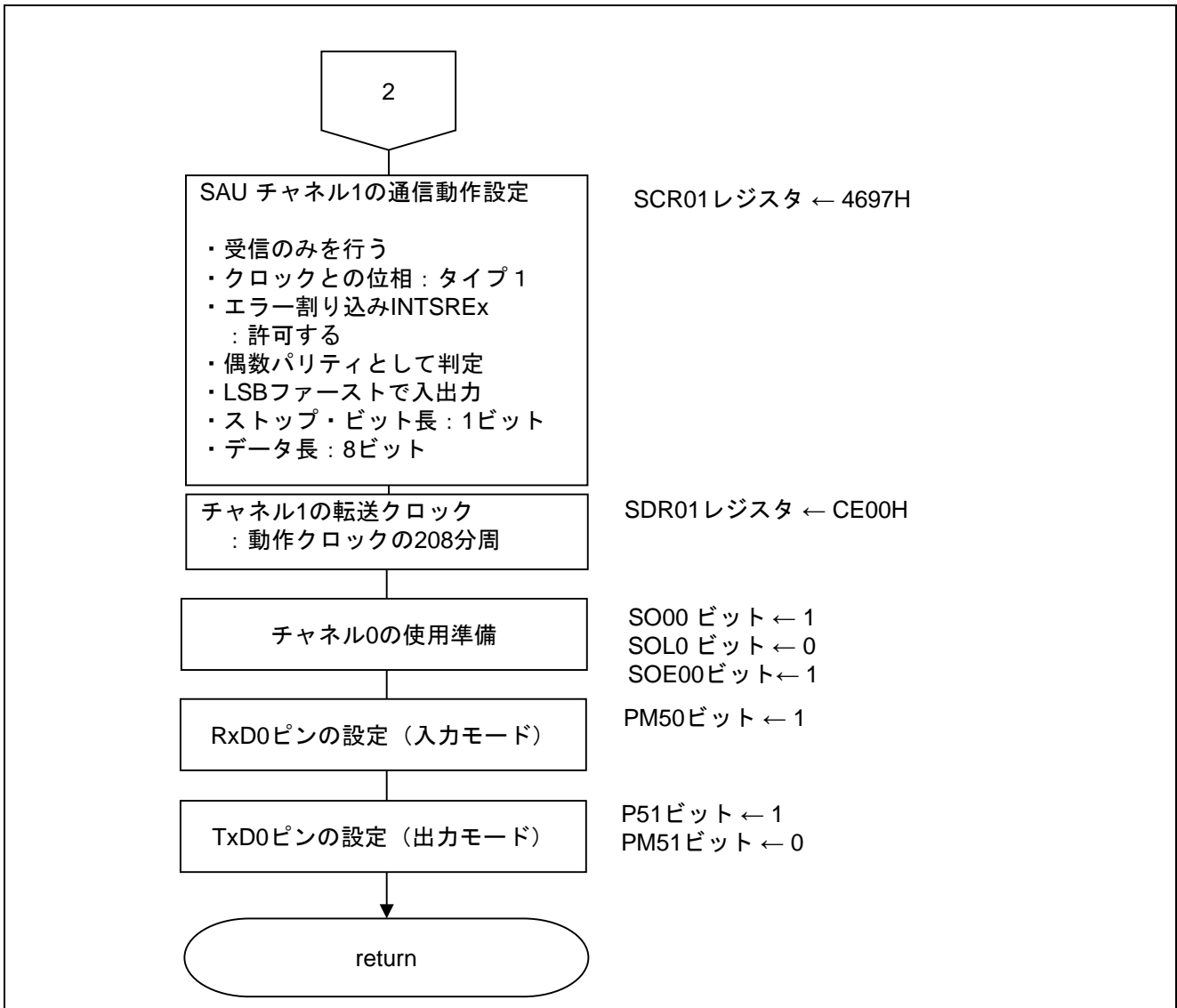


図 5.12 UART0 の設定 (3/3)

## 送信チャネルの動作モード設定

- ・シリアル・モード・レジスタ 00 (SMR00)

割り込み要因

動作モード

転送クロックの選択

$f_{MCK}$  の選択

略号：SMR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 00	CCS 00	0	0	0	0	0	0	0	0	1	0	0	MD 002	MD 001	MD 000
<b>0</b>	<b>0</b>	0	0	0	0	0	0	0	0	1	0	0	<b>0</b>	<b>1</b>	<b>0</b>

## ビット 1 5

CKS00	チャンネル 0 の動作クロック ( $f_{MCK}$ ) の選択
<b>0</b>	<b>SPS0 レジスタで設定したプリスケアラ出力クロック CK00</b>
1	SPS0 レジスタで設定したプリスケアラ出力クロック CK01

## ビット 1 4

CCS00	チャンネル 0 の転送クロック (TCLK) の選択
<b>0</b>	<b>CKS00 ビットで指定した動作クロック <math>f_{MCK}</math> の分周クロック</b>
1	SCK 端子からの入力クロック

## ビット 2 - 1

MD002	MD001	チャンネル 0 の動作モードの設定
0	0	CSI モード
<b>0</b>	<b>1</b>	<b>UART モード</b>
1	0	簡易 I <sup>2</sup> C モード
1	1	設定禁止

## ビット 0

MD000	チャンネル 0 の割り込み要因の選択
<b>0</b>	<b>転送完了割り込み</b>
1	バッファ空き割り込み

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

送信チャネルの通信動作設定

- ・シリアル通信動作レジスタ 00 (SCR00)  
データ長の設定、データ転送順序、エラー割り込み信号のマスク可否、動作モード

略号：SCR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE	RXE	DAP	CKP	0	EOC	PTC	PTC	DIR	0	SLC	SLC	0	1	DLS	DLS
00	00	00	00	0	00	001	000	00	0	001	000	0	1	001	000
<b>1</b>	<b>0</b>	<b>0</b>	<b>0</b>	0	<b>0</b>	<b>1</b>	<b>0</b>	<b>1</b>	0	<b>0</b>	<b>1</b>	0	1	<b>1</b>	<b>1</b>

ビット 15 - 14

TXE00	RXE00	チャンネル 0 の動作モードの設定
0	0	通信禁止
0	1	受信のみを行う
<b>1</b>	<b>0</b>	<b>送信のみを行う</b>
1	1	送受信を行う

ビット 10

EOC00	エラー割り込み信号 (INTSREx (x=0、1)) のマスク可否の選択
<b>0</b>	<b>エラー割り込み INTSREx をマスクする</b>
1	エラー割り込み INTSREx の発生を許可する

ビット 9 - 8

PTC001	PTC000	UART モードでのパリティ・ビットの設定	
		送信動作	受信動作
0	0	パリティ・ビットを出力しない	パリティなしで受信
0	1	0パリティを出力	パリティ判定を行わない
<b>1</b>	<b>0</b>	<b>偶数パリティを出力</b>	<b>偶数パリティとして判定を行う</b>
1	1	奇数パリティを出力	奇数パリティとして判定を行う

ビット 7

DIR00	CSI、UART モードでのデータ転送順序の選択
0	MSB ファーストで入出力を行う
<b>1</b>	<b>LSB ファーストで入出力を行う</b>

ビット 5 - 4

SLC001	SLC000	UART モードでのストップ・ビットの設定
0	0	ストップ・ビットなし
<b>0</b>	<b>1</b>	<b>ストップ・ビット長 = 1 ビット</b>
1	0	ストップ・ビット長 = 2 ビット
1	1	設定禁止

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

略号：SCR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE 00	RXE 00	DAP 00	CKP 00	0	EOC 00	PTC 001	PTC 000	DIR 00	0	SLC 001	SLC 000	0	1	DLS 001	DLS 000
<b>1</b>	<b>0</b>	<b>0</b>	<b>0</b>	0	<b>0</b>	<b>1</b>	<b>0</b>	<b>1</b>	0	<b>0</b>	<b>1</b>	0	1	<b>1</b>	<b>1</b>

ビット 1－0

DLS001	DLS000	CSI モードでのデータ長の設定
0	1	9ビット・データ長
1	0	7ビット・データ長
<b>1</b>	<b>1</b>	<b>8ビット・データ長</b>
その他		設定禁止

### 送信チャンネル転送クロックの設定

- ・シリアル・データ・レジスタ 00 (SDR00)
- 転送クロック周波数 :  $f_{MCK}/208$  ( $\approx 9600\text{Hz}$ )

略号：SDR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>1</b>	<b>1</b>	0	x	x	x	x	x	x	x	x

ビット 15－9

SDR00[15:9]							動作クロック ( $f_{MCK}$ ) の分周による転送クロック設定
0	0	0	0	0	0	0	$f_{MCK}/2$
0	0	0	0	0	0	1	$f_{MCK}/4$
0	0	0	0	0	1	0	$f_{MCK}/6$
0	0	0	0	0	1	1	$f_{MCK}/8$
.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.
<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b><math>f_{MCK}/208</math></b>
.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.
1	1	1	1	1	1	0	$f_{MCK}/254$
1	1	1	1	1	1	1	$f_{MCK}/256$

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 受信チャンネルの動作モード設定

・シリアル・モード・レジスタ 01 (SMR01)

割り込み要因

動作モード

転送クロックの選択

f<sub>MCK</sub>の選択

略号：SMR01

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS	CCS	0	0	0	0	0	0	STS	0	SIS	1	0	0	MD	MD	MD
01	01							01		010			012	011	010	
<b>0</b>	<b>0</b>	0	0	0	0	0	0	<b>1</b>	0	<b>0</b>	1	0	0	<b>0</b>	<b>1</b>	<b>0</b>

## ビット15

CKS01	チャンネル1の動作クロック (f <sub>MCK</sub> ) の選択
<b>0</b>	<b>SPS0 レジスタで設定したプリスケアラ出カクロック CK00</b>
1	SPS0 レジスタで設定したプリスケアラ出カクロック CK01

## ビット14

CCS01	チャンネル1の転送クロック (TCLK) の選択
<b>0</b>	<b>CKS01 ビットで指定した動作クロック f<sub>MCK</sub>の分周クロック</b>
1	SCK 端子からの入カクロック

## ビット8

STS01	スタート・トリガ要因の選択
0	ソフトウェア・トリガのみ有効
<b>1</b>	<b>RxD 端子の有効エッジ (UART 受信時に選択)</b>

## ビット6

SIS010	UART モードでのチャンネル1の受信データのレベル反転の制御
<b>0</b>	<b>立ち下りエッジをスタート・ビットとして検出します</b>
1	立ち上がりエッジをスタート・ビットとして検出します

## ビット2-1

MD012	MD011	チャンネル1の動作モードの設定
0	0	CSI モード
<b>0</b>	<b>1</b>	<b>UART モード</b>
1	0	簡易 I <sup>2</sup> C モード
1	1	設定禁止

## ビット0

MD010	チャンネル1の割り込み要因の選択
<b>0</b>	<b>転送完了割り込み</b>
1	バッファ空き割り込み

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 受信チャネルの通信動作設定

- ・シリアル通信動作レジスタ 01 (SCR01)  
データ長の設定、データ転送順序、エラー割り込み信号のマスク可否、動作モード

略号：SCR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE 01	RXE 01	DAP 01	CKP 01	0	EOC 01	PTC 011	PTC 010	DIR 01	0	SLC 011	SLC 010	0	1	DLS 011	DLS 010
<b>0</b>	<b>1</b>	<b>0</b>	<b>0</b>	0	<b>1</b>	<b>1</b>	<b>0</b>	<b>1</b>	0	<b>0</b>	<b>1</b>	0	1	<b>1</b>	<b>1</b>

## ビット 15 - 14

TXE01	RXE01	チャンネル 1 の動作モードの設定
0	0	通信禁止
<b>0</b>	<b>1</b>	<b>受信のみを行う</b>
1	0	送信のみを行う
1	1	送受信を行う

UART受信の場合は、SCR01レジスタのRXE01ビットを“1”に設定後に、fCLKの4クロック以上間隔をあけてからSS01 = 1を設定してください。

## ビット 10

EOC01	エラー割り込み信号 (INTSRE1) のマスク可否の選択
0	エラー割り込み INTSRE1 をマスクする
<b>1</b>	<b>エラー割り込み INTSRE1 の発生を許可する</b>

## ビット 9 - 8

PTC011	PTC010	UART モードでのパリティ・ビットの設定	
		送信動作	受信動作
0	0	パリティ・ビットを出力しない	パリティなしで受信
0	1	0パリティを出力	パリティ判定を行わない
<b>1</b>	<b>0</b>	<b>偶数パリティを出力</b>	<b>偶数パリティとして判定を行う</b>
1	1	奇数パリティを出力	奇数パリティとして判定を行う

## ビット 7

DIR01	CSI、UART モードでのデータ転送順序の選択
0	MSB ファーストで入出力を行う
<b>1</b>	<b>LSB ファーストで入出力を行う</b>

## ビット 5 - 4

SLC011	SLC010	UART モードでのストップ・ビットの設定
0	0	ストップ・ビットなし
<b>0</b>	<b>1</b>	<b>ストップ・ビット長 = 1 ビット</b>
1	0	ストップ・ビット長 = 2 ビット
1	1	設定禁止

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

略号：SCR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE 01	RXE 01	DAP 01	CKP 01	0	EOC 01	PTC 011	PTC 010	DIR 01	0	SLC 011	SLC 010	0	1	DLS 011	DLS 010
<b>0</b>	<b>1</b>	<b>0</b>	<b>0</b>	0	<b>1</b>	<b>1</b>	<b>0</b>	<b>1</b>	0	<b>0</b>	<b>1</b>	0	1	<b>1</b>	<b>1</b>

ビット1-0

DLS011	DLS010	CSIモードでのデータ長の設定
0	1	9ビット・データ長
1	0	7ビット・データ長
<b>1</b>	<b>1</b>	<b>8ビット・データ長</b>
その他		設定禁止

### 受信転送クロックの設定

- ・シリアル・データ・レジスタ 01 (SDR01)
- 転送クロック周波数 :  $f_{MCK}/208$  (≒9600Hz)

略号：SDR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>1</b>	<b>1</b>	0								

ビット15-9

SDR01[15:9]							動作クロック ( $f_{MCK}$ ) の分周による転送クロック設定
0	0	0	0	0	0	0	$f_{MCK}/2$
0	0	0	0	0	0	1	$f_{MCK}/4$
0	0	0	0	0	1	0	$f_{MCK}/6$
0	0	0	0	0	1	1	$f_{MCK}/8$
.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.
<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b><math>f_{MCK}/208</math></b>
.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.
1	1	1	1	1	1	0	$f_{MCK}/254$
1	1	1	1	1	1	1	$f_{MCK}/256$

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。



## 初期出力レベルの設定

- ・シリアル出力レジスタ 0 (SO0)

初期出力：1

略号：SO0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	CKO 03	CKO 02	CKO 01	CKO 00	0	0	0	0	SO 03	SO 02	SO 01	SO 00
0	0	0	0	x	x	x	x	0	0	0	0	x	x	x	<b>1</b>

## ビット 0

SO00	チャンネル 0 のシリアル・データ出力
0	シリアル・データ出力値が “0”
1	シリアル・データ出力値が “1”

## 対象チャンネルのデータ出力許可

- ・シリアル出力許可レジスタ 0 (SOE0)

出力許可

略号：SOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	SOE 03	SOE 02	SOE 01	SOE 00
0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	<b>1</b>

## ビット 0

SOE00	チャンネル 0 のシリアル出力許可／停止
0	シリアル通信動作による出力停止
1	シリアル通信動作による出力許可

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## ポート設定

- ・ポート・レジスタ 5 (P5)
  - ・ポート・モード・レジスタ 5 (PM5)
- 送信データ用、受信データ用にそれぞれポートを設定します。

略号：P5

7	6	5	4	3	2	1	0
P57	P56	P55	P54	P53	P52	P51	P50
x	x	x	x	x	x	<b>1</b>	<b>0</b>

## ビット 1

P51	出カデータの制御 (出カモード時)
0	0 を出力
<b>1</b>	<b>1 を出力</b>

略号：PM5

7	6	5	4	3	2	1	0
PM57	PM56	PM55	PM54	PM53	PM52	PM51	PM50
x	x	x	x	x	x	<b>0</b>	<b>1</b>

## ビット 1

PM51	P51 の入出力モードの選択
<b>0</b>	<b>出力モード (出カバッファ・オン)</b>
1	入力モード (出カバッファ・オフ)

## ビット 0

PM50	P50 の入出力モードの選択
0	出力モード (出カバッファ・オン)
<b>1</b>	<b>入力モード (出カバッファ・オフ)</b>

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(8) メイン関数

図 5.13、図 5.14、図 5.15 にメイン関数のフローチャートを示します。

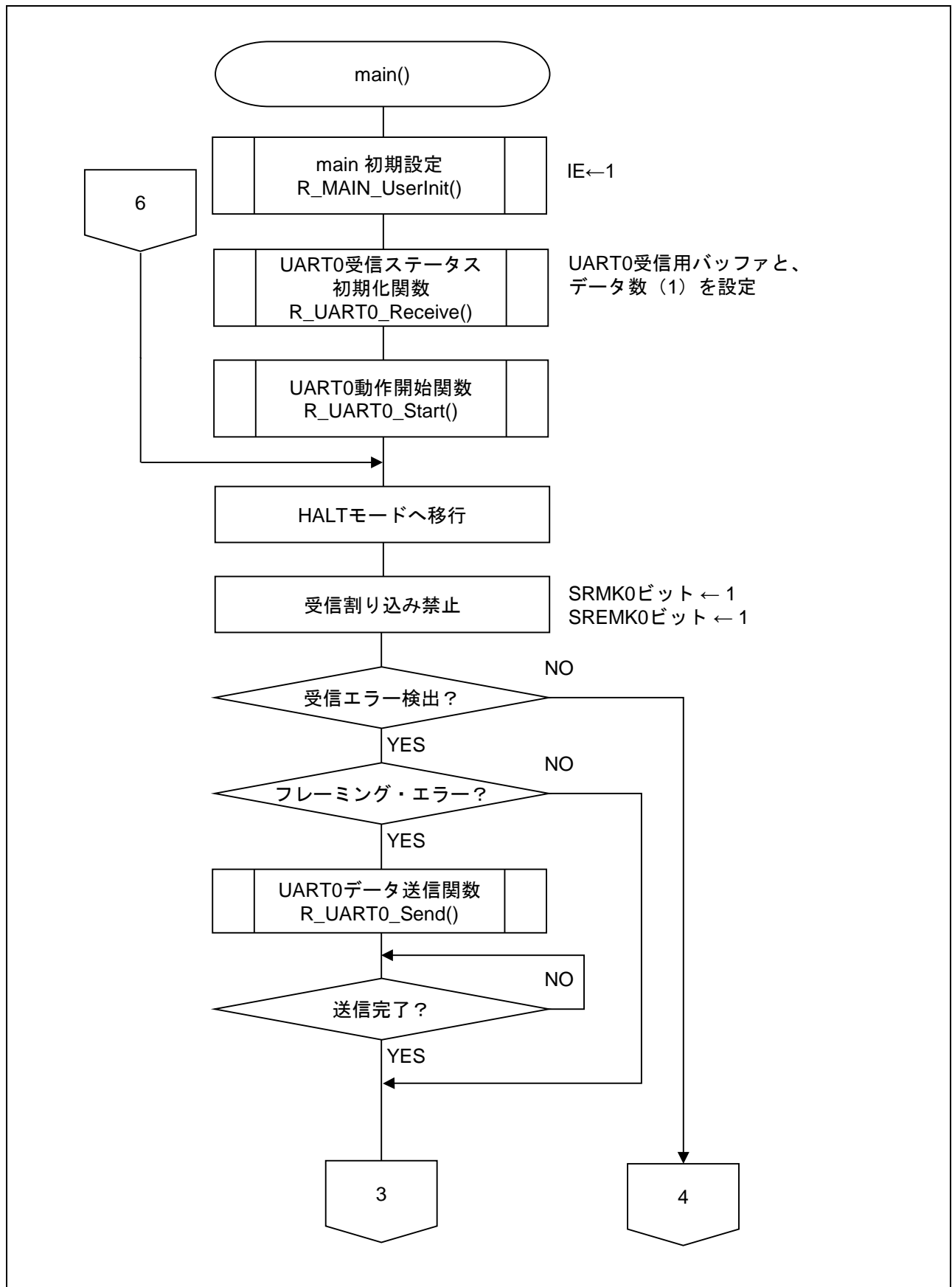


図 5.13 メイン関数 (1/3)

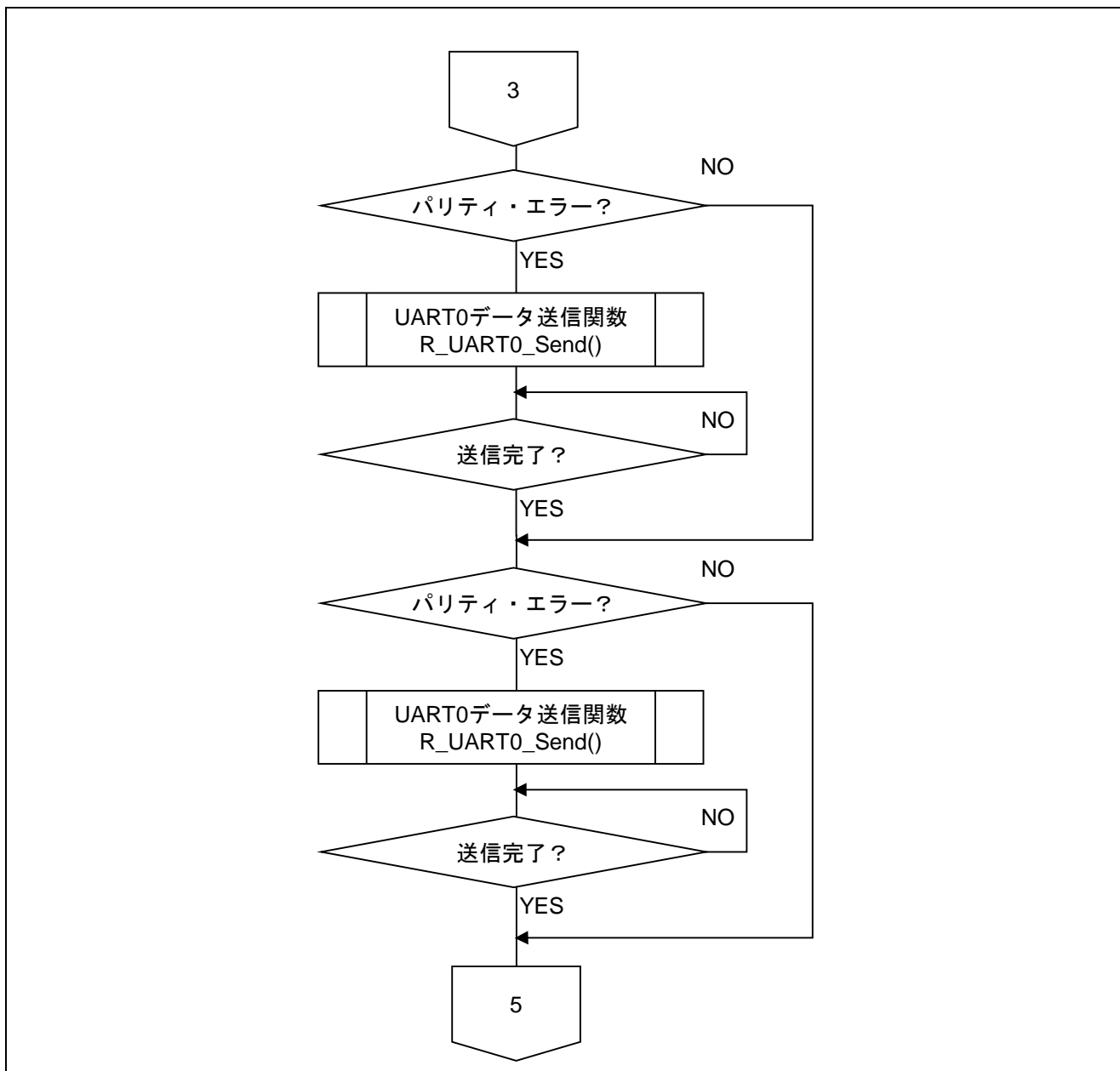


図 5.14 メイン関数 (2/3)

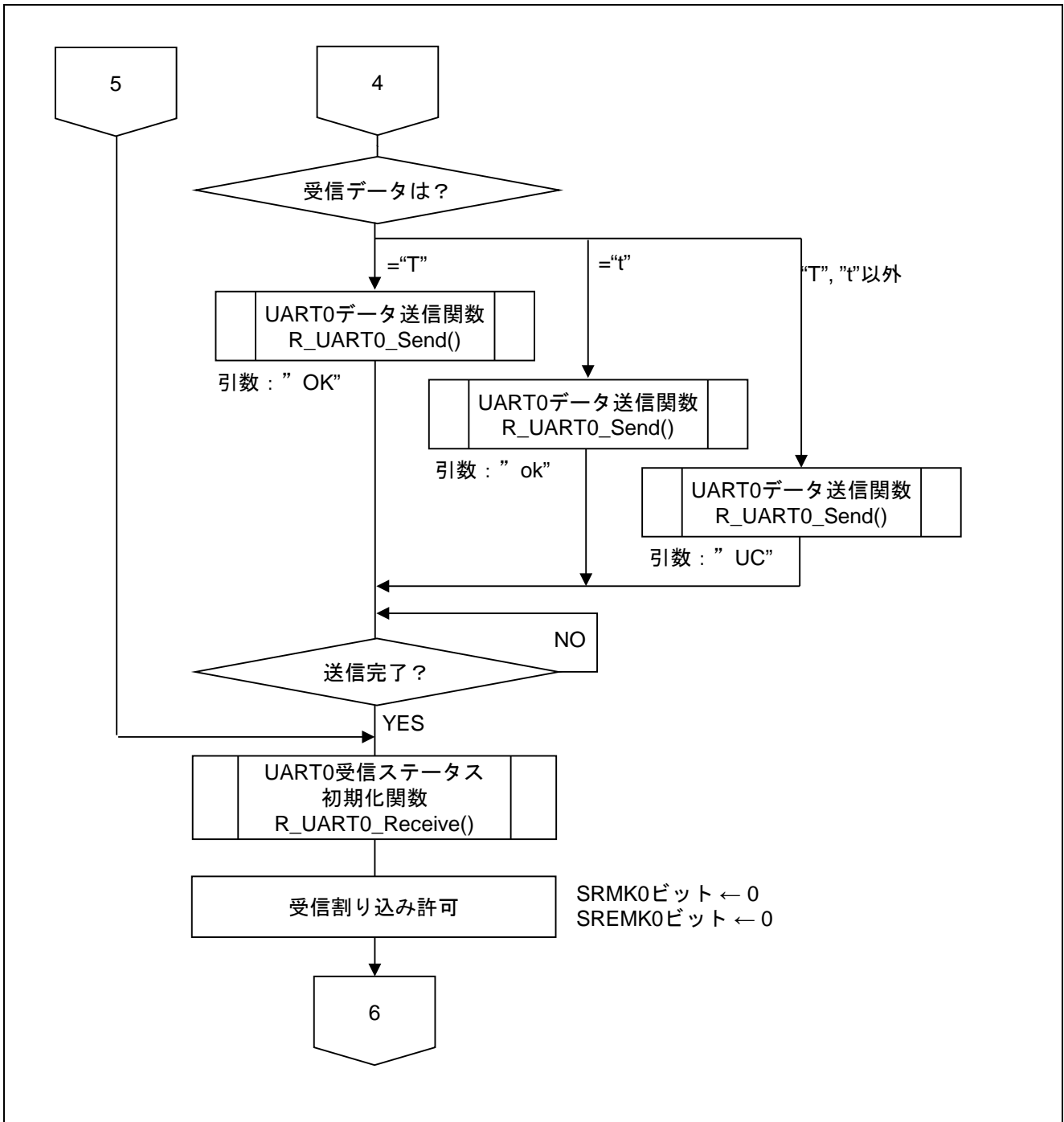


図 5.15 メイン関数 (3/3)

## (9) メイン初期設定

図 5.16 に、メイン初期設定のフローチャートを示します。

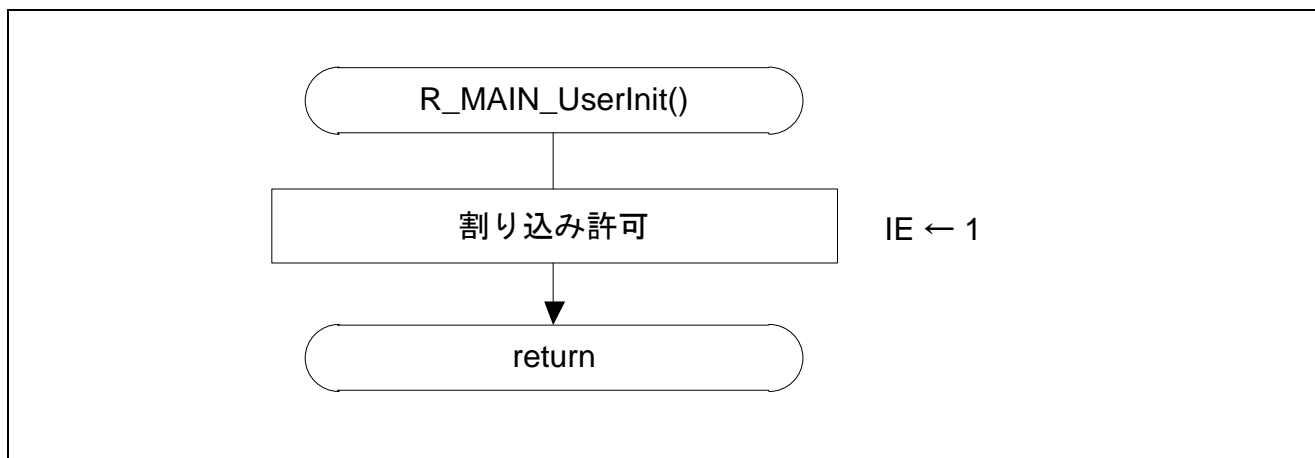


図 5.16 メイン初期設定

(10) UART0 受信ステータス初期化関数

図 5.17 に UART0 受信ステータス初期化関数のフローチャートを示します。

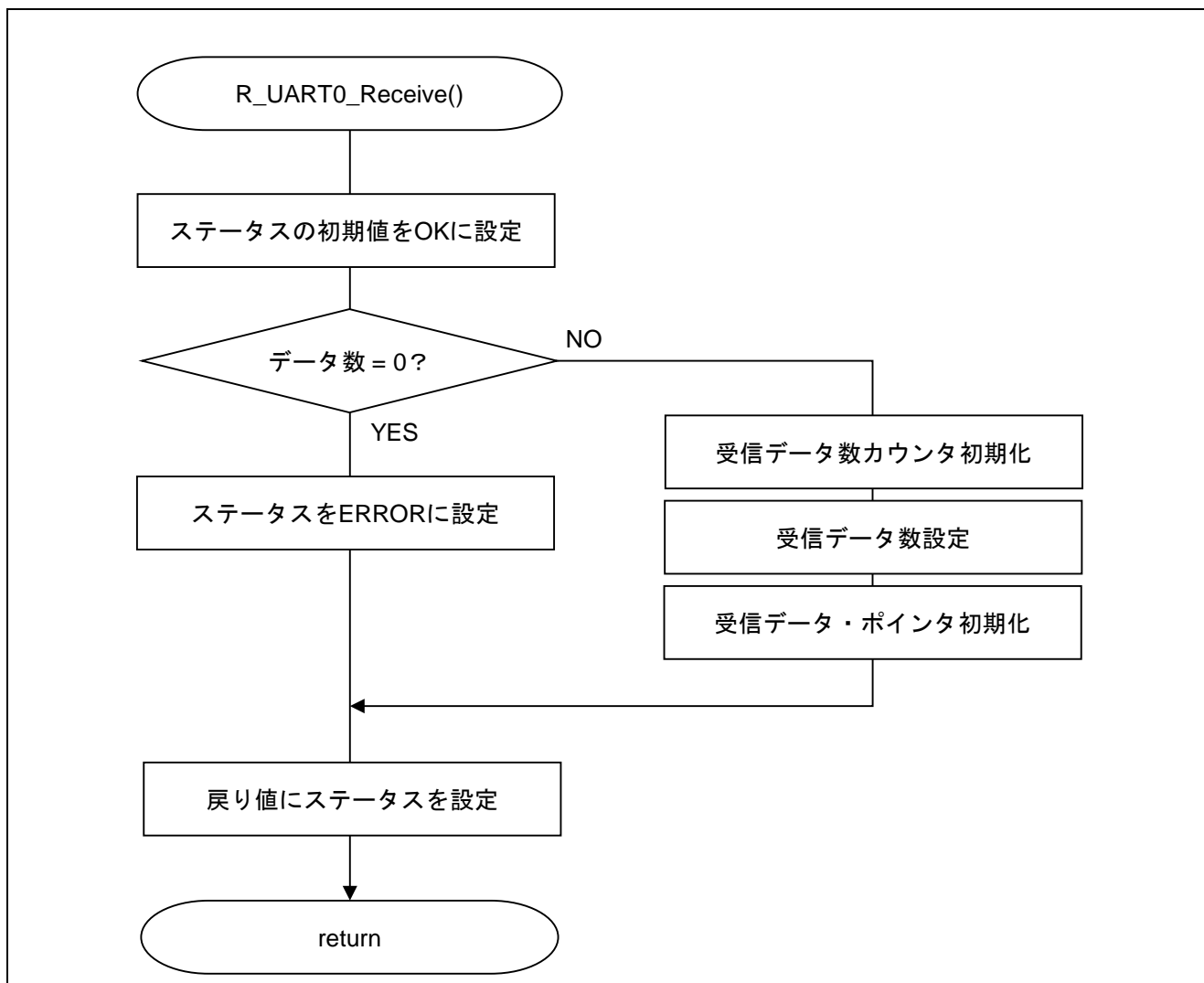


図 5.17 UART0 受信ステータス初期化関数

(11) UART0 動作開始関数

図 5.18 に UART0 動作開始関数のフローチャートを示します。

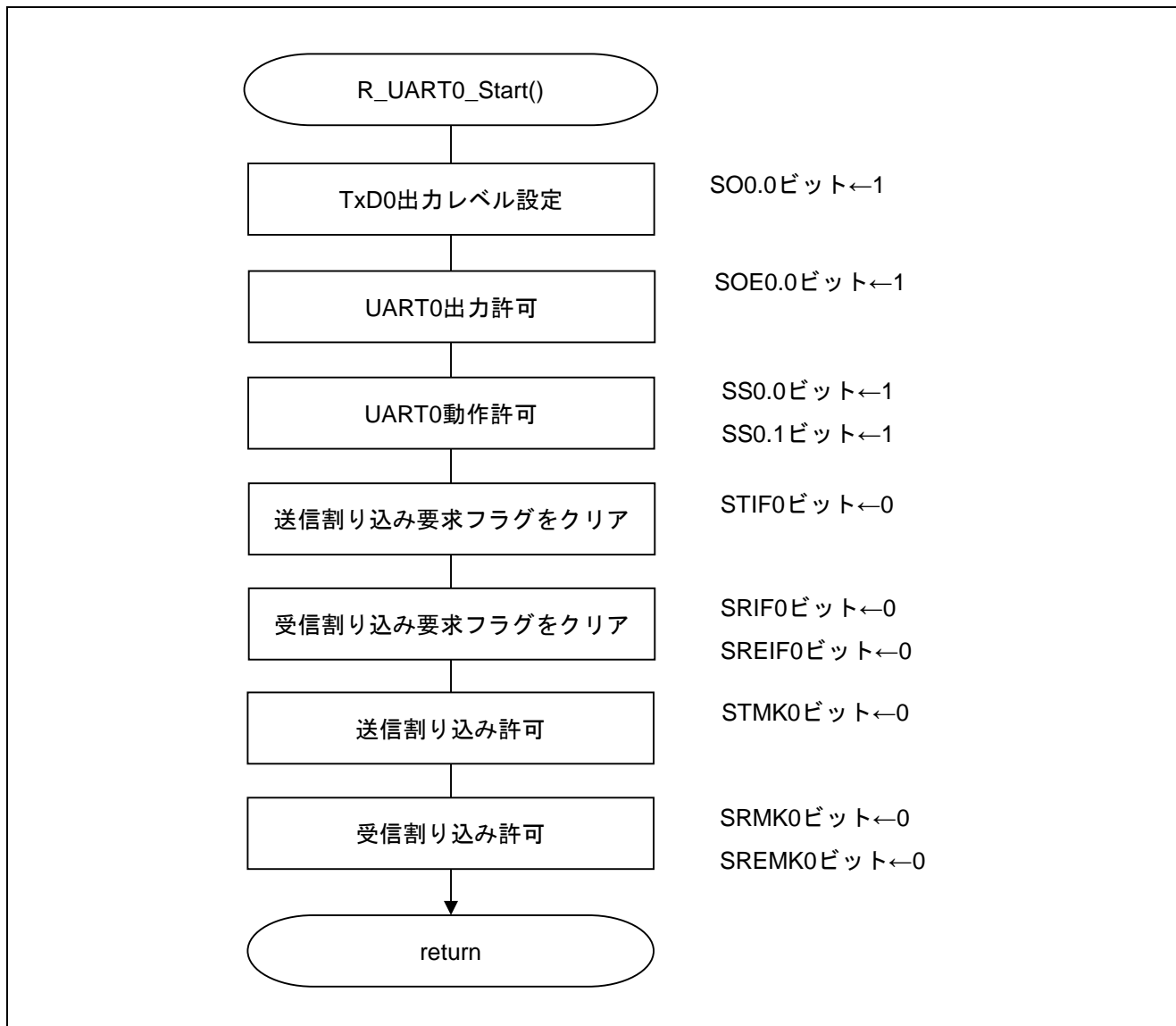


図 5.18 UART0 動作開始関数



## 割り込みの設定

- ・割り込み要求フラグ・レジスタ (IF0H)  
割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ (MK0H)  
割り込みマスク解除

略号：IF0H

7	6	5	4	3	2	1	0
SREIF0 TMIF01H	SRIF0 CSIF01 IICIF01	STIF0 CSIF00 IICIF00	0	0	SREIF2 TMIF11H	SRIF2 CSIF21 IICIF21	STIF2 CSIF20 IICIF20
0	0	0	0	0	x	x	x

## ビット7

SREIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

## ビット6

SRIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

## ビット5

STIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

略号：MK0H

7	6	5	4	3	2	1	0
SREMK0 TMMK01H	SRMK0 CSIMK01 IICMK01	STMK0 CSIMK00 IICMK00	1	1	SREMK2 TMMK11H	SRMK2 CSIMK21 IICMK21	STMK2 CSIMK20 IICMK20
0	0	0	1	1	x	x	x

ビット 7

SREMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

ビット 6

SRMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

ビット 5

STMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

### 通信待機状態に遷移

- ・シリアル・チャンネル開始レジスタ 0 (SS0)  
動作開始

略号：SS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	SS03	SS02	SS01	SS00
0	0	0	0	0	0	0	0	0	0	0	0	x <sup>注</sup>	x	1 <sup>注</sup>	1

ビット 3-0

SS0n	チャンネル n の動作開始トリガ
0	トリガ動作せず
1	SE0n に 1 をセットし、通信待機状態に遷移する

注 UART受信の場合は、SCR0nレジスタのRXE0nビットを“1”に設定後に、f<sub>CLK</sub>の4クロック以上間隔をあけてからSS0n = 1を設定してください。

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(12) INTSR0 割り込み処理

図 5.19 に INTSR0 割り込み処理のフローチャートを示します。

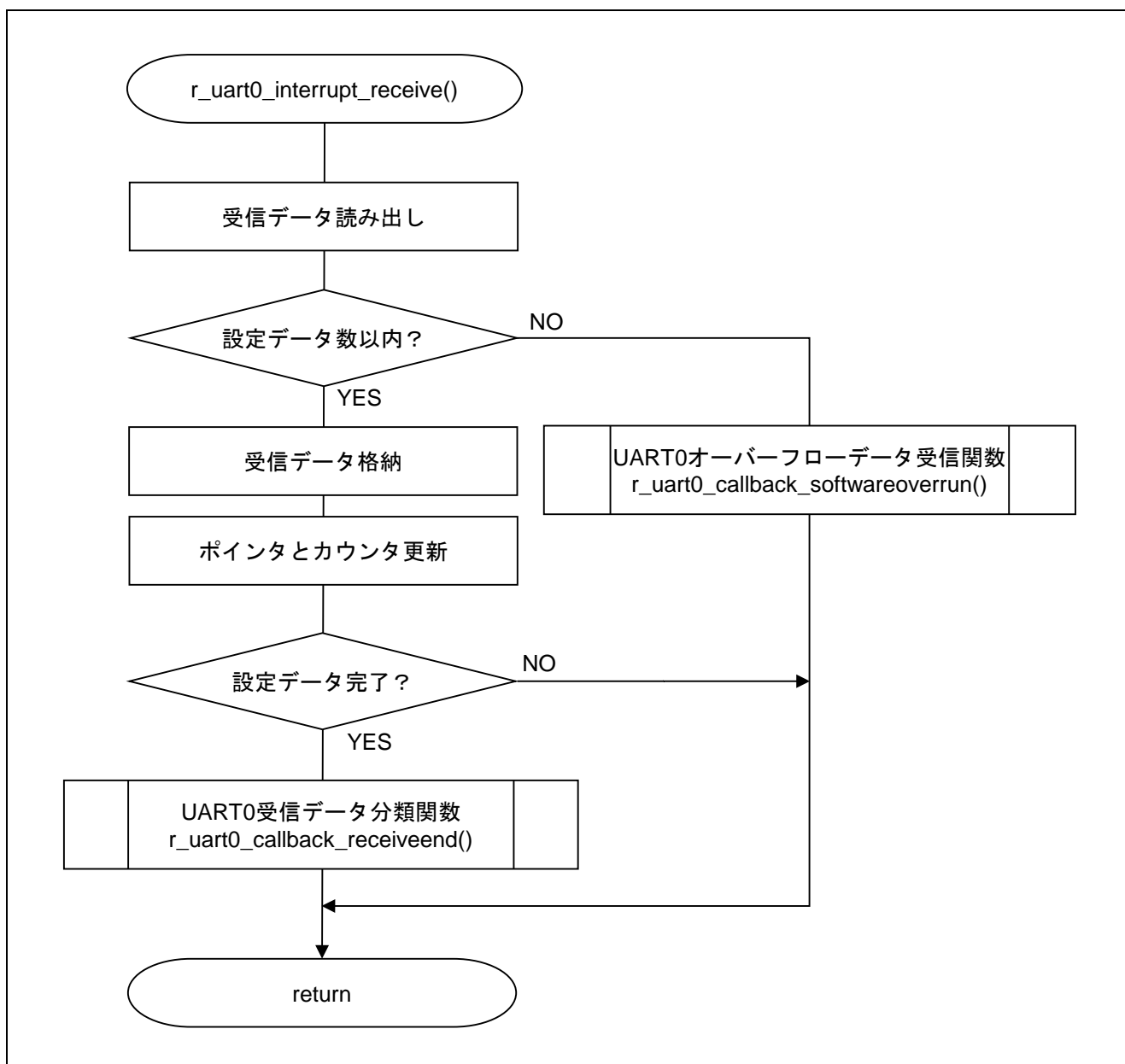


図 5.19 INTSR0 割り込み処理

## (13) UART0 受信データ分類関数

図 5.20 に UART0 受信データ分類関数のフローチャートを示します。

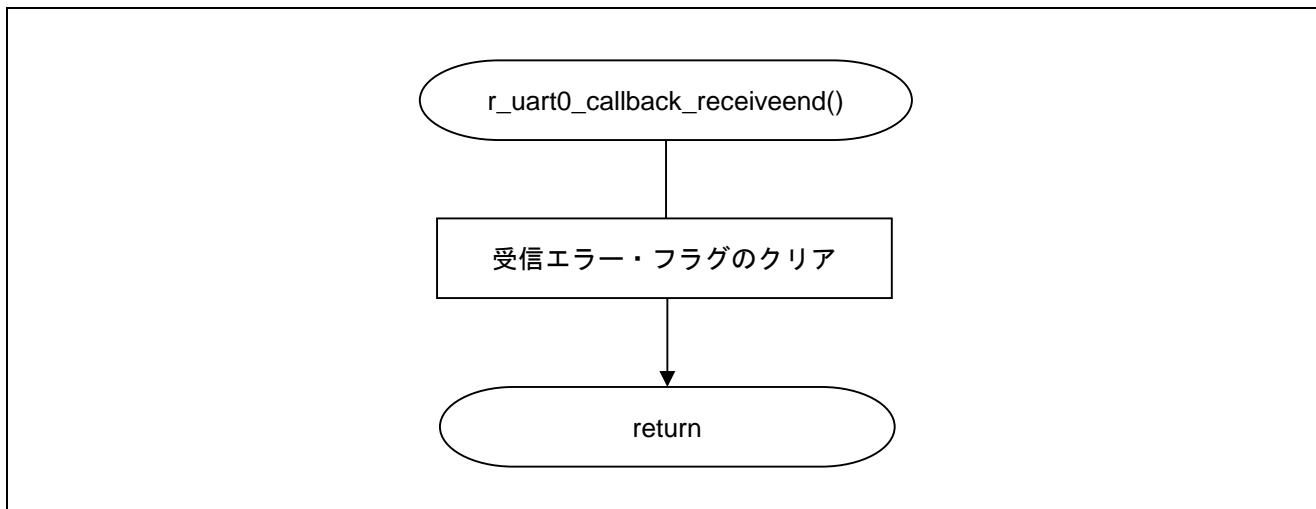


図 5.20 UART0 受信データ分類関数

(14) UART0 データ送信関数

図 5.21 に UART0 データ送信関数のフローチャートを示します。

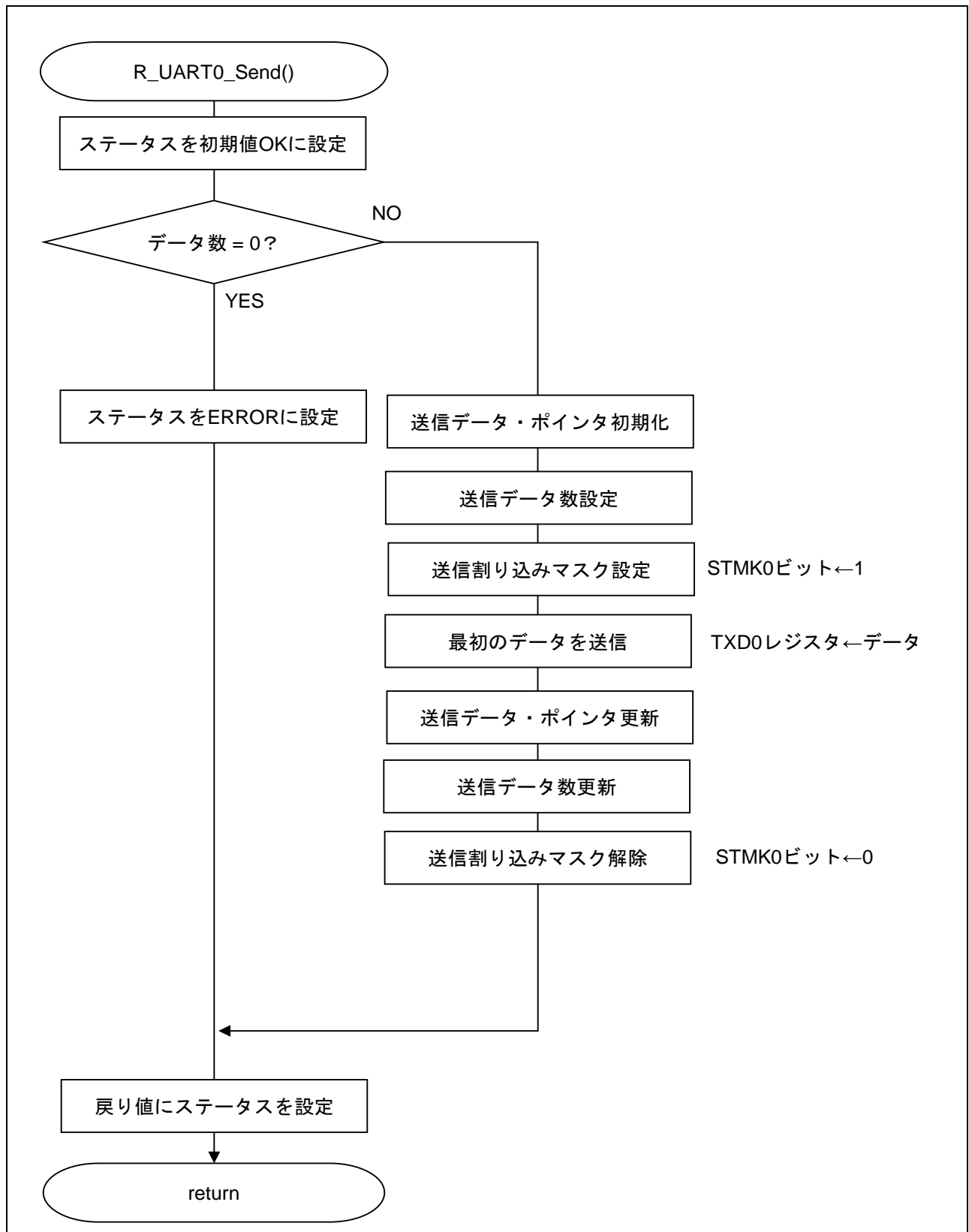


図 5.21 UART0 データ送信関数

(15) UART0 受信エラー割り込み関数

図 5.22 に UART0 受信エラー割り込み関数のフローチャートを示します。

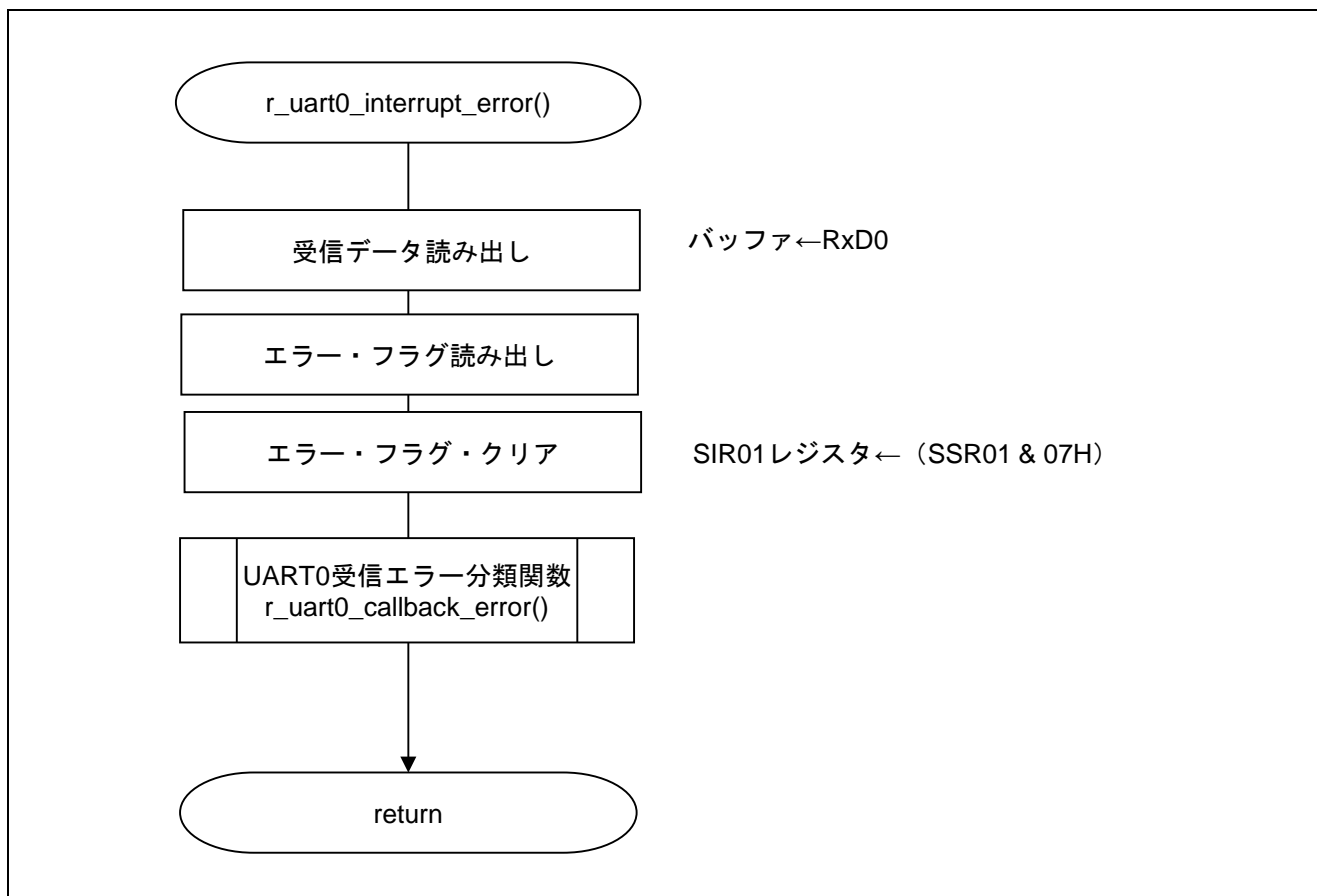


図 5.22 UART0 受信エラー割り込み関数

## (16) UART0 受信エラー分類関数

図 5.23 に UART0 受信エラー分類関数のフローチャートを示します。

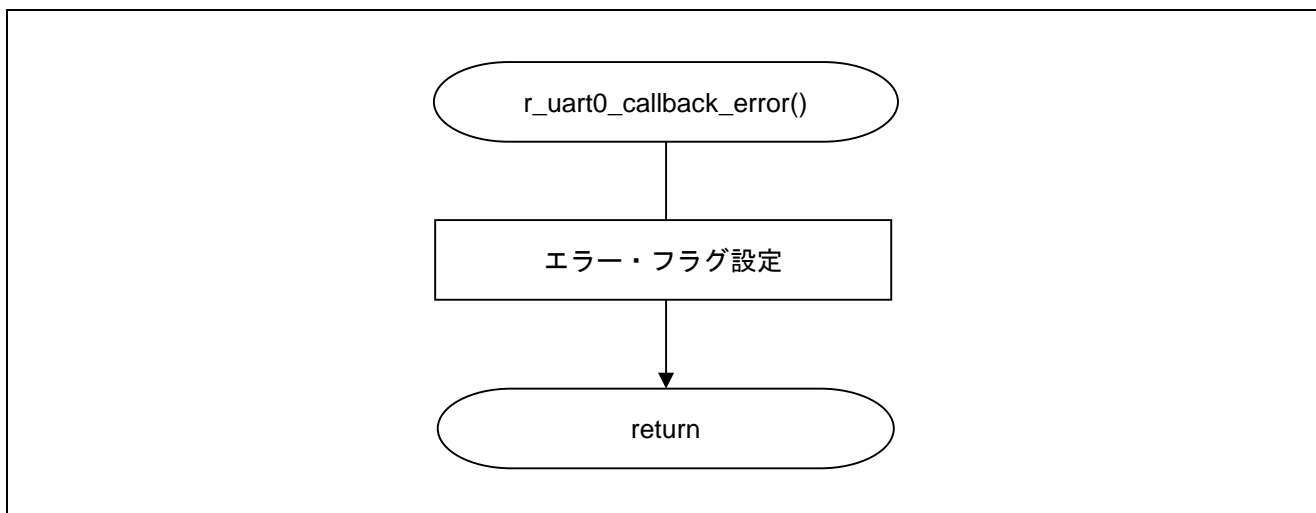


図 5.23 UART0 受信エラー分類関数

## (17) INTST0 割り込み処理

図 5.24 に INTST0 割り込み処理のフローチャートを示します。

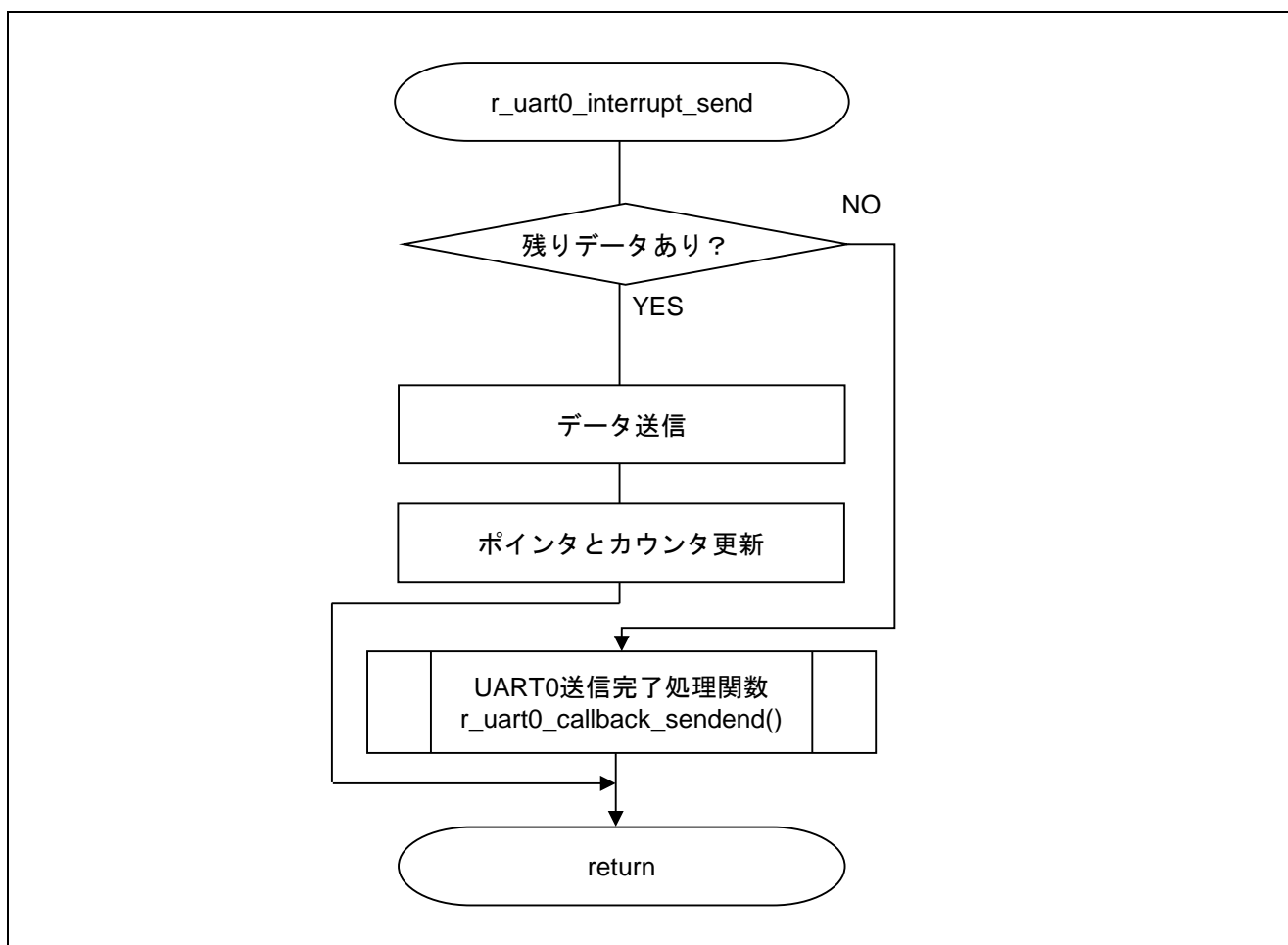


図 5.24 INTST0 割り込み処理



## (18) UART0 送信完了処理関数

図 5.25 に UART0 送信完了処理関数のフローチャートを示します。

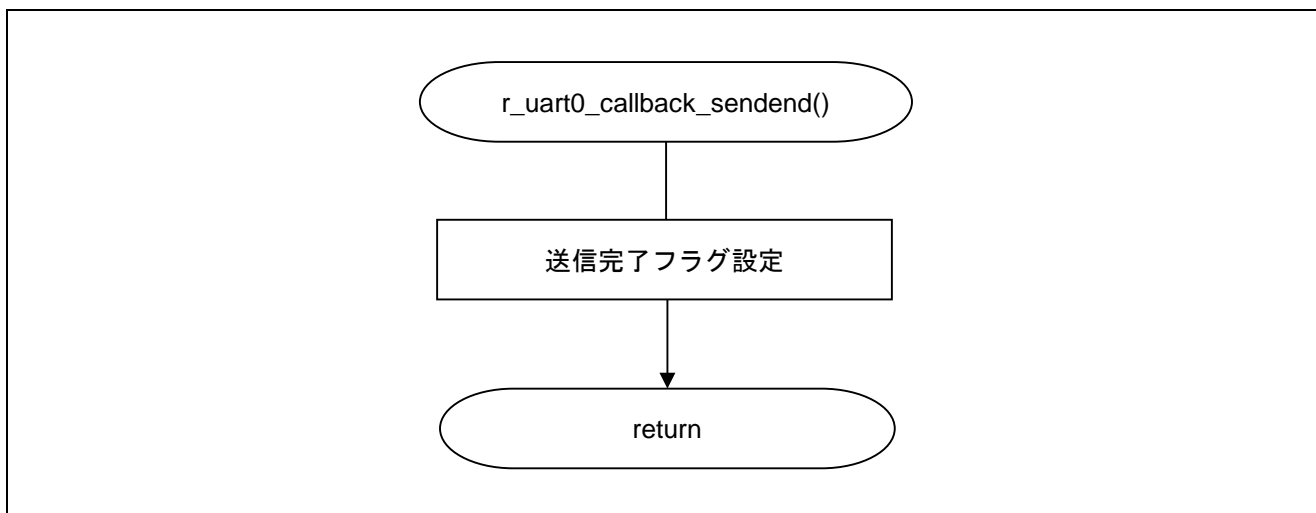


図 5.25 UART0 送信完了処理関数

#### 5.4.8 サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

#### 5.4.9 関連アプリケーションノート

- RL78/G13 初期設定 (R01AN2575J)

#### 5.4.10 参考ドキュメント

RL78/G14 ユーザーズマニュアル ハードウェア編 (R01UH0186J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

## ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2017.12.22	—	初版発行

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子

（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
  - 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
  - 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
  - 当社製品を、全部または一部を問わず、改造、改変、複製、その他の不適切に使用しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
  - 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、  
家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、  
金融端末基幹システム、各種安全制御装置等  
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することはできません。たとえ、意図しない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
  - 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
  - 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
  - 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
  - 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を、(1)核兵器、化学兵器、生物兵器等の大量破壊兵器およびこれらを運搬することができるミサイル（無人航空機を含みます。）の開発、設計、製造、使用もしくは貯蔵等の目的、(2)通常兵器の開発、設計、製造または使用の目的、または(3)その他の国際的な平和および安全の維持の妨げとなる目的で、自ら使用せず、かつ、第三者に使用、販売、譲渡、輸出、賃貸もしくは使用許諾しないでください。  
当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
  - お客様の転売、貸与等により、本書（本ご注意書きを含みます。）記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は一切その責任を負わず、お客様にかかる使用に基づく当社への請求につき当社を免責いただきます。
  - 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
  - 本資料に記載された情報または当社製品に関し、ご不明点がある場合には、当社営業にお問い合わせください。
- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.3.0-1 2016.11)



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24 (豊洲フォレシア)

■技術的なお問合せおよび資料のご請求は下記へどうぞ。  
総合お問合せ窓口：<https://www.renesas.com/contact/>