
RL78/G14、R8C/36M グループ

R01AN3957JJ0100

Rev.1.00

R8C から RL78 への移行ガイド : A/D コンバータ

2017.12.21

要旨

本アプリケーションノートでは、R8C/36M グループの A/D コンバータに搭載されている各動作モード(単発モード、繰り返しモード 0、繰り返しモード 1、単掃引モードおよび繰り返し掃引モード)と同様の動作を RL78/G14 の A/D コンバータで実現する方法について説明します。

対象デバイス

RL78/G14、R8C/36M グループ

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。また、マイコン仕様と電気的特性についてはユーザーズマニュアル ハードウェア編とテクニカルアップデートを参照してください。

目次

1. R8C ファミリから RL78 ファミリへの移行方法	5
2. RL78/G14 と R8C/36M グループの相違点	7
2.1 A/D コンバータの仕様	7
2.2 レジスタの対比	8
2.3 絶対精度	10
2.3.1 R8C/36M グループの特性	10
2.3.2 RL78/G14 の特性	10
2.4 動作モードに対するアナログ入力端子の選択	11
2.4.1 R8C/36M グループ	11
2.4.2 RL78/G14	11
2.5 割り込み動作に関して	11
3. 本サンプルコードでの A/D コンバータの移行方法	12
4. 単発モードからの移行例	13
4.1 仕様	13
4.2 動作確認条件	14
4.3 ハードウェア説明	14
4.3.1 ハードウェア構成例	14
4.3.2 使用端子一覧	15
4.4 ソフトウェア説明	15
4.4.1 動作概要	15
4.4.2 オプション・バイトの設定一覧	17
4.4.3 定数一覧	17
4.4.4 変数一覧	17
4.4.5 関数一覧	18
4.4.6 関数仕様	18
4.4.7 フローチャート	20
4.5 サンプルコード	36
4.6 関連アプリケーションノート	36
4.7 参考ドキュメント	36
5. 繰り返しモード 0 からの移行例	37
5.1 仕様	37
5.2 動作確認条件	38
5.3 ハードウェア説明	38
5.3.1 ハードウェア構成例	38
5.3.2 使用端子一覧	39
5.4 ソフトウェア説明	39
5.4.1 動作概要	39
5.4.2 オプション・バイトの設定一覧	41
5.4.3 定数一覧	41
5.4.4 変数一覧	41
5.4.5 関数一覧	42

5.4.6	関数仕様	42
5.4.7	フローチャート	44
5.5	サンプルコード	59
5.6	関連アプリケーションノート	59
5.7	参考ドキュメント	59
6.	繰り返しモード1からの移行例	60
6.1	仕様	60
6.2	動作確認条件	62
6.3	ハードウェア説明	62
6.3.1	ハードウェア構成例	62
6.3.2	使用端子一覧	63
6.4	ソフトウェア説明	63
6.4.1	動作概要	63
6.4.2	オプション・バイトの設定一覧	66
6.4.3	定数一覧	66
6.4.4	変数一覧	67
6.4.5	関数一覧	67
6.4.6	関数仕様	68
6.4.7	フローチャート	70
6.5	サンプルコード	93
6.6	関連アプリケーションノート	93
6.7	参考ドキュメント	93
7.	単掃引モードからの移行例	94
7.1	仕様	94
7.2	動作確認条件	96
7.3	ハードウェア説明	96
7.3.1	ハードウェア構成例	96
7.3.2	使用端子一覧	97
7.4	ソフトウェア説明	97
7.4.1	動作概要	97
7.4.2	オプション・バイトの設定一覧	100
7.4.3	定数一覧	100
7.4.4	変数一覧	100
7.4.5	関数一覧	101
7.4.6	関数仕様	101
7.4.7	フローチャート	103
7.5	サンプルコード	125
7.6	関連アプリケーションノート	125
7.7	参考ドキュメント	125
8.	繰り返し掃引モードからの移行例	126
8.1	仕様	126
8.2	動作確認条件	128
8.3	ハードウェア説明	128
8.3.1	ハードウェア構成例	128

8.3.2	使用端子一覧.....	129
8.4	ソフトウェア説明	129
8.4.1	動作概要.....	129
8.4.2	オプション・バイトの設定一覧.....	132
8.4.3	定数一覧.....	132
8.4.4	変数一覧.....	132
8.4.5	関数一覧.....	133
8.4.6	関数仕様.....	133
8.4.7	フローチャート	135
8.5	サンプルコード.....	157
8.6	関連アプリケーションノート	157
8.7	参考ドキュメント	157

1. R8C ファミリから RL78 ファミリへの移行方法

R8C/36M グループの A/D コンバータに搭載されている各動作モード(単発モード、繰り返しモード 0、繰り返しモード 1、単掃引モードおよび繰り返し掃引モード)を RL78/G14 で対応する方法について説明します。

R8C/36M グループの A/D コンバータの動作モードを表 1.1 に、RL78/G14 の A/D コンバータの動作モードを表 1.2 に示します。

R8C/36M グループでは、表 1.1 に示す動作モードを選択することで、各動作モードに対応した機能の A/D 変換を行います。一方、RL78/G14 では、表 1.2 に示す A/D 変換チャンネル選択モードと A/D 変換動作モードの組み合わせにより、A/D 変換の動作を選択します。

また、R8C/36M グループと RL78/G14 では、A/D 変換結果の格納レジスタの本数が異なります。

R8C/36M グループでは、選択端子に対応する A/D 変換結果の格納用レジスタが複数本用意されており、各端子に 1 対 1 で対応、若しくは 1 端子に対して 8 本対応させて使用することができます。

一方、RL78/G14 では、A/D 変換結果を格納するレジスタは 1 本のみです。

このため、RL78/G14 で A/D 変換を連続して行う場合、次の A/D 変換が完了する前に割り込み処理や DTC を利用して、A/D 変換結果を読み出す必要があります。

さらに、R8C/36M グループと RL78/G14 では、A/D 変換結果の格納形式が異なります。

10 ビット分解能で A/D 変換を行う場合、両者のマイコンは共に 2 バイト長のレジスタに A/D 変換結果が格納されます。R8C/36M グループでは、A/D 変換結果の格納レジスタ(ADi)の下位 10 ビットに A/D 変換結果が格納されます。しかし、RL78/G14 では A/D 変換結果の格納レジスタ(ADCR)の上位 10 ビットに A/D 変換結果が格納されます。このため、R8C/36M グループと同形式で A/D 変換結果を扱う場合、RL78/G14 ではソフトウェア処理で A/D 変換結果を 6 ビット右シフトする必要があります。

8 ビット分解能で A/D 変換を行う場合は、両者のマイコンは共に 1 バイト長のレジスタに A/D 変換結果が格納されます。R8C/36M グループでは、A/D 変換結果の格納レジスタ(ADi)の下位 8 ビットに A/D 変換結果が格納されます。RL78/G14 では A/D 変換結果の格納レジスタ(ADCR)の上位 8 ビットに A/D 変換結果が格納されます。

表 1.1 R8C/36M グループの A/D コンバータの動作モード（概要）

R8C/36M グループの A/D コンバータ		
動作モード	機能	A/D 変換結果の格納レジスタ
単発モード	1本の端子の入力電圧を、1回 A/D 変換する。	選択端子に対応する
繰り返しモード 0	1本の端子の入力電圧を、繰り返し A/D 変換する。	A/D 変換結果の格納レジスタ
繰り返しモード 1	1本の端子の入力電圧を、繰り返し A/D 変換する。	8個の A/D 変換結果の格納レジスタ(変換回数に応じて連番のレジスタへ順次、A/D 変換結果の格納を繰り返す)
単掃引モード	2本、4本、6本または8本の端子の入力電圧を、1回ずつ A/D 変換する。	選択端子に対応する
繰り返し掃引モード	2本、4本、6本または8本の端子の入力電圧を、繰り返し A/D 変換する。	A/D 変換結果の格納レジスタ

表 1.2 RL78/G14 の A/D コンバータの動作モード（概要）

RL78/G14 の A/D コンバータ		
動作モード	動作モードの設定	機能
A/D 変換 チャンネル選択モード	セレクト・モード	アナログ入力を 1 チャンネル選択し、A/D 変換する。
	スキャン・モード	4 チャンネルのアナログ入力を順番に A/D 変換する。 ANI0-ANI14 のうち連続した 4 チャンネルをアナログ入力に選択可能。
A/D 変換 動作モード	ワンショット変換モード	選択したチャンネルを 1 回 A/D 変換する。
	連続変換モード	選択したチャンネルをソフトウェアで停止するまで、連続して A/D 変換する。

R8C/36M グループの各動作モードに対応する RL78/G14 の A/D 変換チャンネル選択モードと A/D 変換動作モードの組み合わせを表 1.3 に示します。

表 1.3 A/D 動作モード対応表

R8C/36M グループ 動作モード	RL78/G14	
	A/D 変換チャンネル選択モード	A/D 変換動作モード
単発モード	セレクト・モード	ワンショット変換モード
繰り返しモード 0		連続変換モード
繰り返しモード 1		
単掃引モード	スキャン・モード	ワンショット変換モード
繰り返し掃引モード		連続変換モード

2. RL78/G14 と R8C/36M グループの相違点

2.1 A/D コンバータの仕様

A/D コンバータの仕様に関する相違点を表 2.1 および表 2.2 に示します。

表 2.1 A/D コンバータに関する相違点 (1/2)

項目	R8C/36M グループ	RL78/G14
A/D コンバータの動作電圧範囲	$2.2V \leq V_{ref} = AV_{cc} \leq 5.5V$ (ウェイトモード、ストップモード、フラッシュメモリの停止、および低消費電流リードモードの状態では、使用不可。)	<ul style="list-style-type: none"> 標準 1 / 標準 2 モード選択時 $2.7V \leq V_{DD} \leq 5.5V$ 低電圧 1 / 低電圧 2 モード選択時 $1.6V \leq V_{DD} \leq 5.5V$
基準電圧	$V_{ref}(2.2V \sim AV_{cc})$	V_{DD} 、 $AV_{REFP}(1.6V \sim V_{DD})$ 、内部基準電圧(1.45V)から選択
アナログ入力電圧	$0V \sim V_{ref}$	<ul style="list-style-type: none"> 基準電圧 = AV_{REFP} ANI2~ANI14 : $0V \sim AV_{REFP}$ ANI16~ANI20 : $0V \sim AV_{REFP}$ 基準電圧 = V_{DD} ANI0~ANI14 : $0V \sim V_{DD}$ ANI16~ANI20 : $0V \sim EV_{DD}$ 基準電圧 = 内部基準電圧 $0 \sim V_{BGR}$
動作クロック (変換クロック)	f_{AD} 、 f_{AD} の 2 分周、 f_{AD} の 4 分周、 f_{AD} の 8 分周 ($f_{AD} = f_1$ または f_{OCO-F})	$f_{CLK}/64$ 、 $f_{CLK}/32$ 、 $f_{CLK}/16$ 、 $f_{CLK}/8$ 、 $f_{CLK}/6$ 、 $f_{CLK}/5$ 、 $f_{CLK}/4$ 、 $f_{CLK}/2$ f_{CLK} (CPU/周辺ハードウェア・クロック周波数)
分解能	8 ビットまたは 10 ビット	8 ビットまたは 10 ビット
動作モード (A/D 変換モード)	<ul style="list-style-type: none"> 単発モード 繰り返しモード 0 繰り返しモード 1 単掃引モード 繰り返し掃引モード 	A/D 変換チャネル選択モード(セレクト・モード、スキャン・モード)と A/D 変換動作モード(連続変換モード、ワンショット変換モード)の組み合わせにより設定
アナログ入力端子	<ul style="list-style-type: none"> 12 本 ANO-ANI11 	<ul style="list-style-type: none"> 8 本(30, 32 ピン製品) ANI0-ANI3, ANI16-ANI19 8 本(36 ピン製品) ANI0-ANI5, ANI18, ANI19 9 本(40 ピン製品) ANI0-ANI6, ANI18, ANI19 10 本(44, 48 ピン製品) ANI0-ANI7, ANI18, ANI19 12 本(52, 64 ピン製品) ANI0-ANI7, ANI16-ANI19 17 本(80 ピン製品) ANI0-ANI11, ANI16-ANI20 20 本(100 ピン製品) ANI0-ANI14, ANI16-ANI20

表 2.2 A/D コンバータに関する相違点 (2/2)

項目	R8C/36M グループ	RL78/G14
A/D 変換トリガ	<ul style="list-style-type: none"> ソフトウェアトリガ タイマ RD タイマ RC 外部トリガ(ADTRG) 	<ul style="list-style-type: none"> ソフトウェア・トリガ ハードウェア・トリガ(注 1)
ハードウェア・トリガ動作モード選択	なし	あり(ハードウェア・トリガ・ノーウエイト・モード、ハードウェア・トリガ・ウエイト・モード)
A/D 変換時間	最短 44φAD サイクル	ADM0 レジスタで選択可能
同時に使用できる端子数	1、2、4、6、8 端子(注 2)	1、4 端子(注 2)
A/D 変換結果格納レジスタ数	8(AD0~AD7)	1(注 3)
STOP モード中の使用	不可	可(SNOOZE モード機能)
チップ内蔵基準電圧/ 内部基準電圧	1.34V(TYP.)	1.45V(TYP.)
A/D 断線検出アシスト機能	あり	なし
温度センサ	なし	あり
テスト・モード	なし	あり

注 1. ハードウェア・トリガは、タイマ・チャンネル 1 のカウント完了またはキャプチャ完了割り込み信号(INTTM01)、ELC で選択されたイベント信号、リアルタイム・クロック割り込み信号(INTRTC)、12 ビット・インターバル・タイマ割り込み信号(INTIT)から選択できます。

ELC で選択できるイベントは、外部割り込みエッジ検出(INTP0 - INTP5)、キーリターン信号検出(INTKR)、RTC 定周期信号/アラーム一致検出(INTRTC)、タイマ RD0 インพุットキャプチャ/コンペアー一致(INTTRD0)、タイマ RD1 インพุットキャプチャ/コンペアー一致(INTTRD1)、タイマ RD1 アンダフロー-TRD1(アンダフロー信号)、タイマ RJ0 アンダフロー/パルス幅測定期間終了/パルス周期測定期間終了(INTTRJ0)、タイマ RG インพุットキャプチャ/コンペアー一致(INTTRG)、TAU カウント完了/キャプチャ完了(INTTM00 - INTTM13)、コンパレータ検出(INTCMP0 - INTCMP1)があります。

注 2. 動作モードによって異なります。

注 3. RL78/G14 では、1 回分の A/D 変換結果しか保持できません。A/D 変換を連続で行う場合は、次の A/D 変換が完了する前に DTC 等を利用して A/D 変換結果を読みだしてください。

DTC を使用して、A/D 変換結果の読み出しを行う方法については、アプリケーションノート「RL78/G14 DTC による A/D 変換結果転送 (R01AN2574)」をご参照ください。

2.2 レジスタの対比

R8C/36M グループと、対応する RL78/G14 のレジスタの対比表を表 2.3 に示します。

表 2.3 レジスタの対比

設定項目	R8C/36M グループ	RL78/G14
チップ内蔵基準電圧	<ul style="list-style-type: none"> • OCVREFCR レジスタ • ADCON1 レジスタ • ADEX0 ビット 	<ul style="list-style-type: none"> • ADM2 レジスタ ADREFP1、ADREFP0 ビット ADREFM ビット • ADS レジスタ
A/D 変換結果格納	AD0~AD7 レジスタ	<ul style="list-style-type: none"> • ADCR レジスタ(10 ビット)または ADCRH レジスタ(8 ビット)を選択
クロック分周比	ADMOD レジスタ CKS1、CKS0 ビット	ADM0 レジスタ FR2~FR0 ビット
クロック源	ADMOD レジスタ CKS2 ビット	—
A/D 動作モード	ADMOD レジスタ MD2~MD0 ビット	<ul style="list-style-type: none"> • ADM0 レジスタ ADMD ビット • ADM1 レジスタ ADSCM ビット
A/D 変換トリガ	ADMOD レジスタ ADCAP1、ADCAP0 ビット	ADM1 レジスタ ADTMD1、ADTMD0 ビット ADTRS1、ADTRS0 ビット
アナログ入力端子	ADINSEL レジスタ CH2~CH0 ビット SCAN1、SCAN0 ビット ADGSEL1、ADGSEL0 ビット	<ul style="list-style-type: none"> • ADS レジスタ • PMC0、PMC10 PMC12、PMC14 レジスタ • PM0、PM2、PM10、 PM12、PM14、PM15 レジスタ
A/D 変換動作制御	<ul style="list-style-type: none"> • ADCON0 レジスタ ADST ビット • ADCON1 レジスタ ADSTBY ビット 	ADM0 レジスタ ADCS ビット ADCE ビット
分解能	ADCON1 レジスタ BITS ビット	ADM2 レジスタ ADTYP ビット
A/D 断線検出アシスト制御	ADCON1 レジスタ ADDDAEN ビット ADDDAEL ビット	—
A/D 入力クロック制御	—	PER0 レジスタ ADCEN ビット
A/D 変換時間のモード	—	ADM0 レジスタ LV1、LV0 ビット
A/D 変換比較値の上限/下限値設定	—	<ul style="list-style-type: none"> • ADUL レジスタ • ADLL レジスタ
変換結果の上限/下限値チェック	—	ADM2 レジスタ ADRCK ビット
SNOOZE モード	—	ADM2 レジスタ AWC ビット
温度センサ出力	—	ADS レジスタ
A/D テスト機能	—	ADTES レジスタ ADTES1、ADTES0 ビット

— : 該当するレジスタはありません。

2.3 絶対精度

R8C/36M グループの絶対精度に対応する値として、RL78/G14 では総合誤差が規定されています。

2.3.1 R8C/36M グループの特性

R8C/36M グループの絶対精度を表 2.4 に示します。

表 2.4 R8C/36M グループ絶対精度

項目		測定条件		規格値			単位
				最小	標準	最大	
絶対精度	10 ビットモード	$V_{ref} = AV_{CC} = 5.0V$	AN0~AN7 入力 AN8~AN11 入力	—	—	±3	LSB
		$V_{ref} = AV_{CC} = 3.3V$	AN0~AN7 入力 AN8~AN11 入力	—	—	±5	LSB
		$V_{ref} = AV_{CC} = 3.0V$	AN0~AN7 入力 AN8~AN11 入力	—	—	±5	LSB
		$V_{ref} = AV_{CC} = 2.2V$	AN0~AN7 入力 AN8~AN11 入力	—	—	±5	LSB
	8 ビットモード	$V_{ref} = AV_{CC} = 5.0V$	AN0~AN7 入力 AN8~AN11 入力	—	—	±2	LSB
		$V_{ref} = AV_{CC} = 3.3V$	AN0~AN7 入力 AN8~AN11 入力	—	—	±2	LSB
		$V_{ref} = AV_{CC} = 3.0V$	AN0~AN7 入力 AN8~AN11 入力	—	—	±2	LSB
		$V_{ref} = AV_{CC} = 2.2V$	AN0~AN7 入力 AN8~AN11 入力	—	—	±2	LSB

2.3.2 RL78/G14 の特性

下記の条件における、RL78/G14 の総合誤差を表 2.5 に示します。

$AV_{REF(+)} = AV_{REFP}/ANI0$ (ADREFP1 = 0、ADREFP0 = 1), $AV_{REF(-)} = AV_{REFM}/ANI1$ (ADREFM = 1) 選択時,
対象 ANI 端子 : ANI2~ANI14 (V_{DD} を電源とする ANI 端子)

表 2.5 RL78/G14 総合誤差

項目	略号	条件	MIN.	TYP.	MAX.	単位
総合誤差 (注)	AINL	10 ビット分解能	$1.8V \leq V_{DD} \leq 5.5V$		1.2	±3.5
		$AV_{REFP} = V_{DD}$				±7.0

注. 量子化誤差(±1/2 LSB)を含みません。

2.4 動作モードに対するアナログ入力端子の選択

R8C/36M グループでは、単掃引モード、繰り返し掃引モードを使用した場合、使用するアナログ入力端子数を 2、4、6、8 端子から選択できます。一方、RL78/G14 では、スキャン・モードを使用した場合、使用するアナログ入力端子数は 4 端子のみです。

2.4.1 R8C/36M グループ

R8C/36M グループの各動作モードで使用可能なアナログ入力端子を表 2.6 に示します。

表 2.6 R8C/36M グループで使用可能なアナログ入力端子

動作モード	使用可能な入力端子
単発モード、 繰り返しモード 0、 繰り返しモード 1	AN0~AN11、または OCVREF から 1 端子を選択
単掃引モード、 繰り返し掃引モード	AN0~AN1(2 端子)、AN8~AN9(2 端子)、AN0~AN3(4 端子)、 AN8~AN11(4 端子)、AN0~AN5(6 端子)、AN0~AN7(8 端子)

2.4.2 RL78/G14

RL78/G14 の各チャンネル選択モードで使用可能なアナログ入力端子を表 2.7 に示します。

表 2.7 RL78/G14 で使用可能なアナログ入力端子

チャンネル選択モード	使用可能な入力端子
セレクト・モード	ANI0~ANI14、ANI16~ANI20、内部基準電圧、温度センサ出力の中から 1 端子
スキャン・モード	ANI0~ANI3、ANI1~ANI4、ANI2~ANI5、ANI3~ANI6、ANI4~ANI7、 ANI5~ANI8、ANI6~ANI9、ANI7~ANI10、ANI8~ANI11、ANI9~ANI12、 ANI10~ANI13、ANI11~ANI14 の 4 端子

RL78/G14 では、ポートをアナログ入力端子として使用する場合、PMC レジスタなど、ポート関連のレジスタを設定する必要があります。RL78/G14 ユーザーズマニュアル ハードウェア編の「兼用機能使用時のレジスタの設定」章をご確認ください。

2.5 割り込み動作に関して

R8C/36M グループの繰り返しモード 1、単掃引モード、繰り返し掃引モードでは、選択した端子すべての A/D 変換が終了後に割り込みが発生しますが、RL78/G14 では各端子の A/D 変換が終了するたびに割り込みが発生します。

3. 本サンプルコードでの A/D コンバータの移行方法

本サンプルプログラムでは表 3.1 に示す方法で、R8C/36M グループの A/D コンバータの動作を RL78/G14 で実現します。

サンプルプログラムの詳細な内容については、次章以降をご確認ください。

表 3.1 本サンプルプログラムでの R8C/36M グループから RL78/G14 への移行方法

R8C/36M グループ	RL78/G14		
	A/D 変換チャンネル選択モード	A/D 変換動作モード	A/D 変換結果の転送方法
単発モード	セレクト・モード	ワンショット変換モード	割り込み処理
繰り返しモード 0		連続変換モード	割り込み処理
繰り返しモード 1			DTC 転送
単掃引モード	スキャン・モード	ワンショット変換モード	DTC 転送
繰り返し掃引モード		連続変換モード	DTC 転送

4. 単発モードからの移行例

4.1 仕様

R8C/36M の単発モードを RL78/G14 で対応する場合、AD コンバータ(ソフトウェア・トリガ、セレクト、ワンショット変換モード)を使用します。また、A/D 変換結果の RAM への格納を割り込み処理で行います。

ANI0～ANI3、ANI16～ANI22、内部基準電圧、温度センサ出力および PGAOUT 端子から選択した 1 本の端子のアナログ入力電圧をセレクト・モード、ワンショット変換モードで A/D 変換し、ソフトウェア処理により A/D 変換値を割り当てた RAM に格納します。1 端子の A/D 変換を 1 回行い、A/D 変換が完了すると、変換結果が 10 ビット A/D 変換結果レジスタ(ADCR)に格納されて、A/D 変換終了割り込み要求が発生します。割り込み処理により A/D 変換結果を ADCR レジスタから RAM へ転送します。

表 4.1 に使用する周辺機能と用途を、図 4.1 に動作概要を示します。

表 4.1 使用する周辺機能と用途（単発モードからの移行例）

周辺機能	用途
A/D コンバータ	アナログ入力電圧を A/D 変換する

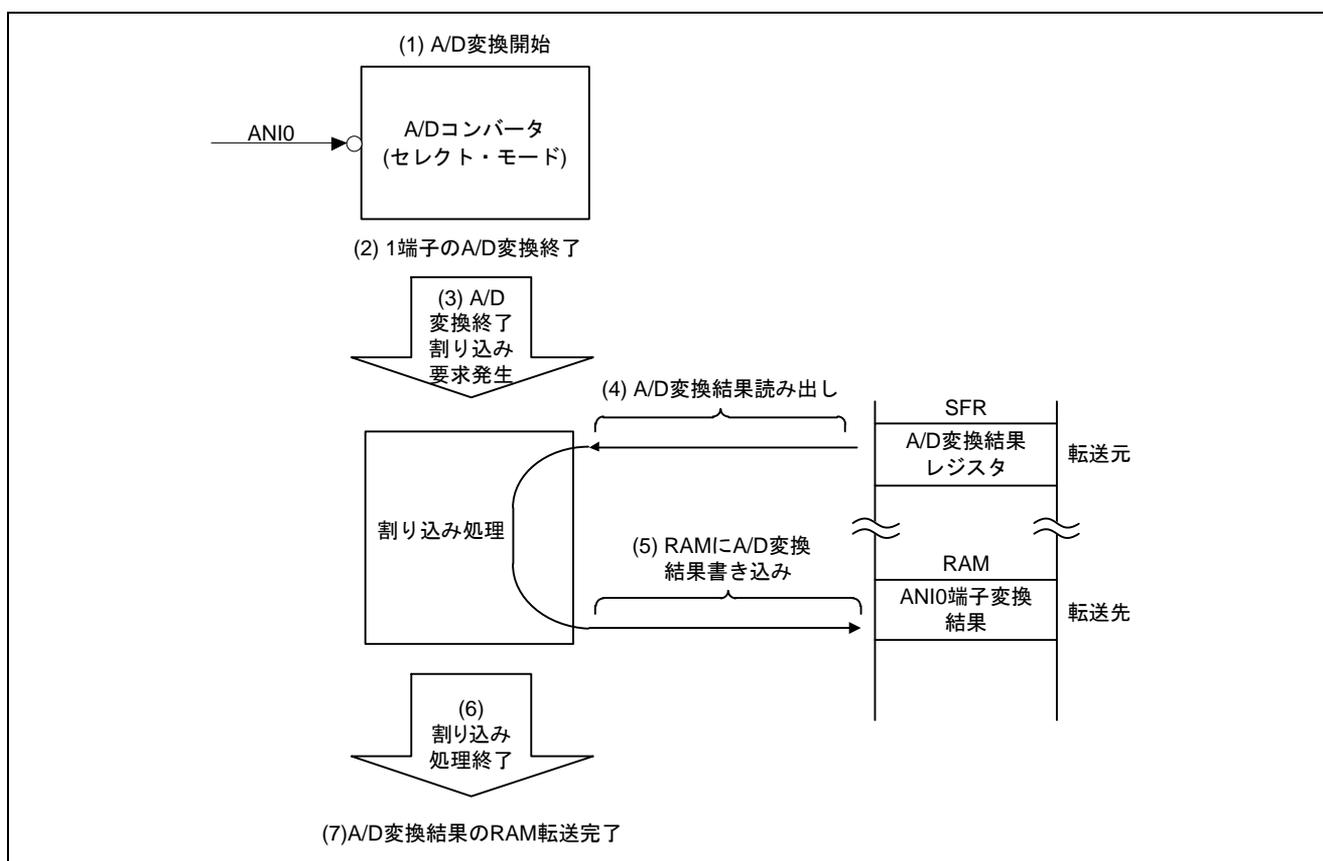


図 4.1 動作概要（単発モードからの移行例）

4.2 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 4.2 動作確認条件(単発モードからの移行例)

項目	内容
使用マイコン	RL78/G14(R5F104LEA)
動作周波数	<ul style="list-style-type: none"> 高速オンチップ・オシレータ・クロック(f_{IH}) : 32MHz CPU/周辺ハードウェア・クロック(f_{CLK}) : 32MHz
動作電圧	5.0V(3.6V~5.5V で動作可能) LVD 動作(V_{LVD}) : リセット・モード 立ち上がり 3.13V/立ち下がり 3.06V
統合開発環境(CS+)	ルネサス エレクトロニクス製 CS+ for CC V5.00.00
C コンパイラ(CS+)	ルネサス エレクトロニクス製 CC-RL V1.04.00
統合開発環境(e ² studio)	ルネサス エレクトロニクス製 e ² studio V5.4.0.015
C コンパイラ(CS+)	ルネサス エレクトロニクス製 CC-RL V1.04.00

4.3 ハードウェア説明

4.3.1 ハードウェア構成例

図 4.2 に本アプリケーションで使用するハードウェア構成例を示します。

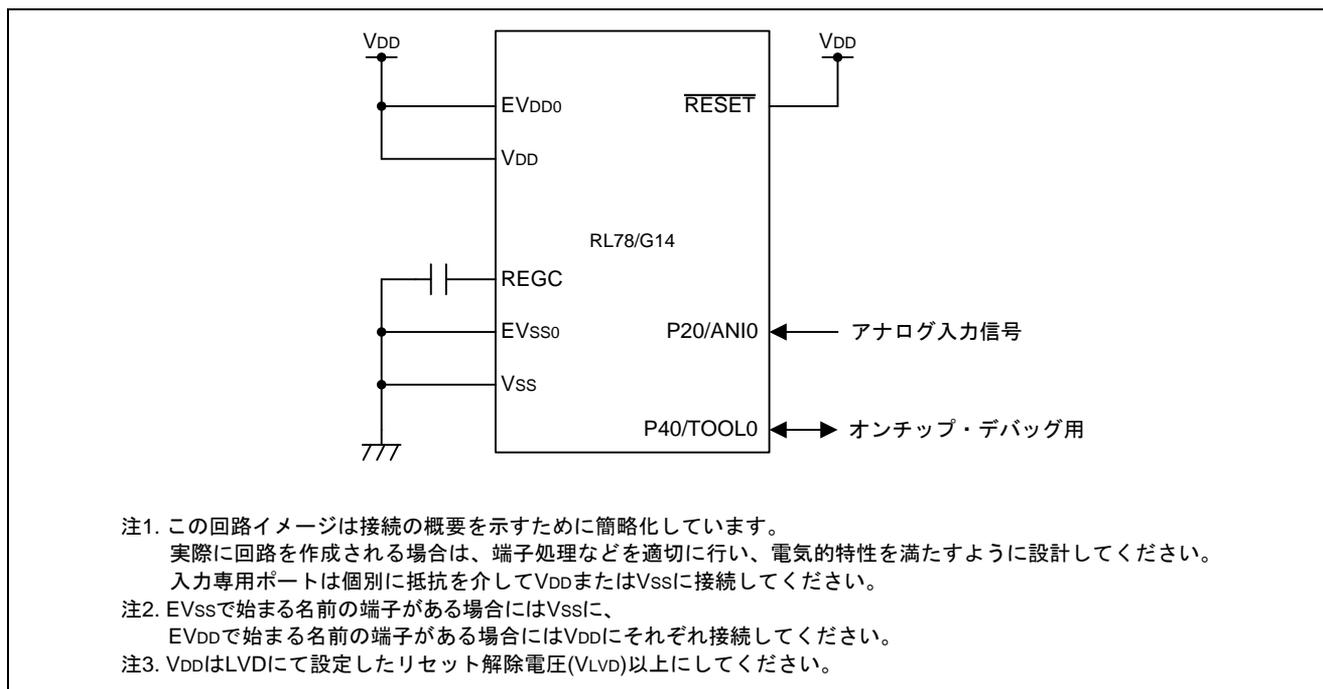


図 4.2 ハードウェア構成 (単発モードからの移行例)

4.3.2 使用端子一覧

表 4.3 に使用端子と機能を示します。

表 4.3 使用端子と機能（単発モードからの移行例）

端子名	入出力	内容
P20/ANIO	入力	A/D コンバータ入力(ANIO)

4.4 ソフトウェア説明

4.4.1 動作概要

本サンプルプログラムでは、セレクト・モードで A/D 変換された 1 端子の A/D 変換結果を A/D 変換終了割り込み処理により RAM に格納します。

ANIO 端子の A/D 変換終了時に、A/D 変換終了割り込みが発生します。割り込み処理で、転送元アドレス (ADCR レジスタ(FFF1EH、FFF1FH))から、転送先アドレス(変数 `g_ad_value`(FF500H~FF501H))へ A/D 変換結果の転送を行います。また、転送した A/D 変換結果を下位 10 ビットに再配置して、ANIO の A/D 変換結果格納用バッファ(変数 `g_ad_an0_value`)へ格納します。

表 4.4 に A/D コンバータの設定内容を示します。

表 4.4 A/D コンバータの設定内容（単発モードからの移行例）

設定項目	設定値
変換クロック(f_{AD})	$f_{CLK}/8$
A/D 変換モード	<ul style="list-style-type: none"> ● A/D 変換トリガ・モード : ソフトウェア・トリガ ● A/D 変換チャンネル選択モード : セレクト・モード ● A/D 変換動作モード : ワンショット変換モード
分解能	10 ビット
アナログ入力チャンネル	ANIO
変換結果比較上限値 (ADUL レジスタ)	FFH
変換結果比較下限値 (ADLL レジスタ)	00H
変換結果上限/下限チェック	ADLL レジスタ \leq ADCR レジスタ \leq ADUL レジスタのとき INTAD が発生

- (1) A/D コンバータの初期設定を行います。
- (2) ADM0 レジスタの ADCS ビットに“1”(変換動作許可)を設定し、A/D 変換を開始します。
- (3) ANI0 端子の A/D 変換終了時に、A/D 変換終了割り込みが発生します。
- (4) 割り込み処理では、ADCR レジスタから A/D 変換結果を読み出し、RAM(変数 g_ad_value)へ転送します。
また、A/D 変換結果(変数 g_ad_value)を 6 ビット右シフト(下位 10 ビットに再配置)し、変数 g_ad_an0_value に格納します。

図 4.3 に A/D 変換のタイミング図を、図 4.4 に ADCR レジスタと RAM の関係を示します。

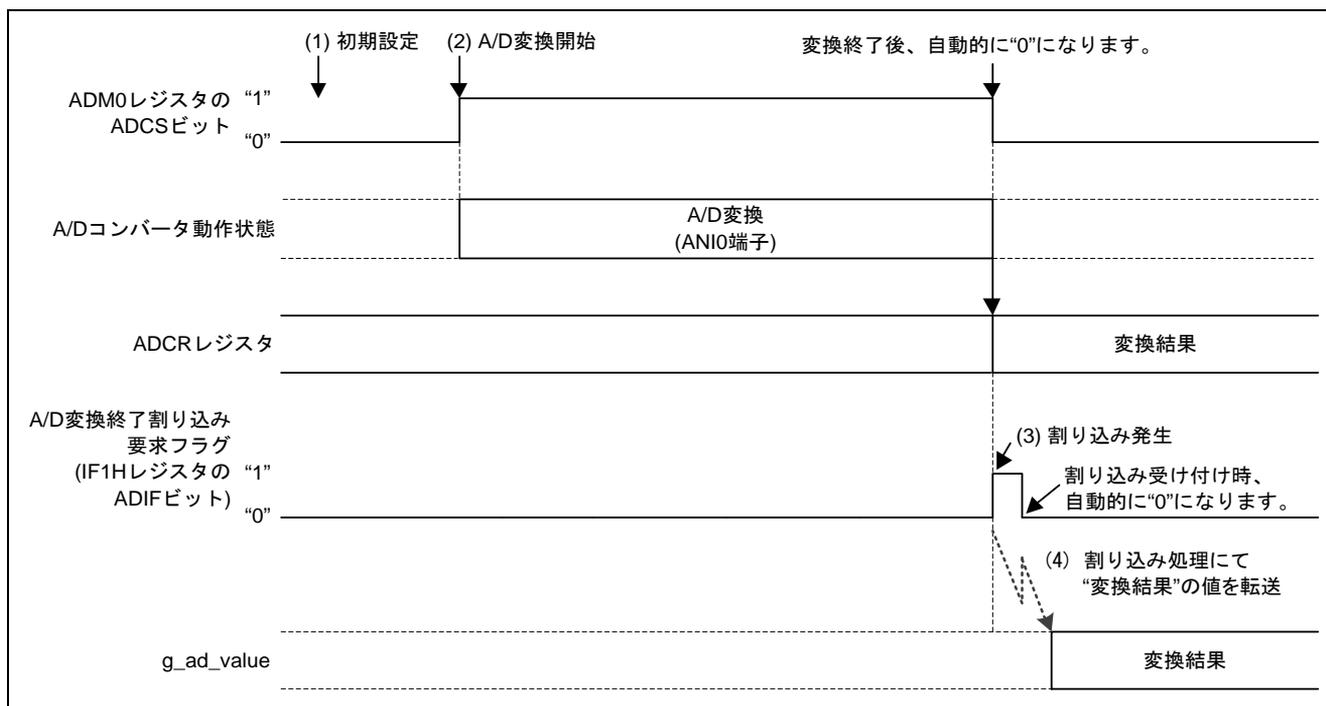


図 4.3 A/D 変換のタイミング図 (単発モードからの移行例)

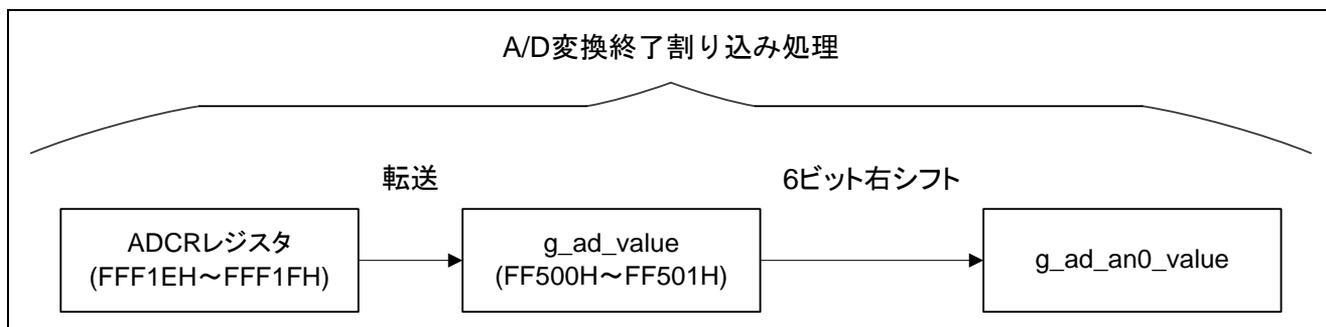


図 4.4 ADCR レジスタと RAM の関係 (単発モードからの移行例)

4.4.2 オプション・バイトの設定一覧

表 4.5 にオプション・バイト設定を示します。

表 4.5 オプション・バイト設定（単発モードからの移行例）

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	00110011B	LVD リセット・モード 検出電圧：立ち上がり 3.13V/立ち下がり 3.06V
000C2H/010C2H	11101000B	HS モード 高速オンチップ・オシレータ・クロック 周波数：32MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

4.4.3 定数一覧

表 4.6 にサンプルコードで使用する定数を示します。

表 4.6 サンプルコードで使用する定数（単発モードからの移行例）

定数名	設定値	内容
AD_RESULT_ADDR	0FF500H	A/D 変換結果転送先アドレス

4.4.4 変数一覧

表 4.7 にグローバル変数を示します。

表 4.7 グローバル変数（単発モードからの移行例）

型	変数名	内容	使用関数
uint16_t __near	g_ad_value	A/D 変換結果 格納用バッファ	r_adc_interrupt
uint16_t	g_ad_an0_value	AN10 の A/D 変換結果 格納用バッファ	r_adc_interrupt

4.4.5 関数一覧

表 4.8 に関数を示します。

表 4.8 関数 (単発モードからの移行例)

関数名	概要
hdwinit	初期設定
R_Systeminit	周辺機能初期設定
R_CGC_Create	CPU 初期設定
R_ADC_Create	A/D コンバータ初期設定
main	メイン処理
R_ADC_Start	A/D 変換開始
r_adc_interrupt	A/D 変換終了割り込み

4.4.6 関数仕様

サンプルコードの関数仕様を示します。

hdwinit	
概要	初期設定
ヘッダ	なし
宣言	void hdwinit(void)
説明	周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_Systeminit	
概要	周辺機能初期設定
ヘッダ	なし
宣言	void R_Systeminit(void)
説明	本アプリケーションノートで使用する周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_CGC_Create	
概要	CPU 初期設定
ヘッダ	なし
宣言	void R_CGC_Create(void)
説明	CPU 初期設定を行います。
引数	なし
リターン値	なし

R_ADC_Create

概要	A/D コンバータ初期設定
ヘッダ	なし
宣言	void R_ADC_Create(void)
説明	A/D コンバータをソフトウェア・トリガ、セレクト、ワンショット変換モードで使用するための初期設定を行います。
引数	なし
リターン値	なし

main

概要	メイン処理
ヘッダ	なし
宣言	void main(void)
説明	メイン処理を行います。
引数	なし
リターン値	なし

R_ADC_Start

概要	A/D 変換開始
ヘッダ	なし
宣言	void R_ADC_Start(void)
説明	A/D 変換を行います。
引数	なし
リターン値	なし

r_adc_interrupt

概要	A/D 変換終了割り込み
ヘッダ	なし
宣言	static void __near r_adc_interrupt(void)
説明	A/D 変換終了割り込み処理を行います。
引数	なし
リターン値	なし

4.4.7 フローチャート

(1) 全体フローチャート

図 4.5 に全体フローチャートを示します。

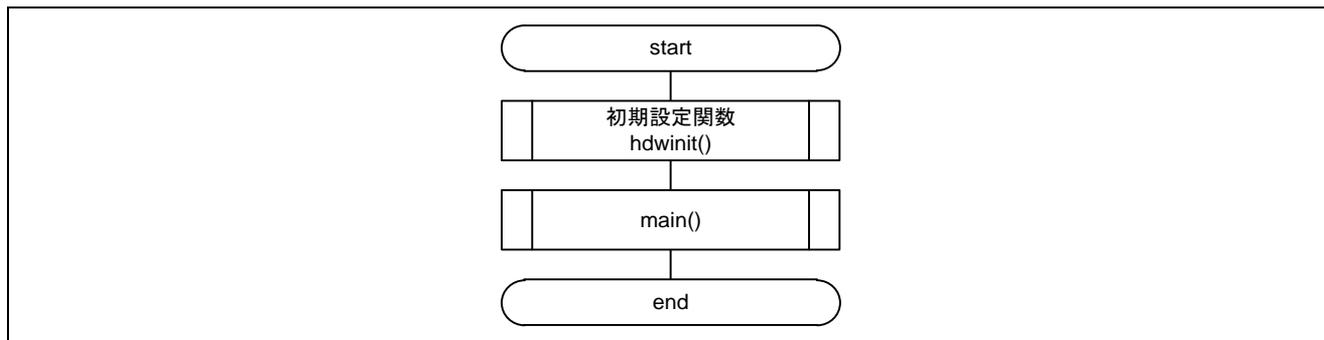


図 4.5 全体フローチャート（単発モードからの移行例）

(2) 初期設定

図 4.6 に初期設定のフローチャートを示します。

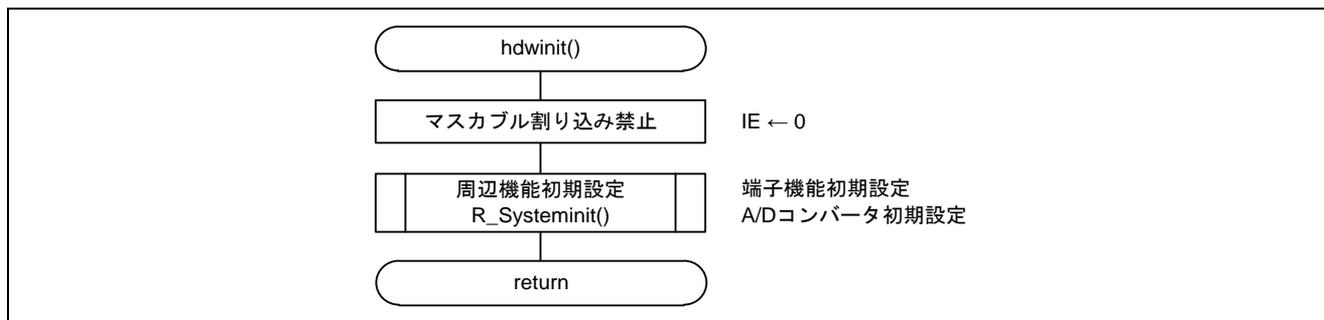


図 4.6 初期設定（単発モードからの移行例）

(3) 周辺機能初期設定

図 4.7 に周辺機能初期設定のフローチャートを示します。

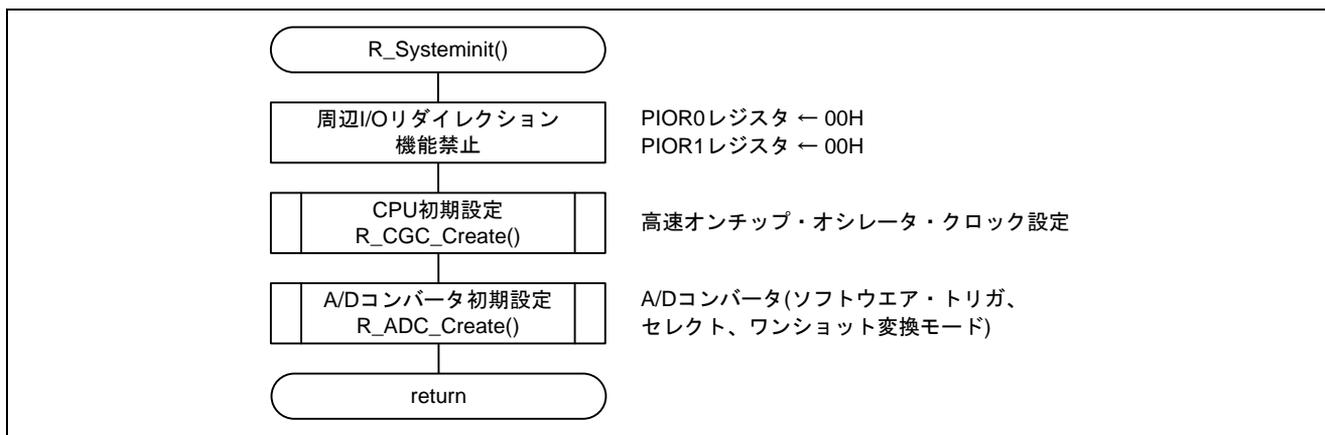


図 4.7 周辺機能初期設定 (単発モードからの移行例)

(4) CPU 初期設定

図 4.8 に CPU 初期設定のフローチャートを示します。

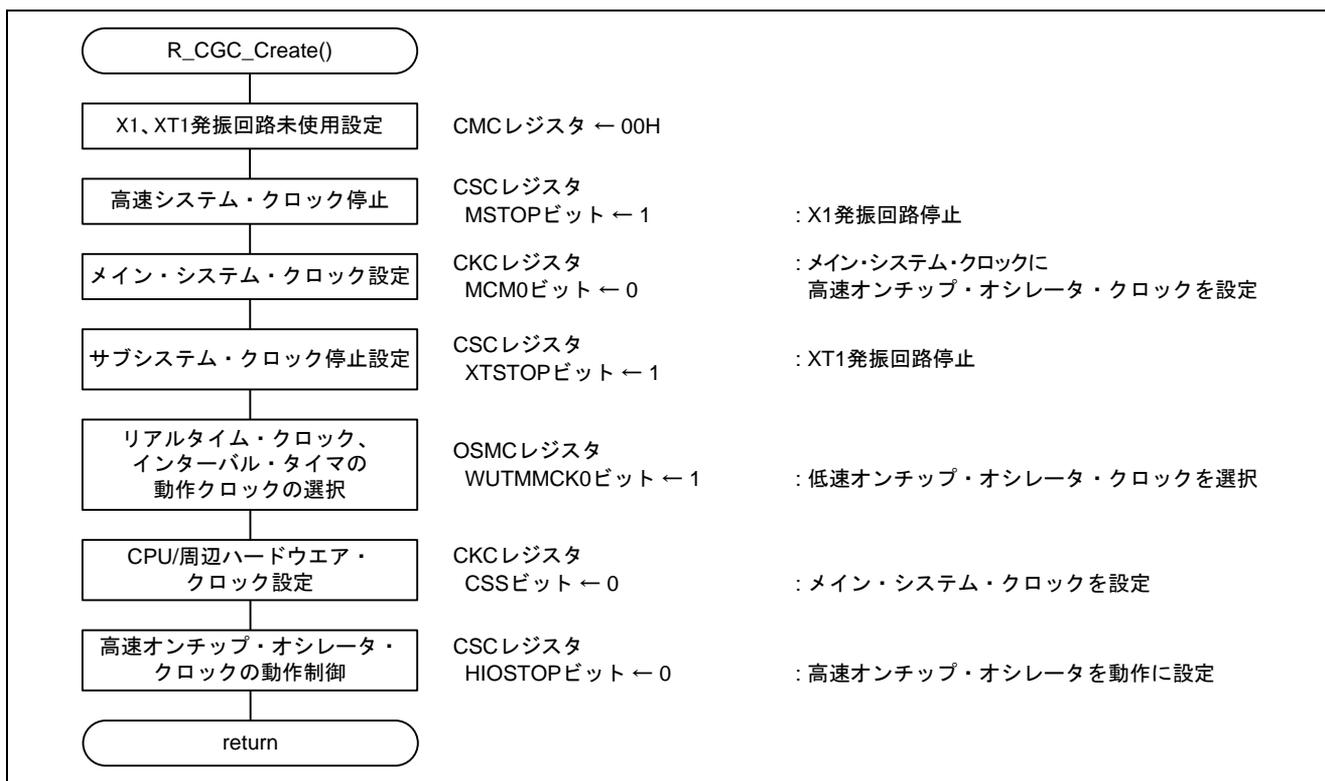


図 4.8 CPU 初期設定 (単発モードからの移行例)

(5) A/D コンバータ初期設定

図 4.9 に A/D コンバータ初期設定のフローチャートを示します。



図 4.9 A/D コンバータ初期設定 (単発モードからの移行例)

A/D コンバータへのクロック供給開始

- 周辺イネーブル・レジスタ 0(PER0)
A/D コンバータへのクロック供給をします。

略号	7	6	5	4	3	2	1	0
PER0	RTCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
設定値	×	×	1	×	×	×	×	×

ビット5

ADCEN	A/D コンバータの入カクロック供給の制御
0	入カクロック供給停止 • A/D コンバータで使用する SFR へのライト不可
1	入カクロック供給 • A/D コンバータで使用する SFR へのリード/ライト可

A/D コンバータ動作停止

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D コンバータを停止します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	0	×	×	×	×	×	×	0

ビット7

ADCS	A/D 変換動作の制御
0	変換動作停止 [リード時] 変換動作停止/待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時：変換動作状態 ハードウェア・トリガ・ウェイト・モード時：A/D 電源安定待ち状態 + 変換動作状態

ビット0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換終了割り込み禁止設定

- 割り込みマスク・フラグ・レジスタ 1(MK1H)
A/D 変換終了割り込みを禁止に設定します。

略号	7	6	5	4	3	2	1	0
MK1H	TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
設定値	×	×	×	×	×	×	×	1

ビット 0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

A/D 変換終了割り込み要求フラグ設定

- 割り込み要求フラグ・レジスタ(IF1H)
A/D 変換終了割り込み要求フラグをクリアします。

略号	7	6	5	4	3	2	1	0
IF1H	TMIF10	TRJIF0	SRIF3 CSIIF31 IICIF31	STIF3 CSIIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
設定値	×	×	×	×	×	×	×	0

ビット 0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換終了割り込み優先レベル設定

- 優先順位指定フラグ・レジスタ(PR11H、PR01H)
レベル 3(低優先順位)に設定します。

略号	7	6	5	4	3	2	1	0
PR11H	TMPR110	TRJPR10	SRPR13 CSIPR131 IICPR131	STPR13 CSIPR130 IICPR130	KRPR1	ITPR1	RTCPR1	ADPR1
設定値	×	×	×	×	×	×	×	1

略号	7	6	5	4	3	2	1	0
PR01H	TMPR010	TRJPR00	SRPR03 CSIPR031 IICPR031	STPR03 CSIPR030 IICPR030	KRPR0	ITPR0	RTCPR0	ADPR0
設定値	×	×	×	×	×	×	×	1

ビット 0

ADPR1	ADPR0	優先順位レベルの選択
0	0	レベル 0 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル 3 を指定(低優先順位)

ポート・モード・レジスタ 2 設定

- ポート・モード・レジスタ 2(PM2)
ポート・モード・レジスタ 2 を入力モードに設定します。

略号	7	6	5	4	3	2	1	0
PM2	PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20
設定値	×	×	×	×	×	×	×	1

ビット 0

PM20	P20 端子の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換モード、変換時間設定

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D 変換モードと変換時間を設定します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	×	0	0	1	1	0	0	×

ビット 6

ADMD	A/D 変換チャンネル選択モードを設定
0	セレクト・モード
1	スキャン・モード

ビット 5-1

A/D コンバータ・モード・レジスタ 0 (ADM0)					モード	変換時間の選択					変換クロック (f _{AD})
FR2	FR1	FR0	LV1	LV0		f _{CLK} = 1 MHz	f _{CLK} = 4 MHz	f _{CLK} = 8 MHz	f _{CLK} = 16 MHz	f _{CLK} = 32 MHz	
0	0	0	0	0	標準 1	設定禁止	設定禁止	設定禁止	76 μs	38 μs	f _{CLK} /64
0	0	1				76 μs	38 μs	19 μs	f _{CLK} /32		
0	1	0				76 μs	38 μs	19 μs	9.5 μs	f _{CLK} /16	
0	1	1				38 μs	19 μs	9.5 μs	4.75 μs	f_{CLK}/8	
1	0	0				28.5 μs	14.25 μs	7.125 μs	3.5625 μs	f _{CLK} /6	
1	0	1				95 μs	23.75 μs	11.875 μs	5.938 μs	2.9688 μs	f _{CLK} /5
1	1	0				76 μs	19 μs	9.5 μs	4.75 μs	2.375 μs	f _{CLK} /4
1	1	1				38 μs	9.5 μs	4.75 μs	2.375 μs	設定禁止	f _{CLK} /2
0	0	0	0	1	標準 2	設定禁止	設定禁止	設定禁止	68 μs	34 μs	f _{CLK} /64
0	0	1				68 μs	34 μs	17 μs	8.5 μs	f _{CLK} /32	
0	1	0				68 μs	34 μs	17 μs	8.5 μs	f _{CLK} /16	
0	1	1				34 μs	17 μs	8.5 μs	4.25 μs	f _{CLK} /8	
1	0	0				25.5 μs	12.75 μs	6.375 μs	3.1875 μs	f _{CLK} /6	
1	0	1				85 μs	21.25 μs	10.625 μs	5.3125 μs	2.6563 μs	f _{CLK} /5
1	1	0				68 μs	17 μs	8.5 μs	4.25 μs	2.125 μs	f _{CLK} /4
1	1	1				34 μs	8.5 μs	4.25 μs	2.125 μs	設定禁止	f _{CLK} /2

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モード設定

- A/D コンバータ・モード・レジスタ 1(ADM1)
A/D 変換トリガを選択します。

略号	7	6	5	4	3	2	1	0
ADM1	ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
設定値	0	×	1	0	0	0	×	×

ビット 7-6

ADTMD1	ADTMD0	A/D 変換トリガ・モードの選択
0	-	ソフトウェア・トリガ・モード
1	0	ハードウェア・トリガ・ノーウエイト・モード
1	1	ハードウェア・トリガ・ウエイト・モード

ビット 5

ADSCM	A/D 変換動作モードの設定
0	連続変換モード
1	ワンショット変換モード

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モード設定

- A/D コンバータ・モード・レジスタ 2 (ADM2)

A/D コンバータの基準電圧、変換結果条件上限/下限チェック、分解能を設定します。

略号	7	6	5	4	3	2	1	0
ADM2	ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADTYP
設定値	0	0	0	0	0	×	0	0

ビット 7-6

ADREFP1	ADREFP0	A/D コンバータの + 側の基準電圧源の選択
0	0	V_{DD} から供給
0	1	P20/AV _{REFP} /ANI0 から供給
1	0	内部基準電圧(1.45 V)から供給
1	1	設定禁止

ADREFP1, ADREFP0 ビットを書き換える場合、一度 ADREFP1, ADREFP0 = 0, 0 に設定後、設定を変更してください。

ただし、ADREFP1, ADREFP0 = 1, 0 へ書き換える場合は、次の手順で設定してください。

- ① ADCE = 0 に設定
- ② ADREFP1, ADREFP0 = 1, 0 に設定
- ③ ADCE = 1 に設定

なお、①～③の間には待ち時間 (T.B.D) が必要です。

ADREFP1, ADREFP0 = 1, 0 に設定した場合、温度センサ出力を A/D 変換することはできません。必ず ADISS = 0 として A/D 変換を行なってください。

ビット 5

ADREFM	A/D コンバータの - 側の基準電圧の選択
0	V_{SS} から供給
1	P21/AV _{REFM} /ANI1 から供給

ビット 3

ADRCK	変換結果上限/下限値チェック
0	ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタのとき割り込み信号(INTAD)が発生。
1	ADCR レジスタ < ADLL レジスタ, ADUL レジスタ < ADCR レジスタのとき割り込み信号(INTAD)が発生。

ビット 0

ADTYP	A/D 変換分解能の選択
0	10 ビット分解能
1	8 ビット分解能

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

変換結果比較上限設定

- 変換結果比較上限設定レジスタ(ADUL)
変換結果比較上限に FFH を設定します。

略号	7	6	5	4	3	2	1	0
ADUL	ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
設定値	1	1	1	1	1	1	1	1

変換結果比較下限設定

- 変換結果比較下限設定レジスタ(ADLL)
変換結果比較下限に 00H を設定します。

略号	7	6	5	4	3	2	1	0
ADLL	ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
設定値	0	0	0	0	0	0	0	0

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

アナログ入力チャネル設定

- アナログ入力チャネル指定レジスタ(ADS)
アナログ入力チャネルを ANI0 に設定します。

略号	7	6	5	4	3	2	1	0
ADS	ADISS	0	0	ADS4	ADS3	ADS2	ADS1	ADS0
設定値	0	0	0	0	0	0	0	0

○セレクト・モード(ADMD = 0)

ビット 7, 4-0

ADISS	ADS4	ADS3	ADS2	ADS1	ADS0	アナログ入力チャネル	入力ソース
0	0	0	0	0	0	ANI0	P20/ANI0/AV_{REFP} 端子
0	0	0	0	0	1	ANI1	P21/ANI1/AV _{REFM} 端子
0	0	0	0	1	0	ANI2	P22/ANI2 端子
0	0	0	0	1	1	ANI3	P23/ANI3 端子
0	0	0	1	0	0	ANI4	P24/ANI4 端子
0	0	0	1	0	1	ANI5	P25/ANI5 端子
0	0	0	1	1	0	ANI6	P26/ANI6 端子
0	0	0	1	1	1	ANI7	P27/ANI7 端子
0	0	1	0	0	0	ANI8	P150/ANI8 端子
0	0	1	0	0	1	ANI9	P151/ANI9 端子
0	0	1	0	1	0	ANI10	P152/ANI10 端子
0	0	1	0	1	1	ANI11	P153/ANI11 端子
0	0	1	1	0	0	ANI12	P154/ANI12 端子
0	0	1	1	0	1	ANI13	P155/ANI13 端子
0	0	1	1	1	0	ANI14	P156/ANI14 端子
0	1	0	0	0	0	ANI16	P03/ANI16 端子
0	1	0	0	0	1	ANI17	P02/ANI17 端子
0	1	0	0	1	0	ANI18	P147/ANI18 端子
0	1	0	0	1	1	ANI19	P120/ANI19 端子
0	1	0	1	0	0	ANI20	P100/ANI20 端子
1	0	0	0	0	0	—	温度センサ出力電圧
1	0	0	0	0	1	—	内部基準電圧(1.45 V)
上記以外						設定禁止	

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 電圧コンパレータ設定

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D 電圧コンパレータ動作開始します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	×	×	×	×	×	×	×	1

ビット0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(6) メイン処理

図 4.10 にメイン処理のフローチャートを示します。

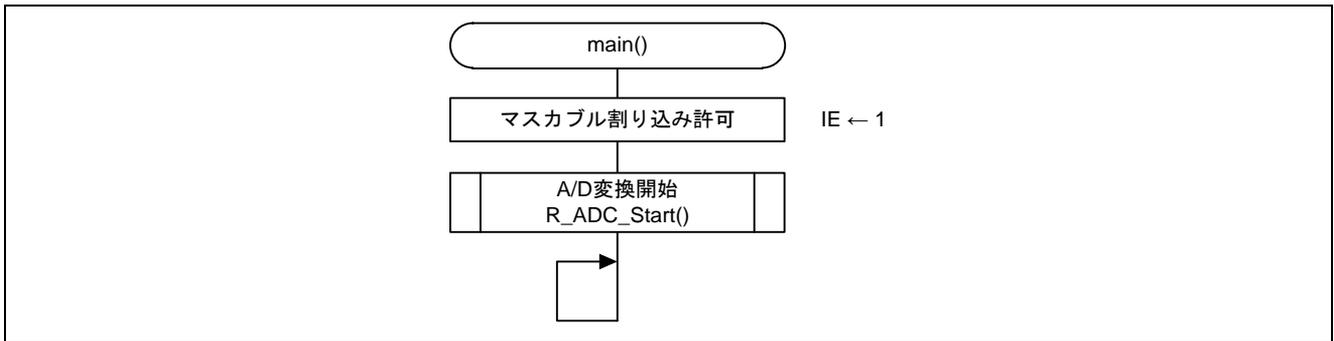


図 4.10 メイン処理（単発モードからの移行例）

(7) A/D 変換開始

図 4.11 に A/D 変換開始のフローチャートを示します。

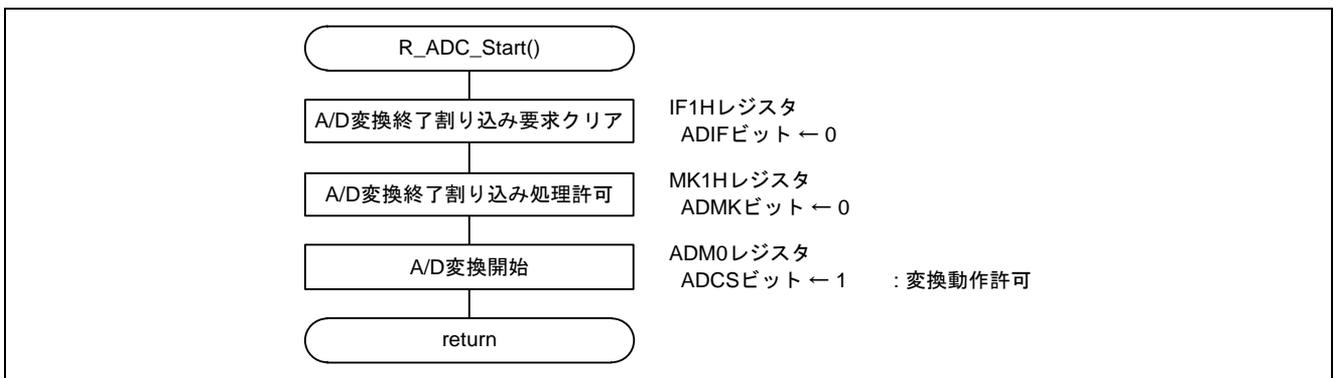


図 4.11 A/D 変換開始（単発モードからの移行例）

A/D 変換終了割り込み要求フラグ設定

- 割り込み要求フラグ・レジスタ(IF1H)
A/D 変換終了割り込み要求フラグをクリアします。

略号	7	6	5	4	3	2	1	0
IF1H	TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
設定値	×	×	×	×	×	×	×	0

ビット 0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

A/D 変換終了割り込み許可設定

- 割り込みマスク・フラグ・レジスタ(MK1H)
A/D 変換終了割り込みを許可に設定します。

略号	7	6	5	4	3	2	1	0
MK1H	TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
設定値	×	×	×	×	×	×	×	0

ビット 0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D コンバータ動作

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D コンバータの変換動作を開始します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	1	×	×	×	×	×	×	×

ビット7

ADCS	A/D 変換動作の制御
0	変換動作停止 [リード時] 変換動作停止／待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時：変換動作状態 ハードウェア・トリガ・ウェイト・モード時：A/D 電源安定待ち状態 + 変換動作状態

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(8) A/D 変換終了割り込み

図 4.12 に A/D 変換終了割り込みのフローチャートを示します。

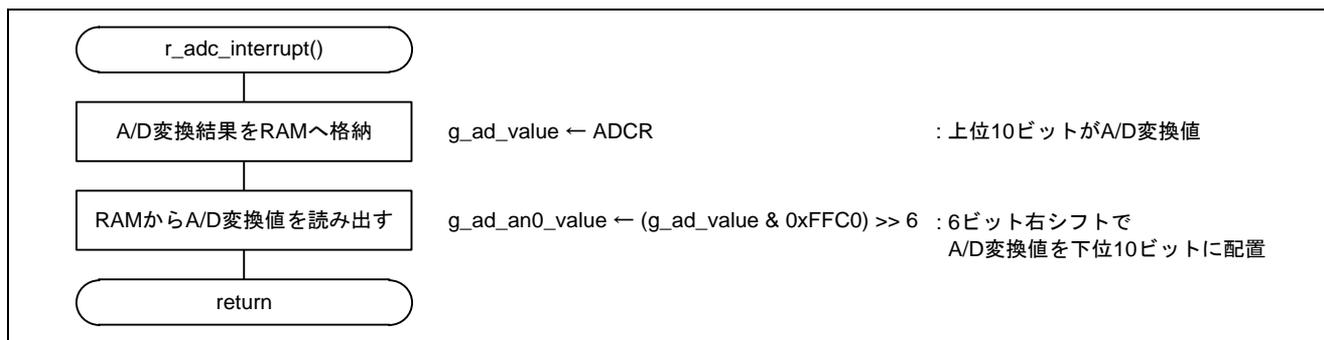


図 4.12 A/D 変換終了割り込み (単発モードからの移行例)

4.5 サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

4.6 関連アプリケーションノート

- RL78/G14、R8C/36M グループ
R8C から RL78 への移行ガイド : A/D コンバータ CC-RL (R01AN3059)

4.7 参考ドキュメント

ユーザーズマニュアル

- RL78/G14 ユーザーズマニュアル ハードウェア編
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- R8C/36M グループ ユーザーズマニュアル
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- テクニカルアップデート
(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

学習ガイド

- RL78 ファミリ用 統合開発環境 CubeSuite+への移行
(オンチップ・デバッグ編) R8C、M16C から RL78 への移行 (R20UT2150)
- RL78 開発環境移行ガイド R8C および M16C から RL78 への移行
(コンパイラ編) (High-performance Embedded Workshop, NC30WA→CS+,CC-RL) (R20UT2088)
- コード生成プラグイン学習ガイド (R20UT3230)

5. 繰り返しモード 0 からの移行例

5.1 仕様

R8C/36M の繰り返しモード 0 を RL78/G14 で対応する場合、AD コンバータ(ソフトウェア・トリガ、セレクト、連続変換モード)を使用します。また、A/D 変換結果の RAM への格納を割り込み処理で行います。

ANI0～ANI3、ANI16～ANI22、内部基準電圧、温度センサ出力および PGAOUT 端子から選択した 1 本の端子のアナログ入力電圧をセレクト・モード、連続変換モードで A/D 変換し、ソフトウェア処理により A/D 変換値を割り当てた RAM に格納します。1 端子の A/D 変換が連続して行われ、A/D 変換が完了するごとに、変換結果が 10 ビット A/D 変換結果レジスタ(ADCR)に格納されて、A/D 変換終了割り込み要求が発生します。割り込み処理により A/D 変換結果を ADCR レジスタから RAM へ転送します。

表 5.1 に使用する周辺機能と用途を、図 5.1 に動作概要を示します。

表 5.1 使用する周辺機能と用途（繰り返しモード 0 からの移行例）

周辺機能	用途
A/D コンバータ	アナログ入力電圧を A/D 変換する

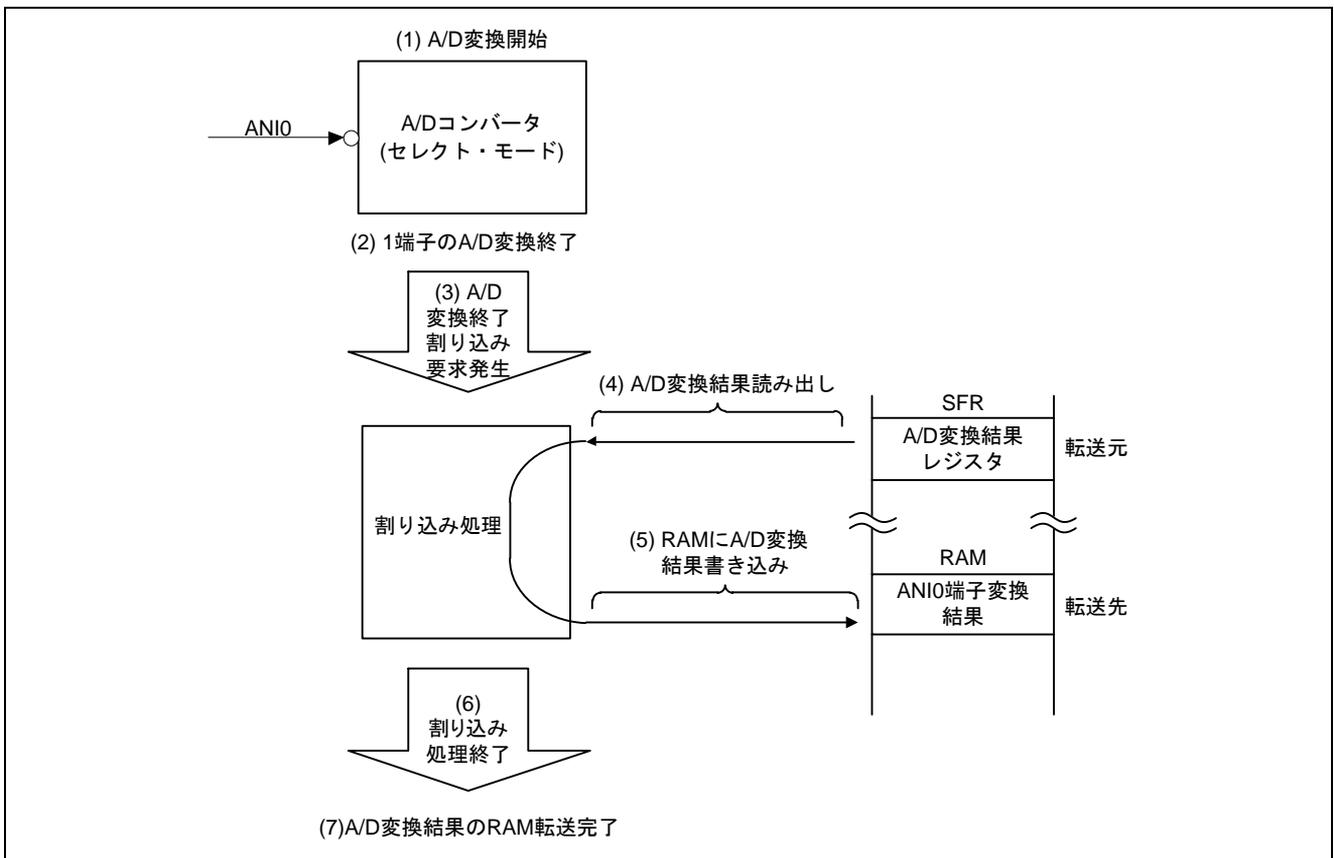


図 5.1 動作概要（繰り返しモード 0 からの移行例）

5.2 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 5.2 動作確認条件(繰り返しモード 0 からの移行例)

項目	内容
使用マイコン	RL78/G14(R5F104LEA)
動作周波数	<ul style="list-style-type: none"> 高速オンチップ・オシレータ・クロック(f_{IH}) : 32MHz CPU/周辺ハードウェア・クロック(f_{CLK}) : 32MHz
動作電圧	5.0V(3.6V~5.5V で動作可能) LVD 動作(V_{LVD}) : リセット・モード 立ち上がり 3.13V/立ち下がり 3.06V
統合開発環境(CS+)	ルネサス エレクトロニクス製 CS+ for CC V5.00.00
C コンパイラ(CS+)	ルネサス エレクトロニクス製 CC-RL V1.04.00
統合開発環境(e ² studio)	ルネサス エレクトロニクス製 e ² studio V5.4.0.015
C コンパイラ(CS+)	ルネサス エレクトロニクス製 CC-RL V1.04.00

5.3 ハードウェア説明

5.3.1 ハードウェア構成例

図 5.2 に本アプリケーションで使用するハードウェア構成例を示します。

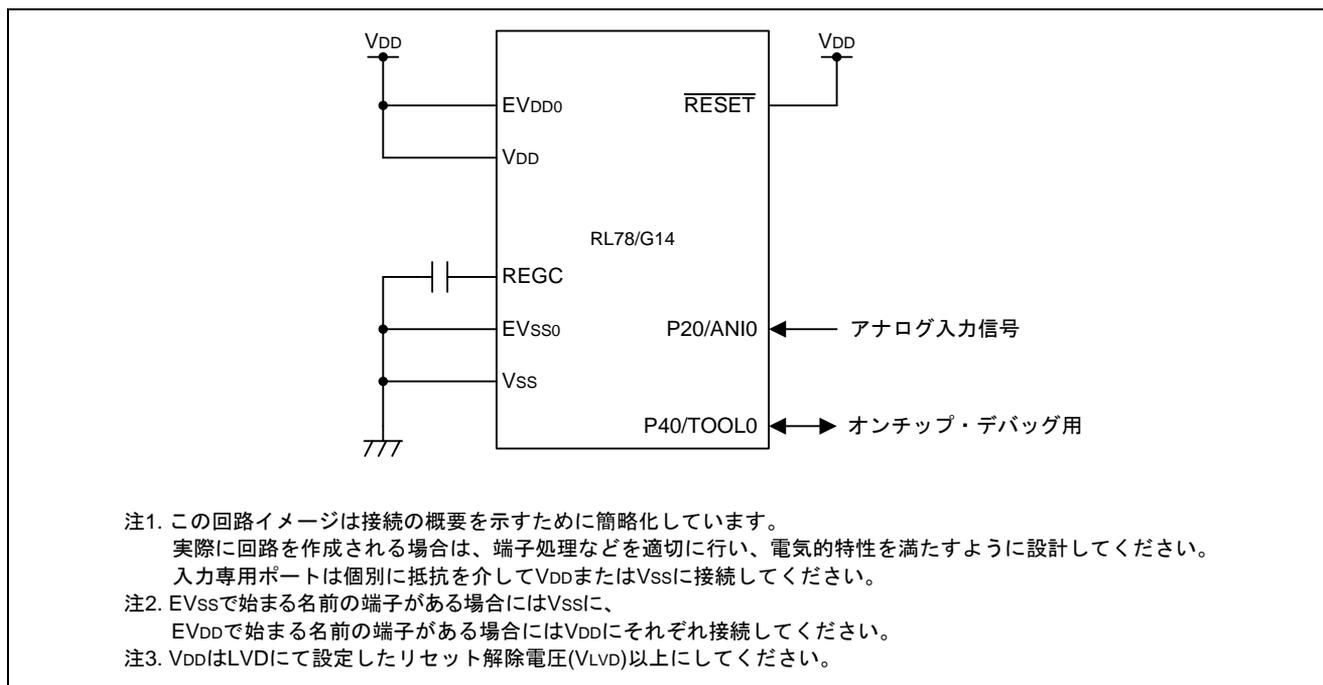


図 5.2 ハードウェア構成 (繰り返しモード 0 からの移行例)

5.3.2 使用端子一覧

表 5.3 に使用端子と機能を示します。

表 5.3 使用端子と機能（繰り返しモード 0 からの移行例）

端子名	入出力	内容
P20/ANI0	入力	A/D コンバータ入力(ANI0)

5.4 ソフトウェア説明

5.4.1 動作概要

本サンプルプログラムでは、セレクト・モードで A/D 変換された 1 端子の A/D 変換結果を A/D 変換終了割り込み処理により RAM に格納します。連続変換モードの設定により、A/D 変換は繰り返し実行されます。

ANI0 端子の A/D 変換終了時に、A/D 変換終了割り込みが発生します。割り込み処理で、転送元アドレス (ADCR レジスタ(FFF1EH、FFF1FH))から、転送先アドレス(変数 `g_ad_value`(FF500H~FF501H))へ A/D 変換結果の転送を行います。また、転送した A/D 変換結果を下位 10 ビットに再配置して、ANI0 の A/D 変換結果格納用バッファ(変数 `g_ad_an0_value`)へ格納します。

表 5.4 に A/D コンバータの設定内容を示します。

表 5.4 A/D コンバータの設定内容（繰り返しモード 0 からの移行例）

設定項目	設定値
変換クロック(f_{AD})	$f_{CLK}/8$
A/D 変換モード	<ul style="list-style-type: none"> ● A/D 変換トリガ・モード : ソフトウェア・トリガ ● A/D 変換チャンネル選択モード : セレクト・モード ● A/D 変換動作モード : 連続変換モード
分解能	10 ビット
アナログ入力チャンネル	ANI0
変換結果比較上限値 (ADUL レジスタ)	FFH
変換結果比較下限値 (ADLL レジスタ)	00H
変換結果上限/下限チェック	ADLL レジスタ \leq ADCR レジスタ \leq ADUL レジスタのとき INTAD が発生

- (1) A/D コンバータの初期設定を行います。
- (2) ADM0 レジスタの ADCS ビットに“1”(変換動作許可)を設定し、A/D 変換を開始します。
- (3) ANI0 端子の A/D 変換終了時に、A/D 変換終了割り込みが発生します。
- (4) 割り込み処理では、ADCR レジスタから A/D 変換結果を読み出し、RAM(変数 g_ad_value)へ転送します。
また、A/D 変換結果(変数 g_ad_value)を 6 ビット右シフト(下位 10 ビットに再配置)し、変数 g_ad_an0_value に格納します。
- (5) 以降、A/D 変換が連続して行われ、(3)および(4)を繰り返します。

図 5.3 に A/D 変換のタイミング図を、図 5.4 に ADCR レジスタと RAM の関係を示します。

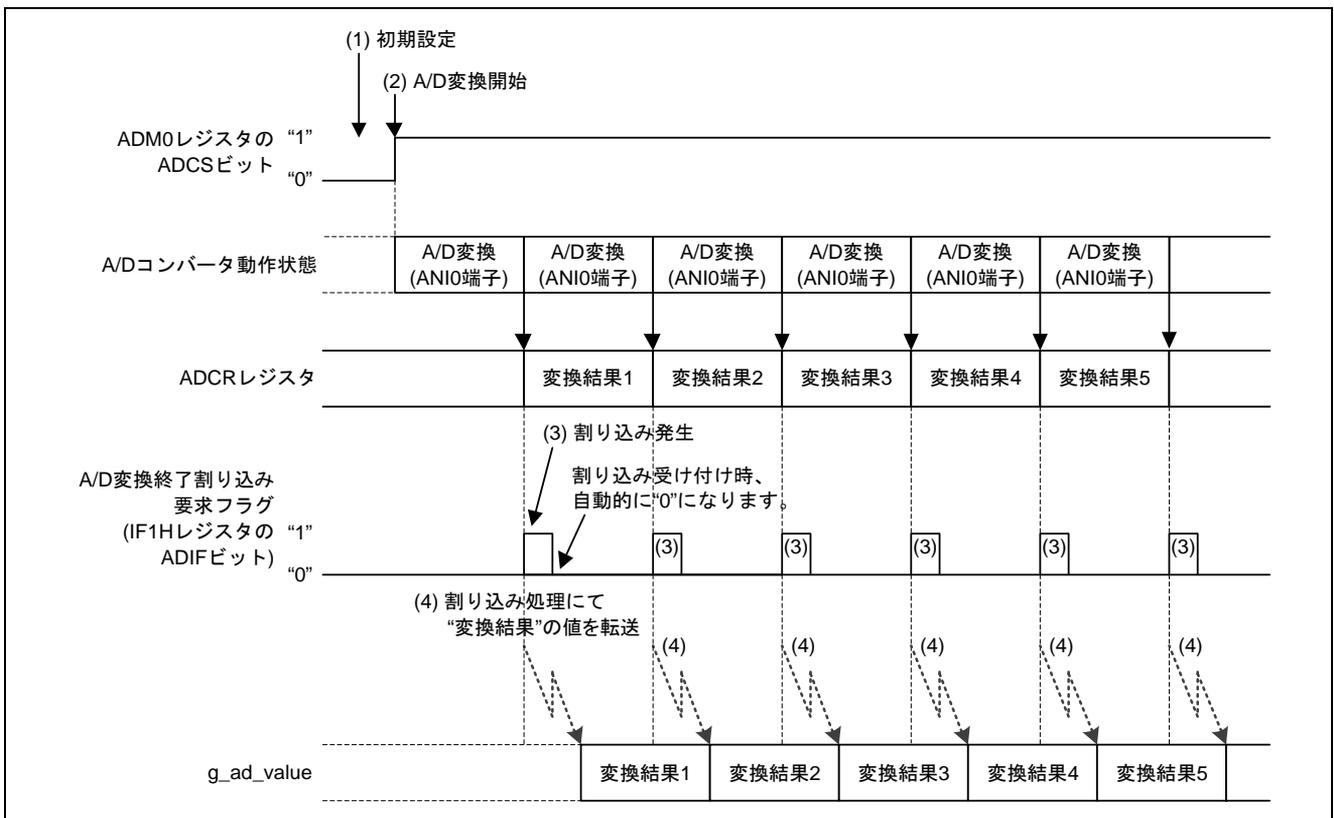


図 5.3 A/D 変換のタイミング図 (繰り返しモード 0 からの移行例)

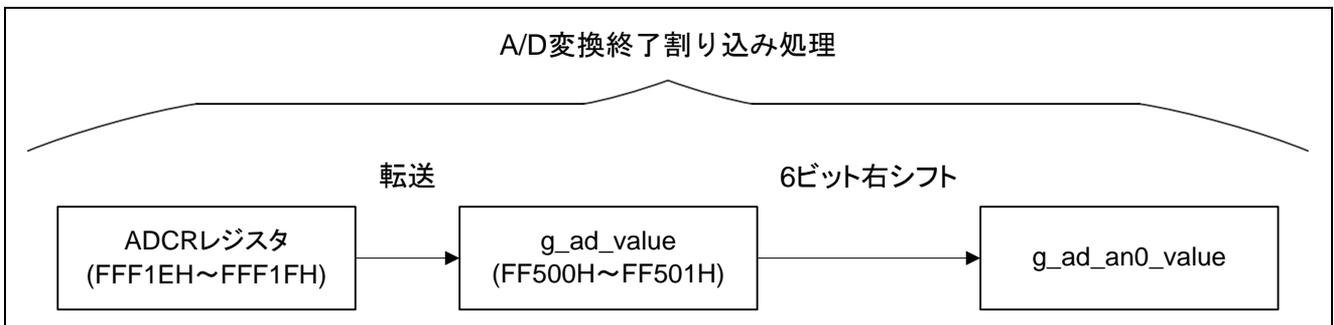


図 5.4 ADCR レジスタと RAM の関係 (繰り返しモード 0 からの移行例)

5.4.2 オプション・バイトの設定一覧

表 5.5 にオプション・バイト設定を示します。

表 5.5 オプション・バイト設定（繰り返しモード 0 からの移行例）

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	00110011B	LVD リセット・モード 検出電圧：立ち上がり 3.13V/立ち下がり 3.06V
000C2H/010C2H	11101000B	HS モード 高速オンチップ・オシレータ・クロック 周波数：32MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

5.4.3 定数一覧

表 5.6 にサンプルコードで使用する定数を示します。

表 5.6 サンプルコードで使用する定数（繰り返しモード 0 からの移行例）

定数名	設定値	内容
AD_RESULT_ADDR	0FF500H	A/D 変換結果転送先アドレス

5.4.4 変数一覧

表 5.7 にグローバル変数を示します。

表 5.7 グローバル変数（繰り返しモード 0 からの移行例）

型	変数名	内容	使用関数
uint16_t __near	g_ad_value	A/D 変換結果 格納用バッファ	r_adc_interrupt
uint16_t	g_ad_an0_value	ANI0 の A/D 変換結果 格納用バッファ	r_adc_interrupt

5.4.5 関数一覧

表 5.8 に関数を示します。

表 5.8 関数（繰り返しモード 0 からの移行例）

関数名	概要
hdwinit	初期設定
R_Systeminit	周辺機能初期設定
R_CGC_Create	CPU 初期設定
R_ADC_Create	A/D コンバータ初期設定
main	メイン処理
R_ADC_Start	A/D 変換開始
r_adc_interrupt	A/D 変換終了割り込み

5.4.6 関数仕様

サンプルコードの関数仕様を示します。

hdwinit

概要	初期設定
ヘッダ	なし
宣言	void hdwinit(void)
説明	周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_Systeminit

概要	周辺機能初期設定
ヘッダ	なし
宣言	void R_Systeminit(void)
説明	本アプリケーションノートで使用する周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_CGC_Create

概要	CPU 初期設定
ヘッダ	なし
宣言	void R_CGC_Create(void)
説明	CPU 初期設定を行います。
引数	なし
リターン値	なし

R_ADC_Create

概要	A/D コンバータ初期設定
ヘッダ	なし
宣言	void R_ADC_Create(void)
説明	A/D コンバータをソフトウェア・トリガ、セレクト、連続変換モードで使用するための初期設定を行います。
引数	なし
リターン値	なし

main

概要	メイン処理
ヘッダ	なし
宣言	void main(void)
説明	メイン処理を行います。
引数	なし
リターン値	なし

R_ADC_Start

概要	A/D 変換開始
ヘッダ	なし
宣言	void R_ADC_Start(void)
説明	A/D 変換を行います。
引数	なし
リターン値	なし

r_adc_interrupt

概要	A/D 変換終了割り込み
ヘッダ	なし
宣言	static void __near r_adc_interrupt(void)
説明	A/D 変換終了割り込み処理を行います。
引数	なし
リターン値	なし

5.4.7 フローチャート

(1) 全体フローチャート

図 5.5 に全体フローチャートを示します。

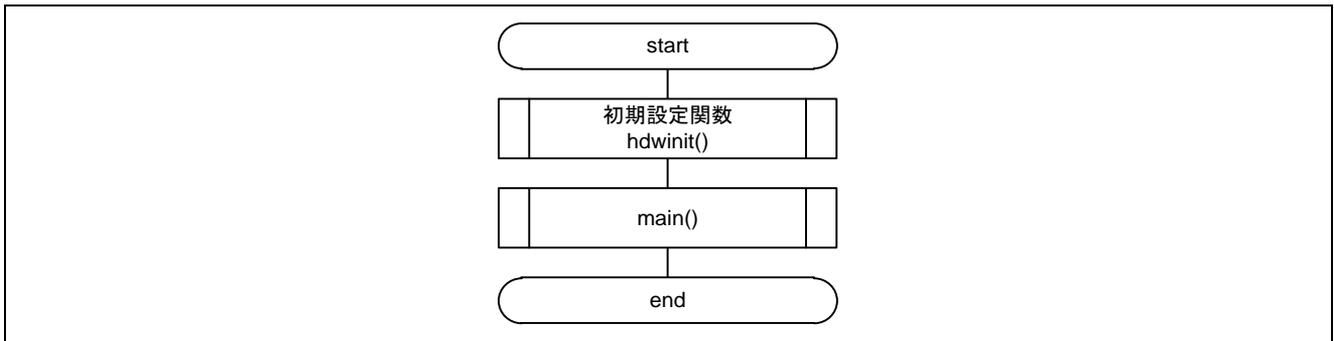


図 5.5 全体フローチャート（繰り返しモード 0 からの移行例）

(2) 初期設定

図 5.6 に初期設定のフローチャートを示します。

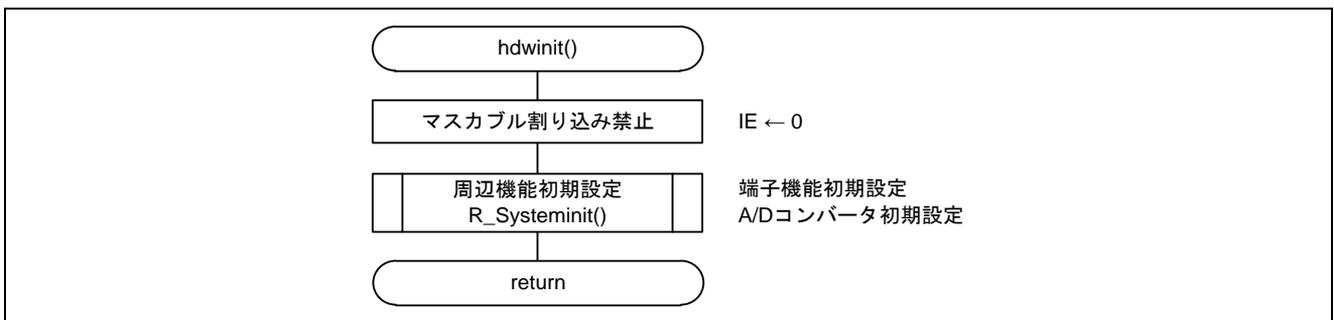


図 5.6 初期設定（繰り返しモード 0 からの移行例）

(3) 周辺機能初期設定

図 5.7 に周辺機能初期設定のフローチャートを示します。

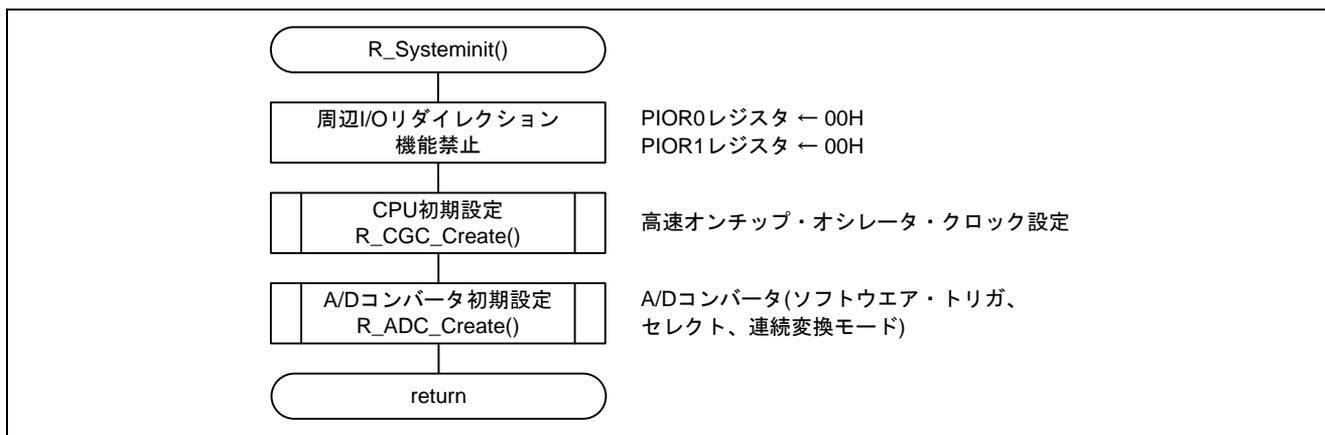


図 5.7 周辺機能初期設定 (繰り返しモード 0 からの移行例)

(4) CPU 初期設定

図 5.8 に CPU 初期設定のフローチャートを示します。

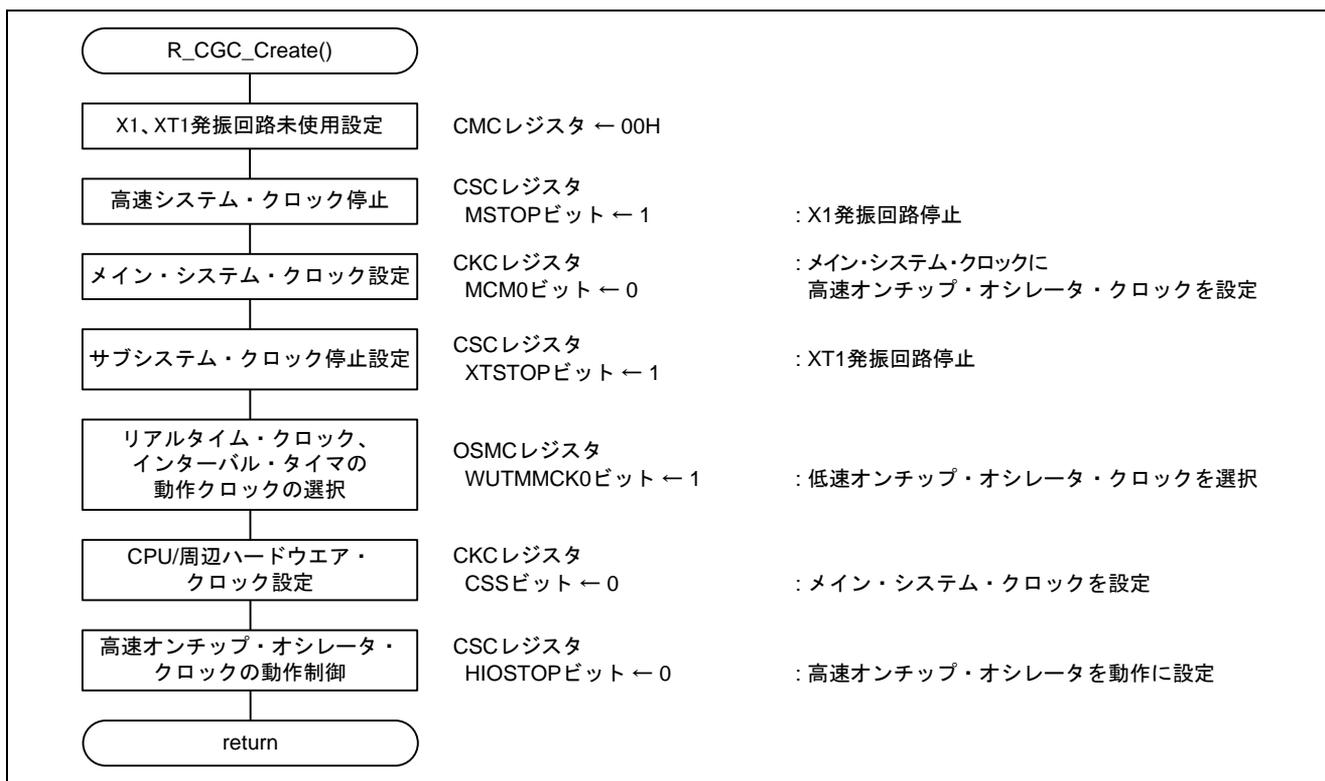


図 5.8 CPU 初期設定 (繰り返しモード 0 からの移行例)

(5) A/D コンバータ初期設定

図 5.9 に A/D コンバータ初期設定のフローチャートを示します。



図 5.9 A/D コンバータ初期設定 (繰り返しモード 0 からの移行例)

A/D コンバータへのクロック供給開始

- 周辺イネーブル・レジスタ 0(PER0)
A/D コンバータへのクロック供給をします。

略号	7	6	5	4	3	2	1	0
PER0	RTCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
設定値	×	×	1	×	×	×	×	×

ビット5

ADCEN	A/D コンバータの入カクロック供給の制御
0	入カクロック供給停止 • A/D コンバータで使用する SFR へのライト不可
1	入カクロック供給 • A/D コンバータで使用する SFR へのリード/ライト可

A/D コンバータ動作停止

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D コンバータを停止します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	0	×	×	×	×	×	×	0

ビット7

ADCS	A/D 変換動作の制御
0	変換動作停止 [リード時] 変換動作停止/待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時：変換動作状態 ハードウェア・トリガ・ウェイト・モード時：A/D 電源安定待ち状態 + 変換動作状態

ビット0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換終了割り込み禁止設定

- 割り込みマスク・フラグ・レジスタ 1(MK1H)
A/D 変換終了割り込みを禁止に設定します。

略号	7	6	5	4	3	2	1	0
MK1H	TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
設定値	×	×	×	×	×	×	×	1

ビット 0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

A/D 変換終了割り込み要求フラグ設定

- 割り込み要求フラグ・レジスタ(IF1H)
A/D 変換終了割り込み要求フラグをクリアします。

略号	7	6	5	4	3	2	1	0
IF1H	TMIF10	TRJIF0	SRIF3 CSIIF31 IICIF31	STIF3 CSIIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
設定値	×	×	×	×	×	×	×	0

ビット 0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換終了割り込み優先レベル設定

- 優先順位指定フラグ・レジスタ(PR11H、PR01H)
レベル 3(低優先順位)に設定します。

略号	7	6	5	4	3	2	1	0
PR11H	TMPR110	TRJPR10	SRPR13 CSIPR131 IICPR131	STPR13 CSIPR130 IICPR130	KRPR1	ITPR1	RTCPR1	ADPR1
設定値	×	×	×	×	×	×	×	1

略号	7	6	5	4	3	2	1	0
PR01H	TMPR010	TRJPR00	SRPR03 CSIPR031 IICPR031	STPR03 CSIPR030 IICPR030	KRPR0	ITPR0	RTCPR0	ADPR0
設定値	×	×	×	×	×	×	×	1

ビット 0

ADPR1	ADPR0	優先順位レベルの選択
0	0	レベル 0 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル 3 を指定(低優先順位)

ポート・モード・レジスタ 2 設定

- ポート・モード・レジスタ 2(PM2)
ポート・モード・レジスタ 2 を入力モードに設定します。

略号	7	6	5	4	3	2	1	0
PM2	PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20
設定値	×	×	×	×	×	×	×	1

ビット 0

PM20	P20 端子の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換モード、変換時間設定

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D 変換モードと変換時間を設定します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	×	0	0	1	1	0	0	×

ビット 6

ADMD	A/D 変換チャンネル選択モードを設定
0	セレクト・モード
1	スキャン・モード

ビット 5-1

A/D コンバータ・モード・レジスタ 0 (ADM0)					モード	変換時間の選択					変換クロック (f _{AD})
FR2	FR1	FR0	LV1	LV0		f _{CLK} = 1 MHz	f _{CLK} = 4 MHz	f _{CLK} = 8 MHz	f _{CLK} = 16 MHz	f _{CLK} = 32 MHz	
0	0	0	0	0	標準 1	設定禁止	設定禁止	設定禁止	76 μs	38 μs	f _{CLK} /64
0	0	1				76 μs	38 μs	19 μs	f _{CLK} /32		
0	1	0				76 μs	38 μs	19 μs	9.5 μs	f _{CLK} /16	
0	1	1				38 μs	19 μs	9.5 μs	4.75 μs	f_{CLK}/8	
1	0	0				28.5 μs	14.25 μs	7.125 μs	3.5625 μs	f _{CLK} /6	
1	0	1				95 μs	23.75 μs	11.875 μs	5.938 μs	2.9688 μs	f _{CLK} /5
1	1	0				76 μs	19 μs	9.5 μs	4.75 μs	2.375 μs	f _{CLK} /4
1	1	1				38 μs	9.5 μs	4.75 μs	2.375 μs	設定禁止	f _{CLK} /2
0	0	0	0	1	標準 2	設定禁止	設定禁止	設定禁止	68 μs	34 μs	f _{CLK} /64
0	0	1				68 μs	34 μs	17 μs	8.5 μs	f _{CLK} /32	
0	1	0				68 μs	34 μs	17 μs	8.5 μs	f _{CLK} /16	
0	1	1				34 μs	17 μs	8.5 μs	4.25 μs	f _{CLK} /8	
1	0	0				25.5 μs	12.75 μs	6.375 μs	3.1875 μs	f _{CLK} /6	
1	0	1				85 μs	21.25 μs	10.625 μs	5.3125 μs	2.6563 μs	f _{CLK} /5
1	1	0				68 μs	17 μs	8.5 μs	4.25 μs	2.125 μs	f _{CLK} /4
1	1	1				34 μs	8.5 μs	4.25 μs	2.125 μs	設定禁止	f _{CLK} /2

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モード設定

- A/D コンバータ・モード・レジスタ 1(ADM1)
A/D 変換トリガを選択します。

略号	7	6	5	4	3	2	1	0
ADM1	ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
設定値	0	×	0	0	0	0	×	×

ビット 7-6

ADTMD1	ADTMD0	A/D 変換トリガ・モードの選択
0	-	ソフトウェア・トリガ・モード
1	0	ハードウェア・トリガ・ノーウエイト・モード
1	1	ハードウェア・トリガ・ウエイト・モード

ビット 5

ADSCM	A/D 変換動作モードの設定
0	連続変換モード
1	ワンショット変換モード

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モード設定

- A/D コンバータ・モード・レジスタ 2 (ADM2)
A/D コンバータの基準電圧、変換結果条件上限/下限チェック、分解能を設定します。

略号	7	6	5	4	3	2	1	0
ADM2	ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADTYP
設定値	0	0	0	0	0	×	0	0

ビット 7-6

ADREFP1	ADREFP0	A/D コンバータの + 側の基準電圧源の選択
0	0	V _{DD} から供給
0	1	P20/AV _{REFP} /ANI0 から供給
1	0	内部基準電圧(1.45 V)から供給
1	1	設定禁止

ADREFP1, ADREFP0 ビットを書き換える場合、一度 ADREFP1, ADREFP0 = 0, 0 に設定後、設定を変更してください。

ただし、ADREFP1, ADREFP0 = 1, 0 へ書き換える場合は、次の手順で設定してください。

- ① ADCE = 0 に設定
- ② ADREFP1, ADREFP0 = 1, 0 に設定
- ③ ADCE = 1 に設定

なお、①～③の間には待ち時間 (T.B.D) が必要です。

ADREFP1, ADREFP0 = 1, 0 に設定した場合、温度センサ出力を A/D 変換することはできません。必ず ADISS = 0 として A/D 変換を行なってください。

ビット 5

ADREFM	A/D コンバータの - 側の基準電圧の選択
0	V _{SS} から供給
1	P21/AV _{REFM} /ANI1 から供給

ビット 3

ADRCK	変換結果上限/下限値チェック
0	ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタのとき割り込み信号(INTAD)が発生。
1	ADCR レジスタ < ADLL レジスタ, ADUL レジスタ < ADCR レジスタのとき割り込み信号(INTAD)が発生。

ビット 0

ADTYP	A/D 変換分解能の選択
0	10 ビット分解能
1	8 ビット分解能

レジスタ表の設定値 ×: 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

変換結果比較上限設定

- 変換結果比較上限設定レジスタ(ADUL)
変換結果比較上限に FFH を設定します。

略号	7	6	5	4	3	2	1	0
ADUL	ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
設定値	1	1	1	1	1	1	1	1

変換結果比較下限設定

- 変換結果比較下限設定レジスタ(ADLL)
変換結果比較下限に 00H を設定します。

略号	7	6	5	4	3	2	1	0
ADLL	ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
設定値	0	0	0	0	0	0	0	0

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

アナログ入力チャネル設定

- アナログ入力チャネル指定レジスタ(ADS)
アナログ入力チャネルを ANI0 に設定します。

略号	7	6	5	4	3	2	1	0
ADS	ADISS	0	0	ADS4	ADS3	ADS2	ADS1	ADS0
設定値	0	0	0	0	0	0	0	0

○セレクト・モード(ADMD = 0)

ビット 7, 4-0

ADISS	ADS4	ADS3	ADS2	ADS1	ADS0	アナログ入力チャネル	入力ソース
0	0	0	0	0	0	ANI0	P20/ANI0/AV_{REFP} 端子
0	0	0	0	0	1	ANI1	P21/ANI1/AV _{REFM} 端子
0	0	0	0	1	0	ANI2	P22/ANI2 端子
0	0	0	0	1	1	ANI3	P23/ANI3 端子
0	0	0	1	0	0	ANI4	P24/ANI4 端子
0	0	0	1	0	1	ANI5	P25/ANI5 端子
0	0	0	1	1	0	ANI6	P26/ANI6 端子
0	0	0	1	1	1	ANI7	P27/ANI7 端子
0	0	1	0	0	0	ANI8	P150/ANI8 端子
0	0	1	0	0	1	ANI9	P151/ANI9 端子
0	0	1	0	1	0	ANI10	P152/ANI10 端子
0	0	1	0	1	1	ANI11	P153/ANI11 端子
0	0	1	1	0	0	ANI12	P154/ANI12 端子
0	0	1	1	0	1	ANI13	P155/ANI13 端子
0	0	1	1	1	0	ANI14	P156/ANI14 端子
0	1	0	0	0	0	ANI16	P03/ANI16 端子
0	1	0	0	0	1	ANI17	P02/ANI17 端子
0	1	0	0	1	0	ANI18	P147/ANI18 端子
0	1	0	0	1	1	ANI19	P120/ANI19 端子
0	1	0	1	0	0	ANI20	P100/ANI20 端子
1	0	0	0	0	0	—	温度センサ出力電圧
1	0	0	0	0	1	—	内部基準電圧(1.45 V)
上記以外						設定禁止	

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 電圧コンパレータ設定

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D 電圧コンパレータ動作開始します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	×	×	×	×	×	×	×	1

ビット 0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(6) メイン処理

図 5.10 にメイン処理のフローチャートを示します。

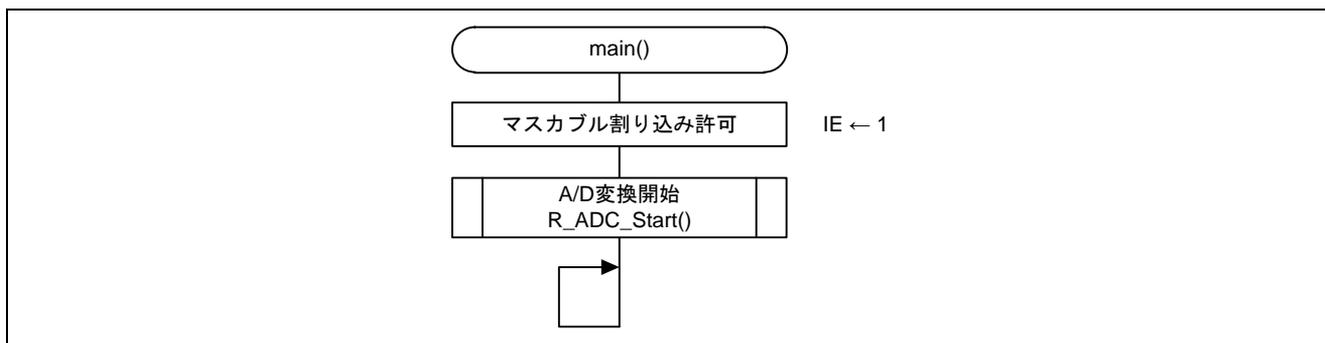


図 5.10 メイン処理（繰り返しモード 0 からの移行例）

(7) A/D 変換開始

図 5.11 に A/D 変換開始のフローチャートを示します。

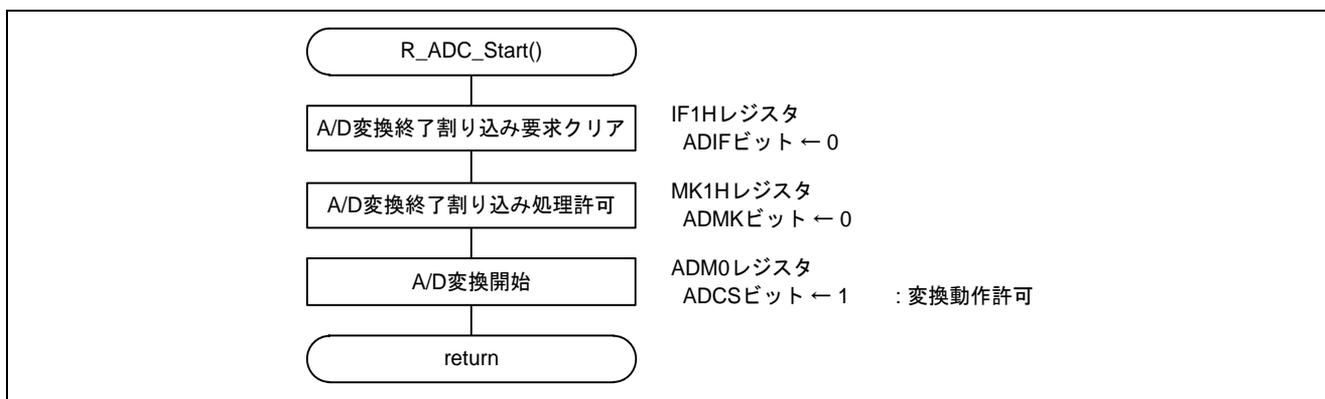


図 5.11 A/D 変換開始（繰り返しモード 0 からの移行例）

A/D 変換終了割り込み要求フラグ設定

- 割り込み要求フラグ・レジスタ(IF1H)
A/D 変換終了割り込み要求フラグをクリアします。

略号	7	6	5	4	3	2	1	0
IF1H	TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
設定値	×	×	×	×	×	×	×	0

ビット0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

A/D 変換終了割り込み許可設定

- 割り込みマスク・フラグ・レジスタ(MK1H)
A/D 変換終了割り込みを許可に設定します。

略号	7	6	5	4	3	2	1	0
MK1H	TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
設定値	×	×	×	×	×	×	×	0

ビット0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D コンバータ動作

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D コンバータの変換動作を開始します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	1	×	×	×	×	×	×	×

ビット7

ADCS	A/D 変換動作の制御
0	変換動作停止 [リード時] 変換動作停止/待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時：変換動作状態 ハードウェア・トリガ・ウエイト・モード時：A/D 電源安定待ち状態 + 変換動作状態

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(8) A/D 変換終了割り込み

図 5.12 に A/D 変換終了割り込みのフローチャートを示します。

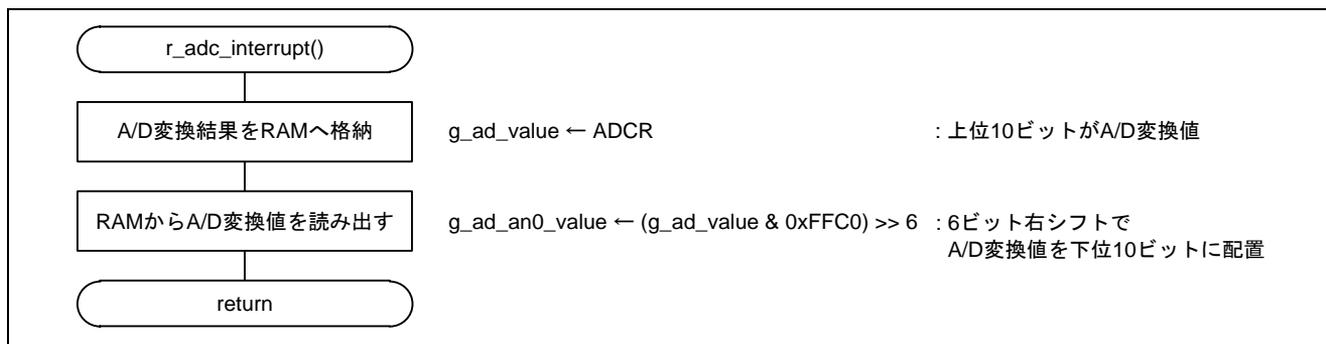


図 5.12 A/D 変換終了割り込み（繰り返しモード 0 からの移行例）

5.5 サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

5.6 関連アプリケーションノート

- RL78/G14、R8C/36M グループ
R8C から RL78 への移行ガイド : A/D コンバータ CC-RL (R01AN3059)
- RL78/G13 A/D コンバータ (ソフトウェア・トリガ、連続変換モード) CC-RL (R01AN2581)

5.7 参考ドキュメント

ユーザーズマニュアル

- RL78/G14 ユーザーズマニュアル ハードウェア編
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- R8C/36M グループ ユーザーズマニュアル
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- テクニカルアップデート
(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

学習ガイド

- RL78 ファミリー用 統合開発環境 CubeSuite+への移行
(オンチップ・デバッグ編) R8C、M16C から RL78 への移行 (R20UT2150)
- RL78 開発環境移行ガイド R8C および M16C から RL78 への移行
(コンパイラ編) (High-performance Embedded Workshop, NC30WA→CS+,CC-RL) (R20UT2088)
- コード生成プラグイン学習ガイド (R20UT3230)

6. 繰り返しモード 1 からの移行例

6.1 仕様

R8C/36M の繰り返しモード 1 を RL78/G14 で対応する場合、AD コンバータ(ソフトウェア・トリガ、セレクト、連続変換モード)と DTC 転送 (リピーモード) を使用します。

ANI0～ANI3、ANI16～ANI22、内部基準電圧、温度センサ出力および PGAOUT 端子から選択した 1 本の端子のアナログ入力電圧をセレクト・モード、連続変換モードで A/D 変換し、DTC 転送を使用して A/D 変換値を A/D 変換回数(1～8 回)に対応する RAM に格納します。1 端子の A/D 変換が連続して行われ、A/D 変換が完了するごとに、変換結果が 10 ビット A/D 変換結果レジスタ(ADCR)に格納されて、A/D 変換終了割り込み信号が発生します。割り込み信号により、DTC が起動し、A/D 変換結果が ADCR レジスタから RAM に転送されます。8 回の A/D 変換と DTC 転送が完了すれば、A/D 変換終了割り込み要求が発生します。

表 6.1 に使用する周辺機能と用途を、図 6.1 に動作概要を示します。

表 6.1 使用する周辺機能と用途 (繰り返しモード 1 からの移行例)

周辺機能	用途
A/D コンバータ	アナログ入力電圧を A/D 変換する
DTC	A/D 変換結果を RAM に転送する

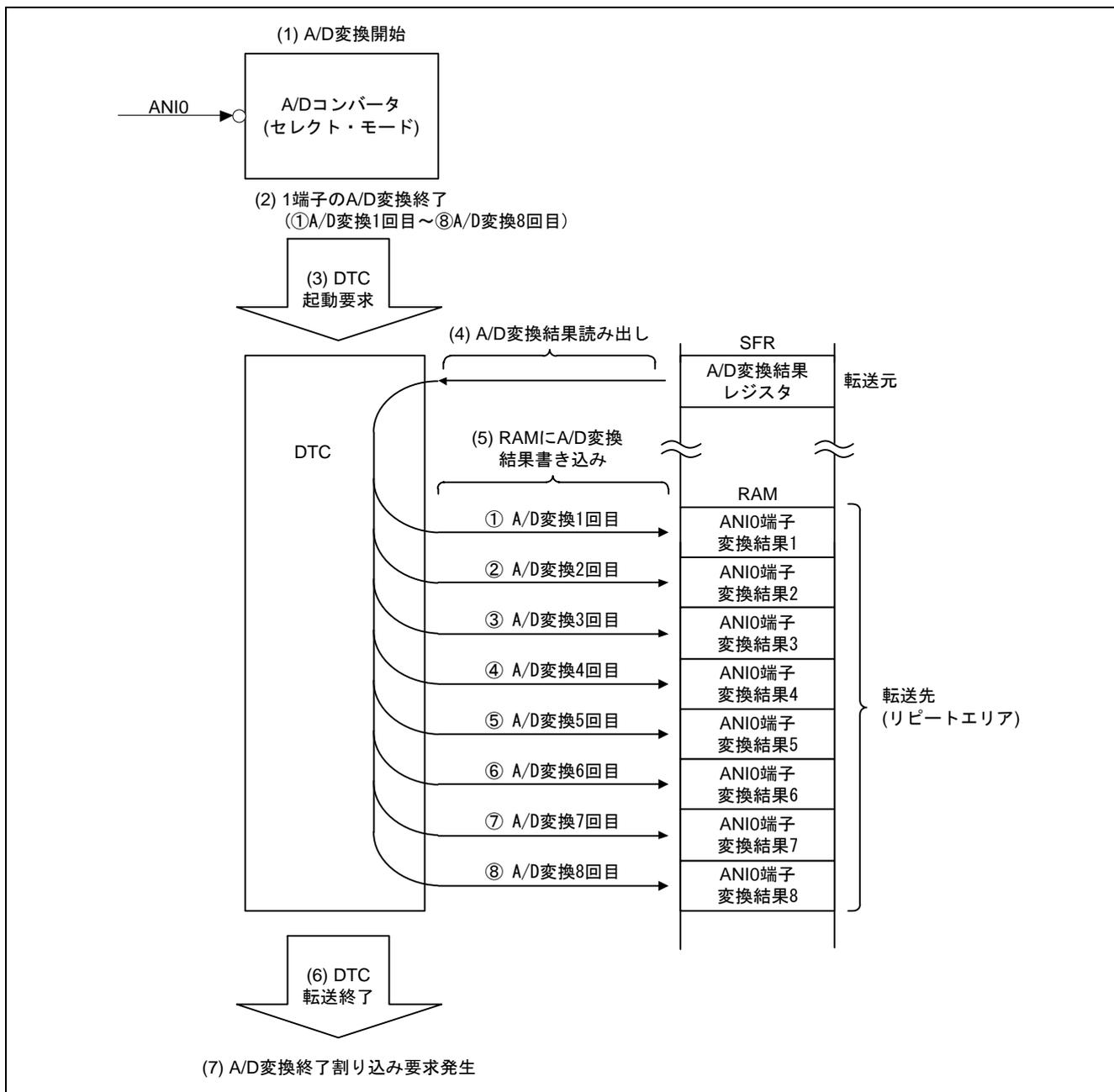


図 6.1 動作概要 (繰返しモード 1 からの移行例)

6.2 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 6.2 動作確認条件(繰り返しモード 1 からの移行例)

項目	内容
使用マイコン	RL78/G14(R5F104LEA)
動作周波数	<ul style="list-style-type: none"> 高速オンチップ・オシレータ・クロック(f_{IH}) : 32MHz CPU/周辺ハードウェア・クロック(f_{CLK}) : 32MHz
動作電圧	5.0V(3.6V~5.5V で動作可能) LVD 動作(V_{LVD}) : リセット・モード 立ち上がり 3.13V/立ち下がり 3.06V
統合開発環境(CS+)	ルネサス エレクトロニクス製 CS+ for CC V5.00.00
C コンパイラ(CS+)	ルネサス エレクトロニクス製 CC-RL V1.04.00
統合開発環境(e ² studio)	ルネサス エレクトロニクス製 e ² studio V5.4.0.015
C コンパイラ(CS+)	ルネサス エレクトロニクス製 CC-RL V1.04.00

6.3 ハードウェア説明

6.3.1 ハードウェア構成例

図 6.2 に本アプリケーションで使用するハードウェア構成例を示します。

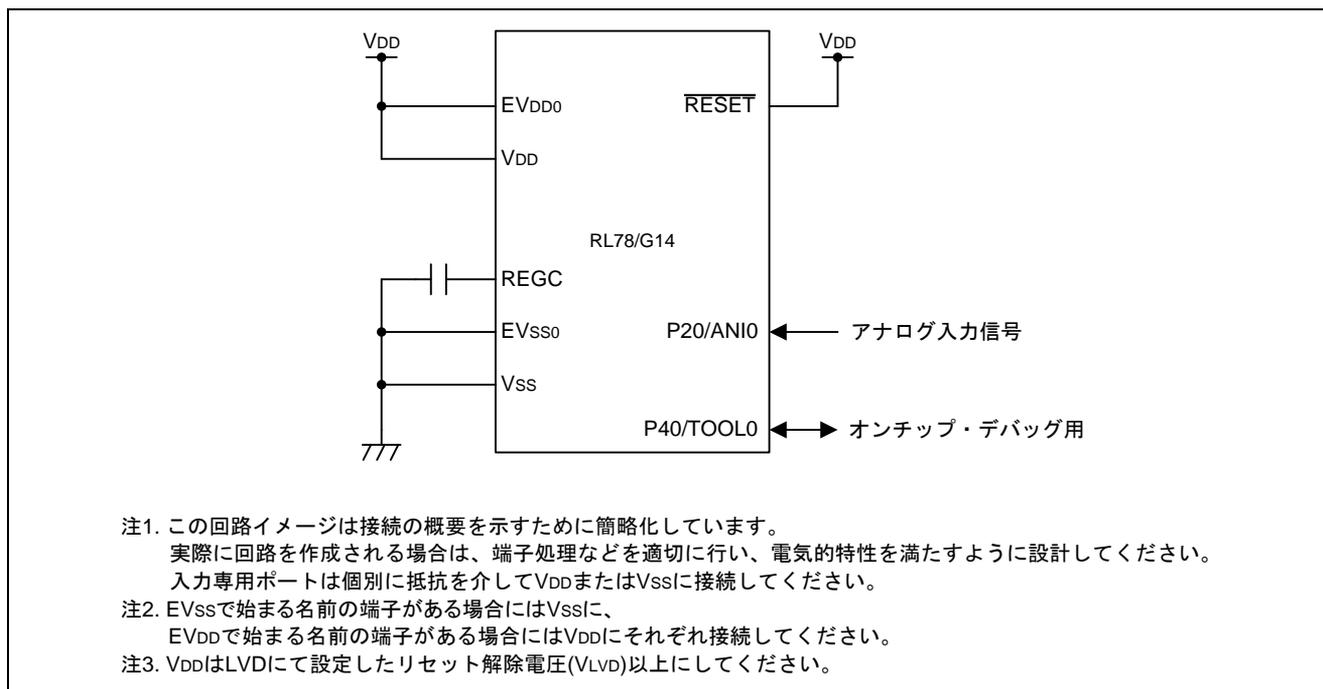


図 6.2 ハードウェア構成 (繰り返しモード 1 からの移行例)

6.3.2 使用端子一覧

表 6.3 に使用端子と機能を示します。

表 6.3 使用端子と機能（繰り返しモード 1 からの移行例）

端子名	入出力	内容
P20/ANI0	入力	A/D コンバータ入力(ANI0)

6.4 ソフトウェア説明

6.4.1 動作概要

本サンプルプログラムでは、セレクト・モードで A/D 変換された 1 端子の A/D 変換結果を DTC 転送により RAM に格納します。連続変換モードの設定により、A/D 変換は繰り返し実行されます。

ANI0 端子の A/D 変換終了時に、転送元アドレス(ADCR レジスタ(FFF1EH、FFF1FH))から、転送先アドレス(g_ad_value[0] (FF500H~FF501H))へ 1 回目の DTC 転送が行われます。2 回目の ANI0 端子の A/D 変換終了時には、2 回目の DTC 転送が行われます。転送先をリピートエリアに設定しているため、g_ad_value[1] (FF502H~FF503H)へ転送されます。同様に、3~8 回目の A/D 変換結果についても DTC 転送が行われ、8 回分の転送が終了したとき、A/D 変換終了割り込みが発生します。

割り込み処理では、配列 g_ad_value[] (FF500H~FF515H)に格納された A/D 変換回数(1~8 回)に対応する A/D 変換結果を下位 10 ビットに再配置して、A/D 変換結果格納用バッファ(変数 g_ad_an0_value1~g_ad_an0_value8)へ格納します。

以降は、この一連の動作を繰り返し実行して、A/D 変換結果の取得データを更新していきます。

表 6.4 に A/D コンバータの設定内容を、表 6.5 に DTC 設定内容を示します。

表 6.4 A/D コンバータの設定内容（繰り返しモード 1 からの移行例）

設定項目	設定値
変換クロック(f _{AD})	f _{CLK} /8
A/D 変換モード	<ul style="list-style-type: none"> ● A/D 変換トリガ・モード : ソフトウェア・トリガ ● A/D 変換チャンネル選択モード : セレクト・モード ● A/D 変換動作モード : 連続変換モード
分解能	10 ビット
アナログ入力チャンネル	ANI0
変換結果比較上限値 (ADUL レジスタ)	FFH
変換結果比較下限値 (ADLL レジスタ)	00H
変換結果上限/下限チェック	ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタ のとき INTAD が発生

表 6.5 DTC 設定内容（繰り返しモード 1 からの移行例）

設定項目	設定値
	コントロール・データ 0
転送モード	リピートモード
リピートモード割り込み	許可
ソースアドレス制御	固定
ディスティネーション アドレス制御	リピートエリア
チェーン転送	禁止
転送ブロックサイズ	2 バイト(16 ビット転送)
DTC 転送回数	8 回
転送元アドレス	ADCR(FFF1EH~FFF1FH)
転送先アドレス	g_ad_value[0] (FF500H~FF501H)、 g_ad_value[1] (FF502H~FF503H)、 g_ad_value[2] (FF504H~FF505H)、 g_ad_value[3] (FF506H~FF507H)、 g_ad_value[4] (FF508H~FF509H)、 g_ad_value[5] (FF510H~FF511H)、 g_ad_value[6] (FF512H~FF513H)、 g_ad_value[7] (FF514H~FF515H)

- (1) A/D コンバータと DTC の初期設定を行います。
- (2) ADM0 レジスタの ADCS ビットに“1”(変換動作許可)を設定し、A/D 変換を開始します。
- (3) ANI0 端子の A/D 変換終了時に、DTC が起動します。
- (4) DTC は、ADCR レジスタから A/D 変換結果を読み出し、A/D 変換結果を A/D 変換回数(1~8 回)に対応する RAM(g_ad_value[0]~g_ad_value[7])に転送します。
- (5) 8 回目の DTC 転送終了時に、A/D 変換終了割り込みが発生します。
- (6) 割り込み処理内で再度 DTC 起動許可を設定します。また、A/D 変換結果 g_ad_value[0]~g_ad_value[7] を 6 ビット右シフト(下位 10 ビットに再配置)し、変数 g_ad_an0_value1~g_ad_an0_value8 に格納します。
- (7) 以降、(2)~(6)を繰り返します。

図 6.3 に A/D 変換と DTC 転送のタイミング図を、図 6.4 に ADCR レジスタと RAM の関係を示します。

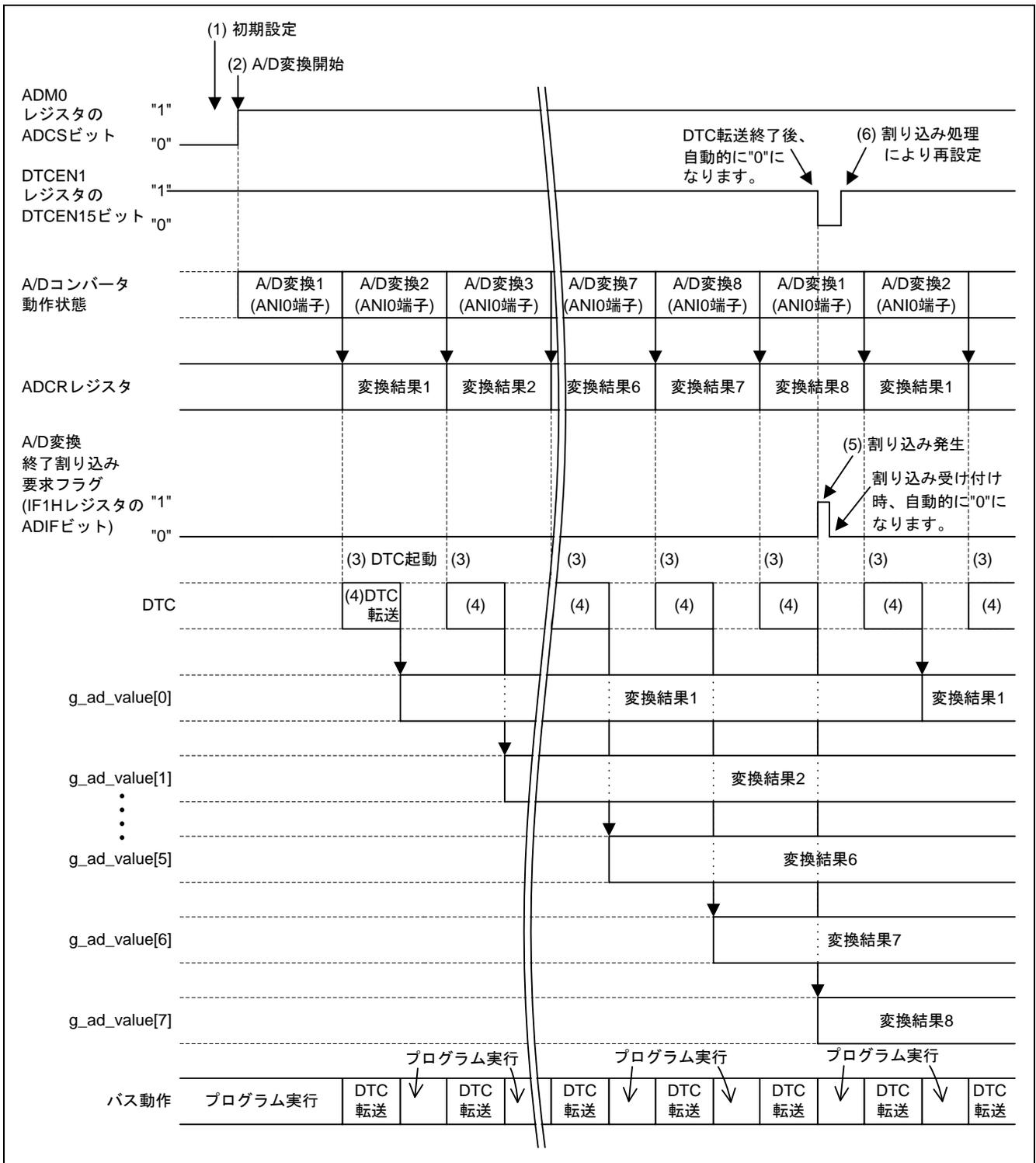


図 6.3 A/D 変換と DTC 転送のタイミング図 (繰り返しモード 1 からの移行例)

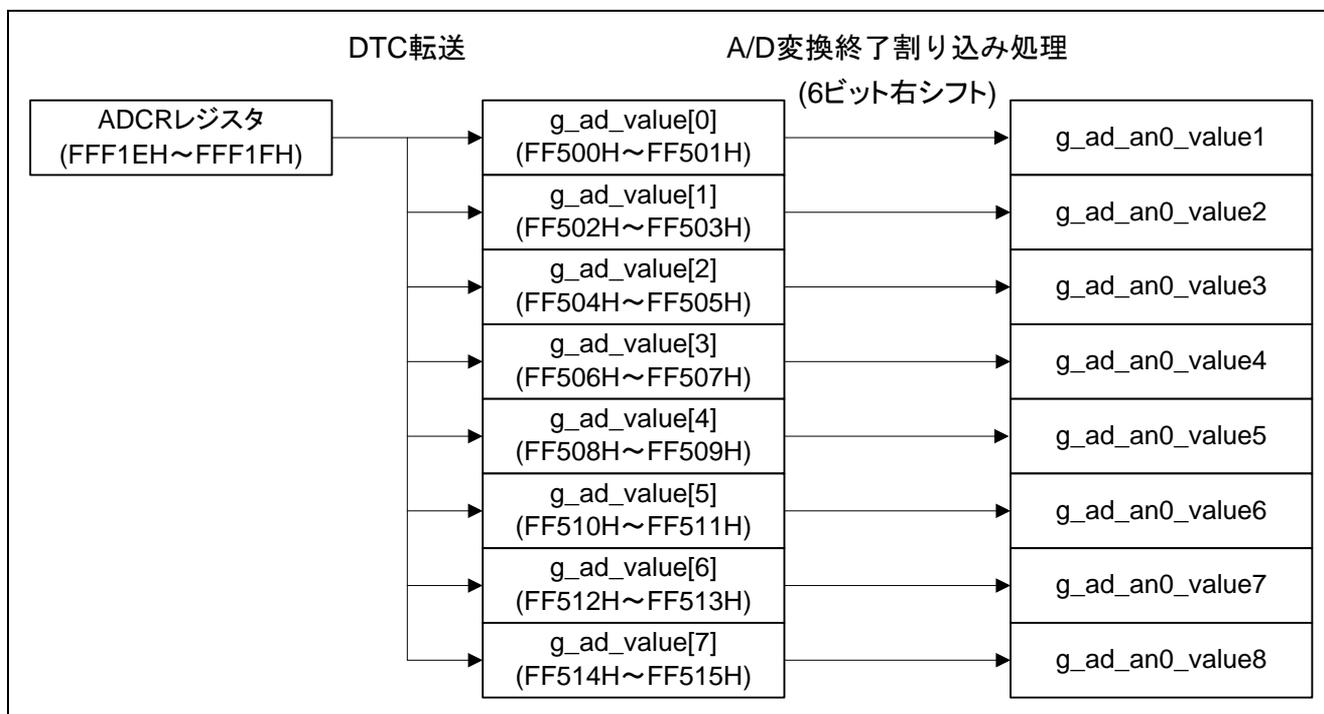


図 6.4 ADCR レジスタと RAM の関係（繰り返しモード 1 からの移行例）

6.4.2 オプション・バイトの設定一覧

表 6.6 にオプション・バイト設定を示します。

表 6.6 オプション・バイト設定（繰り返しモード 1 からの移行例）

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	00110011B	LVD リセット・モード 検出電圧：立ち上がり 3.13V/立ち下がり 3.06V
000C2H/010C2H	11101000B	HS モード 高速オンチップ・オシレータ・クロック 周波数：32MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

6.4.3 定数一覧

表 6.7 にサンプルコードで使用する定数を示します。

表 6.7 サンプルコードで使用する定数（繰り返しモード 1 からの移行例）

定数名	設定値	内容
AD_RESULT_ADDR	0FF500H	A/D 変換結果転送先アドレス

6.4.4 変数一覧

表 6.8 にグローバル変数を示します。

表 6.8 グローバル変数（繰り返しモード 1 からの移行例）

型	変数名	内容	使用関数
uint16_t __near	g_ad_value[8]	A/D 変換結果 格納用バッファ	r_adc_interrupt
uint16_t	g_ad_an0_value1	ANI0 の A/D 変換結果 格納用バッファ 1	r_adc_interrupt
uint16_t	g_ad_an0_value2	ANI0 の A/D 変換結果 格納用バッファ 2	r_adc_interrupt
uint16_t	g_ad_an0_value3	ANI0 の A/D 変換結果 格納用バッファ 3	r_adc_interrupt
uint16_t	g_ad_an0_value4	ANI0 の A/D 変換結果 格納用バッファ 4	r_adc_interrupt
uint16_t	g_ad_an0_value5	ANI0 の A/D 変換結果 格納用バッファ 5	r_adc_interrupt
uint16_t	g_ad_an0_value6	ANI0 の A/D 変換結果 格納用バッファ 6	r_adc_interrupt
uint16_t	g_ad_an0_value7	ANI0 の A/D 変換結果 格納用バッファ 7	r_adc_interrupt
uint16_t	g_ad_an0_value8	ANI0 の A/D 変換結果 格納用バッファ 8	r_adc_interrupt

6.4.5 関数一覧

表 6.9 に関数を示します。

表 6.9 関数（繰り返しモード 1 からの移行例）

関数名	概要
hdwinit	初期設定
R_Systeminit	周辺機能初期設定
R_CGC_Create	CPU 初期設定
R_ADC_Create	A/D コンバータ初期設定
R_DTC_Create	DTC 初期設定
main	メイン処理
R_DTCD0_Start	DTC 起動許可設定
R_ADC_Start	A/D 変換開始
r_adc_interrupt	A/D 変換終了割り込み

6.4.6 関数仕様

サンプルコードの関数仕様を示します。

hdwinit	
概要	初期設定
ヘッダ	なし
宣言	void hdwinit(void)
説明	周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_Systeminit	
概要	周辺機能初期設定
ヘッダ	なし
宣言	void R_Systeminit(void)
説明	本アプリケーションノートで使用する周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_CGC_Create	
概要	CPU 初期設定
ヘッダ	なし
宣言	void R_CGC_Create(void)
説明	CPU 初期設定を行います。
引数	なし
リターン値	なし

R_ADC_Create	
概要	A/D コンバータ初期設定
ヘッダ	なし
宣言	void R_ADC_Create(void)
説明	A/D コンバータをソフトウェア・トリガ、セレクト、連続変換モードで使用するための初期設定を行います。
引数	なし
リターン値	なし

R_DTC_Create	
概要	DTC 初期設定
ヘッダ	なし
宣言	void R_DTC_Create(void)
説明	DTC をリピートモードで使用するための初期設定を行います。
引数	なし
リターン値	なし

main

概要	メイン処理
ヘッダ	なし
宣言	void main(void)
説明	メイン処理を行います。
引数	なし
リターン値	なし

R_DTCD0_Start

概要	DTC 起動許可設定
ヘッダ	なし
宣言	void R_DTCD0_Start(void)
説明	DTC 起動許可設定を行います。
引数	なし
リターン値	なし

R_ADC_Start

概要	A/D 変換開始
ヘッダ	なし
宣言	void R_ADC_Start(void)
説明	A/D 変換を行います。
引数	なし
リターン値	なし

r_adc_interrupt

概要	A/D 変換終了割り込み
ヘッダ	なし
宣言	static void __near r_adc_interrupt(void)
説明	A/D 変換終了割り込み処理を行います。
引数	なし
リターン値	なし

6.4.7 フローチャート

(1) 全体フローチャート

図 6.5 に全体フローチャートを示します。

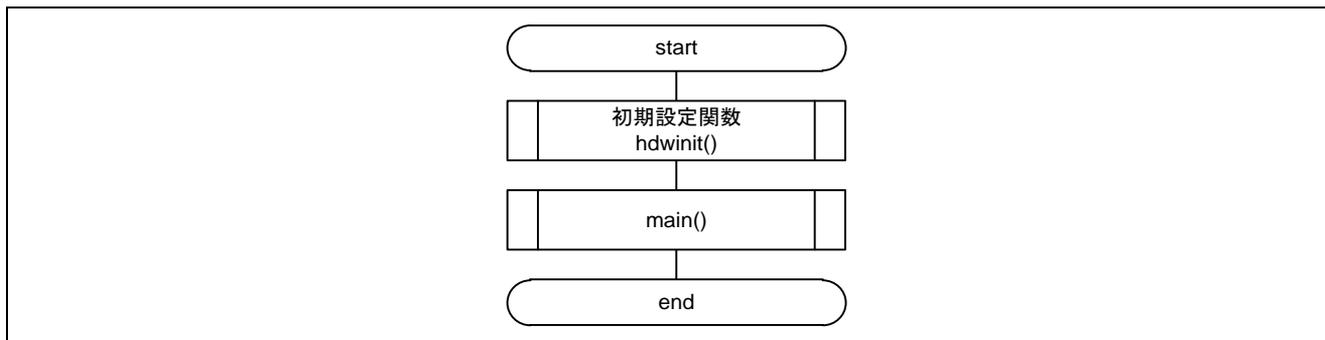


図 6.5 全体フローチャート（繰り返しモード 1 からの移行例）

(2) 初期設定

図 6.6 に初期設定のフローチャートを示します。

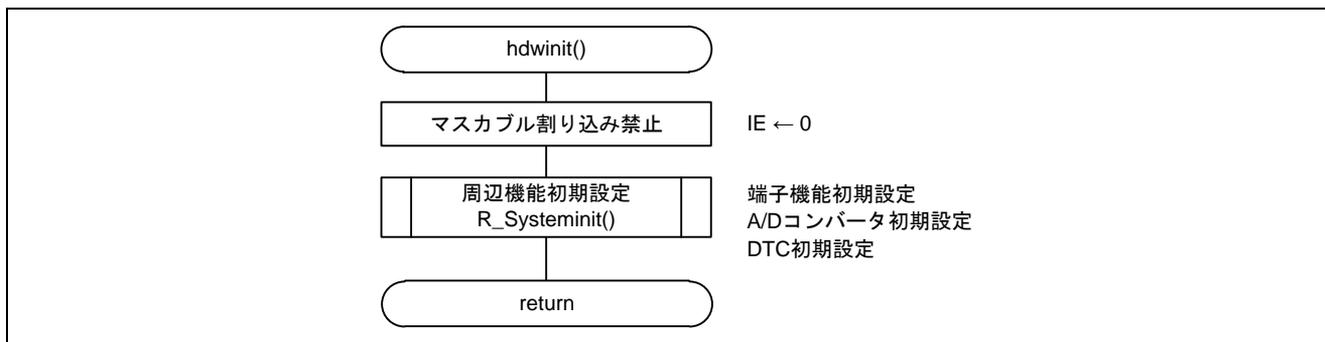


図 6.6 初期設定（繰り返しモード 1 からの移行例）

(3) 周辺機能初期設定

図 6.7 に周辺機能初期設定のフローチャートを示します。

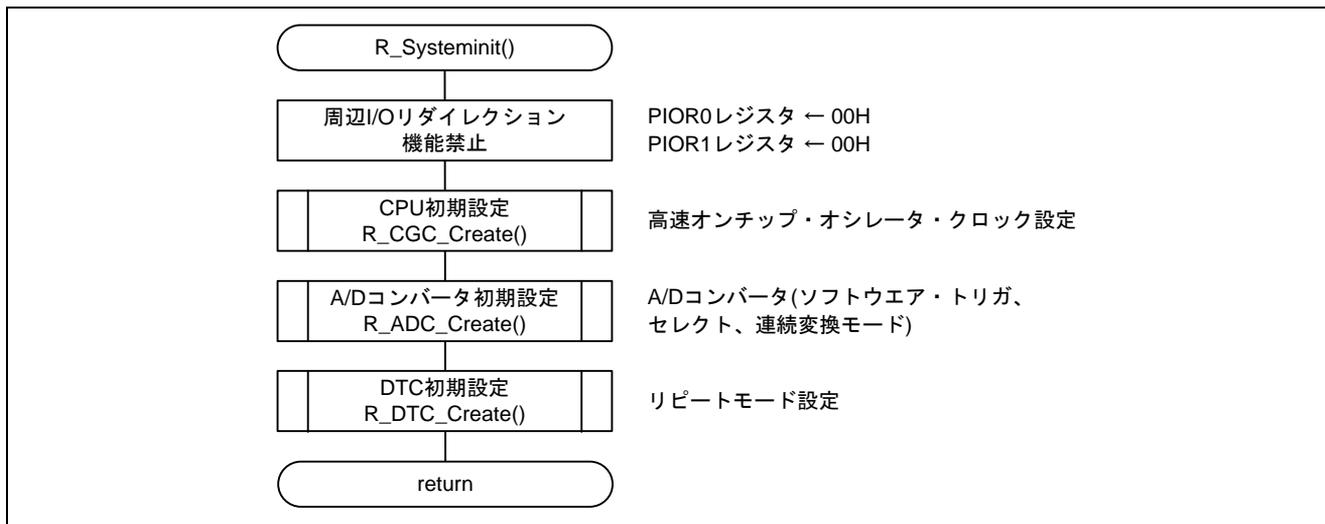


図 6.7 周辺機能初期設定 (繰り返しモード 1 からの移行例)

(4) CPU 初期設定

図 6.8 に CPU 初期設定のフローチャートを示します。

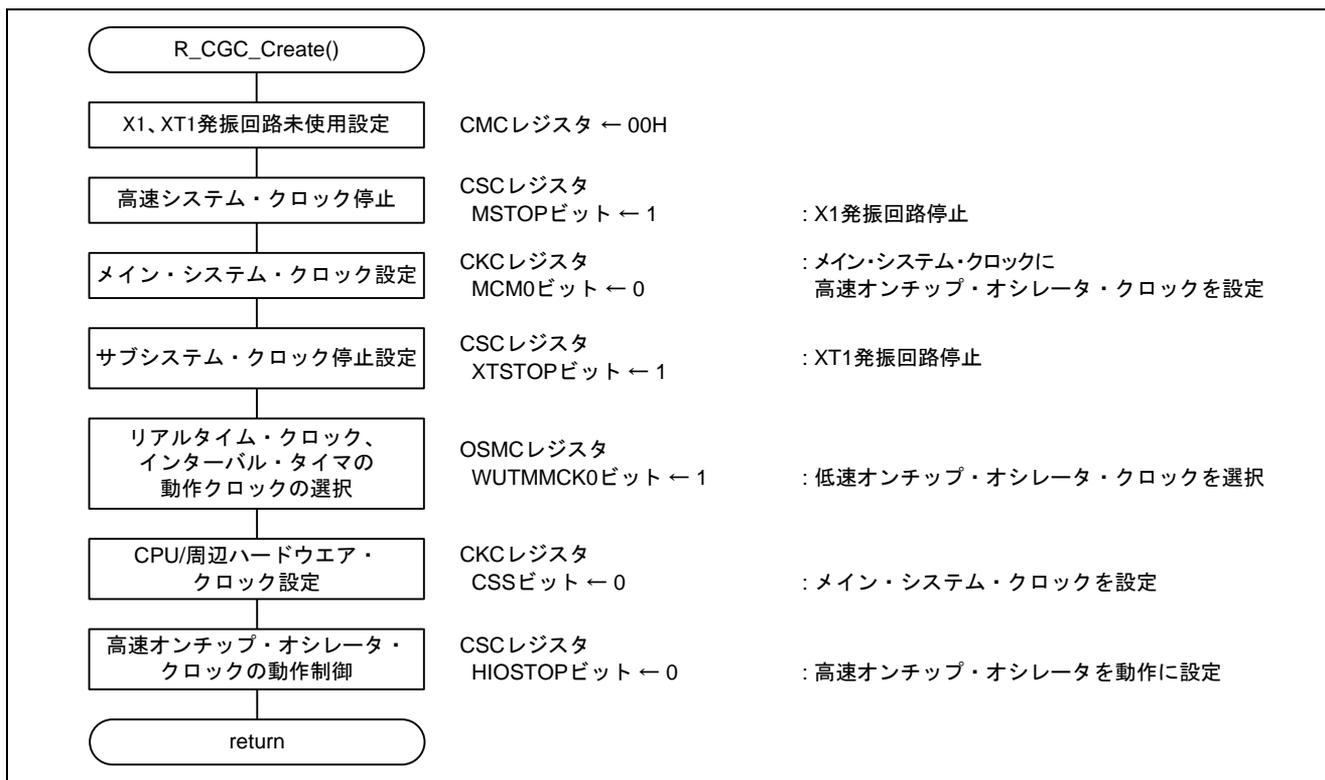


図 6.8 CPU 初期設定 (繰り返しモード 1 からの移行例)

(5) A/D コンバータ初期設定

図 6.9 に A/D コンバータ初期設定のフローチャートを示します。



図 6.9 A/D コンバータ初期設定 (繰り返しモード 1 からの移行例)

A/D コンバータへのクロック供給開始

- 周辺イネーブル・レジスタ 0(PER0)
A/D コンバータへのクロック供給をします。

略号	7	6	5	4	3	2	1	0
PER0	RTCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
設定値	×	×	1	×	×	×	×	×

ビット5

ADCEN	A/D コンバータの入カクロック供給の制御
0	入カクロック供給停止 • A/D コンバータで使用する SFR へのライト不可
1	入カクロック供給 • A/D コンバータで使用する SFR へのリード/ライト可

A/D コンバータ動作停止

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D コンバータを停止します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	0	×	×	×	×	×	×	0

ビット7

ADCS	A/D 変換動作の制御
0	変換動作停止 [リード時] 変換動作停止/待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時：変換動作状態 ハードウェア・トリガ・ウエイト・モード時：A/D 電源安定待ち状態 + 変換動作状態

ビット0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換終了割り込み禁止設定

- 割り込みマスク・フラグ・レジスタ 1(MK1H)
A/D 変換終了割り込みを禁止に設定します。

略号	7	6	5	4	3	2	1	0
MK1H	TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
設定値	×	×	×	×	×	×	×	1

ビット 0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

A/D 変換終了割り込み要求フラグ設定

- 割り込み要求フラグ・レジスタ(IF1H)
A/D 変換終了割り込み要求フラグをクリアします。

略号	7	6	5	4	3	2	1	0
IF1H	TMIF10	TRJIF0	SRIF3 CSIIF31 IICIF31	STIF3 CSIIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
設定値	×	×	×	×	×	×	×	0

ビット 0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換終了割り込み優先レベル設定

- 優先順位指定フラグ・レジスタ(PR11H、PR01H)
レベル 3(低優先順位)に設定します。

略号	7	6	5	4	3	2	1	0
PR11H	TMPR110	TRJPR10	SRPR13 CSIPR131 IICPR131	STPR13 CSIPR130 IICPR130	KRPR1	ITPR1	RTCPR1	ADPR1
設定値	×	×	×	×	×	×	×	1

略号	7	6	5	4	3	2	1	0
PR01H	TMPR010	TRJPR00	SRPR03 CSIPR031 IICPR031	STPR03 CSIPR030 IICPR030	KRPR0	ITPR0	RTCPR0	ADPR0
設定値	×	×	×	×	×	×	×	1

ビット 0

ADPR1	ADPR0	優先順位レベルの選択
0	0	レベル 0 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル 3 を指定(低優先順位)

ポート・モード・レジスタ 2 設定

- ポート・モード・レジスタ 2(PM2)
ポート・モード・レジスタ 2 を入力モードに設定します。

略号	7	6	5	4	3	2	1	0
PM2	PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20
設定値	×	×	×	×	×	×	×	1

ビット 0

PM20	P20 端子の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換モード、変換時間設定

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D 変換モードと変換時間を設定します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	×	0	0	1	1	0	0	×

ビット 6

ADMD	A/D 変換チャンネル選択モードを設定
0	セレクト・モード
1	スキャン・モード

ビット 5-1

A/D コンバータ・モード・レジスタ 0 (ADM0)					モード	変換時間の選択					変換クロック (f _{AD})
FR2	FR1	FR0	LV1	LV0		f _{CLK} = 1 MHz	f _{CLK} = 4 MHz	f _{CLK} = 8 MHz	f _{CLK} = 16 MHz	f _{CLK} = 32 MHz	
0	0	0	0	0	標準 1	設定禁止	設定禁止	設定禁止	76 μs	38 μs	f _{CLK} /64
0	0	1				76 μs	38 μs	19 μs	f _{CLK} /32		
0	1	0				76 μs	38 μs	19 μs	9.5 μs	f _{CLK} /16	
0	1	1				38 μs	19 μs	9.5 μs	4.75 μs	f_{CLK}/8	
1	0	0				28.5 μs	14.25 μs	7.125 μs	3.5625 μs	f _{CLK} /6	
1	0	1				95 μs	23.75 μs	11.875 μs	5.938 μs	2.9688 μs	f _{CLK} /5
1	1	0				76 μs	19 μs	9.5 μs	4.75 μs	2.375 μs	f _{CLK} /4
1	1	1				38 μs	9.5 μs	4.75 μs	2.375 μs	設定禁止	f _{CLK} /2
0	0	0	0	1	標準 2	設定禁止	設定禁止	設定禁止	68 μs	34 μs	f _{CLK} /64
0	0	1				68 μs	34 μs	17 μs	f _{CLK} /32		
0	1	0				68 μs	34 μs	17 μs	8.5 μs	f _{CLK} /16	
0	1	1				34 μs	17 μs	8.5 μs	4.25 μs	f _{CLK} /8	
1	0	0				25.5 μs	12.75 μs	6.375 μs	3.1875 μs	f _{CLK} /6	
1	0	1				85 μs	21.25 μs	10.625 μs	5.3125 μs	2.6563 μs	f _{CLK} /5
1	1	0				68 μs	17 μs	8.5 μs	4.25 μs	2.125 μs	f _{CLK} /4
1	1	1				34 μs	8.5 μs	4.25 μs	2.125 μs	設定禁止	f _{CLK} /2

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モード設定

- A/D コンバータ・モード・レジスタ 1(ADM1)
A/D 変換トリガを選択します。

略号	7	6	5	4	3	2	1	0
ADM1	ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
設定値	0	×	0	0	0	0	×	×

ビット 7-6

ADTMD1	ADTMD0	A/D 変換トリガ・モードの選択
0	-	ソフトウェア・トリガ・モード
1	0	ハードウェア・トリガ・ノーウエイト・モード
1	1	ハードウェア・トリガ・ウエイト・モード

ビット 5

ADSCM	A/D 変換動作モードの設定
0	連続変換モード
1	ワンショット変換モード

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モード設定

- A/D コンバータ・モード・レジスタ 2 (ADM2)

A/D コンバータの基準電圧、変換結果条件上限/下限チェック、分解能を設定します。

略号	7	6	5	4	3	2	1	0
ADM2	ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADTYP
設定値	0	0	0	0	0	×	0	0

ビット 7-6

ADREFP1	ADREFP0	A/D コンバータの + 側の基準電圧源の選択
0	0	V _{DD} から供給
0	1	P20/AV _{REFP} /ANI0 から供給
1	0	内部基準電圧(1.45 V)から供給
1	1	設定禁止

ADREFP1, ADREFP0 ビットを書き換える場合、一度 ADREFP1, ADREFP0 = 0, 0 に設定後、設定を変更してください。

ただし、ADREFP1, ADREFP0 = 1, 0 へ書き換える場合は、次の手順で設定してください。

- ① ADCE = 0 に設定
- ② ADREFP1, ADREFP0 = 1, 0 に設定
- ③ ADCE = 1 に設定

なお、①～③の間には待ち時間 (T.B.D) が必要です。

ADREFP1, ADREFP0 = 1, 0 に設定した場合、温度センサ出力を A/D 変換することはできません。必ず ADISS = 0 として A/D 変換を行なってください。

ビット 5

ADREFM	A/D コンバータの - 側の基準電圧の選択
0	V _{SS} から供給
1	P21/AV _{REFM} /ANI1 から供給

ビット 3

ADRCK	変換結果上限/下限値チェック
0	ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタのとき割り込み信号(INTAD)が発生。
1	ADCR レジスタ < ADLL レジスタ, ADUL レジスタ < ADCR レジスタのとき割り込み信号(INTAD)が発生。

ビット 0

ADTYP	A/D 変換分解能の選択
0	10 ビット分解能
1	8 ビット分解能

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

変換結果比較上限設定

- 変換結果比較上限設定レジスタ(ADUL)
変換結果比較上限に FFH を設定します。

略号	7	6	5	4	3	2	1	0
ADUL	ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
設定値	1							

変換結果比較下限設定

- 変換結果比較下限設定レジスタ(ADLL)
変換結果比較下限に 00H を設定します。

略号	7	6	5	4	3	2	1	0
ADLL	ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
設定値	0							

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

アナログ入力チャネル設定

- アナログ入力チャネル指定レジスタ(ADS)
アナログ入力チャネルを ANI0 に設定します。

略号	7	6	5	4	3	2	1	0
ADS	ADISS	0	0	ADS4	ADS3	ADS2	ADS1	ADS0
設定値	0	0	0	0	0	0	0	0

○セレクト・モード(ADMD = 0)

ビット 7, 4-0

ADISS	ADS4	ADS3	ADS2	ADS1	ADS0	アナログ入力チャネル	入力ソース
0	0	0	0	0	0	ANI0	P20/ANI0/AV_{REFP} 端子
0	0	0	0	0	1	ANI1	P21/ANI1/AV _{REFM} 端子
0	0	0	0	1	0	ANI2	P22/ANI2 端子
0	0	0	0	1	1	ANI3	P23/ANI3 端子
0	0	0	1	0	0	ANI4	P24/ANI4 端子
0	0	0	1	0	1	ANI5	P25/ANI5 端子
0	0	0	1	1	0	ANI6	P26/ANI6 端子
0	0	0	1	1	1	ANI7	P27/ANI7 端子
0	0	1	0	0	0	ANI8	P150/ANI8 端子
0	0	1	0	0	1	ANI9	P151/ANI9 端子
0	0	1	0	1	0	ANI10	P152/ANI10 端子
0	0	1	0	1	1	ANI11	P153/ANI11 端子
0	0	1	1	0	0	ANI12	P154/ANI12 端子
0	0	1	1	0	1	ANI13	P155/ANI13 端子
0	0	1	1	1	0	ANI14	P156/ANI14 端子
0	1	0	0	0	0	ANI16	P03/ANI16 端子
0	1	0	0	0	1	ANI17	P02/ANI17 端子
0	1	0	0	1	0	ANI18	P147/ANI18 端子
0	1	0	0	1	1	ANI19	P120/ANI19 端子
0	1	0	1	0	0	ANI20	P100/ANI20 端子
1	0	0	0	0	0	—	温度センサ出力電圧
1	0	0	0	0	1	—	内部基準電圧(1.45 V)
上記以外						設定禁止	

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 電圧コンパレータ設定

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D 電圧コンパレータ動作開始します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	×	×	×	×	×	×	×	1

ビット0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(6) DTC 初期設定処理

図 6.10 に DTC 初期設定処理のフローチャートを示します。

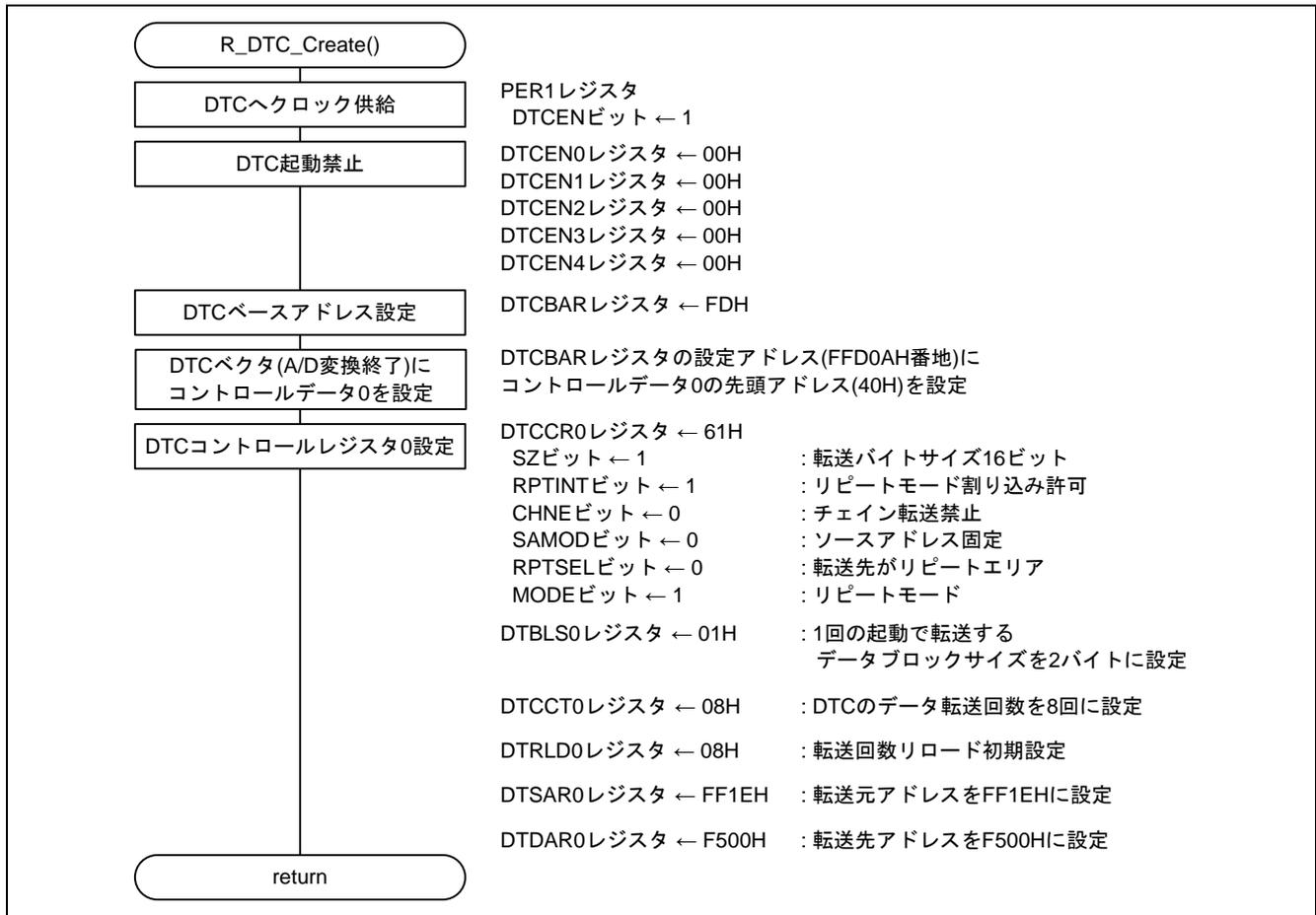


図 6.10 DTC 初期設定処理 (繰り返しモード 1 からの移行例)

DTC へのクロック供給開始

- 周辺イネーブル・レジスタ 1(PER1)
DTC へのクロック供給をします。

略号	7	6	5	4	3	2	1	0
PER1	DACEN	TRGEN	CMPEN	TRD0EN	DTCEN	0	0	TRJ0EN
設定値	×	×	×	×	1	0	0	×

ビット 3

DTCEN	DTC の入力クロック供給の制御
0	入力クロック供給停止
1	入力クロック供給

DTC 起動禁止

- DTC 起動許可レジスタ i(DTCENi)(i = 0~4)
DTC 起動を禁止します。

略号	7	6	5	4	3	2	1	0
DTCENi	DTCENi7	DTCENi6	DTCENi5	DTCENi4	DTCENi3	DTCENi2	DTCENi1	DTCENi0
設定値	0	0	0	0	0	0	0	0

ビット 7

DTCENi7	DTC 起動許可 i7
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi7 ビットは 0(起動禁止)になります。	

ビット 6

DTCENi6	DTC 起動許可 i6
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi6 ビットは 0(起動禁止)になります。	

ビット 5

DTCENi5	DTC 起動許可 i5
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi5 ビットは 0(起動禁止)になります。	

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

ビット 4

DTCENi4	DTC 起動許可 i4
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi4 ビットは 0(起動禁止)になります。	

ビット 3

DTCENi3	DTC 起動許可 i3
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi3 ビットは 0(起動禁止)になります。	

ビット 2

DTCENi2	DTC 起動許可 i2
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi2 ビットは 0(起動禁止)になります。	

ビット 1

DTCENi1	DTC 起動許可 i1
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi1 ビットは 0(起動禁止)になります。	

ビット 0

DTCENi0	DTC 起動許可 i0
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi0 ビットは 0(起動禁止)になります。	

DTC ベース・アドレス設定

- DTC ベース・アドレス・レジスタ(DTCBAR)
DTC ベース・アドレスに“FDH”を設定します。

略号	7	6	5	4	3	2	1	0
DTCBAR								
	7	6	5	4	3	2	1	0
設定値	1	1	1	1	1	1	0	1

レジスタ表の設定値 ×: 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

DTC 制御レジスタ設定

- DTC 制御レジスタ 0(DTCCR0)
DTC 制御レジスタ 0 を設定します。

略号	7	6	5	4	3	2	1	0
DTCCR0	0	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
設定値	0	1	1	0	×	0	0	1

ビット 6

SZ	転送データ・サイズ の選択
0	8 ビット
1	16 ビット

ビット 5

RPTINT	リピート・モード割り込みの許可・禁止
0	割り込み発生禁止
1	割り込み発生許可

MODE ビットが 0(ノーマル・モード)のとき RPTINT ビットの設定は無効です。

ビット 4

CHNE	チェーン転送の許可・禁止
0	チェーン転送禁止
1	チェーン転送許可

DTCCR23 レジスタの CHNE ビットは 0(チェーン転送禁止)にしてください。

ビット 2

SAMOD	転送元アドレスの制御
0	固定
1	加算

MODE ビットが 1(リピート・モード)で RPTSEL ビットが 1(転送元がリピート・エリア)のとき SAMOD ビットの設定は無効です。

ビット 1

RPTSEL	リピート・エリアの選択
0	転送先がリピート・エリア
1	転送元がリピート・エリア

MODE ビットが 0(ノーマル・モード)のとき RPTSEL ビットの設定は無効です。

ビット 0

MODE	転送モード の選択
0	ノーマル・モード
1	リピート・モード

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

DTC ブロック・サイズ・レジスタ 0 設定

- DTC ブロック・サイズ・レジスタ 0(DTBLS0)
DTC ブロック・サイズ・レジスタ 0 に“01H”(2 バイト)を設定します。

略号	7	6	5	4	3	2	1	0
DTBLS0								
0	7	6	5	4	3	2	1	0
設定値	0	0	0	0	0	0	0	1

DTBLS0	転送ブロック・サイズ	
	8 ビット転送	16 ビット転送
00H	256 バイト	512 バイト
01H	1 バイト	2 バイト
02H	2 バイト	4 バイト
03H	3 バイト	6 バイト
.	.	.
.	.	.
.	.	.
FDH	253 バイト	506 バイト
FEH	254 バイト	508 バイト
FFH	255 バイト	510 バイト

DTC 転送回数レジスタ 0 設定

- DTC 転送回数レジスタ 0(DTCCT0)
DTC 転送回数レジスタ 0 に“08H”(8 回)を設定します。

略号	7	6	5	4	3	2	1	0
DTCCT0								
0	7	6	5	4	3	2	1	0
設定値	0	0	0	0	1	0	0	0

DTCCT0	転送回数
00H	256 回
01H	1 回
02H	2 回
03H	3 回
.	.
08H	8 回
.	.
.	.
FDH	253 回
FEH	254 回
FFH	255 回

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

DTC 転送回数リロード・レジスタ 0 設定

- DTC 転送回数リロード・レジスタ 0(DTRLDO)
DTC 転送回数リロード・レジスタ 0 に“08H”(8 回)を設定します。

略号	7	6	5	4	3	2	1	0
DTRLDO								
0	7	6	5	4	3	2	1	0
設定値	0	0	0	0	1	0	0	0

DTC ソース・アドレス・レジスタ 0 設定

- DTC ソース・アドレス・レジスタ 0(DTSAR0)
DTC ソース・アドレス・レジスタ 0 に転送元アドレス“FF1EH”を設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTSAR0	DT															
	SA															
	R0															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
設定値	1	1	1	1	1	1	1	1	0	0	0	1	1	1	1	0

DTC デスティネーション・アドレス・レジスタ 0 設定

- DTC デスティネーション・アドレス・レジスタ 0(DTDAR0)
DTC デスティネーション・アドレス・レジスタ 0 に転送先アドレス“F500H”を設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTDAR0	DT															
	DA															
	R0															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
設定値	1	1	1	1	0	1	0	1	0	0	0	0	0	0	0	0

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(7) メイン処理

図 6.11 にメイン処理のフローチャートを示します。

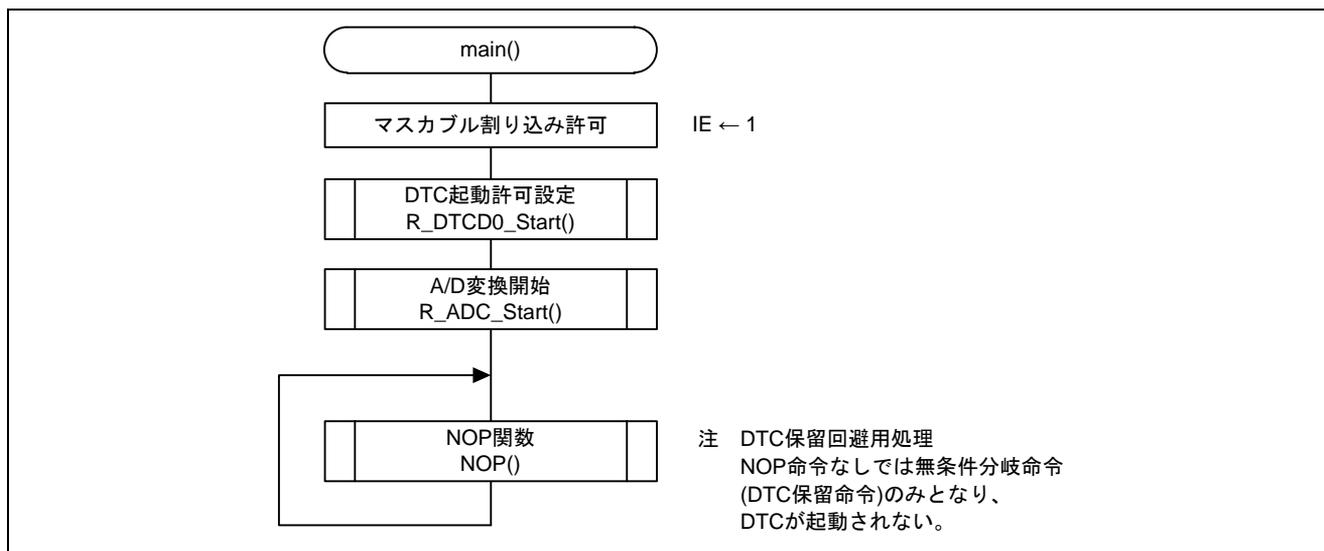


図 6.11 メイン処理（繰り返しモード1からの移行例）

(8) DTC 起動許可設定

図 6.12 に DTC 起動許可設定のフローチャートを示します。



図 6.12 DTC 起動許可設定 (繰り返しモード 1 からの移行例)

DTC 起動許可

- DTC 起動許可レジスタ 1(DTCEN1)
A/D 変換終了による DTC 起動を許可します。

略号	7	6	5	4	3	2	1	0
DTCEN1	DTCEN1 7	DTCEN1 6	DTCEN1 5	DTCEN1 4	DTCEN1 3	DTCEN1 2	DTCEN1 1	DTCEN1 0
設定値	×	×	1	×	×	×	×	×

ビット 5

DTCEN15	DTC 起動許可 15(DTC 起動要因 : A/D 変換終了)
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCEN15 ビットは 0(起動禁止)になります。	

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(9) A/D 変換開始

図 6.13 に A/D 変換開始のフローチャートを示します。

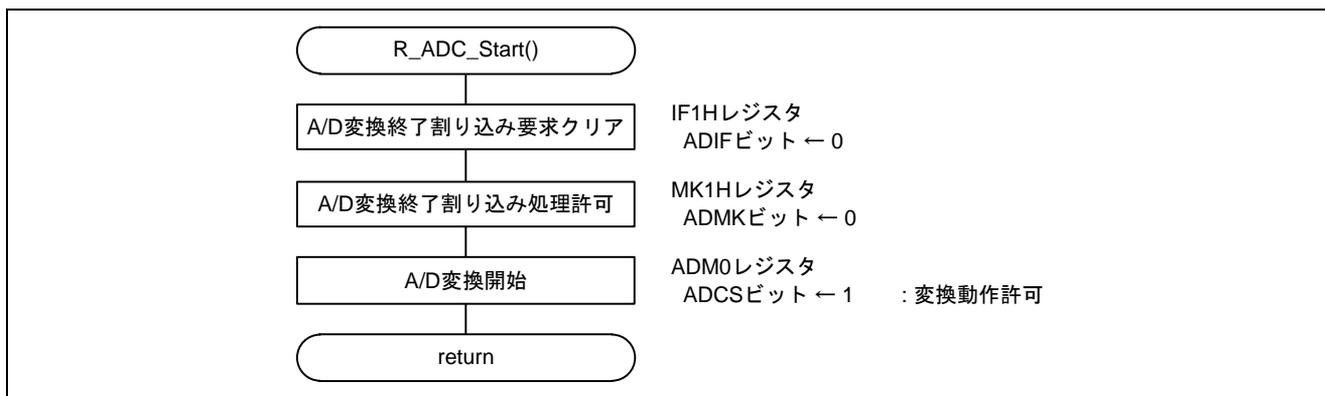


図 6.13 A/D 変換開始 (繰り返しモード 1 からの移行例)

A/D 変換終了割り込み要求フラグ設定

- 割り込み要求フラグ・レジスタ(IF1H)
A/D 変換終了割り込み要求フラグをクリアします。

略号	7	6	5	4	3	2	1	0
IF1H	TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
設定値	×	×	×	×	×	×	×	0

ビット 0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換終了割り込み許可設定

- 割り込みマスク・フラグ・レジスタ(MK1H)
A/D 変換終了割り込みを許可に設定します。

略号	7	6	5	4	3	2	1	0
MK1H	TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
設定値	×	×	×	×	×	×	×	0

ビット 0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

A/D コンバータ動作

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D コンバータの変換動作を開始します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	1	×	×	×	×	×	×	×

ビット 7

ADCS	A/D 変換動作の制御
0	変換動作停止 [リード時] 変換動作停止/待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時：変換動作状態 ハードウェア・トリガ・ウェイト・モード時：A/D 電源安定待ち状態 + 変換動作状態

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(10) A/D 変換終了割り込み

図 6.14 に A/D 変換終了割り込みのフローチャートを示します。

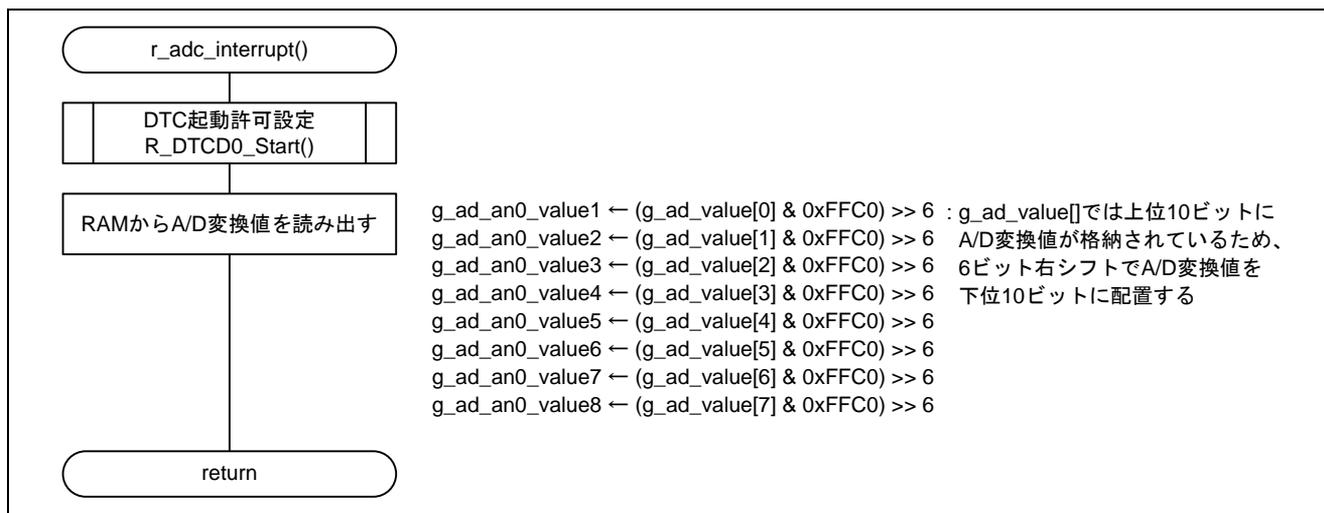


図 6.14 A/D 変換終了割り込み（繰り返しモード 1 からの移行例）

6.5 サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

6.6 関連アプリケーションノート

- RL78/G14、R8C/36M グループ
R8C から RL78 への移行ガイド : A/D コンバータ CC-RL (R01AN3059)
- RL78/G13 A/D コンバータ (ソフトウェア・トリガ、連続変換モード) CC-RL (R01AN2581)

6.7 参考ドキュメント

ユーザーズマニュアル

- RL78/G14 ユーザーズマニュアル ハードウェア編
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- R8C/36M グループ ユーザーズマニュアル
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- テクニカルアップデート
(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

学習ガイド

- RL78 ファミリー用 統合開発環境 CubeSuite+への移行
(オンチップ・デバッグ編) R8C、M16C から RL78 への移行 (R20UT2150)
- RL78 開発環境移行ガイド R8C および M16C から RL78 への移行
(コンパイラ編) (High-performance Embedded Workshop, NC30WA→CS+,CC-RL) (R20UT2088)
- コード生成プラグイン学習ガイド (R20UT3230)

7. 単掃引モードからの移行例

7.1 仕様

R8C/36M の単掃引モードを RL78/G14 で対応する場合、AD コンバータ（ソフトウェア・トリガ、スキャン、ワンショット変換モード）と DTC 転送（リピートモード）を使用します。

ANI0～ANI3 端子に入力されたアナログ入力電圧をスキャン・モード、ワンショット変換モードで A/D 変換し、DTC 転送を使用して A/D 変換値を各端子に割り当てた RAM に格納します。各端子の A/D 変換は連続して行われ、1 端子の変換が完了するごとに、変換結果が 10 ビット A/D 変換結果レジスタ(ADCR)に格納されて、A/D 変換終了割り込み信号が発生します。割り込み信号により、DTC が起動し、A/D 変換結果が ADCR レジスタから RAM に転送されます。全端子の A/D 変換と DTC 転送が完了すれば、A/D 変換終了割り込み要求が発生します。

表 7.1 に使用する周辺機能と用途を、図 7.1 に動作概要を示します。

表 7.1 使用する周辺機能と用途（単掃引モードからの移行例）

周辺機能	用途
A/D コンバータ	アナログ入力電圧を A/D 変換する
DTC	A/D 変換結果を RAM に転送する

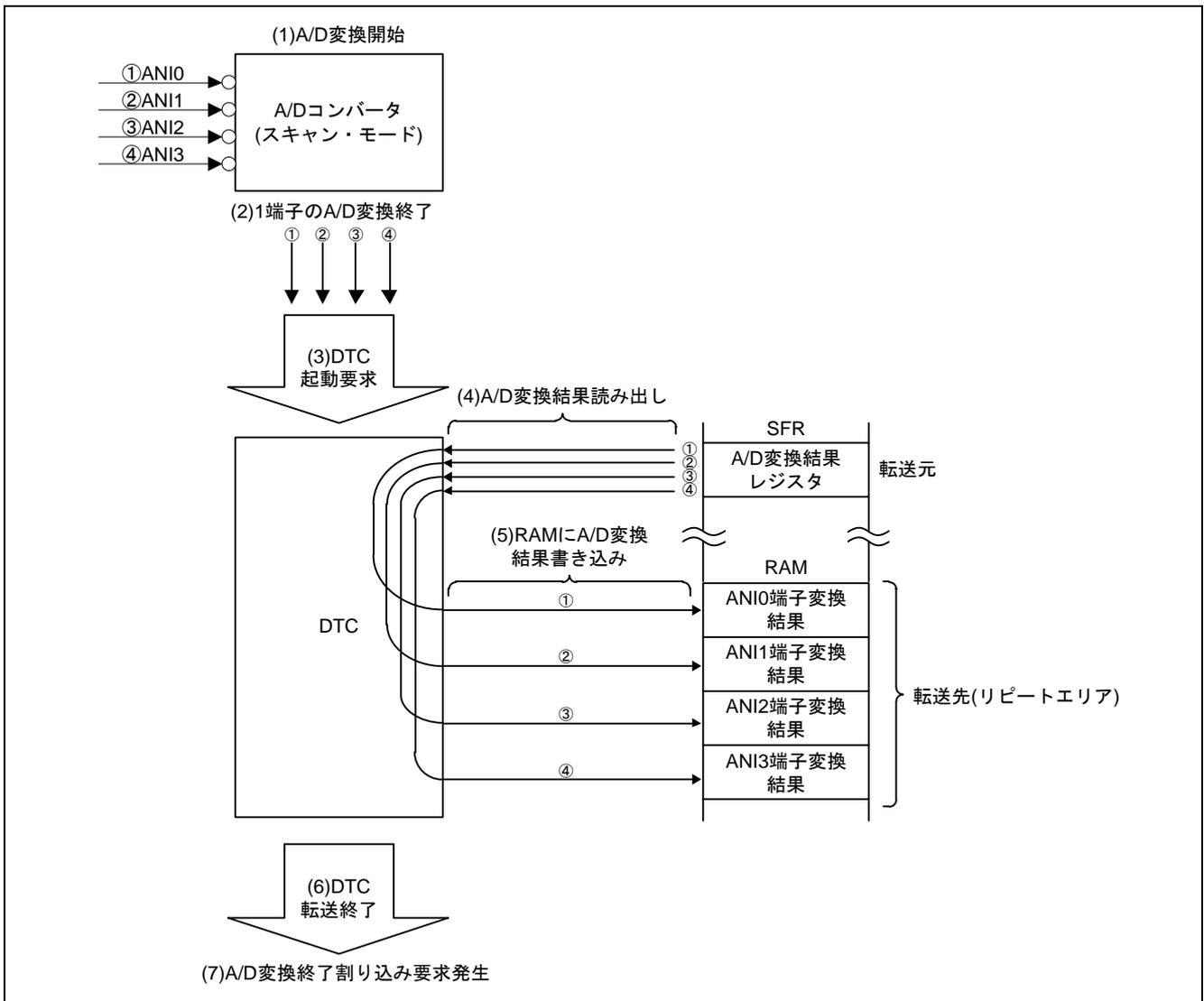


図 7.1 動作概要（単掃引モードからの移行例）

7.2 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 7.2 動作確認条件(単掃引モードからの移行例)

項目	内容
使用マイコン	RL78/G14(R5F104LEA)
動作周波数	<ul style="list-style-type: none"> 高速オンチップ・オシレータ・クロック(f_{IH}) : 32MHz CPU/周辺ハードウェア・クロック(f_{CLK}) : 32MHz
動作電圧	5.0V(3.6V~5.5V で動作可能) LVD 動作(V_{LVD}) : リセット・モード 立ち上がり 3.13V/立ち下がり 3.06V
統合開発環境(CS+)	ルネサス エレクトロニクス製 CS+ for CC V5.00.00
C コンパイラ(CS+)	ルネサス エレクトロニクス製 CC-RL V1.04.00
統合開発環境(e ² studio)	ルネサス エレクトロニクス製 e ² studio V5.4.0.015
C コンパイラ(CS+)	ルネサス エレクトロニクス製 CC-RL V1.04.00

7.3 ハードウェア説明

7.3.1 ハードウェア構成例

図 7.2 に本アプリケーションで使用するハードウェア構成例を示します。

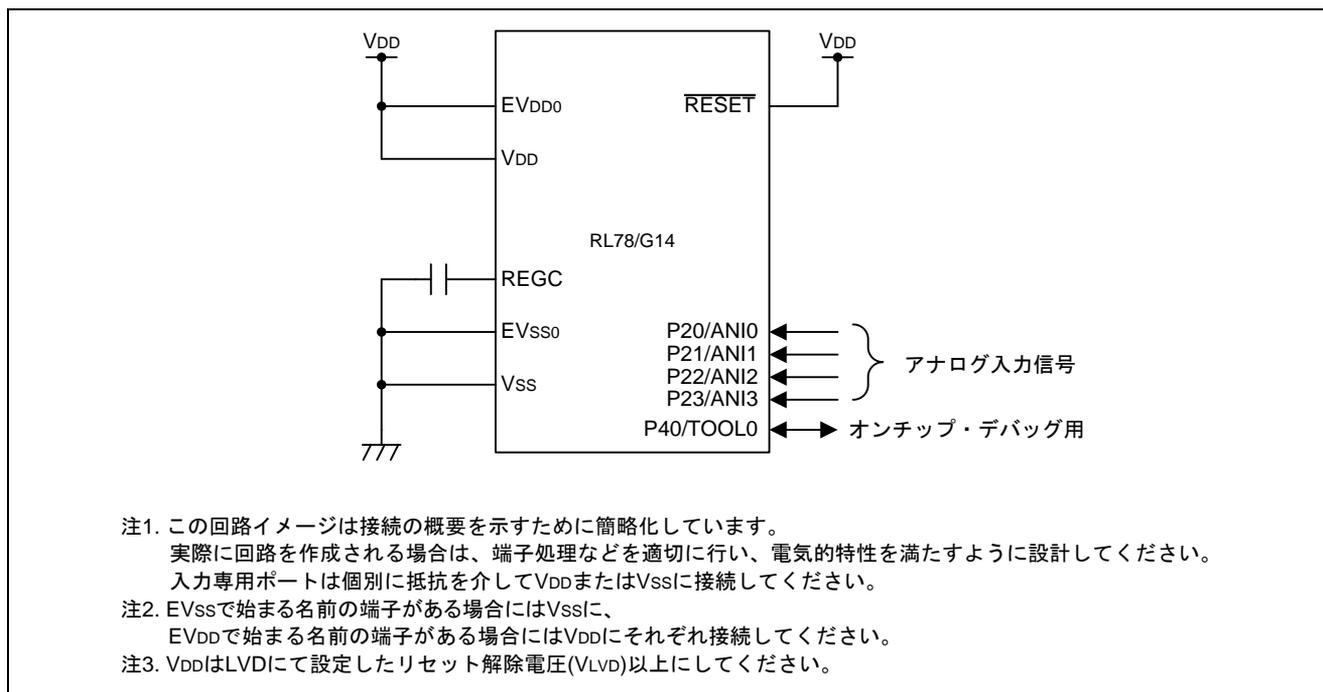


図 7.2 ハードウェア構成 (単掃引モードからの移行例)

7.3.2 使用端子一覧

表 7.3 に使用端子と機能を示します。

表 7.3 使用端子と機能（単掃引モードからの移行例）

端子名	入出力	内容
P20/ANI0	入力	A/D コンバータ入力(ANI0)
P21/ANI1	入力	A/D コンバータ入力(ANI1)
P22/ANI2	入力	A/D コンバータ入力(ANI2)
P23/ANI3	入力	A/D コンバータ入力(ANI3)

7.4 ソフトウェア説明

7.4.1 動作概要

本サンプルプログラムでは、スキャン・モードで A/D 変換された 4 端子の A/D 変換結果を DTC 転送により RAM に格納します。DTC のリピートモードを使用してリピートエリアを転送先に設定し、4 端子の A/D 変換結果を順次 RAM に格納します。

ANI0 端子の A/D 変換終了時に、転送元アドレス(ADCR レジスタ(FFF1EH、FFF1FH))から、転送先アドレス(g_ad_value[0] (FF500H~FF501H))へ 1 回目の DTC 転送が行われます。ANI1 端子の A/D 変換終了時には、2 回目の DTC 転送が行われます。転送先をリピートエリアに設定しているため、g_ad_value[1] (FF502H~FF503H)へ転送されます。同様に、ANI3 および ANI4 端子の A/D 変換結果についても DTC 転送が行われ、4 回分の転送が終了したとき、A/D 変換終了割り込みが発生します。

割り込み処理では、配列 g_ad_value[] (FF500H~FF507H)に格納された各端子の A/D 変換結果を下位 10 ビットに再配置して、A/D 変換結果格納用バッファ(変数 g_ad_an0_value~g_ad_an3_value)へ格納します。

表 7.4 に A/D コンバータの設定内容を、表 7.5 に DTC 設定内容を示します。

表 7.4 A/D コンバータの設定内容（単掃引モードからの移行例）

設定項目	設定値
変換クロック(f _{AD})	f _{CLK} /8
A/D 変換モード	<ul style="list-style-type: none"> ● A/D 変換トリガ・モード : ソフトウェア・トリガ ● A/D 変換チャンネル選択モード : スキャン・モード ● A/D 変換動作モード : ワンショット変換モード
分解能	10 ビット
アナログ入力チャンネル	<ul style="list-style-type: none"> ● スキャン 0 : ANI0 ● スキャン 1 : ANI1 ● スキャン 2 : ANI2 ● スキャン 3 : ANI3
変換結果比較上限値 (ADUL レジスタ)	FFH
変換結果比較下限値 (ADLL レジスタ)	00H
変換結果上限/下限チェック	ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタ のとき INTAD が発生

表 7.5 DTC 設定内容 (単掃引モードからの移行例)

設定項目	設定値
	コントロール・データ 0
転送モード	リピートモード
リピートモード割り込み	許可
ソースアドレス制御	固定
ディスティネーション アドレス制御	リピートエリア
チェーン転送	禁止
転送ブロックサイズ	2 バイト(16 ビット転送)
DTC 転送回数	4 回
転送元アドレス	ADCR(FFF1EH~FFF1FH)
転送先アドレス	g_ad_value[0] (FF500H~FF501H)、 g_ad_value[1] (FF502H~FF503H)、 g_ad_value[2] (FF504H~FF505H)、 g_ad_value[3] (FF506H~FF507H)

- (1) A/D コンバータと DTC の初期設定を行います。
- (2) ADM0 レジスタの ADCS ビットに“1”(変換動作許可)を設定し、A/D 変換を開始します。
- (3) 各端子(ANI0、ANI1、ANI2、ANI3 端子)の A/D 変換終了時に、DTC が起動します。
- (4) DTC は、ADCR レジスタから A/D 変換結果を読み出し、A/D 変換結果を各端子に対応する RAM(g_ad_value[0]~g_ad_value[3])に転送します。
- (5) 4 回目の DTC 転送終了時に、A/D 変換終了割り込みが発生します。割り込み処理内で A/D 変換結果 g_ad_value[0]~g_ad_value[3]を 6 ビット右シフト(下位 10 ビットに再配置)し、変数 g_ad_an0_value~g_ad_an3_value に格納します。
- (6) プログラムで DTC 起動禁止状態を判定し、再度 DTC 起動許可と A/D 変換開始を設定します。
- (7) 以降、(2)~(6)を繰り返します。

図 7.3 に A/D 変換と DTC 転送のタイミング図を、図 7.4 に ADCR レジスタと RAM の関係を示します。

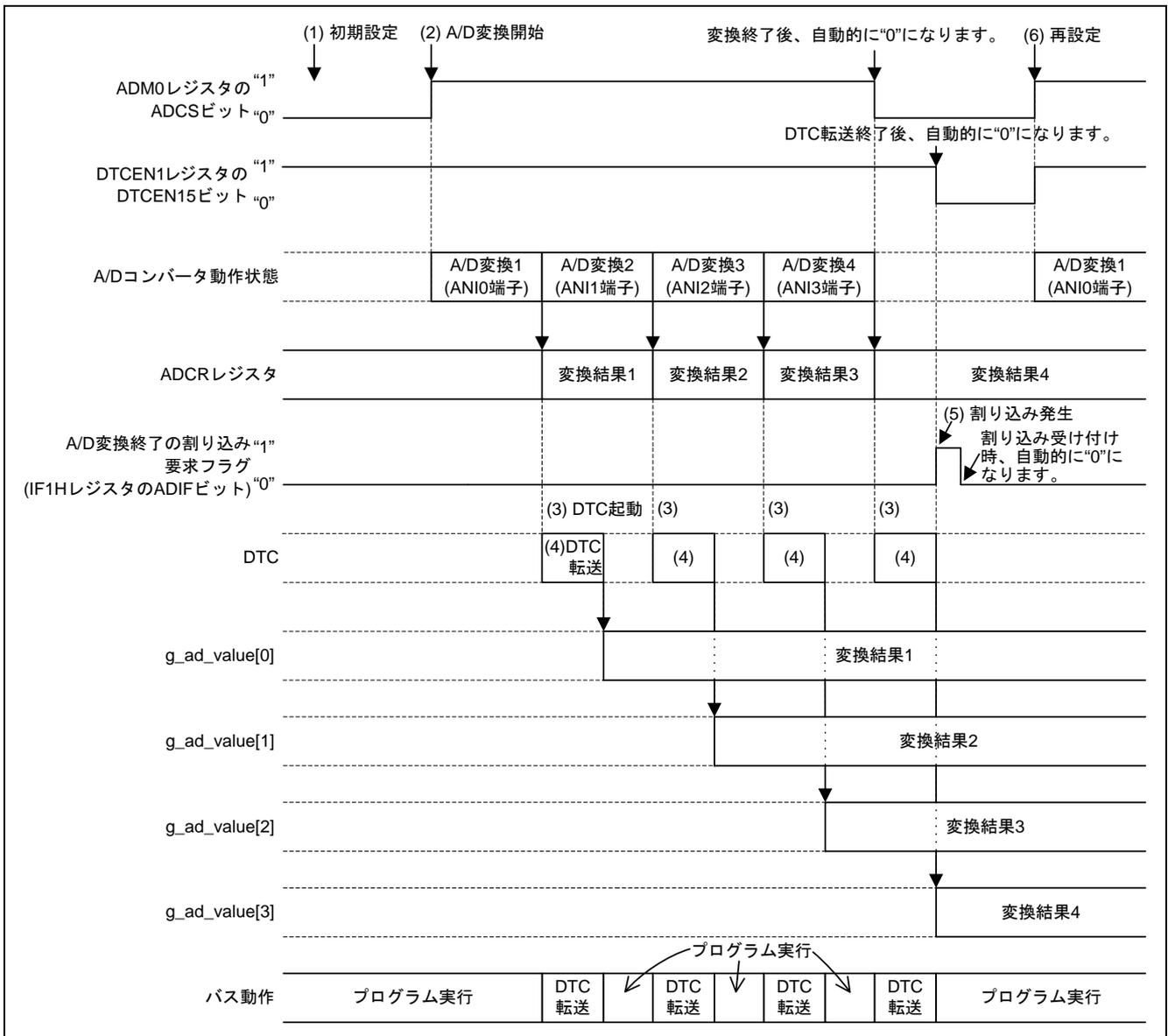


図 7.3 A/D 変換と DTC 転送のタイミング図（単掃引モードからの移行例）

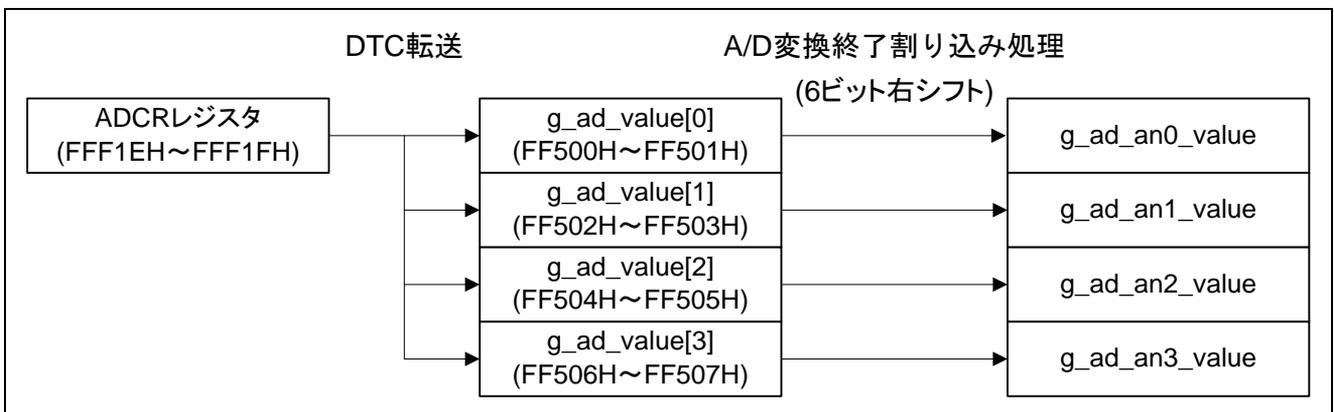


図 7.4 ADCR レジスタと RAM の関係（単掃引モードからの移行例）

7.4.2 オプション・バイトの設定一覧

表 7.6 にオプション・バイト設定を示します。

表 7.6 オプション・バイト設定（単掃引モードからの移行例）

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	00110011B	LVD リセット・モード 検出電圧：立ち上がり 3.13V/立ち下がり 3.06V
000C2H/010C2H	11101000B	HS モード 高速オンチップ・オシレータ・クロック 周波数：32MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

7.4.3 定数一覧

表 7.7 にサンプルコードで使用する定数を示します。

表 7.7 サンプルコードで使用する定数（単掃引モードからの移行例）

定数名	設定値	内容
AD_RESULT_ADDR	0FF500H	A/D 変換結果転送先アドレス

7.4.4 変数一覧

表 7.8 にグローバル変数を示します。

表 7.8 グローバル変数（単掃引モードからの移行例）

型	変数名	内容	使用関数
uint16_t __near	g_ad_value[4]	ANI0～ANI3 の A/D 変換結果格納用バッファ	r_adc_interrupt
uint16_t	g_ad_an0_value	ANI0 の A/D 変換結果格納用バッファ	r_adc_interrupt
uint16_t	g_ad_an1_value	ANI1 の A/D 変換結果格納用バッファ	r_adc_interrupt
uint16_t	g_ad_an2_value	ANI2 の A/D 変換結果格納用バッファ	r_adc_interrupt
uint16_t	g_ad_an3_value	ANI3 の A/D 変換結果格納用バッファ	r_adc_interrupt

7.4.5 関数一覧

表 7.9 に関数を示します。

表 7.9 関数 (単掃引モードからの移行例)

関数名	概要
hdwinit	初期設定
R_Systeminit	周辺機能初期設定
R_CGC_Create	CPU 初期設定
R_ADC_Create	A/D コンバータ初期設定
R_DTC_Create	DTC 初期設定
main	メイン処理
R_DTCD0_Start	DTC 起動許可設定
R_ADC_Start	A/D 変換開始
r_adc_interrupt	A/D 変換終了割り込み

7.4.6 関数仕様

サンプルコードの関数仕様を示します。

hdwinit	
概要	初期設定
ヘッダ	なし
宣言	void hdwinit(void)
説明	周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_Systeminit	
概要	周辺機能初期設定
ヘッダ	なし
宣言	void R_Systeminit(void)
説明	本アプリケーションノートで使用する周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_CGC_Create	
概要	CPU 初期設定
ヘッダ	なし
宣言	void R_CGC_Create(void)
説明	CPU 初期設定を行います。
引数	なし
リターン値	なし

R_ADC_Create	
概要	A/D コンバータ初期設定
ヘッダ	なし

宣言	void R_ADC_Create(void)
説明	A/D コンバータをソフトウェア・トリガ、スキャン、ワンショット変換モードで使用するための初期設定を行います。
引数	なし
リターン値	なし

R_DTC_Create

概要	DTC 初期設定
ヘッダ	なし
宣言	void R_DTC_Create(void)
説明	DTC をリピートモードで使用するための初期設定を行います。
引数	なし
リターン値	なし

main

概要	メイン処理
ヘッダ	なし
宣言	void main(void)
説明	メイン処理を行います。
引数	なし
リターン値	なし

R_DTCD0_Start

概要	DTC 起動許可設定
ヘッダ	なし
宣言	void R_DTCD0_Start(void)
説明	DTC 起動許可設定を行います。
引数	なし
リターン値	なし

R_ADC_Start

概要	A/D 変換開始
ヘッダ	なし
宣言	void R_ADC_Start(void)
説明	A/D 変換を行います。
引数	なし
リターン値	なし

r_adc_interrupt

概要	A/D 変換終了割り込み
ヘッダ	なし
宣言	static void __near r_adc_interrupt(void)
説明	A/D 変換終了割り込み処理を行います。
引数	なし
リターン値	なし

7.4.7 フローチャート

(1) 全体フローチャート

図 7.5 に全体フローチャートを示します。

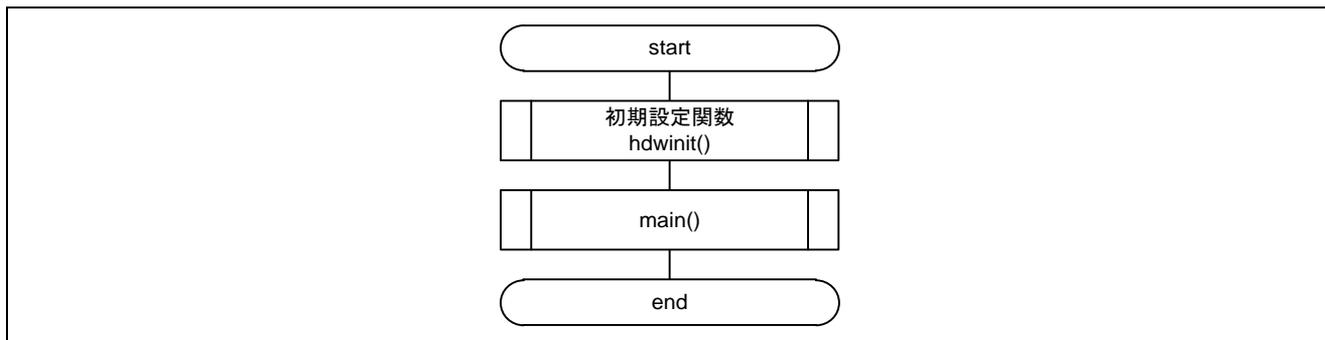


図 7.5 全体フローチャート (単掃引モードからの移行例)

(2) 初期設定

図 7.6 に初期設定のフローチャートを示します。

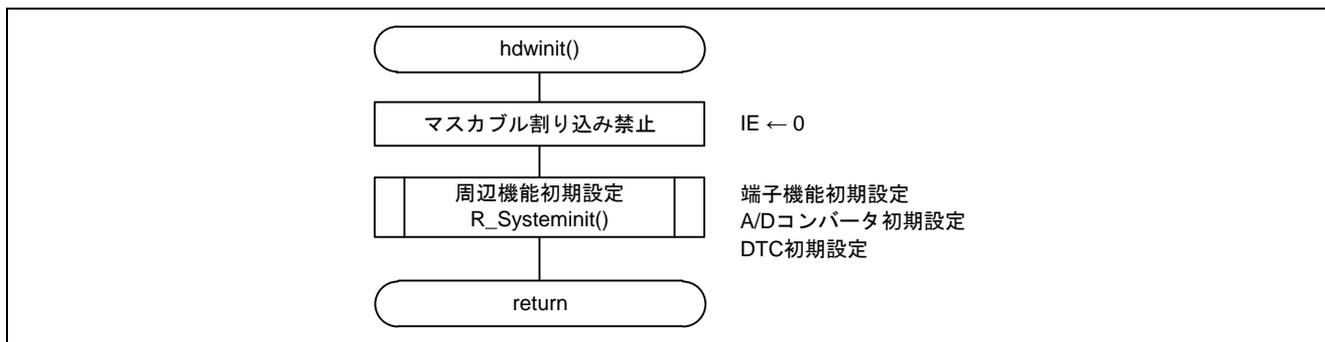


図 7.6 初期設定 (単掃引モードからの移行例)

(3) 周辺機能初期設定

図 7.7 に周辺機能初期設定のフローチャートを示します。

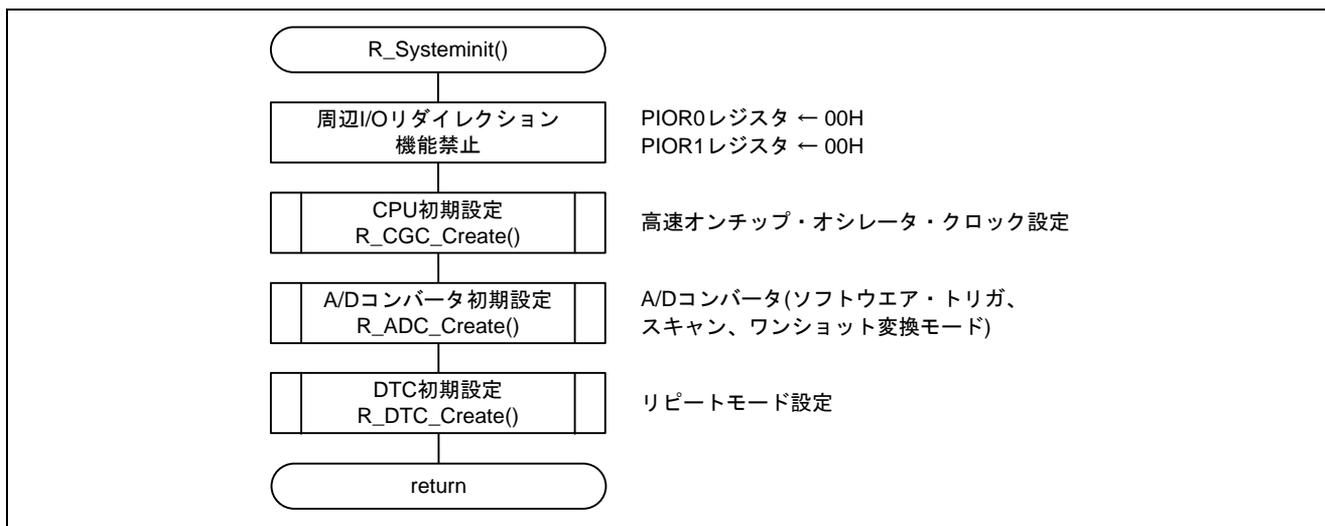


図 7.7 周辺機能初期設定（単掃引モードからの移行例）

(4) CPU 初期設定

図 7.8 に CPU 初期設定のフローチャートを示します。

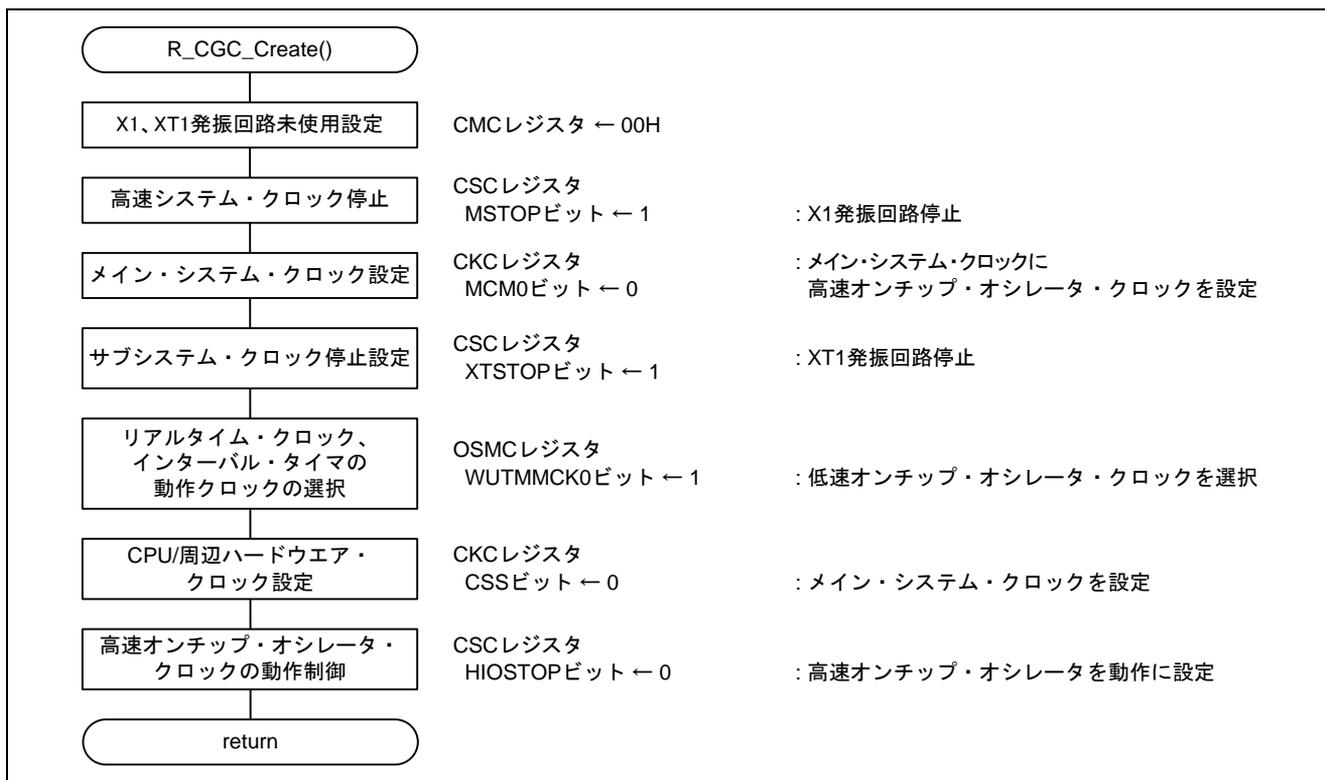


図 7.8 CPU 初期設定（単掃引モードからの移行例）

(5) A/D コンバータ初期設定

図 7.9 に A/D コンバータ初期設定のフローチャートを示します。

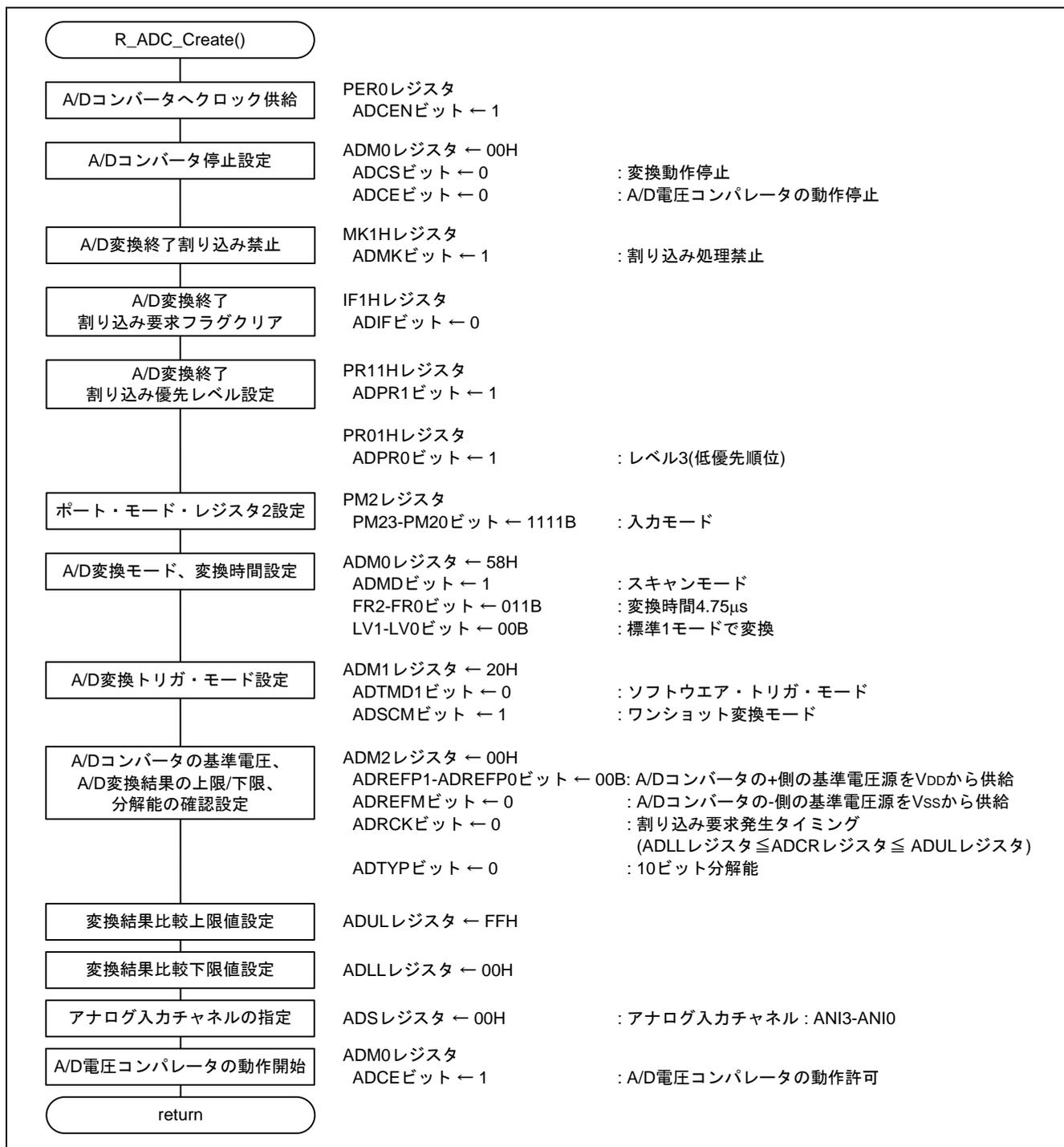


図 7.9 A/D コンバータ初期設定 (単掃引モードからの移行例)

A/D コンバータへのクロック供給開始

- 周辺イネーブル・レジスタ 0(PER0)
A/D コンバータへのクロック供給をします。

略号	7	6	5	4	3	2	1	0
PER0	RTCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
設定値	×	×	1	×	×	×	×	×

ビット5

ADCEN	A/D コンバータの入カクロック供給の制御
0	入カクロック供給停止 • A/D コンバータで使用する SFR へのライト不可
1	入カクロック供給 • A/D コンバータで使用する SFR へのリード/ライト可

A/D コンバータ動作停止

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D コンバータを停止します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	0	×	×	×	×	×	×	0

ビット7

ADCS	A/D 変換動作の制御
0	変換動作停止 [リード時] 変換動作停止/待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時：変換動作状態 ハードウェア・トリガ・ウェイト・モード時：A/D 電源安定待ち状態 + 変換動作状態

ビット0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換終了割り込み禁止設定

- 割り込みマスク・フラグ・レジスタ 1(MK1H)
A/D 変換終了割り込みを禁止に設定します。

略号	7	6	5	4	3	2	1	0
MK1H	TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
設定値	×	×	×	×	×	×	×	1

ビット 0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

A/D 変換終了割り込み要求フラグ設定

- 割り込み要求フラグ・レジスタ(IF1H)
A/D 変換終了割り込み要求フラグをクリアします。

略号	7	6	5	4	3	2	1	0
IF1H	TMIF10	TRJIF0	SRIF3 CSIIF31 IICIF31	STIF3 CSIIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
設定値	×	×	×	×	×	×	×	0

ビット 0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換終了割り込み優先レベル設定

- 優先順位指定フラグ・レジスタ(PR11H、PR01H)
レベル 3(低優先順位)に設定します。

略号	7	6	5	4	3	2	1	0
PR11H	TMPR110	TRJPR10	SRPR13 CSIPR131 IICPR131	STPR13 CSIPR130 IICPR130	KRPR1	ITPR1	RTCPR1	ADPR1
設定値	×	×	×	×	×	×	×	1

略号	7	6	5	4	3	2	1	0
PR01H	TMPR010	TRJPR00	SRPR03 CSIPR031 IICPR031	STPR03 CSIPR030 IICPR030	KRPR0	ITPR0	RTCPR0	ADPR0
設定値	×	×	×	×	×	×	×	1

ビット 0

ADPR1	ADPR0	優先順位レベルの選択
0	0	レベル 0 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル 3 を指定(低優先順位)

ポート・モード・レジスタ 2 設定

- ポート・モード・レジスタ 2(PM2)
ポート・モード・レジスタ 2 を入力モードに設定します。

略号	7	6	5	4	3	2	1	0
PM2	PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20
設定値	×	×	×	×	1	1	1	1

ビット 3-0

PM2n	P2n 端子の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

備考 n : チャネル番号(n=0-3)

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換モード、変換時間設定

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D 変換モードと変換時間を設定します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	×	1	0	1	1	0	0	×

ビット 6

ADMD	A/D 変換チャンネル選択モードを設定
0	セレクト・モード
1	スキャン・モード

ビット 5-1

A/D コンバータ・モード・レジスタ 0 (ADM0)					モード	変換時間の選択					変換クロック (f _{AD})		
FR2	FR1	FR0	LV1	LV0		f _{CLK} = 1 MHz	f _{CLK} = 4 MHz	f _{CLK} = 8 MHz	f _{CLK} = 16 MHz	f _{CLK} = 32 MHz			
0	0	0	0	0	標準 1	設定禁止	設定禁止	設定禁止	76 μs	38 μs	f _{CLK} /64		
0	0	1						76 μs	38 μs	19 μs	f _{CLK} /32		
0	1	0						76 μs	38 μs	19 μs	9.5 μs	f _{CLK} /16	
0	1	1						38 μs	19 μs	9.5 μs	4.75 μs	f_{CLK}/8	
1	0	0						28.5 μs	14.25 μs	7.125 μs	3.5625 μs	f _{CLK} /6	
1	0	1						95 μs	23.75 μs	11.875 μs	5.938 μs	2.9688 μs	f _{CLK} /5
1	1	0						76 μs	19 μs	9.5 μs	4.75 μs	2.375 μs	f _{CLK} /4
1	1	1						38 μs	9.5 μs	4.75 μs	2.375 μs	設定禁止	f _{CLK} /2
0	0	0	0	1	標準 2	設定禁止	設定禁止	設定禁止	68 μs	34 μs	f _{CLK} /64		
0	0	1						68 μs	34 μs	17 μs	f _{CLK} /32		
0	1	0						68 μs	34 μs	17 μs	8.5 μs	f _{CLK} /16	
0	1	1						34 μs	17 μs	8.5 μs	4.25 μs	f _{CLK} /8	
1	0	0						25.5 μs	12.75 μs	6.375 μs	3.1875 μs	f _{CLK} /6	
1	0	1						85 μs	21.25 μs	10.625 μs	5.3125 μs	2.6563 μs	f _{CLK} /5
1	1	0						68 μs	17 μs	8.5 μs	4.25 μs	2.125 μs	f _{CLK} /4
1	1	1						34 μs	8.5 μs	4.25 μs	2.125 μs	設定禁止	f _{CLK} /2

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モード設定

- A/D コンバータ・モード・レジスタ 1(ADM1)
A/D 変換トリガを選択します。

略号	7	6	5	4	3	2	1	0
ADM1	ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
設定値	0	×	1	0	0	0	×	×

ビット 7-6

ADTMD1	ADTMD0	A/D 変換トリガ・モードの選択
0	-	ソフトウェア・トリガ・モード
1	0	ハードウェア・トリガ・ノーウエイト・モード
1	1	ハードウェア・トリガ・ウエイト・モード

ビット 5

ADSCM	A/D 変換動作モードの設定
0	連続変換モード
1	ワンショット変換モード

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モード設定

- A/D コンバータ・モード・レジスタ 2 (ADM2)
A/D コンバータの基準電圧、変換結果条件上限/下限チェック、分解能を設定します。

略号	7	6	5	4	3	2	1	0
ADM2	ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADTYP
設定値	0	0	0	0	0	×	0	0

ビット 7-6

ADREFP1	ADREFP0	A/D コンバータの + 側の基準電圧源の選択
0	0	V _{DD} から供給
0	1	P20/AV _{REFP} /ANI0 から供給
1	0	内部基準電圧(1.45 V)から供給
1	1	設定禁止

ADREFP1, ADREFP0 ビットを書き換える場合、一度 ADREFP1, ADREFP0 = 0, 0 に設定後、設定を変更してください。

ただし、ADREFP1, ADREFP0 = 1, 0 へ書き換える場合は、次の手順で設定してください。

- ① ADCE = 0 に設定
- ② ADREFP1, ADREFP0 = 1, 0 に設定
- ③ ADCE = 1 に設定

なお、①～③の間には待ち時間 (T.B.D) が必要です。

ADREFP1, ADREFP0 = 1, 0 に設定した場合、温度センサ出力を A/D 変換することはできません。必ず ADISS = 0 として A/D 変換を行なってください。

ビット 5

ADREFM	A/D コンバータの - 側の基準電圧の選択
0	V _{SS} から供給
1	P21/AV _{REFM} /ANI1 から供給

ビット 3

ADRCK	変換結果上限/下限値チェック
0	ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタのとき割り込み信号(INTAD)が発生。
1	ADCR レジスタ < ADLL レジスタ, ADUL レジスタ < ADCR レジスタのとき割り込み信号(INTAD)が発生。

ビット 0

ADTYP	A/D 変換分解能の選択
0	10 ビット分解能
1	8 ビット分解能

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

変換結果比較上限設定

- 変換結果比較上限設定レジスタ(ADUL)
変換結果比較上限に FFH を設定します。

略号	7	6	5	4	3	2	1	0
ADUL	ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
設定値	1							

変換結果比較下限設定

- 変換結果比較下限設定レジスタ(ADLL)
変換結果比較下限に 00H を設定します。

略号	7	6	5	4	3	2	1	0
ADLL	ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
設定値	0							

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

アナログ入力チャネル設定

- アナログ入力チャネル指定レジスタ(ADS)
アナログ入力チャネルを ANI0～ANI3 に設定します。

略号	7	6	5	4	3	2	1	0
ADS	ADISS	0	0	ADS4	ADS3	ADS2	ADS1	ADS0
設定値	0	0	0	0	0	0	0	0

○スキャン・モード(ADMD = 1)

ビット 7, 4-0

ADISS	ADS4	ADS3	ADS2	ADS1	ADS0	アナログ入力チャネル			
						スキャン 0	スキャン 1	スキャン 2	スキャン 3
0	0	0	0	0	0	ANI0	ANI1	ANI2	ANI3
0	0	0	0	0	1	ANI1	ANI2	ANI3	ANI4
0	0	0	0	1	0	ANI2	ANI3	ANI4	ANI5
0	0	0	0	1	1	ANI3	ANI4	ANI5	ANI6
0	0	0	1	0	0	ANI4	ANI5	ANI6	ANI7
0	0	0	1	0	1	ANI5	ANI6	ANI7	ANI8
0	0	0	1	1	0	ANI6	ANI7	ANI8	ANI9
0	0	0	1	1	1	ANI7	ANI8	ANI9	ANI10
0	0	1	0	0	0	ANI8	ANI9	ANI10	ANI11
0	0	1	0	0	1	ANI9	ANI10	ANI11	ANI12
0	0	1	0	1	0	ANI10	ANI11	ANI12	ANI13
0	0	1	0	1	1	ANI11	ANI12	ANI13	ANI14
上記以外						設定禁止			

A/D 電圧コンパレータ設定

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D 電圧コンパレータ動作開始します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	×	×	×	×	×	×	×	1

ビット 0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(6) DTC 初期設定処理

図 7.10 に DTC 初期設定処理のフローチャートを示します。

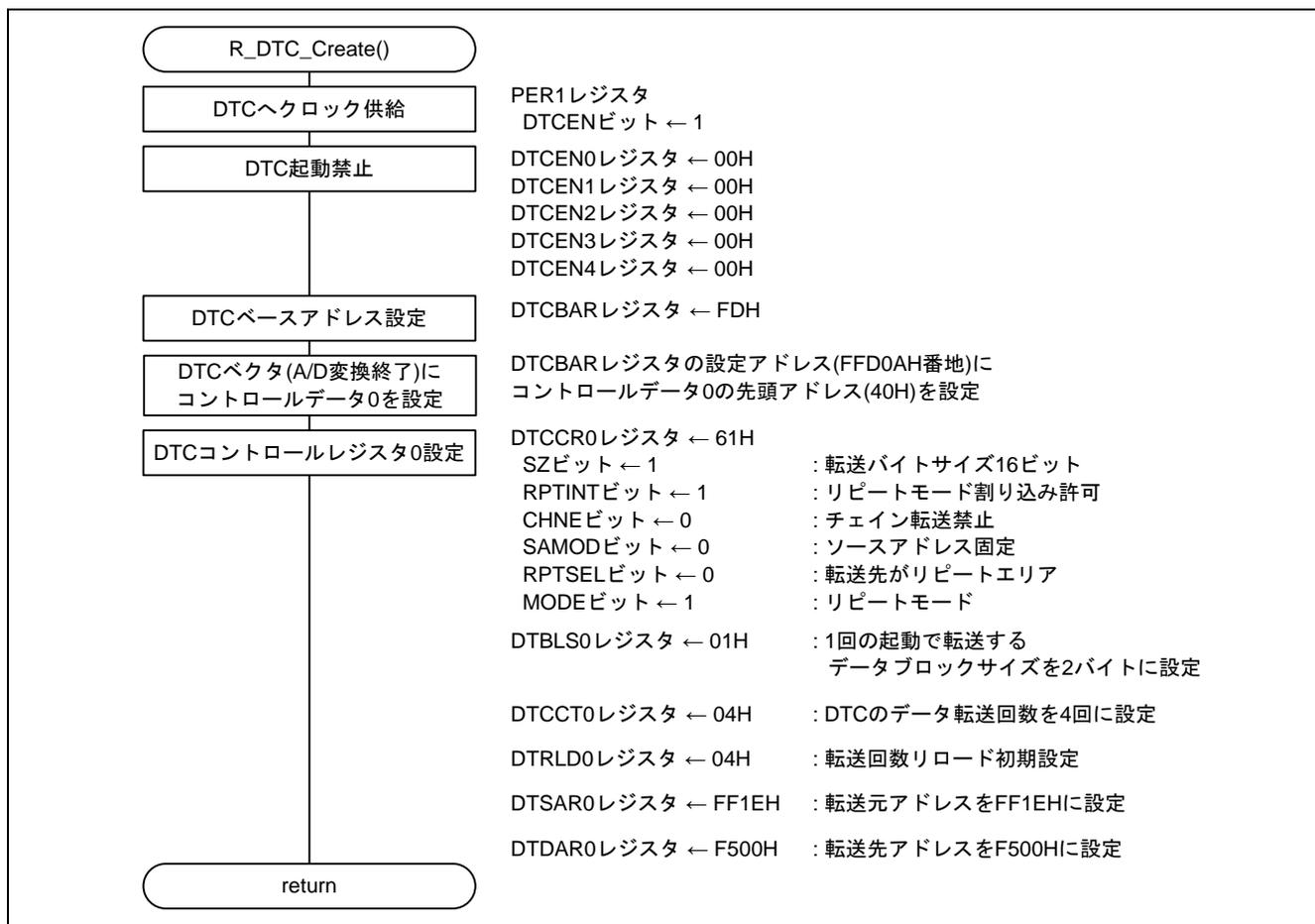


図 7.10 DTC 初期設定処理 (単掃引モードからの移行例)

DTC へのクロック供給開始

- 周辺イネーブル・レジスタ 1(PER1)
DTC へのクロック供給をします。

略号	7	6	5	4	3	2	1	0
PER1	DACEN	TRGEN	CMPEN	TRD0EN	DTCEN	0	0	TRJ0EN
設定値	×	×	×	×	1	0	0	×

ビット 3

DTCEN	DTC の入力クロック供給の制御
0	入力クロック供給停止
1	入力クロック供給

DTC 起動禁止

- DTC 起動許可レジスタ i(DTCENi)(i = 0~4)
DTC 起動を禁止します。

略号	7	6	5	4	3	2	1	0
DTCENi	DTCENi7	DTCENi6	DTCENi5	DTCENi4	DTCENi3	DTCENi2	DTCENi1	DTCENi0
設定値	0	0	0	0	0	0	0	0

ビット 7

DTCENi7	DTC 起動許可 i7
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi7 ビットは 0(起動禁止)になります。	

ビット 6

DTCENi6	DTC 起動許可 i6
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi6 ビットは 0(起動禁止)になります。	

ビット 5

DTCENi5	DTC 起動許可 i5
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi5 ビットは 0(起動禁止)になります。	

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

ビット 4

DTCENi4	DTC 起動許可 i4
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi4 ビットは 0(起動禁止)になります。	

ビット 3

DTCENi3	DTC 起動許可 i3
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi3 ビットは 0(起動禁止)になります。	

ビット 2

DTCENi2	DTC 起動許可 i2
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi2 ビットは 0(起動禁止)になります。	

ビット 1

DTCENi1	DTC 起動許可 i1
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi1 ビットは 0(起動禁止)になります。	

ビット 0

DTCENi0	DTC 起動許可 i0
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi0 ビットは 0(起動禁止)になります。	

DTC ベース・アドレス設定

- DTC ベース・アドレス・レジスタ(DTCBAR)
DTC ベース・アドレスに“FDH”を設定します。

略号	7	6	5	4	3	2	1	0
DTCBAR								
設定値	7	6	5	4	3	2	1	0
	1	1	1	1	1	1	0	1

レジスタ表の設定値 ×: 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

DTC 制御レジスタ設定

- DTC 制御レジスタ 0(DTCCR0)
DTC 制御レジスタ 0 を設定します。

略号	7	6	5	4	3	2	1	0
DTCCR0	0	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
設定値	0	1	1	0	×	0	0	1

ビット 6

SZ	転送データ・サイズを選択
0	8 ビット
1	16 ビット

ビット 5

RPTINT	リピート・モード割り込みの許可・禁止
0	割り込み発生禁止
1	割り込み発生許可

MODE ビットが 0(ノーマル・モード)のとき RPTINT ビットの設定は無効です。

ビット 4

CHNE	チェーン転送の許可・禁止
0	チェーン転送禁止
1	チェーン転送許可

DTCCR23 レジスタの CHNE ビットは 0(チェーン転送禁止)にしてください。

ビット 2

SAMOD	転送元アドレスの制御
0	固定
1	加算

MODE ビットが 1(リピート・モード)で RPTSEL ビットが 1(転送元がリピート・エリア)のとき SAMOD ビットの設定は無効です。

ビット 1

RPTSEL	リピート・エリアの選択
0	転送先がリピート・エリア
1	転送元がリピート・エリア

MODE ビットが 0(ノーマル・モード)のとき RPTSEL ビットの設定は無効です。

ビット 0

MODE	転送モードの選択
0	ノーマル・モード
1	リピート・モード

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

DTC ブロック・サイズ・レジスタ 0 設定

- DTC ブロック・サイズ・レジスタ 0(DTBLS0)
DTC ブロック・サイズ・レジスタ 0 に“01H”(2 バイト)を設定します。

略号	7	6	5	4	3	2	1	0
DTBLS0	DTBLS0							
0	7	6	5	4	3	2	1	0
設定値	0	1						

DTBLS0	転送ブロック・サイズ	
	8 ビット転送	16 ビット転送
00H	256 バイト	512 バイト
01H	1 バイト	2 バイト
02H	2 バイト	4 バイト
03H	3 バイト	6 バイト
.	.	.
.	.	.
.	.	.
FDH	253 バイト	506 バイト
FEH	254 バイト	508 バイト
FFH	255 バイト	510 バイト

DTC 転送回数レジスタ 0 設定

- DTC 転送回数レジスタ 0(DTCCT0)
DTC 転送回数レジスタ 0 に“04H”(4 回)を設定します。

略号	7	6	5	4	3	2	1	0
DTCCT0	DTCCT0							
0	7	6	5	4	3	2	1	0
設定値	0	0	0	0	0	1	0	0

DTCCT0	転送回数
00H	256 回
01H	1 回
02H	2 回
03H	3 回
04H	4 回
.	.
.	.
.	.
FDH	253 回
FEH	254 回
FFH	255 回

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

DTC 転送回数リロード・レジスタ 0 設定

- DTC 転送回数リロード・レジスタ 0(DTRLDO)
DTC 転送回数リロード・レジスタ 0 に“04H”(4 回)を設定します。

略号	7	6	5	4	3	2	1	0
DTRLDO								
0	7	6	5	4	3	2	1	0
設定値	0	0	0	0	0	1	0	0

DTC ソース・アドレス・レジスタ 0 設定

- DTC ソース・アドレス・レジスタ 0(DTSAR0)
DTC ソース・アドレス・レジスタ 0 に転送元アドレス“FF1EH”を設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTSAR0	DT															
	SA															
	R0															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
設定値	1	1	1	1	1	1	1	1	0	0	0	1	1	1	1	0

DTC デスティネーション・アドレス・レジスタ 0 設定

- DTC デスティネーション・アドレス・レジスタ 0(DTDAR0)
DTC デスティネーション・アドレス・レジスタ 0 に転送先アドレス“F500H”を設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTDAR0	DT															
	DA															
	R0															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
設定値	1	1	1	1	0	1	0	1	0	0	0	0	0	0	0	0

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(8) DTC 起動許可設定

図 7.12 に DTC 起動許可設定のフローチャートを示します。



図 7.12 DTC 起動許可設定 (単掃引モードからの移行例)

DTC 起動許可

- DTC 起動許可レジスタ 1(DTCEN1)
A/D 変換終了による DTC 起動を許可します。

略号	7	6	5	4	3	2	1	0
DTCEN1	DTCEN1 7	DTCEN1 6	DTCEN1 5	DTCEN1 4	DTCEN1 3	DTCEN1 2	DTCEN1 1	DTCEN1 0
設定値	×	×	1	×	×	×	×	×

ビット5

DTCEN15	DTC 起動許可 15(DTC 起動要因 : A/D 変換終了)
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCEN15 ビットは 0(起動禁止)になります。	

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(9) A/D 変換開始

図 7.13 に A/D 変換開始のフローチャートを示します。

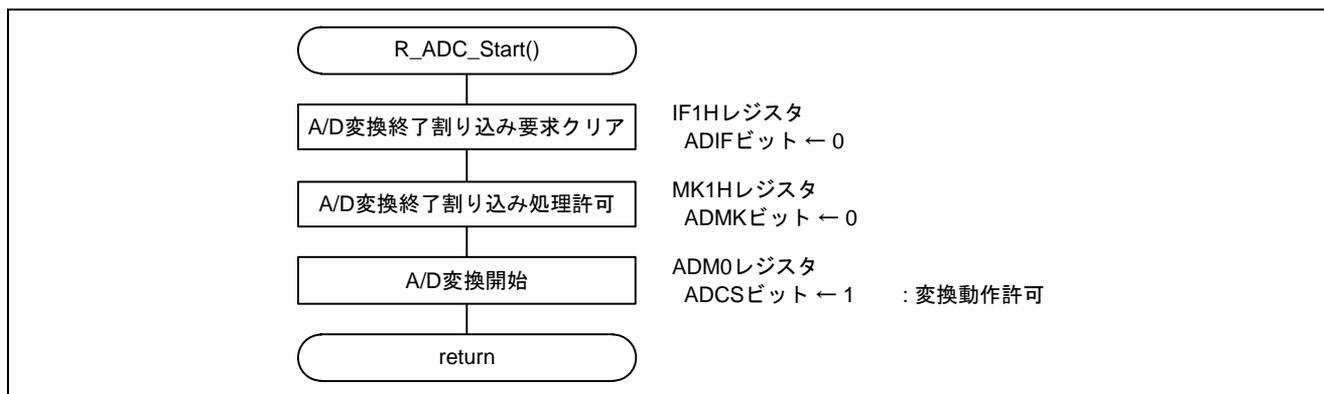


図 7.13 A/D 変換開始 (単掃引モードからの移行例)

A/D 変換終了割り込み要求フラグ設定

- 割り込み要求フラグ・レジスタ(IF1H)
A/D 変換終了割り込み要求フラグをクリアします。

略号	7	6	5	4	3	2	1	0
IF1H	TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
設定値	×	×	×	×	×	×	×	0

ビット 0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換終了割り込み許可設定

- 割り込みマスク・フラグ・レジスタ(MK1H)
A/D 変換終了割り込みを許可に設定します。

略号	7	6	5	4	3	2	1	0
MK1H	TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
設定値	×	×	×	×	×	×	×	0

ビット 0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

A/D コンバータ動作

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D コンバータの変換動作を開始します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	1	×	×	×	×	×	×	×

ビット 7

ADCS	A/D 変換動作の制御
0	変換動作停止 [リード時] 変換動作停止/待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時：変換動作状態 ハードウェア・トリガ・ウェイト・モード時：A/D 電源安定待ち状態 + 変換動作状態

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(10) A/D 変換終了割り込み

図 7.14 に A/D 変換終了割り込みのフローチャートを示します。

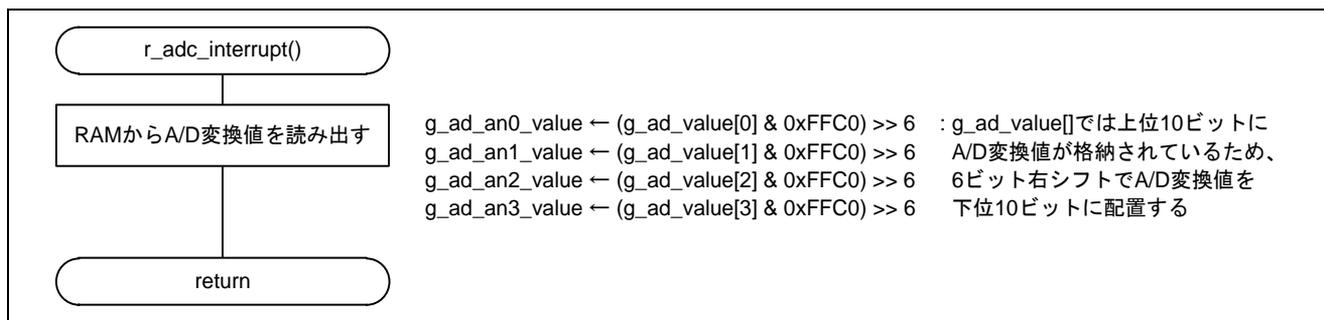


図 7.14 A/D 変換終了割り込み（単掃引モードからの移行例）

7.5 サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7.6 関連アプリケーションノート

- RL78/G14、R8C/36M グループ
R8C から RL78 への移行ガイド : A/D コンバータ CC-RL (R01AN3059)
- RL78/G14、R8C/36M グループ
R8C から RL78 への移行ガイド : データトランスファコントローラ (R01AN1503)
- RL78/G14 初めての RL78/G14 DTC (R01AN0861)
- RL78/G14 DTC による A/D 変換結果転送 CC-RL (R01AN2574)

7.7 参考ドキュメント

ユーザーズマニュアル

- RL78/G14 ユーザーズマニュアル ハードウェア編
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- R8C/36M グループ ユーザーズマニュアル
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- テクニカルアップデート
(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

学習ガイド

- RL78 ファミリ用 統合開発環境 CubeSuite+への移行
(オンチップ・デバッグ編) R8C、M16C から RL78 への移行 (R20UT2150)
- RL78 開発環境移行ガイド R8C および M16C から RL78 への移行
(コンパイラ編) (High-performance Embedded Workshop, NC30WA→CS+,CC-RL) (R20UT2088)
- コード生成プラグイン学習ガイド (R20UT3230)

8. 繰り返し掃引モードからの移行例

8.1 仕様

R8C/36M の繰り返し掃引モードを RL78/G14 で対応する場合、AD コンバータ（ソフトウェア・トリガ、スキャン、連続変換モード）と DTC 転送（リピートモード）を使用します。

ANI0～ANI3 端子に入力されたアナログ入力電圧をスキャン・モード、連続変換モードで A/D 変換し、DTC 転送を使用して A/D 変換値を各端子に割り当てた RAM に格納します。各端子の A/D 変換は連続して行われ、1 端子の変換が完了するごとに、変換結果が 10 ビット A/D 変換結果レジスタ(ADCR)に格納されて、A/D 変換終了割り込み信号が発生します。割り込み信号により、DTC が起動し、A/D 変換結果が ADCR レジスタから RAM に転送されます。全端子の A/D 変換と DTC 転送が完了すれば、A/D 変換終了割り込み要求が発生します。

表 8.1 に使用する周辺機能と用途を、図 8.1 に動作概要を示します。

表 8.1 使用する周辺機能と用途（繰り返し掃引モードからの移行例）

周辺機能	用途
A/D コンバータ	アナログ入力電圧を A/D 変換する
DTC	A/D 変換結果を RAM に転送する

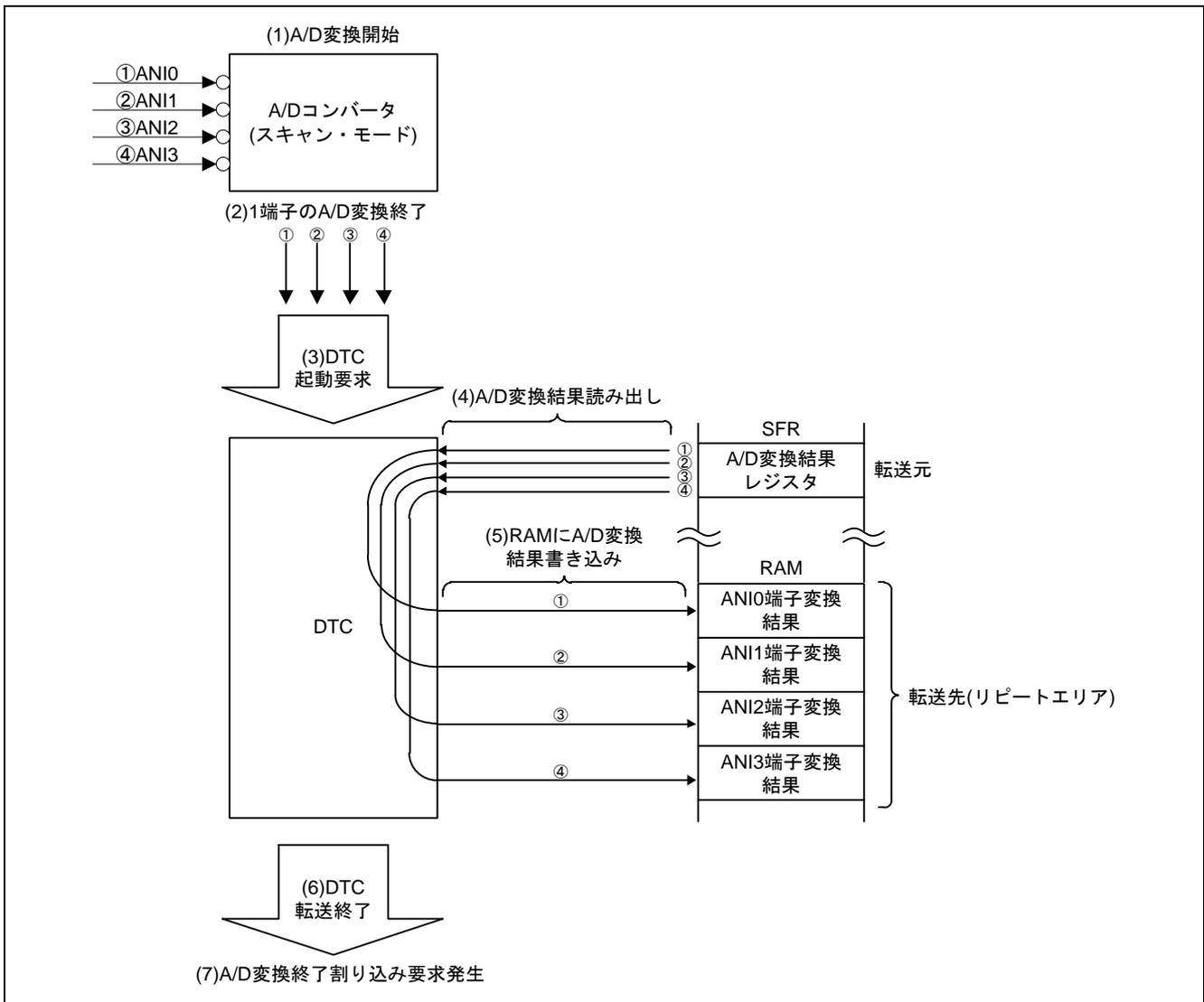


図 8.1 動作概要（繰り返し掃引モードからの移行例）

8.2 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 8.2 動作確認条件（繰り返し掃引モードからの移行例）

項目	内容
使用マイコン	RL78/G14(R5F104LEA)
動作周波数	<ul style="list-style-type: none"> 高速オンチップ・オシレータ・クロック(f_{IH}) : 32MHz CPU/周辺ハードウェア・クロック(f_{CLK}) : 32MHz
動作電圧	5.0V(3.6V~5.5V で動作可能) LVD 動作(V_{LVD}) : リセット・モード 立ち上がり 3.13V/立ち下がり 3.06V
統合開発環境(CS+)	ルネサス エレクトロニクス製 CS+ for CC V5.00.00
C コンパイラ(CS+)	ルネサス エレクトロニクス製 CC-RL V1.04.00
統合開発環境(e ² studio)	ルネサス エレクトロニクス製 e ² studio V5.4.0.015
C コンパイラ(CS+)	ルネサス エレクトロニクス製 CC-RL V1.04.00

8.3 ハードウェア説明

8.3.1 ハードウェア構成例

図 8.2 に本アプリケーションで使用するハードウェア構成例を示します。

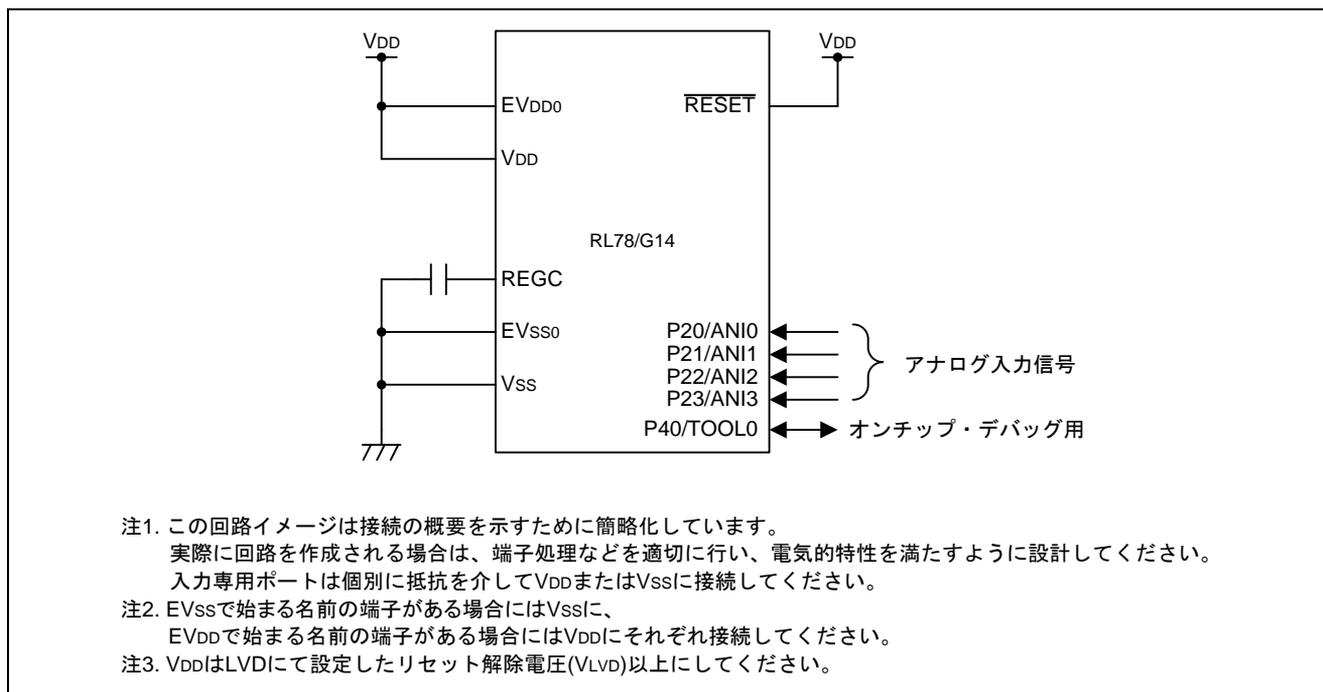


図 8.2 ハードウェア構成（繰り返し掃引モードからの移行例）

8.3.2 使用端子一覧

表 8.3 に使用端子と機能を示します。

表 8.3 使用端子と機能（繰り返し掃引モードからの移行例）

端子名	入出力	内容
P20/ANI0	入力	A/D コンバータ入力(ANI0)
P21/ANI1	入力	A/D コンバータ入力(ANI1)
P22/ANI2	入力	A/D コンバータ入力(ANI2)
P23/ANI3	入力	A/D コンバータ入力(ANI3)

8.4 ソフトウェア説明

8.4.1 動作概要

本サンプルプログラムでは、スキャン・モードで A/D 変換された 4 端子の A/D 変換結果を DTC 転送により RAM に格納します。DTC のリピートモードを使用してリピートエリアを転送先に設定し、4 端子の A/D 変換結果を順次 RAM に格納します。連続変換モードの設定により、4 端子の A/D 変換は繰り返し実行されます。

ANI0 端子の A/D 変換終了時に、転送元アドレス(ADCR レジスタ(FFF1EH、FFF1FH))から、転送先アドレス(g_ad_value[0] (FF500H~FF501H))へ 1 回目の DTC 転送が行われます。ANI1 端子の A/D 変換終了時には、2 回目の DTC 転送が行われます。転送先をリピートエリアに設定しているため、g_ad_value[1] (FF502H~FF503H)へ転送されます。同様に、ANI3 および ANI4 端子の A/D 変換結果についても DTC 転送が行われ、4 回分の転送が終了したとき、A/D 変換終了割り込みが発生します。

割り込み処理では、配列 g_ad_value[] (FF500H~FF507H)に格納された各端子の A/D 変換結果を下位 10 ビットに再配置して、A/D 変換結果格納用バッファ(変数 g_ad_an0_value~g_ad_an3_value)へ格納します。

以降は、この一連の動作を繰り返し実行して、A/D 変換結果の取得データを更新していきます。

表 8.4 に A/D コンバータの設定内容を、表 8.5 に DTC 設定内容を示します。

表 8.4 A/D コンバータの設定内容（繰り返し掃引モードからの移行例）

設定項目	設定値
変換クロック(f_{AD})	$f_{CLK}/8$
A/D 変換モード	<ul style="list-style-type: none"> A/D 変換トリガ・モード : ソフトウェア・トリガ A/D 変換チャンネル選択モード : スキャン・モード A/D 変換動作モード : 連続変換モード
分解能	10 ビット
アナログ入力チャンネル	<ul style="list-style-type: none"> スキャン 0 : ANI0 スキャン 1 : ANI1 スキャン 2 : ANI2 スキャン 3 : ANI3
変換結果比較上限値 (ADUL レジスタ)	FFH
変換結果比較下限値 (ADLL レジスタ)	00H
変換結果上限/下限チェック	ADLL レジスタ \leq ADCR レジスタ \leq ADUL レジスタのとき INTAD が発生

表 8.5 DTC 設定内容 (繰り返し掃引モードからの移行例)

設定項目	設定値
	コントロール・データ 0
転送モード	リピートモード
リピートモード割り込み	許可
ソースアドレス制御	固定
ディスティネーション アドレス制御	リピートエリア
チェーン転送	禁止
転送ブロックサイズ	2 バイト(16 ビット転送)
DTC 転送回数	4 回
転送元アドレス	ADCR(FFF1EH~FFF1FH)
転送先アドレス	g_ad_value[0] (FF500H~FF501H)、 g_ad_value[1] (FF502H~FF503H)、 g_ad_value[2] (FF504H~FF505H)、 g_ad_value[3] (FF506H~FF507H)

- (1) A/D コンバータと DTC の初期設定を行います。
- (2) ADM0 レジスタの ADCS ビットに“1”(変換動作許可)を設定し、A/D 変換を開始します。
- (3) 各端子(ANI0、ANI1、ANI2、ANI3 端子)の A/D 変換終了時に、DTC が起動します。
- (4) DTC は、ADCR レジスタから A/D 変換結果を読み出し、A/D 変換結果を各端子に対応する RAM(g_ad_value[0]~g_ad_value[3])に転送します。
- (5) 4 回目の DTC 転送終了時に、A/D 変換終了割り込みが発生します。
- (6) 割り込み処理内で再度 DTC 起動許可を設定します。また、A/D 変換結果 g_ad_value[0]~g_ad_value[3] を 6 ビット右シフト(下位 10 ビットに再配置)し、変数 g_ad_an0_value~g_ad_an3_value に格納します。
- (7) 以降、(2)~(6)を繰り返します。

図 8.3 に A/D 変換と DTC 転送のタイミング図を、図 8.4 に ADCR レジスタと RAM の関係を示します。

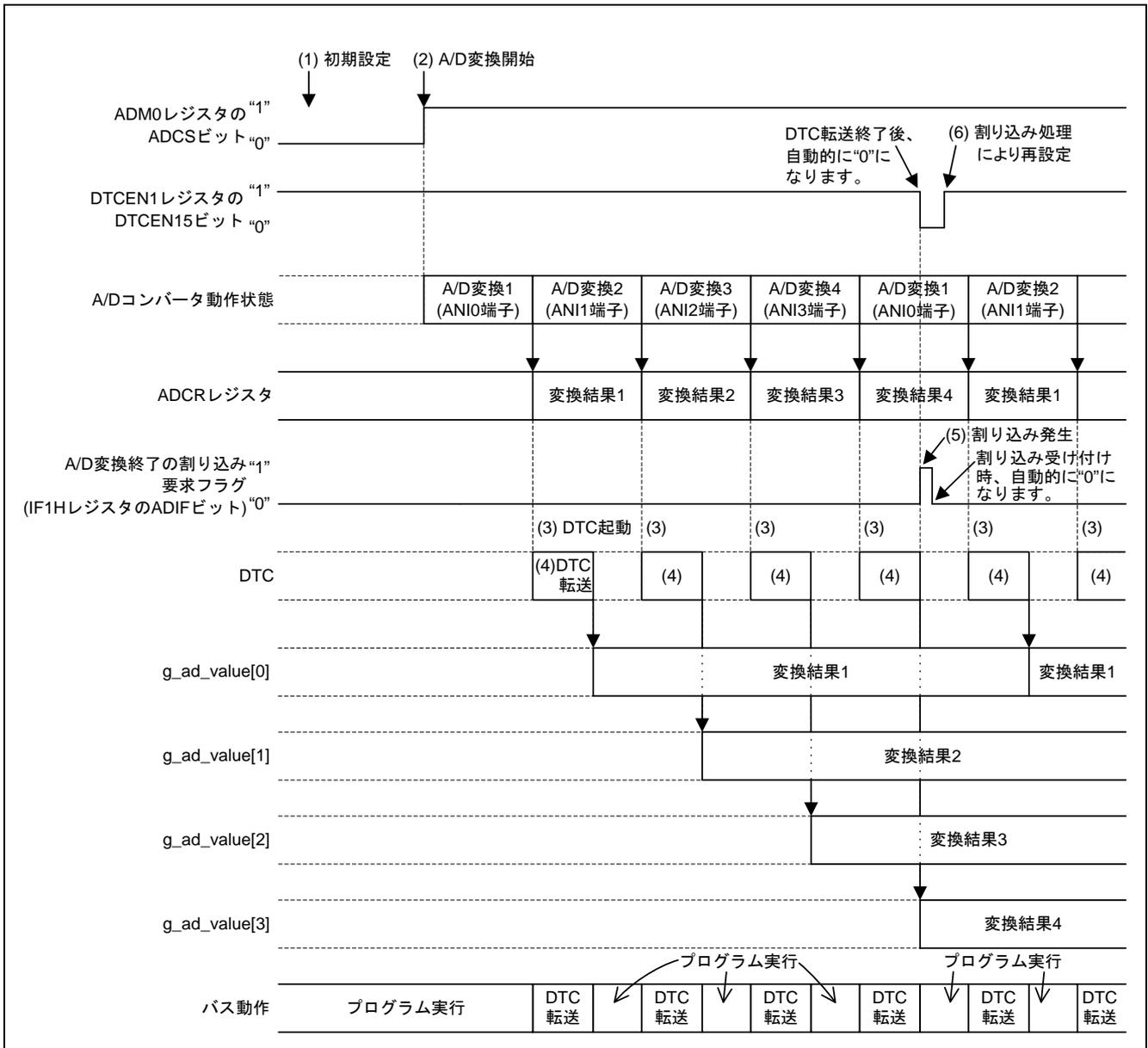


図 8.3 A/D 変換と DTC 転送のタイミング図（繰り返し掃引モードからの移行例）

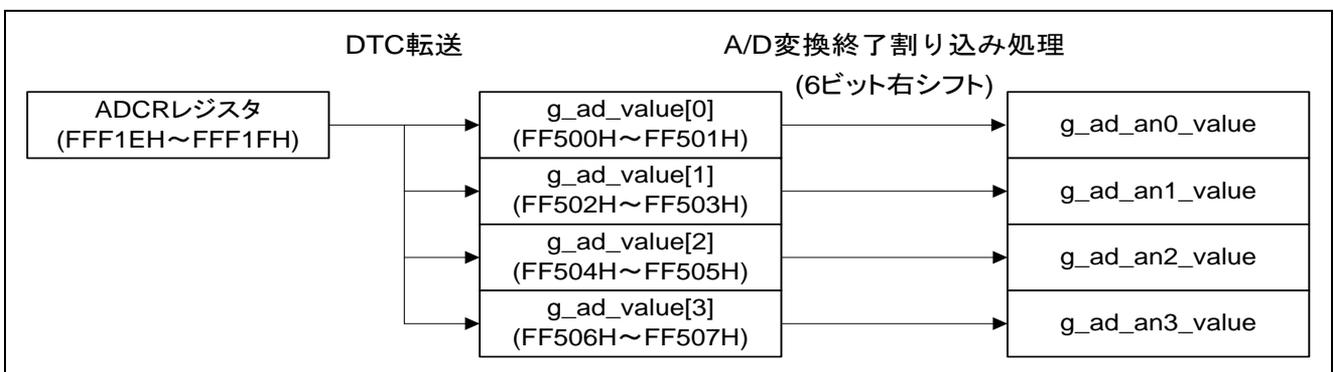


図 8.4 ADCR レジスタと RAM の関係（繰り返し掃引モードからの移行例）

8.4.2 オプション・バイトの設定一覧

表 8.6 にオプション・バイト設定を示します。

表 8.6 オプション・バイト設定（繰り返し掃引モードからの移行例）

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	00110011B	LVD リセット・モード 検出電圧：立ち上がり 3.13V/立ち下がり 3.06V
000C2H/010C2H	11101000B	HS モード 高速オンチップ・オシレータ・クロック 周波数：32MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

8.4.3 定数一覧

表 8.7 にサンプルコードで使用する定数を示します。

表 8.7 サンプルコードで使用する定数（繰り返し掃引モードからの移行例）

定数名	設定値	内容
AD_RESULT_ADDR	0FF500H	A/D 変換結果転送先アドレス

8.4.4 変数一覧

表 8.8 にグローバル変数を示します。

表 8.8 グローバル変数（繰り返し掃引モードからの移行例）

型	変数名	内容	使用関数
uint16_t __near	g_ad_value[4]	ANI0～ANI3 の A/D 変換結果格納用バッファ	r_adc_interrupt
uint16_t	g_ad_an0_value	ANI0 の A/D 変換結果格納用バッファ	r_adc_interrupt
uint16_t	g_ad_an1_value	ANI1 の A/D 変換結果格納用バッファ	r_adc_interrupt
uint16_t	g_ad_an2_value	ANI2 の A/D 変換結果格納用バッファ	r_adc_interrupt
uint16_t	g_ad_an3_value	ANI3 の A/D 変換結果格納用バッファ	r_adc_interrupt

8.4.5 関数一覧

表 8.9 に関数を示します。

表 8.9 関数（繰り返し掃引モードからの移行例）

関数名	概要
hdwinit	初期設定
R_Systeminit	周辺機能初期設定
R_CGC_Create	CPU 初期設定
R_ADC_Create	A/D コンバータ初期設定
R_DTC_Create	DTC 初期設定
main	メイン処理
R_DTCD0_Start	DTC 起動許可設定
R_ADC_Start	A/D 変換開始
r_adc_interrupt	A/D 変換終了割り込み

8.4.6 関数仕様

サンプルコードの関数仕様を示します。

hdwinit	
概要	初期設定
ヘッダ	なし
宣言	void hdwinit(void)
説明	周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_Systeminit	
概要	周辺機能初期設定
ヘッダ	なし
宣言	void R_Systeminit(void)
説明	本アプリケーションノートで使用する周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_CGC_Create	
概要	CPU 初期設定
ヘッダ	なし
宣言	void R_CGC_Create(void)
説明	CPU 初期設定を行います。
引数	なし
リターン値	なし

R_ADC_Create

概要	A/D コンバータ初期設定
ヘッダ	なし
宣言	void R_ADC_Create(void)
説明	A/D コンバータをソフトウェア・トリガ、スキャン、連続変換モードで使用するための初期設定を行います。
引数	なし
リターン値	なし

R_DTC_Create

概要	DTC 初期設定
ヘッダ	なし
宣言	void R_DTC_Create(void)
説明	DTC をリピートモードで使用するための初期設定を行います。
引数	なし
リターン値	なし

main

概要	メイン処理
ヘッダ	なし
宣言	void main(void)
説明	メイン処理を行います。
引数	なし
リターン値	なし

R_DTCD0_Start

概要	DTC 起動許可設定
ヘッダ	なし
宣言	void R_DTCD0_Start(void)
説明	DTC 起動許可設定を行います。
引数	なし
リターン値	なし

R_ADC_Start

概要	A/D 変換開始
ヘッダ	なし
宣言	void R_ADC_Start(void)
説明	A/D 変換を行います。
引数	なし
リターン値	なし

r_adc_interrupt

概要	A/D 変換終了割り込み
ヘッダ	なし
宣言	static void __near r_adc_interrupt(void)
説明	A/D 変換終了割り込み処理を行います。
引数	なし
リターン値	なし

8.4.7 フローチャート

(1) 全体フローチャート

図 8.5 に全体フローチャートを示します。

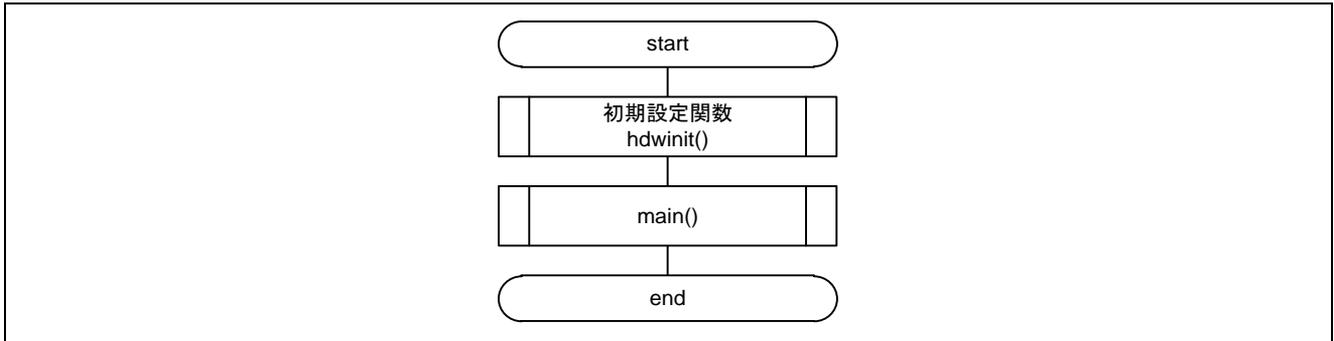


図 8.5 全体フローチャート（繰り返し掃引モードからの移行例）

(2) 初期設定

図 8.6 に初期設定のフローチャートを示します。

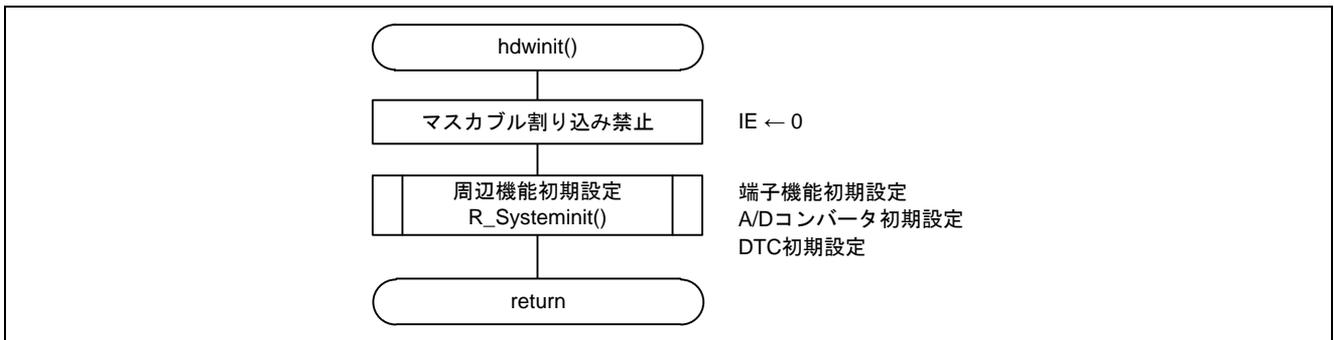


図 8.6 初期設定（繰り返し掃引モードからの移行例）

(3) 周辺機能初期設定

図 8.7 に周辺機能初期設定のフローチャートを示します。

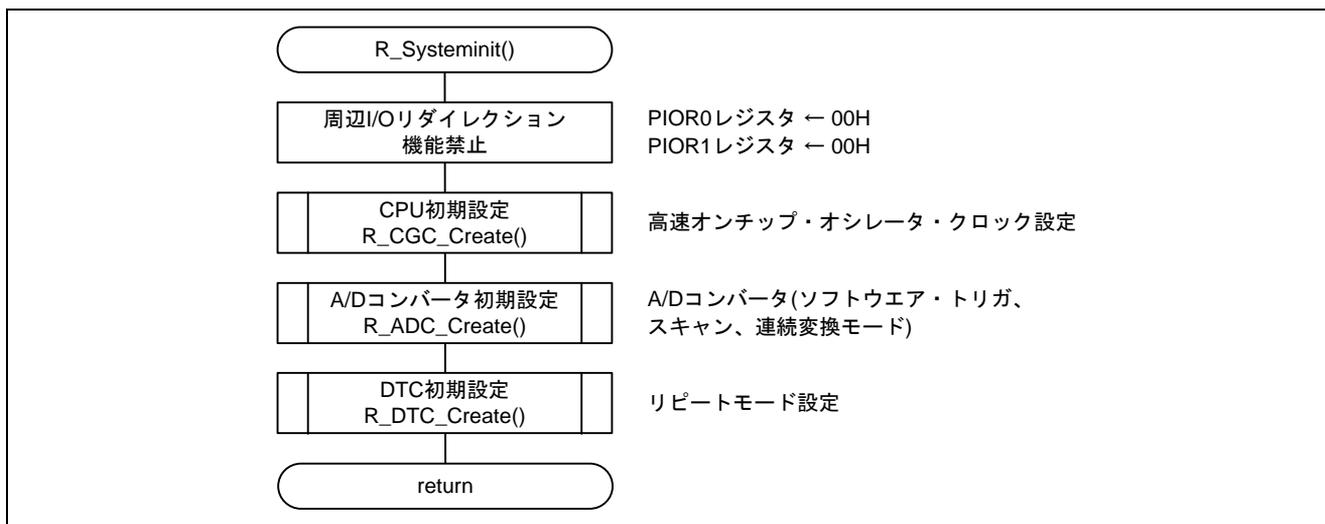


図 8.7 周辺機能初期設定（繰り返し掃引モードからの移行例）

(4) CPU 初期設定

図 8.8 に CPU 初期設定のフローチャートを示します。

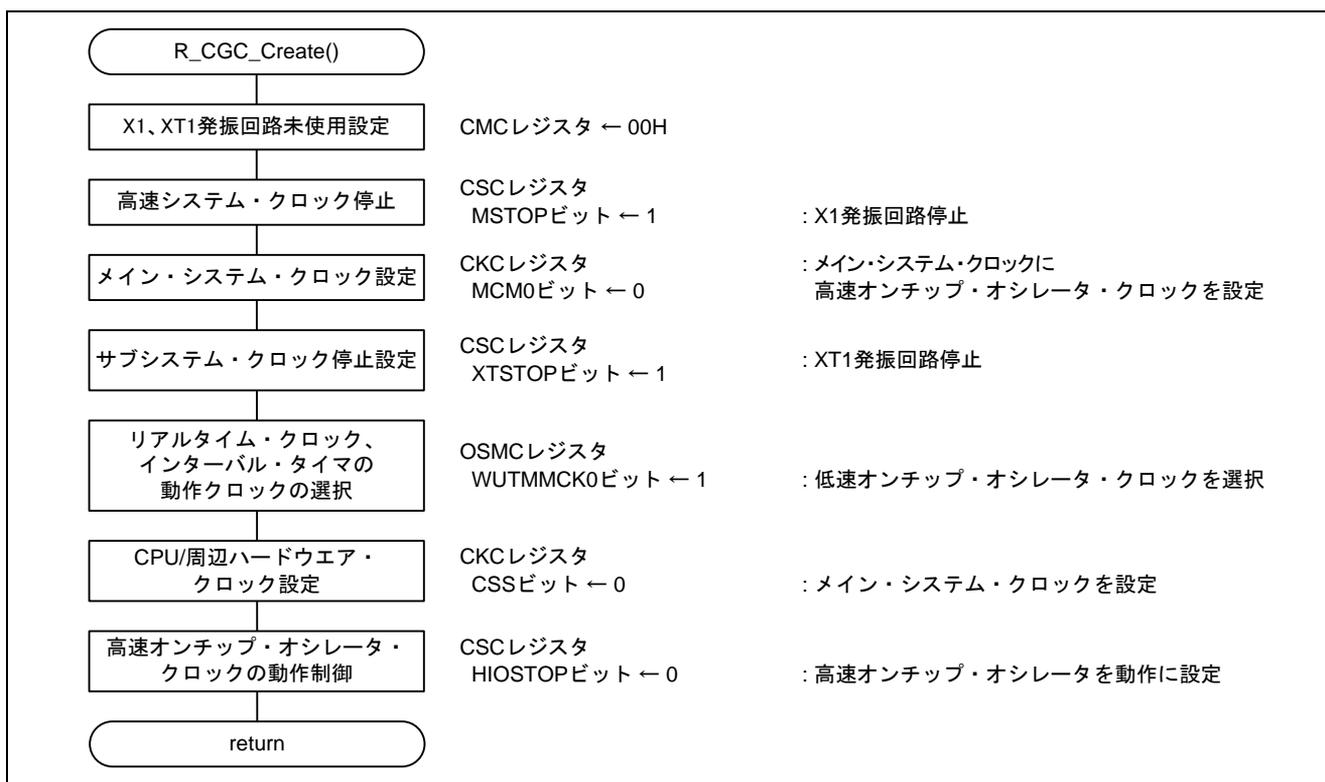


図 8.8 CPU 初期設定（繰り返し掃引モードからの移行例）

(5) A/D コンバータ初期設定

図 8.9 に A/D コンバータ初期設定のフローチャートを示します。



図 8.9 A/D コンバータ初期設定 (繰り返し掃引モードからの移行例)

A/D コンバータへのクロック供給開始

- 周辺イネーブル・レジスタ 0(PER0)
A/D コンバータへのクロック供給をします。

略号	7	6	5	4	3	2	1	0
PER0	RTCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
設定値	×	×	1	×	×	×	×	×

ビット5

ADCEN	A/D コンバータの入カクロック供給の制御
0	入カクロック供給停止 • A/D コンバータで使用する SFR へのライト不可
1	入カクロック供給 • A/D コンバータで使用する SFR へのリード/ライト可

A/D コンバータ動作停止

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D コンバータを停止します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	0	×	×	×	×	×	×	0

ビット7

ADCS	A/D 変換動作の制御
0	変換動作停止 [リード時] 変換動作停止/待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時：変換動作状態 ハードウェア・トリガ・ウェイト・モード時：A/D 電源安定待ち状態 + 変換動作状態

ビット0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換終了割り込み禁止設定

- 割り込みマスク・フラグ・レジスタ 1(MK1H)
A/D 変換終了割り込みを禁止に設定します。

略号	7	6	5	4	3	2	1	0
MK1H	TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
設定値	×	×	×	×	×	×	×	1

ビット 0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

A/D 変換終了割り込み要求フラグ設定

- 割り込み要求フラグ・レジスタ(IF1H)
A/D 変換終了割り込み要求フラグをクリアします。

略号	7	6	5	4	3	2	1	0
IF1H	TMIF10	TRJIF0	SRIF3 CSIIF31 IICIF31	STIF3 CSIIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
設定値	×	×	×	×	×	×	×	0

ビット 0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換終了割り込み優先レベル設定

- 優先順位指定フラグ・レジスタ(PR11H、PR01H)
レベル 3(低優先順位)に設定します。

略号	7	6	5	4	3	2	1	0
PR11H	TMPR110	TRJPR10	SRPR13 CSIPR131 IICPR131	STPR13 CSIPR130 IICPR130	KRPR1	ITPR1	RTCPR1	ADPR1
設定値	×	×	×	×	×	×	×	1

略号	7	6	5	4	3	2	1	0
PR01H	TMPR010	TRJPR00	SRPR03 CSIPR031 IICPR031	STPR03 CSIPR030 IICPR030	KRPR0	ITPR0	RTCPR0	ADPR0
設定値	×	×	×	×	×	×	×	1

ビット 0

ADPR1	ADPR0	優先順位レベルの選択
0	0	レベル 0 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル 3 を指定(低優先順位)

ポート・モード・レジスタ 2 設定

- ポート・モード・レジスタ 2(PM2)
ポート・モード・レジスタ 2 を入力モードに設定します。

略号	7	6	5	4	3	2	1	0
PM2	PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20
設定値	×	×	×	×	1	1	1	1

ビット 3-0

PM2n	P2n 端子の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

備考 n : チャネル番号(n=0-3)

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換モード、変換時間設定

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D 変換モードと変換時間を設定します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	×	1	0	1	1	0	0	×

ビット 6

ADMD	A/D 変換チャンネル選択モードを設定
0	セレクト・モード
1	スキャン・モード

ビット 5-1

A/D コンバータ・モード・レジスタ 0 (ADM0)					モード	変換時間の選択					変換クロック (f _{AD})
FR2	FR1	FR0	LV1	LV0		f _{CLK} = 1 MHz	f _{CLK} = 4 MHz	f _{CLK} = 8 MHz	f _{CLK} = 16 MHz	f _{CLK} = 32 MHz	
0	0	0	0	0	標準 1	設定禁止	設定禁止	設定禁止	76 μs	38 μs	f _{CLK} /64
0	0	1				76 μs	38 μs	19 μs	f _{CLK} /32		
0	1	0				76 μs	38 μs	19 μs	9.5 μs	f _{CLK} /16	
0	1	1				38 μs	19 μs	9.5 μs	4.75 μs	f_{CLK}/8	
1	0	0				28.5 μs	14.25 μs	7.125 μs	3.5625 μs	f _{CLK} /6	
1	0	1				95 μs	23.75 μs	11.875 μs	5.938 μs	2.9688 μs	f _{CLK} /5
1	1	0				76 μs	19 μs	9.5 μs	4.75 μs	2.375 μs	f _{CLK} /4
1	1	1				38 μs	9.5 μs	4.75 μs	2.375 μs	設定禁止	f _{CLK} /2
0	0	0	0	1	標準 2	設定禁止	設定禁止	設定禁止	68 μs	34 μs	f _{CLK} /64
0	0	1				68 μs	34 μs	17 μs	f _{CLK} /32		
0	1	0				68 μs	34 μs	17 μs	8.5 μs	f _{CLK} /16	
0	1	1				34 μs	17 μs	8.5 μs	4.25 μs	f _{CLK} /8	
1	0	0				25.5 μs	12.75 μs	6.375 μs	3.1875 μs	f _{CLK} /6	
1	0	1				85 μs	21.25 μs	10.625 μs	5.3125 μs	2.6563 μs	f _{CLK} /5
1	1	0				68 μs	17 μs	8.5 μs	4.25 μs	2.125 μs	f _{CLK} /4
1	1	1				34 μs	8.5 μs	4.25 μs	2.125 μs	設定禁止	f _{CLK} /2

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モード設定

- A/D コンバータ・モード・レジスタ 1(ADM1)
A/D 変換トリガを選択します。

略号	7	6	5	4	3	2	1	0
ADM1	ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
設定値	0	×	0	0	0	0	×	×

ビット 7-6

ADTMD1	ADTMD0	A/D 変換トリガ・モードの選択
0	-	ソフトウェア・トリガ・モード
1	0	ハードウェア・トリガ・ノーウエイト・モード
1	1	ハードウェア・トリガ・ウエイト・モード

ビット 5

ADSCM	A/D 変換動作モードの設定
0	連続変換モード
1	ワンショット変換モード

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モード設定

- A/D コンバータ・モード・レジスタ 2 (ADM2)
A/D コンバータの基準電圧、変換結果条件上限/下限チェック、分解能を設定します。

略号	7	6	5	4	3	2	1	0
ADM2	ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADTYP
設定値	0	0	0	0	0	×	0	0

ビット 7-6

ADREFP1	ADREFP0	A/D コンバータの + 側の基準電圧源の選択
0	0	V _{DD} から供給
0	1	P20/AV _{REFP} /ANI0 から供給
1	0	内部基準電圧(1.45 V)から供給
1	1	設定禁止

ADREFP1, ADREFP0 ビットを書き換える場合、一度 ADREFP1, ADREFP0 = 0, 0 に設定後、設定を変更してください。

ただし、ADREFP1, ADREFP0 = 1, 0 へ書き換える場合は、次の手順で設定してください。

- ① ADCE = 0 に設定
- ② ADREFP1, ADREFP0 = 1, 0 に設定
- ③ ADCE = 1 に設定

なお、①～③の間には待ち時間 (T.B.D) が必要です。

ADREFP1, ADREFP0 = 1, 0 に設定した場合、温度センサ出力を A/D 変換することはできません。必ず ADISS = 0 として A/D 変換を行なってください。

ビット 5

ADREFM	A/D コンバータの - 側の基準電圧の選択
0	V _{SS} から供給
1	P21/AV _{REFM} /ANI1 から供給

ビット 3

ADRCK	変換結果上限/下限値チェック
0	ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタのとき割り込み信号(INTAD)が発生。
1	ADCR レジスタ < ADLL レジスタ, ADUL レジスタ < ADCR レジスタのとき割り込み信号(INTAD)が発生。

ビット 0

ADTYP	A/D 変換分解能の選択
0	10 ビット分解能
1	8 ビット分解能

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

変換結果比較上限設定

- 変換結果比較上限設定レジスタ(ADUL)
変換結果比較上限に FFH を設定します。

略号	7	6	5	4	3	2	1	0
ADUL	ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
設定値	1							

変換結果比較下限設定

- 変換結果比較下限設定レジスタ(ADLL)
変換結果比較下限に 00H を設定します。

略号	7	6	5	4	3	2	1	0
ADLL	ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
設定値	0							

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

アナログ入力チャネル設定

- アナログ入力チャネル指定レジスタ(ADS)
アナログ入力チャネルを ANI0～ANI3 に設定します。

略号	7	6	5	4	3	2	1	0
ADS	ADISS	0	0	ADS4	ADS3	ADS2	ADS1	ADS0
設定値	0	0	0	0	0	0	0	0

○スキャン・モード(ADMD = 1)

ビット 7, 4-0

ADISS	ADS4	ADS3	ADS2	ADS1	ADS0	アナログ入力チャネル			
						スキャン 0	スキャン 1	スキャン 2	スキャン 3
0	0	0	0	0	0	ANI0	ANI1	ANI2	ANI3
0	0	0	0	0	1	ANI1	ANI2	ANI3	ANI4
0	0	0	0	1	0	ANI2	ANI3	ANI4	ANI5
0	0	0	0	1	1	ANI3	ANI4	ANI5	ANI6
0	0	0	1	0	0	ANI4	ANI5	ANI6	ANI7
0	0	0	1	0	1	ANI5	ANI6	ANI7	ANI8
0	0	0	1	1	0	ANI6	ANI7	ANI8	ANI9
0	0	0	1	1	1	ANI7	ANI8	ANI9	ANI10
0	0	1	0	0	0	ANI8	ANI9	ANI10	ANI11
0	0	1	0	0	1	ANI9	ANI10	ANI11	ANI12
0	0	1	0	1	0	ANI10	ANI11	ANI12	ANI13
0	0	1	0	1	1	ANI11	ANI12	ANI13	ANI14
上記以外						設定禁止			

A/D 電圧コンパレータ設定

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D 電圧コンパレータ動作開始します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	×	×	×	×	×	×	×	1

ビット 0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(6) DTC 初期設定処理

図 8.10 に DTC 初期設定処理のフローチャートを示します。

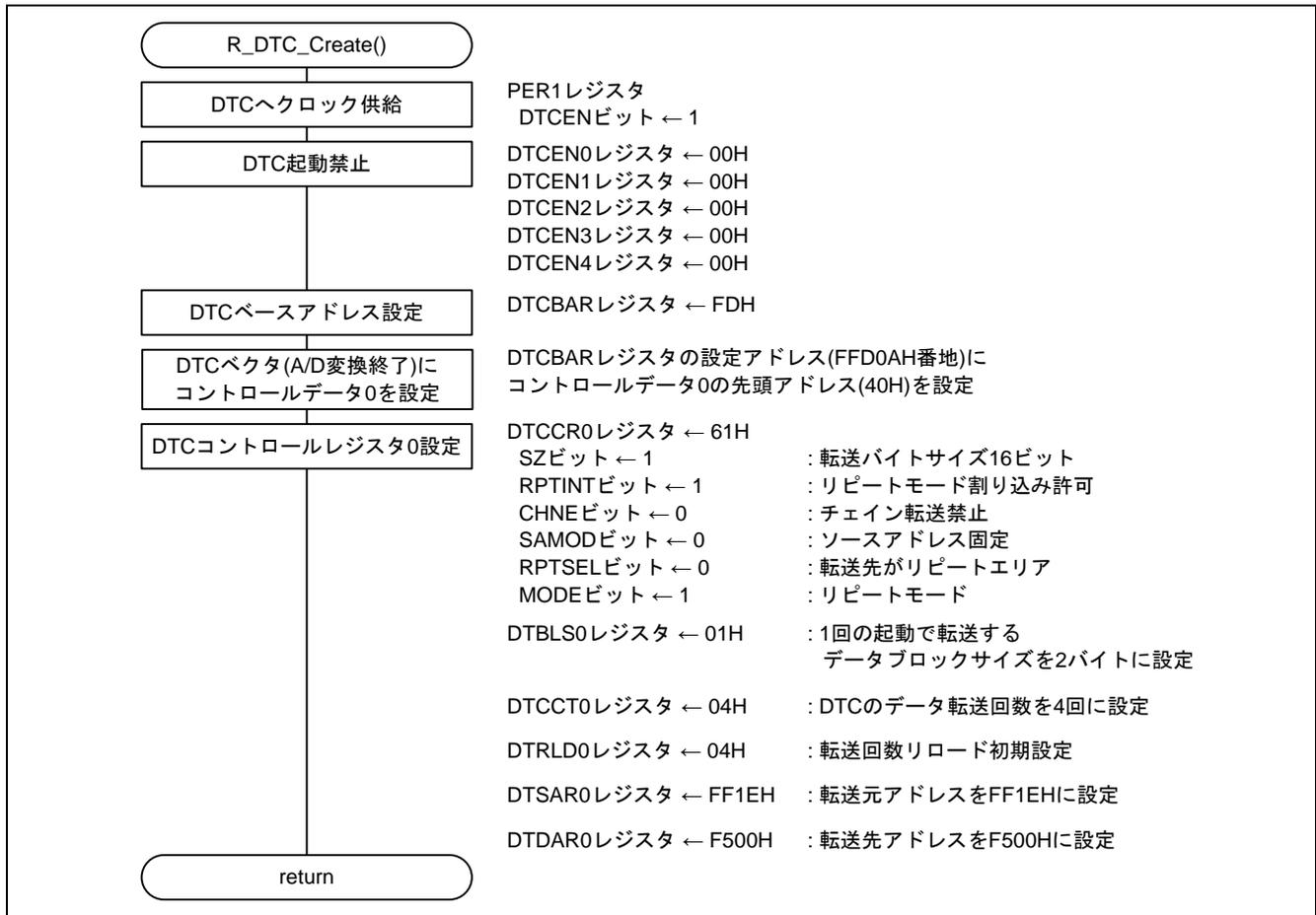


図 8.10 DTC 初期設定処理 (繰り返し掃引モードからの移行例)

DTC へのクロック供給開始

- 周辺イネーブル・レジスタ 1(PER1)
DTC へのクロック供給をします。

略号	7	6	5	4	3	2	1	0
PER1	DACEN	TRGEN	CMPEN	TRD0EN	DTCEN	0	0	TRJ0EN
設定値	×	×	×	×	1	0	0	×

ビット 3

DTCEN	DTC の入力クロック供給の制御
0	入力クロック供給停止
1	入力クロック供給

DTC 起動禁止

- DTC 起動許可レジスタ i(DTCENi)(i = 0~4)
DTC 起動を禁止します。

略号	7	6	5	4	3	2	1	0
DTCENi	DTCENi7	DTCENi6	DTCENi5	DTCENi4	DTCENi3	DTCENi2	DTCENi1	DTCENi0
設定値	0	0	0	0	0	0	0	0

ビット 7

DTCENi7	DTC 起動許可 i7
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi7 ビットは 0(起動禁止)になります。	

ビット 6

DTCENi6	DTC 起動許可 i6
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi6 ビットは 0(起動禁止)になります。	

ビット 5

DTCENi5	DTC 起動許可 i5
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi5 ビットは 0(起動禁止)になります。	

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

ビット 4

DTCENi4	DTC 起動許可 i4
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi4 ビットは 0(起動禁止)になります。	

ビット 3

DTCENi3	DTC 起動許可 i3
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi3 ビットは 0(起動禁止)になります。	

ビット 2

DTCENi2	DTC 起動許可 i2
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi2 ビットは 0(起動禁止)になります。	

ビット 1

DTCENi1	DTC 起動許可 i1
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi1 ビットは 0(起動禁止)になります。	

ビット 0

DTCENi0	DTC 起動許可 i0
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi0 ビットは 0(起動禁止)になります。	

DTC ベース・アドレス設定

- DTC ベース・アドレス・レジスタ(DTCBAR)
DTC ベース・アドレスに“FDH”を設定します。

略号	7	6	5	4	3	2	1	0
DTCBAR								
設定値	7	6	5	4	3	2	1	0
	1	1	1	1	1	1	0	1

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

DTC 制御レジスタ設定

- DTC 制御レジスタ 0(DTCCR0)
DTC 制御レジスタ 0 を設定します。

略号	7	6	5	4	3	2	1	0
DTCCR0	0	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
設定値	0	1	1	0	×	0	0	1

ビット 6

SZ	転送データ・サイズを選択
0	8 ビット
1	16 ビット

ビット 5

RPTINT	リピート・モード割り込みの許可・禁止
0	割り込み発生禁止
1	割り込み発生許可

MODE ビットが 0(ノーマル・モード)のとき RPTINT ビットの設定は無効です。

ビット 4

CHNE	チェーン転送の許可・禁止
0	チェーン転送禁止
1	チェーン転送許可

DTCCR23 レジスタの CHNE ビットは 0(チェーン転送禁止)にしてください。

ビット 2

SAMOD	転送元アドレスの制御
0	固定
1	加算

MODE ビットが 1(リピート・モード)で RPTSEL ビットが 1(転送元がリピート・エリア)のとき SAMOD ビットの設定は無効です。

ビット 1

RPTSEL	リピート・エリアの選択
0	転送先がリピート・エリア
1	転送元がリピート・エリア

MODE ビットが 0(ノーマル・モード)のとき RPTSEL ビットの設定は無効です。

ビット 0

MODE	転送モードの選択
0	ノーマル・モード
1	リピート・モード

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

DTC ブロック・サイズ・レジスタ 0 設定

- DTC ブロック・サイズ・レジスタ 0(DTBLS0)
DTC ブロック・サイズ・レジスタ 0 に“01H”(2 バイト)を設定します。

略号	7	6	5	4	3	2	1	0
DTBLS0								
0	7	6	5	4	3	2	1	0
設定値	0	0	0	0	0	0	0	1

DTBLS0	転送ブロック・サイズ	
	8 ビット転送	16 ビット転送
00H	256 バイト	512 バイト
01H	1 バイト	2 バイト
02H	2 バイト	4 バイト
03H	3 バイト	6 バイト
.	.	.
.	.	.
.	.	.
FDH	253 バイト	506 バイト
FEH	254 バイト	508 バイト
FFH	255 バイト	510 バイト

DTC 転送回数レジスタ 0 設定

- DTC 転送回数レジスタ 0(DTCCT0)
DTC 転送回数レジスタ 0 に“04H”(4 回)を設定します。

略号	7	6	5	4	3	2	1	0
DTCCT0								
0	7	6	5	4	3	2	1	0
設定値	0	0	0	0	0	1	0	0

DTCCT0	転送回数
00H	256 回
01H	1 回
02H	2 回
03H	3 回
04H	4 回
.	.
.	.
.	.
FDH	253 回
FEH	254 回
FFH	255 回

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

DTC 転送回数リロード・レジスタ 0 設定

- DTC 転送回数リロード・レジスタ 0(DTRLDO)
DTC 転送回数リロード・レジスタ 0 に“04H”(4 回)を設定します。

略号	7	6	5	4	3	2	1	0
DTRLDO								
0	7	6	5	4	3	2	1	0
設定値	0	0	0	0	0	1	0	0

DTC ソース・アドレス・レジスタ 0 設定

- DTC ソース・アドレス・レジスタ 0(DTSAR0)
DTC ソース・アドレス・レジスタ 0 に転送元アドレス“FF1EH”を設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTSAR0	DT															
	SA															
	R0															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
設定値	1	1	1	1	1	1	1	1	0	0	0	1	1	1	1	0

DTC デスティネーション・アドレス・レジスタ 0 設定

- DTC デスティネーション・アドレス・レジスタ 0(DTDAR0)
DTC デスティネーション・アドレス・レジスタ 0 に転送先アドレス“F500H”を設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTDAR0	DT															
	DA															
	R0															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
設定値	1	1	1	1	0	1	0	1	0	0	0	0	0	0	0	0

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(7) メイン処理

図 8.11 にメイン処理のフローチャートを示します。

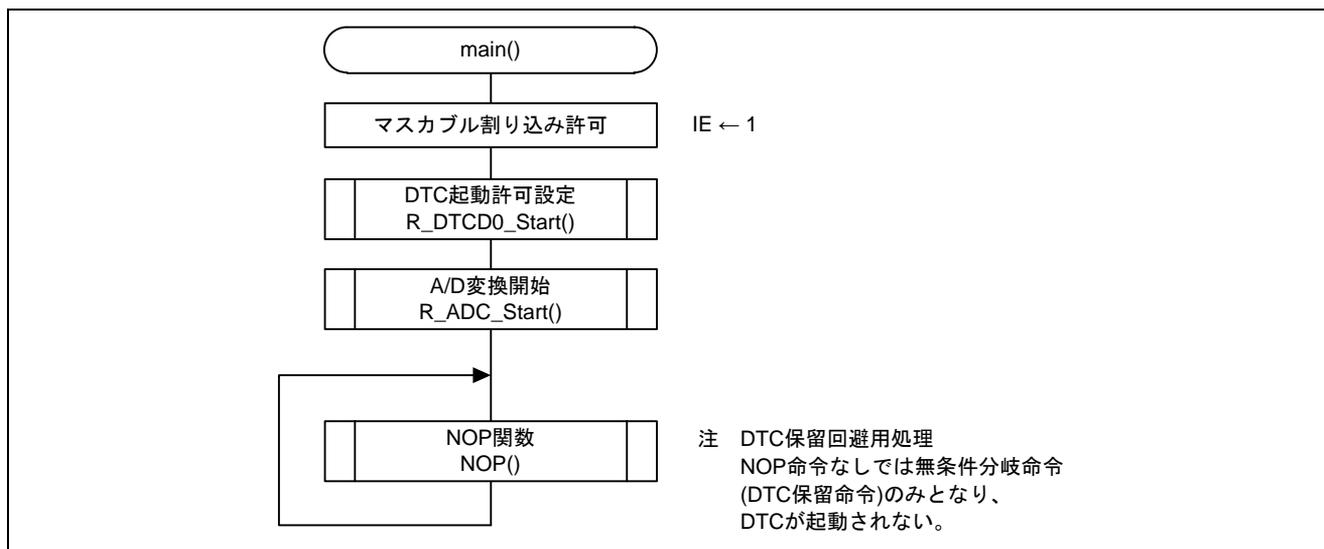


図 8.11 メイン処理（繰り返し掃引モードからの移行例）

(8) DTC 起動許可設定

図 8.12 に DTC 起動許可設定のフローチャートを示します。

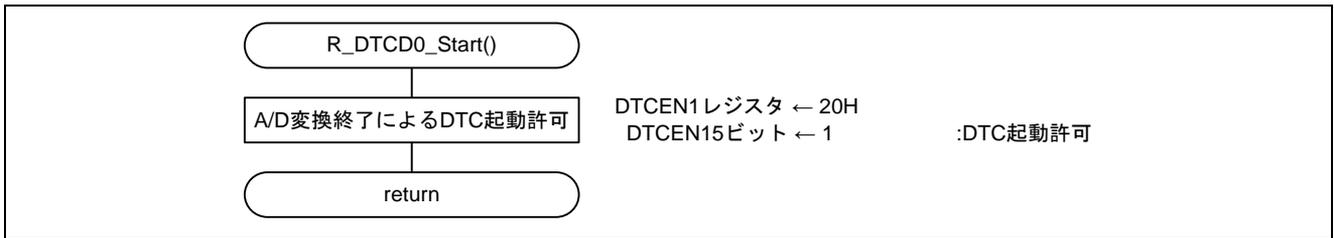


図 8.12 DTC 起動許可設定 (繰り返し掃引モードからの移行例)

DTC 起動許可

- DTC 起動許可レジスタ 1(DTCEN1)
A/D 変換終了による DTC 起動を許可します。

略号	7	6	5	4	3	2	1	0
DTCEN1	DTCEN1 7	DTCEN1 6	DTCEN1 5	DTCEN1 4	DTCEN1 3	DTCEN1 2	DTCEN1 1	DTCEN1 0
設定値	×	×	1	×	×	×	×	×

ビット5

DTCEN15	DTC 起動許可 15(DTC 起動要因 : A/D 変換終了)
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCEN15 ビットは 0(起動禁止)になります。	

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(9) A/D 変換開始

図 8.13 に A/D 変換開始のフローチャートを示します。

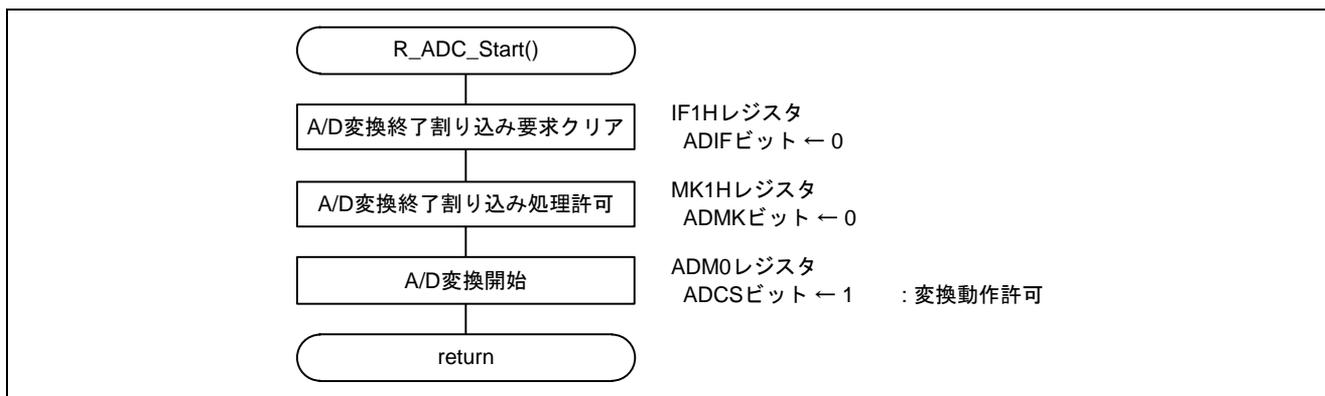


図 8.13 A/D 変換開始 (繰り返し掃引モードからの移行例)

A/D 変換終了割り込み要求フラグ設定

- 割り込み要求フラグ・レジスタ(IF1H)
A/D 変換終了割り込み要求フラグをクリアします。

略号	7	6	5	4	3	2	1	0
IF1H	TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
設定値	×	×	×	×	×	×	×	0

ビット 0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換終了割り込み許可設定

- 割り込みマスク・フラグ・レジスタ(MK1H)
A/D 変換終了割り込みを許可に設定します。

略号	7	6	5	4	3	2	1	0
MK1H	TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
設定値	×	×	×	×	×	×	×	0

ビット0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

A/D コンバータ動作

- A/D コンバータ・モード・レジスタ 0(ADM0)
A/D コンバータの変換動作を開始します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	1	×	×	×	×	×	×	×

ビット7

ADCS	A/D 変換動作の制御
0	変換動作停止 [リード時] 変換動作停止/待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時：変換動作状態 ハードウェア・トリガ・ウェイト・モード時：A/D 電源安定待ち状態 + 変換動作状態

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

(10) A/D 変換終了割り込み

図 8.14 に A/D 変換終了割り込みのフローチャートを示します。

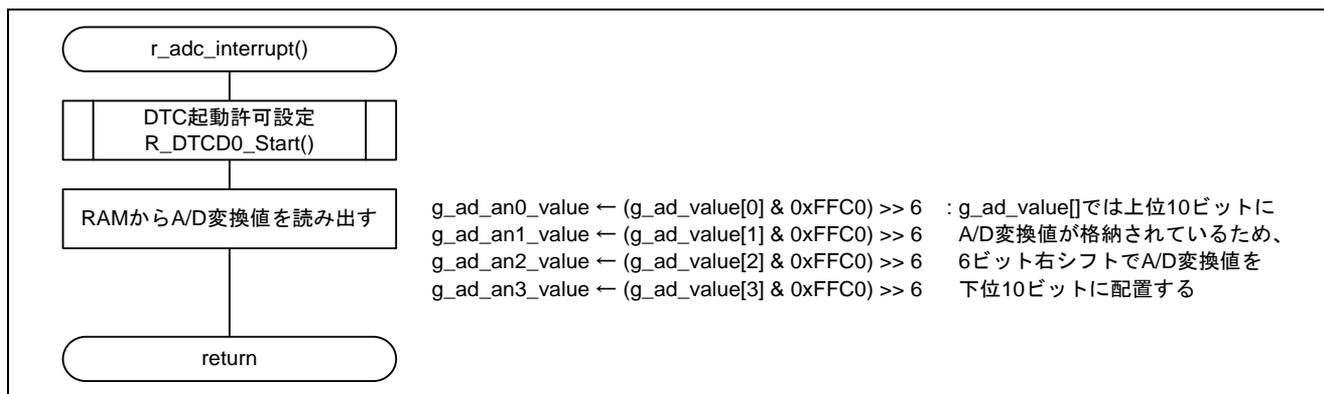


図 8.14 A/D 変換終了割り込み（繰り返し掃引モードからの移行例）

8.5 サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

8.6 関連アプリケーションノート

- RL78/G14、R8C/36M グループ
R8C から RL78 への移行ガイド : A/D コンバータ CC-RL (R01AN3059)
- RL78/G14、R8C/36M グループ
R8C から RL78 への移行ガイド : データトランスファコントローラ (R01AN1503)
- RL78/G14 初めての RL78/G14 DTC (R01AN0861)

8.7 参考ドキュメント

ユーザーズマニュアル

- RL78/G14 ユーザーズマニュアル ハードウェア編
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- R8C/36M グループ ユーザーズマニュアル
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- テクニカルアップデート
(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

学習ガイド

- RL78 ファミリー用 統合開発環境 CubeSuite+への移行
(オンチップ・デバッグ編) R8C、M16C から RL78 への移行 (R20UT2150)
- RL78 開発環境移行ガイド R8C および M16C から RL78 への移行
(コンパイラ編) (High-performance Embedded Workshop, NC30WA→CS+,CC-RL) (R20UT2088)
- コード生成プラグイン学習ガイド (R20UT3230)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2017.12.21	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子

（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
- 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
- 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 当社製品を、全部または一部を問わず、改造、改変、複製、その他の不適切に使用しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
- 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、
金融端末基幹システム、各種安全制御装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することはできません。たとえ、意図しない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
- 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
- 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
- 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
- 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を、(1)核兵器、化学兵器、生物兵器等の大量破壊兵器およびこれらを運搬することができるミサイル（無人航空機を含みます。）の開発、設計、製造、使用もしくは貯蔵等の目的、(2)通常兵器の開発、設計、製造または使用の目的、または(3)その他の国際的な平和および安全の維持の妨げとなる目的で、自ら使用せず、かつ、第三者に使用、販売、譲渡、輸出、賃貸もしくは使用許諾しないでください。
当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
- お客様の転売、貸与等により、本書（本ご注意書きを含みます。）記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は一切その責任を負わず、お客様にかかる使用に基づく当社への請求につき当社を免責いただきます。
- 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
- 本資料に記載された情報または当社製品に関し、ご不明点がある場合には、当社営業にお問い合わせください。
注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.3.0-1 2016.11)



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口： <https://www.renesas.com/contact/>