
RL78/G13

A/D コンバータ (SNOOZE モード編)

R01AN1464JJ0100

Rev. 1.00

2013.01.28

要旨

本アプリケーションノートでは、A/D 変換の SNOOZE モードを使用した低消費電力設定の使用方法を説明します。SNOOZE モードの使用によって CPU を起動させずに A/D 変換します。変換した値は内蔵 RAM に格納され、最新の 10 回の A/D 変換値を保持します。

対象デバイス

RL78/G13

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
2. 動作確認条件	5
3. 関連アプリケーションノート	5
4. ハードウェア説明	6
4.1 ハードウェア構成例	6
4.2 使用端子一覧	6
5. ソフトウェア説明	7
5.1 動作概要	7
5.2 オプション・バイトの設定一覧	8
5.3 定数一覧	8
5.4 変数一覧	8
5.5 関数一覧	9
5.6 関数仕様	9
5.7 フローチャート	12
5.7.1 初期設定関数	13
5.7.2 システム初期化関数	14
5.7.3 入出力ポートの設定	15
5.7.4 CPUクロックの設定	17
5.7.5 A/Dコンバータの設定	18
5.7.6 リアルタイム・クロックの設定	26
5.7.7 メイン処理	29
5.7.8 A/Dコンバータ、RTC動作開始処理	31
5.7.9 A/D電圧コンパレータ動作許可	34
5.7.10 A/D変換トリガ待ち受け開始	35
5.7.11 リアルタイム・クロック動作開始	37
5.7.12 A/D変換のSnooze機能開始	39
5.7.13 A/D変換のSnooze機能停止	40
5.7.14 A/D変換の結果取得	41
6. サンプルコード	42
7. 参考ドキュメント	42

1. 仕様

本アプリケーションノートでは、A/D コンバータの SNOOZE モードの使用例を示しています。A/D 変換開始トリガを「ハードウェア・トリガ (リアルタイム・クロックの割り込み信号)」、A/D コンバータの SNOOZE モードの設定を「SNOOZE モードを使用する」に設定し、A/D 変換待機状態にした後で STOP 命令を実行します。STOP モード状態でハードウェア・トリガを検出すると、SNOOZE モードにて A/D 変換処理を開始します。

その後、変換結果をデータ変換 (データを 6 ビット右シフト) し、変換値を内蔵 RAM に格納します。表 1.1 に使用する周辺機能と用途を、図 1.1 に A/D コンバータの SNOOZE 動作概要を示します。なお、図 1.1 下部の番号は 5.1 動作概要の処理番号を示しています。

表 1.1 使用する周辺機能と用途

周辺機能	用途
A/D コンバータ	P20/ANI0 端子のアナログ信号入力レベルを変換する

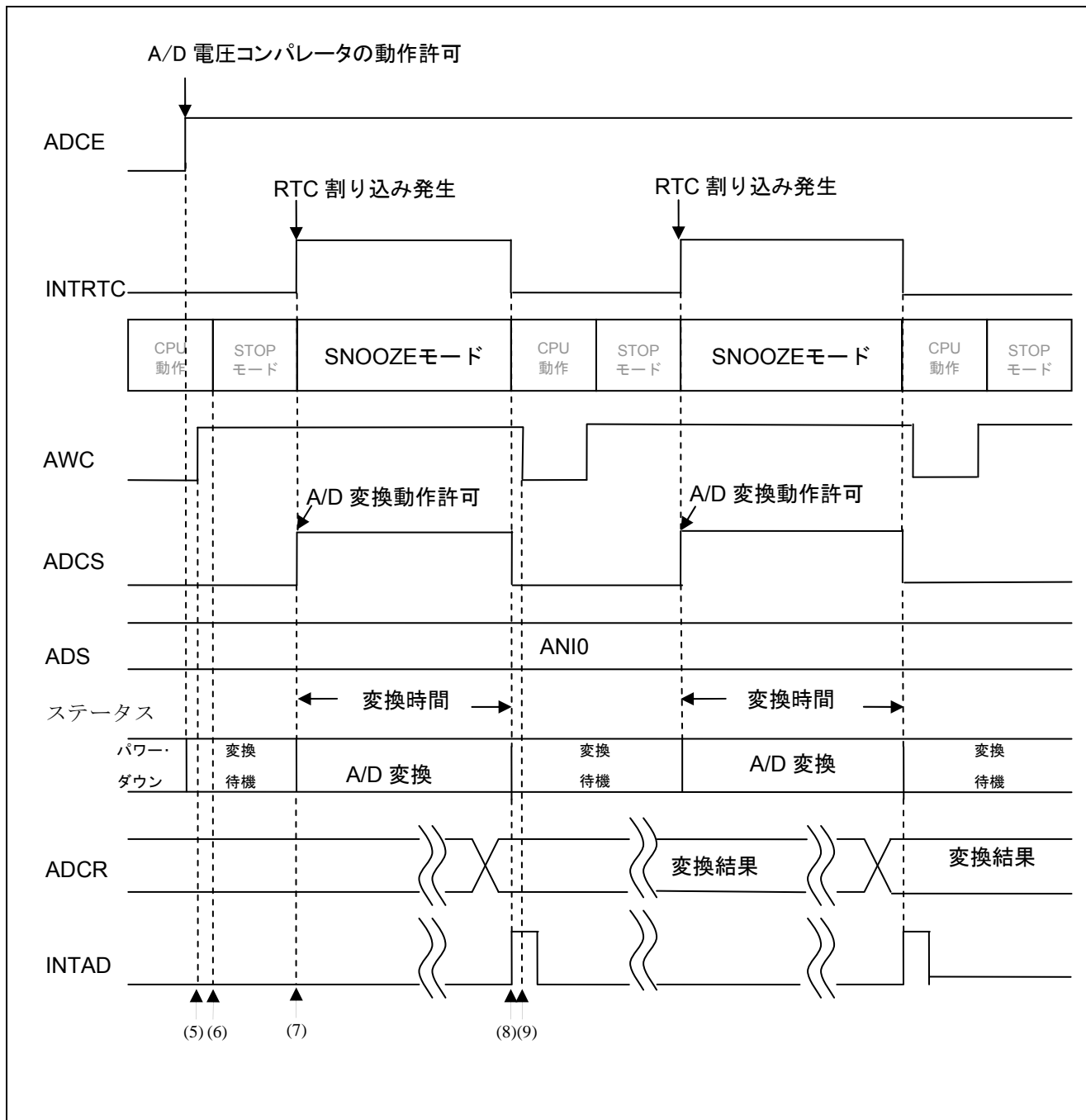


図 1.1 A/D コンバータの SNOOZE 動作概要

備考 図 1.1 の(5)~(9)は、「5.1 動作概要」を参照してください。

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G13 (R5F100LEA)
動作周波数	<ul style="list-style-type: none">● 高速オンチップ・オシレータ・クロック : 32MHz● CPU/周辺ハードウェア・クロック : 32MHz
動作電圧	5.0V (2.9V~5.5V で動作可能) LVD 動作 (V_{LVI}) : リセット・モード 2.81V (2.76V~2.87V)
統合開発環境	ルネサス エレクトロニクス製 CubeSuite+ V1.03.00
C コンパイラ	ルネサス エレクトロニクス製 CA78K0R V1.50
使用ボード	RSK for RL78/G13 CPU ボード (R0K5010RLC010BR)

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

RL78/G13 初期設定 (R01AN0451J) アプリケーションノート

RL78/G13 A/D コンバータ (R01AN0452J) アプリケーションノート

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェアを示します。

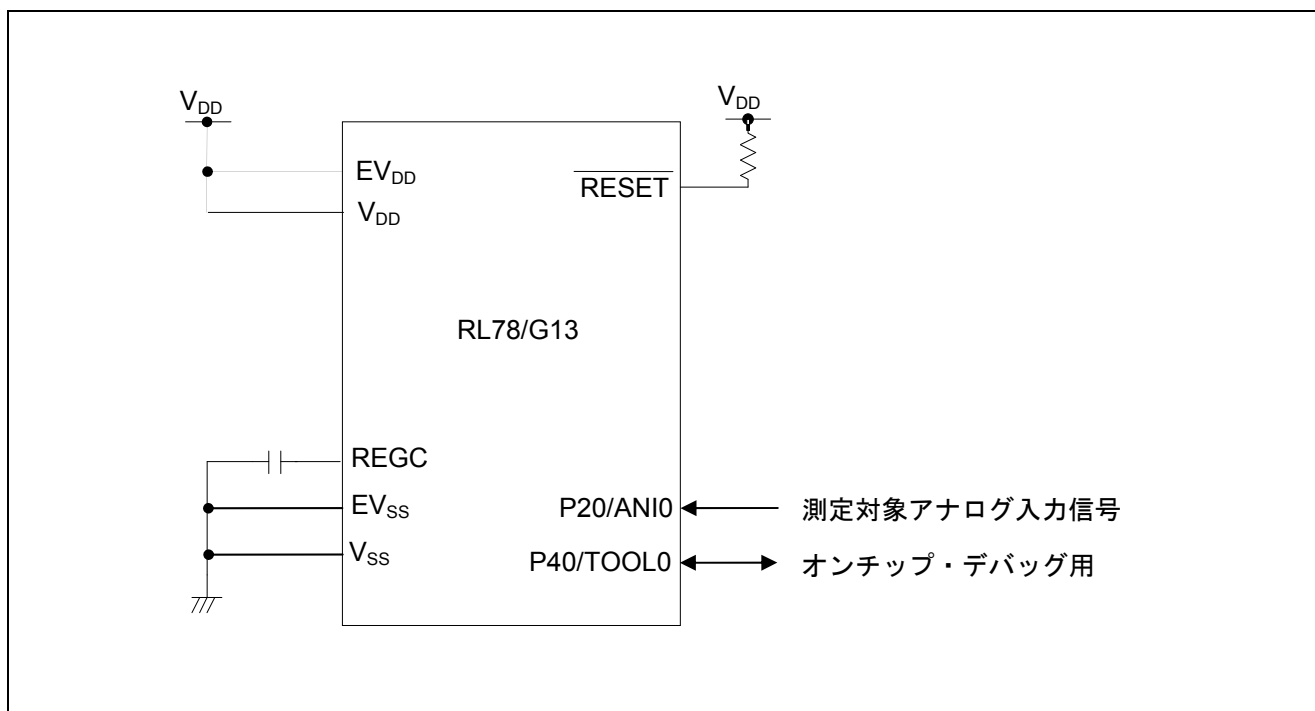


図 4.1 ハードウェア構成例

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい）。

- 2 EV_{SS} で始まる名前の端子がある場合には V_{SS} に、 EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 3 V_{DD} は LVD にて設定したリセット解除電圧 (V_{LVI}) 以上にしてください。

4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	機能
P20/ANI0	入力	A/D コンバータ アナログ入力ポート

5. ソフトウェア説明

5.1 動作概要

本サンプルコードでは、A/D コンバータのSNOOZEモードを使用し、STOPモード時にハードウェア・トリガの入力でANI0 に入力されたアナログ電圧をA/D 変換します。A/D変換終了割り込みの発生を待ち、A/D 変換終了後、A/D変換結果を6 ビット右シフトして内蔵RAM に格納していきます。

尚、図1.1下部に下記処理が実行されるタイミングが明記してあります。

(1) A/D コンバータの初期設定を行います

<設定条件>

- アナログ入力には P20/ANI0 端子を使用します。
- A/D 変換チャンネル選択はセレクト・モードを使用します。
- A/D 変換動作モードはワンショット変換モードを使用します。
- A/D 変換開始条件はハードウェア・トリガを使用します。
- ハードウェア・トリガ信号はリアルタイム・クロック割り込み信号を使用します。
- A/D 変換完了割り込み(INTAD)を使用します。

(2) RTC(A/D コンバータのハードウェア・トリガとして使用)の初期設定を行います

<設定条件>

- RTC は 1 秒に 1 度の定周期割り込みを使用します。

(3) 初期化終了後、ADM0 レジスタの ADCE ビットに”1” (A/D 変換待機) を設定します。

(4) RTCC0 レジスタの RTCE ビットに”1”(カウンタ動作開始)、MK1H レジスタの RTCMK ビットに”1”(RTC 割り込み処理禁止) を設定します。

(5) ADM2 レジスタの AWC ビットに”1”を設定し SNOOZE モードにします。

(6) STOP モードへ移行し、ハードウェア・トリガを待ちます。

(7) ハードウェア・トリガが入力されると A/D 変換を開始します。

(8) A/D コンバータは ANI0 から入力された電圧の A/D 変換が終了すると、A/D 変換結果を ADCR レジスタに転送し、A/D 変換完了割り込みを発生させます。

(9) A/D 変換完了割り込みが発生すると A/D コンバータは SNOOZE モードから通常動作モードへ移行するので、それに合わせて ADM2 レジスタの AWC ビットに”0”をセットします。その後、A/D 変換結果を ADCR レジスタから読み出し 6 ビット右シフトして内蔵 RAM に格納します。

(10) (5)へ戻り、再び SNOOZE モードへ移行します。

注意 デバイス使用上の注意事項については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.2 オプション・バイトの設定一覧

表 5.1 にオプション・バイト設定一覧を示します。

表 5.1 オプション・バイト設定一覧

アドレス	設定値	内容
000C0H/010C0H	11101111B	ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 2.81V (2.76V~2.87V)
000C2H/010C2H	11101000B	HS モード、HOCO クロック : 32MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可 オンチップ・デバッグ・セキュリティ ID 認証失敗時にフラッシュ・ メモリのデータを消去する

5.3 定数一覧

表 5.2 に表 5.2 サンプルコードで使用する定数を示します。

表 5.2 サンプルコードで使用する定数

定数名	設定値	内容
MAX_BUFFER	AH	保存するバッファの数

5.4 変数一覧

表 5.3 にグローバル変数を示します。

表 5.3 グローバル変数

Type	Variable Name	Contents	Function Used
uint8_t	g_buffer_count	使用するバッファ番号	main ()
unsigned short	g_result_buffer [MAX_BUFFER]	A/D 変換結果格納用エリア	main ()

5.5 関数一覧

表 5.4 に関数一覧を示します。

表 5.4 関数一覧

関数名	概要
R_ADC_Create	A/D コンバータの設定
R_ADC_Set_OperationOn	A/D 電圧コンパレータの動作許可
R_ADC_Start	A/D 変換トリガ待ち受け開始
R_ADC_Get_Result	A/D 変換の結果取得
R_ADC_Set_SnoozeOn	A/D 変換の Snooze 機能開始
R_ADC_Set_SnoozeOff	A/D 変換の Snooze 機能停止
R_RTC_Create	リアルタイム・クロックの設定
R_RTC_Start	リアルタイム・クロック動作開始
R_MAIN_UserInit	A/D コンバータ、RTC 動作開始処理

5.6 関数仕様

サンプルコードの関数仕様を示します。

[関数名] R_ADC_Create

概要	A/D コンバータの設定
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Create (void)
説明	A/D コンバータ回路へクロック供給を開始(ADCEN=1)に設定し、A/D 変換に関する設定を以下のように設定します。 変換完了割り込みのレベル：レベル 3 (ADPR0=1,ADPR1=1) A/D コンバータの変換時間：約 3 μ s (FR2-FR0=101B) チャンネル選択モード：セレクト・モード(ADMD=0) トリガ・モード：ハードウェア・トリガ・ウェイトモード(ADTMD1-ADTMD0=11B) 動作モード：ワンショット変換モード(ADSCM=1) 使用するハードウェア・トリガ信号：RTC 割り込み信号(ADTRS1-ADTRS0=10B) 分解能：10 ビット分解能(ADTYP=0) +側の基準電圧源：VDD(ADREFP1-ADREF0=00B) -側の基準電圧源：VSS(ADREFM=0) 変換結果比較範囲の上限値：255(ADUL=FFH) 変換結果比較範囲の下限値：0(ADLL=00H) アナログ入力チャンネル：ANI0(ADS4-ADS0=00000B,ADISS=0)
引数	なし
リターン値	なし
備考	なし

[関数名] R_ADC_Set_OperationOn

概要	A/D 電圧コンパレータの動作許可
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Set_OperationOn(void)
説明	A/D コンバータの動作許可(ADCE = 1)を設定します
引数	なし
リターン値	なし
備考	なし

[関数名] R_ADC_Start

概要	A/D 変換トリガ待ち受け開始
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Start (void)
説明	A/D 変換終了割り込みフラグをクリア(ADIF=0)し、A/D 変換終了割り込みを許可(ADMK=0)に設定した後、RTC の動作制御を開始(RTCE=1)します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_ADC_Get_Result

概要	A/D 変換の結果取得
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Get_Result(uint16_t *buffer)
説明	A/D 変換結果を、6 ビット右シフトして引数で与えられるエリアに格納します
引数	buffer A/D 変換結果を格納するエリアのアドレス
リターン値	なし
備考	なし

[関数名] R_ADC_Set_SnoozeOn

概要	A/D 変換の Snooze 機能開始
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Set_SnoozeOn(void)
説明	A/D 変換の SNOOZE モード機能を使用 (AWC=1)に設定します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_ADC_Set_SnoozeOff

概要	A/D 変換の Snooze 機能停止
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Set_SnoozeOff(void)
説明	A/D 変換の SNOOZE モード機能を停止(AWC=0)に設定します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_RTC_Create

概要	リアルタイム・クロックの設定
ヘッダ	R_cg_rtc.h
宣言	void R_RTC_Create (void)
説明	RTC への入力クロック供給開始(RTCEN=1)に設定し、RTC 割り込みをレベル 3 (RTCPRI=1,RTCPR0=1)に、RTC 割り込み発生周期を 1 秒に 1 度(CT2-CT0=010B)に設定します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_RTC_Start

概要	リアルタイム・クロック動作開始
ヘッダ	R_cg_rtc.h
宣言	void R_RTC_Start(void)
説明	RTC 割り込み要求フラグをクリア(RTCIF=0)し RTC 割り込み処理を許可(RTCMK=0)した後、リアルタイム・クロックの動作開始(RTCE=1)を設定します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_MAIN_UserInit

概要	A/D コンバータ、RTC 動作開始処理
ヘッダ	R_cg_rtc.h
宣言	void R_MAIN_UserInit (void)
説明	R_ADC_Set_OperationOn をコールし、A/D 電圧コンパレータの安定時間経過後、R_ADC_Start をコールし A/D コンバータの動作を開始します。その後 R_RTC_Start をコールし、RTC の動作を開始します。その後、RTC 動作開始後の下記の HALT/STOP モードへの移行処理を行います。 RWAIT=1 に設定します RWST=1 になるまでポーリングを行います。 RWAIT=0 に設定します。 RWST=0 になるまでポーリングを行います。 その後、RTC 割り込み処理を禁止(RTCMK=1)に設定します。
引数	なし
リターン値	なし
備考	なし

5.7 フローチャート

図 5.1 にサンプルコードの全体フローを示します。

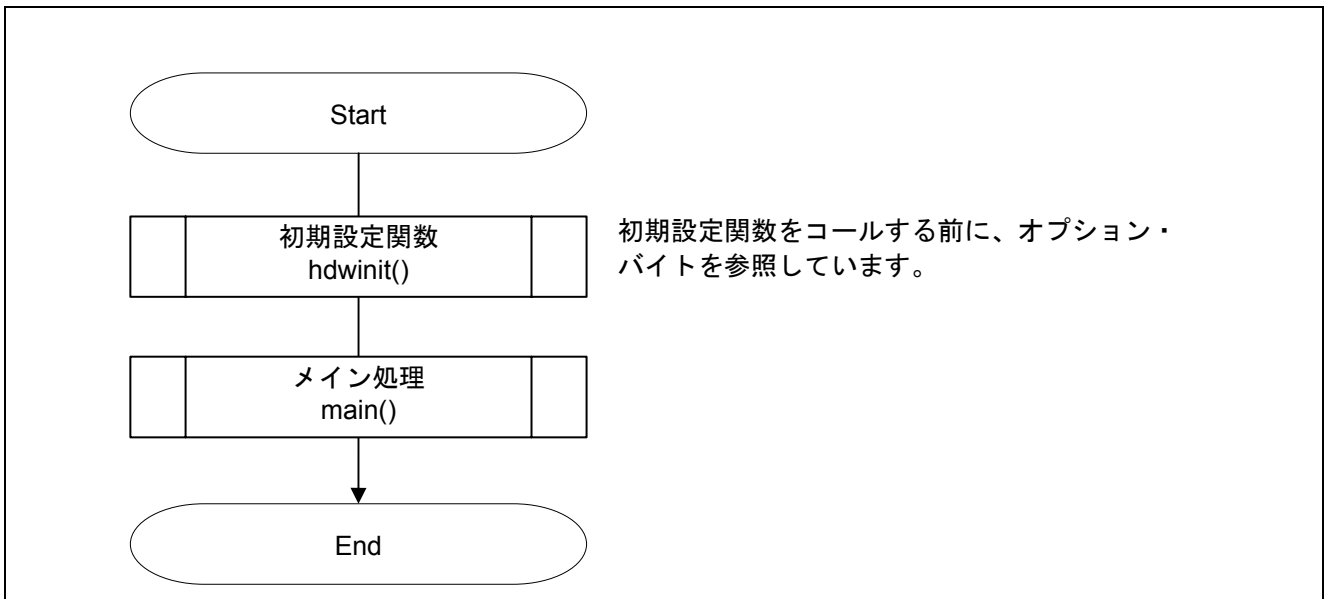


図 5.1 全体フロー

5.7.1 初期設定関数

図 5.2 に初期設定関数のフローチャートを示します。

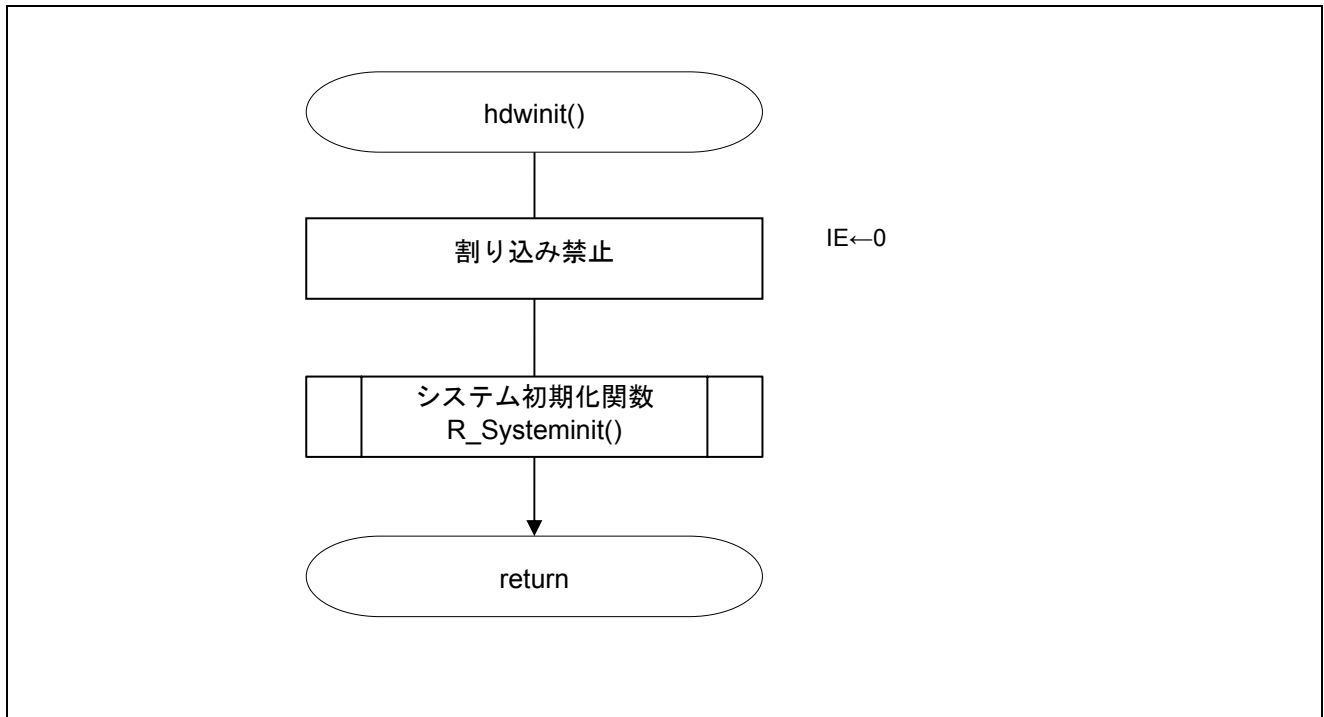


図 5.2 初期設定関数

5.7.2 システム初期化関数

図 5.3 にシステム初期化関数のフローチャートを示します。

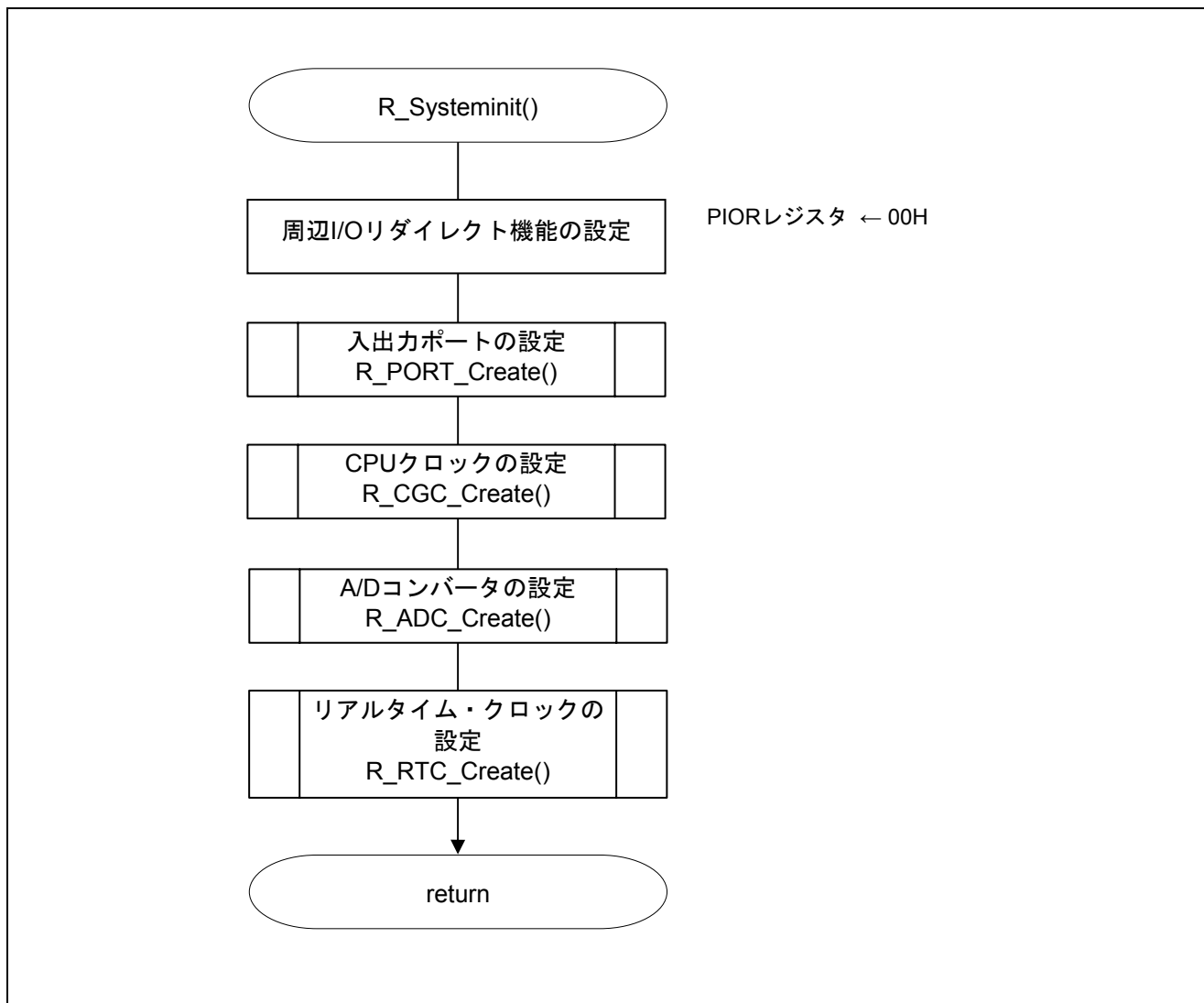


図 5.3 システム初期化関数

5.7.3 入出力ポートの設定

図 5.4 に入出力ポートの設定のフローチャートを示します。

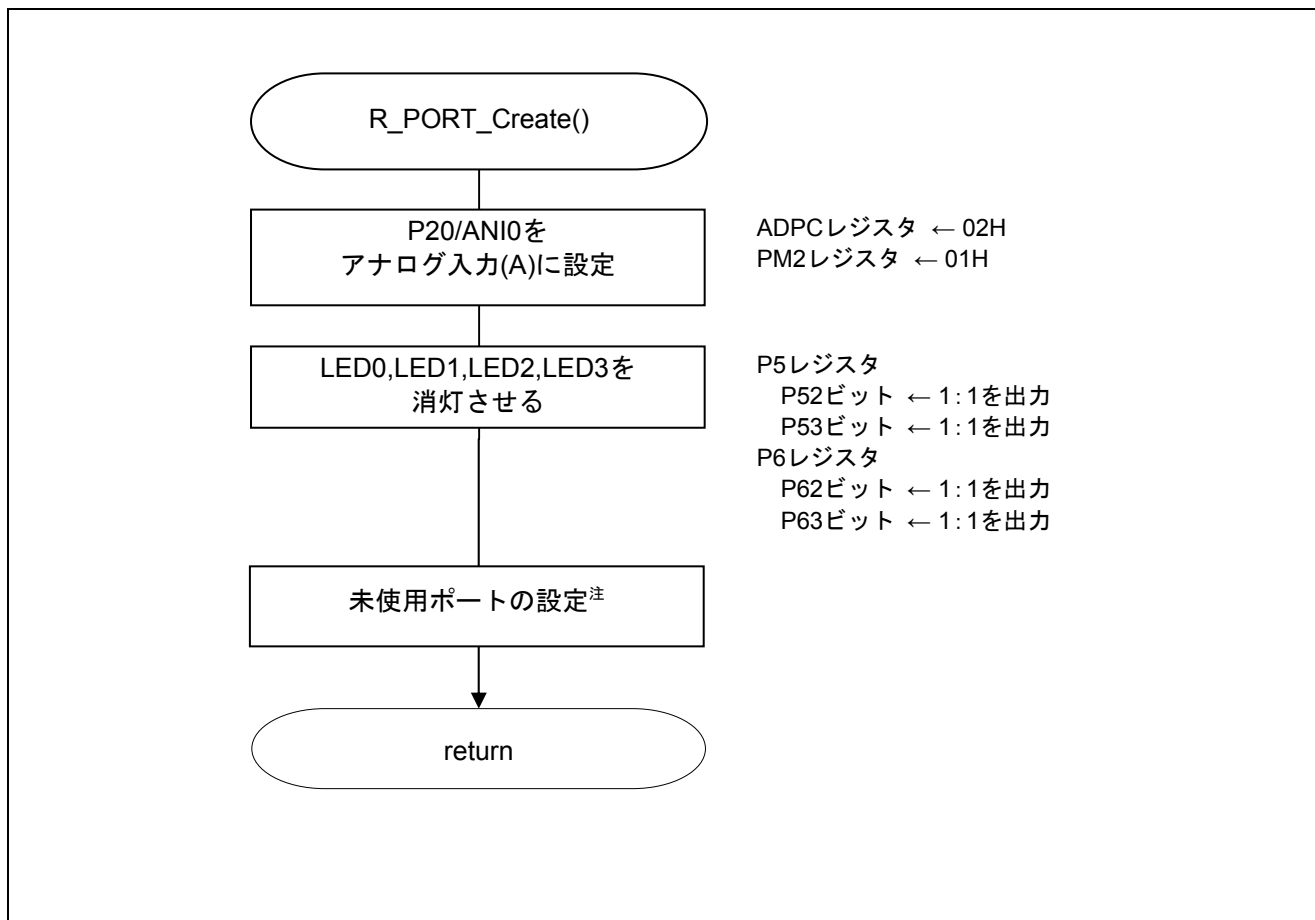


図 5.4 入出力ポートの設定

注 未使用ポートの設定については、RL78/G13 初期設定 (R01AN0451J) アプリケーションノート“フローチャート”を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。
また、未使用の入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続して下さい。

A/D 変換するチャンネルの設定

- ・ A/D ポート・コンフィギュレーション・レジスタ (ADPC)
A/D コンバータのアナログ入力/ポートのデジタル入出力の切り替え
- ・ ポート・モード・レジスタ 2 (PM2)
LED 点灯制御ポートの入出力モードと、出力ラッチの選択

略号 : ADPC

7	6	5	4	3	2	1	0
0	0	0	0	ADPC3	ADPC2	ADPC1	ADPC0
0	0	0	0	0	0	1	0

ビット 3 - 0

ADPC3	ADPC2	ADPC1	ADPC0	使用できるアナログ入力
0	0	0	0	ANI0~ANI14
0	0	0	1	なし
0	0	1	0	ANI0
0	0	1	1	ANI0~ANI1
0	1	0	0	ANI0~ANI2
0	1	0	1	ANI0~ANI3
0	1	1	0	ANI0~ANI4
0	1	1	1	ANI0~ANI5
1	0	0	0	ANI0~ANI6
1	0	0	1	ANI0~ANI7
1	0	1	0	ANI0~ANI8
1	0	1	1	ANI0~ANI9
1	1	0	0	ANI0~ANI10
1	1	0	1	ANI0~ANI11
1	1	1	0	ANI0~ANI12
1	1	1	1	ANI0~ANI13

略号 : PM2

7	6	5	4	3	2	1	0
PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20
x	x	x	x	x	x	x	1

ビット 0

PM20	PM20 の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.4 CPU クロックの設定

図 5.5 に CPU クロックの設定のフローチャートを示します。

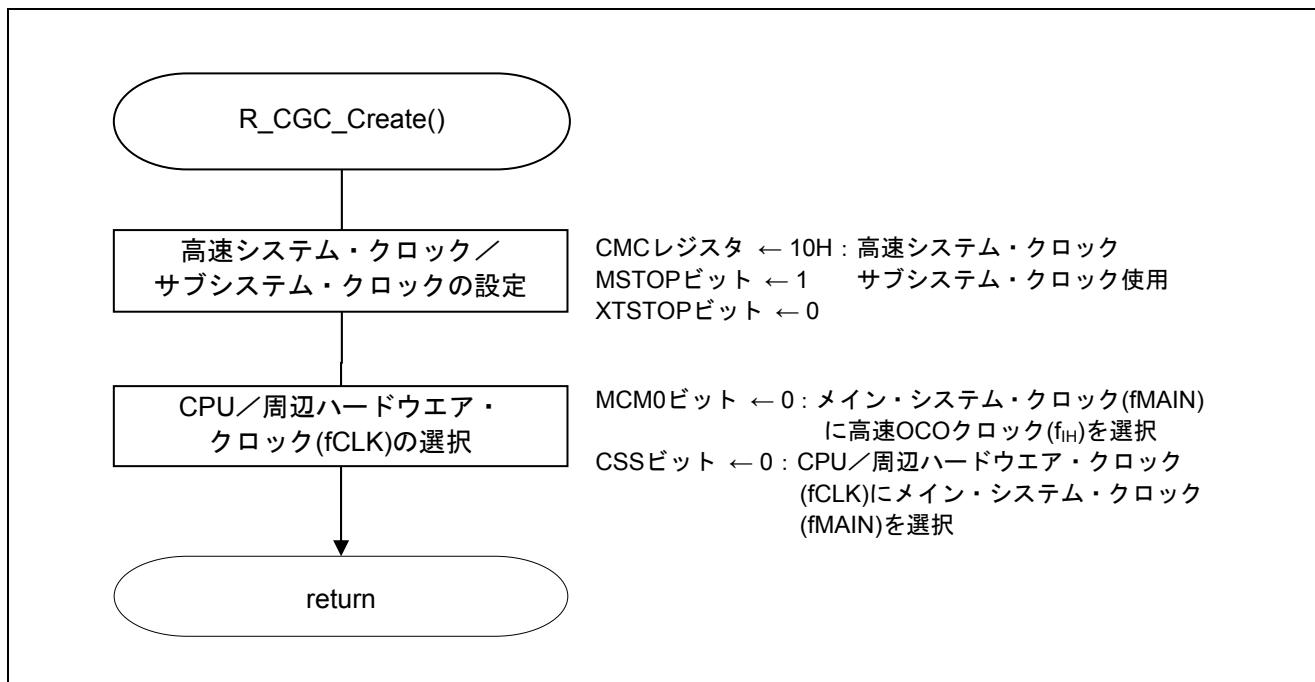


図 5.5 CPU クロックの設定

注意 CPU クロックの設定 (`R_CGC_Create()`) については、RL78/G13 初期設定 (R01AN0451J) アプリケーションノート"フローチャート"を参照して下さい。

5.7.5 A/D コンバータの設定

図 5.6 に A/D コンバータの設定のフローチャートを示します。

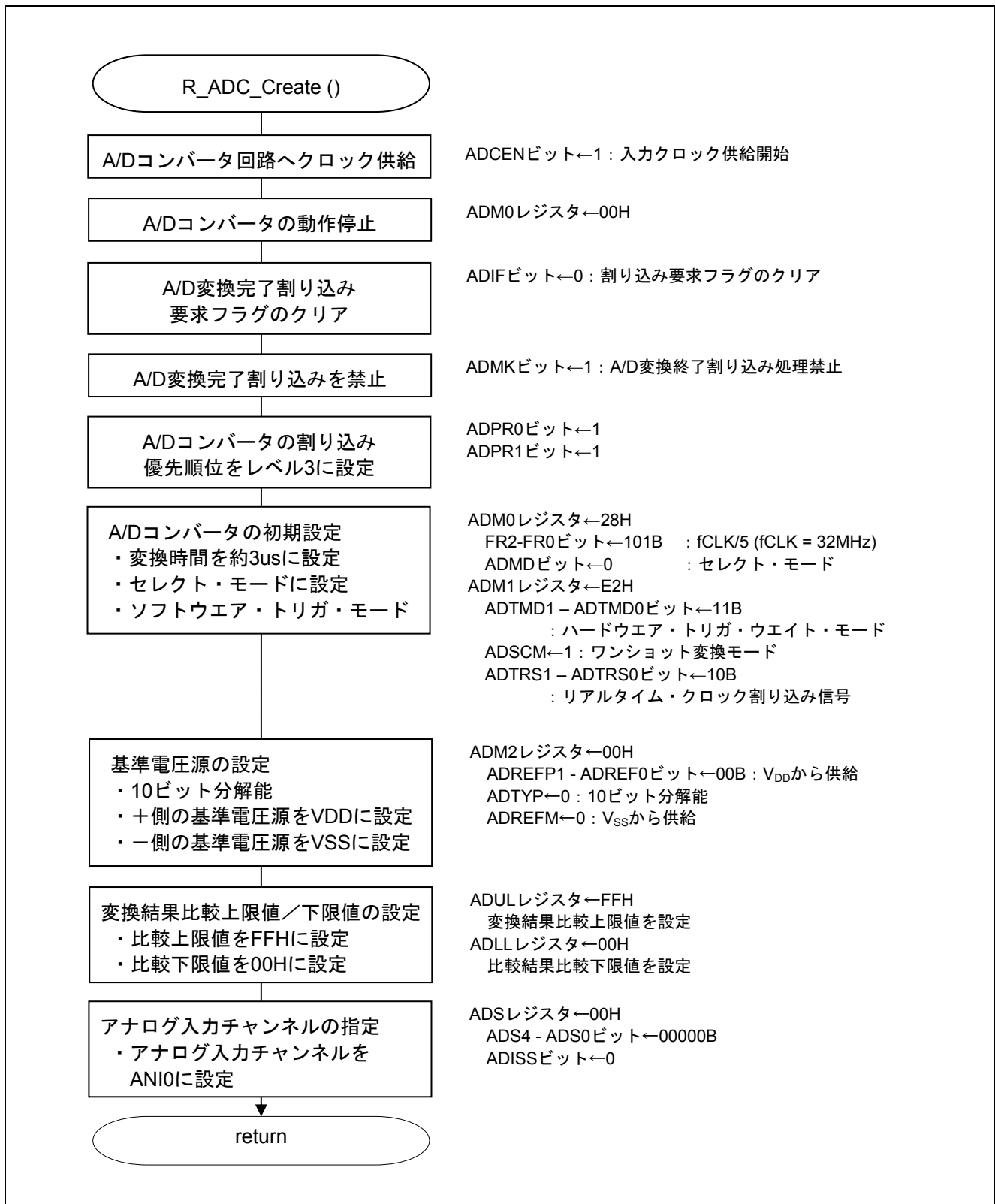


図 5.6 A/D コンバータの設定

A/D コンバータへのクロック供給開始

- ・周辺イネーブル・レジスタ 0 (PER0)
A/D コンバータへのクロック供給を開始します

略号 : PER0

7	6	5	4	3	2	1	0
RTCCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
x	x	1	x	x	x	x	x

ビット 5

ADCEN	A/D コンバータの入カクロックの制御
0	入カクロック供給停止
1	入カクロック供給

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換時間と動作モードの設定

- ・ A/D コンバータ・モード・レジスタ 0(ADM0)
- ・ A/D 変換動作の制御
- ・ A/D 変換チャンネル選択モードの指定

略号 : ADM0

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
x	0	1	0	1	0	0	x

ビット 6

ADMD	A/D チャンネル選択モードを指定
0	セレクト・モード
1	スキャン・モード

ビット 5 - 1

ADM0					モード	変換時間の選択					変換 クロック (f _{AD})
FR2	FR1	FR0	LV1	LV2		f _{CLK} = 1MHz	f _{CLK} = 4MHz	f _{CLK} = 8MHz	f _{CLK} = 16MHz	f _{CLK} = 32MHz	
0	0	0	0	0	標準1	設定禁止	設定禁止	設定禁止	108μs	54μs	f _{CLK} /64
0	0	1				108μs	54μs	27μs	f _{CLK} /32		
0	1	0				108μs	54μs	27μs	13.5μs	f _{CLK} /16	
0	1	1				54μs	27μs	13.5μs	6.75μs	f _{CLK} /8	
1	0	0				40.5μs	20.25μs	10.125μs	5.0625μs	f _{CLK} /6	
1	0	1				135μs	33.75μs	16.875μs	8.4375μs	4.21875μs	f_{CLK}/5
1	1	0				108μs	27μs	13.5μs	6.75μs	3.375μs	f _{CLK} /4
1	1	1				54μs	13.5μs	6.75μs	3.375μs	設定禁止	f _{CLK} /2
0	0	0	0	1	標準2	設定禁止	設定禁止	設定禁止	100μs	50μs	f _{CLK} /64
0	0	1				100μs	50μs	25μs	f _{CLK} /32		
0	1	0				100μs	50μs	25μs	12.5μs	f _{CLK} /16	
0	1	1				50μs	25μs	12.5μs	6.25μs	f _{CLK} /8	
1	0	0				37.5μs	18.75μs	9.375μs	4.6875μs	f _{CLK} /6	
1	0	1				125μs	31.25μs	15.625μs	7.8125μs	3.90625μs	f _{CLK} /5
1	1	0				100μs	25μs	12.5μs	6.25μs	3.125μs	f _{CLK} /4
1	1	1				50μs	12.5μs	6.25μs	3.125μs	設定禁止	f _{CLK} /2

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モードの設定

- ・ A/D コンバータ・モード・レジスタ 1(ADM1)
- ・ A/D 変換トリガ・モードの選択
- ・ A/D 変換動作モードの設定
- ・ ハードウェア・トリガ信号の選択

略号 : ADM1

7	6	5	4	3	2	1	0
ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
1	1	1	x	x	x	1	0

ビット 7 - 6

ADTMD1	ADTMD0	A/D 変換トリガ・モードの選択
0	x	ソフトウェア・トリガ・モード
1	0	ハードウェア・トリガ・ノーウエイト・モード
1	1	ハードウェア・トリガ・ウエイト・モード

ビット 5

ADSCM	A/D 変換動作モードの設定
0	連続変換モード
1	ワンショット変換モード

ビット 1 - 0

ADTRS1	ADTRS0	ハードウェア・トリガ信号の選択
0	0	タイマ・チャンネル 01 のカウント完了またはキャプチャ完了割り込み信号(INTTM01)
0	1	設定禁止
1	0	リアルタイム・クロック割り込み信号(INTRTC)
1	1	12 ビット・インターバル・タイマ割り込み信号(INTIT)

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

基準電圧源の設定

- ・ A/D コンバータ ・ モード ・ レジスタ 2(ADM2)
- A/D コンバータの+側の基準電圧源の選択
- A/D コンバータの-側の基準電圧源の選択
- 変換結果上限/下限値チェック
- SNOOZE モードの設定
- A/D 変換分解能の設定

略号 : ADM2

7	6	5	4	3	2	1	0
ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADYTP
0	0	0	x	0	0	0	0

ビット 7 - 6

ADREFP1	ADREFP0	A/D コンバータの+側の基準電圧源の選択
0	0	V_{DD} から供給
0	1	P20/AV _{REFP} /ANI0 から供給
1	0	内部基準電圧 (1.45 V) から供給
1	1	設定禁止

ビット 5

ADREFM	A/D コンバータの-側の基準電圧源の選択
0	V_{SS} から供給
1	P21/AV _{REFM} /ANI1 から供給

ビット 3

ADRCK	変換結果上限/下限値チェック
0	ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタのとき割り込み信号(INTAD)が発生。
1	ADCR レジスタ < ADLL レジスタ、ADUL レジスタ < ADCR レジスタのとき割り込み信号(INTAD)が発生。

ビット 2

AWC	SNOOZE モードの設定
0	SNOOZE モード機能を使用しない
1	SNOOZEモード機能を使用する

ビット 0

ADTYP	A/D 変換分解能の設定
0	10 ビット分解能
1	8 ビット分解能

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

変換結果比較上限値／下限値の設定

- ・変換結果比較上限値設定レジスタ (ADUL)
- ・変換結果比較下限値設定レジスタ (ADLL)

略号 : ADUL

7	6	5	4	3	2	1	0
ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
1	1	1	1	1	1	1	1

略号 : ADLL

7	6	5	4	3	2	1	0
ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
0	0	0	0	0	0	0	0

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

入力チャンネルの指定

- アナログ入力チャンネル指定レジスタ (ADS)
- A/D 変換するアナログ電圧の入力チャンネルを指定

略号 : ADS

	7	6	5	4	3	2	1	0
ADISS	0	0	ADS4	ADS3	ADS2	ADS1	ADS0	
	0	x	x	0	0	0	0	0

ビット7、4-0

ADISS	ADS4	ADS3	ADS2	ADS1	ADS0	アナログ入力チャンネル	入力ソース
0	0	0	0	0	0	ANI0	P20/ANI0 端子 AV _{REFP} 端子
0	0	0	0	0	1	ANI1	P21/ANI1 端子/AV _{REFM} 端子
0	0	0	0	1	0	ANI2	P22/ANI2 端子
0	0	0	0	1	1	ANI3	P23/ANI3 端子
0	0	0	1	0	0	ANI4	P24/ANI4 端子
0	0	0	1	0	1	ANI5	P25/ANI5 端子
0	0	0	1	1	0	ANI6	P26/ANI6 端子
0	0	0	1	1	1	ANI7	P27/ANI7 端子
0	0	1	0	0	0	ANI8	P150/ANI8 端子
0	0	1	0	0	1	ANI9	P151/ANI9 端子
0	0	1	0	1	0	ANI10	P152/ANI10 端子
0	0	1	0	1	1	ANI11	P153/ANI11 端子
0	0	1	1	0	0	ANI12	P154/ANI12 端子
0	0	1	1	0	1	ANI13	P155/ANI13 端子
0	0	1	1	1	0	ANI14	P156/ANI14 端子
0	0	1	1	1	1	設定禁止	
0	1	0	0	0	0	ANI16	P03/ANI16 端子 ^{注1}
0	1	0	0	0	1	ANI17	P02/ANI17 端子 ^{注2}
0	1	0	0	1	0	ANI18	P147/ANI18 端子
0	1	0	0	1	1	ANI19	P120/ANI19 端子
0	1	0	1	0	0	ANI20	P100/ANI20 端子
0	1	0	1	0	1	ANI21	P37/ANI21 端子
0	1	0	1	1	0	ANI22	P36/ANI22 端子
0	1	0	1	1	1	ANI23	P35/ANI23 端子
0	1	1	0	0	0	ANI24	P117/ANI24 端子
0	1	1	0	0	1	ANI25	P116/ANI25 端子
0	1	1	0	1	0	ANI26	P115/ANI26 端子
0	1	1	0	1	1	設定禁止	
1	0	0	0	0	0	—	温度センサ出力 ^{注3}
1	0	0	0	0	1	—	内部基準電圧出力(1.45V) ^{注3}
上記以外						設定禁止	

注1. 20,24,25,30,32 ピン製品の場合は、P01/ANI16 端子になります。

注2. 20,24,25,30,32 ピン製品の場合は、P00/ANI17 端子になります。

注3. HS (高速メイン) モードでのみ選択可能です。

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換完了割り込みの設定

- ・割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ (MK1H)
割り込み処理禁止

略号 : IF1H

7	6	5	4	3	2	1	0
TMIF04	TMIF13	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	x	x	x	x	x	x	0

ビット 0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK1H

7	6	5	4	3	2	1	0
TMMK04	TMMK13	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	x	x	x	x	x	x	1

ビット 0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.6 リアルタイム・クロックの設定

図 5.7 にリアルタイム・クロックの設定のフローチャートを示します。

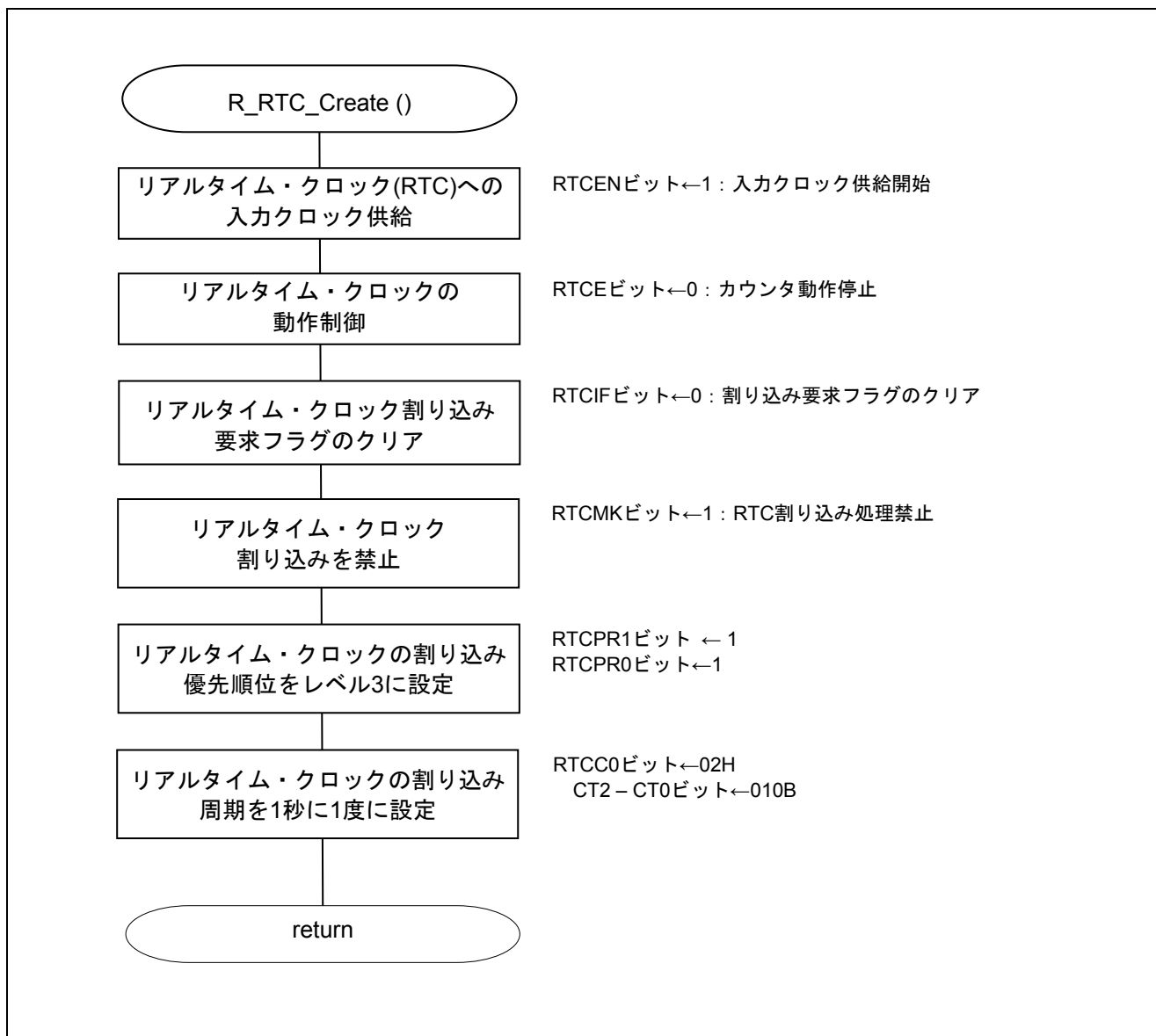


図 5.7 リアルタイム・クロックの設定

リアルタイム・クロックへのクロック供給開始

・周辺イネーブル・レジスタ 0 (PER0)

リアルタイム・クロックへのクロック供給を開始します

略号 : PER0

7	6	5	4	3	2	1	0
RTCE	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
1	x	x	x	x	x	x	x

ビット 7

RTCE	A/D コンバータの入カクロックの制御
0	入カクロック供給停止
1	入カクロック供給

リアルタイム・クロック動作と割り込みレベルの設定

・周辺イネーブル・レジスタ 0 (RTCC0)

リアルタイム・クロックのカウンタ動作を停止します

割り込み周期の設定をします

略号 : RTCC0

7	6	5	4	3	2	1	0
RTCE	0	RCLOE1	0	AMPM	CT2	CT1	CT0
0	x	x	x	x	0	1	0

ビット 7

RTCE	A/D コンバータの入カクロックの制御
0	カウンタ動作停止
1	カウンタ動作開始

ビット 2 - 0

CT2	CT1	CT0	定周期割り込み(INTRTC)の選択
0	0	0	定周期割り込み機能を使用しない
0	0	1	0.5 秒に 1 度(秒カウントアップに同期)
0	1	0	1 秒に 1 度(秒カウントアップに同期)
0	1	1	1 分に 1 度(毎分 00 秒)
1	0	0	1 時間に 1 度(毎時 00 分 00 秒)
1	0	1	1 日に 1 度(毎日 00 時 00 分 00 秒)
1	1	x	1 月に 1 度(毎月 1 日午前 00 時 00 分 00 秒)

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

リアルタイム・クロック割り込みの設定

- ・割り込み要求フラグ・レジスタ(IF1H)
割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ(MK1H)
割り込み処理禁止

略号 : IF1H

7	6	5	4	3	2	1	0
TMIF04	TMIF13	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	x	x	x	x	x	0	x

ビット 1

RTCIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK1H

7	6	5	4	3	2	1	0
TMMK04	TMMK13	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	x	x	x	x	x	1	x

ビット 1

RTCMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.7 メイン処理

図 5.8 にメイン処理のフローチャートを示します。

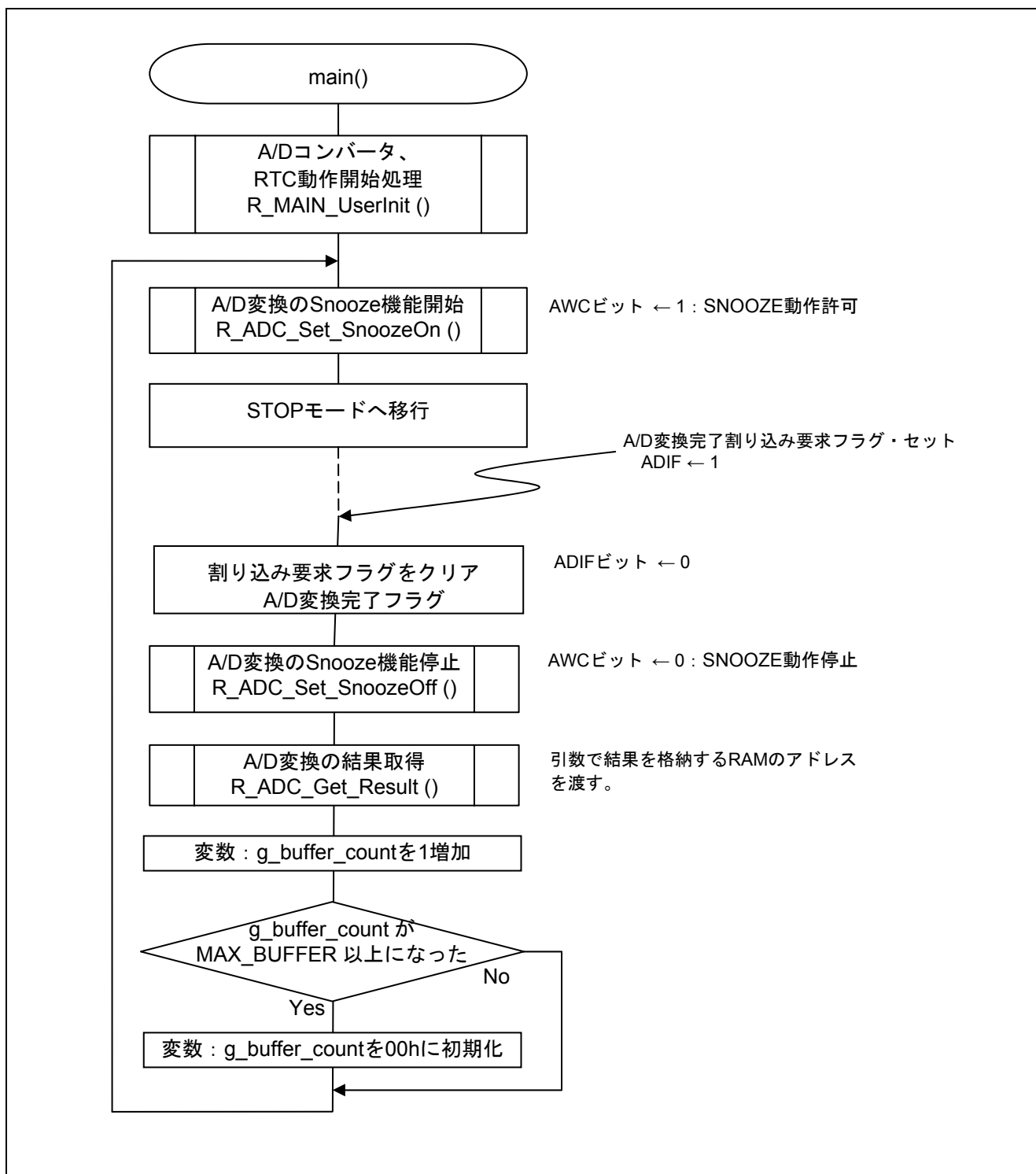


図 5.8 メイン処理

割り込み要求フラグの設定

- ・割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグのクリア

略号 : IF1H

7	6	5	4	3	2	1	0
TMIF04	TMIF13	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	x	x	x	x	x	x	0

ビット 0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.8 A/D コンバータ、RTC 動作開始処理

図 5.9 に A/D コンバータ、RTC 動作開始処理のフローチャートを示します。

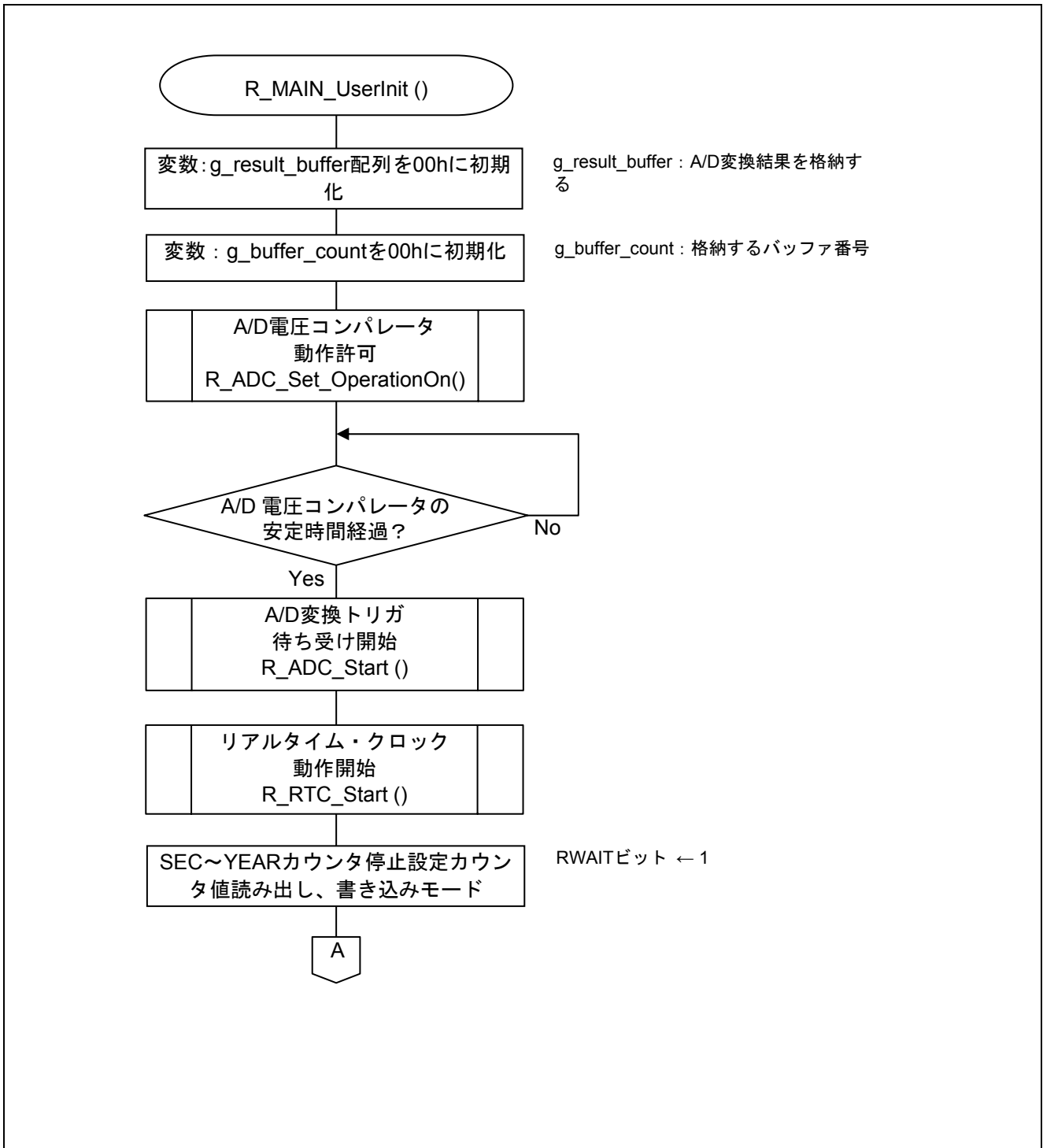


図 5.9 A/D コンバータ、RTC 動作開始処理(1/2)

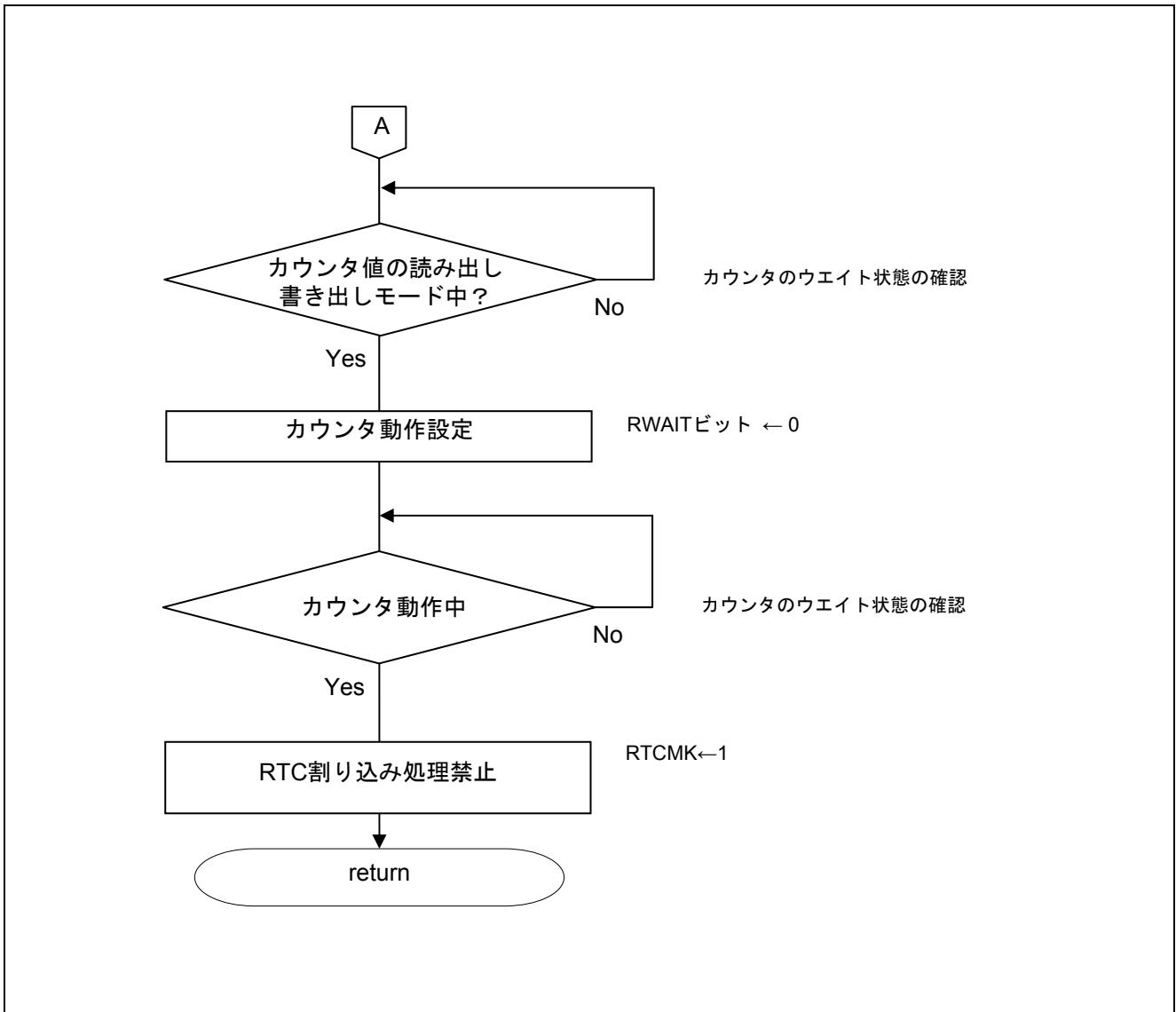


図 5.9 A/D コンバータ、RTC 動作開始処理(2/2)

リアルタイム・クロック割り込みの設定

- ・割り込みマスク・フラグ・レジスタ(MK1H)
割り込み処理禁止

略号 : MK1H

7	6	5	4	3	2	1	0
TMMK04	TMMK13	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	x	x	x	x	x	1	x

ビット 1

RTCMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

リアルタイム・クロック・コントロール・レジスタの設定

- ・リアルタイム・クロック・コントロール・レジスタ1 (RTCC1)
カウンタのウェイト制御

略号 : RTCC1

7	6	5	4	3	2	1	0
WALE	WALIE	0	WAFG	RIFG	0	RWST	RWAIT
x	x	0	x	x	0	x	0/1

ビット 0

RWAIT	リアルタイム・クロックのウェイト制御
0	カウンタ動作設定
1	SEC~YEAR カウンタ停止設定。カウンタ値読み出し、書き込みモード。

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.9 A/D 電圧コンパレータ動作許可

図 5.10 に A/D 電圧コンパレータ動作許可のフローチャートを示します。

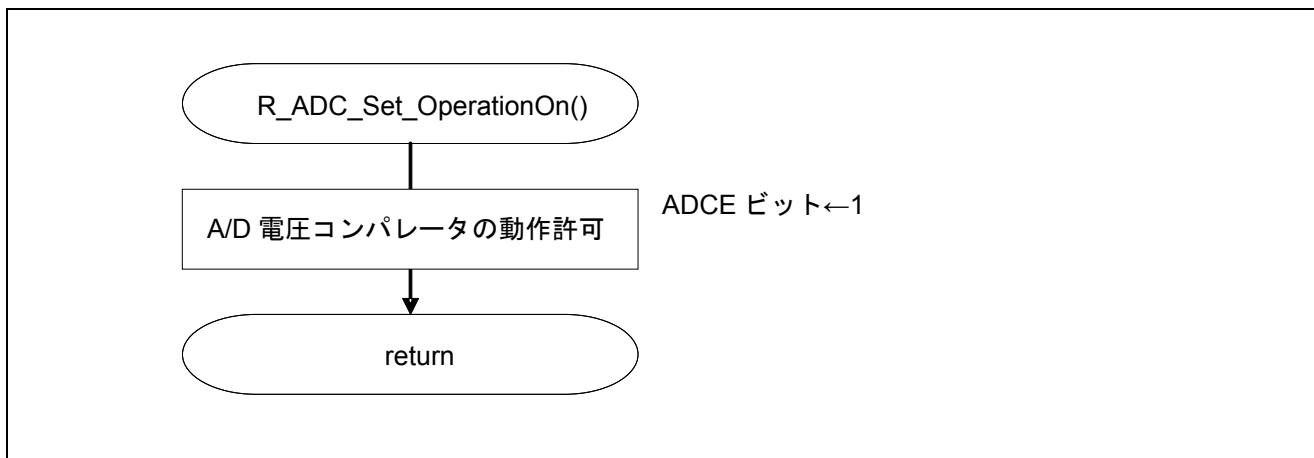


図 5.10 A/D 電圧コンパレータ動作許可

A/D 電圧コンパレータの動作開始

- ・ A/D コンバータ・モード・レジスタ 0 (ADM0)
A/D 電圧コンパレータの動作制御

略号 : ADM0

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
x	x	x	x	x	x	x	1

ビット 0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.10 A/D 変換トリガ待ち受け開始

図 5.11 に A/D 変換トリガ待ち受け開始のフローチャートを示します。

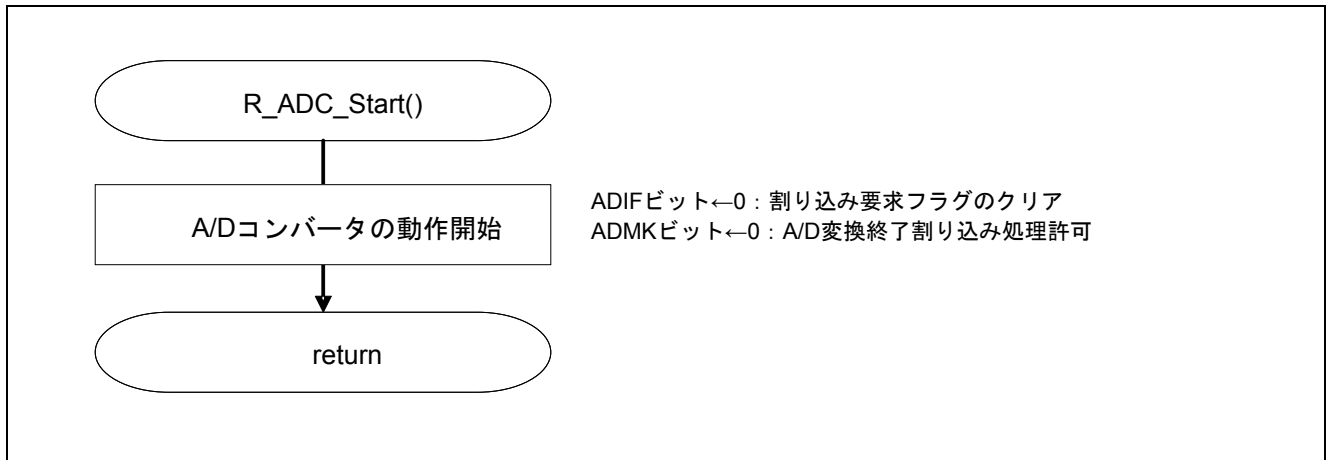


図 5.11 A/D 変換トリガ待ち受け開始

A/D 変換完了割り込みの設定

- ・ 割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグのクリア
- ・ 割り込みマスク・フラグ・レジスタ (MK1H)
割り込み処理許可

略号 : IF1H

7	6	5	4	3	2	1	0
TMIF04	TMIF13	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	x	x	x	x	x	x	0

ビット 0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK1H

7	6	5	4	3	2	1	0
TMMK04	TMMK13	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	x	x	x	x	x	x	0

ビット 0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.11 リアルタイム・クロック動作開始

図 5.12 にリアルタイム・クロック動作開始のフローチャートを示します。

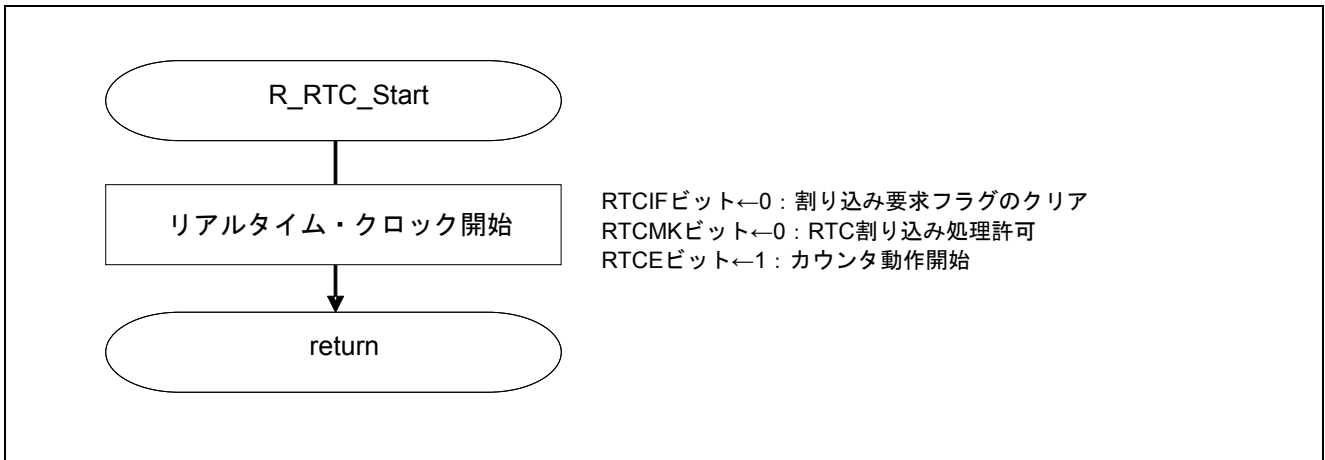


図 5.12 リアルタイム・クロック動作開始

リアルタイム・クロック割り込みの設定

- ・割り込み要求フラグ・レジスタ (IF1H)
- ・割り込み要求フラグのクリア
- ・割り込み要求フラグ・レジスタ (MK1H)
- ・割り込み処理許可

略号 : IF1H

7	6	5	4	3	2	1	0
TMIF04	TMIF13	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	x	x	x	x	x	0	x

ビット 1

RTCIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK1H

7	6	5	4	3	2	1	0
TMMK04	TMMK13	SRMK3 CSMK31 IICMK31	STMK3 CSMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	x	x	x	x	x	0	x

ビット 1

RTCMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

リアルタイム・クロック動作の設定

- ・周辺イネーブル・レジスタ 0 (RTCC0)
- リアルタイム・クロックのカウンタ動作を開始します

略号 : RTCC0

7	6	5	4	3	2	1	0
RTCE	0	RCLOE1	0	AMPM	CT2	CT1	CT0
1	x	x	x	x	x	x	x

ビット 7

RTCE	リアルタイム・クロックの動作制御
0	カウンタ動作停止
1	カウンタ動作開始

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.12 A/D 変換の Snooze 機能開始

図 5.13 に A/D 変換の Snooze 機能開始のフローチャートを示します。

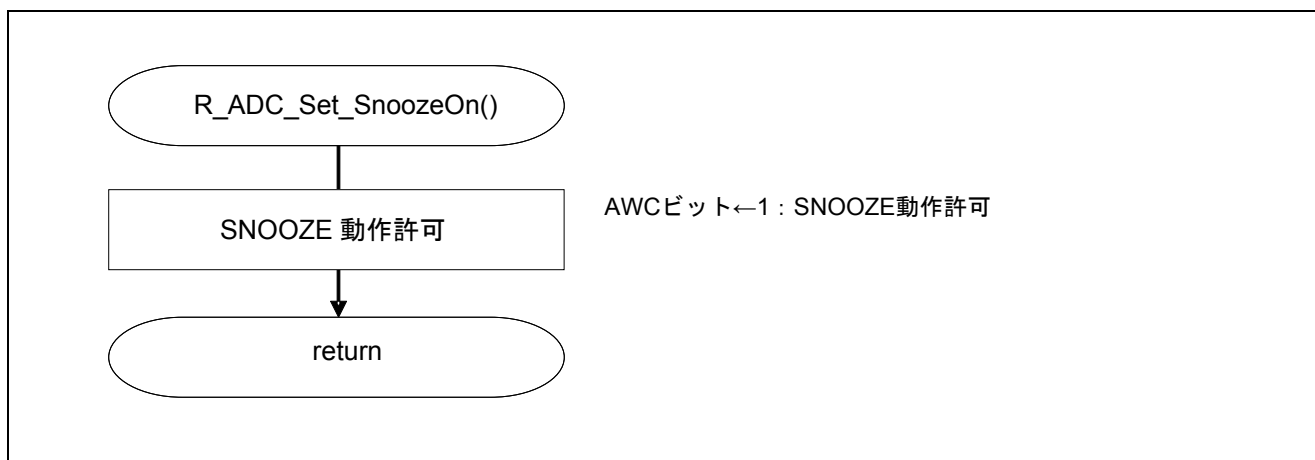


図 5.13 A/D 変換の Snooze 機能開始

SNOOZE モードの設定

・ A/D コンバータ・モード・レジスタ 2(ADM2)

SNOOZE モードの設定

略号 : ADM2

7	6	5	4	3	2	1	0
ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADYTP
x	x	x	x	x	1	x	x

ビット 2

AWC	SNOOZE モードの設定
0	SNOOZE モード機能を使用しない
1	SNOOZEモード機能を使用する

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.13 A/D 変換の Snooze 機能停止

図 5.14 に A/D 変換の Snooze 機能停止のフローチャートを示します。

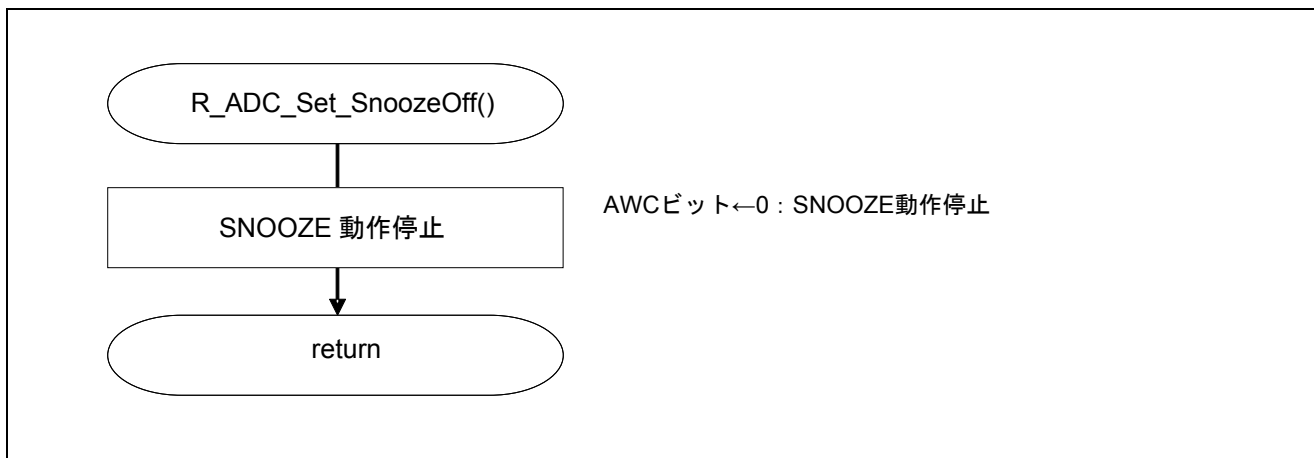


図 5.14 A/D 変換の Snooze 機能停止

SNOOZE モードの設定

- ・ A/D コンバータ・モード・レジスタ 2(ADM2)
SNOOZE モードの設定

略号 : ADM2

7	6	5	4	3	2	1	0
ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADYTP
x	x	x	x	x	0	x	x

ビット 2

AWC	SNOOZE モードの設定
0	SNOOZE モード機能を使用しない
1	SNOOZEモード機能を使用する

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.14 A/D 変換の結果取得

図 5.15 に A/D 変換の結果取得のフローチャートを示します。

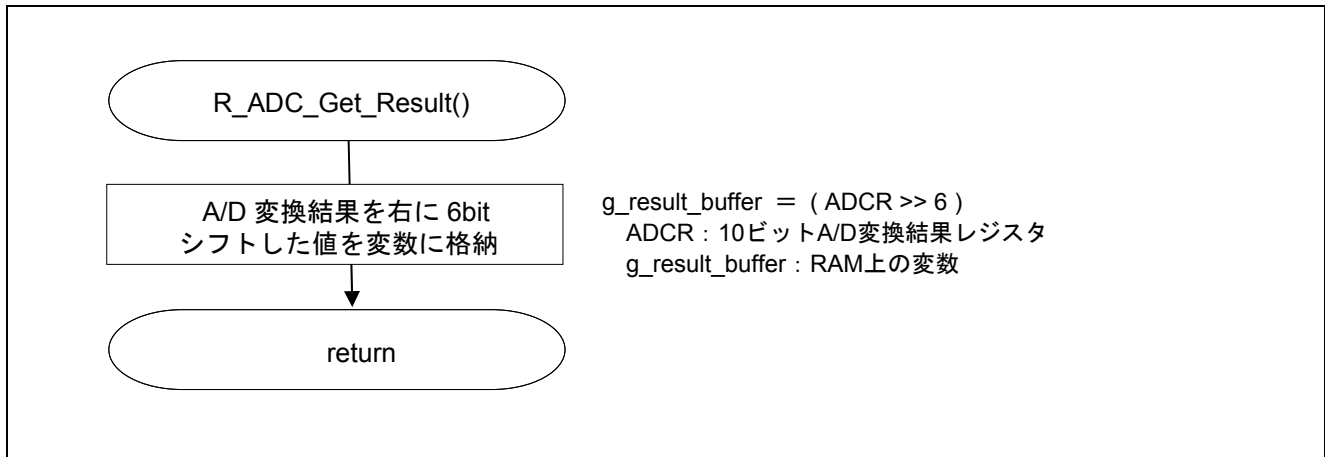


図 5.15 A/D 変換の結果取得

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G13 ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0146J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 Rev.1.00 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

改訂記録	RL78/G13 A/D コンバータ (SNOOZE モード編)
------	-------------------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2013.01.28	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違くと、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町 2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：<http://japan.renesas.com/contact/>