
RL78/G10

R01AN3083JJ0101

シリアル・アレイ・ユニット（ボー・レート補正） CC-RL

Rev. 1.01

2016.10.05

要旨

本アプリケーションノートでは、シリアル・アレイ・ユニット（SAU）による UART 通信機能でのボー・レート補正方法を説明します。はじめに、タイマ・アレイ・ユニット（TAU）のパルス間隔測定機能を用いて、通信相手のボー・レートを算出します。その結果からボー・レート誤差を低減するように RL78/G10 のレジスタを設定してボー・レート補正を行います。

動作確認デバイス

RL78/G10

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
2. 動作確認条件	5
3. 関連アプリケーションノート	5
4. ハードウェア説明	6
4.1 ハードウェア構成例	6
4.2 使用端子一覧	6
5. ソフトウェア説明	7
5.1 動作概要	7
5.2 オプション・バイトの設定一覧	8
5.3 定数一覧	8
5.4 変数一覧	8
5.5 関数 (サブルーチン)一覧	9
5.6 関数 (サブルーチン)仕様	9
5.7 フローチャート	12
5.7.1 CPU 初期化関数	13
5.7.2 入出力ポート設定	14
5.7.3 クロック発生回路の設定	15
5.7.4 タイマ・アレイ・ユニットの設定	16
5.7.5 メイン処理	22
5.7.6 INTP0 割り込み処理	25
5.7.7 INTTM01 キャプチャ完了割り込み処理	26
5.7.8 UART0 の初期設定処理	28
5.7.9 UART0 動作許可処理	40
5.7.10 UART0 の動作禁止処理	41
5.7.11 1 キャラクタ送信開始処理	42
5.7.12 1 キャラクタ送信／送信完了待ち処理	43
5.7.13 1 キャラクタ受信処理	44
5.7.14 受信完了割り込み処理	45
5.7.15 送信完了割り込み処理	46
6. サンプルコード	47
7. 参考ドキュメント	47

1. 仕様

本アプリケーションノートは、パルス間隔測定機能を利用して通信相手から送信される LSB ファースト^注のデータ 55H (High と Low が交互にくる) を測定し、通信相手のボー・レートを求めます。また、通信相手とのボー・レート誤差を低減するように RL78/G10 のレジスタを設定します (ボー・レート補正)。なお、入力切り替え制御レジスタ (ISC) は、RxD0 端子の入力信号を INTP0 と TM01 に入力するように設定されます。

通信相手から送信されるデータ 55H のスタート・ビット(立ち下がリエッジ)を INTP0 割り込みで検出し、パルス間隔測定機能で TM01 を起動させます。データ 55H (4 回の立ち上がりエッジ) のパルス間隔を測定し、通信相手のボー・レート (UART データのビット幅) を算出します。算出結果より、RL78/G10 のボー・レートを SPS0 レジスタと SDR レジスタ上位 7 ビットで調整します。調整後、確認用として RL78/G10 から通信相手にデータ 55H を送ります。

注 MSB ファーストの場合には AAH を用います。また、パリティはなしか奇数パリティとします。

表 1.1に使用する周辺機能と用途を示します。

図 1.1 にボー・レート測定構成を示します。

図 1.2 にボー・レート測定のタイミングチャートを示します。

図 1.3 にボー・レート調整プログラムをそれぞれ示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
シリアル・アレイ・ユニット 0 (UART0)	チャンネル 0 とチャンネル 1 を連動させて UART 機能を使用します。
外部割り込み (INTP0)	RxD0 端子に入力される信号のスタート・ビット (立ち下がり) を検出します。
タイマ・アレイ・ユニット 0 (TM01)	チャンネル 1 をパルス間隔測定機能として使用します。RxD0 端子の入力信号 (4 回の立ち上がりエッジ) のパルス間隔を測定します。

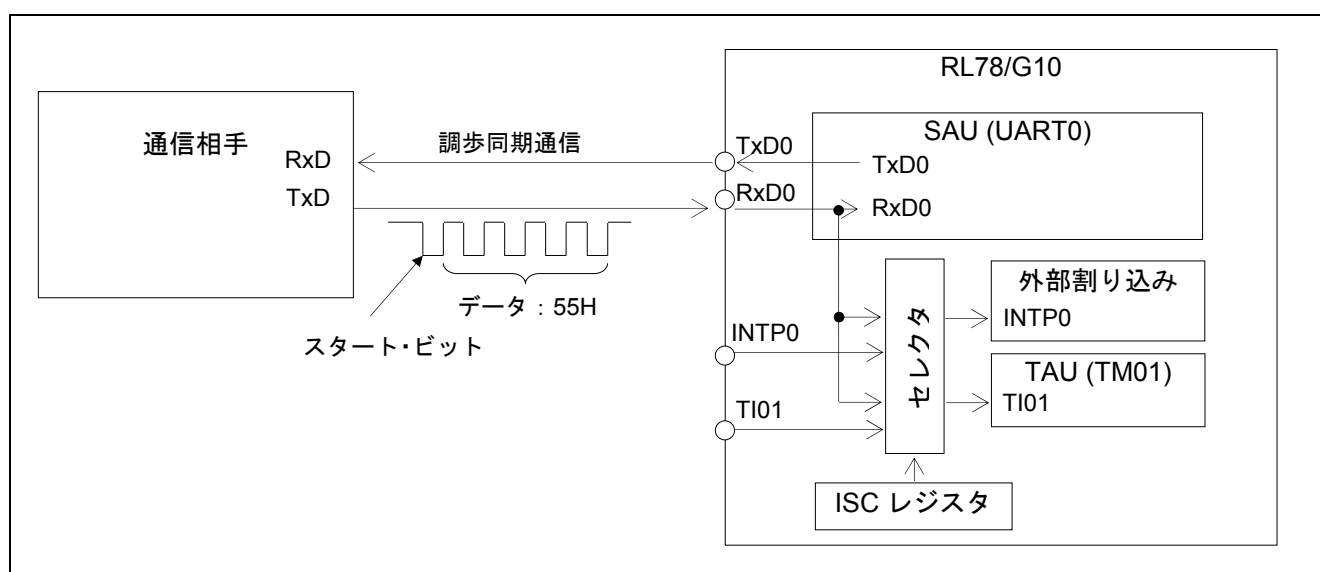


図 1.1 ボー・レート測定構成

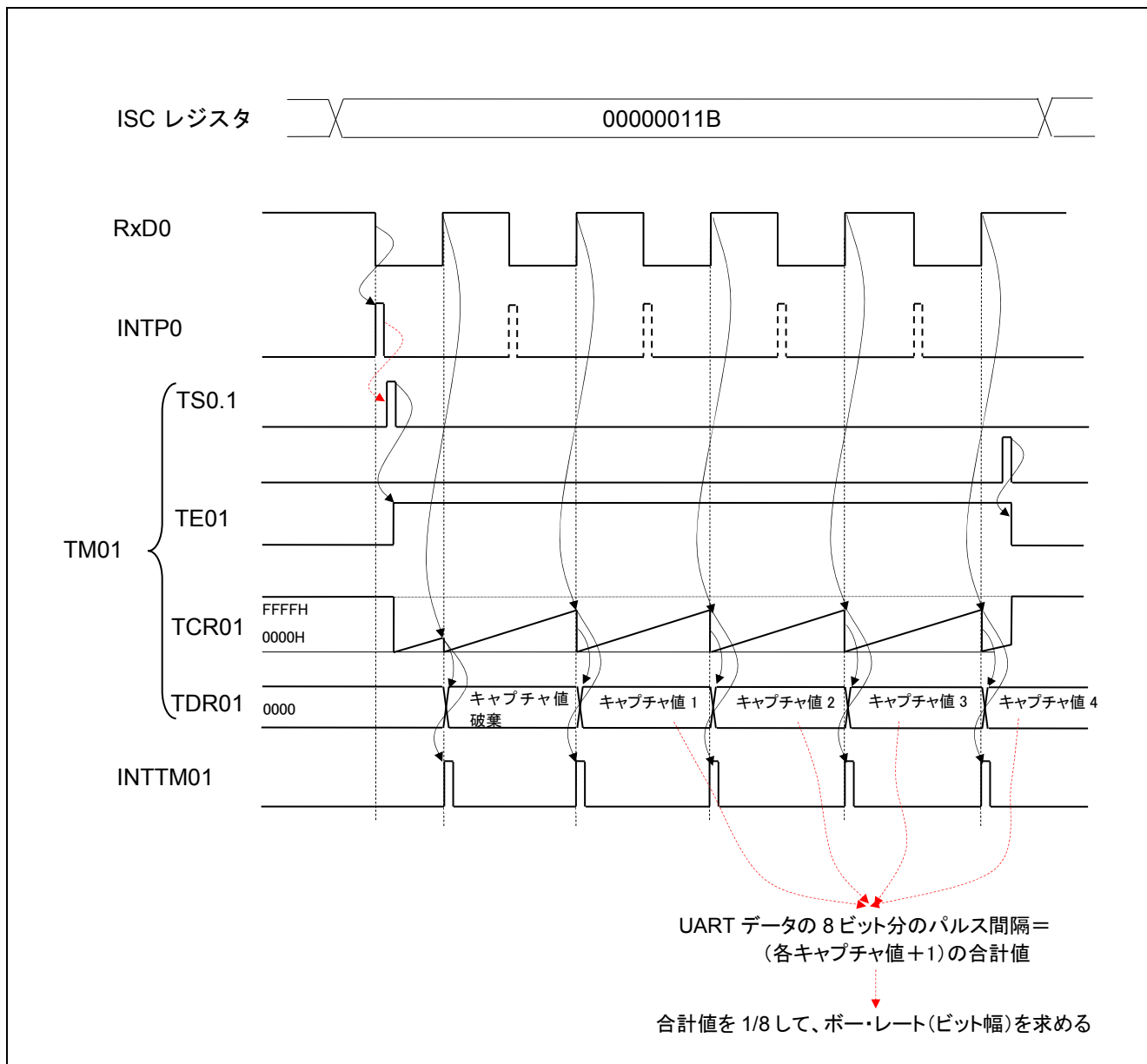


図 1.2 ボー・レート測定のタイミングチャート

図 1.2 で示すように、TM01 の 4 つのキャプチャ値より通信相手のボー・レート (UART データのビット幅) を求めます。

次に、RL78/G10 のボー・レートの調整を行います。RL78/G10 のボー・レートは“SPS レジスタの分周”と“SDR レジスタ上位 7 ビット (SDR0nH) の分周”で設定します。SDR0nH は最大 256 までの分周ができるので、256 以下で最大になるように、算出した結果から SPS0 レジスタを指定します。

本アプリケーションノートでは、SDR0nH[7:1]レジスタに格納する値の誤差をできるだけ小さくするために、256 以下にした値に 1 を引いて LSB (最下位ビット) を 0 にしています。

(256 以下にした値に 1 を足して 1/2 し、その値から 1 を引いて SDR0nH[7:1]レジスタを求めます。その計算をまとめて処理しています。)

これを実際のプログラムで表したものが図 1.3 となります。SPSDATA は SPS0 レジスタに設定する値を格納する変数、DIVDATA は SDR0nH に設定する値を格納する変数です。

CLR B	SPSDATA	; set start data	
SHIFTLOOP:			256 以下になったか確認
CMP W	AX, #0x0101	; check divide ratio	
BC	\$SHIFTEND	; branch if LT 257	
INC	SPSDATA	; count up SPS data	256 以下でなければ、2 分周して SPS0 の設定値を +1 する。
SHR W	AX, 1	; /2	
BR	\$SHIFTLOOP	; continue	
SHIFTEND:			
DEC W	AX	; adjust	四捨五入して、SDR レジスタの設定値を算出
MOV	A, #0b11111110	; get 7bits	
AND	A, X		
MOV	DIVDATA, A	; set SDRH data	

図 1.3 ポー・レート調整プログラム

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G10 (R5F10Y16)
動作周波数	<ul style="list-style-type: none"> ● 高速オンチップ・オシレータ (HOCO) クロック : 20MHz ● CPU/周辺ハードウェア・クロック : 20MHz
動作電圧	5.0V (2.9V~5.5V で動作可能) SPOR 動作電圧 : 立ち上がり 2.90V (typ.)、立ち下がり 2.84V (typ.)
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V3.01.00
アセンブラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.01.00
統合開発環境 (e ² studio)	ルネサス エレクトロニクス製 e ² studio V4.0.2.008
アセンブラ (e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.01.00
使用ボード	RL78/G10 ターゲット・ボード (QB-R5F10Y16-TB)

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

RL78/G10 初期設定 CC-RL (R01AN2668J) アプリケーションノート

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェア構成例を示します。

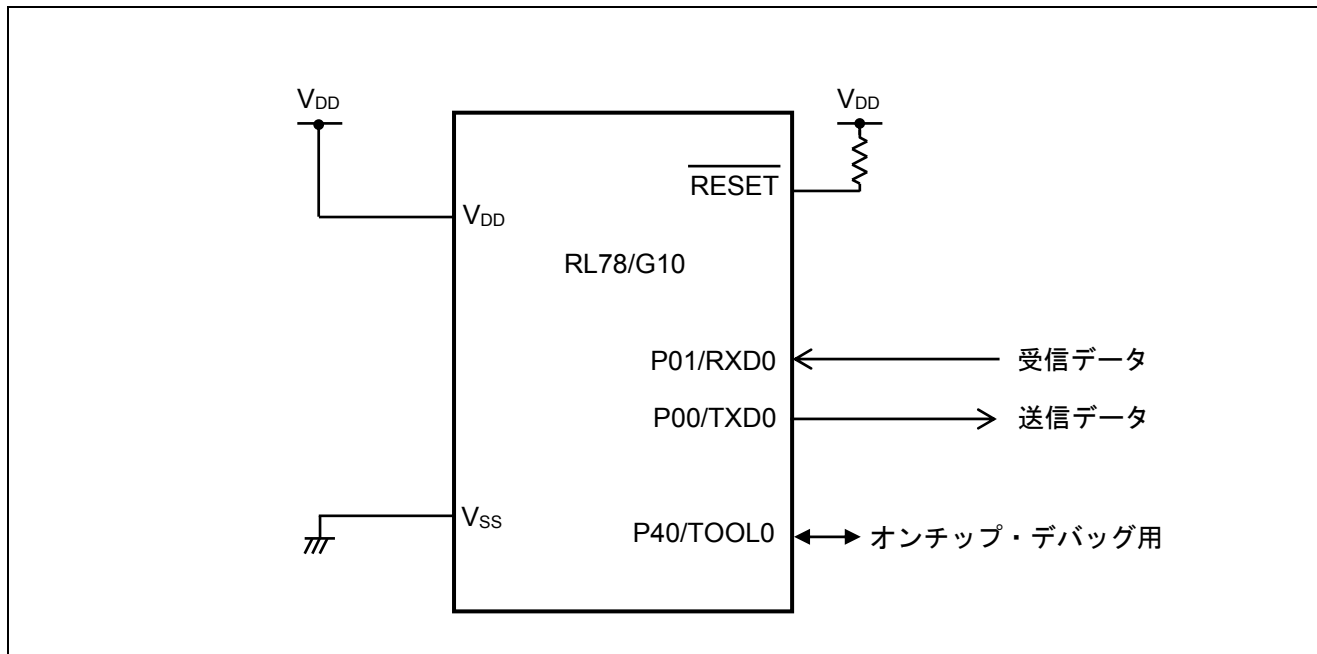


図 4.1 ハードウェア構成

注意 1. この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。未使用端子の処理の詳細は、RL78/G10 ユーザーズマニュアル「2.3 未使用端子の処理」を参照してください。

2. VDD は SPOR 回路にて設定したリセット解除電圧 (V_{SPOR}) 以上の電源電圧を供給してください。

4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	内容
P01/RXD0	入力	シリアル受信データ用入力ポート ISC レジスタにより以下の入力ポートと兼用します ・ ISC1=1 のときは TI01 の入力ポート ・ ISC0=1 のときは INTPO の入力ポート
P00/TXD0	出力	シリアル送信データ用出力ポート

5. ソフトウェア説明

5.1 動作概要

RxD0 端子の入力信号を INTP0 と TM01 に入力するために、入力切り替え制御レジスタ (ISC) を設定します。通信相手からのデータ 55H のスタート・ビット (立ち下がリエッジ) を INTP0 の立ち下がリエッジ検出機能で待ちます。スタート・ビットを検出したら、TAU のチャンネル 1 (TM01) をパルス間隔測定機能に設定して、入力信号の立ち上がりエッジ間隔を 4 回測定します。4 回分のキャプチャ値の合計から通信相手のボー・レート (UART データのビット幅) を算出します。その結果より、SPS0 レジスタと SDR0nH レジスタを設定して RL78/G10 のボー・レートを補正します。

SAU0 のチャンネル 0 とチャンネル 1 を UART モード (8 ビット、LSB ファースト、パリティなし) に設定し、TXD0 端子からデータ 55H を送信して通信準備が完了したことを通信相手に通知します。

- (1) TAU の初期設定を行います。

<設定条件>

- P00/TXD0 端子と P01/RXD0 端子を入力に設定する。
- プリスケーラを CK00 : fCLK に設定する。
- TM01 を入力パルス間隔測定に設定する。
- カウント・クロックを CK00 に選択、
TI01 端子の入力エッジを立ち上がりエッジ検出に選択
TO01 出力動作を禁止に選択する。

備考 ボー・レートが 1200bps 以下の場合、LOWRANGE を選択してください。CK01 : fCLK/128 を使用し、SPS0 レジスタの設定値に 7 を加算して、補正を行っています。

- (2) INTP0 を立ち下がリエッジ検出に設定する。
- (3) ISC レジスタで、RXD0 端子の入力信号を INTP0 と TI01 に接続する。
- (4) TM01 のキャプチャ回数を 5 回に設定する。
INTP0 割り込みを許可して、キャプチャ完了を待つ。
- (5) データ 55H のスタート・ビットを INTP0 割り込みで検出すると、TM01 のキャプチャ累積変数を初期化する。INTP0 割り込みを禁止して TM01 を起動し、最初の INTTM01 発生を待つ。
- (6) 最初の INTTM01 割り込み発生時は、キャプチャ値を破棄する (不定値のため)。
- (7) 2~4 回目の INTTM01 割り込み発生で得られたキャプチャ値 1~キャプチャ値 3 をキャプチャの累積変数に加算する。
キャプチャ回数をカウント・ダウンして戻る。
- (8) 5 回目の INTTM01 割り込み発生で INTTM01 割り込みを禁止する。得られたキャプチャ値 4 をキャプチャの累積変数に加算して、キャプチャ回数をカウント・ダウンする。
- (9) キャプチャ値の合計から通信相手のボー・レートを算出して、SPS0 レジスタと SDR0nH レジスタに設定する値を変数に格納する。割り込みから復帰して UART0 の初期設定を行う。
- (10) RL78/G10 のボー・レート補正が完了、通信相手に 55H を送信する。

5.2 オプション・バイトの設定一覧

表 5.1 にオプション・バイト設定を示します。

表 5.1 オプション・バイト設定

アドレス	設定値	内容
000C0H	11101110B	ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止)
000C1H	11110111B	P125/RESET 端子を RESET 入力として使用 SPOR 検出電圧： 立ち上がり 2.90V (typ.)、立ち下がり 2.84V (typ.)
000C2H	11111001B	HOCO : 20MHz
000C3H	1000101B	オンチップ・デバッグ動作許可

5.3 定数一覧

表 5.2 にサンプルコードで使用する定数を示します。

表 5.2 サンプルコードで使用する定数

定数名	設定値	内容
CLKFREQ	20000	fCLK を kHz 単位で表したもの
CTXMODETxH	10000000B	送信用の SCR00H への設定値
CRXMODERxH	01000000B	受信用の SCR01H への設定値
CTRXMODEL	10010111B	SCR00L、SCR01L への設定値
CSMRDATATxH	00000000B	送信用の SMR00H への設定値
CSMRDATARxH	00000001B	受信用の SMR01H への設定値
CSMRDATATxL	00100010B	SMR00L、SMR01L への設定値

5.4 変数一覧

表 5.3 にサンプルコードで使用する変数一覧を示します。

表 5.3 サンプルコードで使用する変数

変数名	概要
capturel	キャプチャ値の累積用変数 (下位 16 ビット)
captureh	キャプチャ値の累積用変数 (上位 8 ビット)
spsdata	SPS0 レジスタへの設定値を格納
divdata	SDR0nH レジスタへの設定値を格納
lpcount	キャプチャ回数カウント用
rxdatabuf	受信データ格納用バッファ
rxstatus	受信ステータス (00 : 受信正常完了、01~07 : 受信エラー、80H : 受信データなし)
txstatus	送信ステータス (00 : 送信完了)

5.5 関数（サブルーチン）一覧

表 5.4 に関数（サブルーチン）を示します。

表 5.4 関数（サブルーチン）

関数名	概要
SINIUART0	UART0 の初期設定処理
STARTUART0	UART0 の動作許可処理
STOPUART0	UART0 の動作禁止処理
STxDATAST	1 キャラクタの送信開始処理
STxDATA	1 キャラクタの送信&送信完了待ち処理
STxWAIT	1 キャラクタの送信完了待ち処理
SRxDATA	1 キャラクタ受信処理
IINTSR0	受信完了割り込み処理
IINTST0	送信完了割り込み処理
IINTP0	INTP0 割り込み処理
INTTM01	TM01 キャプチャ完了割り込み処理

5.6 関数（サブルーチン）仕様

サンプルコードの関数（サブルーチン）仕様を示します。

[関数名] SINIUART0

概要	UART0 の初期設定処理
説明	通信相手のボー・レートに合わせて、UART0 の初期設定を行います。
引数	なし (spsdata、divdata)
リターン値	なし
備考	なし

[関数名] STARTUART0

概要	UART0 の動作許可処理
説明	UART0 の動作を許可して、割り込みを許可状態にします。 受信ステータス (rxstatus) をビジー (80H) に設定します。
引数	なし
リターン値	なし
備考	なし

[関数名] STOPUART0

概要	UART0 の動作禁止処理
説明	UART0 の動作を禁止して、割り込みも禁止します。
引数	なし
リターン値	なし
備考	なし

[関数名] STxDATAST

概要	UART0 からの送信開始処理
説明	BFF00 ビットが 0 になるのを待って、A レジスタのデータを TXD0 レジスタに書き込むことで送信動作を起動します。
引数	A レジスタ : 送信データ
リターン値	なし
備考	送信ステータスのビット 7 をセットします。

[関数名] STxDATA

概要	UART0 の送信処理
説明	BFF00 ビットが 0 になるのを待って、A レジスタのデータを TXD0 レジスタに書き込むことで送信動作を起動し、送信が完了するまで待ちます。
引数	A レジスタ : 送信データ
リターン値	なし
備考	送信ステータスは 00 になります。

[関数名] STxWAIT

概要	UART0 の送信完了待ち処理
説明	送信ステータスが 00 になるのを待ちます。
引数	なし
リターン値	なし
備考	なし

[関数名] SRxDATA

概要	UART0 の受信完了待ち処理
説明	受信データを A レジスタに格納します。
引数	なし
リターン値	A レジスタ : 受信データ
備考	受信ステータス (rxstatus) を ビジー (80H) にします。

[関数名] IINTSR0

概要	受信完了割り込み処理
説明	IINTSR0 割り込みで起動され、既に受信データ格納用バッファにデータがあれば、SSR01 レジスタの値にオーバランをセットして受信ステータスを設定します。正常に受信完了すると、受信ステータスを 00 に設定し、受信データを受信データ格納用バッファに格納します。
引数	なし
リターン値	なし (rxstatus : 受信ステータス、rxdatabuf : 正常受信データ)
備考	なし

[関数名] IINTST0

概要	UART0 の送信完了割り込み処理
説明	IINTST0 割り込みで起動され、送信ステータスを 00 にセットします。
引数	なし
リターン値	なし
備考	なし

[関数名] IINTP0

概要	INTP0 割り込み処理
説明	スタート・ビットの前縁（立ち下がり）で起動されます。ボー・レート測定準備を行い、TM01 の動作を許可します。INTP0 割り込みは禁止します。
引数	なし
リターン値	なし
備考	なし

[関数名] IINTTM01

概要	INTTM01 割り込み処理
説明	RXD0 端子の立ち上がりエッジで起動され、割り込み回数に応じた処理を行います。 1 回目：キャプチャ回数 (lpcount) をカウント・ダウンします。 2～4 回目：キャプチャ値を累積用変数に加算します。 5 回目：キャプチャ値を累積用変数に加算して、TM01 を停止します。 累積値から SPS0 レジスタへの設定値と SDR0nH レジスタへの設定値を算出して、変数に格納します。
引数	なし
リターン値	なし
備考	変数 spsdata に SPS0 レジスタへの設定値、divdata に SDR0nH レジスタへの設定値を格納します。

5.7 フローチャート

図 5.1 に本アプリケーションノートの全体フローを示します。

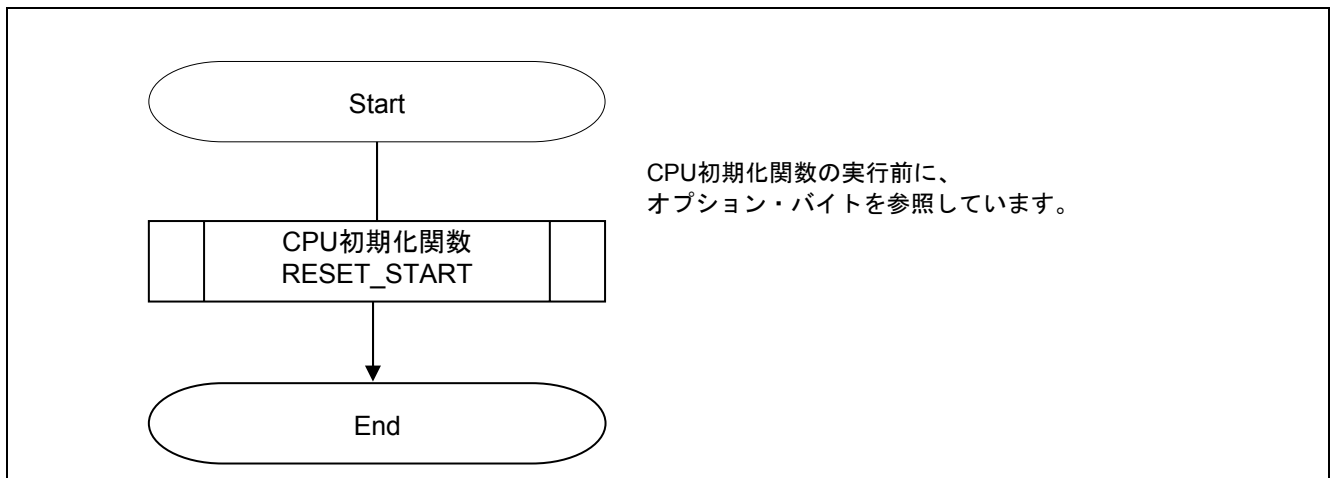


図 5.1 全体フロー

5.7.1 CPU 初期化関数

図 5.2 に CPU 初期化関数のフローチャートを示します。

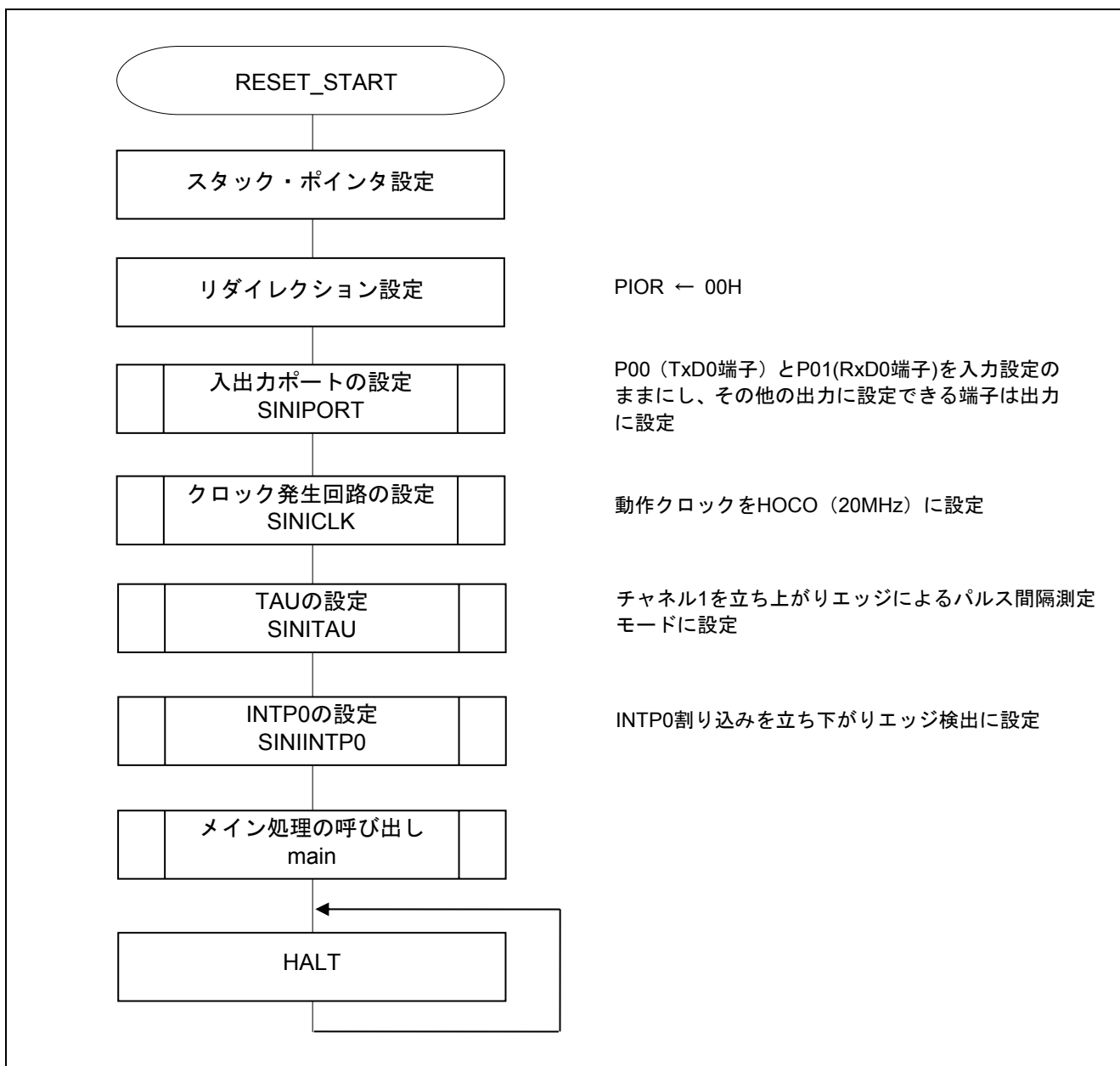


図 5.2 CPU 初期化関数

5.7.2 入出力ポート設定

図 5.3 に入出力ポート設定のフローチャートを示します。

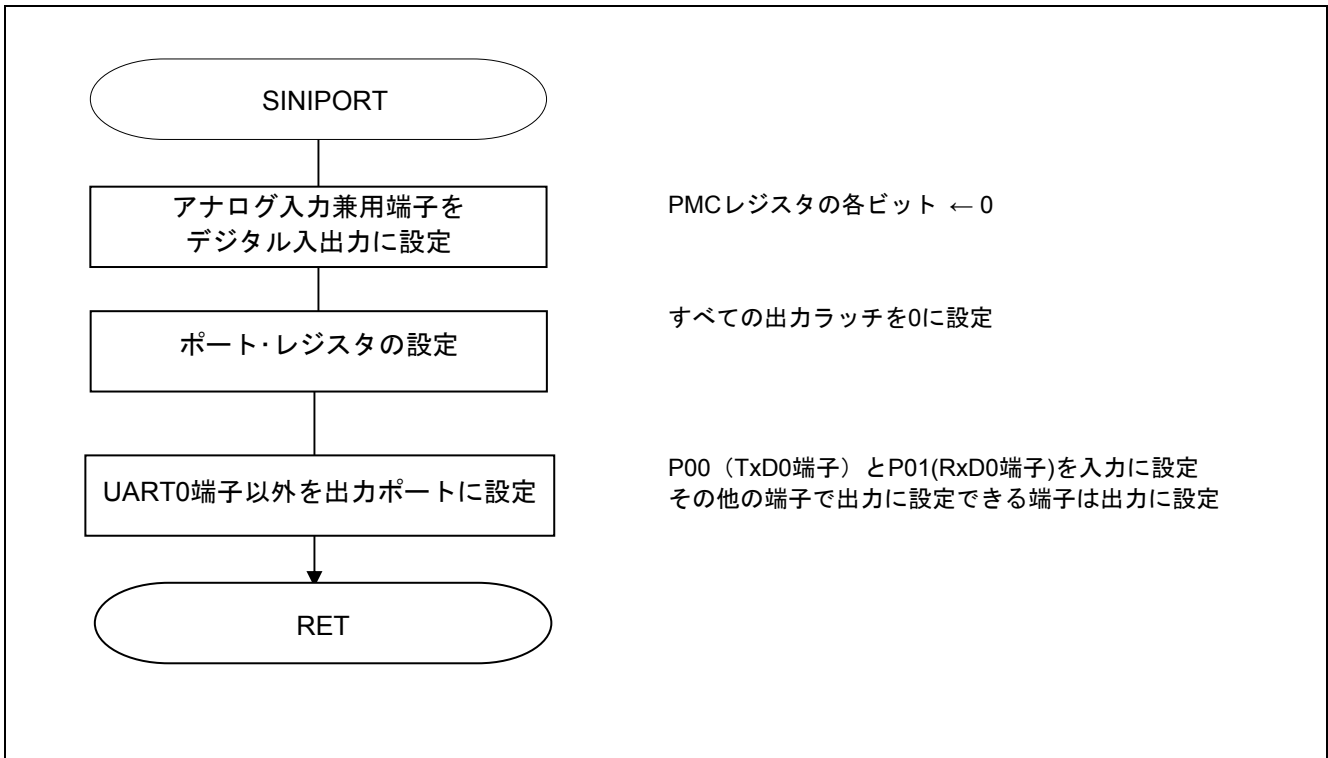


図 5.3 入出力ポート設定

注意 未使用のポートは端子処理などを適切に行い、電気的特性を満たすように設計してください。未使用端子処理の詳細は、RL78/G10 ユーザーズマニュアル「2.3 未使用端子の処理」を参照してください。

UART0 の端子設定

- ・ポート・モード・レジスタ (PM0)
- PM00 の入出力モードの選択

略号 : PM0

7	6	5	4	3	2	1	0
PM07 ^注	PM06 ^注	PM05 ^注	PM04	PM03	PM02	PM01	PM00
0/1	0/1	0/1	0	0	0	1	1

注 16ピン製品のみ

ビット1

PM01	PM01 の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

ビット0

PM00	PM00 の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.3 クロック発生回路の設定

図 5.4 にクロック発生回路のフローチャートを示します。

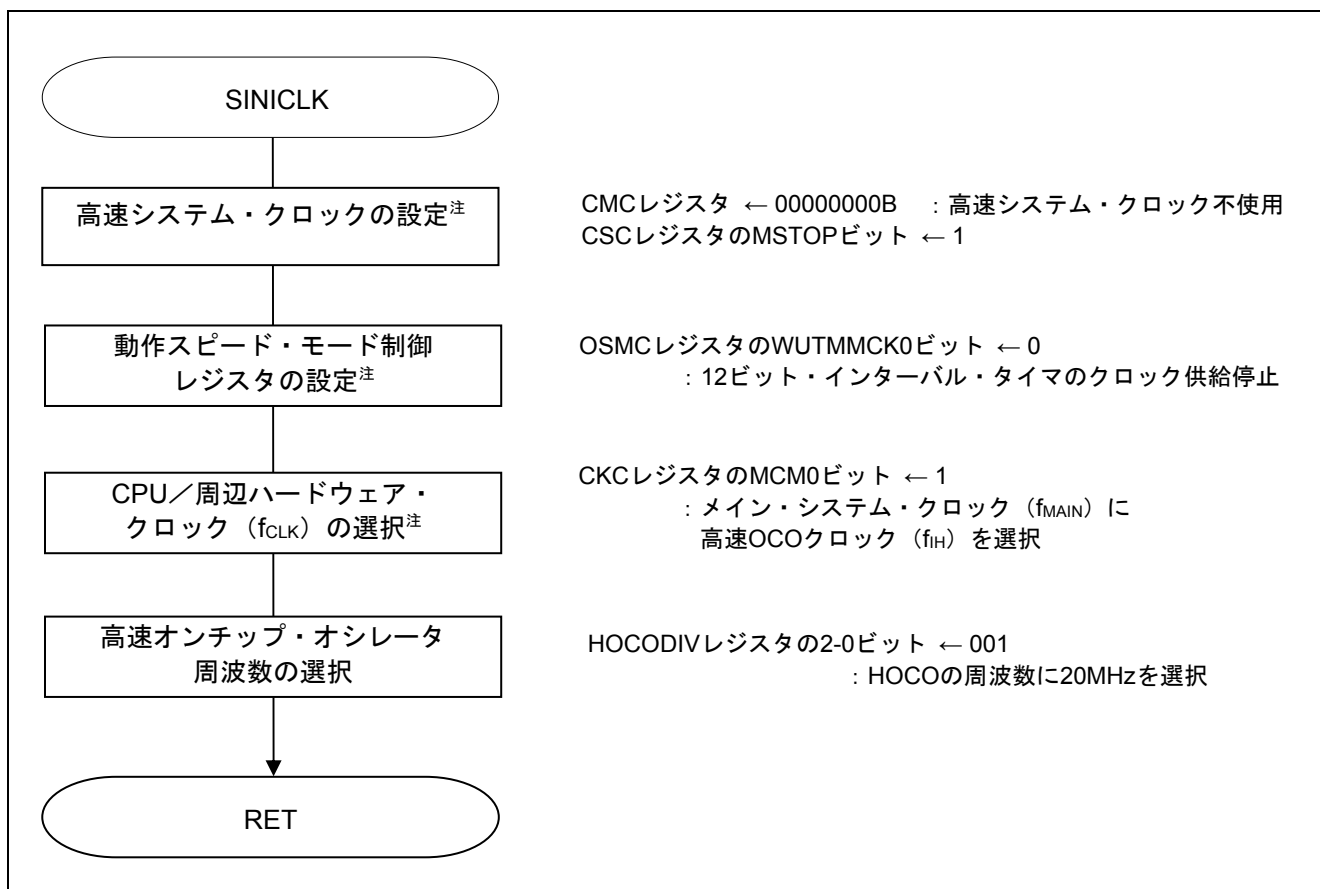


図 5.4 クロック発生回路の設定

注 CMC, CKC, CSC, OSMC レジスタは、16 ピン製品のみ設定してください。10 ピン製品では設定不要。

注意 CPU クロックの設定 (SINICK) については、RL78/G10 初期設定 (R01AN2668J) アプリケーションノート“フローチャート”を参照して下さい。

5.7.4 タイマ・アレイ・ユニットの設定

図 5.5 にタイマ・アレイ・ユニットの設定のフローチャートを示します。

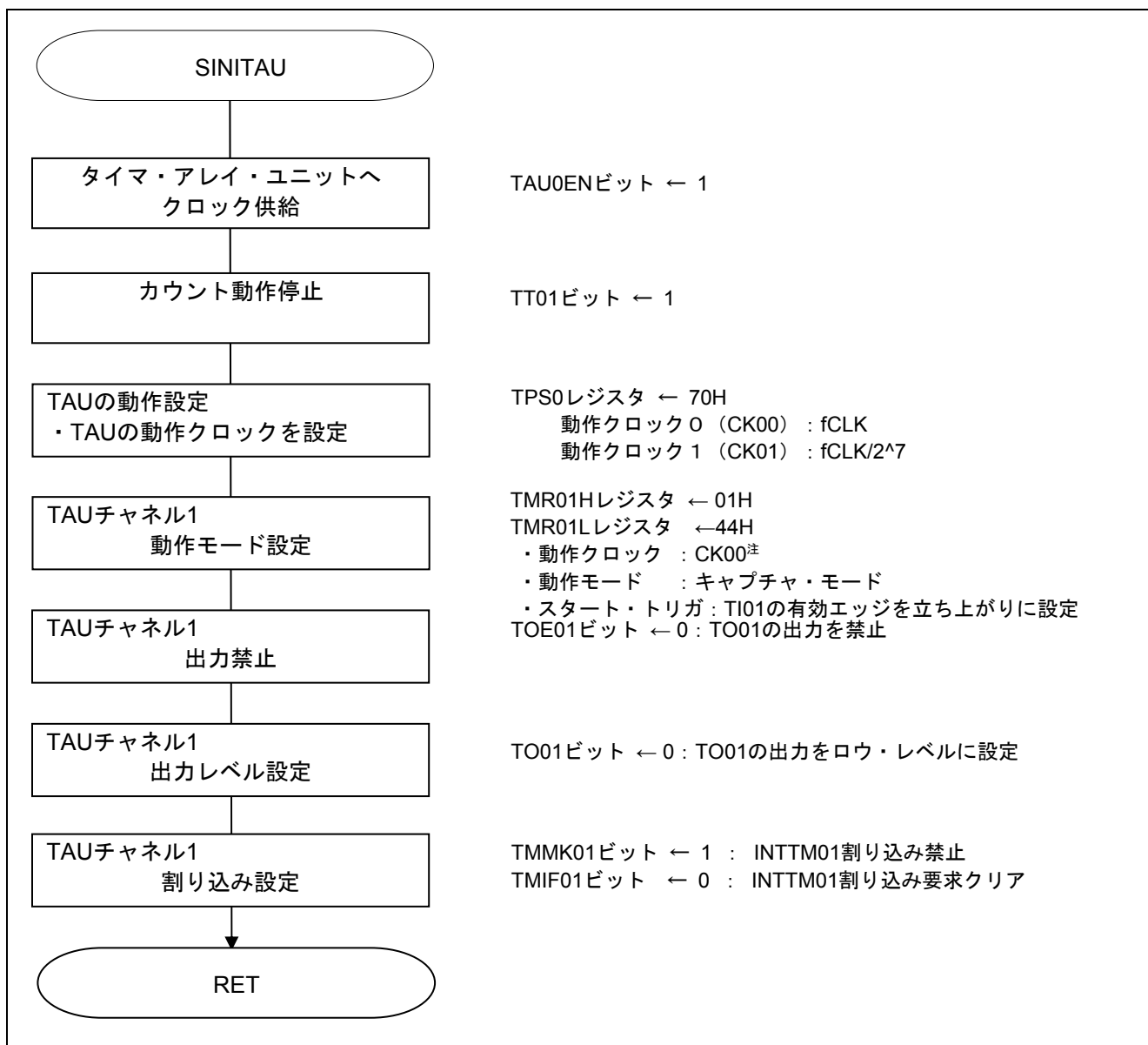


図 5.5 タイマ・アレイ・ユニットの設定

注 ポー・レートが 1200bps 以下の場合は、CK01 : fCLK/2⁷ を選択します。なお、LOWRANGE のプログラムを使用します。

タイマ・アレイ・ユニット0へのクロック供給開始

- ・周辺イネーブル・レジスタ0 (PER0)
タイマ・アレイ・ユニット0へのクロック供給を開始します

略号 : PER0

7	6	5	4	3	2	1	0
TMKAEN ^注	CMPEN ^注	ADCEN	IICA0EN ^注	0	SAU0EN	0	TAU0EN
x	x	x	x	0	x	0	1

ビット0

TAU0EN	タイマ・アレイ・ユニット0の入カクロックの制御
0	入カクロック供給停止
1	入カクロック供給

注 16ピン製品のみ

タイマ・クロック周波数の設定

- ・タイマ・クロック選択レジスタ0 (TPS0)
タイマ・アレイ・ユニット0の動作クロックを選択

略号 : TPS0

7	6	5	4	3	2	1	0
PRS013	PRS012	PRS011	PRS010	PRS003	PRS002	PRS001	PRS000
0	1	1	1	0	0	0	0

ビット3-0、7-4

PRS003	PRS002	PRS001	PRS000		動作クロック (CK00) の選択				
					f _{CLK} = 1.25MHz	f _{CLK} = 2.5MHz	f _{CLK} = 5MHz	f _{CLK} = 10MHz	f _{CLK} = 20MHz
0	0	0	0	f _{CLK}	1.25 MHz	2.5 MHz	5 MHz	10 MHz	20 MHz
0	0	0	1	f _{CLK} /2	625 kHz	1.25 MHz	2.5 MHz	5 MHz	10 MHz
0	0	1	0	f _{CLK} /2 ²	312.5 kHz	625 kHz	1.25 MHz	2.5 MHz	5 MHz
0	0	1	1	f _{CLK} /2 ³	156.2 kHz	312.5 kHz	625 kHz	1.25 MHz	2.5 MHz
0	1	0	0	f _{CLK} /2 ⁴	78.1 kHz	156.2 kHz	312.5 kHz	625 kHz	1.25 MHz
0	1	0	1	f _{CLK} /2 ⁵	39.1 kHz	78.1 kHz	156.2 kHz	312.5 kHz	625 kHz
0	1	1	0	f _{CLK} /2 ⁶	19.5 kHz	39.1 kHz	78.1 kHz	156.2 kHz	312.5 kHz
0	1	1	1	f_{CLK}/2⁷	9.76 kHz	19.5 kHz	39.1 kHz	78.1 kHz	156.2 kHz
1	0	0	0	f _{CLK} /2 ⁸	4.88 kHz	9.76 kHz	19.5 kHz	39.1 kHz	78.1 kHz
1	0	0	1	f _{CLK} /2 ⁹	2.44 kHz	4.88 kHz	9.76 kHz	19.5 kHz	39.1 kHz
1	0	1	0	f _{CLK} /2 ¹⁰	1.22 kHz	2.44 kHz	4.88 kHz	9.76 kHz	19.5 kHz
1	0	1	01f	f _{CLK} /2 ¹¹	610 Hz	1.22 kHz	2.44 kHz	4.88 kHz	9.76 kHz
1	1	0	0	f _{CLK} /2 ¹²	305 Hz	610 Hz	1.22 kHz	2.44 kHz	4.88 kHz
1	1	0	1	f _{CLK} /2 ¹³	153 Hz	305 Hz	610 Hz	1.22 kHz	2.44 kHz
1	1	1	0	f _{CLK} /2 ¹⁴	78Hz	153 Hz	305 Hz	610 Hz	1.22 kHz
1	1	1	1	f _{CLK} /2 ¹⁵	39Hz	78Hz	153 Hz	305 Hz	610 Hz

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

チャンネル 1 の動作モードの設定

- ・ タイマ・モード・レジスタ 01 (TMR01H、TMR01L)

動作クロック (f_{MCK}) の選択

カウント・クロックの選択

16 ビット/8 ビット・タイマの選択

スタート・トリガとキャプチャ・トリガの設定

タイマ入力の有効エッジ選択

動作モード設定

略号 : TMR01H

	7	6	5	4	3	2	1	0
CKS011	0	0	0	CCS01	SPLIT01	STS012	STS011	STS010
0 注	0	0	0	0	0	0	0	1

注 ポー・レート 1200bps 以下で UART 通信する場合は、1 を設定します。

ビット 7

CKS011	チャンネル 1 の動作クロック (f_{MCK}) の選択
0	タイマ・クロック選択レジスタ 0 (TPS0) で設定した動作クロック CK00
1	タイマ・クロック選択レジスタ 0 (TPS0) で設定した動作クロック CK01

ビット 4

CCS01	チャンネル 1 のカウント・クロック (f_{CLK}) の選択
0	CKS011 ビットで指定した動作クロック (f_{MCK})
1	TI01 端子からの入力信号の有効エッジ

ビット 3

SPLIT01	チャンネル 1 の 8 ビット・タイマ/16 ビット・タイマ動作の選択
0	16 ビット・タイマとして動作
1	8 ビット・タイマとして動作

ビット 2-0

STS012	STS011	STS010	チャンネル 1 のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TI01 端子入力の有効エッジを、スタート・トリガ、キャプチャ・トリガの両方に使用
0	1	0	TI01 端子入力の両エッジを、スタート・トリガとキャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用 (複数チャンネル連動動作機能のスレーブ・チャンネル時)
1	1	0	2 入力ワンショット・パルス出力のスレーブ・チャンネル時 : マスタ・チャンネルの割り込み要求信号 (INTTM0n) をスタート・トリガとして使用 スレーブ・チャンネルの TI03 端子入力の有効エッジをエンド・トリガとして使用
上記以外			設定禁止

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : TMR01L

7	6	5	4	3	2	1	0
CIS011	CIS010	0	0	MD013	MD012	MD011	MD010
0	1	0	0	0	1	0	0

ビット7－6

CIS011	CIS010	TI01 端子の有効エッジ選択
0	0	立ち下がリエッジ
0	1	立ち上がりエッジ
1	0	両エッジ (ロウ・レベル幅測定時) スタート・トリガ: 立ち下がリエッジ、キャプチャ・トリガ: 立ち上がりエッジ
1	1	両エッジ (ハイ・レベル幅測定時) スタート・トリガ: 立ち上がりエッジ、キャプチャ・トリガ: 立ち下がリエッジ

ビット3－0

MD 013	MD 012	MD 011	MD 010	チャンネル1の動作モードの設定	対応する機能	TCRのカウンタ動作
0	0	0	1/0	インターバル・タイマ・モード	インターバル・タイマ/方形波出力/分周器機能/PWM出力(マスタ)	ダウン・カウンタ
0	1	0	1/0	キャプチャ・モード	入力パルス間隔測定	アップ・カウンタ
0	1	1	0	イベント・カウンタ・モード	外部イベント・カウンタ	ダウン・カウンタ
1	0	0	1/0	ワンカウント・モード	ディレイ・カウンタ/ワンショット・パルス出力/PWM出力(スレーブ)	ダウン・カウンタ
1	1	0	0	キャプチャ&ワンカウント・モード	入力信号のハイ/ロウ・レベル幅測定	アップ・カウンタ
上記以外				設定禁止		

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

タイマ出力端子の出力値設定

- ・タイマ出力レジスタ 0 (TO0)
各チャンネルのタイマ出力端子の出力値設定

略号 : TO0

7	6	5	4	3	2	1	0
0	0	0	0	TO03 ^注	TO02 ^注	TO01	TO00
x	x	x	x	x	x	0	x

注 16 ピン製品のみ

ビット 1

TO01	チャンネル 1 のタイマ出力
0	タイマ出力値が “0”
1	タイマ出力値が “1”

タイマ出力禁止設定

- ・タイマ出力許可レジスタ 0 (TOE0)
各チャンネルのタイマ出力許可／禁止の値設定

略号 : TOE0

7	6	5	4	3	2	1	0
0	0	0	0	TOE03 ^注	TOE02 ^注	TOE01	TOE00
0	0	0	0	x	x	0	x

注 16 ピン製品のみ

ビット 1

TOE01	チャンネル 0 のタイマ出力許可／禁止
0	カウント動作による TO01 出力 (タイマ・チャンネル出力) の動作停止。 TO0 レジスタの TO01 ビットへの書き込みが可能になり、TO01 端子の出力レベルをソフトウェアで操作できる。 TO01 ビットに設定した出力レベルが TO01 端子から出力される。
1	カウント動作による TO01 出力 (タイマ・チャンネル出力) の動作許可。 TO01 ビットへの書き込み不可 (書き込みが無視される)。 TO01 端子の出力レベルはタイマのカウント動作によりセット／リセットされる。

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

タイマのキャプチャ完了割り込みの設定

- ・割り込み要求フラグ・レジスタ (IF0H)
割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ (MK0H)
割り込みマスクの設定

略号 : IF0H

7	6	5	4	3	2	1	0
0	0	0	0	0	KRIF	ADIF	TMIF01
0	0	0	0	0	x	x	0

ビット0

TMIF01	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK0H

7	6	5	4	3	2	1	0
1	1	1	1	1	KRMK	ADMK	TMMK01
1	1	1	1	1	x	x	1

ビット0

TMMK01	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.5 メイン処理

図 5.6 にメイン処理のフローチャートを示します。

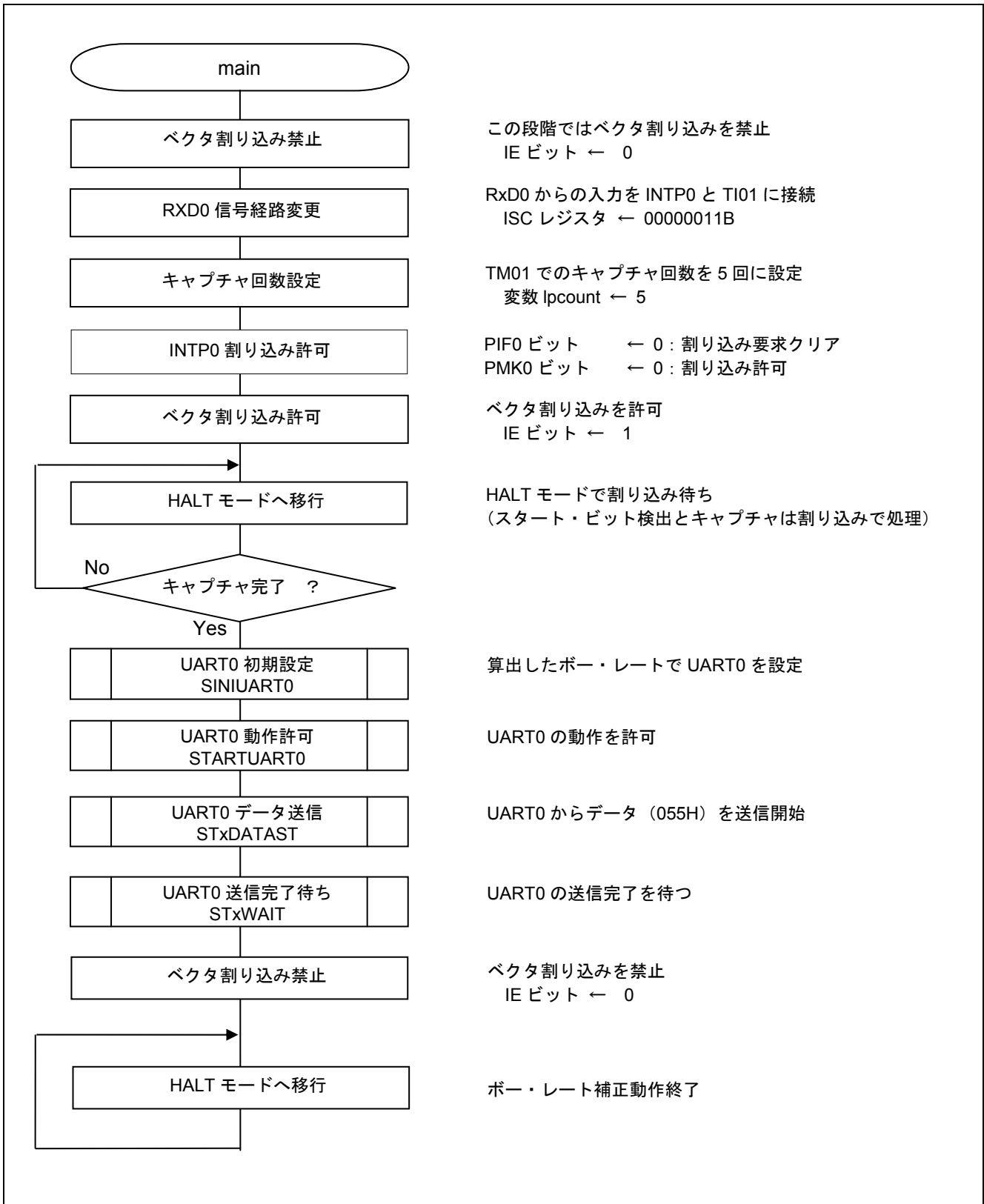


図 5.6 メイン処理

RxD0 信号経路の設定

- ・入力切替制御レジスタ (ISC)
RxD0 の入力を INTP0、TI01 に接続

略号 : ISC

7	6	5	4	3	2	1	0
0	0	0	0	0	0	ISC1	ISC0
0	0	0	0	0	0	1	1

ビット 1

ISC1	タイマ・アレイ・ユニットのチャンネル 1 の入力切り替え
0	TI01 端子の入力信号をタイマ入力とする (通常動作)
1	RxD0 端子の入力信号をタイマ入力とする (ポー・レート補正用のパルス間隔測定)

ビット 0

ISC0	外部割り込み (INTP0) の入力切り替え
0	INTP0 端子の入力信号を外部割り込み入力とする (通常動作)
1	RxD0 端子の入力信号を外部割り込み入力とする (ウエイクアップ信号検出 : スタート・ビット立ち下がりエッジ検出)

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

INTP0 割り込みの設定

- ・割り込み要求フラグ・レジスタ (IFOL)
- 割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ (MKOL)
- 割り込みマスクの解除

略号 : IFOL

7	6	5	4	3	2	1	0
TMIF00	TMIF01H	SREIF0	SRIF0	STIF0 CSIF00 IICIF00	PIF1	PIF0	WDTIIF
x	x	x	x	x	x	0	x

ビット 1

PIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MKOL

7	6	5	4	3	2	1	0
TMMK00	TMMK01H	SREMK0	SRMK0	STMK0 CSIMK00 IICMK00	PMK1	PMK0	WDTIMK
x	x	x	x	x	x	0	x

ビット 1

PMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.6 INTP0 割り込み処理

図 5.7 に INTP0 割り込み処理のフローチャートを示します。

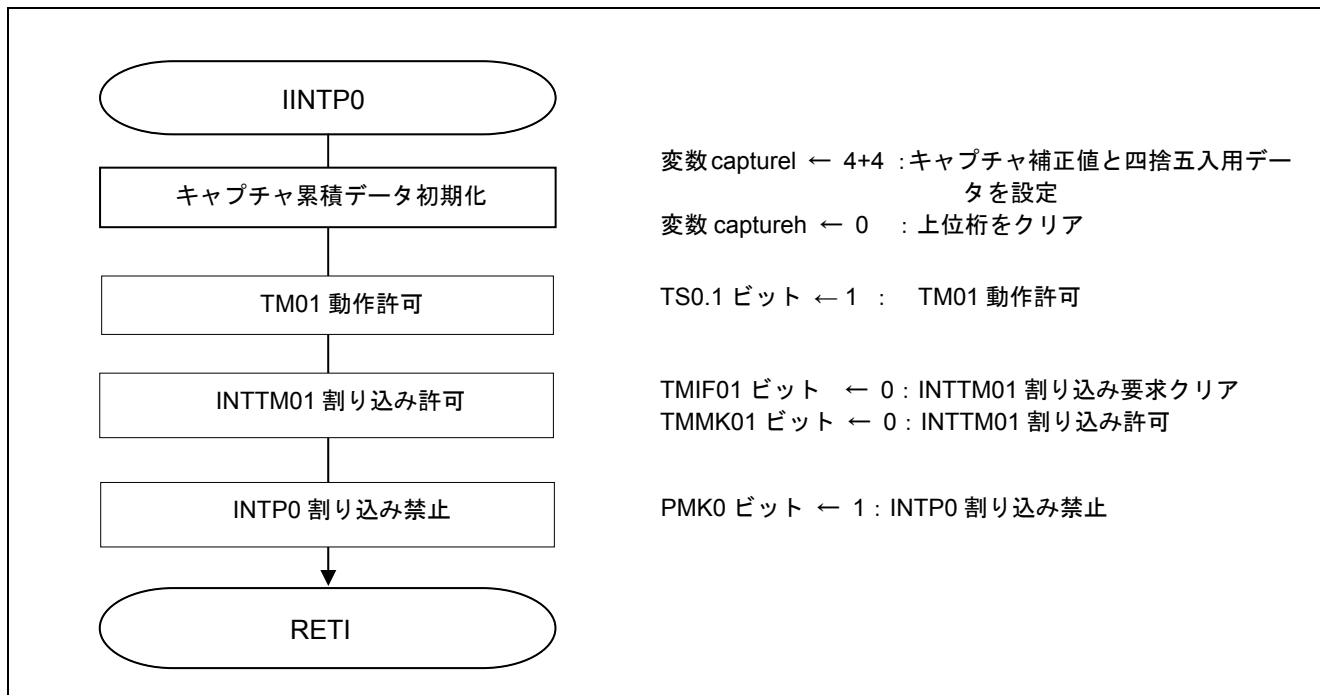


図 5.7 INTP0 割り込み処理

タイマ動作許可設定

- ・タイマ・チャンネル開始レジスタ 0 (TS0)
 チャンネル 0、チャンネル 1 のカウント動作開始設定

略号 : TS0

7	6	5	4	3	2	1	0
0	0	0	0	TS03 ^注	TS02 ^注	TS01	TS00
0	0	0	0	x	x	1	x

注 16 ピン製品のみ

ビット 1

TS01	チャンネル 1 の動作許可 (スタート) トリガ
0	トリガ動作しない
1	TE01 ビットを 1 にセットし、カウント動作許可状態になる。 カウント動作許可状態における TCR01 レジスタのカウント動作開始は、各動作モードにより異なります。

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.7 INTTM01 キャプチャ完了割り込み処理

図 5.8 に INTTM01 キャプチャ完了割り込み処理のフローチャートを示します。

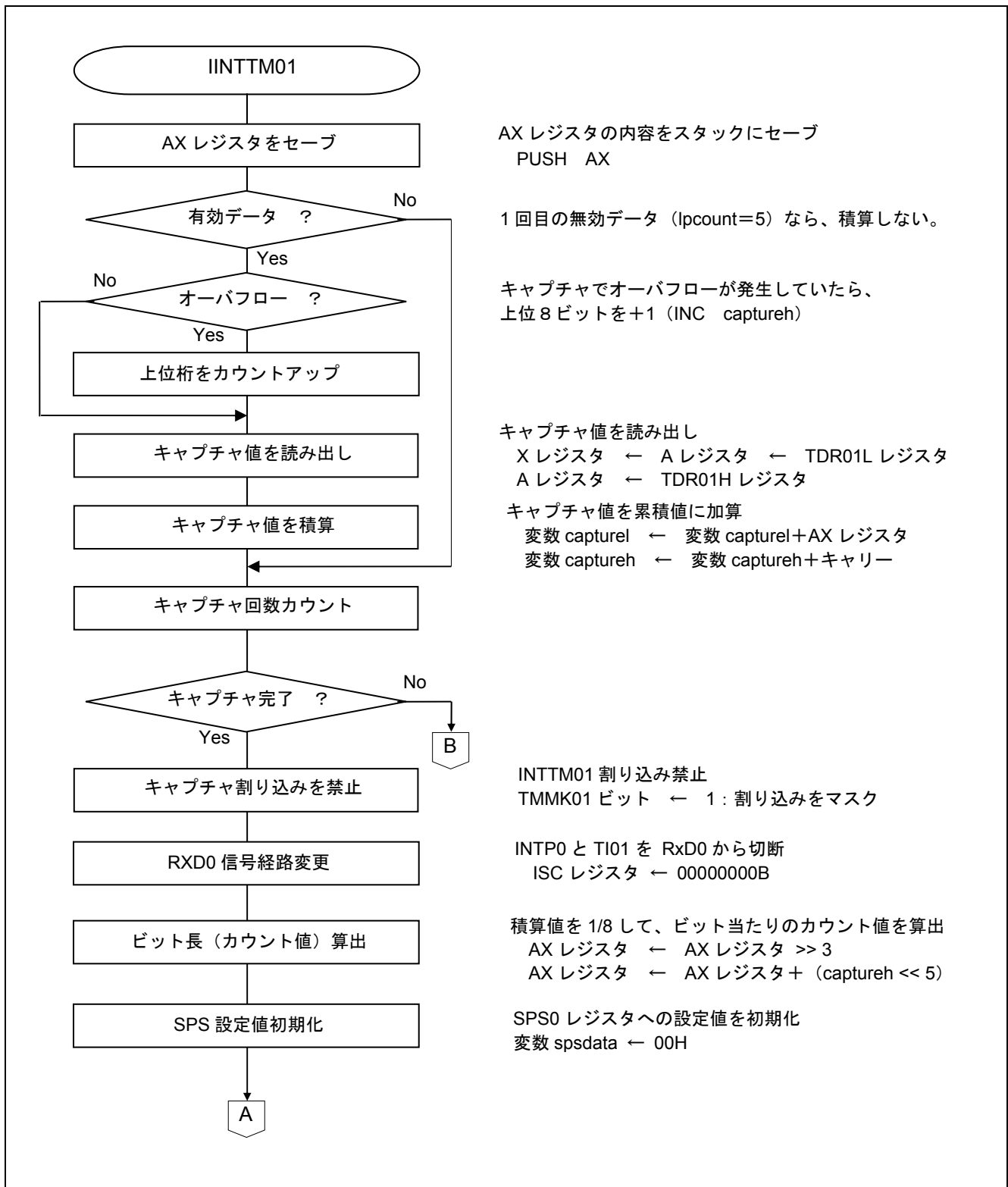


図 5.8 INTTM01 キャプチャ完了割り込み処理 (1/2)

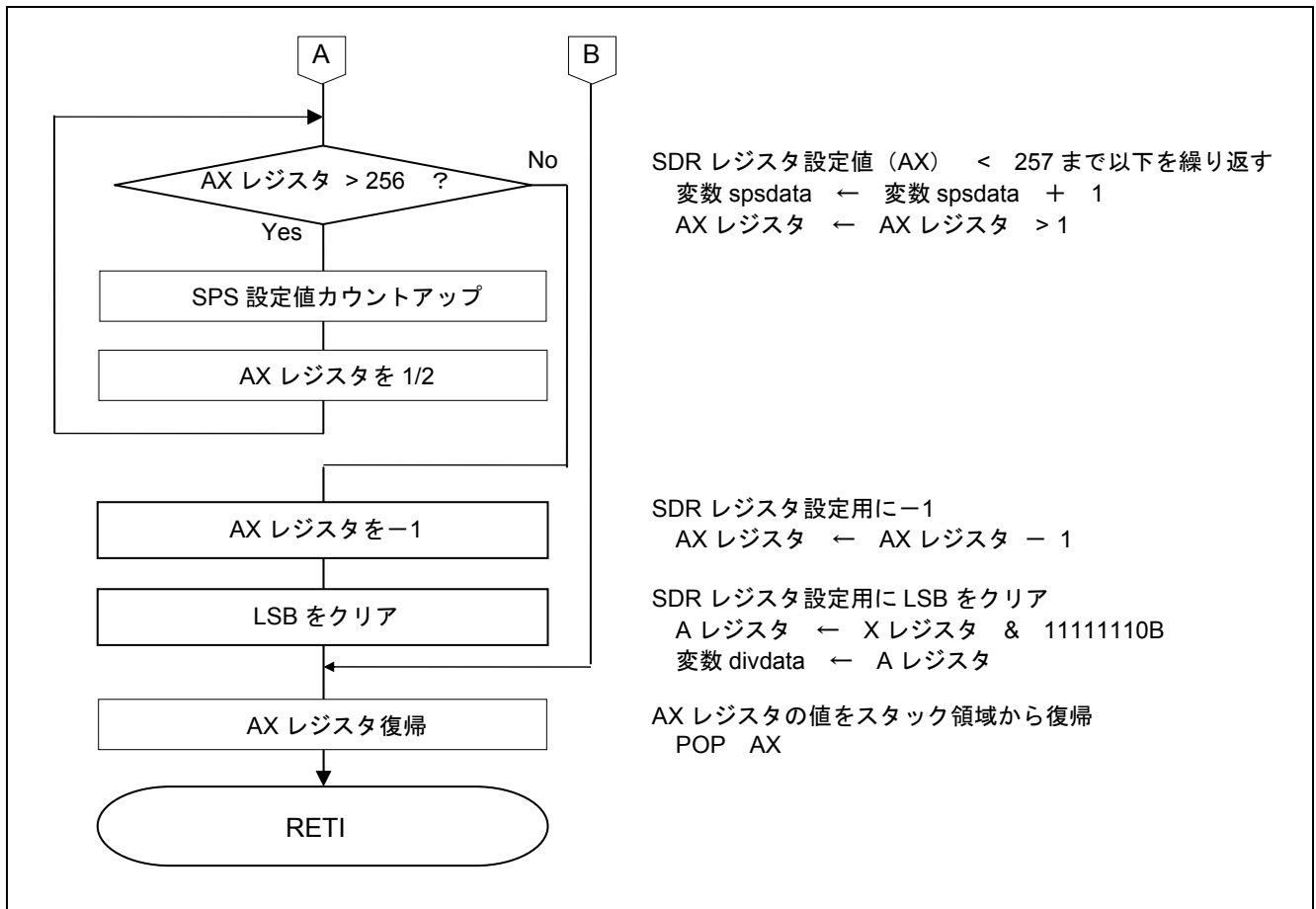


図 5.8 INTTM01 キャプチャ完了割り込み処理 (2/2)

5.7.8 UART0 の初期設定処理

図 5.9 に UART0 の初期設定処理のフローチャートを示します。

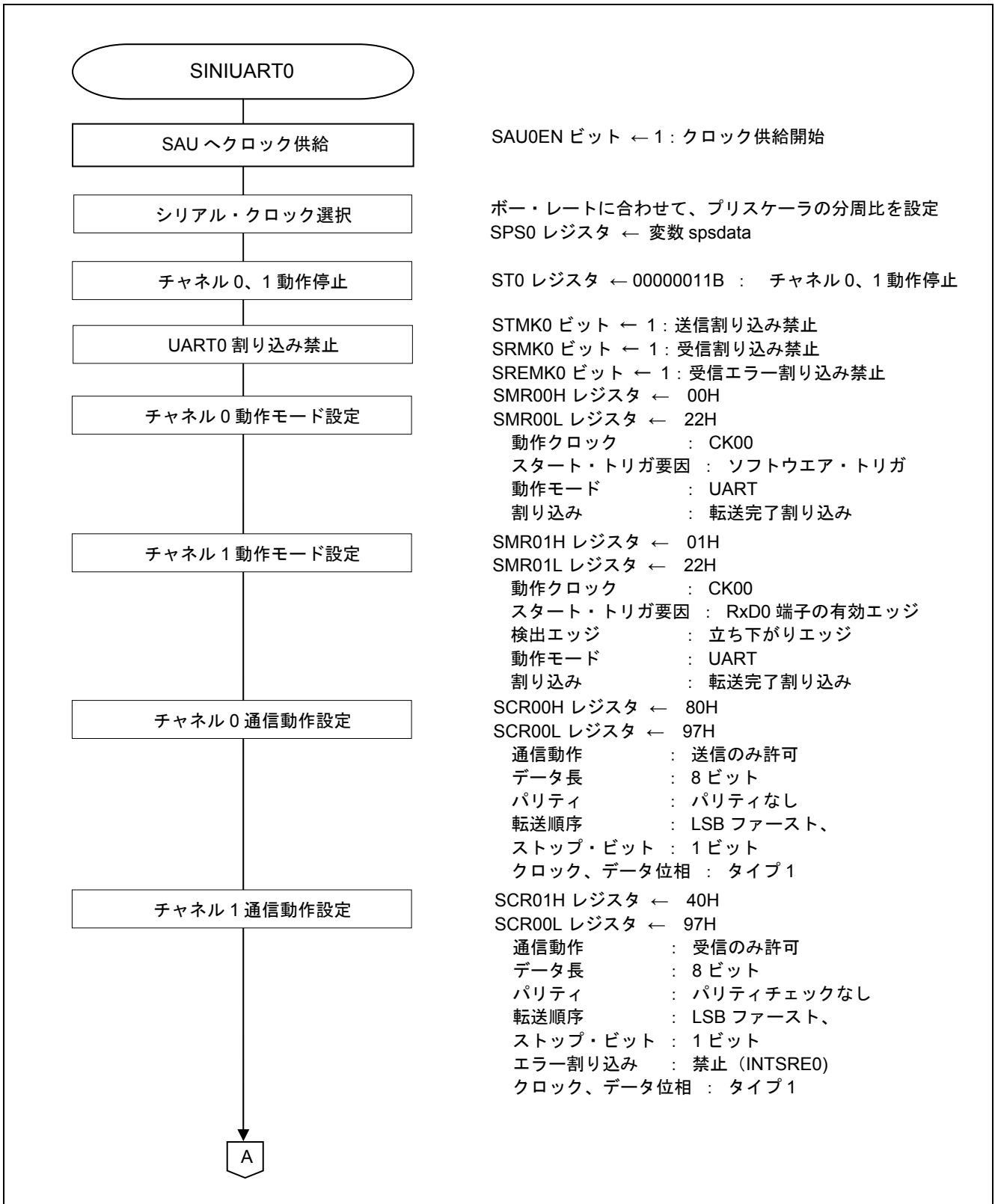


図 5.9 UART0 の初期設定処理 (1/2)

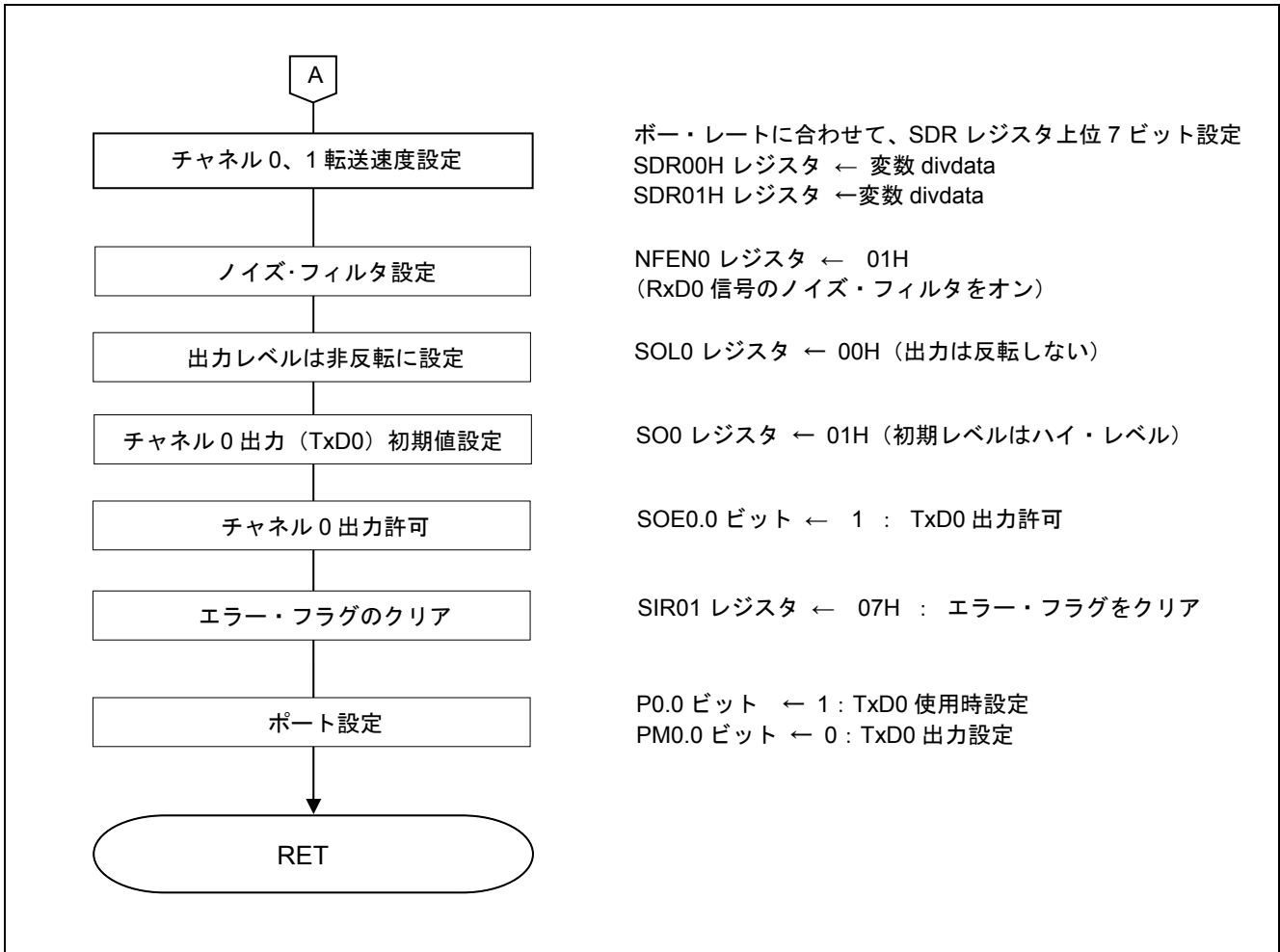


図 5.9 UART0の初期設定処理 (2/2)

SAUへのクロック供給開始

- ・周辺イネーブル・レジスタ0 (PER0)
- クロック供給
- 略号 : PER0

7	6	5	4	3	2	1	0
TMKAEN	CMPEN	ADCEN	IICA0EN	0	SAU0EN	0	TAU0EN
x	0	x	x	0	1	0	x

ビット2

SAU0EN	シリアル・アレイ・ユニット0の入カクロック供給の制御
0	入カクロック供給停止
1	入カクロック供給

シリアル・クロックの選択

・シリアル・クロック選択レジスタ 0 (SPS0)

動作クロックの設定

略号 : SPS0

7	6	5	4	3	2	1	0
PRS013	PRS012	PRS011	PRS010	PRS003	PRS002	PRS001	PRS000
0	0	0	0	0/1	0/1	0/1	0/1

ビット 3 - 0

PRS 0n3	PRS 0n2	PRS 0n1	PRS 0n0	動作クロック(CKn)の選択 (n = 0, 1)					
				$f_{CLK} =$ 1.25MHz	$f_{CLK} =$ 2.5MHz	$f_{CLK} =$ 5MHz	$f_{CLK} =$ 10MHz	$f_{CLK} =$ 20MHz	
0	0	0	0	f_{CLK}	1.25 MHz	2.5 MHz	5 MHz	10 MHz	20 MHz
0	0	0	1	$f_{CLK}/2$	625 kHz	1.25 MHz	2.5 MHz	5 MHz	10 MHz
0	0	1	0	$f_{CLK}/2^2$	313 kHz	625 kHz	1.25 MHz	2.5 MHz	5 MHz
0	0	1	1	$f_{CLK}/2^3$	156 kHz	313 kHz	625 kHz	1.25 MHz	2.5 MHz
0	1	0	0	$f_{CLK}/2^4$	78 kHz	156 kHz	313 kHz	625 kHz	1.25 MHz
0	1	0	1	$f_{CLK}/2^5$	39 kHz	78 kHz	156 kHz	313 kHz	625 kHz
0	1	1	0	$f_{CLK}/2^6$	19.5 kHz	39 kHz	78 kHz	156 kHz	313 kHz
0	1	1	1	$f_{CLK}/2^7$	9.8 kHz	19.5 kHz	39 kHz	78 kHz	156 kHz
1	0	0	0	$f_{CLK}/2^8$	4.9 kHz	9.8 kHz	19.5 kHz	39 kHz	78 kHz
1	0	0	1	$f_{CLK}/2^9$	2.5 kHz	4.9 kHz	9.8 kHz	19.5 kHz	39 kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.22 kHz	2.5 kHz	4.9 kHz	9.8 kHz	19.5 kHz
1	0	1	1	$f_{CLK}/2^{11}$	625 Hz	1.22 kHz	2.5 kHz	4.9 kHz	9.8 kHz
1	1	0	0	$f_{CLK}/2^{12}$	313 Hz	625 Hz	1.22 kHz	2.5 kHz	4.9 kHz
1	1	0	1	$f_{CLK}/2^{13}$	152 Hz	313 Hz	625 Hz	1.22 kHz	2.5 kHz
1	1	1	0	$f_{CLK}/2^{14}$	78Hz	152 Hz	313 Hz	625 Hz	1.22 kHz
1	1	1	1	$f_{CLK}/2^{15}$	39Hz	78Hz	152 Hz	313 Hz	625 Hz

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

送信チャネルの動作モード設定

- ・シリアル・モード・レジスタ 00 (SMR00H、SMR00L)
- 割り込み要因
- 動作モード
- 転送クロックの選択
- f_{MCK} の選択

略号 : SMR00H

7	6	5	4	3	2	1	0
CKS 00	CCS 00	0	0	0	0	0	STS 00
0	0	0	0	0	0	0	0

SMR00L

7	6	5	4	3	2	1	0
0	0	1	0	0	MD 002	MD 001	MD 000
0	0	1	0	0	0	1	0

ビット7 (SMR00H)

CKS00	チャンネル0の動作クロック (f_{MCK}) の選択
0	SPS0 レジスタで設定したプリスケアラ出カクロック CK00
1	SPS0 レジスタで設定したプリスケアラ出カクロック CK01

ビット6 (SMR00H)

CCS00	チャンネル0の転送クロック (TCLK) の選択
0	CKS00 ビットで指定した動作クロック f_{MCK} の分周クロック
1	SCK 端子からの入カクロック

ビット0 (SMR00H)

STS00	スタート・トリガ要因の選択
0	ソフトウェア・トリガのみ有効
1	RxD 端子の有効エッジ (UART 受信時に選択)

ビット2-1 (SMR00L)

MD002	MD001	チャンネル0の動作モードの設定
0	0	CSI モード
0	1	UART モード
1	0	簡易 I ² C モード
1	1	設定禁止

ビット0 (SMR00L)

MD000	チャンネル0の割り込み要因の選択
0	転送完了割り込み
1	バッファ空き割り込み

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

受信チャンネルの動作モード設定

・シリアル・モード・レジスタ 01 (SMR01H、SMR01L)

割り込み要因

動作モード

転送クロックの選択

f_{MCK} の選択

略号 : SMR01H

7	6	5	4	3	2	1	0
CKS 01	CCS 01	0	0	0	0	0	STS 01
0	0	0	0	0	0	0	1

SMR01L

7	6	5	4	3	2	1	0
0	SIS 010	1	0	0	MD 012	MD 011	MD 010
0	0	1	0	0	0	1	0

ビット 7 (SMR01H)

CKS01	チャンネル 1 の動作クロック (f_{MCK}) の選択
0	SPS0 レジスタで設定したプリスケアラ出力クロック CK00
1	SPS0 レジスタで設定したプリスケアラ出力クロック CK01

ビット 6 (SMR01H)

CCS01	チャンネル 1 の転送クロック (TCLK) の選択
0	CKS01 ビットで指定した動作クロック f_{MCK} の分周クロック
1	SCK 端子からの入力クロック

ビット 0 (SMR01H)

STS01	スタート・トリガ要因の選択
0	ソフトウェア・トリガのみ有効
1	RxD 端子の有効エッジ (UART 受信時に選択)

ビット 6 (SMR01L)

SIS010	UART モードでのチャンネル 1 の受信データのレベル反転の制御
0	立ち下りエッジをスタート・ビットとして検出します
1	立ち上がりエッジをスタート・ビットとして検出します

ビット 2 - 1 (SMR01L)

MD012	MD011	チャンネル 1 の動作モードの設定
0	0	CSI モード
0	1	UART モード
1	0	簡易 I ² C モード
1	1	設定禁止

ビット 0 (SMR01L)

MD010	チャンネル 1 の割り込み要因の選択
0	転送完了割り込み
1	バッファ空き割り込み

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

送信チャネルの通信動作設定

・シリアル通信動作レジスタ 00 (SCR00H、SCR00L)

データ長の設定、データ転送順序、エラー割り込み信号のマスク可否、動作モード

略号 : SCR00H

7	6	5	4	3	2	1	0
TXE00	RXE00	DAP00	CKP00	0	EOC00	PTC001	PTC000
1	0	0	0	0	0	1	0

ビット7－6

TXE00	RXE00	チャンネル0の動作モードの設定
0	0	通信禁止
0	1	受信のみを行う
1	0	送信のみを行う
1	1	送受信を行う

ビット2

EOC00	エラー割り込み信号 (INTSRE0) のマスク可否の選択
0	エラー割り込み INTSRE0 をマスクする
1	エラー割り込み INTSREx の発生を許可する

ビット1－0

PTC001	PTC000	UART モードでのパリティ・ビットの設定	
		送信動作	受信動作
0	0	パリティ・ビットを出力しない	パリティなしで受信
0	1	0パリティを出力	パリティ判定を行わない
1	0	偶数パリティを出力	偶数パリティとして判定を行う
	1	奇数パリティを出力	奇数パリティとして判定を行う

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : SCR00L

	7	6	5	4	3	2	1	0
DIR00	0	SLC001	SLC000	0	1	1	DLS000	
	1	0	1	0	1	1	1	

ビット7

DIR00	CSI、UART モードでのデータ転送順序の選択
0	MSB ファーストで入出力を行う
1	LSB ファーストで入出力を行う

ビット5-4

SLC001	SLC000	UART モードでのストップ・ビットの設定
0	0	ストップ・ビットなし
0	1	ストップ・ビット長 = 1 ビット
1	0	ストップ・ビット長 = 2 ビット
1	1	設定禁止

ビット1-0

DLS000	CSI モードでのデータ長の設定
0	7 ビット・データ長
1	8 ビット・データ長

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

受信チャンネルの通信動作設定

- ・シリアル通信動作レジスタ 01 (SCR01H、SCR01L)
データ長の設定、データ転送順序、エラー割り込み信号のマスク可否、動作モード

略号 : SCR01H

7	6	5	4	3	2	1	0
TXE01	RXE01	DAP01	CKP01	0	EOC01	PTC011	PTC010
0	1	0	0	0	0	0	0

ビット7－6

TXE01	RXE01	チャンネル1の動作モードの設定
0	0	通信禁止
0	1	受信のみを行う
1	0	送信のみを行う
1	1	送受信を行う

UART受信の場合は、SCR01レジスタのRXE01ビットを“1”に設定後に、 f_{MCK} の4クロック以上間隔をあけてからSS01 = 1を設定してください。

ビット2

EOC01	エラー割り込み信号 (INTSRE0) のマスク可否の選択
0	エラー割り込み INTSRE0 をマスクする
1	エラー割り込み INTSRE0 の発生を許可する

ビット1－0

PTC011	PTC010	UARTモードでのパリティ・ビットの設定	
		送信動作	受信動作
0	0	パリティ・ビットを出力しない	パリティなしで受信
0	1	0パリティを出力	パリティ判定を行わない
1	0	偶数パリティを出力	偶数パリティとして判定を行う
1	1	奇数パリティを出力	奇数パリティとして判定を行う

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : SCR01

7	6	5	4	3	2	1	0
DIR01	0	SLC011	SLC010	0	1	1	DLS010
1	0	0	1	0	1	1	1

ビット7

DIR01	CSI、UART モードでのデータ転送順序の選択
0	MSB ファーストで入出力を行う
1	LSB ファーストで入出力を行う

ビット5-4

SLC011	SLC010	UART モードでのストップ・ビットの設定
0	0	ストップ・ビットなし
0	1	ストップ・ビット長 = 1 ビット
1	0	ストップ・ビット長 = 2 ビット
1	1	設定禁止

ビット0

DLS010	CSI モードでのデータ長の設定
0	7 ビット・データ長
1	8 ビット・データ長

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

送信チャンネル転送クロックの設定

- ・シリアル・データ・レジスタ 00 (SDR00H)
転送クロック周波数 : 不定

略号 : SDR00H

7	6	5	4	3	2	1	0
0/1	0/1	0/1	0/1	0/1	0/1	0/1	0

ビット7—1

SDR00H[7:1]							動作クロック (f_{MCK}) の分周による転送クロック設定
0	0	0	0	0	0	0	$f_{MCK} / 2$
0	0	0	0	0	0	1	$f_{MCK} / 4$
0	0	0	0	0	1	0	$f_{MCK} / 6$
0	0	0	0	0	1	1	$f_{MCK} / 8$
.
.
1	1	1	1	1	1	0	$f_{MCK} / 254$
1	1	1	1	1	1	1	$f_{MCK} / 256$

受信転送クロックの設定

- ・シリアル・データ・レジスタ 01 (SDR01H)
転送クロック周波数 : 不定

略号 : SDR01H

7	6	5	4	3	2	1	0
0/1	0/1	0/1	0/1	0/1	0/1	0/1	0

ビット7—1

SDR01H[7:1]							動作クロック (f_{MCK}) の分周による転送クロック設定
0	0	0	0	0	0	0	$f_{MCK} / 2$
0	0	0	0	0	0	1	$f_{MCK} / 4$
0	0	0	0	0	1	0	$f_{MCK} / 6$
0	0	0	0	0	1	1	$f_{MCK} / 8$
.
.
1	1	1	1	1	1	0	$f_{MCK} / 254$
1	1	1	1	1	1	1	$f_{MCK} / 256$

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

出力レベルの設定

- ・シリアル出力レベル・レジスタ 0 (SOL0)

出力：非反転

略号：SOL0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	SOL00
0	0	0	0	0	0	0	0

ビット 0

SOL00	UART モードでのチャンネル n の送信データのレベル反転の選択
0	通信データは、そのまま出力されます。
1	通信データは、反転して出力されます。

初期出力レベルの設定

- ・シリアル出力レジスタ 0 (SO0)

初期出力：1

略号：SO0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	SO01	SO00
0	0	0	0	0	0	x	1

ビット 0

SO00	チャンネル 0 のシリアル・データ出力
0	シリアル・データ出力値が“0”
1	シリアル・データ出力値が“1”

対象チャンネルのデータ出力許可

- ・シリアル出力許可レジスタ 0 (SOE0/SOE0L)

出力許可

略号：SOE0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	SOE01	SOE00
0	0	0	0	0	0	x	1

ビット 0

SOE00	チャンネル 0 のシリアル出力許可／停止
0	シリアル通信動作による出力停止
1	シリアル通信動作による出力許可

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

ノイズ・フィルタ許可

- ・ノイズ・フィルタ許可レジスタ 0 (NFEN0)
Rx/D0 端子のノイズ・フィルタをオン

略号 : NFEN0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	SNFEN00
0	0	0	0	0	0	0	1

ビット 0

SNFEN00	RxD0 端子 (RxD0/P01) のノイズ・フィルタ使用可否
0	ノイズ・フィルタ OFF
1	ノイズ・フィルタ ON

エラー・フラグのクリア

- ・シリアル・フラグ・クリア・トリガ・レジスタ 01 (SIR01)
エラー・フラグのクリア

略号 : SIR01

7	6	5	4	3	2	1	0
0	0	0	0	0	FECT01	PECT01	OVCT01
0	0	0	0	0	1	1	1

ビット 2

FECT01	チャンネル 1 のフレーミング・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSR01 レジスタの FEF01 ビットを 0 にクリアする

ビット 1

PECT01	チャンネル 1 のパリティ・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSR01 レジスタの PEF01 ビットを 0 にクリアする

ビット 0

OVCT01	チャンネル 1 のオーバーラン・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSR01 レジスタの OVF01 ビットを 0 にクリアする

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.9 UART0 動作許可処理

図 5.10 に UART0 動作許可処理のフローチャートを示します。

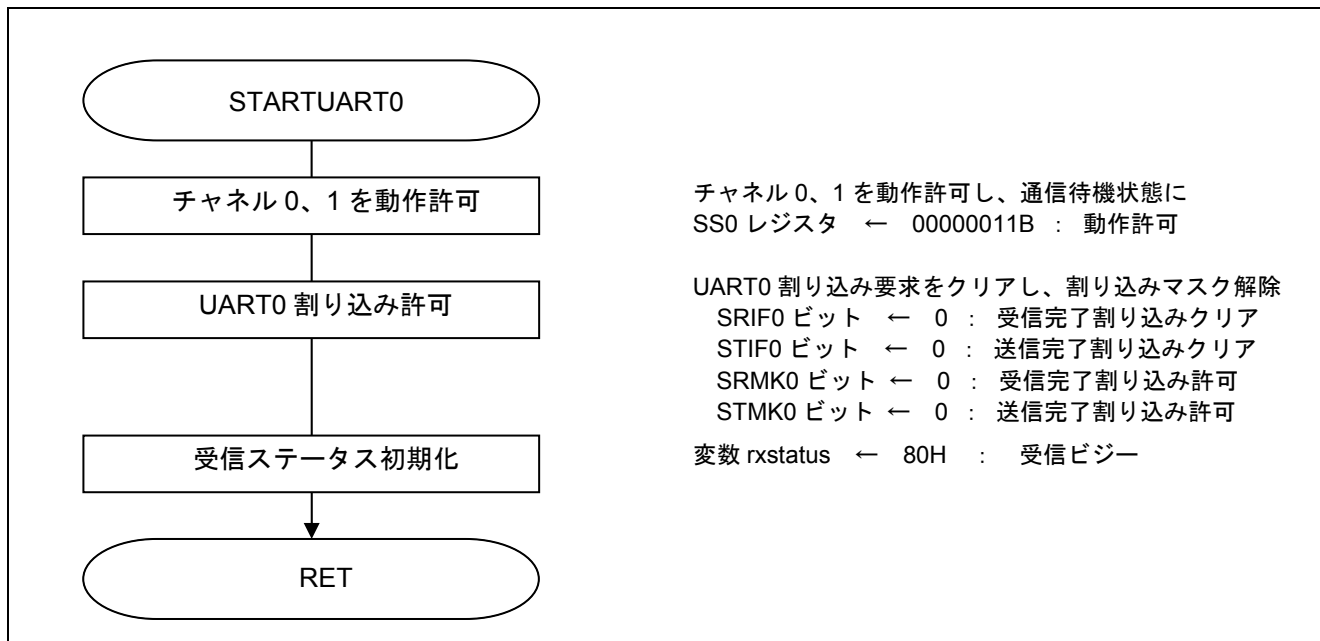


図 5.10 UART0 動作許可処理

通信待機状態に遷移

- ・シリアル・チャンネル開始レジスタ 0 (SS0)
動作開始

略号 : SS0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	SS01	SS00
0	0	0	0	0	0	1	1

ビット 1 - 0

SS0n	チャンネル n の動作開始トリガ
0	トリガ動作せず
1	SE0n に 1 をセットし、通信待機状態に遷移する

注意 UART受信の場合は、SCR0nレジスタのRXE0nビットを“1”に設定後に、f_{MCK} の4クロック以上
間隔をあけてからSS0n = 1を設定してください。

5.7.10 UART0 の動作禁止処理

図 5.11 に UART0 の動作禁止処理のフローチャートを示します。



図 5.11 UART0 の動作禁止処理

通信待機状態を解除

- ・シリアル・チャンネル停止レジスタ 0 (ST0)
動作停止

略号 : ST0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	ST01	ST00
0	0	0	0	0	0	1	1

ビット 1 - 0

ST0n	チャンネル n の動作停止トリガ
0	トリガ動作せず
1	SE0n ビットをクリアし、通信動作を停止する

注 制御レジスタ、シフト・レジスタの値、SCK0n, SO0n 端子と FEF0n, PEF0n, OVF0n フラグは状態を保持します。

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.11 1 キャラクタ送信開始処理

図 5.12 に 1 キャラクタ送信開始処理のフローチャートを示します。

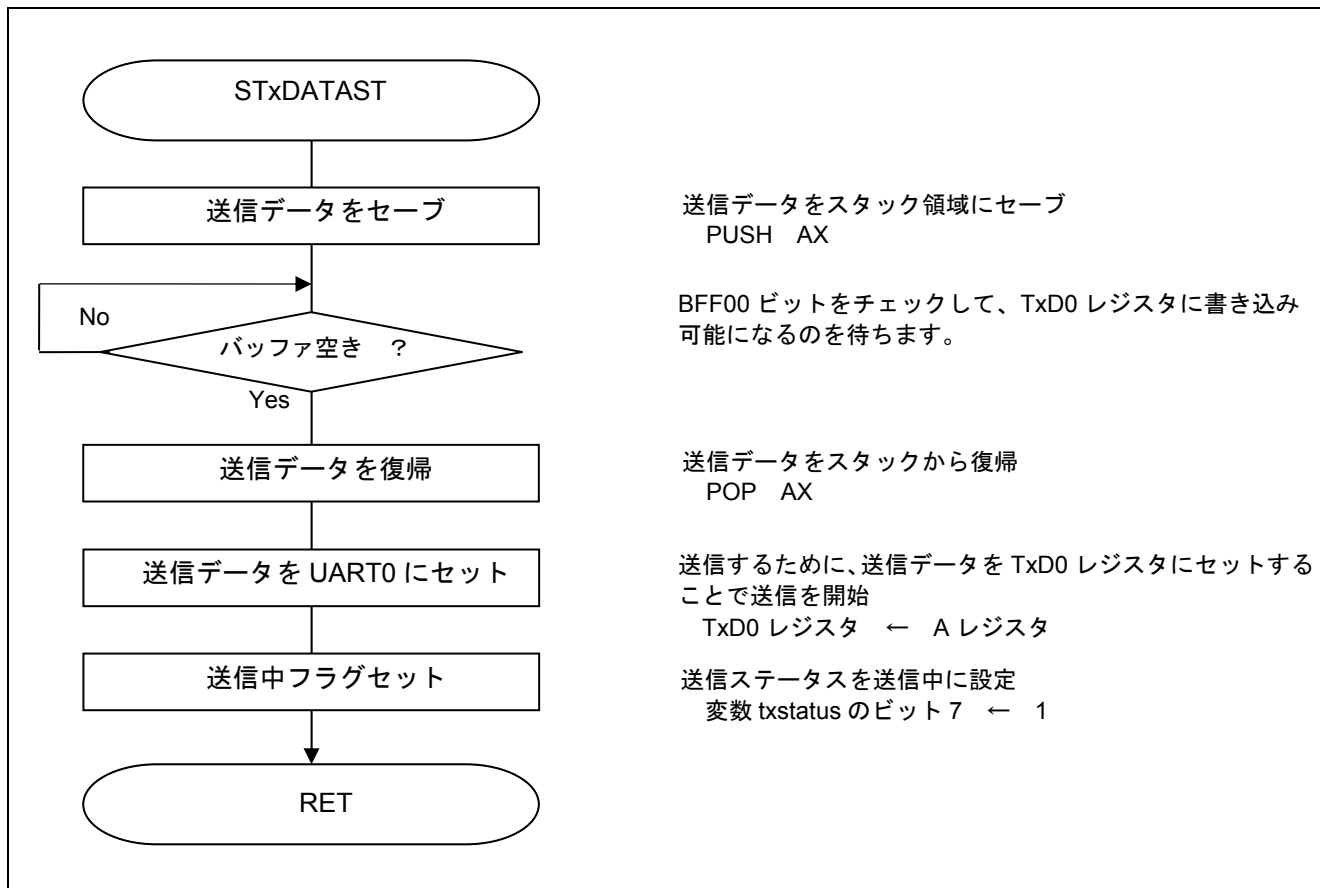


図 5.12 1 キャラクタ送信開始処理

送信状態を確認

- ・シリアル・ステータス・レジスタ 00 (SSR00)
送信バッファの状態確認

略号 : SSR00

7	6	5	4	3	2	1	0
0	TSF00	BFF00	0	0	FEF00	PEF00	OVF00
0	x	0/1	0	0	x	x	x

ビット 5

BFF00	チャンネル 0 のバッファ・レジスタ状態表示フラグ
0	有効なデータが SDR00L レジスタに格納されていない
1	有効なデータが SDR00L レジスタに格納されている

注意 レジスタの詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.12 1 キャラクタ送信／送信完了待ち処理

図 5.13 に 1 キャラクタ送信／送信完了待ち処理のフローチャートを示します。

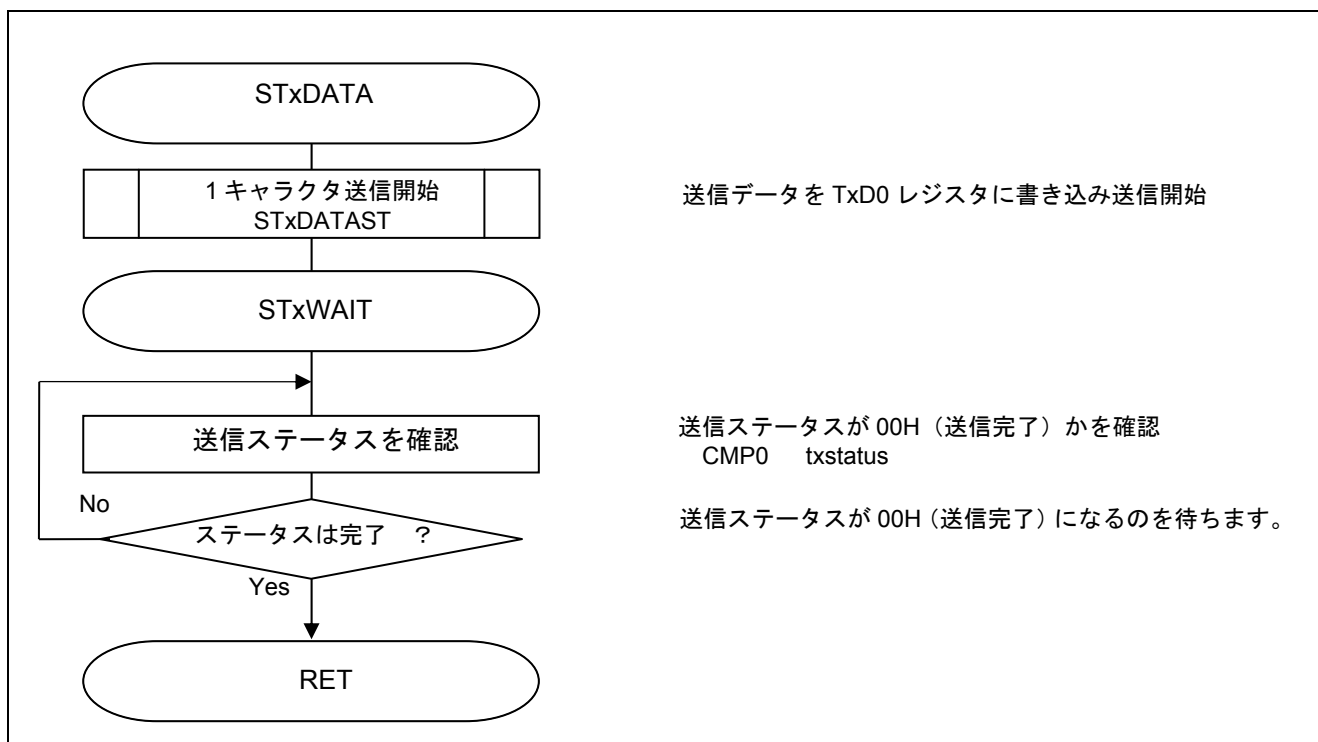


図 5.13 1 キャラクタ送信／送信完了待ち処理

5.7.13 1 キャラクタ受信処理

図 5.14 に 1 キャラクタ受信処理のフローチャートを示します。

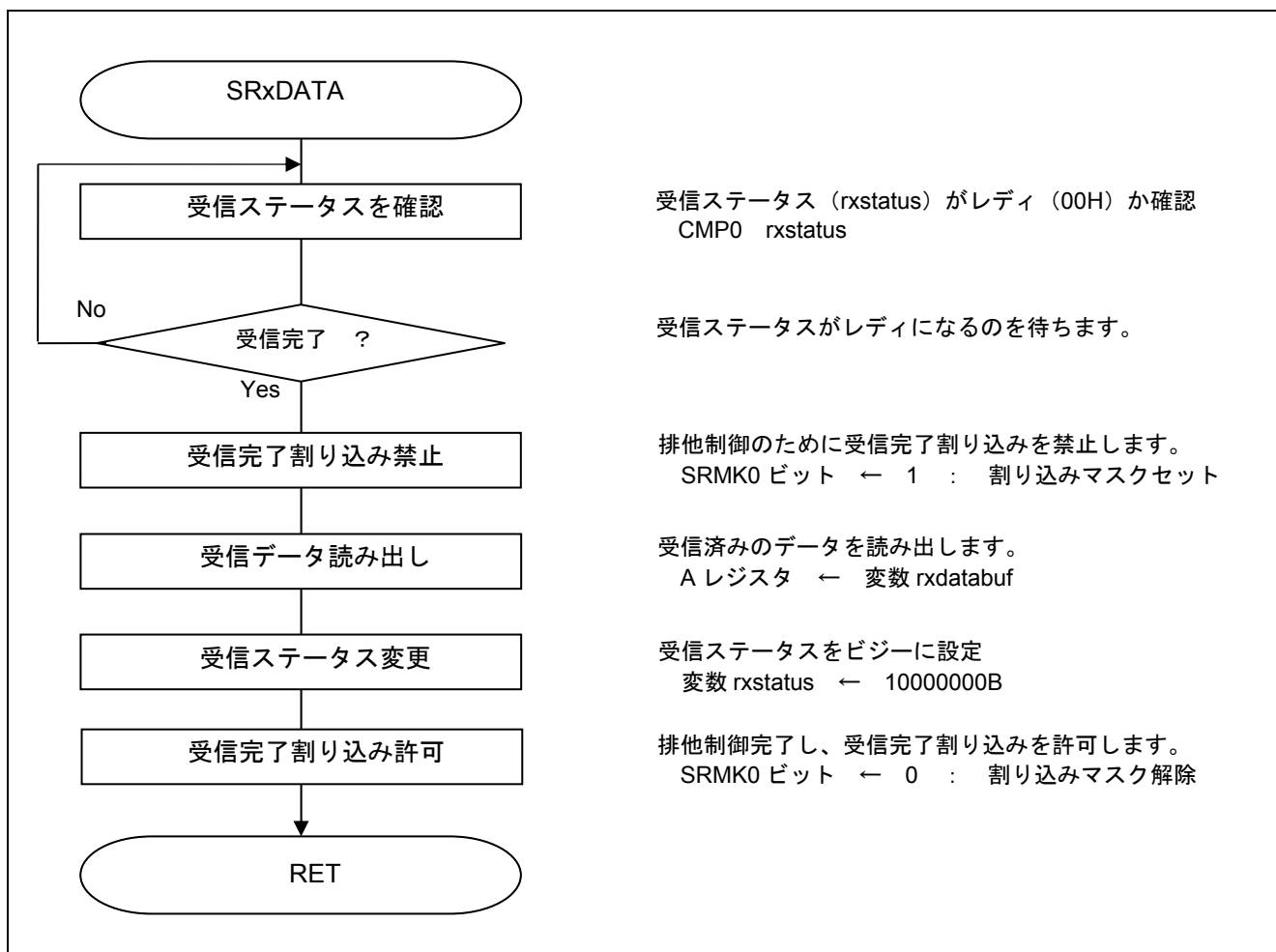


図 5.14 1 キャラクタ受信処理

5.7.14 受信完了割り込み処理

図 5.15 に受信完了割り込み処理のフローチャートを示します。

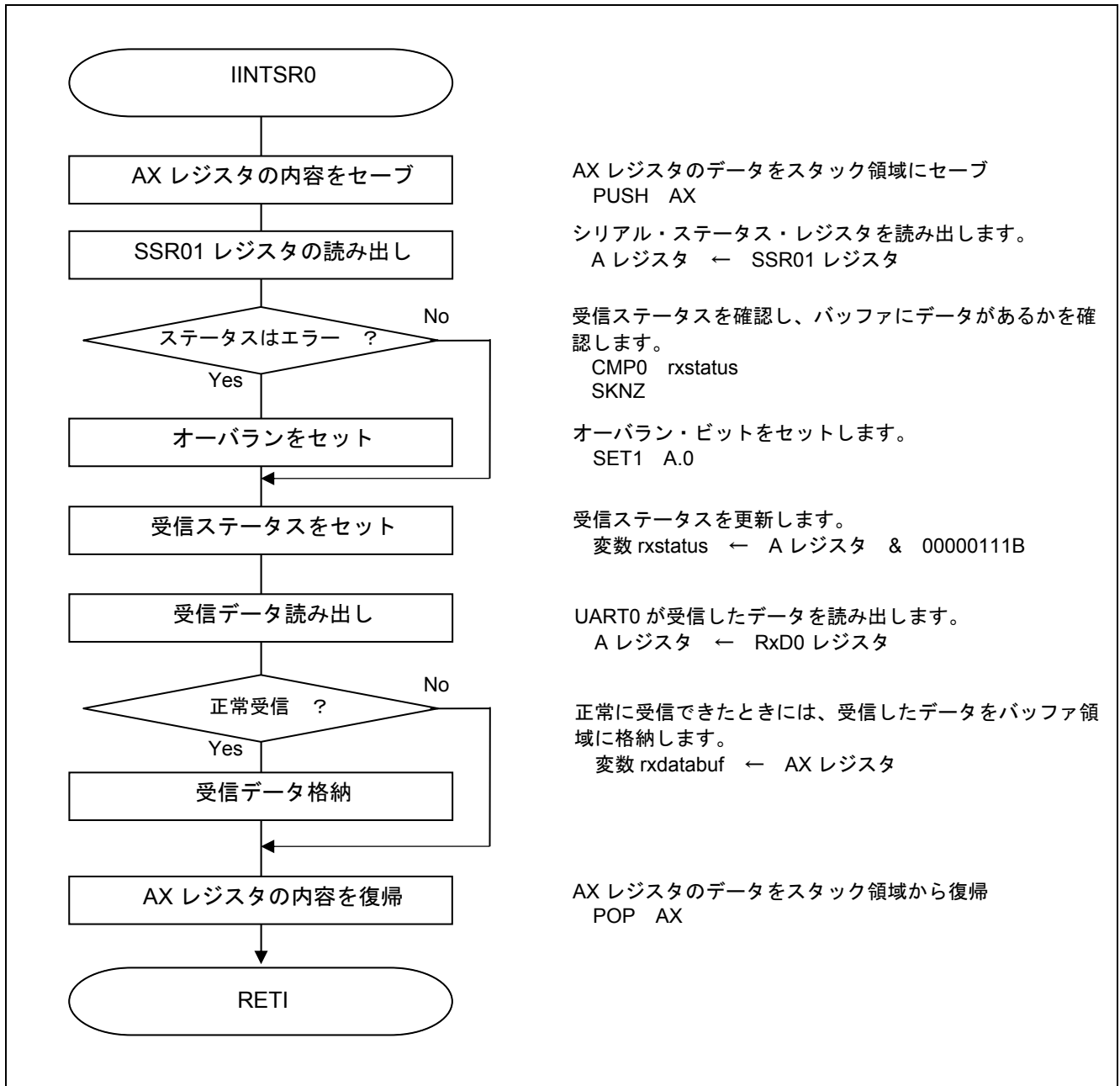


図 5.15 受信完了処理

注意 レジスタの詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.15 送信完了割り込み処理

図 5.16 に送信完了割り込み処理のフローチャートを示します。

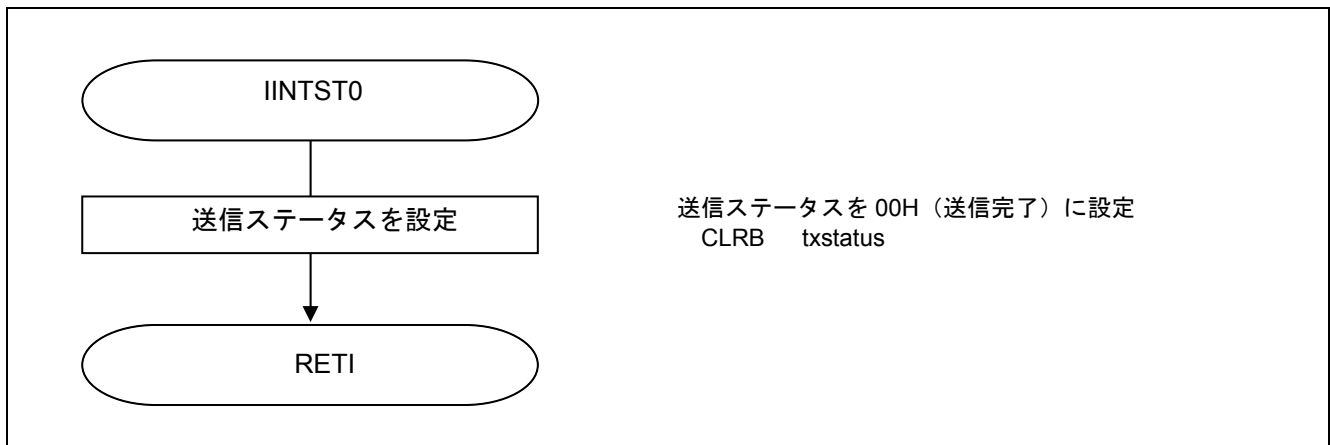


図 5.16 送信完了割り込み処理

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G10 ユーザーズマニュアル ハードウェア編 (R01UH0384J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録	<p style="text-align: center;">RL78/G10</p> <p style="text-align: center;">シリアル・アレイ・ユニット（ポー・レート補正） CC-RL</p>
------	--

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2015.11.20	—	初版発行
1.01	2016.10.05	--	誤記改訂

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違っていると、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24 (豊洲フォレシア)

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>