
RX660 グループ RX65N/651 グループ

RX660 グループと RX65N/651 グループの相違点

要旨

本アプリケーションノートは、主に RX660 グループ、RX65N/RX651 グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートでは、特に記載のない箇所については、それぞれのマイコンの最大仕様として、RX660 グループの 144 ピンパッケージと RX65N/RX651 グループの 177 ピンパッケージについて記載しています。電気的特性、注意事項、設定手順等の詳細な仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

RX660 グループ、RX65N/RX651 グループ

目次

1. RX660 グループと RX65N/RX651 グループの搭載機能比較	4
2. 仕様の概要比較	6
2.1 CPU	6
2.2 動作モード	7
2.3 アドレス空間	8
2.4 オプション設定メモリ	11
2.5 電圧検出回路	13
2.6 クロック発生回路	16
2.7 消費電力低減機能	20
2.8 レジスタライトプロテクション機能	26
2.9 割り込みコントローラ	27
2.10 バス	30
2.11 イベントリンクコントローラ	32
2.12 I/O ポート	38
2.13 マルチファンクションピンコントローラ	44
2.14 ポートアウトプットイネーブル 3	90
2.15 8 ビットタイマ	91
2.16 コンペアマッチタイマ W	92
2.17 リアルタイムクロック	93
2.18 シリアルコミュニケーションインタフェース	95
2.19 I ² C バスインタフェース	99
2.20 CAN モジュール/CANFD モジュール	101
2.21 シリアルペリフェラルインタフェース	106
2.22 12 ビット A/D コンバータ	109
2.23 12 ビット D/A コンバータ	114
2.24 温度センサ	115
2.25 データ演算回路	116
2.26 RAM	118
2.27 フラッシュメモリ	119
2.28 パッケージ	124
3. 端子機能の比較	125
3.1 144 ピンパッケージ	125
3.2 100 ピンパッケージ	132
3.3 64 ピンパッケージ	138
4. 移行の際の留意点	141
4.1 機能設計の留意点	141
4.1.1 RIIC 動作電圧設定	141
4.1.2 レジスタ退避バンク内 RAM の自己診断に関する注意事項	141
4.1.3 コンペア機能制約	141
4.1.4 ポート方向レジスタ (PDR) の初期化	141
4.1.5 カウンタ停止時の MTIOC 端子出力レベル	142
4.1.6 相補 PWM モード時の A/D 変換開始要求	142

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

4.1.7	MTU 端子非選択時のハイインピーダンス制御.....	142
4.1.8	A/D スキャン変換終了割り込みの発生	142
4.1.9	DIRQnE ビット(n = 0~15)による入力バッファ制御	142
4.1.10	12 ビット A/D コンバータのスキャン変換時間.....	143
4.1.11	D/A コンバータの設定について	143
4.1.12	モジュールストップ時のコンパレータ C の動作.....	143
4.1.13	ソフトウェアスタンバイモード時のコンパレータ C の動作.....	143
4.1.14	ELC イベント入力の時タイマモードレジスタ設定の注意事項	143
4.1.15	クロック周波数設定	144
5.	参考ドキュメント.....	145
	改訂記録	147

1. RX660 グループと RX65N/RX651 グループの搭載機能比較

RX660 グループと RX65N グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX65N/RX660 搭載機能比較を示します。

表 1.1 RX65N/RX660 搭載機能比較

機能名	RX65N	RX660
CPU		▲
動作モード		■/▲
アドレス空間		▲
リセット		○
オプション設定メモリ(OFSM)		●/▲
電圧検出回路(LVDA)		▲
クロック発生回路		▲
クロック周波数精度測定回路(CAC)		○
消費電力低減機能		▲
バッテリーバックアップ機能	○	×
レジスタライトプロテクション機能		▲
例外処理		○
割り込みコントローラ(ICUB)RX65N、(ICUF)RX660		▲
バス		■/▲
メモリプロテクションユニット(MPU)		○
DMA コントローラ(DMACAa)		○
EXDMA コントローラ (EXDMACa)	○	×
データトランスファコントローラ(DTCb)		○
イベントリンクコントローラ(ELC)		▲
I/O ポート		▲
マルチファンクションピンコントローラ(MPC)		●/■
マルチファンクションタイマパルスユニット 3 (MTU3a)		○
ポートアウトプットイネーブル 3 (POE3a)		▲
16 ビットタイマパルスユニット(TPUa)	○	×
プログラマブルパルスジェネレータ (PPG)	○	×
8 ビットタイマ RX65N(TMR)、RX660(TMRb)		●
コンペアマッチタイマ(CMT)		○
コンペアマッチタイマ W(CMTW)		▲
リアルタイムクロック RX65N(RTCd)、RX660(RTCC)		▲
ウォッチドッグタイマ(WDTA)		○
独立ウォッチドッグタイマ(IWDTa)		○
イーサネットコントローラ (ETHERC)	○	×
イーサネットコントローラ用 DMA コントローラ (EDMACa)	○	×
USB2.0FS ホスト / ファンクションモジュール (USBb)	○	×

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

機能名	RX65N	RX660
シリアルコミュニケーションインタフェース(SCIg,SCIi,SCIh)RX65N (SCIk,SCIm,SCIlh)RX660		▲
シリアルコミュニケーションインタフェース(RSCI)	×	○
I2Cバスインタフェース(RIICa)		■
CAN モジュール(CAN) RX65N CANFD モジュール(CANFD-Lite) RX660		●/▲
シリアルペリフェラルインタフェース(RSPIc)RX65N、 (RSPId)RX660		▲
クワッドシリアルペリフェラルインタフェース (QSPI)	○	×
CRC 演算器(CRCA)		○
SD ホストインタフェース (SDHI)	○	×
SD スレーブインタフェース (SDSI)	○	×
マルチメディアカードインタフェース (MMCIF)	○	×
パラレルデータキャプチャユニット (PDC)	○	×
グラフィック LCD コントローラ (GLCDC)	○	×
2D 描画エンジン (DRW2D)	○	×
バウンダリスキャン	○	×
AESa	○	×
RNG	○	×
リモコン信号受信機能 (REMCa)	×	○
三角関数演算器 (TFU)	×	○
Trusted Secure IP (TSIP)	○	×
12 ビット A/D コンバータ(S12ADFa)RX65N、RX660(S12ADH)		▲
12 ビット D/A コンバータ(R12DAa)RX65N、(R12DAb)RX660		▲
温度センサ(TEMPS)		■/▲
コンパレータ C(CMPC)	×	○
データ演算回路(DOC)RX65N、(DOCA)RX660		●/▲
スタンバイ RAM	○	×
RAM		■/▲
フラッシュメモリ(FLASH)		●/▲
パッケージ		▲

○:機能搭載、×:機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

■:機能削除による差分あり

2. 仕様の概要比較

以下に概要の比較、レジスタの比較を示します。

概要の比較では、いずれかのグループにしか存在しない、または両方のグループに存在するが相違点がある項目は**赤字**にしています。

レジスタの比較では、両方のグループに存在するが相違点がある項目は**赤字**に、いずれかのグループにしか存在しない項目は**黒字**でレジスタ名のみ記載しています。レジスタ仕様に相違点がない項目は記載していません。

2.1 CPU

表 2.1 に CPU の概要比較を示します。

表 2.1 CPU の概要比較

項目	RX65N	RX660
中央演算処理装置	<ul style="list-style-type: none"> ● 最大動作周波数：120MHz ● 32 ビット RX CPU(RXv2) ● 最小命令実行時間：1 命令 1 クロック ● アドレス空間：4G バイト・リニアアドレス ● レジスタ <ul style="list-style-type: none"> - 汎用レジスタ：32 ビット×16 本 - 制御レジスタ：32 ビット×10 本 - アクキュレータ：72 ビット×2 本 基本命令：75 種類 浮動小数点演算命令：11 種類 DSP 機能命令：23 種類 ● アドレッシングモード：11 種類 ● データ配置 <ul style="list-style-type: none"> - 命令：リトルエンディアン - データ：リトルエンディアン/ ビッグエンディアンを選択可能 ● 32 ビット乗算器： <ul style="list-style-type: none"> 32 ビット×32 ビット→64 ビット ● 除算器： <ul style="list-style-type: none"> 32 ビット÷32 ビット→32 ビット ● バレルシフタ：32 ビット 	<ul style="list-style-type: none"> ● 最大動作周波数：120MHz ● 32 ビット RX CPU(RXv3) ● 最小命令実行時間：1 命令 1 クロック ● アドレス空間：4G バイト・リニアアドレス ● レジスタ <ul style="list-style-type: none"> - 汎用レジスタ：32 ビット×16 本 - 制御レジスタ：32 ビット×10 本 - アクキュレータ：72 ビット×2 本 ● 113 命令 <ul style="list-style-type: none"> - 標準搭載命令：111 命令 基本命令：77 種類 単精度浮動小数点演算命令：11 種類 DSP 機能命令：23 種類 - レジスタ一括退避機能命令：2 命令 ● アドレッシングモード：11 種類 ● データ配置 <ul style="list-style-type: none"> - 命令：リトルエンディアン - データ：リトルエンディアン/ ビッグエンディアンを選択可能 ● 32 ビット乗算器： <ul style="list-style-type: none"> 32 ビット×32 ビット→64 ビット ● 除算器： <ul style="list-style-type: none"> 32 ビット÷32 ビット→32 ビット ● バレルシフタ：32 ビット
FPU	<ul style="list-style-type: none"> ● 単精度浮動小数点数(32 ビット) ● IEEE754 に準拠したデータタイプ、および例外 	<ul style="list-style-type: none"> ● 単精度浮動小数点数(32 ビット) ● IEEE754 に準拠したデータタイプ、および例外
レジスタ一括退避機能	—	<ul style="list-style-type: none"> ● CPU レジスタの退避・復帰を一括して高速に行う ● 16 個のレジスタ退避バンクを搭載

2.2 動作モード

表 2.2 に動作モードの概要比較を、表 2.3 に動作モードのレジスタ比較を示します。

表 2.2 動作モードの概要比較

項目	RX65N	RX660
モード設定端子による 動作モード	シングルチップモード	シングルチップモード
	ブートモード(SCIインタフェース)	ブートモード(SCIインタフェース)
	ブートモード(USBインタフェース)	ユーザブートモード
	ブートモード(FINEインタフェース)	ブートモード(FINEインタフェース)
レジスタによる 動作モード	シングルチップモード・ユーザブートモード 内蔵ROM無効拡張モード 内蔵ROM有効拡張モード	シングルチップモード・ユーザブートモード 内蔵ROM無効拡張モード 内蔵ROM有効拡張モード

表 2.3 動作モードのレジスタ比較

レジスタ	ビット	RX65N	RX660
MDSR	—	—	モードステータスレジスタ
SYSCR1	SBYRAME	スタンバイ RAM 有効ビット	—
VOLSR	—	—	電圧レベル設定レジスタ

2.3 アドレス空間

図 2.1 にシングルチップモードのメモリマップ比較を示します。

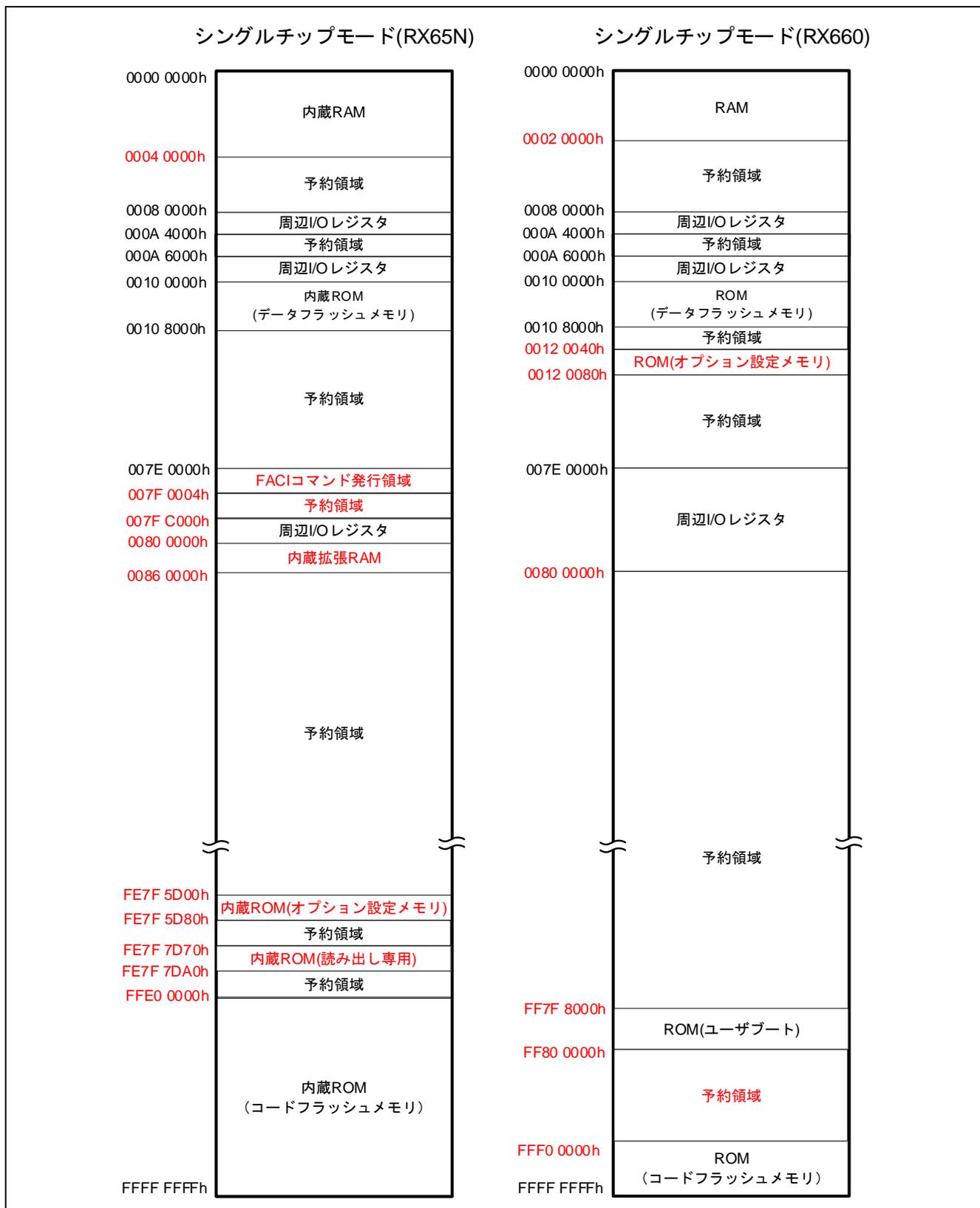


図 2.1 シングルチップモードのメモリマップ比較

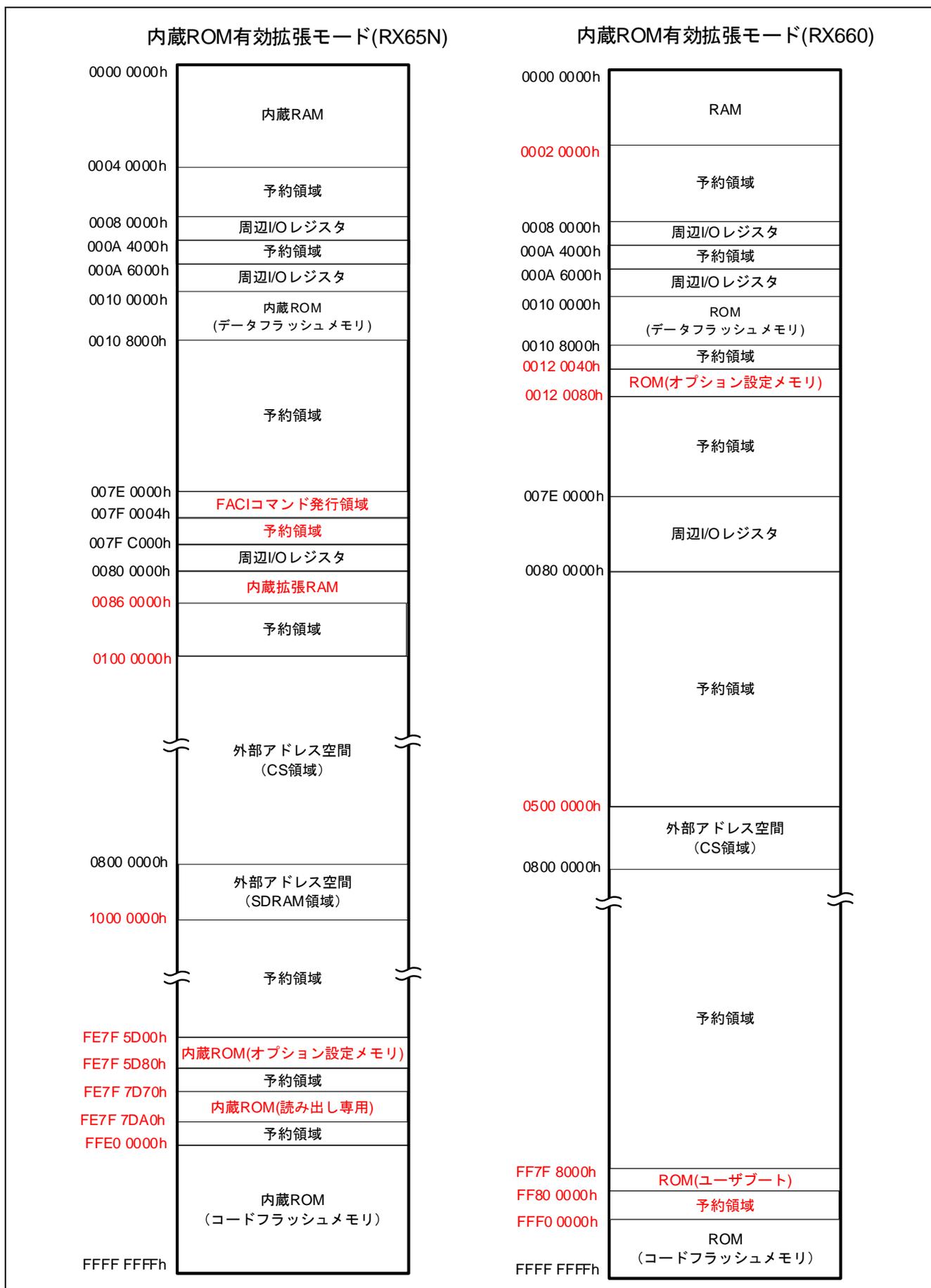


図 2.2 内蔵 ROM 有効拡張モードのメモリマップ比較

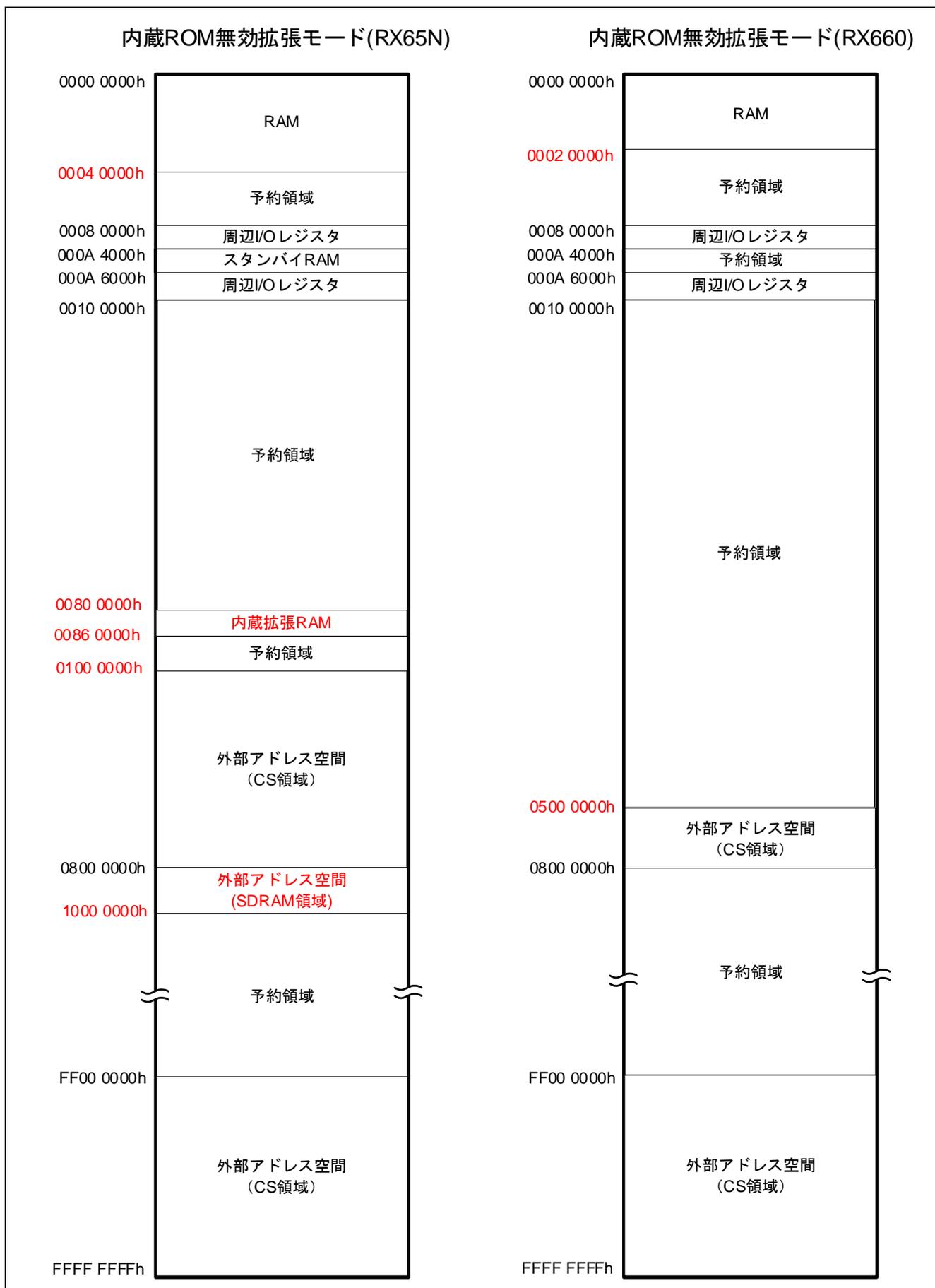


図 2.3 内蔵 ROM 無効拡張モードのメモリマップ比較

2.4 オプション設定メモリ

図 2.4 にオプション設定メモリ領域比較を、表 2.4 にオプション設定メモリのレジスタ比較を示します。

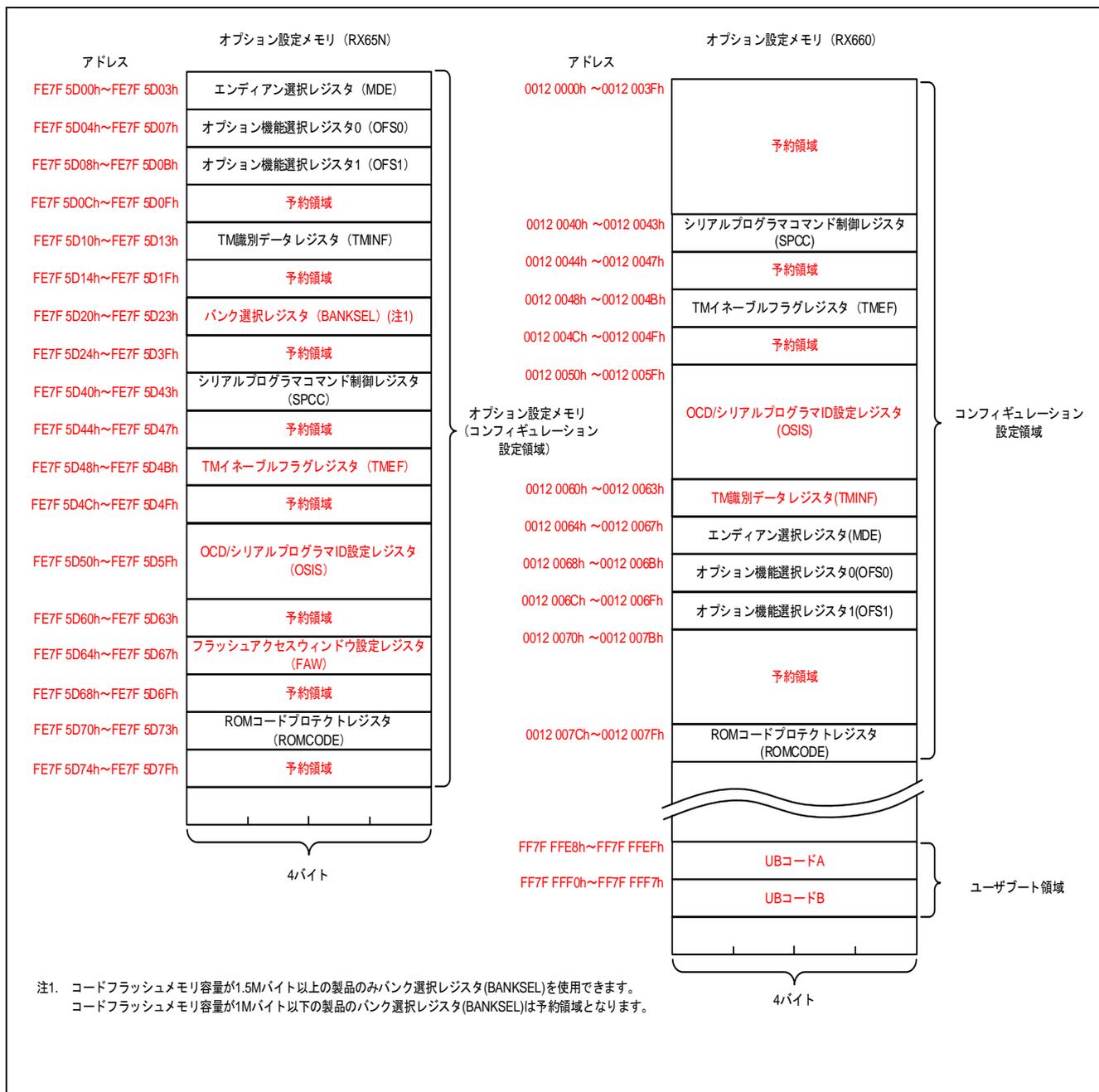


図 2.4 オプション設定メモリ領域比較

表 2.4 オプション設定メモリのレジスタ比較

レジスタ	ビット名	RX65N (OFSM)	RX660(OFSM)
SPCC	OCDE	—	オンチップデバッグ接続許可ビット
	IDE	—	ID コードプロテクト有効ビット
	SEPR	—	ブロックイレーズコマンドプロテクトビット
	WRPR	—	プログラムコマンドプロテクトビット
	RDPR	—	リードコマンドプロテクトビット
OFS1	VDSEL	電圧検出 0 レベル選択ビット b1 b0 0 0 : 予約 0 1 : 2.94V を選択 1 0 : 2.87V を選択 1 1 : 2.80V を選択	電圧検出 0 レベル選択ビット b1 b0 0 0 : 予約 0 1 : 予約 1 0 : 2.83V を選択 1 1 : 4.22V を選択
MDE	BANKMD[2:0]	バンクモード選択ビット	—
TMEF	TMEFDB[2:0]	デュアルバンク TM イネーブルビット(注1)	—
BANKSEL	—	バンク選択レジスタ	—
FAW	—	フラッシュアクセスウィンドウ設定レジスタ	—

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品の場合は予約ビットです。読んだ場合は、プログラムした値が読めます。プログラムする場合は、111b にしてください

2.5 電圧検出回路

表 2.5 に電圧検出回路の概要比較を、表 2.6 に電圧検出回路のレジスタ比較を示します。

表 2.5 電圧検出回路の概要比較

項目		RX65N(LVDA)			RX660(LVDA)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
VCC 監視	監視する電圧	Vdet0	Vdet1	Vdet2	Vdet0	Vdet1	Vdet2
	検出対象	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合
	検出電圧	OFS1, VDSEL [1:0]ビットで 3 レベルから選択可能	LVLDLVL.R.LV D1LVL[3:0] ビットで 3 レベルから選択可能	LVLDLVL.R.LV D2LVL[3:0] ビットで 3 レベルから選択可能	OFS1, VDSEL [1:0]ビットで 2 レベルから選択可能	LVLDLVL.R.LV D1LVL[3:0] ビットで 5 レベルから選択可能	LVLDLVL.R.LV D2LVL[3:0] ビットで 5 レベルから選択可能
	モニタフラグ	なし	LVD1SR. LVD1MON フラグ： Vdet1 より高いか低いかをモニタ	LVD2SR. LVD2MON フラグ： Vdet2 より高いか低いかをモニタ	なし	LVD1SR. LVD1MON フラグ： Vdet1 より高いか低いかをモニタ	LVD2SR. LVD2MON フラグ： Vdet2 より高いか低いかをモニタ
			LVD1SR. LVD1DET フラグ： Vdet1 通過検出	LVD2SR. LVD2DET フラグ： Vdet2 通過検出		LVD1SR. LVD1DET フラグ： Vdet1 通過検出	LVD2SR. LVD2DET フラグ： Vdet2 通過検出

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目		RX65N(LVDA)			RX660(LVDA)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
電圧検出時の処理	リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット
		Vdet0>VCC でリセット: VCC>Vdet0 の一定時間後 に CPU 動作 再開	Vdet1>VCC でリセット: VCC>Vdet1 の一定時間後 に CPU 動作 再開、または Vdet1>VCC の一定時間後 に CPU 動作 再開を選択可 能	Vdet2>VCC でリセット: VCC>Vdet2 の一定時間後 に CPU 動作 再開、または Vdet2>VCC の一定時間後 に CPU 動作 再開を選択可 能	Vdet0>VCC でリセット: VCC>Vdet0 の一定時間後 に CPU 動作 再開	Vdet1>VCC でリセット: VCC>Vdet1 の一定時間後 に CPU 動作 再開、または Vdet1>VCC の一定時間後 に CPU 動作 再開を選択可 能	Vdet2>VCC でリセット: VCC>Vdet2 の一定時間後 に CPU 動作 再開、または Vdet2>VCC の一定時間後 に CPU 動作 再開を選択可 能
	割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み
			ノンマスクア ブルまたはマス カブルを選択 可能	ノンマスクア ブルまたはマス カブルを選択 可能		ノンマスクア ブルまたはマス カブルを選択 可能	ノンマスクア ブルまたはマス カブルを選択 可能
			Vdet1> VCC、VCC> Vdet1 の両 方、またはど ちらかで割り 込み要求	Vdet2>VCC VCC>Vdet2 の両方、また はどちらかで 割り込み要求		Vdet1> VCC、VCC> Vdet1 の両 方、またはど ちらかで割り 込み要求	Vdet2>VCC VCC>Vdet2 の両方、また はどちらかで 割り込み要求
デジタル フィルタ	有効/ 無効切り 替え	デジタルフィ ルタ機能なし	あり	あり	デジタルフィ ルタ機能なし	あり	あり
	サンプリ ング 時間	—	LOCO の n 分 周×2 (n : 2、4、 8、16)	LOCO の n 分 周×2 (n : 2、4、 8、16)	—	LOCO の n 分 周×2 (n : 2、4、 8、16)	LOCO の n 分 周×2 (n : 2、4、 8、16)
イベントリンク機能	なし	あり Vdet 通過検出 イベント出力	あり Vdet 通過検出 イベント出力	なし	あり Vdet1 通過検 出イベント出 力	あり Vdet2 通過検 出イベント出 力	

表 2.6 電圧検出回路のレジスタ比較

レジスタ	ビット	RX65N(LVDA)	RX660(LVDA)
LVDLVL	LVD1LVL[3:0]	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 1 0 0 1 : 2.99V(Vdet1_1) 1 0 1 0 : 2.92V(Vdet1_2) 1 0 1 1 : 2.85V(Vdet1_3) 上記以外は設定しないでください	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 1 0 0 : 4.57V(Vdet1_0) 0 1 0 1 : 4.47V(Vdet1_1) 0 1 1 0 : 4.32V(Vdet1_2) 1 0 1 0 : 2.93V(Vdet1_3) 1 0 1 1 : 2.88V(Vdet1_4) 上記以外は設定しないでください
	LVD2LVL[3:0]	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) b7 b4 1 0 0 1 : 2.99V(Vdet2_1) 1 0 1 0 : 2.92V(Vdet2_2) 1 0 1 1 : 2.85V(Vdet2_3) 上記以外は設定しないでください	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) b7 b4 0 1 0 0 : 4.57V(Vdet2_0) 0 1 0 1 : 4.47V(Vdet2_1) 0 1 1 0 : 4.32V(Vdet2_2) 1 0 1 0 : 2.93V(Vdet2_3) 1 0 1 1 : 2.88V(Vdet2_4) 上記以外は設定しないでください

2.6 クロック発生回路

表 2.7 にクロック発生回路の概要比較を、表 2.8 にクロック発生回路のレジスタ比較を示します。

表 2.7 クロック発生回路の概要比較

項目	RX65N	RX660
用途	<ul style="list-style-type: none"> ● CPU, DMAC, DTC, コードフラッシュメモリおよび RAM に供給されるシステムクロック (ICLK) の生成 ● ETHERC, EDMAC, RSPI, SCII, MTU3, AES, GLCDC, DRW2D に供給される周辺モジュールクロック (PCLKA) の生成 ● 周辺モジュールに供給される周辺モジュールクロック (PCLKB) の生成 ● S12AD に供給される周辺モジュール (アナログ変換用) クロック (PCLKC : ユニット 0, PCLKD : ユニット 1) の生成 ● FlashIF に供給される FlashIF クロック (FCLK) の生成 ● 外部バスに供給される外部バスクロック (BCLK) の生成 ● SDRAM に供給される外部バスクロック (SDCLK) の生成 ● USBb に供給される USB クロック (UCLK) の生成 ● CAC に供給される CAC クロック (CACCLK) の生成 ● CAN に供給される CAN クロック (CANMCLK) の生成 ● RTC に供給される RTC サブクロック (RTCSCCLK) の生成 ● RTC に供給される RTC メインクロック (RTCMCLK) の生成 ● IWDT に供給される IWDT 専用クロック (IWDTCLK) の生成 ● JTAG に供給される JTAG クロック (JTAGTCK) の生成 	<ul style="list-style-type: none"> ● CPU, TFU, DMAC, DTC, コードフラッシュメモリおよび RAM に供給されるシステムクロック (ICLK) の生成 ● RSPI, SCIm, RSCI, MTU, CANFD に供給される周辺モジュールクロック (PCLKA) の生成 ● 周辺モジュールに供給される周辺モジュールクロック (PCLKB) の生成 ● S12AD に供給される周辺モジュール (アナログ変換用) クロック (PCLKD) の生成 ● FlashIF に供給される FlashIF クロック (FCLK) の生成 ● 外部バスに供給される外部バスクロック (BCLK) の生成 ● CAC に供給される CAC クロック (CACCLK) の生成 ● CANFD に供給される CANFD クロック (CANFDCLK) の生成 ● CANFD に供給される CANFD メインクロック (CANFDMCLK) の生成 ● RTC に供給される RTC サブクロック (RTCSCCLK) の生成 ● REMC に供給される REMC サブクロック (REMSCLK) の生成 ● IWDT に供給される IWDT 専用クロック (IWDTCLK) の生成

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目	RX65N	RX660
動作周波数	<ul style="list-style-type: none"> ● ICLK : 120MHz (max) ● PCLKA : 120MHz (max) ● PCLKB : 60MHz (max) ● PCLKC : 60MHz (max) ● PCLKD : 60MHz (max) ● FCLK : - 4MHz~60MHz (コードフラッシュメモリ、 データフラッシュメモリ P/E 時) - 60MHz (max) (データフラッシュメモリ読み出し時) ● BCLK : 120MHz (max) ● BCLK 端子出力 : 60MHz (max) ● SDCLK 端子出力 : 60MHz (max) ● UCLK : 48MHz (max) ● CACCLK : 各発振器のクロックと同じ ● CANMCLK : 24MHz (max) ● RTCSCCLK : 32.768kHz ● RTCMCLK : 8MHz~16MHz ● IWDTCLK : 120kHz ● JTAGTCK : 10MHz (max) 	<ul style="list-style-type: none"> ● ICLK : 120MHz(max) ● PCLKA : 120MHz (max) ● PCLKB : 60 MHz(max) ● PCLKD : 8MHz~60MHz (12ビット A/D コンバータ変換時) ● FCLK : - 4MHz~60MHz (コードフラッシュメモリ データフラッシュ P/E 時) - 60MHz(max) (データフラッシュ読み出し時) ● BCLK : 60MHz (max) ● BCLK 端子出力 : 40MHz (max) ● CACCLK : 各発振器のクロックと同じ ● CANFDCLK : 60MHz (max) ● CANFDMCLK : 24MHz (max) ● RTCSCCLK : 32.768kHz ● REMCLK : 32.768kHz ● IWDTCLK : 120kHz
メインクロック 発振器	<ul style="list-style-type: none"> ● 発振器周波数 : 8MHz~24MHz ● 外部クロック入力周波数 : 24MHz(max) ● 接続できる発振子、または付加回路 : セラミック共振子、水晶振動子 ● 接続端子 : EXTAL、XTAL ● 発振停止検出機能 : メインクロックの発振停止検出時、 LOCO に切り替える機能、MTU3 の端子を ハイインピーダンスにする機能 	<ul style="list-style-type: none"> ● 発振器周波数 : 8MHz~24MHz ● 外部クロック入力周波数 : 24MHz(max) ● 接続できる発振子、または付加回路 : セラミック共振子、水晶振動子 ● 接続端子 : EXTAL、XTAL ● 発振停止検出機能 : メインクロックの発振停止検出時、 LOCO に切り替える機能、MTU の端子を ハイインピーダンスにする機能
サブクロック発振器	<ul style="list-style-type: none"> ● 発振器周波数 : 32.768kHz ● 接続できる発振子、または付加回路 : 水晶振動子 ● 接続端子 : XCIN、XCOUT 	<ul style="list-style-type: none"> ● 発振器周波数 : 32.768kHz ● 接続できる発振子、または付加回路 : 水晶振動子 ● 接続端子 : XCIN、XCOUT
PLL 周波数 シンセサイザ	<ul style="list-style-type: none"> ● 入力クロック源 : メインクロック、HOCO ● 入力分周比 : 1、2、3 分周から選択可能 ● 入力周波数 : 8MHz~24MHz ● 逡倍比 : 10~30 逡倍から選択可能 ● 発振周波数 : 120MHz~240MHz 	<ul style="list-style-type: none"> ● 入力クロック源 : メインクロック、HOCO ● 入力分周比 : 1、2、3 分周から選択可能 ● 入力周波数 : 8MHz~24MHz ● 逡倍比 : 10~30 逡倍から選択可能 ● 周波数シンセサイザ出力クロック周波数 : 120MHz~240MHz
高速オンチップ オシレータ (HOCO)	<ul style="list-style-type: none"> ● 発振周波数 : 16MHz、18MHz、20MHz から選択可能 ● HOCO 電源制御 	<ul style="list-style-type: none"> ● 発振周波数 : 16MHz、18MHz、20MHz から選択可能 ● HOCO 電源制御 ● FLL 機能 (サブクロック発振器のない製品では使用で きません。)

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目	RX65N	RX660
低速オンチップオシレータ(LOCO)	発振周波数 : 240kHz	発振周波数 : 240kHz
IWDT 専用オンチップオシレータ	発振周波数 : 120kHz	発振周波数 : 120kHz
JTAG 用外部クロック入力(TCK)	入力クロック周波数 : 10MHz (max)	—
BCLK 端子の出力制御機能	<ul style="list-style-type: none"> ● BCLK クロック出力または High 出力の選択が可能 ● 出力するクロックは BCLK または BCLK の 2 分周の選択が可能 	<ul style="list-style-type: none"> ● BCLK クロック出力または High 出力の選択が可能 ● 出力するクロックは BCLK または BCLK の 2 分周の選択が可能
SDCLK 端子の出力制御機能	● SDCLK クロック出力または High 出力の選択が可能	—
イベントリンク機能(出力)	メインクロック発振器の発振停止検出	メインクロック発振器の発振停止検出
イベントリンク機能(入力)	低速オンチップオシレータへのクロックソース切り替え	低速オンチップオシレータへのクロックソース切り替え

表 2.8 クロック発生回路のレジスタ比較

レジスタ	ビット	RX65N	RX660
SCKCR	PCKC[3:0]	周辺モジュールクロック C (PCLKC) 選択ビット b7 b4 0 0 0 0 : 1 分周 0 0 0 1 : 2 分周 0 0 1 0 : 4 分周 0 0 1 1 : 8 分周 0 1 0 0 : 16 分周 0 1 0 1 : 32 分周 0 1 1 0 : 64 分周 上記以外は設定しないでください	本 MCU には PCLKC はありません。 “0001b” を設定してください。
	PSTOP0	SDCLK 端子出力制御ビット	—
ROMWT	—	ROM ウェイトサイクル設定レジスタ	—
SCKCR2	UCK[3:0]	USB クロック(UCLK)選択ビット	—
	CFDCK[3:0]	—	CANFD クロック(CANFDCLK)選択ビット
SOSCCR	SOSTP	サブクロック発振器停止ビット	サブクロック発振器停止ビット
		リセット後の初期値が異なります	パワーオンリセット以外のリセット要因 では初期化されません。
FLLCR1	—	—	FLL コントロールレジスタ 1
FLLCR2	—	—	FLL コントロールレジスタ 2
SOFCR	—	—	サブクロック発振器強制発振 コントロールレジスタ
MOFCR	MOFXIN	メインクロック発振器強制発振 ビット	—

2.7 消費電力低減機能

表 2.9 に消費電力低減機能の概要比較を、表 2.10 に各モードにおける遷移および解除方法と動作状態の比較を、表 2.11 に消費電力低減機能のレジスタ比較を示します。

表 2.9 消費電力低減機能の概要比較

項目	RX65N	RX660
クロックの切り替えによる消費電力の低減	システムクロック (ICLK)、 周辺モジュールクロック (PCLKA,PCLKB, PCLKC ,PCLKD)、 外部バスクロック (BCLK)、 フラッシュインタフェースクロック (FCLK)に対し、 個別に分周比を設定することが可能	システムクロック (ICLK)、 周辺モジュールクロック (PCLKA,PCLKB ,PCLKD)、 外部バスクロック (BCLK)、 フラッシュインタフェースクロック (FCLK)に対し、 個別に分周比を設定することが可能
BCLK 出力制御機能	BCLK 出力または High 出力の選択が可能	BCLK 出力または High 出力の選択が可能
SDCLK 出力制御機能	SDCLK 出力または High 出力の選択が可能	—
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	<ul style="list-style-type: none"> ● スリープモード ● 全モジュールクロックストップモード ● ソフトウェアスタンバイモード ● ディープソフトウェアスタンバイモード 	<ul style="list-style-type: none"> ● スリープモード ● 全モジュールクロックストップモード ● ソフトウェアスタンバイモード ● ディープソフトウェアスタンバイモード
動作電力低減機能	<ul style="list-style-type: none"> ● 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能 ● 動作電力制御状態：3種類 <ul style="list-style-type: none"> - 高速動作モード - 低速動作モード1 - 低速動作モード2 <p>低速動作モード1と低速動作モード2において、同条件(周波数・電圧)に設定した場合、消費電力に差はありません。</p>	—

表 2.10 各モードにおける遷移および解除方法と動作状態の比較

モード	遷移および解除方法と 動作状態	RX65N	RX660	
スリープモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令	
	リセット以外の解除方法	割り込み	割り込み	
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)	
	メインクロック発振器	動作可能	動作可能	
	サブクロック発振器	動作可能	動作可能	
	高速オンチップオシレータ	動作可能	動作可能	
	低速オンチップオシレータ	動作可能	動作可能	
	IWDT 専用オンチップオシレータ	動作可能	動作可能	
	PLL	動作可能	動作可能	
	CPU	停止(保持)	停止(保持)	
	RAM, 拡張RAM(RX65N)	動作可能(保持)	動作可能(保持)	
	スタンバイRAM	動作可能(保持)	—	
	フラッシュメモリ	動作	動作	
	USBFS ホスト/ ファンクションモジュール(USBb)	動作可能	—	
	ウォッチドッグタイマ(WDTA・WDT)	停止(保持)	停止(保持)	
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能	
	リアルタイムクロック(RTC)	動作可能	動作可能	
	ポートアウトプットイネーブル(POE)	動作可能	動作可能	
	リモコン信号受信回路(REMC)	—	動作可能	
	8ビットタイマ(ユニット 0,1)(TMR)	動作可能	動作可能	
	電圧検出回路(LVDA・LVD)	動作可能	動作可能	
	パワーオンリセット回路	動作	動作	
	周辺モジュール	動作可能	動作可能	
	I/O ポート	動作	動作	
	全モジュールク ロックストップ モード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
		リセット以外の解除方法	割り込み	割り込み
解除後の状態		プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)	
メインクロック発振器		動作可能	動作可能	
サブクロック発振器		動作可能	動作可能	
高速オンチップオシレータ		動作可能	動作可能	
低速オンチップオシレータ		動作可能	動作可能	
IWDT 専用オンチップオシレータ		動作可能	動作可能	
PLL		動作可能	動作可能	
CPU		停止(保持)	停止(保持)	
RAM, 拡張RAM(RX65N)		停止(保持)	停止(保持)	
スタンバイRAM		停止(保持)	—	
フラッシュメモリ		停止(保持)	停止(保持)	
USBFS ホスト/ ファンクションモジュール(USBb)		停止	—	
ウォッチドッグタイマ(WDTA・WDT)		停止(保持)	停止(保持)	
独立ウォッチドッグタイマ(IWDT)		動作可能	動作可能	
リアルタイムクロック(RTC)		動作可能	動作可能	
ポートアウトプットイネーブル(POE)		動作可能	動作可能	
リモコン信号受信回路(REMC)		—	動作可能	
8ビットタイマ(ユニット 0,1)(TMR)		動作可能	動作可能	
電圧検出回路(LVDA・LVD)		動作可能	動作可能	

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モード	遷移および解除方法と動作状態	RX65N	RX660	
全モジュールロックストップモード	パワーオンリセット回路	動作	動作	
	周辺モジュール	停止(保持)	停止(保持)	
	I/O ポート	保持	保持	
ソフトウェアスタンバイモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令	
	リセット以外の解除方法	割り込み	割り込み	
	解除後の状態	プログラム実行状態(割り込み処理)	プログラム実行状態(割り込み処理)	
	メインクロック発振器	動作可能	停止	
	サブクロック発振器	動作可能	動作可能	
	高速オンチップオシレータ	停止	停止	
	低速オンチップオシレータ	停止	停止	
	IWDT 専用オンチップオシレータ	動作可能	動作可能	
	PLL	停止	停止	
	CPU	停止(保持)	停止(保持)	
	RAM, 拡張RAM(RX65N)	停止(保持)	停止(保持)	
	スタンバイRAM	停止(保持)	—	
	フラッシュメモリ	停止(保持)	停止(保持)	
	USBFS ホスト/ ファンクションモジュール(USBb)	停止	—	
	ウォッチドッグタイマ(WDT)	停止(保持)	停止(保持)	
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能	
	リアルタイムクロック(RTC)	動作可能	動作可能	
	ポートアウトプットイネーブル(POE)	停止(保持)	停止(保持)	
	リモコン信号受信回路(REMC)	—	動作可能	
	8ビットタイマ(ユニット 0,1)(TMR)	停止(保持)	停止(保持)	
	電圧検出回路(LVD)	動作可能	動作可能	
	パワーオンリセット回路	動作	動作	
	周辺モジュール	停止(保持)	停止(保持)	
	I/O ポート	保持	保持	
	ディープソフトウェアスタンバイモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
		リセット以外の解除方法	割り込み	割り込み
		解除後の状態	プログラム実行状態(リセット処理)	プログラム実行状態(割り込み処理)
メインクロック発振器		動作可能	停止	
サブクロック発振器		動作可能	動作可能	
高速オンチップオシレータ		停止	停止	
低速オンチップオシレータ		停止	停止	
IWDT 専用オンチップオシレータ		停止(不定)	停止(不定)	
PLL		停止	停止	
CPU		停止(不定)	停止(不定)	
RAM, 拡張RAM(RX65N)		停止(不定)	停止(不定)	
スタンバイRAM		停止(保持/不定)	—	
フラッシュメモリ		停止(保持)	停止(保持)	
USBFS ホスト/ ファンクションモジュール(USBb)		停止(保持/不定)	—	
ウォッチドッグタイマ(WDT)		停止(不定)	停止(不定)	
独立ウォッチドッグタイマ(IWDT)		停止(不定)	停止(不定)	
リアルタイムクロック(RTC)		動作可能	動作可能	
ポートアウトプットイネーブル(POE)	停止(不定)	停止(不定)		
リモコン信号受信回路(REMC)	—	停止(不定)		

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モード	遷移および解除方法と 動作状態	RX65N	RX660
ディープソフト ウェアスタンバイ モード	8ビットタイマ(ユニット0,1)(TMR)	停止(不定)	停止(不定)
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(不定)	停止(不定)
	I/Oポート	保持	保持

動作可能は制御レジスタの設定によって、動作/停止を制御可能であることを示します。

停止(保持)は、内部レジスタ値保持、内部状態は動作中断を示します。

停止(不定)は、内部レジスタ値不定、内部状態は電源オフを示します。

表 2.11 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX65N	RX660
MSTPCRA	MSTPA10	プログラマブルパルスジェネレータ (ユニット1)モジュールストップ設定ビット	—
	MSTPA11	プログラマブルパルスジェネレータ (ユニット0)モジュールストップ設定ビット	—
	MSTPA13	16ビットタイマパルスユニット0 (ユニット0)モジュールストップ設定ビット	—
	MSTPA16	12ビットA/Dコンバータ(ユニット1)モジュールストップ設定ビット	—
	MSTPA29	EXDMAコントローラモジュールストップ設定ビット	モジュールストップA29設定ビット
MSTPCRB	MSTPB0	CANモジュール0モジュールストップ設定ビット	—
	MSTPB1	CANモジュール1モジュールストップ設定ビット	—
	MSTPB8	温度センサモジュールストップ設定ビット	—
	MSTPB10	—	コンパレータCモジュールストップ設定ビット
	MSTPB15	イーサネットコントローラ、イーサネットコントローラ用DMAコントローラ (チャンネル0)モジュールストップ設定ビット	—
	MSTPB16	シリアルペリフェラルインタフェース1モジュールストップ設定ビット	—
	MSTPB19	ユニバーサルシリアルバス2.0 FSインタフェースモジュールストップ設定ビット	—
	MSTPB20	2Cバスインタフェース1モジュールストップ設定ビット	—
	MSTPB22	パラレルデータキャプチャユニットモジュールストップ設定ビット	—
MSTPCRC	MSTPC2	拡張RAMモジュールストップ設定ビット	—
	MSTPC7	スタンバイRAMモジュールストップ設定ビット	—
	MSTPC22	シリアルペリフェラルインタフェース2モジュールストップ設定ビット	—
	MSTPC23	クワッドシリアルペリフェラルインタフェースモジュールストップ設定ビット	—
	MSTPC28	2D描画エンジンモジュールストップ設定ビット	—
	MSTPC29	グラフィックLCDコントローラモジュールストップ設定ビット	—
MSTPCRD	MSTPD0	モジュールストップD0設定ビット	—
	MSTPD1	モジュールストップD1設定ビット	—

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N	RX660
MSTPCRD	MSTPD2	モジュールストップD2設定ビット	シリアルコミュニケーションインタフェース11モジュールストップ設定ビット
	MSTPD3	モジュールストップD3設定ビット	シリアルコミュニケーションインタフェース10モジュールストップ設定ビット
	MSTPD4	モジュールストップD4設定ビット	—
	MSTPD5	モジュールストップD5設定ビット	—
	MSTPD6	モジュールストップD6設定ビット	—
	MSTPD7	モジュールストップD7設定ビット	リモコン信号受信機能モジュールストップ設定ビット
	MSTPD10	—	CANFDモジュールストップ設定ビット
	MSTPD13	SDスレーブインタフェースモジュールストップ設定ビット	—
	MSTPD19	SDホストインタフェースモジュールストップ設定ビット	—
	MSTPD21	MMCホストインタフェースモジュールストップ設定ビット	—
MSTPD27	Trusted Secure IPモジュールストップ設定ビット	—	
OPCCR	—	動作電力コントロールレジスタ	—
DPSBYCR	DEEPCUT [1:0]	ディープカットビット	—
DPSIER2	DRIICDIE	SDA2-DS ディープスタンバイ解除信号許可ビット	—
	DRIICDIE	SCL2-DS ディープスタンバイ解除信号許可ビット	—
	DUSBIE	USB サスペンド/レジュームディープスタンバイ解除信号許可ビット	—
DPSIER3	—	ディープスタンバイインタラプトイネーブルレジスタ 3	—
DPSIFR2	DRIICDIF	SDA2-DS ディープスタンバイ解除フラグ	—
	DRIICDIF	SCL2-DS ディープスタンバイ解除フラグ	—
	DUSBIF	USB サスペンド/レジュームディープスタンバイ解除フラグ	—
DPSIFR3	—	ディープスタンバイインタラプトフラグレジスタ 3	—
DPSIEGR2	DRIICDEG	SDA2-DS エッジ選択ビット	—
	DRIICCEG	SCL2-DS エッジ選択ビット	—
DPSIEGR3	—	ディープスタンバイインタラプトエッジレジスタ 3	—

2.8 レジスタライトプロテクション機能

表 2.12 にレジスタライトプロテクション機能の概要比較を示します。

表 2.12 レジスタライトプロテクション機能の概要比較

項目	RX65N	RX660
PRC0 ビット	<ul style="list-style-type: none"> ● クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PLLCR, PLLCR2, BCKCR, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOGR, HOCOGR2, OSTDCR, OSTDSR 	<ul style="list-style-type: none"> ● クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PLLCR, PLLCR2, BCKCR, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOGR, HOCOGR2, FLLCR1, FLLCR2, OSTDCR, OSTDSR
PRC1 ビット	<ul style="list-style-type: none"> ● 動作モード関連レジスタ SYSCR0, SYSCR1, ● 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, OPCCR, RSTCKCR, DPSBYCR, DPSIER0~3, DPSIFR0~3, DPSIEGR0~3 ● クロック発生回路関連レジスタ MOSCWTCR, SOSCWTCR, MOFCR, HOCOPCR ● ソフトウェアリセットレジスタ SWRR 	<ul style="list-style-type: none"> ● 動作モード関連レジスタ SYSCR0, SYSCR1, VOLSR ● 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, RSTCKCR, DPSBYCR, DPSIER0~2, DPSIFR0~2, DPSIEGR0~2 ● クロック発生回路関連レジスタ MOSCWTCR, SOSCWTCR, MOFCR, SOFCR, HOCOPCR ● ソフトウェアリセットレジスタ SWRR
PRC3 ビット	<ul style="list-style-type: none"> ● LVD 関連レジスタ LVCMPCR, LVDLVLRL, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR 	<ul style="list-style-type: none"> ● LVD 関連レジスタ LVCMPCR, LVDLVLRL, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR

2.9 割り込みコントローラ

表 2.13 に割り込みコントローラの概要比較を、表 2.14 に割り込みコントローラのレジスタ比較を示します。

表 2.13 割り込みコントローラの概要比較

項目		RX65N(ICUB)	RX660(ICUF)
割り込み	周辺機能 割り込み	<p>周辺モジュールからの割り込み</p> <ul style="list-style-type: none"> ● 割り込みの検出方法： エッジ検出またはレベル検出 (割り込み要因ごとに検出方法は固定) ● グループ割り込み： 複数の割り込み要因をグループ化し、1つの割り込み要因として扱う機能 - グループ BE0 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因 (エッジ検出) - グループ BL0/BL1/BL2 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因 (レベル検出) - グループ AL0/AL1 割り込み： PCLKA を動作クロックとする周辺モジュールの割り込み要因 (レベル検出) ● 選択型割り込み B： 割り込みベクタ番号 128~207 に、PCLKB を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1つを割り当てることが可能 ● 選択型割り込み A： 割り込みベクタ番号 208~255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1つを割り当てることが可能 	<p>周辺モジュールからの割り込み</p> <ul style="list-style-type: none"> ● 割り込みの検出方法： エッジ検出またはレベル検出 (割り込み要因ごとに検出方法は固定) ● グループ割り込み： 複数の割り込み要因をグループ化し、1つの割り込み要因として扱う機能 - グループ IE0 割り込み： ICLK を動作クロックとする コプロセッサの割り込み要因 (エッジ検出) - グループ BE0 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因 (エッジ検出) - グループ BL0/BL1/BL2 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因 (レベル検出) - グループ AL0/AL1 割り込み： PCLKA を動作クロックとする周辺モジュールの割り込み要因 (レベル検出) ● 選択型割り込み B： 割り込みベクタ番号 128~207 に、PCLKB を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1つを割り当てることが可能 ● 選択型割り込み A： 割り込みベクタ番号 208~255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1つを割り当てることが可能

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目		RX65N(ICUB)	RX660(ICUF)
割り込み	外部端子 割り込み	IRQi 端子(i = 0~15)への入力信号による 割り込み <ul style="list-style-type: none"> ● 割り込み検出 : Low レベル、 立ち下がりエッジ、 立ち上がりエッジ、 両エッジを要因ごとに設定可能 ● デジタルフィルタを使用することにより、 ノイズを除去することが可能 	IRQi 端子(i = 0~15)への入力信号による 割り込み <ul style="list-style-type: none"> ● 割り込み検出 : Low レベル、 立ち下がりエッジ、 立ち上がりエッジ、 両エッジを要因ごとに設定可能 ● デジタルフィルタを使用することにより、 ノイズを除去することが可能
	ソフトウェア 割り込み	<ul style="list-style-type: none"> ● レジスタへの書き込みにより、 割り込み要求を発生させることが 可能 ● 要因数 : 2 	<ul style="list-style-type: none"> ● レジスタへの書き込みにより、 割り込み要求を発生させることが 可能 ● 要因数 : 2
	割り込み優先 レベル	割り込み要因プライオリティレジスタ r (IPRr) (r = 000~255)により優先レベル を設定	割り込み要因プライオリティレジスタ r (IPRr) (r = 000~255)により優先レベル を設定
	高速割り込み 機能	CPU の割り込み応答時間を短縮可能。1 つの割り込み要因にのみ設定可能	CPU の割り込み応答時間を短縮可能。1 つの割り込み要因にのみ設定可能
	DTC、DMAC 制御	割り込み要因により DTC や DMAC の起 動が可能	割り込み要因により DTC や DMAC の起 動が可能
	EXDMAC 制 御	<ul style="list-style-type: none"> ● 選択型割り込み B 要因選択レジスタ 144 または選択型割り込み A 要因選 択レジスタ ● 208 で選択した割り込みにより EXDMAC0 の起動が可能 ● 選択型割り込み B 要因選択レジスタ 145 または選択型割り込み A 要因選 択レジスタ ● 209 で選択した割り込みにより EXDMAC1 の起動が可能 	—
	ノン マスクابل 割り込み	NMI 端子 割り込み	NMI 端子への入力信号による割り込み <ul style="list-style-type: none"> ● 割り込み検出 : 立ち下がりエッジ または立ち上がりエッジ ● デジタルフィルタを使用することにより、 ノイズを除去することが可能
発振停止 割り込み		メインクロック発振器の停止を検出した ときの割り込み	メインクロック発振器の停止を検出した ときの割り込み
WDT アンダ フロー /リフ レッシュエ ラー割り込み		ウォッチドッグタイマがアンダフローし たとき、またはリフレッシュエラーが発 生したときの割り込み	ウォッチドッグタイマがアンダフローし たとき、またはリフレッシュエラーが発 生したときの割り込み
IWDT アンダ フロー /リフ レッシュエ ラー		独立ウォッチドッグタイマがアンダフ ローしたとき、またはリフレッシュエ ラーが発生したときの割り込み	独立ウォッチドッグタイマがアンダフ ローしたとき、またはリフレッシュエ ラーが発生したときの割り込み
電圧監視 1 割り込み		電圧検出回路 1 (LVD1)の電圧監視 割り込み	電圧検出回路 1 (LVD1)からの 割り込み
電圧監視 2 割り込み		電圧検出回路 2 (LVD2)の電圧監視 割り込み	電圧検出回路 2 (LVD2)からの 割り込み
RAM エラー割 り込み		RAM(拡張 RAM を含む)のパリティ チェックエラーを検出したときの 割り込み	RAM のパリティチェックエラーを検出 したときの割り込み
低消費電力 状態からの 復帰		スリープ モード すべての割り込み要因で復帰	すべての割り込み要因で復帰

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目		RX65N(ICUB)	RX660(ICUF)
低消費電力状態からの復帰	全モジュールクロックストップモード	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、 USB レジューム 、RTC アラーム、RTC 周期、IWDI、選択型割り込み 146~157)で復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、RTC アラーム、RTC 周期、IWDI、 REMC 割り込み 、選択型割り込み 146~157)で復帰
	ソフトウェアスタンバイモード	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、 USB レジューム 、RTC アラーム、RTC 周期、IWDI)で復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、RTC アラーム、RTC 周期、IWDI、 REMC 割り込み)で復帰
	ディープソフトウェアスタンバイモード	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、 USB レジューム 、RTC アラーム、RTC 周期)で復帰	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、RTC アラーム、RTC 周期)で復帰

表 2.14 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX65N(ICUB)	RX660(ICUF)
GRPBEO	—	グループ BE0 割り込み要求レジスタ	—
GRPAL1	—	グループ AL1 割り込み要求レジスタ	—
GENBEO	—	グループ BE0 割り込み要求許可レジスタ	—
GENAL1	—	グループ AL1 割り込み要求許可レジスタ	—
GCRBEO	—	グループ BE0 割り込みクリアレジスタ	—
PIBRk	—	選択型割り込み B 要求レジスタ k (k = 0h ~ Bh)	選択型割り込み B 要求レジスタ k (k = 0h, 1h, 5h, 6h, 8h ~ Ah, Ch, Dh)
PIARk	—	選択型割り込み A 要求レジスタ k (k = 0h ~ 5h, Bh)	選択型割り込み A 要求レジスタ k (k = 0h ~ 5h, Bh, Ch)
SELEXDR	—	EXDMAC 起動割り込み選択レジスタ	—

2.10 バス

表 2.15 にバスの概要比較を、表 2.16 にバス機能のレジスタ比較を示します。

表 2.15 バスの概要比較

項目		RX65N	RX660
CPUバス	命令バス	<ul style="list-style-type: none"> ● CPU(命令)を接続 ● 内蔵メモリを接続(RAM、拡張 RAM、コードフラッシュメモリ) ● システムクロック(ICLK)に同期して動作 	<ul style="list-style-type: none"> ● CPU(命令)を接続 ● 内蔵メモリを接続(RAM、コードフラッシュメモリ) ● システムクロック(ICLK)に同期して動作
	オペランドバス	<ul style="list-style-type: none"> ● CPU(オペランド)を接続 ● 内蔵メモリを接続(RAM、拡張 RAM、コードフラッシュメモリ) ● システムクロック(ICLK)に同期して動作 	<ul style="list-style-type: none"> ● CPU(オペランド)を接続 ● 内蔵メモリを接続(RAM、コードフラッシュメモリ) ● システムクロック(ICLK)に同期して動作
メモリバス	メモリバス 1	RAM を接続	RAM を接続
	メモリバス 2	ROM を接続	コードフラッシュメモリを接続
	メモリバス 3	拡張 RAM を接続	—
内部メインバス	内部メインバス 1	<ul style="list-style-type: none"> ● CPU を接続 ● システムクロック(ICLK)に同期して動作 	<ul style="list-style-type: none"> ● CPU を接続 ● システムクロック(ICLK)に同期して動作
	内部メインバス 2	<ul style="list-style-type: none"> ● DTC, DMAC,拡張バスマスタを接続 ● 内蔵メモリを接続(RAM、拡張 RAM、コードフラッシュメモリ) ● システムクロック(ICLK)に同期して動作 	<ul style="list-style-type: none"> ● DTC, DMAC を接続 ● 内蔵メモリを接続(RAM、コードフラッシュメモリ) ● システムクロック(ICLK)に同期して動作
内部周辺バス	内部周辺バス 1	<ul style="list-style-type: none"> ● 周辺機能(DTC, DMAC, EXDMAC, 割り込みコントローラ, バスエラー監視部)を接続 ● システムクロック(ICLK)に同期して動作(EXDMAC は、BCLK に同期して動作) 	<ul style="list-style-type: none"> ● 周辺機能(TFU, DTC, DMAC, 割り込みコントローラ, バスエラー監視部)を接続 ● システムクロック(ICLK)に同期して動作
	内部周辺バス 2	<ul style="list-style-type: none"> ● 周辺機能(内部周辺バス 1,3,4,5 以外の周辺機能)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作 	<ul style="list-style-type: none"> ● 周辺機能(内部周辺バス 1,3,4,5 以外の周辺機能)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 3	<ul style="list-style-type: none"> ● 周辺機能(USBb, PDC, スタンバイ RAM)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作 	<ul style="list-style-type: none"> ● 周辺機能(DOC, REMC, CANFD, CMPC)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 4	<ul style="list-style-type: none"> ● 周辺機能(EDMAC, ETHERC, MTU3, SCii, RSPI, AES (注2))を接続 ● 周辺モジュールクロック(PCLKA)に同期して動作 	<ul style="list-style-type: none"> ● 周辺機能(MTU, RSPI, SCii)を接続 ● 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス 5	<ul style="list-style-type: none"> ● 周辺機能(GLCDC, DRW2D)を接続(注1) ● 周辺モジュールクロック(PCLKA)に同期して動作 	<ul style="list-style-type: none"> ● 周辺機能(RSCI, CANFD)を接続 ● 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス 6	<ul style="list-style-type: none"> ● コードフラッシュメモリ(P/E 時)、データフラッシュメモリ (注1)を接続 ● FlashIF クロック(FCLK)に同期して動作 	<ul style="list-style-type: none"> ● コードフラッシュメモリ(P/E 時)、データフラッシュを接続 ● FlashIF クロック(FCLK)に同期して動作

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目		RX65N	RX660
外部バス	CS領域	<ul style="list-style-type: none"> 外部デバイスを接続 外部バスクロック(BCLK)に同期して動作 	<ul style="list-style-type: none"> 外部デバイスを接続 外部バスクロック(BCLK)に同期して動作
外部バス	SDRAM領域	<ul style="list-style-type: none"> SDRAM を接続 SDRAM クロック(SDCLK)に同期して動作 	—

注 1. コードフラッシュメモリ容量が 1.5M バイト以上の製品にのみあります。

注 2. コードフラッシュメモリ容量が 1M バイト以下の製品にのみあります。

表 2.16 バス機能のレジスタ比較

レジスタ	ビット	RX65N	RX660
CSnREC	—	CSn リカバリサイクル設定レジスタ (n = 0 ~ 7)	CSn リカバリサイクル設定レジスタ (n = 0 ~ 3)
CSnMOD	—	CSn モードレジスタ (n = 0 ~ 7)	CSn モードレジスタ (n = 0 ~ 3)
CSnWCR1	—	CSn ウェイト制御レジスタ 1 (n = 0 ~ 7)	CSn ウェイト制御レジスタ 1 (n = 0 ~ 3)
CSnWCR2	—	CSn ウェイト制御レジスタ 2 (n = 0 ~ 7)	CSn ウェイト制御レジスタ 2 (n = 0 ~ 3)
SDCCR	—	SDC 制御レジスタ	—
SDCMOD	—	SDC モードレジスタ	—
SDAMOD	—	SDRAM アクセスモードレジスタ	—
SDSELF	—	SDRAM セルフリフレッシュ制御レジスタ	—
SDRFCR	—	SDRAM リフレッシュ制御レジスタ	—
SDRFEN	—	SDRAM オートリフレッシュ制御レジスタ	—
SDICR	—	SDRAM 初期化シーケンス制御レジスタ	—
SDIR	—	SDRAM 初期化レジスタ	—
SDADR	—	SDRAM アドレスレジスタ	—
SDTR	—	SDRAM タイミングレジスタ	—
SDMOD	—	SDRAM モードレジスタ	—
SDSR	—	SDRAM ステータスレジスタ	—
BERSR1	MST[2:0]	バスマスタコードビット b6 b4 0 0 0 : CPU 0 0 1 : 予約 0 1 0 : 予約 0 1 1 : DTC/DMAC 1 0 0 : 予約 1 0 1 : 予約 1 1 0 : 拡張バスマスタ 1 1 1 : EXDMAC	バスマスタコードビット b6 b4 0 0 0 : CPU 0 0 1 : 予約 0 1 0 : 予約 0 1 1 : DTC/DMAC 1 0 0 : 予約 1 0 1 : 予約 1 1 0 : 予約 1 1 1 : 予約
BUSPRI	BPRA[1:0]	メモリバス 1, 3 (RAM/拡張 RAM) プライオリティ制御ビット	メモリバス 1 (RAM) プライオリティ制御ビット
EBMAPCR	—	拡張バスマスタ優先度制御レジスタ	—

2.11 イベントリンクコントローラ

表 2.17 にイベントリンクコントローラの概要比較を、表 2.18 にイベントリンクコントローラのレジスタ比較を表 2.19 に ELSRn レジスタと周辺モジュールの対応を、表 2.20 に ELSRn.ELS[7:0] に設定するイベント信号名と信号番号の対応を示します。

表 2.17 イベントリンクコントローラの概要比較

項目	RX65N(ELC)	RX660(ELC)
イベントリンク機能	<ul style="list-style-type: none"> ● 82 種類のイベント信号を、直接周辺モジュールへリンク可能 ● タイマ系の周辺モジュールは、イベント信号入力時の動作を選択可能 ● ポート B、ポート E のイベントリンク動作が可能 - シングルポート： 指定した 1 本のポートにイベントリンクの動作設定が可能 - ポートグループ： 最大 8 本あるポートの内、指定した複数本のポートをグループ化してイベントリンクの動作設定が可能 	<ul style="list-style-type: none"> ● 83 種類のイベント信号を、直接周辺モジュールへリンク可能 ● タイマ系の周辺モジュールは、イベント信号入力時の動作を選択可能 ● ポート B、ポート E のイベントリンク動作が可能 - シングルポート： 指定した 1 本のポートにイベントリンクの動作設定が可能 - ポートグループ： 最大 8 本あるポートの内、指定した複数本のポートをグループ化してイベントリンクの動作設定が可能
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.18 イベントリンクコントローラのレジスタ比較

レジスタ	ビット	RX65N(ELC)	RX660(ELC)
ELSRn	—	イベントリンク設定レジスタ n (n=0,3,4,7,10~13,15,16,18~28, 33,35~38,45) 00h : 該当する周辺モジュールへの イベント信号の出力は無効 01h~BDh : リンクするイベント信号の 番号を指定 上記以外は設定しないでください	イベントリンク設定レジスタ n (n=0,3,4,7,10~13,15,16,18~28,30,31,32,56) 00h : 該当する周辺モジュールへの イベント信号の出力は無効 01h~F1h : リンクするイベント信号の 番号を指定 上記以外は設定しないでください
ELOPE	—	—	イベントリンクオプション設定レジスタ E
ELOPF	—	イベントリンクオプション設定レジスタ F	—
ELOPH	—	イベントリンクオプション設定レジスタ H	—

表 2.19 ELSRn レジスタと周辺モジュールの対応

レジスタ	RX65N(ELC)	RX660(ELC)
ELSR0	MTU0	MTU0
ELSR3	MTU3	MTU3
ELSR4	MTU4	MTU4
ELSR7	CMT1	CMT1
ELSR10	TMR0	TMR0
ELSR11	TMR1	TMR1
ELSR12	TMR2	TMR2
ELSR13	TMR3	TMR3
ELSR15	S12AD	S12AD(ELCTRG00N)
ELSR16	DA0	DA0
ELSR18	ICU (割り込み 1)	ICU (割り込み 1)
ELSR19	ICU (割り込み 2)	ICU (割り込み 2)
ELSR20	出力ポートグループ 1	出力ポートグループ 1
ELSR21	出力ポートグループ 2	出力ポートグループ 2
ELSR22	入力ポートグループ 1	入力ポートグループ 1
ELSR23	入力ポートグループ 2	入力ポートグループ 2
ELSR24	シングルポート 0	シングルポート 0
ELSR25	シングルポート 1	シングルポート 1
ELSR26	シングルポート 2	シングルポート 2
ELSR27	シングルポート 3	シングルポート 3
ELSR28	クロックソースを LOCO へ切り替え	クロックソースを LOCO へ切り替え
ELSR30	—	MTU6
ELSR31	—	MTU7
ELSR32	—	MTU8
ELSR33	CMTW0	—
ELSR35	TPU0	—
ELSR36	TPU1	—
ELSR37	TPU2	—
ELSR38	TPU3	—
ELSR45	S12AD1	—
ELSR56	—	S12AD (ELCTRG01N)

表 2.20 ELSRn.ELS[7:0]に設定するイベント信号名と信号番号の対応

ELS[7:0] ビットの値	周辺 モジュール (RX65N)	RX65N(ELC)	周辺 モジュール (RX660)	RX660(ELC)
01h	マルチファンク ションタイマパル スユニット 3	MTU0・コンペアマッチ 0A	マルチファンク ションタイマパル スユニット 3	MTU0・コンペアマッチ 0A
02h		MTU0・コンペアマッチ 0B		MTU0・コンペアマッチ 0B
03h		MTU0・コンペアマッチ 0C		MTU0・コンペアマッチ 0C
04h		MTU0・コンペアマッチ 0D		MTU0・コンペアマッチ 0D
05h		MTU0・コンペアマッチ 0E		MTU0・コンペアマッチ 0E
06h		MTU0・コンペアマッチ 0F		MTU0・コンペアマッチ 0F
07h		MTU0・オーバフロー		MTU0・オーバフロー
10h		MTU3・コンペアマッチ 3A		MTU3・コンペアマッチ 3A
11h		MTU3・コンペアマッチ 3B		MTU3・コンペアマッチ 3B
12h		MTU3・コンペアマッチ 3C		MTU3・コンペアマッチ 3C
13h		MTU3・コンペアマッチ 3D		MTU3・コンペアマッチ 3D
14h		MTU3・オーバフロー		MTU3・オーバフロー
15h		MTU4・コンペアマッチ 4A		MTU4・コンペアマッチ 4A
16h		MTU4・コンペアマッチ 4B		MTU4・コンペアマッチ 4B
17h		MTU4・コンペアマッチ 4C		MTU4・コンペアマッチ 4C
18h		MTU4・コンペアマッチ 4D		MTU4・コンペアマッチ 4D
19h		MTU4・オーバフロー		MTU4・オーバフロー
1Ah		MTU4・アンダフロー		MTU4・アンダフロー
1Eh		コンペアマッチタイ マ		CMT1・コンペアマッチ 1
1Fh	—	—	MTU6・コンペアマッチ 6B	
20h	—	—	MTU6・コンペアマッチ 6C	
21h	—	—	MTU6・コンペアマッチ 6D	
22h	8 ビットタイマ	TMR0・コンペアマッチ A0	MTU6・オーバフロー	
23h		TMR0・コンペアマッチ B0	MTU7・コンペアマッチ 7A	
24h		TMR0・オーバフロー	MTU7・コンペアマッチ 7B	
25h		TMR1・コンペアマッチ A1	MTU7・コンペアマッチ 7C	
26h		TMR1・コンペアマッチ B1	MTU7・コンペアマッチ 7D	
27h		TMR1・オーバフロー	MTU7・オーバフロー	
28h		TMR2・コンペアマッチ A2	MTU7・アンダフロー	
29h		TMR2・コンペアマッチ B2	MTU8・コンペアマッチ 8A	
2Ah		TMR2・オーバフロー	MTU8・コンペアマッチ 8B	
2Bh		TMR3・コンペアマッチ A3	MTU8・コンペアマッチ 8C	
2Ch		TMR3・コンペアマッチ B3	MTU8・コンペアマッチ 8D	
2Dh		TMR3・オーバフロー	MTU8・オーバフロー	
2Eh		リアルタイムク ロック	RTC・周期イベント (1/256 秒、1/128 秒、 1/64 秒、1/32 秒、 1/16 秒、1/8 秒、1/4 秒、 1/2 秒、1 秒、2 秒 から選択)	—
31h		独立ウォッチドッ グタイマ	IWDT・アンダフロー・ リフレッシュエラー	—
37h	—	—	コンペアマッチ タイマ	
3Ah	シリアルコミュニ ケーション インタフェース	SCI5・エラー (受信エラー・ エラーシグナル検出)	—	

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

ELS[7:0] ビットの値	周辺モジュール (RX65N)	RX65N(ELC)	周辺モジュール (RX660)	RX660(ELC)
3Bh	シリアルコミュニケーション インタフェース	SCI5・受信データフル	—	—
3Ch		SCI5・送信データ エンプティ	8ビットタイマ	TMR0・コンペアマッチ A0
3Dh		SCI5・送信完了		TMR0・コンペアマッチ B0
3Eh		—		TMR0・オーバフロー
3Fh		—		TMR1・コンペアマッチ A1
40h		—		TMR1・コンペアマッチ B1
41h		—		TMR1・オーバフロー
42h		—		TMR2・コンペアマッチ A2
43h		—		TMR2・コンペアマッチ B2
44h		—		TMR2・オーバフロー
45h	—	—		TMR3・コンペアマッチ A3
46h	—	—	TMR3・コンペアマッチ B3	
47h	—	—	TMR3・オーバフロー	
4Eh	I2C バスインタフェース	RIIC0・通信エラー、 イベント発生	—	—
4Fh		RIIC0・受信データフル	—	—
50h		RIIC0・送信データ エンプティ	—	—
51h		RIIC0・送信終了	—	—
52h	シリアルペリフェラルインタフェース	RSPI0・エラー (モードフォルト・ オーバラン・アンダラン・ パリティエラー)	—	—
53h		RSPI0・アイドル	—	—
54h		RSPI0・受信データフル	—	—
55h		RSPI0・送信データエン プティ	—	—
56h		RSPI0・送信完了	—	—
58h	12ビット A/D コンバータ	S12AD・A/D 変換終了	—	—
5Bh	電圧検出回路	LVD1・電圧検出	—	—
5Ch		LVD2・電圧検出	—	—
5Dh	DMA コントローラ	DMAC0・転送終了	—	—
5Eh		DMAC1・転送終了	—	—
5Fh		DMAC2・転送終了	—	—
60h		DMAC3・転送終了	—	—
61h	データトランスファコントローラ	DTC・転送終了	—	—
62h	クロック発生回路	クロック発生回路・発振停止検出	—	—
63h	I/O ポート	入力ポートグループ 1・ 入力エッジ検出	—	—
64h		入力ポートグループ 2・ 入力エッジ検出	—	—
65h		シングル入力ポート 0・ 入力エッジ検出	—	—
66h		シングル入力ポート 1・ 入力エッジ検出	—	—
67h		シングル入力ポート 2・ 入力エッジ検出	—	—

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

ELS[7:0] ビットの値	周辺モジュール (RX65N)	RX65N(ELC)	周辺モジュール (RX660)	RX660(ELC)	
68h	I/O ポート	シングル入力ポート 3・入力エッジ検出	—	—	
69h	イベントリンクコントローラ	ソフトウェアイベント	—	—	
6Ah	データ演算回路	DOC・データ演算条件成立	—	—	
6Ch	12 ビット A/D コンバータ	S12AD1・A/D 変換終了	—	—	
7Eh	コンペアマッチタイマ W	CMTW・チャンネル 0・コンペアマッチ	—	—	
ACh	16 ビット タイマパルスユニット	TPU0・コンペアマッチ A	リアルタイムクロック	RTC・周期イベント (1/256 秒、1/128 秒、1/64 秒、1/32 秒、1/16 秒、1/8 秒、1/4 秒、1/2 秒、1 秒、2 秒から選択)	
ADh		TPU0・コンペアマッチ B	—	—	
AEh		TPU0・コンペアマッチ C	—	—	
AFh		TPU0・コンペアマッチ D	—	—	
B0h		TPU0・オーバフロー	—	—	
B1h		TPU1・コンペアマッチ A	—	—	
B2h		TPU1・コンペアマッチ B	—	—	
B3h		TPU1・オーバフロー	—	—	
B4h		TPU1・アンダフロー	—	—	
B5h		TPU2・コンペアマッチ A	—	—	
B6h		TPU2・コンペアマッチ B	—	—	
B7h		TPU2・オーバフロー	—	—	
B8h		TPU2・アンダフロー	シリアルコミュニケーション インタフェース	SCI5・エラー (受信エラー・エラーシグナル検出)	
B9h		TPU3・コンペアマッチ A			SCI5・受信データフル
BAh		TPU3・コンペアマッチ B			SCI5・送信データエンプティ
BBh		TPU3・コンペアマッチ C			SCI5・送信完了
BCh	TPU3・コンペアマッチ D	—	—		
BDh	TPU3・オーバフロー	—	—		
CCh	—	—	I ² C バス インタフェース	RIIC0・通信エラー、イベント発生	
CDh	—	—		RIIC0・受信データフル	
CEh	—	—		RIIC0・送信データエンプティ	
CFh	—	—		RIIC0・送信終了	
D0h	—	—	シリアルペリフェラルインタフェース	RSPIO・エラー (モードフォルト・オーバラン・アンダラン・パリティエラー)	
D1h	—	—		RSPIO・アイドル	
D2h	—	—		RSPIO・受信バッファフル	
D3h	—	—		RSPIO・送信バッファエンプティ	
D4h	—	—		RSPIO・送信完了	
D6h	—	—	12 ビット A/D コンバータ	S12AD・A/D 変換終了	
DCh	—	—	コンパレータ C	コンパレータ C0・比較結果変化	

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

ELS[7:0] ビットの値	周辺モジュール (RX65N)	RX65N(ELC)	周辺モジュール (RX660)	RX660(ELC)
DDh	—	—	コンパレータ C	コンパレータ C1・比較結果変化
DEh	—	—		コンパレータ C2・比較結果変化
DFh	—	—		コンパレータ C3・比較結果変化
E2h	—	—	電圧検出回路	LVD1・電圧検出
E3h	—	—		LVD2・電圧検出
E4h	—	—	DMA コントローラ	DMAC0・転送終了
E5h	—	—		DMAC1・転送終了
E6h	—	—		DMAC2・転送終了
E7h	—	—		DMAC3・転送終了
E8h	—	—	データトランスファコントローラ	DTC・転送終了
E9h	—	—	クロック発生回路	クロック発生回路・発振停止検出
EAh	—	—	I/O ポート	入力ポートグループ 1・入力エッジ検出
EBh	—	—		入力ポートグループ 2・入力エッジ検出
ECh	—	—		シングル入力ポート 0・入力エッジ検出
EDh	—	—		シングル入力ポート 1・入力エッジ検出
EEh	—	—		シングル入力ポート 2・入力エッジ検出
EFh	—	—		シングル入力ポート 3・入力エッジ検出
F0h	—	—	イベントリンクコントローラ	ソフトウェアイベント
F1h	—	—	データ演算回路	DOC・データ演算条件成立
上記以外は設定しないでください				

2.12 I/O ポート

表 2.21～表 2.23 に I/O ポートの概要比較を、表 2.24 に I/O ポートの機能比較を、表 2.26 に I/O ポートのレジスタ比較を示します。

表 2.21 I/O ポートの概要比較 (144 ピン)

ポートシンボル	RX65N(144 ピン)	RX660(144 ピン)
PORT0	P00～P03, P05, P07	P00～P07
PORT1	P12～P17	P12～P17
PORT2	P20～P27	P20～P27
PORT3	P30～P37	P30～P37
PORT4	P40～P47	P40～P47
PORT5	P50～P56	P50～P56
PORT6	P60～P67	P60～P67
PORT7	P70～P77	P70～P77
PORT8	P80～P83, P86, P87	P80～P83, P86, P87
PORT9	P90～P93	P90～P93
PORTA	PA0～PA7	PA0～PA7
PORTB	PB0～PB7	PB0～PB7
PORTC	PC0～PC7	PC0～PC7
PORTD	PD0～PD7	PD0～PD7
PORTE	PE0～PE7	PE0～PE7
PORTF	PF5	PF5～PF7
PORTG	なし	なし
PORTH	なし	PH0～PH3, PH6 (注1), PH7 (注1)
PORTJ	PJ3, PJ5	PJ1, PJ3～PJ7
PORTK	なし	PK2～PK5
PORTL	なし	PL0, PL1
PORTN	なし	PN6, PN7

注 1. サブクロック発振器ありの製品に PH6、PH7 はありません。

表 2.22 I/O ポートの概要比較 (100 ピン)

ポートシンボル	RX65N(100 ピン)	RX660(100 ピン)
PORT0	P05, P07	P03 (注2) ～P07
PORT1	P12～P17	P12～P17
PORT2	P20～P27	P20～P27
PORT3	P30～P37	P30～P37
PORT4	P40～P47	P40～P47
PORT5	P50～P55	P50～P55
PORTA	PA0～PA7	PA0～PA7
PORTB	PB0～PB7	PB0～PB7
PORTC	PC0～PC7	PC0～PC7
PORTD	PD0～PD7	PD0～PD7
PORTE	PE0～PE7	PE0～PE7
PORTH	なし	PH0～PH3, PH6 (注2), PH7 (注1)
PORTJ	PJ3	PJ1, PJ3, PJ6, PJ7
PORTN	なし	PN6

注 1. サブクロック発振器ありの製品に PH6、PH7 はありません。

注 2. JTAG ありの製品に P03 はありません。

表 2.23 I/O ポートの概要比較 (64 ピン)

ポートシンボル	RX65N(64 ピン)	RX660(64 ピン)
PORT0	P05 ^(注2)	P03,P07
PORT1	P12, P13, P16, P17	P14~P17
PORT2	P26, P27	P26,P27
PORT3	P30, P31, P34~P37	P30~P32,P35~P37
PORT4	P40~P43	P40~P47
PORT5	P53	P54,P55
PORTA	PA1, PA2, PA4, PA6,PA7	PA0,PA1,PA3,PA4,PA6
PORTB	PB5~PB7	PB0, PB1, PB3, PB5~PB7
PORTC	PC0, PC1, PC4~PC7	PC2~PC7
PORTD	PD2~PD7	なし
PORTE	PE0~PE2, PE6, PE7	PE0~PE5
PORTH	なし	PH0~PH3, PH6 ^(注1) ,PH7 ^(注1)
PORTJ	なし	PJ6,PJ7
PORTN	なし	PN6

注 1.サブクロック発振器ありの製品に PH6、PH7 はありません。

注 2. 64 ピン TFBGA にはありません。

表 2.24 I/O ポートの機能比較

項目	ポートシンボル	RX65N	RX660
入力プルアップ機能	PORT0	P00~P03, P05, P07	P00~P07
	PORT1	P12~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P34, P36,P37	P30~P34, P36, P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P57	P50~P56
	PORT6	P60~P67	P60~P67
	PORT7	P70~P77	P70~P77
	PORT8	P80~P87	P80~P83,P86,P87
	PORT9	P90~P97	P90~P93
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PD7	PD0~PD7
	PORTE	PE0~PE7	PE0~PE7
	PORTF	PF0~PF5	PF5~PF7
	PORTG	PG0~PG2, PG4~PG7	—
	PORTH	—	PH0~PH3,PH6,PH7
	PORTJ	PJ0~PJ3, PJ5	PJ1, PJ3~PJ7
	PORTK	—	PK2~PK5
PORTL	—	PL0,PL1	
PORTN	—	PN6,PN7	
オープンドレイン 出力機能	PORT0	P00~P03, P05, P07	P00~P07
	PORT1	P12~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P34, P36,P37	P30~P34, P36, P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P57	P50~P56
オープンドレイン	PORT6	P60~P67	P60~P67

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目	ポートシンボル	RX65N	RX660
出力機能	PORT7	P70~P77	P70~P77
	PORT8	P80~P87	P80~P83,P86,P87
	PORT9	P90~P97	P90~P93
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PD7	PD0~PD7
	PORTE	PE0~PE7	PE0~PE7
	PORTF	PF0~PF5	PF5~PF7
	PORTG	PG0~PG2, PG4~PG7	—
	PORTH	—	PH0~PH3,PH6,PH7
	PORTJ	PJ0~PJ3, PJ5	PJ1, PJ3~PJ7
	PORTK	—	PK2~PK5
	PORTL	—	PL0,PL1
PORTN	—	PN6,PN7	
5V トレラント	PORT0	P07	—
	PORT1	P11~P17	P12,P13,P16,P17
	PORT2	P20, P21	—
	PORT3	P30~P33	—
	PORT6	P67	—
	PORTC	PC0~PC3	—

表 2.25 I/O ポートの駆動能力切り替え機能比較

ポートシンボル	切り替え機能	RX65N	RX660
PORT0	通常出力固定	—	P03,P05~P07
	通常/高駆動	—	P00~P02,P04
	通常 / 高駆動/高速インタフェース用高駆動	P00~P02	—
	高駆動出力固定	P03,P05,P07	—
PORT1	通常/高駆動	—	P12~P17
	通常 / 高駆動/高速インタフェース用高駆動	P11~P14	—
	高駆動 / 高速インタフェース用高駆動	P17	—
	高駆動出力固定	P10, P15, P16	—
PORT2	通常/高駆動	—	P20~P27
	通常 / 高駆動/高速インタフェース用高駆動	P27	—
	高駆動 / 高速インタフェース用高駆動	P20~P23	—
	高駆動出力固定	P24~P26	—
PORT3	通常出力固定	P36	P36,P37
	通常/高駆動	—	P30~P34
	高駆動 / 高速インタフェース用高駆動	P30, P31	—
	高駆動出力固定	P32~P34, P37	—
PORT4	通常出力固定	P40~P47	P40~P47
PORT5	通常/高駆動	—	P50~P56
	通常 / 高駆動/高速インタフェース用高駆動	P50~P52, P54~P57	—
	高駆動 / 高速インタフェース用高駆動	P53	—
PORT6	通常/高駆動	—	P60~P67
	高駆動出力固定	P60~P67	—
PORT7	通常/高駆動	—	P70~P77
	通常 / 高駆動/高速インタフェース用高駆動	P72, P74~P77	—
	高駆動 / 高速インタフェース用高駆動	P70, P73	—
	高駆動出力固定	P71	—
PORT8	通常/高駆動	—	P80~P83,P86,P87
	通常 / 高駆動/高速インタフェース用高駆動	P80~P85	—
	高駆動 / 高速インタフェース用高駆動	P87	—
	高駆動出力固定	P86	—
PORT9	通常/高駆動	—	P90~P93
	通常 / 高駆動 / 高速インタフェース用高駆動	P90~P97	—
PORTA	通常/高駆動	—	PA0~PA7
	通常 / 高駆動 / 高速インタフェース用高駆動	PA0~PA7	—
PORTB	通常/高駆動	—	PB0~PB7
	通常 / 高駆動 / 高速インタフェース用高駆動	PB0~PB7	—

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

ポートシンボル	切り替え機能	RX65N	RX660
PORTC	通常/高駆動	—	PC0~PC7
	通常 / 高駆動 / 高速インタフェース用高駆動	PC0~PC7	—
PORTD	通常/高駆動	—	PD0~PD7
	通常 / 高駆動 / 高速インタフェース用高駆動	PD0~PD7	—
PORTE	通常/高駆動	—	PE0~PE7
	通常 / 高駆動 / 高速インタフェース用高駆動	PE0~PE7	—
PORTF	通常/高駆動	—	PF5~PF7
	高駆動出力固定	PF0~PF5	—
PORTG	通常 / 高駆動/高速インタフェース用高駆動	PG0, PG1	—
	高駆動 / 高速インタフェース用高駆動	PG2~PG7	—
PORTH	通常/高駆動	—	PH0~PH3,PH6,PH7
PORTJ	通常出力固定	—	PJ6,PJ7
	通常/高駆動	—	PJ1,PJ3~PJ5
	通常 / 高駆動/高速インタフェース用高駆動	PJ0~PJ2	—
	高駆動出力固定	PJ3, PJ5	—
PORTK	通常/高駆動	—	PK2~PK5
PORTL	通常/高駆動	—	PL0,PL1
PORTN	通常/高駆動	—	PN6,PN7

表 2.26 I/O ポートのレジスタ比較

レジスタ	ビット名	RX65N	RX660
PDR	B0~B7	Pm0~7 方向制御ビット (m = 0~9, A~G, J)	Pm0~7 方向制御ビット (m = 0~9, A~F, H, J~L,N)
PODR	B0~B7	Pm0~7 出力データ格納ビット (m = 0~9, A~G, J)	Pm0~7 出力データ格納ビット (m = 0~9, A~F, H, J~L,N)
PIDR	B0~B7	Pm0~7 ビット (m = 0~9, A~G, J)	Pm0~7 ビット (m = 0~9, A~F, H, J~L,N)
PMR	B0~B7	Pm0 端子モード制御ビット (m = 0~9, A~G, J)	Pm0~7 端子モード制御ビット (m = 0~9, A~F, H, J~L,N)
ODR0	B0,B2,B4,B6	Pm0, 2, 3, 4, 6 出力形態指定ビット (m = 0~9, A~G, J) ポート PE1 以外の場合 奇数 ビット 偶数 ビット x 0 : CMOS 出力 x 1 : Nチャネルオープンドレイン (b1, b3, b5, b7 : 予約ビット) ポート PE1 の場合 b3 b2 0 0 : CMOS 出力 0 1 : Nチャネルオープンドレイン 1 0 : Pチャネルオープンドレイン 1 1 : 設定しないでください	Pm0, 2, 4, 6 出力形態指定ビット (m = 0~9, A~E,H, J~L) 0 : CMOS 出力 1 : Nチャネルオープンドレイン
ODR1	B0, B2, B4, B6	Pm4, 5, 6, 7 出力形態指定ビット (m = 0~9, A~G, J)	Pm4, 5, 6, 7 出力形態指定ビット (m = 0~8, A~F, H, J,K,N)

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット名	RX65N	RX660
PCR	B0~B7	Pm0~7 入力プルアップ抵抗 制御ビット (m = 0~9, A~G, J)	Pm0~7 入力プルアップ抵抗 制御ビット (m = 0~9, A~F, H, J~L, N)
DSCR	—	駆動能力制御レジスタ (m = 0~2, 5, 7~9, A~E, G, J)	駆動能力制御レジスタ (m = 0~3, 5~9, A~F, H, J~L, N)
DSCR2	—	駆動能力制御レジスタ 2	—

2.13 マルチファンクションピンコントローラ

表 2.27 にマルチプル端子の割り当て端子比較を、表 2.28～表 2.46 にマルチファンクションピンコントローラのレジスタ比較を示します。

マルチプル端子の割り当て端子比較の、**橙字**は RX65N グループのみ、**青字**は RX660 グループのみに存在する端子です。“○”は機能割り当てあり、“×”は端子なし、または機能割り当てなし、グレーの塗りつぶしは非搭載機能を表しています。

表 2.27 マルチプル端子の割り当て端子比較

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
EXDMA コントローラ	EDREQ0(入力)	P22	○	○	×			
		P55	○	○	×			
		P80	○	×	×			
	EDACK0(出力)	P23	○	○	×			
		P54	○	○	×			
		P81	○	×	×			
	EDREQ1(入力)	P24	○	○	×			
		P33	○	○	×			
		P82	○	×	×			
	EDACK1(出力)	P25	○	○	×			
		P56	○	×	×			
		P83	○	×	×			
PJ3		○	○	×				
割り込み	NMI(入力)	P35	○	○	○	○	○	○
	IRQ0-DS(入力)	P30	○	○	○	○	○	○
	IRQ0(入力)	P50	×	×	×	○	○	×
		P60	×	×	×	○	×	×
		P70	×	×	×	○	×	×
		P90	×	×	×	○	×	×
		PA0	×	×	×	○	○	○
		PD0	○	○	×	○	○	×
		PH1	×	×	×	○	○	○
	IRQ1-DS(入力)	P31	○	○	○	○	○	○
	IRQ1(入力)	P51	×	×	×	○	○	×
		P61	×	×	×	○	×	×
		P71	×	×	×	○	×	×
		PD1	○	○	×	○	○	×
		PH2	×	×	×	○	○	○
	IRQ2-DS(入力)	P32	○	○	×	○	○	○
	IRQ2(入力)	P12	○	○	○	○	○	×
		P52	×	×	×	○	○	×
		P62	×	×	×	○	×	×
		P82	×	×	×	○	×	×
PB2		×	×	×	○	○	×	
PD2	○	○	○	○	○	×		
IRQ3-DS(入力)	P33	○	○	×	○	○	×	
IRQ3(入力)	P13	○	○	○	○	○	×	
	P23	×	×	×	○	○	×	

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
割り込み	IRQ3(入力)	P53	×	×	×	○	○	×
		P63	×	×	×	○	×	×
		P83	×	×	×	○	×	×
		PB3	×	×	×	○	○	○
		PD3	○	○	○	○	○	×
	IRQ4-DS(入力)	PB1	○	○	×	○	○	○
	IRQ4(入力)	P14	○	○	×	○	○	○
		P34	○	○	○	○	○	×
		P37	×	×	×	○	○	○
		P54	×	×	×	○	○	○
		P64	×	×	×	○	×	×
		PB4	×	×	×	○	○	×
		PD4	○	○	○	○	○	×
		PF5	○	×	×	○	×	×
	IRQ5-DS(入力)	PA4	○	○	○	○	○	○
	IRQ5(入力)	P15	○	○	×	○	○	○
		P25	×	×	×	○	○	×
		P36	×	×	×	○	○	○
		PA5	×	×	×	○	○	×
		PC5	×	×	×	○	○	○
		PD5	○	○	○	○	○	×
		PE5	○	○	×	○	○	○
	IRQ6-DS(入力)	PA3	○	○	×	○	○	○
	IRQ6(入力)	P16	○	○	○	○	○	○
		P26	×	×	×	○	○	○
		P56	×	×	×	○	×	×
		PB6	×	×	×	○	○	○
		PD6	○	○	○	○	○	×
		PE6	○	○	○	○	○	×
	IRQ7-DS(入力)	PE2	○	○	○	○	○	○
	IRQ7(入力)	P17	○	○	○	○	○	○
		P27	×	×	×	○	○	○
		P77	×	×	×	○	×	×
		PA7	×	×	×	○	○	×
		PD7	○	○	○	○	○	×
		PE7	○	○	○	○	○	×
	IRQ8-DS(入力)	P40	○	○	○	○	○	○
	IRQ8(入力)	P00	○	×	×	○	×	×
		P20	○	○	×	○	○	×
		P73	×	×	×	○	×	×
		P80	×	×	×	○	×	×
		PE0	×	×	×	○	○	○
IRQ9-DS(入力)	P41	○	○	○	○	○	○	
IRQ9(入力)	P01	○	×	×	○	×	×	
	P21	○	○	×	○	○	×	
	P81	×	×	×	○	×	×	
	P91	×	×	×	○	×	×	
	PE1	×	×	×	○	○	○	
IRQ10-DS(入力)	P42	○	○	○	○	○	○	

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
割り込み	IRQ10(入力)	P02	○	×	×	○	×	×
		P55	○	○	×	○	○	○
		P72	×	×	×	○	×	×
		P92	×	×	×	○	×	×
		PA2	×	×	×	○	○	×
		PC2	×	×	×	○	○	○
	IRQ11-DS(入力)	P43	○	○	○	○	○	○
	IRQ11(入力)	P03	○	×	×	○	○(注1)	○
		P93	×	×	×	○	×	×
		PA1	○	○	○	○	○	○
		PC3	×	×	×	○	○	○
		PE3	×	×	×	○	○	○
		PJ3	×	×	×	○	○	×
	IRQ12-DS(入力)	P44	○	○	×	○	○	○
	IRQ12(入力)	P24	×	×	×	○	○	×
		P74	×	×	×	○	×	×
		PB0	○	○	×	○	○	○
		PC1	○	○	○	○	○	×
		PC4	×	×	×	○	○	○
		PE4	×	×	×	○	○	○
	IRQ13-DS(入力)	P45	○	○	×	○	○	○
	IRQ13(入力)	P05	○	○	○(注2)	○	○	×
		P65	×	×	×	○	×	×
		P75	×	×	×	○	×	×
		PB5	×	×	×	○	○	○
		PC6	○	○	○	○	○	○
		PJ5	×	×	×	○	×	×
	IRQ14-DS(入力)	P46	○	○	×	○	○	○
	IRQ14(入力)	P66	×	×	×	○	×	×
		P76	×	×	×	○	×	×
		P86	×	×	×	○	×	×
		PA6	×	×	×	○	○	○
		PC0	○	○	○	○	○	×
PC7		○	○	○	○	○	○	
IRQ15-DS(入力)	P47	○	○	×	○	○	○	
IRQ15(入力)	P07	○	○	×	○	○	○	
	P22	×	×	×	○	○	×	
	P67	○	×	×	○	×	×	
	P87	×	×	×	○	×	×	
	PB7	×	×	×	○	○	○	
マルチファンク ションタイ マユニット3	MTIOC0A(入出力)	P34	○	○	○	○	○	×
		PB3	○	○	×	○	○	○
		PC4	×	×	×	○	○	○
	MTIOC0B(入出力)	P13	○	○	○	○	○	×
		P15	○	○	×	○	○	○
		PA1	○	○	○	○	○	○
	MTIOC0C(入出力)	P32	○	○	×	○	○	○
		PB1	○	○	×	○	○	○
		PC5	×	×	×	○	○	○

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
マルチファンク ションタイ マユニット3	MTIOC0D(入出力)	P33	○	○	×	○	○	×
		PA3	○	○	×	○	○	○
	MTIOC1A(入出力)	P20	○	○	×	○	○	×
		PE4	○	○	×	○	○	○
	MTIOC1B(入出力)	P21	○	○	×	○	○	×
		PB5	○	○	○	○	○	○
		PE3	×	×	×	○	○	○
	MTIOC2A(入出力)	P26	○	○	○	○	○	○
		PB5	○	○	○	○	○	○
	MTIOC2B(入出力)	P27	○	○	○	○	○	○
		PE5	○	○	×	○	○	○
	MTIOC3A(入出力)	P14	○	○	×	○	○	○
		P17	○	○	○	○	○	○
		PC1	○	○	○	○	○	×
		PC7	○	○	○	○	○	○
		PJ1	×	×	×	○	○	×
	MTIOC3B(入出力)	P17	○	○	○	○	○	○
		P22	○	○	×	○	○	×
		P80	○	×	×	○	×	×
		PA1	×	×	×	○	○	○
		PB7	○	○	○	○	○	○
		PC5	○	○	○	○	○	○
		PE1	○	○	○	○	○	○
		PH0	×	×	×	○	○	○
	MTIOC3C(入出力)	P16	○	○	○	○	○	○
		P56	○	×	×	○	×	×
		PC0	○	○	○	○	○	×
		PC6	○	○	○	○	○	○
		PJ3	○	○	×	○	○	×
	MTIOC3D(入出力)	P16	○	○	○	○	○	○
		P23	○	○	×	○	○	×
		P81	○	×	×	○	×	×
		PA6	×	×	×	○	○	○
		PB0	×	×	×	○	○	○
		PB6	○	○	○	○	○	○
		PC4	○	○	○	○	○	○
		PE0	○	○	○	○	○	○
		PH1	×	×	×	○	○	○
	MTIOC4A(入出力)	P21	○	○	×	○	○	×
		P24	○	○	×	○	○	×
		P55	×	×	×	○	○	○
		P82	○	×	×	○	×	×
PA0		○	○	×	○	○	○	
PB3		○	○	×	○	○	○	
PE2		○	○	○	○	○	○	
PE4		×	×	×	○	○	○	
MTIOC4B(入出力)	P17	○	○	○	○	○	○	
	P30	○	○	○	○	○	○	
	P54	○	○	×	○	○	○	

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
マルチファンク ションタイ マユニット3	MTIOC4B(入出力)	PC2	○	○	×	○	○	○
		PD1	○	○	×	○	○	×
		PE3	○	○	×	○	○	○
	MTIOC4C(入出力)	P25	○	○	×	○	○	×
		P83	○	×	×	○	×	×
		P87	○	×	×	○	×	×
		PA4	×	×	×	○	○	○
		PB1	○	○	×	○	○	○
		PE1	○	○	○	○	○	○
		PE5	○	○	×	○	○	○
		PH2	×	×	×	○	○	○
		MTIOC4D(入出力)	P31	○	○	○	○	○
	P55		○	○	×	○	○	○
	P86		○	×	×	○	×	×
	PA3		×	×	×	○	○	○
	PC3		○	○	×	○	○	○
	PD2		○	○	○	○	○	×
	PE4		○	○	×	○	○	○
	PH3		×	×	×	○	○	○
	MTIC5U(入力)	P12	×	×	×	○	○	×
		PA4	○	○	○	○	○	○
		PD7	○	○	○	○	○	×
	MTIC5V(入力)	PA3	×	×	×	○	○	○
		PA6	○	○	○	○	○	○
		PD6	○	○	○	○	○	×
	MTIC5W(入力)	PB0	○	○	×	○	○	○
		PD5	○	○	○	○	○	×
	MTIOC6A(入出力)	PE7	○	○	○	○	○	×
	MTIOC6B(入出力)	PA5	○	○	×	○	○	×
		PA6	×	×	×	○	○	○
	MTIOC6C(入出力)	PE6	○	○	○	○	○	×
	MTIOC6D(入出力)	PA0	○	○	×	○	○	○
	MTIOC7A(入出力)	PA2	○	○	○	○	○	×
		PE2	×	×	×	○	○	○
	MTIOC7B(入出力)	PA1	○	○	○	○	○	○
	MTIOC7C(入出力)	P67	○	×	×	○	×	×
		PA4	×	×	×	○	○	○
	MTIOC7D(入出力)	P66	○	×	×	○	×	×
		PE4	×	×	×	○	○	○
	MTIOC8A(入出力)	PD6	○	○	○	○	○	×
MTIOC8B(入出力)	PD4	○	○	○	○	○	×	
MTIOC8C(入出力)	PD5	○	○	○	○	○	×	
MTIOC8D(入出力)	PD3	○	○	○	○	○	×	
MTCLKA(入力)	P14	○	○	×	○	○	○	
	P24	○	○	×	○	○	×	
	PA4	○	○	○	○	○	○	
	PC6	○	○	○	○	○	○	
MTCLKB(入力)	P15	○	○	×	○	○	○	
	P25	○	○	×	○	○	×	

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660			
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン	
マルチファンク クションタイ マユニット 3	MTCLKB(入力)	PA6	○	○	○	○	○	○	
		PC7	○	○	○	○	○	○	
	MTCLKC(入力)	P22	○	○	×	○	○	×	
		PA1	○	○	○	○	○	○	
		PC4	○	○	○	○	○	○	
	MTCLKD(入力)	P23	○	○	×	○	○	×	
		PA3	○	○	×	○	○	○	
		PC5	○	○	○	○	○	○	
	ポートアウト プットイネー ブル 3	POE0#(入力)	P32	○	○	×	○	○	○
P93			○	×	×	○	×	×	
PC4			○	○	○	○	○	○	
PD1			○	○	×	○	○	×	
PD7			○	○	○	○	○	×	
POE4#(入力)		P33	○	○	×	○	○	×	
		P92	○	×	×	○	×	×	
		PB5	○	○	○	○	○	○	
		PD0	○	○	×	○	○	×	
		PD6	○	○	○	○	○	×	
POE8#(入力)		P17	○	○	○	○	○	○	
		P30	○	○	○	○	○	○	
		PD3	○	○	○	○	○	×	
		PE3	○	○	×	○	○	○	
		PJ5	○	×	×	○	×	×	
POE10#(入力)		P32	○	○	×	○	○	○	
		P34	○	○	○	○	○	×	
		PA6	○	○	○	○	○	○	
		PD5	○	○	○	○	○	×	
POE11#(入力)		P33	○	○	×	○	○	×	
		PB3	○	○	×	○	○	○	
		PD4	○	○	○	○	○	×	
16 ビットタ イマパルスユ ニット		TIOCA0(入出力)	P86	○	×	×			
			PA0	○	○	×			
		TIOCB0(入出力)	P17	○	○	○			
			PA1	○	○	○			
		TIOCC0(入出力)	P32	○	○	×			
	TIOCD0(入出力)	P33	○	○	×				
		PA3	○	○	×				
	TIOCA1(入出力)	P56	○	×	×				
		PA4	○	○	○				
	TIOCB1(入出力)	P16	○	○	○				
		PA5	○	○	×				
	TIOCA2(入出力)	P87	○	×	×				
		PA6	○	○	○				
	TIOCB2(入出力)	P15	○	○	×				
		PA7	○	○	○				
	TIOCA3(入出力)	P21	○	○	×				
		PB0	○	○	×				
	TIOCB3(入出力)	P20	○	○	×				
		PB1	○	○	×				

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
16 ビットタイマパルスユニット	TIOCC3(入出力)	P22	○	○	×			
		PB2	○	○	×			
	TIOCD3(入出力)	P23	○	○	×			
		PB3	○	○	×			
	TIOCA4(入出力)	P25	○	○	×			
		PB4	○	○	×			
	TIOCB4(入出力)	P24	○	○	×			
		PB5	○	○	○			
	TIOCA5(入出力)	P13	○	○	○			
		PB6	○	○	○			
	TIOCB5(入出力)	P14	○	○	×			
		PB7	○	○	○			
	TCLKA(入力)	P14	○	○	×			
		PC2	○	○	×			
	TCLKB(入力)	P15	○	○	×			
		PA3	○	○	×			
		PC3	○	○	×			
	TCLKC(入力)	P16	○	○	○			
		PB2	○	○	×			
		PC0	○	○	○			
TCLKD(入力)	P17	○	○	○				
	PB3	○	○	×				
	PC1	○	○	○				
プログラマブルパルスジェネレータ	PO0(出力)	P20	○	○	×			
	PO1(出力)	P21	○	○	×			
	PO2(出力)	P22	○	○	×			
	PO3(出力)	P23	○	○	×			
	PO4(出力)	P24	○	○	×			
	PO5(出力)	P25	○	○	×			
	PO6(出力)	P26	○	○	×			
	PO7(出力)	P27	○	○	×			
	PO8(出力)	P30	○	○	×			
	PO9(出力)	P31	○	○	×			
	PO10(出力)	P32	○	○	×			
	PO11(出力)	P33	○	○	×			
	PO12(出力)	P34	○	○	×			
		P13	○	○	×			
	PO13(出力)	P15	○	○	×			
		P16	○	○	×			
	PO14(出力)	P16	○	○	×			
	PO15(出力)	P14	○	○	×			
		P17	○	○	×			
	PO16(出力)	P73	○	×	×			
PA0		○	○	×				
PO17(出力)	PA1	○	○	×				
	PC0	○	○	×				
PO18(出力)	PA2	○	○	×				
	PC1	○	○	×				
	PE1	○	○	×				
PO19(出力)	P74	○	×	×				

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660			
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン	
プログラマブルパルスジェネレータ	PO19(出力)	PA3	○	○	×				
	PO20(出力)	P75	○	×	×				
		PA4	○	○	×				
	PO21(出力)	PA5	○	○	×				
		PC2	○	○	×				
	PO22(出力)	P76	○	×	×				
		PA6	○	○	×				
	PO23(出力)	P77	○	×	×				
		PA7	○	○	×				
		PE2	○	○	×				
	PO24(出力)	PB0	○	○	×				
		PC3	○	○	×				
	PO25(出力)	PB1	○	○	×				
		PC4	○	○	×				
	PO26(出力)	P80	○	×	×				
		PB2	○	○	×				
		PE3	○	○	×				
	PO27(出力)	P81	○	×	×				
		PB3	○	○	×				
	PO28(出力)	P82	○	×	×				
		PB4	○	○	×				
		PE4	○	○	×				
	PO29(出力)	PB5	○	○	×				
		PC5	○	○	×				
	PO30(出力)	PB6	○	○	×				
		PC6	○	○	×				
	PO31(出力)	PB7	○	○	×				
		PC7	○	○	×				
	8ビットタイマ	TMO0(出力)	P22	○	○	×	○	○	×
			PB3	○	○	×	○	○	○
			PH1	×	×	×	○	○	○
TMC10(入力)		P01	○	×	×	○	×	×	
		P21	○	○	×	○	○	×	
		PB1	○	○	×	○	○	○	
		PH3	×	×	×	○	○	○	
TMR10(入力)		P00	○	×	×	○	×	×	
		P20	○	○	×	○	○	×	
		PA4	○	○	○	○	○	○	
		PH2	×	×	×	○	○	○	
TMO1(出力)		P17	○	○	○	○	○	○	
		P26	○	○	○	○	○	○	
TMC11(入力)		P02	○	×	×	○	×	×	
		P12	○	○	○	○	○	×	
		P54	○	○	×	○	○	○	
		PC4	○	○	○	○	○	○	
TMR11(入力)		P24	○	○	×	○	○	×	
		PB5	○	○	○	○	○	○	
TMO2(出力)		P16	○	○	○	○	○	○	
		PC7	○	○	○	○	○	○	

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
8ビットタイ マ	TMC12(入力)	P15	○	○	×	○	○	○
		P31	○	○	○	○	○	○
		PC6	○	○	○	○	○	○
	TMR12(入力)	P14	○	○	×	○	○	○
		PC5	○	○	○	○	○	○
	TMO3(出力)	P13	○	○	○	○	○	×
		P32	○	○	×	○	○	○
		P55	○	○	×	○	○	○
	TMC13(入力)	P27	○	○	○	○	○	○
		P34	○	○	○	○	○	×
		PA6	○	○	○	○	○	○
	TMR13(入力)	P30	○	○	○	○	○	○
P33		○	○	○	○	○	○	
コンペアマッ チタイマ W	TOC0(出力)	PC7	○	○	○	○	○	○
	TIC0(入力)	PC6	○	○	○	○	○	○
	TOC1(出力)	PE7	○	○	○	○	○	×
		PH2	×	×	×	○	○	○
	TIC1(入力)	PE6	○	○	○	○	○	×
		PH1	×	×	×	○	○	○
	TOC2(出力)	PD3	○	○	○	○	○	×
		PB5	×	×	×	○	○	○
	TIC2(入力)	PD2	○	○	○	○	○	×
		PB3	×	×	×	○	○	○
TOC3(出力)	PE3	○	○	×	○	○	○	
TIC3(入力)	PE2	○	○	○	○	○	○	
イーサネット コントローラ	REF50CK0(入力)	P76	○	×	×			
		PB2	○	○	×			
		PE5	○	○	×			
	RMII0_CRSDV (入力)	P83	○	×	×			
	RMII0_CRSDV (入力)	PB7	○	○	×			
	RMII0_TXD0(出力)	P81	○	×	×			
		PB5	○	○	×			
	RMII0_TXD1(出力)	P82	○	×	×			
		PB6	○	○	×			
	RMII0_RXD0(入力)	P75	○	×	×			
		PB1	○	○	×			
	RMII0_RXD1(入力)	P74	○	×	×			
		PB0	○	○	×			
	RMII0_TXDEN(出力)	P80	○	×	×			
		PA0	○	○	×			
		PB4	○	○	×			
	RMII0_RXER(入力)	P77	○	×	×			
		PB3	○	○	×			
	ET0_CRSDV(入力)	P83	○	×	×			
		PB7	○	○	×			
ET0_RXDV(入力)	PC2	○	○	×				
ET0_EXOUT(出力)	P55	○	○	×				
	PA6	○	○	×				

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
イーサネット コントローラ	ET0_EXOUT(出力)	PJ3	○	○	×			
	ET0_LINKSTA(入力)	P34	○	○	×			
		P54	○	○	×			
		PA5	○	○	×			
	ET0_ETXD0(出力)	P81	○	×	×			
		PB5	○	○	×			
	ET0_ETXD1(出力)	P82	○	×	×			
		PB6	○	○	×			
	ET0_ETXD2(出力)	PC5	○	○	×			
	ET0_ETXD3(出力)	PC6	○	○	×			
	ET0_ERXD0(入力)	P75	○	×	×			
		PB1	○	○	×			
	ET0_ERXD1(入力)	P74	○	×	×			
		PB0	○	○	×			
	ET0_ERXD2(入力)	PC1	○	○	×			
		PE4	○	○	×			
	ET0_ERXD3(入力)	PC0	○	○	×			
		PE3	○	○	×			
	ET0_TX_EN(出力)	P80	○	×	×			
		PA0	○	○	×			
		PB4	○	○	×			
	ET0_TX_ER(出力)	PC3	○	○	×			
	ET0_RX_ER(入力)	P77	○	×	×			
		PB3	○	○	×			
	ET0_TX_CLK(入力)	PC4	○	○	×			
	ET0_RX_CLK(入力)	P76	○	×	×			
		PB2	○	○	×			
		PE5	○	○	×			
	ET0_COL(入力)	PC7	○	○	×			
	ET0_WOL(出力)	P73	○	×	×			
		PA1	○	○	×			
PA7		○	○	×				
ET0_MDC(出力)	P72	○	×	×				
	PA4	○	○	×				
ET0_MDIO(入出力)	P71	○	×	×				
	PA3	○	○	×				
シリアルコ ミュニケー ションインタ フェース	RXD0(入力)/ SMISO0(入出力)/ SSCL0(入出力)	P21	○	○	×	○	○	×
		P33	○	○	×	○	○	×
	TXD0(出力)/ SMOSI0(入出力)/ SSDA0(入出力)	P20	○	○	×	○	○	×
		P32	○	○	×	○	○	×
	SCK0(入出力)	P22	○	○	×	○	○	×
		P34	○	○	×	○	○	×
	CTS0#(入力)/ RTS0#(出力)/ SS0#(入力)	P23	○	○	×	○	○	×
		PJ3	○	○	×	○	○	×
	RXD1(入力)/ SMISO1(入出力)/ SSCL1(入出力)	P15	○	○	×	○	○	○
		P30	○	○	○	○	○	○

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
シリアルコ ミュニケー ションインタ フェース	TXD1(出力)/ SMOSI1(入出力)/ SSDA1(入出力)	P16	○	○	○	○	○	○
		P26	○	○	○	○	○	○
	SCK1(入出力)	P17	○	○	○	○	○	○
		P27	○	○	○	○	○	○
	CTS1#(入力)/ RTS1#(出力)/ SS1#(入力)	P14	○	○	×	○	○	○
		P31	○	○	○	○	○	○
	RXD2(入力)/ SMISO2(入出力)/ SSCL2(入出力)	P12	○	○	○(注3)	○	○	×
		P52	○	○	×	○	○	×
	TXD2(出力)/ SMOSI2(入出力)/ SSDA2(入出力)	P13	○	○	○(注3)	○	○	×
		P50	○	○	×	○	○	×
	SCK2(入出力)	P51	○	○	×	○	○	×
	CTS2#(入力)/ RTS2#(出力)/ SS2#(入力)	P54	○	○	×	○	○	×
		PJ5	○	×	×	○	×	×
	RXD3(入力)/ SMISO3(入出力)/ SSCL3(入出力)	P16	○	○	○(注3)	○	○	○
		P25	○	○	×	○	○	×
	TXD3(出力)/ SMOSI3(入出力)/ SSDA3(入出力)	P17	○	○	○(注3)	○	○	○
		P23	○	○	×	○	○	×
	SCK3(入出力)	P15	○	○	×	○	○	○
	SCK3(入出力)	P24	○	○	×	○	○	×
	CTS3#(入力)/ RTS3#(出力)/ SS3#(入力)	P26	○	○	○(注3)	○	○	○
	RXD4(入力)/ SMISO4(入出力)/ SSCL4(入出力)	PB0	○	×	×	○	○	○
		PK4	×	×	×	○	×	×
	TXD4(出力)/ SMOSI4(入出力)/ SSDA4(入出力)	PB1	○	×	×	○	○	○
		PK5	×	×	×	○	×	×
	SCK4(入出力)	P70	×	×	×	○	×	×
		PB3	○	×	×	○	○	○
	CTS4#(入力)/ RTS4#(出力)/ SS4#(入力)	PB2	○	×	×	○	○	×
		PE6	×	×	×	○	○	×
	RXD5(入力)/ SMISO5(入出力)/ SSCL5(入出力)	PA2	○	○	○	○	○	×
		PA3	○	○	×	○	○	○
PC2		○	○	×	○	○	○	
TXD5(出力)/ SMOSI5(入出力)/ SSDA5(入出力)	PA4	○	○	○	○	○	○	
	PC3	○	○	×	○	○	○	
SCK5(入出力)	PA1	○	○	○	○	○	○	
	PC1	○	○	×	○	○	×	
	PC4	○	○	×	○	○	○	

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
シリアルコ ミュニケー ションインタ フェ ース	CTS5#(入力)/ RTS5#(出力)/ SS5#(入力)	PA6	○	○	○	○	○	○
		PC0	○	○	×	○	○	×
	RXD6(入力)/ SMISO6(入出力)/ SSCL6(入出力)	P01	○	×	×	○	×	×
		P33	○	○	×	○	○	×
		PB0	○	○	×	○	○	○
	TXD6(出力)/ SMOSI6(入出力)/ SSDA6(入出力)	P00	○	×	×	○	×	×
		P32	○	○	×	○	○	○
		PB1	○	○	×	○	○	○
	SCK6(入出力)	P02	○	×	×	○	×	×
		P34	○	○	×	○	○	×
		PB3	○	○	×	○	○	○
	CTS6#(入力)/ RTS6#(出力)/ SS6#(入力)	PB2	○	○	×	○	○	×
		PJ3	○	○	×	○	○	×
	RXD7(入力)/ SMISO7(入出力)/ SSCL7(入出力)	P92	○	×	×	○	×	×
	TXD7(出力)/ SMOSI7(入出力)/ SSDA7(入出力)	P55	○ ^(注4)	×	×	○	×	×
		P90	○	×	×	○	×	×
	SCK7(入出力)	P56	○ ^(注4)	×	×	○	×	×
		P91	○	×	×	○	×	×
	CTS7#(入力)/ RTS7#(出力)/ SS7#(入力)	P93	○	×	×	○	×	×
	RXD8(入力)/ SMISO8(入出力)/ SSCL8(入出力)	PC6	○	○	○	○	○	○
	TXD8(出力)/ SMOSI8(入出力)/ SSDA8(入出力)	PC7	○	○	○	○	○	○
	SCK8(入出力)	PC5	○	○	○	○	○	○
	CTS8#(入力)/ RTS8#(出力)/ SS8#(入力)	PC4	○	○	○	○	○	○
	RXD9(入力)/ SMISO9(入出力)/ SSCL9(入出力)	PB6	○	○	○ ^(注3)	○	○	○
		PK3	×	×	×	○	×	×
	TXD9(出力)/ SMOSI9(入出力)/ SSDA9(入出力)	PB7	○	○	○ ^(注3)	○	○	○
		PK2	×	×	×	○	×	×
	SCK9(入出力)	PB5	○	○	○	○	○	○
		P60	×	×	×	○	×	×
	CTS9#(入力)/ RTS9#(出力)/ SS9#(入力)	P61	×	×	×	○	×	×
PB4		○	○	×	○	○	×	
RXD10(入力)/ SMISO10(入出力)/ SSCL10(入出力)	P81	○	×	×	○	×	×	
	P86	○	×	×	○	×	×	
	PC6	○	○	○	○	○	○	

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
シリアルコ ミュニケー ションインタ フェース	TXD10(出力)/ SMOSI10(入出力)/ SSDA10(入出力)	P82	○	×	×	○	×	×
		P87	○	×	×	○	×	×
		PC7	○	○	○	○	○	○
	SCK10(入出力)	P80	○	×	×	○	×	×
		P83	○	×	×	○	×	×
		PC5	○	○	○	○	○	○
	RTS10#(出力)	P80	○	×	×	○	×	×
	CTS10#(入力)/ SS10#(入力)	P83	○	×	×	○	×	×
	CTS10#(入力)/ RTS10#(出力)/ SS10#(入力)	PC4	○	○	○	○	○	○
	RXD11(入力)/ SMISO11(入出力)/ SSCL11(入出力)	P76	○	×	×	○	×	×
		PB6	○	○	○ ^(注3)	○	○	○
	TXD11(出力)/ SMOSI11(入出力)/ SSDA11(入出力)	P77	○	×	×	○	×	×
		PB7	○	○	○ ^(注3)	○	○	○
	SCK11(入出力)	P75	○	×	×	○	×	×
		PB5	○	○	○	○	○	○
	RTS11#(出力)	P75	○	×	×	○	×	×
	CTS11#(入力)/ SS11#(入力)	P74	○	×	×	○	×	×
	CTS11#(入力)/ RTS11#(出力)/ SS11#(入力)	PB4	○	○	×	○	○	×
	RXD12(入力)/ SMISO12(入出力)/ SSCL12(入出力)/ RXDX12(入力)	PA2	×	×	×	○	○	×
		PE2	○	○	○ ^(注3)	○	○	○
TXD12(出力)/ SMOSI12(入出力)/ SSDA12(入出力)/ TXDX12(出力)/ SIOX12(入出力)	PA4	×	×	×	○	○	○	
	PE1	○	○	○ ^(注3)	○	○	○	
SCK12(入出力)	PE0	○	○	○	○	○	○	
SCK12(入出力)	PA1	×	×	×	○	○	○	
CTS12#(入力)/ RTS12#(出力)/ SS12#(入力)	PA6	×	×	×	○	○	○	
	PE3	○	○	×	○	○	○	
I2C バス インタフェ ース	SCL0[FM+](入出力)	P12	○	○	○			
	SDA0[FM+](入出力)	P13	○	○	○			
	SCL1(入出力)	P21	○	○	×			
	SDA1(入出力)	P20	○	○	×			
	SCL2-DS(入出力)	P16	○	○	○			
	SDA2-DS(入出力)	P17	○	○	○			
USB2.0FS ホ スト/ファン クションモジ ュール	USB0_VBUS(入力)	P16	○	○	○			

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
USB2.0FS ホ スト/ファン クションモジ ュール	USB0_EXICEN(出力)	P21	○	○	×			
	USB0_VBUSEN(出力)	P16	○	○	×			
		P24	○	○	×			
		P32	○	○	×			
		P14	○	○	×			
	USB0_OVRCURA (入力)	P14	○	○	×			
	USB0_OVRCURB (入力)	P16	○	○	×			
P22		○	○	×				
USB0_ID(入力)	P20	○	○	×				
CAN モジ ュール	CRX0(入力)	P33	○	○	×			
		PD2	○	○	×			
	CTX0(出力)	P32	○	○	×			
		PD1	○	○	×			
	CRX1-DS(入力)	P15	○	○	×			
	CRX1(入力)	P55	○	○	×			
	CTX1(出力)	P14	○	○	×			
		P54	○	○	×			
CANFD モジ ュール	CRX0(入力)	P15				○	○	×
		P55				○	○	×
	CTX0(出力)	P14				○	○	○
		P54				○	○	×
シリアルペリ フェラルイン タフェース	RSPCKA(入出力)	PA5	○	○	×	○	○	×
		PC5	○	○	○	○	○	○
		PB0	×	×	×	○	○	○
	MOSIA(入出力)	P16	×	×	×	○	○	○
		PA6	○	○	×	○	○	○
		PC6	○	○	○	○	○	○
	MISOA(入出力)	PA7	○	○	×	○	○	×
	MISOA(入出力)	P17	×	×	×	○	○	○
		PC7	○	○	○	○	○	○
	SSLA0(入出力)	PA4	○	○	×	○	○	○
		PC4	○	○	○	○	○	○
	SSLA1(出力)	PA0	○	○	×	○	○	○
		PC0	○	○	○	○	○	×
	SSLA2(出力)	PA1	○	○	×	○	○	○
		PC1	○	○	○	○	○	×
	SSLA3(出力)	PA2	○	○	×	○	○	×
		PC2	○	○	×	○	○	○
	シリアルペリ フェラルイン タフェース	RSPCKB(入出力)	P27	○	○	○		
PE5			○	○	×			
MOSIB(入出力)		P26	○	○	○			
		PE6	○	○	×			
MISOB(入出力)		P30	○	○	○			
		PE7	○	○	×			
SSLB0(入出力)		P31	○	○	○			
		PE4	○	○	×			
SSLB1(出力)		P50	○	○	×			
		PE0	○	○	×			
SSLB2(出力)		P51	○	○	×			

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660			
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン	
シリアルペリ フェラルイン タフェース	SSLB2(出力)	PE1	○	○	×				
	SSLB3(出力)	P52	○	○	×				
		PE2	○	○	×				
	RSPCKC(入出力)	PD3	○	○	×				
	MOSIC(入出力)	PD1	○	○	×				
	MISOC(入出力)	PD2	○	○	×				
	SSLC0(入出力)	PD4	○	○	×				
	SSLC1(出力)	PD5	○	○	×				
	SSLC2(出力)	PD6	○	○	×				
SSLC3(出力)	PD7	○	○	×					
リアルタイム クロック	RTCOUT(出力)	P16	○	○	○	○	○	○	
		P32	○	○	×	○	○	○	
	RTCIC0(入力)	P30	○	○	○				
	RTCIC1(入力)	P31	○	○	○				
	RTCIC2(入力)	P32	○	○	×				
12ビット A/Dコンバー タ	AN000(入力)	P40	○	○	○	○	○	○	
	AN001(入力)	P41	○	○	○	○	○	○	
	AN002(入力)	P42	○	○	○	○	○	○	
	AN003(入力)	P43	○	○	○	○	○	○	
	AN004(入力)	P44	○	○	×	○	○	○	
	AN005(入力)	P45	○	○	×	○	○	○	
	AN006(入力)	P46	○	○	×	○	○	○	
	AN007(入力)	P47	○	○	×	○	○	○	
	AN008(入力)	PE0				○	○	○	
	AN009(入力)	PE1				○	○	○	
	AN010(入力)	PE2				○	○	○	
	AN011(入力)	PE3				○	○	○	
	AN012(入力)	PE4				○	○	○	
	AN013(入力)	PE5				○	○	○	
	AN014(入力)	PE6				○	○	×	
	AN015(入力)	PE7				○	○	×	
	AN016(入力)	PD0				○	○	×	
	AN017(入力)	PD1				○	○	×	
	AN018(入力)	PD2				○	○	×	
	AN019(入力)	PD3				○	○	×	
	AN020(入力)	PD4				○	○	×	
	AN021(入力)	PD5				○	○	×	
	AN022(入力)	PD6				○	○	×	
	AN023(入力)	PD7				○	○	×	
	ADST0(出力)	PA4				○	○	○	
		PH1				○	○	○	
	ADTRG0#(入力)	P07		○	○	×	○	○	○
		P16		○	○	○	○	○	○
		P25		○	○	×	○	○	×
		PA1		×	×	×	○	○	○
PH0			×	×	×	○	○	○	
AN100(入力)	PE2		○	○	×				
AN101(入力)	PE3		○	○	×				
AN102(入力)	PE4		○	○	×				

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
12ビット A/D コンバー タ	AN103(入力)	PE5	○	○	×			
	AN104(入力)	PE6	○	○	×			
	AN105(入力)	PE7	○	○	×			
	AN106(入力)	PD6	○	○	○			
	AN107(入力)	PD7	○	○	○			
	AN108(入力)	PD0	○	○	×			
	AN109(入力)	PD1	○	○	×			
	AN110(入力)	PD2	○	○	○			
	AN111(入力)	PD3	○	○	○			
	AN112(入力)	PD4	○	○	○			
	AN113(入力)	PD5	○	○	○			
	AN114(入力)	P90	○	×	×			
	AN115(入力)	P91	○	×	×			
	AN116(入力)	P92	○	×	×			
	AN117(入力)	P93	○	×	×			
	AN118(入力)	P00	○	×	×			
	AN119(入力)	P01	○	×	×			
	AN120(入力)	P02	○	×	×			
	ANEX0(出力)	PE0	○	○	○			
	ANEX1(入力)	PE1	○	○	○			
ADTRG1#(入力)	P13	○	○	○				
	P17	○	○	○				
12ビット D/A コンバー タ	DA0(出力)	P03	○	×	×	○	○(注1)	○
	DA1(出力)	P05	○	○	○(注2)	○	○	×
パラレルデー タキャプチャ ユニット	PIXCLK(入力)	P24	○	×	×			
	VSYNC(入力)	P32	○	×	×			
	HSYNC(入力)	P25	○	×	×			
	PIXD0(入力)	P15	○	×	×			
	PIXD1(入力)	P86	○	×	×			
	PIXD2(入力)	P87	○	×	×			
	PIXD3(入力)	P17	○	×	×			
	PIXD4(入力)	P20	○	×	×			
	PIXD5(入力)	P21	○	×	×			
	PIXD6(入力)	P22	○	×	×			
	PIXD7(入力)	P23	○	×	×			
	PCKO(出力)	P33	○	×	×			
MMC ホスト インタフェー ス	MMC_RES#(出力)	P75	○	×	×			
	MMC_RES#(出力)	PE7	○	○	×			
		PD5	○	○	×			
	MMC_CD(入力)	PC2	○	×	×			
		PE6	○	○	×			
	MMC_CMD(入出力)	P76	○	×	×			
		PD4	○	○	×			
	MMC_D0(入出力)	PC3	○	×	×			
		PD6	○	○	×			
	MMC_D1(入出力)	PC4	○	×	×			
		PD7	○	○	×			
	MMC_D2(入出力)	P80	○	×	×			

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
MMC ホスト インタフェース	MMC_D2(入出力)	PD2	○	○	×			
	MMC_D3(入出力)	P81	○	×	×			
		PD3	○	○	×			
	MMC_D4(入出力)	P82	○	×	×			
		PE0	○	○	×			
	MMC_D5(入出力)	PC5	○	×	×			
		PE1	○	○	×			
	MMC_D6(入出力)	PC6	○	×	×			
PE2		○	○	×				
MMC_D7(入出力)	PC7	○	×	×				
	PE3	○	○	×				
SD ホストイ ンタフェース	SDHI_CLK(出力)	P21	○ ^(注4)	×	×			
		P77	○	×	×			
		PD5	○	○	○			
	SDHI_CMD(入出力)	P20	○ ^(注4)	×	×			
		P76	○	×	×			
		PD4	○	○	○			
	SDHI_CD(入力)	P25	○ ^(注4)	×	×			
		P81	○	×	×			
		PE6	○	○	○			
	SDHI_WP(入力)	P24	○ ^(注4)	×	×			
		P80	○	×	×			
		PE7	○	○	○			
	SDHI_D0(入出力)	P22	○ ^(注4)	×	×			
		PC3	○	×	×			
		PD6	○	○	○			
	SDHI_D1(入出力)	P23	○ ^(注4)	×	×			
		PC4	○	×	×			
		PD7	○	○	○			
SDHI_D2(入出力)	P75	○	×	×				
	P87	○ ^(注4)	×	×				
SD ホストイ ンタフェース	SDHI_D2(入出力)	PD2	○	○	○			
	SDHI_D3(入出力)	P17	○ ^(注4)	×	×			
		PC2	○	×	×			
		PD3	○	○	○			
SD スレーブ インタフェース	SDSI_CLK(入力)	P77	○	×	×			
		PB5	○	○	×			
	SDSI_CMD(入出力)	P76	○	×	×			
		PB4	○	○	×			
	SDSI_D0(入出力)	PC3	○	×	×			
		PB6	○	○	×			
	SDSI_D1(入出力)	PC4	○	×	×			
		PB7	○	○	×			
	SDSI_D2(入出力)	P75	○	×	×			
PB2		○	○	×				
SDSI_D3(入出力)	PC2	○	×	×				
	PB3	○	○	×				
クロック周波 数精度測定回 路	CACREF(入力)	PC7	○	○	○	○	○	○
		PA0	○	○	×	○	○	○
		PH0	×	×	×	○	○	○

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
クアドシリアル ペリフェ ラルインタ フェース	QSPCLK(入出力)	P77	○	×	×			
		PD5	○	○	○			
	QSSL(入出力)	P76	○	×	×			
		PD4	○	○	○			
	QMO/QIO0(入出力)	PC3	○	×	×			
		PD6	○	○	○			
	QMI/QIO1(入出力)	PC4	○	×	×			
		PD7	○	○	○			
	QIO2(入出力)	P80	○	×	×			
		PD2	○	○	○			
QIO3(入出力)	P81	○	×	×				
	PD3	○	○	○				
LCD コント ロール(注4)	LCD_EXTCLK(入力)	PD0	○	○	×			
	LCD_CLK(出力)	PB5	○	○	×			
	LCD_TCON0(出力)	PB4	○	○	×			
	LCD_TCON1(出力)	PB3	○	○	×			
	LCD_TCON2(出力)	PB2	○	○	×			
	LCD_TCON3(出力)	PB1	○	○	×			
	LCD_DATA0(出力)	PB0	○	○	×			
	LCD_DATA1(出力)	PA7	○	○	×			
	LCD_DATA2(出力)	PA6	○	○	×			
	LCD_DATA3(出力)	PA5	○	○	×			
	LCD_DATA4(出力)	PA4	○	○	×			
	LCD_DATA5(出力)	PA3	○	○	×			
	LCD_DATA6(出力)	PA2	○	○	×			
	LCD_DATA7(出力)	PA1	○	○	×			
	LCD_DATA8(出力)	PA0	○	○	×			
	LCD_DATA9(出力)	PE7	○	○	×			
	LCD_DATA10(出力)	PE6	○	○	×			
	LCD_DATA11(出力)	PE5	○	○	×			
	LCD_DATA12(出力)	PE4	○	○	×			
	LCD_DATA13(出力)	PE3	○	○	×			
	LCD_DATA14(出力)	PE2	○	○	×			
	LCD_DATA15(出力)	PE1	○	○	×			
	LCD_DATA16(出力)	PE0	○	○	×			
	LCD_DATA17(出力)	PD7	○	○	×			
	LCD_DATA18(出力)	PD6	○	○	×			
LCD_DATA19(出力)	PD5	○	○	×				
LCD_DATA20(出力)	PD4	○	○	×				
LCD_DATA21(出力)	PD3	○	○	×				
LCD_DATA22(出力)	PD2	○	○	×				
LCD_DATA23(出力)	PD1	○	○	×				
リアルタイム クロック(注5)	RTCIC0(入力)	P30				○	○	○
	RTCIC1(入力)	P31				○	○	○
	RTCIC2(入力)	P32				○	○	○
シリアルコミ ュニケーショ ンインタフェ ース	RXD010(入力)/ SMISO010(入出力)/ SSCL010(入出力)	P81				○	×	×
		P86				○	×	×
		PC6				○	○	○
	TXD010(出力)/ SMOSI010(入出力)/ SSDA010(入出力)	P82				○	×	×
		P87				○	×	×
	PC7				○	○	○	

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX65N			RX660		
			144 ピン	100 ピン	64 ピン	144 ピン	100 ピン	64 ピン
シリアルコ ミュニケー ションインタ フェ ース	SCK010(入出力)/ RTS010#(出力)/ DE010(出力)	P80				○	×	×
	SCK010(入出力)/ CTS010#(入力)/ SS010#(入力)	P83				○	×	×
	SCK010(入出力)	PC5				○	○	○
	CTS010#(入力)/ RTS010#(出力)/ SS010#(入力)/ DE010(出力)	PC4				○	○	○
	RXD011(入力)/ SMISO011(入出力)/ SSCL011(入出力)	P76				○	×	×
		PB6				○	○	○
		PC0				○	○	×
	TXD011(出力)/ SMOSI011(入出力)/ SSDA011(入出力)	P77				○	×	×
		PB7				○	○	○
		PC1				○	○	×
	SCK011(入出力)/ RTS011#(出力)/ DE011(出力)	P75				○	×	×
	SCK011(入出力)	PB5				○	○	○
	TXDA011(出力)	PC1				○	○	×
	TXDB011(出力)	PC2				○	○	○
CTS011#(入力)/ SS011#(入力)	P74				○	×	×	
CTS011#(入力)/ RTS011#(出力))/SS011#(入力)/ DE011(出力)	PB4				○	○	×	
I2C バス インタフェ ース	SCL0(入出力)	P12				○	○	×
	SDA0(入出力)	P13				○	○	×
	SCL2(入出力)	P16				○	○	○
	SDA2(入出力)	P17				○	○	○
リモコン信号 受信機能	PMC0(入力)	P51				○	○	×
		P53				○	○	×
		PB3				○	○	○
		PC3				○	○	○
		PC4				○	○	○
		PC5				○	○	○
コンパレータ C	CMPC00(入力)	PE1				○	○	○
	CMPC10(入力)	PA3				○	○	○
	CMPC20(入力)	P15				○	○	○
	CMPC30(入力)	P26				○	○	○
	COMP0(出力)	PE5				○	○	○
	COMP1(出力)	PB1				○	○	○
	COMP2(出力)	P17				○	○	○
	COMP3(出力)	P30				○	○	○
	CVREFC0(入力)	PE2				○	○	○
	CVREFC1(入力)	PA4				○	○	○
	CVREFC2(入力)	P14				○	○	○
	CVREFC3(入力)	P27				○	○	○

注 1. JTAG のある製品にはありません。

注 2. 64 ピン TFBGA にはありません。

注 3. 簡易 SPI モードは未対応

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

注 4. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

注 5. サブクロック発振器のない製品では使用できません。

表 2.28 P0n 端子機能制御レジスタ (P0nPFS) の比較

レジスタ	ビット	RX65N(n = 0~3,5,7)	RX660(n = 0~3,5,7)
P0nPFS	ASEL	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P00 : AN118(177/176/145/144 ピン) P01 : AN119(177/176/145/144 ピン) P02 : AN120(177/176/145/144 ピン) P03 : DA0(177/176/145/144 ピン) P05 : DA1(177/176/145/144/100/64 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P03 : DA0(144/100 (注1)/80/64 ピン) P05 : DA1(144/100/80 ピン)

注 1. JTAG のある製品にはありません。

表 2.29 P1n 端子機能制御レジスタ (P1nPFS) の比較

レジスタ	ビット	RX65N(n = 0~7)	RX660(n = 2~7)
P10PFS	PSEL[5:0]	P10 端子機能選択ビット	—
P11PFS	PSEL[5:0]	P11 端子機能選択ビット	—
P12PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5U 000101b : TMC11 001010b : RXD2/SMISO2/SSCL2 001111b : SCL0[FM+] 100101b : LCD_TCON1-A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5U 000101b : TMC11 001010b : RXD2 (注2)/SMISO2(注2)/ SSCL2 (注2) 001111b : SCL0
P13PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0B 000011b : TIOCA5 000101b : TMO3 000110b : PO13 001001b : ADTRG1# 001010b : TXD2/SMOSI2/SSDA2 001111b : SDA0[FM+] 100101b : LCD_TCON0-A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0B 000101b : TMO3 001010b : TXD2/SMOSI2/SSDA2 001111b : SDA0

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n = 0~7)	RX660(n = 2~7)
P14PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKA 000011b : TIOCB5 000100b : TCLKA 000101b : TMR12 000110b : PO15 001011b : CTS1#/RTS1#/SS1# 010000b : CTX1 010010b : USB0_OVRCURA 100101b : LCD_CLK-A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKA 000101b : TMR12 001011b : CTS1#/RTS1#/SS1# 010000b : CTX0
P15PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0B 000010b : MTCLKB 000011b : TIOCB2 000100b : TCLKB 000101b : TMC12 000110b : PO13 001010b : RXD1/SMISO1/SSCL1 001011b : SCK3 010000b : CRX1-DS 011100b : PIXD0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0B 000010b : MTCLKB 000101b : TMC12 001010b : RXD1/SMISO1/SSCL1 001011b : SCK3 010000b : CRX0
P16PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 000010b : MTIOC3D 000011b : TIOCB1 000100b : TCLKC 000101b : TMO2 000110b : PO14 000111b : RTCOUT 001001b : ADTRG0# 001010b : TXD1/SMOSI1/SSDA1 001011b : RXD3/SMISO3/SSCL3 001111b : SCL2-DS 010001b : USB0_VBUS 010010b : USB0_VBUSEN 010011b : USB0_OVRCURB	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 000010b : MTIOC3D 000101b : TMO2 000111b : RTCOUT ^(注1) 001000b : ADTRG0# 001010b : TXD1/SMOSI1/SSDA1 001011b : RXD3/SMISO3/SSCL3 001101b : MOSIA 001111b : SCL2

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n = 0~7)	RX660(n = 2~7)
P17PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTIOC3B 000011b : TIOCB0 000100b : TCLKD 000101b : TMO1 000110b : PO15 000111b : POE8# 001000b : MTIOC4B 001001b : ADTRG1# 001010b : SCK1 001011b : TXD3/SMOSI3/SSDA3 001111b : SDA2-DS 011010b : SDHI_D3-C 001100b : PIXD3	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTIOC3B 000101b : TMO1 000111b : POE8# 001000b : MTIOC4B 001010b : SCK1 001011b : TXD3/SMOSI3/SSDA3 001101b : MISOA 001111b : SDA2 011110b : COMP2
P1nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P10 : IRQ0 (177/176 ピン) P11 : IRQ1 (177/176 ピン) P12 : IRQ2 (177/176/145/144/100/64 ピン) P13 : IRQ3 (177/176/145/144/100/64 ピン) P14 : IRQ4 (177/176/145/144/100 ピン) P15 : IRQ5 (177/176/145/144/100 ピン) P16 : IRQ6 (177/176/145/144/100/64 ピン) P17 : IRQ7 (177/176/145/144/100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P12 : IRQ2 (144/100/80 ピン) P13 : IRQ3 (144/100/80 ピン) P14 : IRQ4 (144/100/80/64/48 ピン) P15 : IRQ5 (144/100/80/64/48 ピン) P16 : IRQ6 (144/100/80/64/48 ピン) P17 : IRQ7 (144/100/80/64/48 ピン)
	ASEL	—	アナログ機能選択ビット

注 1. サブクロック発振器のない製品では使用できません。

注 2.80 ピンの製品では対応していません

表 2.30 P2n 端子機能制御レジスタ (P2nPFS) の比較

レジスタ	ビット	RX65N(n = 0~7)	RX660(n = 0~7)
P20PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC1A 000011b : TIOCB3 000101b : TMR10 000110b : PO0 001010b : TXD0/SMOSI0/SSDA0 010011b : USB0_ID 001111b : SDA1 (注2) 011010b : SDHI_CMDC (注1)(注2) 011100b : PIXD4 (注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC1A 000101b : TMR10 001010b : TXD0/SMOSI0/SSDA0

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n = 0~7)	RX660(n = 0~7)
P21PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC1B 000011b : TIOCA3 000101b : TMCIO 000110b : PO1 001000b : MTIOC4A 001010b : RXD0/SMISO0/SSCLO 010011b : USB0_EXICEN 001111b : SCL1 (注2) 011010b : SDHI_CLK-C (注1)(注2) 011100b : PIXD5(注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC1B 000101b : TMCIO 001000b : MTIOC4A 001010b : RXD0/SMISO0/SSCLO
P22PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 000010b : MTCLKC 000011b : TIOCC3 000101b : TMO0 000110b : PO2 001010b : SCK0 010011b : USB0_OVRC URB 011000b : EDREQ0 011010b : SDHI_D0-C(注1)(注2) 011100b : PIXD6(注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 000010b : MTCLKC 000101b : TMO0 001010b : SCK0
P23PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 000010b : MTCLKD 000011b : TIOCD3 000110b : PO3 001010b : TXD3/SMOSI3/SSDA3 001011b : CTS0#/RTS0#/SS0# 011000b : EDACK0 011010b : SDHI_D1-C(注1)(注2) 011100b : PIXD7(注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 000010b : MTCLKD 001010b : TXD3/SMOSI3/SSDA3 001011b : CTS0#/RTS0#/SS0#
P24PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 000010b : MTCLKA 000011b : TIOCB4 000101b : TMR11 000110b : PO4 001010b : SCK3 010011b : USB0_VBUS EN 011000b : EDREQ1 011010b : SDHI_WP(注1)(注2) 011100b : PIXCLK(注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 000010b : MTCLKA 000101b : TMR11 001010b : SCK3

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n = 0~7)	RX660(n = 0~7)
P25PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 000010b : MTCLKB 000011b : TIOCA4 000110b : PO5 001001b : ADTRG0# 001010b : RXD3/SMISO3/SSCL3 011000b : EDACK1 011010b : SDHI_CD(注1)(注2) 011100b : HSYNC(注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 000010b : MTCLKB 001001b : ADTRG0# 001010b : RXD3/SMISO3/SSCL3
P26PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC2A 000101b : TMO1 000110b : PO6 001010b : TXD1/SMOSI1/SSDA1 001011b : CTS3#/RTS3#/SS3# 001101b : MOSIB-A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC2A 000101b : TMO1 001010b : TXD1/SMOSI1/SSDA1 001011b : CTS3#/RTS3#/SS3#
P27PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC2B 000101b : TMC13 000110b : PO7 001010b : SCK1 001101b : RSPCKB-A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC2B 000101b : TMC13 001010b : SCK1
P2nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P20 : IRQ8 (177/176/145/144/100 ピン) P21 : IRQ9 (177/176/145/144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P20 : IRQ8 (144/100/80 ピン) P21 : IRQ9 (144/100/80 ピン) P22 : IRQ15 (144/100 ピン) P23 : IRQ3 (144/100 ピン) P24 : IRQ12 (144/100 ピン) P25 : IRQ5 (144/100 ピン) P26 : IRQ6 (144/100/80/64/48 ピン) P27 : IRQ7 (144/100/80/64/48 ピン)
	ASEL	—	アナログ機能選択ビット

注 1. 100 ピンは未対応

注 2. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

表 2.31 P3n 端子機能制御レジスタ (P3nPFS) の比較

レジスタ	ビット	RX65N(n = 0~4)	RX660(n = 0~4,6,7)
P30PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 000101b : TMR13 000110b : PO8 000111b : POE8# 001010b : RXD1/SMISO1/SSCL1 001101b : MISOB-A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 000101b : TMR13 000111b : POE8# 001010b : RXD1/SMISO1/SSCL1 011110b : COMP3
P31PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 000101b : TMC12 000110b : PO9 001011b : CTS1#/RTS1#/SS1# 001101b : SSLB0-A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 000101b : TMC12 001011b : CTS1#/RTS1#/SS1#
P32PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0C 000011b : TIOCC0 000101b : TMO3 000110b : PO10 000111b : RTCOUT 001000b : POE0# 001010b : TXD6/SMOSI6/SSDA6 001011b : TXD0/SMOSI0/SSDA0 010000b : CTX0 010011b : USB0_VBUSEN 011100b : VSYNC (注2) 100001b : POE10#	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0C 000101b : TMO3 000111b : RTCOUT (注1) 001000b : POE0# 001010b : TXD6/SMOSI6/SSDA6 001011b : TXD0/SMOSI0/SSDA0 010000b : CTX0 100001b : POE10#
P33PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0D 000011b : TIOCD0 000101b : TMR13 000110b : PO11 001000b : POE4# 001010b : RXD6/SMISO6/SSCL6 001011b : RXD0/SMISO0/SSCL0 010000b : CRX0 011000b : EDREQ1 011100b : PCKO (注2) 100001b : POE11#	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0D 000101b : TMR13 001000b : POE4# 001010b : RXD6/SMISO6/SSCL6 001011b : RXD0/SMISO0/SSCL0 010000b : CRX0 100001b : POE11#

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n = 0~4)	RX660(n = 0~4,6,7)
P34PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0A 000101b : TMCi3 000110b : PO12 000111b : POE10# 001010b : SCK6 001011b : SCK0 010001b : ET0_LINKSTA	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0A 000101b : TMCi3 000111b : POE10# 001010b : SCK6 001011b : SCK0
P3nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ0-DS (177/176/145/144/100/64 ピン) P31 : IRQ1-DS (177/176/145/144/100/64 ピン) P32 : IRQ2-DS (177/176/145/144/100 ピン) P33 : IRQ3-DS (177/176/145/144/100 ピン) P34 : IRQ4 (177/176/145/144/100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ0-DS (144/100/80/64/48 ピン) P31 : IRQ1-DS (144/100/80/64/48 ピン) P32 : IRQ2-DS (144/100/80/64 ピン) P33 : IRQ3-DS (144/100 ピン) P34 : IRQ4 (144/100/80 ピン) P36 : IRQ5 (144/100/80/64/48 ピン) P37 : IRQ4 (144/100/80/64/48 ピン)

注 1. サブクロック発振器のない製品では使用できません。

注 2. 100 ピンは未対応

表 2.32 P5n 端子機能制御レジスタ (P5nPFS) の比較

レジスタ	ビット	RX65N(n = 0~2, 4~7)	RX660(n = 0~6)
P50PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 001010b : TXD2/SMOSI2/SSDA2 001101b : SSLB1-A	端子機能選択ビット 000000b : Hi-Z 001010b : TXD2/SMOSI2/SSDA2
P51PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 001010b : SCK2 001101b : SSLB2-A	端子機能選択ビット 000000b : Hi-Z 001010b : SCK2
P52PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 001010b : RXD2/SMISO2/SSCL2 001101b : SSLB3-A	端子機能選択ビット 000000b : Hi-Z 001010b : RXD2/SMISO2/SSCL2
P53PFS	PSEL[5:0]	—	P53 端子機能選択ビット

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n = 0~2, 4~7)	RX660(n = 0~6)
P54PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 000101b : TMC11 001011b : CTS2#/RTS2#/SS2# 001101b : MOSIC-B 010000b : CTX1 010001b : ET0_LINKSTA 011000b : EDACK0 100101b : LCD_DATA6-A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 000101b : TMC11 001011b : CTS2#/RTS2#/SS2# 010000b : CTX 0
P55PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 000101b : TMO3 001010b : TXD7/SMOSI7/SSDA7 001101b : MISOC-B 010000b : CRX1 010001b : ET0_EXOUT 011000b : EDREQ0 100101b : LCD_DATA5-A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 000101b : TMO3
P56PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 000011b : TIOCA1 001010b : SCK7 001101b : RSPCKC-B 011000b : EDACK1 100101b : LCD_DATA4-A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 001010b : SCK7
P57PFS	PSEL[5:0]	P57 端子機能選択ビット	—
P5nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P55 : IRQ10 (177/176/145/144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P50 : IRQ0 (144/100 ピン) P51 : IRQ1 (144/100 ピン) P52 : IRQ2 (144/100 ピン) P53 : IRQ3 (144/100 ピン) P54 : IRQ4 (144/100/80/64 ピン) P55 : IRQ10 (144/100/80/64 ピン) P56 : IRQ6 (144 ピン)

表 2.33 P6n 端子機能制御レジスタ (P6nPFS) の比較

レジスタ	ビット	RX65N(n =6,7)	RX660(n = 0~7)
P60PFS	PSEL[5:0]	—	P60 端子機能制御レジスタ
P61PFS	PSEL[5:0]	—	P61 端子機能制御レジスタ
P6nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P67 : IRQ15 (177/176/145/144 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P60 : IRQ0 (144 ピン) P61 : IRQ1 (144 ピン) P62 : IRQ2 (144 ピン) P63 : IRQ3 (144 ピン) P64 : IRQ4 (144 ピン) P65 : IRQ13 (144 ピン) P66 : IRQ14 (144 ピン) P67 : IRQ15 (144 ピン)

表 2.34 P7n 端子機能制御レジスタ (P7nPFS) の比較

レジスタ	ビット	RX65N(n = 1~7)	RX660(n = 0~7)
P70PFS	PSEL[5:0]	—	P70 端子機能制御レジスタ
P71PFS	PSEL[5:0]	P71 端子機能制御レジスタ	—
P72PFS	PSEL[5:0]	P72 端子機能制御レジスタ	—
P73PFS	PSEL[5:0]	P73 端子機能制御レジスタ	—
P74PFS	PSEL[5:0]	端子機能制御レジスタ 000000b : Hi-Z 000110b : PO19 001011b : CTS11#/SS11# 010001b : ET0_ERXD1 010010b : RMII0_RXD1 100101b : LCD_DATA21-A ^{(注1)(注2)}	端子機能制御レジスタ 000000b : Hi-Z 001011b : CTS11#/SS11# 101101b : CTS011#/SS011#
P75PFS	PSEL[5:0]	端子機能制御レジスタ 000000b : Hi-Z 000110b : PO20 001010b : SCK11 001011b : RTS11# 010001b : ET0_ERXD0 010010b : RMII0_RXD0 011001b : MMC_RES#-A 011010b : SDHI_D2-A 100011b : SDSI_D2 100101b : LCD_DATA20-A ^{(注1)(注2)}	端子機能制御レジスタ 000000b : Hi-Z 001010b : SCK11 001011b : RTS11# 101100b : SCK011 101101b : RTS011# 101110b : DE011
P76PFS	PSEL[5:0]	端子機能制御レジスタ 000000b : Hi-Z 000110b : PO22 001010b : RXD11/SMISO11/SSCL11 010001b : ET0_RX_CLK 010010b : REF50CK0 011001b : MMC_CMD-A 011010b : SDHI_CMD-A 011011b : QSSL-A 100011b : SDSI_CMD 100101b : LCD_DATA18-A ^{(注1)(注2)}	端子機能制御レジスタ 000000b : Hi-Z 001010b : RXD11/SMISO11/SSCL11 001011b : RXD011/SMISO011/SSCL011 101100b : TXD011/SMOSI011/SSDA011
P77PFS	PSEL[5:0]	端子機能制御レジスタ 000000b : Hi-Z 000110b : PO23 001010b : TXD11/SMOSI11/SSDA11 010001b : ET0_RX_ER 010010b : RMII0_RX_ER 011001b : MMC_CLK-A 011010b : SDHI_CLK-A 011011b : QSPCLK-A 100011b : SDSI_CLK 100101b : LCD_DATA17-A ^{(注1)(注2)}	端子機能制御レジスタ 000000b : Hi-Z 001010b : TXD11/SMOSI11/SSDA11 101100b : TXD011/SMOSI011/SSDA011
P7nPFS	ISEL	—	割り込み入力機能選択ビット

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

注 1. 145/144 ピンは未対応

注 2. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

表 2.35 P8n 端子機能制御レジスタ (P8nPFS) の比較

レジスタ	ビット	RX65N(n = 0~7)	RX660(n = 0~3,6,7)
P80PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 000110b : PO26 001010b : SCK10 001011b : RTS10# 010001b : ET0_TX_EN 010010b : RMII0_TXD_EN 011000b : EDREQ0 011001b : MMC_D2-A 011010b : SDHI_WP 011011b : QIO2-A 100101b : LCD_DATA1 4-A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 001010b : SCK10 001011b : RTS10# 101100b : SCK010 101101b : RTS010# 101110b : DE010
P81PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 000110b : PO27 001010b : RXD10/SMISO10/SSCL10 010001b : ET0_ETXD0 010010b : RMII0_TXD0 011000b : EDACK0 011001b : MMC_D3-A 011010b : SDHI_CD 011011b : QIO3-A 100101b : LCD_DATA1 3-A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 001010b : RXD10/SMISO10/SSCL10 101100b : RXD010/SMISO010/SSCL010
P82PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 000110b : PO28 001010b : TXD10/SMOSI10/SSDA10 010001b : ET0_ETXD1 010010b : RMII0_TXD1 011000b : EDREQ1 011001b : MMC_D4-A 100101b : LCD_DATA1 2-A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 001010b : TXD10/SMOSI10/SSDA10 101100b : TXD010/SMOSI010/SSDA010

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n = 0~7)	RX660(n = 0~3,6,7)
P83PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 001010b : SCK10 001011b : CTS10#/SS10# 010001b : ET0_CRS 010010b : RMII0_CRS_DV 011000b : EDACK1 100101b : LCD_DATA8A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 001010b : SCK10 001011b : CTS10#/SS10# 101100b : SCK010 101101b : CTS010#/SS010#
P84PFS	PSEL[5:0]	P84 端子機能選択ビット	—
P85PFS	PSEL[5:0]	P85 端子機能選択ビット	—
P86PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000011b : TIOCA0 001000b : MTIOC4D 001010b : RXD10/SMISO10/SSCL10 011100b : PIXD1	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC4D 001010b : RXD10/SMISO10/SSCL10 101100b : RXD010/SMISO010/ SSCL010
P87PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000011b : TIOCA2 001000b : MTIOC4C 001010b : TXD10/SMOSI10/SSDA10 011100b : PIXD2 011010b : SDHI_D2-C	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC4C 001010b : TXD10/SMOSI10/SSDA10 101100b : TXD010/SMOSI010/ SSDA010
P8nPFS	ISEL	—	割り込み入力機能選択ビット

表 2.36 P9n 端子機能制御レジスタ (P9nPFS) の比較

レジスタ	ビット	RX65N(n = 0~3)	RX660(n = 0~3)
P9nPFS	ISEL	—	割り込み入力機能選択ビット
	ASEL	アナログ入力機能選択ビット	—

表 2.37 PAn 端子機能制御レジスタ (PAnPFS) の比較

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PA0PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 000011b : TIOCA0 000110b : PO16 000111b : CACREF 001000b : MTIOC6D 001101b : SSLA1-B 010001b : ET0_TX_EN 010010b : RMII0_TXD_EN 100101b : LCD_DATA8-B	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 000111b : CACREF 001000b : MTIOC6D 001101b : SSLA1

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PA1PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0B 000010b : MTCLKC 000011b : TIOCB0 000110b : PO17 001000b : MTIOC7B 001010b : SCK5 001101b : SSLA2-B 010001b : ET0_WOL 100101b : LCD_DATA7-B	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0B 000010b : MTCLKC 001000b : MTIOC7B 001001b : ADTRG0# 001010b : SCK5 001100b : SCK12 001101b : SSLA2 100111b : MTIOC3B
PA2PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000110b : PO18 001000b : MTIOC7A 001010b : RXD5/SMISO5/SSCL5 001101b : SSLA3-B 100101b : LCD_DATA6-B	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC7A 001010b : RXD5/SMISO5/SSCL5 001100b : RXD12/SMISO12/SSCL12/RXD12 001101b : SSLA3
PA3PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0D 000010b : MTCLKD 000011b : TIOCD0 000100b : TCLKB 000110b : PO19 001010b : RXD5/SMISO5/SSCL5 010001b : ET0_MDIO 100101b : LCD_DATA5-B	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0D 000010b : MTCLKD 001000b : MTIC5V 001010b : RXD5/SMISO5/SSCL5 100111b : MTIOC4D
PA4PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5U 000010b : MTCLKA 000011b : TIOCA1 000101b : TMR10 000110b : PO20 001010b : TXD5/SMOSI5/SSDA5 001101b : SSLA0-B 010001b : ET0_MDC 100101b : LCD_DATA4-B	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5U 000010b : MTCLKA 000101b : TMR10 001000b : MTIOC4C 001001b : ADST0 001010b : TXD5/SMOSI5/SSDA5 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 001101b : SSLA0 100111b : MTIOC7C

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PA5PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000011b : TIOCB1 000110b : PO21 001000b : MTIOC6B 001101b : RSPCKA-B 010001b : ET0_LINKST A 100101b : LCD_DATA3-B	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC6B 001101b : RSPCKA
PA6PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5V 000010b : MTCLKB 000011b : TIOCA2 000101b : TMCI3 000110b : PO22 000111b : POE10# 001011b : CTS5#/RTS5#/SS5# 001101b : MOSIA-B 010001b : ET0_EXOUT 100101b : LCD_DATA2-B	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5V 000010b : MTCLKB 000101b : TMCI3 000111b : POE10# 001000b : MTIOC3D 001011b : CTS5#/RTS5#/SS5# 001100b : CTS12#/RTS12#/SS12# 001101b : MOSIA 100111b : MTIOC6B
PA7PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000011b : TIOCB2 000110b : PO23 001101b : MISOA-B 010001b : ET0_WOL 100101b : LCD_DATA1-B	端子機能選択ビット 000000b : Hi-Z 001101b : MISOA
PAnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA1 : IRQ11 (177/176/145/144/100/64 ピン) PA3 : IRQ6-DS (177/176/145/144/100 ピン) PA4 : IRQ5-DS (177/176/145/144/100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA0 : IRQ0 (144/100/80/64 ピン) PA1 : IRQ11 (144/100/80/64/48 ピン) PA2 : IRQ10 (144/100/80 ピン) PA3 : IRQ6-DS (144/100/80/64/48 ピン) PA4 : IRQ5-DS (144/100/80/64/48 ピン) PA5 : IRQ5 (144/100/80 ピン) PA6 : IRQ14 (144/100/80/64/48 ピン) PA7 : IRQ7 (144/100 ピン)
PAnPFS	ASEL	—	アナログ機能選択ビット

表 2.38 PBn 端子機能制御レジスタ (PBnPFS)の比較

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PB0PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5W 000011b : TIOCA3 000110b : PO24 001010b : RXD4/SMISO4/SSCL4 001011b : RXD6/SMISO6/SSCL6 010001b : ET0_ERXD1 010010b : RMII0_RXD1 100101b : LCD_DATA0-B ^(注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5W 000010b : MTIOC3D 001010b : RXD4/SMISO4/SSCL4 001011b : RXD6/SMISO6/SSCL6 001101b : RSPCKA
PB1PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0C 000010b : MTIOC4C 000011b : TIOCB3 000101b : TMC10 000110b : PO25 001010b : TXD4/SMOSI4/SSDA4 001011b : TXD6/SMOSI6/SSDA6 010001b : ET0_ERXD0 010010b : RMII0_RXD0 100101b : LCD_TCON3-B ^(注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0C 000010b : MTIOC4C 000101b : TMC10 001010b : TXD4/SMOSI4/SSDA4 001011b : TXD6/SMOSI6/SSDA6 011110b : COMP1
PB2PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000011b : TIOCC3 000100b : TCLKC 000110b : PO26 001010b : CTS4#/RTS4#/SS4# 001011b : CTS6#/RTS6#/SS6# 010001b : ET0_RX_CLK 010010b : REF50CK0 100011b : SDSI_D2 100101b : LCD_TCON2-B ^(注1)	端子機能選択ビット 000000b : Hi-Z 001010b : CTS4#/RTS4#/SS4# 001011b : CTS6#/RTS6#/SS6#

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PB3PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0A 000010b : MTIOC4A 000011b : TIOCD3 000100b : TCLKD 000101b : TMO0 000110b : PO27 000111b : POE11# 001010b : SCK4 001011b : SCK6 010001b : ET0_RX_ER 010010b : RMII0_RX_ER 100011b : SDSI_D3 100101b : LCD_TCON1-B (注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0A 000010b : MTIOC4A 000101b : TMO0 000111b : POE11# 001010b : SCK4 001011b : SCK6 011101b : TIC2 100110b : PMCO
PB4PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000011b : TIOCA4 000110b : PO28 001011b : CTS9#/RTS9#/SS9# 010001b : ET0_TX_EN 010010b : RMII0_TXD_EN 100011b : SDSI_CMD 100100b : CTS11#/RTS11#/SS11# 100101b : LCD_TCON0-B (注1)	端子機能選択ビット 000000b : Hi-Z 001011b : CTS9#/RTS9#/SS9# 100100b : CTS11#/RTS11#/SS11# 101100b : CTS011#/RTS011#/SS011# 101110b : DE011
PB5PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC2A 000010b : MTIOC1B 000011b : TIOCB4 000101b : TMR11 000110b : PO29 000111b : POE4# 001010b : SCK9 010001b : ET0_ETXD0 010010b : RMII0_TXD0 100011b : SDSI_CLK 100100b : SCK11 100101b : LCD_CLK-B (注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC2A 000010b : MTIOC1B 000101b : TMR11 000111b : POE4# 001010b : SCK9 011101b : TOC2 100100b : SCK11 101100b : SCK011

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PB6PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 000011b : TIOCA5 000110b : PO30 001010b : RXD9/SMISO9/SSCL9 010001b : ET0_ETXD1 010010b : RMII0_TXD1 100011b : SDSI_D0 100100b : RXD11/SMISO11/SSCL11	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 001010b : RXD9/SMISO9/SSCL9 100100b : RXD11/SMISO11/SSCL11 101100b : RXD011/SMISO011/SSCL011
PB7PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 000011b : TIOCB5 000110b : PO31 001010b : TXD9/SMOSI9/SSDA9 010001b : ET0_CRS 010010b : RMII0_CRS_DV 100011b : SDSI_D1 100100b : TXD11/SMOSI11/SSDA11	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 001010b : TXD9/SMOSI9/SSDA9 100100b : TXD11/SMOSI11/SSDA11 101100b : TXD011/SMOSI011/SSDA011
PBnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB0 : IRQ12 (177/176/145/144/100 ピン) PB1 : IRQ4-DS (177/176/145/144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB0 : IRQ12 (144/100/80/64/48 ピン) PB1 : IRQ4-DS (144/100/80/64/48 ピン) PB2 : IRQ2 (144/100/80 ピン) PB3 : IRQ3 (144/100/80/64/48 ピン) PB4 : IRQ4 (144/100/80 ピン) PB5 : IRQ13 (144/100/80/64/48 ピン) PB6 : IRQ6 (144/100/80/64 ピン) PB7 : IRQ15 (144/100/80/64 ピン)

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

表 2.39 PCn 端子機能制御レジスタ(PCnPFS)の比較

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PC0PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 000011b : TCLKC 000110b : PO17 001011b : CTS5#/RTS5#/SS5# 001101b : SSLA1-A 010001b : ET0_ERXD3	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 001011b : CTS5#/RTS5#/SS5# 001101b : SSLA1 101100b : RXD011/SMISO011/SSCL011

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PC1PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 000011b : TCLKD 000110b : PO18 001010b : SCK5 001101b : SSLA2-A 010001b : ET0_ERXD2 100101b : LCD_DATA2-A ^{(注2)(注3)}	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 001010b : SCK5 001101b : SSLA2 101100b : TXD011/SMOSI011/ SSDA011/TXDA011
PC2PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 000011b : TCLKA 000110b : PO21 001010b : RXD5/SMISO5/SSCL5 001101b : SSLA3-A 010001b : ET0_RX_DV 011001b : MMC_CD-A ^(注1) 011010b : SDHI_D3-A ^(注1) 100011b : SDSI_D3 ^(注1) 100101b : LCD_DATA19-A ^{(注2)(注3)}	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 001010b : RXD5/SMISO5/SSCL5 001101b : SSLA3 101100b : TXDB011
PC3PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 000011b : TCLKB 000110b : PO24 001010b : TXD5/SMOSI5/SSDA5 010001b : ET0_TX_ER 011001b : MMC_D0-A ^(注1) 011010b : SDHI_D0-A ^(注1) 011011b : QIO0-A/QMO-A 100011b : SDSI_D0 ^(注1) 100101b : LCD_DATA16-A ^{(注2)(注3)}	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 001010b : TXD5/SMOSI5/SSDA5 100110b : PMCO

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PC4PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 000010b : MTCLKC 000101b : TMCI1 000110b : PO25 000111b : POE0# 001010b : SCK5 001011b : CTS8#/RTS8#/SS8# 001101b : SSLA0-A 010001b : ET0_TX_CLK 011001b : MMC_D1-A ^(注1) 011010b : SDHI_D1-A ^(注1) 011011b : QIO1-A/QMI-A 100011b : SDSI_D1 ^(注1) 100100b : CTS10#/RTS10#/SS10# 100101b : LCD_DATA15-A ^{(注2)(注3)}	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 000010b : MTCLKC 000101b : TMCI1 000111b : POE0# 001000b : MTIOC0A 001010b : SCK5 001011b : CTS8#/RTS8#/SS8# 001101b : SSLA0 100100b : CTS10#/RTS10#/SS10# 100110b : PMCO 101100b : CTS010#/RTS010#/SS010# 101110b : DE010
PC5PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 000010b : MTCLKD 000101b : TMR12 000110b : PO29 001010b : SCK8 001101b : RSPCKA-A 010001b : ET0_ETXD2 011001b : MMC_D5-A ^(注1) 100100b : SCK10 100101b : LCD_DATA11-A ^{(注2)(注3)}	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 000010b : MTCLKD 000101b : TMR12 001000b : MTIOC0C 001010b : SCK8 001101b : RSPCKA 100100b : SCK10 100110b : PMCO 101100b : SCK010
PC6PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 000010b : MTCLKA 000101b : TMCI2 000110b : PO30 001010b : RXD8/SMISO8/SSCL8 001101b : MOSIA-A 010001b : ET0_ETXD3 011001b : MMC_D6-A ^(注1) 011101b : TIC0 100100b : RXD10/SMISO10/SSCL10 100101b : LCD_DATA10-A ^{(注2)(注3)}	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 000010b : MTCLKA 000101b : TMCI2 001010b : RXD8/SMISO8/SSCL8 001101b : MOSIA 011101b : TIC0 100100b : RXD10/SMISO10/SSCL10 101100b : RXD010/SMISO010/ SSCL010

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PC7PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKB 000101b : TMO2 000110b : PO31 000111b : CACREF 001010b : TXD8/SMOSI8/SSDA8 001101b : MISOA-A 010001b : ET0_COL 011001b : MMC_D7-A ^(注1) 011101b : TOC0 100100b : TXD10/SMOSI10/SSDA10 100101b : LCD_DATA9-A ^{(注2)(注3)}	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKB 000101b : TMO2 000111b : CACREF 001010b : TXD8/SMOSI8/SSDA8 001101b : MISOA 011101b : TOC0 100100b : TXD10/SMOSI10/SSDA10 101100b : TXD010/SMOSI010/ SSDA010
PCnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PC0 : IRQ14 (177/176/145/144/100/64 ピン) PC1 : IRQ12 (177/176/145/144/100/64 ピン) PC6 : IRQ13 (177/176/145/144/100/64 ピン) PC7 : IRQ14 (177/176/145/144/100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PC0 : IRQ14 (144/100 ピン) PC1 : IRQ12 (144/100 ピン) PC2 : IRQ10 (144/100/80/64 ピン) PC3 : IRQ11 (144/100/80/64 ピン) PC4 : IRQ12 (144/100/80/64/48 ピン) PC5 : IRQ5 (144/100/80/64/48 ピン) PC6 : IRQ13 (144/100/80/64/48 ピン) PC7 : IRQ14 (144/100/80/64/48 ピン)

注 1. 100 ピンは未対応

注 2. 145/144/100 ピンは未対応

注 3. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

表 2.40 PDn 端子機能制御レジスタ (PDnPFS)の比較

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PD0PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 001000b : POE4# 100101b : LCD_EXTCLK-B	端子機能選択ビット 000000b : Hi-Z 001000b : POE4#
PD1PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 001000b : POE0# 001101b : MOSIC-A 010000b : CTX0 100101b : LCD_DATA23-B	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 001000b : POE0# 010000b : CTX0
PD2PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 001101b : MISOC-A 010000b : CRX0 011001b : MMC_D2-B 011010b : SDHI_D2-B 011011b : QIO2-B 011101b : TIC2 100101b : LCD_DATA22-B	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 010000b : CRX0 011101b : TIC2
PD3PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000111b : POE8# 001000b : MTIOC8D 001101b : RSPCKC-A 011001b : MMC_D3-B 011010b : SDHI_D3-B 011011b : QIO3-B 011101b : TOC2 100101b : LCD_DATA21-B	端子機能選択ビット 000000b : Hi-Z 000111b : POE8# 001000b : MTIOC8D 011101b : TOC2
PD4PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000111b : POE11# 001000b : MTIOC8B 001101b : SSLC0-A 011001b : MMC_CMDB 011010b : SDHI_CMDB 011011b : QSSL-B 100101b : LCD_DATA20-B	端子機能選択ビット 000000b : Hi-Z 000111b : POE11# 001000b : MTIOC8B

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PD5PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5W 000111b : POE10# 001000b : MTIOC8C 001101b : SSLC1-A 011001b : MMC_CLK-B 011010b : SDHI_CLK-B 011011b : QSPCLK-B 100101b : LCD_DATA19-B	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5W 000111b : POE10# 001000b : MTIOC8C
PD6PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5V 000111b : POE4# 001000b : MTIOC8A 001101b : SSLC2-A 011001b : MMC_D0-B 011010b : SDHI_D0-B 011011b : QIO0-B/QMO-B 100101b : LCD_DATA18-B	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5V 000111b : POE4# 001000b : MTIOC8A
PD7PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5U 000111b : POE0# 001101b : SSLC3-A 011001b : MMC_D1-B 011010b : SDHI_D1-B 011011b : QIO1-B/QMI-B 100101b : LCD_DATA17-B	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5U 000111b : POE0#
PDnPFS	ASEL	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PD0 : AN108 (177/176/145/144/100 ピン) PD1 : AN109 (177/176/145/144/100 ピン) PD2 : AN110 (177/176/145/144/100/64 ピン) PD3 : AN111 (177/176/145/144/100/64 ピン) PD4 : AN112 (177/176/145/144/100/64 ピン) PD5 : AN113 (177/176/145/144/100/64 ピン) PD6 : AN106 (177/176/145/144/100/64 ピン) PD7 : AN107 (177/176/145/144/100/64 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PD0 : AN 016 (144/100/80 ピン) PD1 : AN 017 (144/100/80 ピン) PD2 : AN 018 (144/100/80 ピン) PD3 : AN 019 (144/100 ピン) PD4 : AN 020 (144/100 ピン) PD5 : AN 021 (144/100 ピン) PD6 : AN 022 (144/100 ピン) PD7 : AN 023 (144/100 ピン)

表 2.41 PEn 端子機能制御レジスタ (PEnPFS)の比較

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PE0PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC3D 001100b : SCK12 001101b : SSLB1-B 011001b : MMC_D4-B 100101b : LCD_DATA16-B	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC3D 001100b : SCK12
PE1PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 000110b : PO18 001000b : MTIOC3B 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 001101b : SSLB2-B 011001b : MMC_D5-B 100101b : LCD_DATA15-B (注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 001000b : MTIOC3B 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12
PE2PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 000110b : PO23 001100b : RXD12/SMISO12/ SSCL12/RDX12 001101b : SSLB3-B 011001b : MMC_D6-B 011101b : TIC3 100101b : LCD_DATA14-B (注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 001000b : MTIOC7A 001100b : RXD12/SMISO12/ SSCL12/RDX12 011101b : TIC3
PE3PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 000110b : PO26 000111b : POE8# 001100b : CTS12#/RTS12#/SS12# 010001b : ET0_ERXD3 011001b : MMC_D7-B 011101b : TOC3 100101b : LCD_DATA13-B (注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 000111b : POE8# 001000b : MTIOC1B 001100b : CTS12#/RTS12#/SS12# 011101b : TOC3
PE4PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 000010b : MTIOC1A 000110b : PO28 001101b : SSLB0-B 010001b : ET0_ERXD2 100101b : LCD_DATA12-B (注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 000010b : MTIOC1A 001000b : MTIOC4A 100111b : MTIOC7D

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PE5PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 000010b : MTIOC2B 001101b : RSPCKB-B 010001b : ET0_RX_CLK 010010b : REF50CK0 100101b : LCD_DATA11-B (注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 000010b : MTIOC2B 011110b : COMP0
PE6PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC6C 001101b : MOSIB-B 011001b : MMC_CD-B 011010b : SDHI_CD 011101b : TIC1 100101b : LCD_DATA10-B (注1)	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC6C 001010b : CTS4#/RTS4#/SS4# 011101b : TIC1
PE7PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC6A 001101b : MISOB-B 011001b : MMC_RES#B 011010b : SDHI_WP 011101b : TOC1 100101b : LCD_DATA9B (注1)	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC6A 001010b : CTS4#/RTS4#/SS4# 011101b : TOC1
PEnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE2 : IRQ7-DS (177/176/145/144/100/64 ピン) PE5 : IRQ5 (177/176/145/144/100 ピン) PE6 : IRQ6 (177/176/145/144/100/64 ピン) PE7 : IRQ7 (177/176/145/144/100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE0 : IRQ8 (144/100/80/64 ピン) PE1 : IRQ9 (144/100/80/64/48 ピン) PE2 : IRQ7-DS (144/100/80/64/48 ピン) PE3 : IRQ11 (144/100/80/64/48 ピン) PE4 : IRQ12 (144/100/80/64/48 ピン) PE5 : IRQ5 (100/80/64 ピン) PE6 : IRQ6 (144/100 ピン) PE7 : IRQ7 (144/100 ピン)

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(n=0~7)	RX660(n=0~7)
PEnPFS	ASEL	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : ANEX0 (177/176/145/144/100/64 ピン) PE1 : ANEX1 (177/176/145/144/100/64 ピン) PE2 : AN100 (177/176/145/144/100 ピン) PE3 : AN101 (177/176/145/144/100 ピン) PE4 : AN102 (177/176/145/144/100 ピン) PE5 : AN103 (177/176/145/144/100 ピン) PE6 : AN104 (177/176/145/144/100 ピン) PE7 : AN105 (177/176/145/144/100 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : AN008 (144/100/80/64 ピン) PE1 : AN009 (144/100/80/64/48 ピン) PE2 : AN010 (144/100/80/64/48 ピン) PE3 : AN011 (144/100/80/64/48 ピン) PE4 : AN012 (144/100/80/64/48 ピン) PE5 : AN013 (144/100/80/64 ピン) PE6 : AN014 (144/100 ピン) PE7 : AN015 (144/100 ピン)

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

表 2.42 PF5 端子機能制御レジスタ(PF5PFS)の比較

レジスタ	ビット	RX65N (n = 0~2,5)	RX660
PFnPFS	PSEL[5:0]	PFn 端子機能選択ビット	—

表 2.43 PHn 端子機能制御レジスタ(PHnPFS)の比較

レジスタ	ビット	RX65N	RX660(n=0~3)
PHnPFS	—	—	PHn 端子機能制御レジスタ

表 2.44 PKn 端子機能制御レジスタ(PKnPFS)の比較

レジスタ	ビット	RX65N(n = 0~3,5)	RX660(n=1,3,5)
PJ0PFS	PSEL[5:0]	PJ0 端子機能選択ビット	—
PJ1PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC6A 001010b : RXD8/ SMISO8/SSCL8 001101b : SSLC2-B 100101b : LCD_TCON3-A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A
PJ2PFS	PSEL[5:0]	PJ2 端子機能制御レジスタ	—
PJ3PFS	PSEL[5:0]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 001010b : CTS6#/RTS6#/SS6# 001011b : CTS0#/RTS0#/SS0# 010001b : ET0_EXOUT 011000b : EDACK1	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 001010b : CTS6#/RTS6#/SS6# 001011b : CTS0#/RTS0#/SS0#
PJnPFS	ISEL	—	割り込み入力機能選択ビット

表 2.45 PKn 端子機能制御レジスタ(PJnPFS)の比較

レジスタ	ビット	RX65N	RX660(n = 2~5)
PKnPFS	—	—	PKn 端子機能制御レジスタ

表 2.46 マルチファンクションピンコントローラのレジスタ比較

レジスタ	ビット名	RX65N	RX660
PFCSE	CS4E~CS7E	CSn 許可ビット	—
PFCSS0	CS0S(RX65N) CS1S[1:0](RX660)	CS0#出力端子選択ビット 0 : P60 を CS0#出力端子として設定 1 : PC7 を CS0#出力端子として設定	CS0#出力端子選択ビット b1 b0 0 0 : P24 を CS0#出力端子として設定 0 1 : P60 を CS0#出力端子として設定 1 x : PC7 を CS0#出力端子として設定
	CS1S[1:0]	CS1#出力端子選択ビット b3 b2 0 0 : P61 を CS1#出力端子として設定 0 1 : P71 を CS1#出力端子として設定 1 x : PC6 を CS1#出力端子として設定	CS1#出力端子選択ビット b3 b2 0 0 : P25 を CS1#出力端子として設定 0 1 : P61 を CS1#出力端子として設定 1 0 : P71 を CS1#出力端子として設定 1 1 : PC6 を CS1#出力端子として設定
	CS2S[1:0]	CS2#出力端子選択ビット b5 b4 0 0 : P62 を CS2#出力端子として設定 0 1 : P72 を CS2#出力端子として設定 1 x : PC5 を CS2#出力端子として設定	CS2#出力端子選択ビット b5 b4 0 0 : P26 を CS2#出力端子として設定 0 1 : P62 を CS2#出力端子として設定 1 0 : P72 を CS2#出力端子として設定 1 1 : PC5 を CS2#出力端子として設定
	CS3S[1:0]	CS3#出力端子選択ビット b7 b6 0 0 : P63 を CS3#出力端子として設定 0 1 : P73 を CS3#出力端子として設定 1 x : PC4 を CS2#出力端子として設定	CS3#出力端子選択ビット b7 b6 0 0 : P27 を CS3#出力端子として設定 0 1 : P63 を CS3#出力端子として設定 1 0 : P73 を CS3#出力端子として設定 1 1 : PC4 を CS3#出力端子として設定
PFCSS1	—	CS 出力端子選択レジスタ 1	—

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット名	RX65N	RX660
PFAOE1	A21E~ A23E	アドレス出力許可ビット	—
PFBCR0	DH32E	D16~D31 出力許可ビット	—
	WR32BC32E	WR3#/BC3#、WR2#/BC2#出力許可ビット	—
PFBCR1	ALES	ALE 選択ビット	—
	MDSDE	SDRAM 端子許可ビット	—
	DQM1E	DQM1 許可ビット	—
	SDCLKE	SDCLK 許可ビット	—
PFENET	—	イーサネット制御レジスタ	—

2.14 ポートアウトプットイネーブル 3

表 2.47 にポートアウトプットイネーブル 3 のレジスタ比較を示します。

表 2.47 ポートアウトプットイネーブル 3 のレジスタ比較

レジスタ	ビット	RX65N(POE3a)	RX660(POE3a)
M6SELR	—	MTU6 端子選択レジスタ	—

2.15 8 ビットタイマ

表 2.48 に 8 ビットタイマの概要比較を示します。

表 2.48 8 ビットタイマの概要比較

項目	RX65N(TMRb)	RX660(TMRb)
カウントクロック	<ul style="list-style-type: none"> 内部クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192 外部クロック : 外部カウントクロック 	<ul style="list-style-type: none"> 内部クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192 外部クロック : 外部カウントクロック
チャンネル数	(8 ビット×2 チャンネル)×2 ユニット	(8 ビット×2 チャンネル)×2 ユニット
コンペアマッチ	<ul style="list-style-type: none"> 8 ビットモード (コンペアマッチ A、コンペアマッチ B) 16 ビットモード (コンペアマッチ A、コンペアマッチ B) 	<ul style="list-style-type: none"> 8 ビットモード (コンペアマッチ A、コンペアマッチ B) 16 ビットモード (コンペアマッチ A、コンペアマッチ B)
カウンタクリア	コンペアマッチ A、コンペアマッチ B、外部カウンタリセット信号から選択	コンペアマッチ A、コンペアマッチ B、外部カウンタリセット信号から選択
タイマ出力	任意のデューティ比のパルス出力、PWM 出力	任意のデューティ比のパルス出力、PWM 出力
2 チャンネルのカスケード接続	<ul style="list-style-type: none"> 16 ビットカウントモード TMR0 を上位、TMR1 を下位(TMR2 を上位、TMR3 を下位)とする 16 ビットタイマ コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント(TMR3 は TMR2 のコンペアマッチをカウント) 	<ul style="list-style-type: none"> 16 ビットカウントモード TMR0 を上位、TMR1 を下位(TMR2 を上位、TMR3 を下位)とする 16 ビットタイマ コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント(TMR3 は TMR2 のコンペアマッチをカウント)
割り込み要因	コンペアマッチ A、コンペアマッチ B、オーバフロー	コンペアマッチ A、コンペアマッチ B、オーバフロー
イベントリンク機能 (出力)	コンペアマッチ A、コンペアマッチ B、オーバフロー(TMR0~3)	コンペアマッチ A、コンペアマッチ B、オーバフロー(TMR0~3)
イベントリンク機能 (入力)	イベント受付により、3 種類のうち 1 つの動作が可能 (1) カウントスタート動作(TMR0~3) (2) イベントカウンタ動作(TMR0~3) (1) カウンタリスタート動作(TMR0~3)	イベント受付により、3 種類のうち 1 つの動作が可能 (3) カウントスタート動作(TMR0~3) (4) イベントカウンタ動作(TMR0~3) (5) カウンタリスタート動作(TMR0~3)
A/D コンバータの変換開始トリガ	TMR0、TMR2 のコンペアマッチ A	TMR0、TMR2 のコンペアマッチ A
DTC の起動	コンペアマッチ A 割り込み、コンペアマッチ B 割り込みにより起動可能	コンペアマッチ A 割り込み、コンペアマッチ B 割り込みにより起動可能
SCI の基本クロック生成	SCI のポーレートクロックを生成	SCI の基本クロックを生成
REMC 受信クロック生成	—	REMC(リモコン信号受信機能)の動作クロックを生成
消費電力低減機能	ユニットごとにモジュールストップ状態への遷移が可能	ユニットごとにモジュールストップ状態への遷移が可能

2.16 コンペアマッチタイマ W

表 2.49 にコンペアマッチタイマ W の概要比較を示します。

表 2.49 コンペアマッチタイマ W の概要比較

項目	RX65N(CMTW)	RX660(CMTW)
チャンネル数	2 チャンネル(ユニット 0、ユニット 1)	2 チャンネル(ユニット 0、ユニット 1)
タイマカウンタ	16 ビット/32 ビット切り替え可能な アップカウンタ コンペアマッチ後に 0000 0000h に戻る	16 ビット/32 ビット切り替え可能な アップカウンタ コンペアマッチ後に 0000 0000h に戻る
プリスケアラ	4 種類の分周クロックを出力 PCLK/8, PCLK/32, PCLK/128, PCLK/512 の 中から選択可能	4 種類の分周クロックを出力 PCLK/8, PCLK/32, PCLK/128, PCLK/512 の 中から選択可能
インプットキャプチャ	最大 2 本のインプットキャプチャ入力が可能	最大 2 本のインプットキャプチャ入力が可能
アウトプットコンペア	最大 2 本のアウトプットコンペア出力が可能	最大 2 本のアウトプットコンペア出力が可能
コンペアマッチ	1 本のコンペアマッチが可能 (アウトプットコンペア出力端子なし)	1 本のコンペアマッチが可能 (アウトプットコンペア出力端子なし)
割り込み	コンペアマッチ割り込み インプットキャプチャ 0 インプットキャプチャ 1 割り込み アウトプットコンペア 0 アウトプットコンペア 1 割り込み	コンペアマッチ割り込み インプットキャプチャ 0 インプットキャプチャ 1 割り込み アウトプットコンペア 0 アウトプットコンペア 1 割り込み
イベントリンク機能 (出力) (ユニット 0)	コンペアマッチ	—
イベントリンク機能 (入力) (ユニット 0)	イベント受け付けにより、3 種類のうち 1 つ の動作が可能 <ul style="list-style-type: none"> - カウントスタート動作 - イベントカウント動作 - カウントリスタート動作 	—
消費電力低減機能	ユニットごとにモジュールストップ状態 への遷移が可能	ユニットごとにモジュールストップ状態 への遷移が可能

2.17 リアルタイムクロック

表 2.50 にリアルタイムクロックの概要比較を、表 2.51 にリアルタイムクロックのレジスタ比較を示します。

表 2.50 リアルタイムクロックの概要比較

項目	RX65N(RTCd)	RX660(RTCC)
カウントモード	カレンダーカウントモード/バイナリカウントモード	カレンダーカウントモード/バイナリカウントモード
カウントソース	サブクロック(XCIN)または メインクロック(EXTAL)	サブクロック(XCIN)
時計/カレンダー機能	<ul style="list-style-type: none"> • カレンダーカウントモード 年、月、日、曜日、時、分、秒をカウント、BCD 表示 12 時間/24 時間モード切り替え機能 30 秒調整機能(30 秒未満は 00 秒に切り捨て、30 秒以降は 1 分に桁上げ) うるう年自動補正機能 16 ビットモード (コンペアマッチ A、コンペアマッチ B) • バイナリカウントモード 秒を 32 ビットでカウント、バイナリ表示 • 両モード共通 スタート/ストップ機能 秒以下の桁のバイナリ表示 (1Hz, 2Hz, 4Hz, 8Hz, 16Hz, 32Hz, 64Hz) 時計誤差補正機能 • クロック(1Hz/64Hz)出力 	<ul style="list-style-type: none"> • カレンダーカウントモード 年、月、日、曜日、時、分、秒をカウント、BCD 表示 12 時間/24 時間モード切り替え機能 30 秒調整機能(30 秒未満は 00 秒に切り捨て、30 秒以降は 1 分に桁上げ) うるう年自動補正機能 16 ビットモード (コンペアマッチ A、コンペアマッチ B) • バイナリカウントモード 秒を 32 ビットでカウント、バイナリ表示 • 両モード共通 スタート/ストップ機能 秒以下の桁のバイナリ表示 (1Hz, 2Hz, 4Hz, 8Hz, 16Hz, 32Hz, 64Hz) 時計誤差補正機能 • クロック(1Hz/64Hz)出力
割り込み	<ul style="list-style-type: none"> • アラーム割り込み(ALM) アラーム割り込み条件として、以下のいずれと比較するか選択可能 <ul style="list-style-type: none"> ・ カレンダーカウントモード： 年、月、日、曜日、時、分、秒 ・ バイナリカウントモード： 32 ビットバイナリカウンタの各ビット • 周期割り込み(PRD) 割り込み周期として、2 秒、1 秒、1/2 秒、1/4 秒、1/8 秒、1/16 秒、1/32 秒、1/64 秒、1/128 秒、1/256 秒周期から選択可能 • 桁上げ割り込み(CUP) 次のいずれかのタイミングで割り込み要求発生 <ul style="list-style-type: none"> ・ 64Hz カウンタから秒カウンタへの桁上げが発生したとき ・ 64Hz カウンタの変化と R64CNT レジスタの読み出しタイミングが重なったとき • アラーム割り込み、周期割り込みによる、ソフトウェアスタンバイモードまたはディープソフトウェアスタンバイモードからの復帰が可能 	<ul style="list-style-type: none"> • アラーム割り込み(ALM) アラーム割り込み条件として、以下のいずれと比較するか選択可能 <ul style="list-style-type: none"> ・ カレンダーカウントモード： 年、月、日、曜日、時、分、秒 ・ バイナリカウントモード： 32 ビットバイナリカウンタの各ビット • 周期割り込み(PRD) 割り込み周期として、2 秒、1 秒、1/2 秒、1/4 秒、1/8 秒、1/16 秒、1/32 秒、1/64 秒、1/128 秒、1/256 秒周期から選択可能 • 桁上げ割り込み(CUP) 次のいずれかのタイミングで割り込み要求発生 <ul style="list-style-type: none"> ・ 64Hz カウンタから秒カウンタへの桁上げが発生したとき ・ 64Hz カウンタの変化と R64CNT レジスタの読み出しタイミングが重なったとき • アラーム割り込み、周期割り込みによる、ソフトウェアスタンバイモードまたはディープソフトウェアスタンバイモードからの復帰が可能

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目	RX65N(RTCd)	RX660(RTCC)
時間キャプチャ機能	時間キャプチャイベント入力端子のエッジ検出によって、時間のキャプチャが可能 イベント入力ごとに、月、日、時、分、秒をキャプチャ、または32ビットバイナリカウンタ値をキャプチャ	時間キャプチャイベント入力端子のエッジ検出によって、時間のキャプチャが可能 イベント入力ごとに、月、日、時、分、秒をキャプチャ、または32ビットバイナリカウンタ値をキャプチャ
イベントリンク機能	周期イベント出力	周期イベント出力

表 2.51 リアルタイムクロックのレジスタ比較

レジスタ	ビット	RX65N(RTCd)	RX660(RTCC)
RCR3	RTCEN	サブクロック発振器制御ビット 0 : サブクロック発振器停止 1 : サブクロック発振器動作	RTC 許可ビット 0 : RTC 無効 1 : RTC 有効
	RTCDV[2:0]	サブクロック発振器ドライブ能力制御ビット	—
RCR4	RCKSEL	カウントソース選択ビット 0 : サブクロック発振器を選択 1 : メインクロック発振器を選択	カウントソース選択ビット 0 : サブクロック発振器を選択 1 : 設定禁止
RFRH/ RFRL	—	周波数レジスタ H/L	—

2.18 シリアルコミュニケーションインタフェース

表 2.52 にシリアルコミュニケーションインタフェースの概要比較を、表 2.53 に SCI チャンネル別仕様比較を、表 2.54 にシリアルコミュニケーションインタフェースのレジスタ比較を示します。

表 2.52 シリアルコミュニケーションインタフェースの概要比較

項目		RX65N(SCI _g ,SCI _i ,SCI _h)	RX660(SCI _k ,SCI _m ,SCI _h)
チャンネル数		<ul style="list-style-type: none"> ● SCI_g : 10 チャンネル ● SCI_i : 2 チャンネル ● SCI_h : 1 チャンネル 	<ul style="list-style-type: none"> ● SCI_k : 10 チャンネル ● SCI_m : 2 チャンネル ● SCI_h : 1 チャンネル
シリアル通信方式		<ul style="list-style-type: none"> ● 調歩同期式 ● クロック同期式 ● スマートカードインタフェース ● 簡易 I²C バス ● 簡易 SPI バス 	<ul style="list-style-type: none"> ● 調歩同期式 ● クロック同期式 ● スマートカードインタフェース ● 簡易 I²C バス ● 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		<ul style="list-style-type: none"> ● 送信部：ダブルバッファ構成による連続送信が可能 ● 受信部：ダブルバッファ構成による連続受信が可能 	<ul style="list-style-type: none"> ● 送信部：ダブルバッファ構成による連続送信が可能 ● 受信部：ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/ MSB ファースト選択可能	LSB ファースト/ MSB ファースト選択可能
入出力信号レベル反転		—	入力信号、出力信号のレベルをそれぞれ独立して反転可能
割り込み要因		<ul style="list-style-type: none"> ● 送信終了、送信データエンプティ、受信データフル、受信エラー、受信データレディ、データ一致 ● 開始条件/再開条件/停止条件生成終了(簡易 I²C モード用) 	<ul style="list-style-type: none"> ● 送信終了、送信データエンプティ、受信データフル、受信エラー、受信データレディ、データ一致 ● 開始条件/再開条件/停止条件生成終了(簡易 I²C モード用)
消費電力低減機能		チャンネルごとにモジュールストップ状態への遷移が可能	チャンネルごとにモジュールストップ状態への遷移が可能
調歩同期式モード	データ長	7 ビット/8 ビット/9 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ/奇数パリティ/ パリティなし	偶数パリティ/奇数パリティ/ パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、 フレーミングエラー	パリティエラー、オーバランエラー、 フレーミングエラー
	ハードウェアフロー制御	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能
	送受信 FIFO	送信 16 段、受信 16 段の FIFO を利用可能(SCI10,SCI11)	送信 16 段、受信 16 段の FIFO を利用可能(SCI10,SCI11)
	データ一致検出	受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能(SCI11)	受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能(SCI0~SCI11)
	スタートビットの検出	Low または立ち下がリエッジを選択可能	Low または立ち下がリエッジを選択可能
	受信データサンプリングタイミング調整	—	受信データのサンプリングポイントをデータの中央を基点に前後に変更可能
	送信信号変化タイミング調整	—	送信データの立ち下がリエッジまたは立ち上がりエッジのいずれかを遅延させることが可能

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目		RX65N(SCI _g ,SCI _i ,SCI _h)	RX660(SCI _k ,SCI _m ,SCI _h)
調歩同期式モード	ブ레이크検出	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出す、または SPTR.RXDMON フラグを読み出すことでブ레이크を検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出す、または SPTR.RXDMON フラグを読み出すことでブ레이크を検出可能
	クロックソース	<ul style="list-style-type: none"> 内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能(SCI5, SCI6, SCI12) 	<ul style="list-style-type: none"> 内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能(SCI5, SCI6 SCI12)
	倍速モード	ポーレートジェネレータ倍速モードを選択可能	ポーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTS _n #端子、RTS _n 端子を用いた送受信制御が可能	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能
	送受信 FIFO	送信 16 段、受信 16 段の FIFO を利用可能(SCI10, SCI11)	送信 16 段、受信 16 段の FIFO を利用可能(SCI10, SCI11)
スマートカードインタフェースモード	エラー処理	<ul style="list-style-type: none"> 受信時パリティエラーを検出するとエラーシグナルを自動送出 送信時エラーシグナルを受信するとデータを自動再送信 	<ul style="list-style-type: none"> 受信時パリティエラーを検出するとエラーシグナルを自動送出 送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/ インバースコンベンションをサポート	ダイレクトコンベンション/ インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ(シングルマスタ動作のみ)	マスタ(シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応
	ノイズ除去	<ul style="list-style-type: none"> SSCL_n、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能 	<ul style="list-style-type: none"> SSCL_n、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SS _n #端子が High のとき、出力端子をハイインピーダンスにすることが可能	SS _n #端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
拡張シリアルモード (SCI12 のみ対応)	Start Frame 送信	<ul style="list-style-type: none"> Break Field Low width の出力が可能/出力完了割り込み機能あり バス衝突検出機能あり/検出割り込み機能あり 	<ul style="list-style-type: none"> Break Field Low width の出力が可能/出力完了割り込み機能あり バス衝突検出機能あり/検出割り込み機能あり

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目		RX65N(SCI _g ,SCI _i ,SCI _h)	RX660(SCI _k ,SCI _m ,SCI _h)
拡張シリアルモード (SCI12のみ対応)	Start Frame 受信	<ul style="list-style-type: none"> ● Break Field Low width の検出が可能/検出完了割り込み機能あり ● Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり ● Control Field 1 にはプライマリ/セカンダリの2種類の比較データを設定可能 ● Control Field 1 にプライオリティインタラプトビットを設定可能 ● Break Field がない Start Frame にも対応可能 ● Control Field 0 がない Start Frame にも対応可能 ● ビットレート測定機能あり 	<ul style="list-style-type: none"> ● Break Field Low width の検出が可能/検出完了割り込み機能あり ● Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり ● Control Field 1 にはプライマリ/セカンダリの2種類の比較データを設定可能 ● Control Field 1 にプライオリティインタラプトビットを設定可能 ● Break Field がない Start Frame にも対応可能 ● Control Field 0 がない Start Frame にも対応可能 ● ビットレート測定機能あり
	入出力制御機能	<ul style="list-style-type: none"> ● TXDX12/RXDX12 信号の極性選択が可能 ● RXDX12 信号にデジタルフィルタ機能を設定可能 ● RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 ● RXDX12 端子受信データサンプリングタイミング選択可能 	<ul style="list-style-type: none"> ● TXDX12/RXDX12 信号の極性選択が可能 ● RXDX12 信号にデジタルフィルタ機能を設定可能 ● RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 ● RXDX12 端子受信データサンプリングタイミング選択可能
	タイマ機能	リロードタイマ機能として使用可能	リロードタイマ機能として使用可能
ビットレートモジュレーション機能		内蔵ボーレートジェネレータの出力補正により誤差を低減可能	内蔵ボーレートジェネレータの出力補正により誤差を低減可能
イベントリンク機能 (SCI5のみ対応)		<ul style="list-style-type: none"> ● エラー（受信エラー・エラーシグナル検出）イベント出力 ● 受信データフルイベント出力 ● 送信データエンプティイベント出力 ● 送信終了イベント出力 	<ul style="list-style-type: none"> ● エラー（受信エラー・エラーシグナル検出）イベント出力 ● 受信データフルイベント出力 ● 送信データエンプティイベント出力 ● 送信終了イベント出力

表 2.53 SCI チャンネル別仕様比較

項目	RX65N(SCI _g , SCI _i ,SCI _h)	RX660(SCI _k ,SCI _m ,SCI _h)
調歩同期式モード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12
クロック同期式モード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12
スマートカードインタフェースモード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12
簡易 I ² C モード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12
簡易 SPI モード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12
FIFO モード	SCI10, SCI11	SCI10, SCI11
データ一致検出	SCI10, SCI11	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11
拡張シリアルモード	SCI12	SCI12
TMR クロック入力	SCI5, SCI6, SCI12	SCI5, SCI6, SCI12
イベントリンク機能	SCI5	SCI5

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目	RX65N(SCI _g , SCI _i ,SCI _h)	RX660(SCI _k ,SCI _m ,SCI _h)
周辺モジュールクロック	PCLKA : SCI10, SCI11 PCLKB : SCI0, SCI1, SCI2, SCI3, SCI4, SCI5 ,SCI6 SCI7, SCI8, SCI9, SCI12	PCLKA : SCI10, SCI11 PCLKB : SCI0, SCI1, SCI2, SCI3, SCI4, SCI5 ,SCI6 SCI7, SCI8, SCI9, SCI12

表 2.54 シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX65N(SCI _g , SCI _i ,SCI _h)	RX660(SCI _k ,SCI _m ,SCI _h)
SEMR	ITE	—	即時送信許可ビット
	ABCSE	—	調歩同期基本クロックセレクト拡張ビット
SPTR	RXDMON	RXD ラインモニタフラグ 0 : RXDn 端子は Low 1 : RXDn 端子は High	RXD ラインモニタフラグ RINV ビットが“0”のとき 0 : RXDn 端子は Low 1 : RXDn 端子は High RINV ビットが“1”のとき 0 : RXDn 端子は High 1 : RXDn 端子は Low
	RINV	—	受信入力反転ビット
	TINV	—	送信出力反転ビット
	RTADJ	—	受信データサンプリングタイミング調整ビット
	TTADJ	—	送信信号変化タイミング調整ビット
TMGR	—	—	送受信タイミング選択レジスタ

2.19 I²C バスインタフェース

表 2.55 に I²C バスインタフェースの概要比較を、表 2.56 に I²C バスインタフェースのレジスタ比較を示します。

表 2.55 I²C バスインタフェースの概要比較

項目	RX65N(RIICa)	RX660(RIICa)
通信フォーマット	<ul style="list-style-type: none"> ● I²C バスフォーマット/SMBus フォーマット ● マスタ/スレーブ選択可能 ● 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保 	<ul style="list-style-type: none"> ● I²C バスフォーマット/SMBus フォーマット ● マスタ/スレーブ選択可能 ● 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保
転送速度	ファストモード プラス 対応(~1 Mbps)	ファストモード対応(~400 kbps)
SCL クロック	マスタ時、SCL クロックのデューティ比を 4%~96%の範囲で設定可能	マスタ時、SCL クロックのデューティ比を 4%~96%の範囲で設定可能
コンディション発行・コンディション検出	スタートコンディション/ リスタートコンディション/ ストップコンディションの自動生成、 スタートコンディション (リスタートコンディション含む)/ ストップコンディション検出可能	スタートコンディション/ リスタートコンディション/ ストップコンディションの自動生成、 スタートコンディション (リスタートコンディション含む)/ ストップコンディション検出可能
スレーブアドレス	<ul style="list-style-type: none"> ● 異なるスレーブアドレスを 3 種類まで設定可能 ● 7 ビット/10 ビットアドレスフォーマット対応(混在可能) ● ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能 	<ul style="list-style-type: none"> ● 異なるスレーブアドレスを 3 種類まで設定可能 ● 7 ビット/10 ビットアドレスフォーマット対応(混在可能) ● ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能
アクリッジ応答	<ul style="list-style-type: none"> ● 送信時、アクリッジビットの自動ロード ● ノットアクリッジ受信時に次送信データ転送の自動中断が可能 ● 受信時、アクリッジビットの自動送出 8クロック目と9クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクリッジビット応答のソフトウェア制御が可能	<ul style="list-style-type: none"> ● 送信時、アクリッジビットの自動ロード ● ノットアクリッジ受信時に次送信データ転送の自動中断が可能 ● 受信時、アクリッジビットの自動送出 8クロック目と9クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクリッジビット応答のソフトウェア制御が可能
ウェイト機能	<ul style="list-style-type: none"> ● 受信時、SCL クロックの Low ホールドによるウェイトが可能 - 8クロック目と9クロック目の間をウェイト - 9クロック目と1クロック目の間をウェイト	<ul style="list-style-type: none"> ● 受信時、SCL ラインの Low ホールドによるウェイトが可能 - 8クロック目と9クロック目の間をウェイト - 9クロック目と1クロック目の間をウェイト
SDA 出力遅延機能	アクリッジ送信を含むデータ送信の出カタイミングを遅延させることが可能	アクリッジ送信を含むデータ送信の出カタイミングを遅延させることが可能

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目	RX65N(RIICa)	RX660(RIICa)
アービトレーション	<ul style="list-style-type: none"> ● マルチマスタ対応 他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 マスタ時、送信データ不一致でアービトレーションロスト検出可能 ● バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止) ● ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 ● スレーブ送信時、データ不一致でアービトレーションロスト検出可能 	<ul style="list-style-type: none"> ● マルチマスタ対応 他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 マスタ時、送信データ不一致でアービトレーションロスト検出可能 ● バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止) ● ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 ● スレーブ送信時、データ不一致でアービトレーションロスト検出可能
タイムアウト検出機能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能
ノイズ除去	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能
割り込み要因	4 種類 <ul style="list-style-type: none"> ● 通信エラー /通信イベント発生 <ul style="list-style-type: none"> - アービトレーション検出 - NACK 検出 - タイムアウト検出 - スタートコンディション検出(リスタートコンディション含む) - ストップコンディション検出 ● 受信データフル(スレーブアドレス一致時含む) ● 送信データエンプティ (スレーブアドレス一致時含む) ● 送信終了 	4 種類 <ul style="list-style-type: none"> ● 通信エラー /通信イベント発生 <ul style="list-style-type: none"> - アービトレーション検出 - NACK 検出 - タイムアウト検出 - スタートコンディション検出(リスタートコンディション含む) - ストップコンディション検出 ● 受信データフル(スレーブアドレス一致時含む) ● 送信データエンプティ (スレーブアドレス一致時含む) ● 送信終了
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.56 I²C バスインタフェースのレジスタ比較

レジスタ	ビット	RX65N(RIICa)	RX660(RIICa)
ICFER	FMPE (注1)	ファストモードプラス有効ビット	—

注 1. ファストモードプラス有効ビット(FMPE)は、RIIC0 のみ対応しています、RIIC1、RIIC2 では、b7 は予約ビットになります。

2.20 CAN モジュール/CANFD モジュール

表 2.57 に CAN モジュール/CANFD モジュールの概要比較を、表 2.58 に CAN モジュール/CANFD モジュールのレジスタ比較を示します

表 2.57 CAN モジュール/CANFD モジュールの概要比較

項目	RX65N(CAN)	RX660(CANFD-Lite)
プロトコル	ISO 11898-1 規格準拠 (標準フレーム/拡張フレーム)	ISO 11898-1:2015 仕様に準拠
ビットレート(RX65N) データ転送レート(RX660)	1Mbps 以下のビットレートを プログラム可能 (fCAN≧8MHz) - fCAN : CAN クロックソース	<ul style="list-style-type: none"> ● アービトレーションフェーズ : 最高 1 Mbps ● データフェーズ : 最高 8 Mbps (注1)
動作周波数	PCLKB : 60MHz(max) CANMCLK : 24MHz(max)	<ul style="list-style-type: none"> ● レジスタ部 : 最高 60 MHz (PCLKB) ● メッセージバッファ RAM : 最高 120 MHz (PCLKA)
データリンク層動作クロック (DLL クロック)	—	最高 60 MHz (CANFDMCLK と CANFDCLK のいずれかを選択可能)
メッセージボックス (RX65N) メッセージバッファ (RX660)	32 メールボックス : 2 種類のメールボック スモードを選択可能 <ul style="list-style-type: none"> ● 通常メールボックスモード : 32 メール ボックスを送信または受信用に設定可 能 ● FIFO メールボックスモード : 24 メール ボックスを送信または受信用に設定 可能。残りのメールボックスを送信用 に 4 段、受信用に 4 段の FIFO を設定可 能。 	<ul style="list-style-type: none"> ● 受信メッセージバッファ : 32 個 ● 送信メッセージバッファ : 4 個 ● 送信キュー : 1 個 送信キューへのメッセージ自動転送を サポート
フレームタイプ	<ul style="list-style-type: none"> ● 標準フォーマット(11 ビット ID)データ フレーム ● 拡張フォーマット(29 ビット ID)データ フレーム ● 標準フォーマット(11 ビット ID)リモー トフレーム ● 拡張フォーマット(29 ビット ID)リモー トフレーム 	Classic CAN (CAN 2.0) <ul style="list-style-type: none"> ● 標準フォーマット(11 ビット ID)データ フレーム ● 拡張フォーマット(29 ビット ID)データ フレーム ● 標準フォーマット(11 ビット ID)リモー トフレーム ● 拡張フォーマット(29 ビット ID)リモー トフレーム CAN FD (注1) <ul style="list-style-type: none"> ● 標準フォーマット(11 ビット ID)データ フレーム ● 拡張フォーマット(29 ビット ID)データ フレーム
受信	<ul style="list-style-type: none"> ● データフレームとリモートフレームを 受信可能 ● 受信する ID フォーマット (標準 ID の み、拡張 ID のみ、標準と拡張両方の ID) を選択可能 ● ワンショット受信機能を選択可能 ● オーバライトモード (メッセージ上書 き) かオーバランモード (メッセージ 破棄) を選択可能 ● 受信完了割り込みの許可/禁止をメール ボックスごとに個別に設定可能 	<ul style="list-style-type: none"> ● データフレームとリモートフレームを 受信可能 ● 受信する ID フォーマット (標準 ID の み、拡張 ID のみ、標準と拡張両方の ID) を選択可能 ● 受信メッセージバッファ割り込みの許 可/禁止をメッセージバッファごとに個 別に設定可能
データ長	0~8 バイト	Classic CAN : 0~8 バイト CAN FD : 0~8、12、16、20、24、32、 48、64 バイト (注1)

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目	RX65N(CAN)	RX660(CANFD-Lite)
アクセプタンスフィルタ	<ul style="list-style-type: none"> ● 8つのアクセプタンスマスク (4メールボックスごとに個別のマスク) ● メールボックスはマスクの有効/無効を個別に設定可能 	<p>以下のフィールドでフィルタリング可能</p> <ul style="list-style-type: none"> ● IDE ビット(標準フォーマット/拡張フォーマット/両方) ● ID フィールド ● RTR ビット(データフレーム/リモートフレーム) (Classic CAN のみ) ● DLC フィールド(データ長) <p>ペイロードサイズ超過時の保護機能あり 通信中にアクセプタンスフィルタリスト (AFL)のエントリを更新可能</p>
送信	<ul style="list-style-type: none"> ● データフレームとリモートフレームを送信可能 ● 送信する ID フォーマット (標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID) を選択可能 ● ワンショット送信機能を選択可能 ● ID 優先送信モードかメールボックス番号優先送信モードを選択可能 ● 送信要求をアボート可能 (フラグでアボート完了を確認可能) ● 送信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能 	<ul style="list-style-type: none"> ● データフレームとリモートフレームを送信可能 ● 送信する ID フォーマット (標準 ID のみ、拡張 ID のみ) を選択可能 ● ワンショット送信機能を選択可能 ● ID 優先送信モードかメッセージバッファ番号優先送信モードを選択可能 ● 送信要求をアボート可能 (フラグでアボート完了を確認可能) ● チャンネル送信割り込みの許可/禁止を設定可能
FIFO	<ul style="list-style-type: none"> ● 24 メールボックスを送信または受信用に設定可能 ● 残りのメールボックスを送信用に 4 段、受信用に 4 段の FIFO を設定可能 	<p>FIFO サイズはプログラマブル</p> <ul style="list-style-type: none"> ● 受信 FIFO : 2 個 ● 共通 FIFO : 1 個(受信 FIFO として使用するか送信 FIFO として使用するかを選択可能)
送信間隔自動調整	—	<ul style="list-style-type: none"> ● 共通 FIFO を送信 FIFO として使用しているときに有効 ● FIFO から送信されるメッセージの送信間隔を調整可能
バスオフ復帰方法	<p>バスオフ状態からの復帰方法を選択可能</p> <ul style="list-style-type: none"> ● ISO 11898-1 規格準拠 ● バスオフ開始で自動的に CAN Halt モードへ移行 ● バスオフ終了で自動的に CAN Halt モードへ移行 ● プログラムにより CAN Halt モードへ移行 ● プログラムにより エラーアクティブ状態へ遷移 	<p>バスオフ状態からの復帰方法を選択可能</p> <ul style="list-style-type: none"> ● ノーマルモード(ISO 11898-1 準拠) ● バスオフ開始時に自動的に CH_HALT モードに入ります ● バスオフ終了時に自動的に CH_HALT モードに入ります ● ソフトウェアにより CH_HALT モード(バスオフリカバリ期間中)に入ります ● プログラムにより エラーアクティブ状態へ遷移
タイムスタンプ機能	<ul style="list-style-type: none"> ● 16 ビットカウンタによるタイムスタンプ機能 ● 基準クロックは、1、2、4、8 ビットタイムから選択可能 	送信時、受信時のタイムスタンプ機能
割り込み機能	<ul style="list-style-type: none"> ● 5 種類の割り込み要因 (受信完了割り込み、送信完了割り込み、受信 FIFO 割り込み、送信 FIFO 割り込み、エラー割り込み) 	<p>受信FIFO割り込み グローバルエラー割り込み チャンネル送信割り込み チャンネルエラー割り込み 共通FIFO受信割り込み 受信メッセージバッファ割り込み</p>
CAN スリープモード	CAN クロックを停止することで消費電流を低減可能	CAN ノードのモジュール起動停止機能 (CH_SLEEP モードと GL_SLEEP モード)
ソフトウェアサポート	—	受信メッセージにラベル情報を自動付加

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目	RX65N(CAN)	RX660(CANFD-Lite)
ソフトウェアサポートユニット	3つのソフトウェアサポートユニット <ul style="list-style-type: none"> ● アクセプタンスフィルタサポート ● メールボックス検索サポート (受信メールボックス検索、送信メールボックス検索、メッセージロスト検索) ● チャンネル検索サポート 	—
テストモード	ユーザ評価用に3つのテストモードを用意 <ul style="list-style-type: none"> ● リッスンオンリモード ● セルフテストモード0 (外部ループバック) ● セルフテストモード1 (内部ループバック) 	<ul style="list-style-type: none"> ● 基本テストモード ● リッスンオンリモード ● セルフテストモード0 (外部ループバック) ● セルフテストモード1 (内部ループバック)
消費電力低減機能(RX65N) パワーダウン機能(RX660)	モジュールストップ状態への設定が可能	CANノードのモジュール起動停止機能 (CH_SLEEPモードとGL_SLEEPモード) モジュールストップ状態への遷移が可能
RAM	—	RAM ECC 保護

注 1. CAN FD プロトコル対応製品のみ

表 2.58 CAN モジュール/CANFD モジュールのレジスタ比較

レジスタ	ビット	RX65N (CAN)	RX660(CANFD-Lite)
CTLR	—	制御レジスタ	—
BCR	—	ビットコンフィギュレーションレジスタ	—
MKRk	—	マスクレジスタ k (k = 0~7)	—
FIDCR0 FIDCR1	—	FIFO 受信 ID 比較レジスタ 0、1	—
MKIVLR	—	マスク無効レジスタ	—
MBj	—	メールボックスレジスタ j (j = 0~31)	—
MIER	—	メールボックス割り込み許可レジスタ	—
MCTLj	—	メッセージ制御レジスタ j (j = 0~31)	—
RFCR	—	受信 FIFO 制御レジスタ	—
RFPCR	—	受信 FIFO ポインタ制御レジスタ	—
TFCR	—	送信 FIFO 制御レジスタ	—
TFPCR	—	送信 FIFO ポインタ制御レジスタ	—
STR	—	ステータスレジスタ	—
MSMR	—	メールボックスサーチモードレジスタ	—
MSSR	—	メールボックスサーチステータスレジスタ	—
CSSR	—	チャンネルサーチサポートレジスタ	—
AFSR	—	アクセプタンスフィルタサポートレジスタ	—
EIER	—	エラー割り込み許可レジスタ	—
EIFR	—	エラー割り込み要因判定レジスタ	—
RECR	—	受信エラーカウントレジスタ	—
TECR	—	送信エラーカウントレジスタ	—
ECSR	—	エラーコード格納レジスタ	—
TSR	—	タイムスタンプレジスタ	—
TCR	—	テスト制御レジスタ	—
NBCR	—	—	公称ビットレート設定レジスタ
CHCR	—	—	チャンネル制御レジスタ

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N (CAN)	RX660(CANFD-Lite)
CHSR	—	—	チャンネルステータスレジスタ
CHESR	—	—	チャンネルエラーステータスレジスタ
DBCR	—	—	データビットレート設定レジスタ
FDCFG	—	—	CAN FD 設定レジスタ
FDCTR	—	—	CAN FD 制御レジスタ
FDSTS	—	—	CAN FD ステータスレジスタ
FDCRC	—	—	CAN FD CRC レジスタ
GCFG	—	—	グローバル設定レジスタ
GCR	—	—	グローバル制御レジスタ
GSR	—	—	グローバルステータスレジスタ
GESR	—	—	グローバルエラーステータスレジスタ
TISR	—	—	送信割り込みステータスレジスタ
TSCR	—	—	タイムスタンプカウンタレジスタ
AFCR	—	—	アクセプタンスフィルタリスト制御レジスタ
AFCFG	—	—	アクセプタンスフィルタリスト設定レジスタ
AFLn.IDR	—	—	アクセプタンスフィルタリスト n ID レジスタ(n = 0 ~ 15)
AFLn.MASK	—	—	アクセプタンスフィルタリスト n マスクレジスタ(n = 0 ~ 15)
AFLn.PTR0	—	—	アクセプタンスフィルタリスト n ポインタレジスタ 0(n = 0 ~ 15)
AFLn.PTR1	—	—	アクセプタンスフィルタリスト n ポインタレジスタ 1(n = 0 ~ 15)
RMCR	—	—	受信メッセージバッファ設定レジスタ
RMNDR	—	—	受信メッセージバッファ新データレジスタ
RFCRn	—	—	受信 FIFO n 設定レジスタ(n = 0, 1)
RFSRn	—	—	受信 FIFO n ステータスレジスタ(n = 0, 1)
RFPCRn	—	—	受信 FIFO n ポインタ制御レジスタ (n = 0, 1)
CFCR0	—	—	共通 FIFO 0 設定レジスタ
CFSR0	—	—	共通 FIFO 0 ステータスレジスタ
CFPCR0	—	—	共通 FIFO 0 ポインタ制御レジスタ
FESR	—	—	FIFO エンプティステータスレジスタ
FFSR	—	—	FIFO フルステータスレジスタ
FMSLR	—	—	FIFO メッセージロストステータス レジスタ
RFISR	—	—	受信 FIFO 割り込みステータスレジスタ
DTCR	—	—	DMA 転送制御レジスタ
DTSR	—	—	DMA 転送ステータスレジスタ
TMCRn	—	—	送信メッセージバッファ n 制御レジスタ (n = 0 ~ 3)
TMSRn	—	—	送信メッセージバッファ n ステータスレジスタ(n = 0 ~ 3)
TMTRS0	—	—	送信メッセージバッファ送信要求 ステータスレジスタ 0
TMARS0	—	—	送信メッセージバッファ送信アポート 要求ステータスレジスタ 0
TMTCSR0	—	—	送信メッセージバッファ送信完了 ステータスレジスタ 0

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N (CAN)	RX660(CANFD-Lite)
TMTASR0	—	—	送信メッセージバッファ送信アポートステータスレジスタ 0
TMIER0	—	—	送信メッセージバッファ割り込み許可レジスタ 0
TQCR0	—	—	送信キュー 0 設定レジスタ
TQSR0	—	—	送信キュー 0 ステータスレジスタ
TQPCR0	—	—	送信キュー 0 ポインタ制御レジスタ
THCR	—	—	送信履歴設定レジスタ
THSR	—	—	送信履歴ステータスレジスタ
THACR0	—	—	送信履歴アクセスレジスタ 0
THACR1	—	—	送信履歴アクセスレジスタ 1
THPCR	—	—	送信履歴ポインタ制御レジスタ
GRCR	—	—	グローバルリセット制御レジスタ
GTMCRCR	—	—	グローバルテストモード設定レジスタ
GTMCRCR	—	—	グローバルテストモード許可レジスタ
GTMLKR	—	—	グローバルテストモードロックキーレジスタ
RTPARK	—	—	RAM テストページアクセスレジスタ k (k = 0 ~ 63)
AFIGSR	—	—	アクセプタンスフィルタ無効エントリ設定レジスタ
AFIGER	—	—	アクセプタンスフィルタ無効エントリ許可レジスタ
RMIER	—	—	受信メッセージバッファ割り込み許可レジスタ
ECCSR	—	—	ECC 制御 / ステータスレジスタ
ECTMR	—	—	ECC テストモードレジスタ
ECTDR	—	—	ECC デコーダテストデータレジスタ
ECEAR	—	—	ECC エラーアドレスレジスタ

2.21 シリアルペリフェラルインタフェース

表 2.59 にシリアルペリフェラルインタフェースの概要比較を、表 2.60 にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表 2.59 シリアルペリフェラルインタフェースの概要比較

項目	RX65N(RSPIC)	RX660(RSPID)
チャンネル数	3 チャンネル	1 チャンネル
RSPI 転送機能	<ul style="list-style-type: none"> ● MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPI Clock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 ● 通信モード：全二重または送信のみを選択可能 ● RSPCK の極性を変更可能 ● RSPCK の位相を変更可能 	<ul style="list-style-type: none"> ● MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPIClock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 ● 通信モード：全二重または単方向(送信のみ、受信のみ(スレーブモード時))を選択可能 ● RSPCK の極性を変更可能 ● RSPCK の位相を変更可能
データフォーマット	<ul style="list-style-type: none"> ● MSB ファースト/LSB ファーストの切り替え可能 ● 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 ● 送信/受信バッファは 128 ビット ● 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット) ● 送受信データをバイト単位でスワップ可能 	<ul style="list-style-type: none"> ● MSB ファースト/LSB ファーストの切り替え可能 ● 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 ● 送信/受信バッファは 128 ビット ● 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット) ● 送受信データをバイト単位でスワップ可能 ● 送受信データのロジックレベルを反転可能
ビットレート	<ul style="list-style-type: none"> ● マスタモード時、内蔵ポーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) ● スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能(RSPCK の最高周波数は PCLK の 4 分周) - High 幅：PCLK の 2 サイクル、 - Low 幅：PCLK の 2 サイクル 	<ul style="list-style-type: none"> ● マスタモード時、内蔵ポーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) ● スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能(RSPCK の最高周波数は PCLK の 4 分周) - High 幅：PCLK の 2 サイクル、 - Low 幅：PCLK の 2 サイクル
バッファ構成	<ul style="list-style-type: none"> ● 送信および受信バッファはそれぞれダブルバッファ構造 ● 送信および受信バッファは 128 ビット 	<ul style="list-style-type: none"> ● 送信および受信バッファはそれぞれダブルバッファ構造 ● 送信および受信バッファは 128 ビット
エラー検出	<ul style="list-style-type: none"> ● モードフォルトエラー検出 ● オーバランエラー検出 ● パリティエラー検出 ● アンダランエラー検出 	<ul style="list-style-type: none"> ● モードフォルトエラー検出 ● オーバランエラー検出 ● パリティエラー検出 ● アンダランエラー検出

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目	RX65N(RSPIC)	RX660(RSPID)
SSL 制御機能	<ul style="list-style-type: none"> ● 1 チャンネルあたり 4 本の SSL 端子 (SSLx0~SSLx3) ● シングルマスタ設定時には、SSLx0~SSLx3 端子を出力 ● マルチマスタ設定時：SSLx0 端子は入力、SSLx1~SSLx3 端子は出力または未使用 ● スレーブ設定時：SSLx0 端子は入力、SSLx1~SSLx3 端子は未使用 ● SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK ● RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK ● 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK ● SSL 極性変更機能 	<ul style="list-style-type: none"> ● 1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) ● シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 ● マルチマスタ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 ● スレーブ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 ● SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK ● RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK ● 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK ● SSL 極性変更機能
マスタ転送時の制御方式	<ul style="list-style-type: none"> ● 最大 8 コマンドで構成された転送を連続してループ実行可能 ● 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB フェースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 ● 送信バッファへのライトで転送を起動可能 ● SSL ネゲート時の MOSI 信号値を設定可能 ● RSPCK 自動停止機能 	<ul style="list-style-type: none"> ● 最大 8 コマンドで構成された転送を連続してループ実行可能 ● 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB フェースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 ● 送信バッファへのライトで転送を起動可能 ● SSL ネゲート時の MOSI 信号値を設定可能 ● RSPCK 自動停止機能 ● バースト転送時のデータバイト間遅延を短縮可能
割り込み要因	<ul style="list-style-type: none"> ● 割り込み要因 - 受信バッファフル割り込み - 送信バッファエンpty割り込み - RSPI エラー割り込み(モードフォルト、オーバラン、アンダラン、パリティエラー) - RSPI アイドル割り込み (RSPI アイドル) 	<ul style="list-style-type: none"> ● 割り込み要因 - 受信バッファフル割り込み - 送信バッファエンpty割り込み - エラー割り込み(モードフォルト、オーバラン、アンダラン、パリティエラー) - アイドル割り込み - 通信完了割り込み

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目	RX65N(RSPIC)	RX660(RSPId)
イベントリンク機能 (出力)	<ul style="list-style-type: none"> ● 以下のイベントをイベントリンクコントローラへ出力可能(RSPI0) - 受信バッファフルイベント信号 - 送信バッファエンプティイベント信号 - モードフォルト/オーバラン/アンダラン/パリティエラーのイベント信号 - RSPI アイドルイベント信号 - 送信完了イベント信号 	<ul style="list-style-type: none"> ● 割り込み要因 - 受信バッファフルイベント - 送信バッファエンプティイベント - エラーイベント(モードフォルト、オーバラン、アンダラン、パリティエラー) - アイドルイベント - 通信完了イベント
その他の機能	<ul style="list-style-type: none"> ● CMOS/オープンドレイン出力切り替え機能 ● RSPI 初期化機能 ● ループバックモード機能 	<ul style="list-style-type: none"> ● RSPI 初期化機能 ● ループバックモード機能
消費電力低減機能	<ul style="list-style-type: none"> ● モジュールストップ状態への設定が可能 	<ul style="list-style-type: none"> ● モジュールストップ状態への設定が可能

表 2.60 シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX65N(RSPIC)	RX660(RSPId)
SPSR	SPCF	—	通信完了フラグ
SPDCR2	DINV	—	転送データ反転ビット
SPCR3	—	—	RSPI 制御レジスタ 3

2.22 12 ビット A/D コンバータ

表 2.61 に 12 ビット A/D コンバータの概要比較を、表 2.62 に 12 ビット A/D コンバータのレジスタ比較を示します。

表 2.61 12 ビット A/D コンバータの概要比較

項目	RX65N(S12ADFa)	RX660(S12ADH)
ユニット数	2 ユニット(S12AD, S12AD1)	1 ユニット(S12AD)
入力チャンネル	S12AD : 8 チャンネル S12AD1 : 21 チャンネル+拡張 1 本	24 チャンネル
拡張アナログ機能	温度センサ出力、内部基準電圧	温度センサ出力、内部基準電圧
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネルあたり(0.48μs) (12 ビット変換モード) 1 チャンネルあたり(0.45μs) (10 ビット変換モード) 1 チャンネルあたり(0.42μs) (8 ビット変換モード) (A/D 変換クロック ADCLK = 60MHz 動作時)	1 チャンネルあたり 0.9μs (A/D 変換クロック ADCLK = 60 MHz 動作時)
A/D 変換クロック	周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で 設定可能 PCLK : ADCLK 周波数比 = 1 : 1、2 : 1、4 : 1、8 : 1 ADCLK の設定はクロック発生回路で行います	周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の周波数比で 設定可能 PCLKB : ADCLK 周波数比= 1 : 1、1 : 2、2 : 1、4 : 1 ADCLK の設定はクロック発生回路で行います A/D 変換クロック ADCLK は最大 60 MHz、最 低 8 MHz まで動作可能
データレジスタ	<ul style="list-style-type: none"> アナログ入力用 29 本(S12AD : 8 本、S12AD1 : 21 本)、ダブルトリガモードでの A/D 変換データ二重化用 1 本/各ユニット、ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本/各ユニット 温度センサ用 1 本(S12AD1) 内部基準電圧用 1 本(S12AD1) 自己診断用 1 本/ユニット A/D 変換結果を 12 ビット A/D データレジスタに保持 A/D 変換結果の 8, 10, 12 ビット精度出力に対応 加算モード時は A/D 変換結果の加算値を変換精度ビット数+2 ビット/4 ビットで A/D データレジスタに保持 ダブルトリガモード (シングルスキャンとグループスキャンモードで選択可能)選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持 ダブルトリガモード拡張動作 (特定トリガ種別で有効) 選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持 	<ul style="list-style-type: none"> アナログ入力用 24 本、ダブルトリガモードでの A/D 変換データ二重化用 1 本、ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本 温度センサ用 1 本 内部基準電圧用 1 本 自己診断用 1 本 A/D 変換結果を 12 ビット A/D データレジスタに保持 加算モード時は A/D 変換結果の加算値を変換精度ビット数+2 ビット/4 ビットで A/D データレジスタに保持 ダブルトリガモード (シングルスキャンとグループスキャンモードで選択可能)選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持 ダブルトリガモード拡張動作 (特定トリガ種別で有効) 選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目	RX65N(S12ADFa)	RX660(S12ADH)
動作モード	<p>動作モードは2ユニット個別で設定可能です。</p> <ul style="list-style-type: none"> ● シングルスキャンモード : 任意に選択したチャンネルのアナログ入力を1回のみ A/D 変換 温度センサ出力(S12AD1)を1回のみ A/D 変換 内部基準電圧を1回のみ A/D 変換(S12AD1) 拡張アナログ入力(S12AD1)を1回のみ A/D 変換 ● 連続スキャンモード : 任意に選択したチャンネルのアナログ入力、温度センサ出力(S12AD1)、内部基準電圧(S12AD1)を繰り返し A/D 変換 拡張アナログ入力(S12AD1)を繰り返し A/D 変換 ● グループスキャンモード : - 使用するグループの数は2つ (グループ A, B)と3つ(グループ A, B, C)が選択可能(グループの数が2つの場合、グループ A、グループ B の組み合わせのみ選択可能)任意に選択したチャンネルのアナログ入力、温度センサ出力(S12AD1)、内部基準電圧(S12AD1)をグループ A とグループ B またはグループ A, B, C に分け、グループ単位で選択したアナログ入力を1回のみ A/D 変換 - グループ A とグループ B とグループ C は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 ● グループスキャンモード (グループ優先制御選択時) 低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。優先順位は、グループ A(高)>グループ B>グループ C(低) 優先グループのスキャン終了後、低優先グループのスキャンを再実行(再スキャン)する/しないを設定可能。また再スキャンは、選択チャンネルの最初からか、A/D 変換未終了のチャンネルからかを設定可能 	<ul style="list-style-type: none"> ● シングルスキャンモード : 任意に選択したチャンネルのアナログ入力を1回のみ A/D 変換 温度センサ出力を1回のみ A/D 変換 内部基準電圧を1回のみ A/D 変換 ● 連続スキャンモード : 任意に選択したチャンネルのアナログ入力を繰り返し A/D 変換 ● グループスキャンモード : - 使用するグループの数は2つ (グループ A, B)と3つ(グループ A, B, C)が選択可能(グループの数が2つの場合、グループ A、グループ B の組み合わせのみ選択可能)任意に選択したチャンネルのアナログ入力、温度センサ出力、内部基準電圧をグループ A とグループ B またはグループ A, B, C に分け、グループ単位で選択したアナログ入力を1回のみ A/D 変換 - グループ A とグループ B とグループ C は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 ● グループスキャンモード (グループ優先制御選択時) 低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。優先順位は、グループ A(高)>グループ B>グループ C(低)。 優先グループのスキャン終了後、低優先グループのスキャンを再実行(再スキャン)する/しないを設定可能。また再スキャンは、選択チャンネルの最初からか、A/D 変換未終了のチャンネルからかを設定可能
A/D 変換開始条件	<ul style="list-style-type: none"> ● ソフトウェアトリガ ● 同期トリガ ● マルチファンクションタイマパルスユニット(MTU)、8ビットタイマ(TMR)、16ビットタイマパルスユニット(TPU)、イベントリンクコントローラ(ELC)からのトリガ ● 非同期トリガ ● 外部トリガ ADTRG0#(S12AD), ADTRG1#(S12AD1)端子による A/D 変換動作の開始が可能(2ユニット個別) 	<ul style="list-style-type: none"> ● ソフトウェアトリガ ● 同期トリガ ● マルチファンクションタイマパルスユニット(MTU)、8ビットタイマ(TMR)、イベントリンクコントローラ(ELC)からのトリガ ● 非同期トリガ ● 外部トリガ ADTRG0#端子による A/D 変換動作の開始が可能

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目	RX65N(S12ADFa)	RX660(S12ADH)
機能	<ul style="list-style-type: none"> ● チャンネル専用サンプル&ホールド機能 (3ch : S12AD のみ) ● サンプリングステート数可変機能 (チャンネルごとに設定可能) ● 12 ビット A/D コンバータの自己診断機能 ● A/D 変換値加算モードと平均モードが選択可能 ● アナログ入力断線検出アシスト機能 (ディスチャージ機能/プリチャージ機能) ● ダブルトリガモード (A/D 変換データ二重化機能) ● 12/10/8 ビット変換切り替え機能 ● A/D データレジスタオートクリア機能 ● 拡張アナログ入力機能 ● コンペア機能(ウィンドウ A、ウィンドウ B) 	<ul style="list-style-type: none"> ● サンプリング時間可変機能 (チャンネルごとに設定可能) ● 12 ビット A/D コンバータの自己診断機能 ● A/D 変換値加算モードと平均モードが選択可能 ● アナログ入力断線検出機能 (ディスチャージ機能/プリチャージ機能) ● ダブルトリガモード (A/D 変換データ二重化機能) ● A/D データレジスタオートクリア機能 ● コンペア機能(ウィンドウ A、ウィンドウ B) ● チャンネル変換順序を設定可能
割り込み要因	<ul style="list-style-type: none"> ● ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1)を発生(2 ユニット個別) ● ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1)を発生(2 ユニット個別) ● グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(S12GBADI, S12GBADI1)を発生。グループ C のスキャン終了でグループ C 専用のスキャン終了割り込み要求(S12GCADI, S12GCADI1)を発生 ● グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1)を発生。グループ B とグループ C のスキャン終了で、それぞれ専用のスキャン終了割り込み要求(S12GBADI/S12GCADI, S12GBADI1/S12GCADI1)を発生 ● デジタルコンペア機能の比較条件成立で、コンペア割り込み要求(S12CMPAI, S12CMPAI1, S12CMPBI, S12CMPBI1)を発生 ● S12ADI/S12ADI1, S12GBADI/S12GBADI1, S12GCADI/S12GCADI1 割り込みで DMA コントローラ(DMAC)、データトランスファコントローラ(DTC)を起動可能 	<ul style="list-style-type: none"> ● ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI)が発生 ● ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生 ● グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI)が発生。グループ B のスキャン終了でグループ B スキャン終了割り込み要求(S12GBADI)が発生。グループ C のスキャン終了でグループ C スキャン終了割り込み要求(S12GCADI)が発生 ● グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生。グループ B とグループ C のスキャン終了で、それぞれのスキャン終了割り込み要求(S12GBADI/S12GCADI)が発生 ● デジタルコンペア機能の比較条件成立で、コンペア割り込み要求(S12CMPAI, S12CMPBI)が発生 ● S12ADI、S12GBADI、S12GCADI 割り込みで DMA コントローラ(DMAC)、データトランスファコントローラ(DTC)を起動可能
イベントリンク機能	<ul style="list-style-type: none"> ● すべてのスキャン終了時に ELC イベント発生 ● ELC からのトリガによりスキャン開始可能 	<ul style="list-style-type: none"> ● すべてのスキャン終了時にイベント出力 ● シングルスキャンモードでのコンペア機能ウィンドウの条件に応じてイベント出力 ● ELC からのトリガによりスキャン開始可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.62 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX65N(S12ADFa)	RX660(S12ADH)
ADDRy	—	A/D データレジスタ y (y = 0 ~ 7 : S12AD, y = 0 ~ 20 : S12AD1)	A/D データレジスタ y (y = 0 ~ 23)
ADANSA0	ANSA008~ ANSA015	—	A/D 変換チャンネル選択ビット
ADANSA1	ANSA105~ ANSA107	—	A/D 変換チャンネル選択ビット
ADANSB0	ANSB008~ ANSB015	—	A/D 変換チャンネル選択ビット
ADANSB1	ANSB105~ ANSB107	—	A/D 変換チャンネル選択ビット
ADANSC0	ANSC008~ ANSC015	—	A/D チャンネル選択レジスタ C0
ADANSC1	ANSC105~ ANSC107	—	A/D チャンネル選択レジスタ C1
ADSCSn	—	—	A/D チャンネル変換順序設定レジスタ n(n = 0~23)
ADADS0	ADS008~ ADS015	—	A/D 変換値加算/平均チャンネル選択 ビット
ADADS1	ADS105~ ADS107	—	A/D 変換値加算/平均チャンネル選択 ビット
ADCER	ADPRC[1:0]	A/D 変換精度指定ビット	—
ADEXICR	EXSEL[1:0]	拡張アナログ入力選択ビット	—
	EXOEN	拡張アナログ出力制御ビット	—
ADSHCR	—	A/D サンプル & ホールド回路コント ロールレジスタ	—
ADSHMSR	—	A/D サンプル & ホールド動作 モード選択レジスタ	—
ADELCCR	—	—	A/D イベントリンクコントロールレジ スタ
ADCMPANSR0	CMPCHA008~ CMPCHA015	—	コンペアウィンドウ A チャネ ル選択ビット
ADCMPANSR1	CMPCHA105~ CMPCHA107	—	コンペアウィンドウ A チャネ ル選択ビット
ADCMPLR0	CMPLCHA008~ CMPLCHA015	—	コンペアウィンドウ A コン ペア条件選択ビット
ADCMPLR1	CMPLCHA105~ CMPLCHA107	—	コンペアウィンドウ A コン ペア条件選択ビット
ADCMPSR0	CMPSTCHA008~ CMPSTCHA015	—	コンペアウィンドウ A フラグ
ADCMPSR1	CMPSTCHA105~ CMPSTCHA107	—	コンペアウィンドウ A フラグ

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(S12ADFa)	RX660(S12ADH)
ADCMPBNSR	CMPCHB[5:0]	<p>コンペアウィンドウ B チャンネル選択ビット</p> <p>コンペアウィンドウ B の条件で比較を行うチャンネルを選択します</p> <p>b5 b0</p> <p>0 0 0 0 0 0 : AN000</p> <p>0 0 0 0 0 1 : AN001</p> <p>0 0 0 0 1 0 : AN002</p> <p> :</p> <p> :</p> <p>0 0 0 1 1 0 : AN006</p> <p>0 0 0 1 1 1 : AN007</p> <p>上記以外は設定しないでください</p>	<p>コンペアウィンドウ B チャンネル選択ビット</p> <p>コンペアウィンドウ B の条件で比較を行うチャンネルを選択します</p> <p>b5 b0</p> <p>0 0 0 0 0 0 : AN000</p> <p>0 0 0 0 0 1 : AN001</p> <p>0 0 0 0 1 0 : AN002</p> <p> :</p> <p> :</p> <p>0 1 0 1 1 0 : AN022</p> <p>0 1 0 1 1 1 : AN023</p> <p>1 0 0 0 0 0 : 温度センサ</p> <p>1 0 0 0 0 1 : 内部基準電圧</p> <p>上記以外は設定しないでください</p>
ADSAM	—	A/D 逐次変換時間設定レジスタ	—
ADSAMPR	—	A/D 逐次変換時間設定プロテクト解除レジスタ	—
ADVMONCR	—	—	A/D 内部基準電圧モニタ回路許可レジスタ
ADVMONO	—	—	A/D 内部基準電圧モニタ回路出力許可レジスタ
ADVREFCR	—	—	A/D 基準電圧コントロールレジスタ

2.23 12 ビット D/A コンバータ

表 2.63 に 12 ビット D/A コンバータの概要比較を示します。

表 2.63 12 ビット D/A コンバータの概要比較

項目	RX65N(R12DAa)	RX660(R12DAb)
分解能	12 ビット	12 ビット
出力チャンネル	2 チャンネル	2 チャンネル
アナログモジュールの干渉対策	<ul style="list-style-type: none"> ● D/A 変換と A/D 変換の干渉対策 12 ビット A/D コンバータ(ユニット 1)が出力する 12 ビット A/D コンバータ同期 D/A 変換許可信号により、D/A 変換データの更新タイミングを制御する。 これにより、12 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。 	<ul style="list-style-type: none"> ● D/A 変換と A/D 変換の干渉対策 12 ビット A/D コンバータが出力する 12 ビット A/D コンバータ同期 D/A 変換許可信号により、D/A 変換データの更新タイミングを制御する。 これにより、12 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
イベントリンク機能(入力)	イベント信号の入力により、チャンネル 0 の D/A 変換を開始可能	イベント信号の入力により、チャンネル 0 の D/A 変換を開始可能
出力先切り替え	バッファ出力(ゲイン=1)とバッファなし出力を切り替え可能	外部端子への出力と、コンパレータ C への出力を独立して制御可能

表 2.64 12 ビット D/A コンバータのレジスタ比較

レジスタ	ビット	RX65N(R12DAa)	RX660(R12DAb)
DAAMPCCR	—	D/A 出力アンプ制御レジスタ	—
DAASWCR	—	D/A 出力アンプ安定待ち制御レジスタ	—
DAADUSR	—	D/A A/D 同期ユニット選択レジスタ	—
DADSELR	—	—	D/A 出力先選択レジスタ

2.24 温度センサ

表 2.65 に温度センサの概要比較を示します。

表 2.65 温度センサの概要比較

項目	RX65N(TEMPS)	RX660(TEMPS)
温度センサ電圧出力	12 ビット A/D コンバータ(ユニット 1)へ出力	12 ビット A/D コンバータ(ユニット 0)へ出力
消費電力低減機能	モジュールストップ状態への遷移が可能	—
温度センサ校正データ	工場出荷時に個々のチップごとに測定した基準データをレジスタに格納	工場出荷時に個々のチップごとに測定した基準データをレジスタに格納

表 2.66 温度センサのレジスタ比較

レジスタ	ビット	RX65N(TEMPS)	RX660(TEMPS)
TSCR	—	温度センサコントロールレジスタ	—

2.25 データ演算回路

表 2.67 にデータ演算回路の概要比較を表 2.68 にデータ演算回路のレジスタ比較を示します。

表 2.67 データ演算回路の概要比較

項目	RX65N(DOC)	RX660(DOCA)
データ演算機能	16 ビットデータの比較、加算、または減算	<ul style="list-style-type: none"> ● 16 または 32 ビットデータの比較(一致/不一致、大小、範囲内外) ● 16 または 32 ビットデータの加算、または減算
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能
割り込み	<ul style="list-style-type: none"> ● データ比較の結果が一致または不一致のとき ● データ加算の結果が“FFFFh”より大きくなったとき(オーバフロー) ● データ減算の結果が“0000h”より小さくなったとき(アンダフロー) 	<ul style="list-style-type: none"> ● データ比較の結果が検出条件に合致したとき ● データ加算の結果が“FFFFh”(DOCR.DOPSZ = 0 の場合)、または“FFFF FFFFh”(DOCR.DOPSZ = 1 の場合)より大きくなったとき(オーバフロー) ● データ減算の結果が“0000h”(DOCR.DOPSZ = 0 の場合)、または“0000 0000h”(DOCR.DOPSZ = 1 の場合)より小さくなったとき(アンダフロー)
イベントリンク機能(出力)	<ul style="list-style-type: none"> ● データ比較の結果が一致または不一致のとき ● データ加算の結果が“FFFFh”より大きくなったとき(オーバフロー) ● データ減算の結果が“0000h”より小さくなったとき(アンダフロー) 	<ul style="list-style-type: none"> ● データ比較の結果が検出条件に合致したとき ● データ加算の結果が“FFFFh”(DOCR.DOPSZ = 0 の場合)、または“FFFF FFFFh”(DOCR.DOPSZ = 1 の場合)より大きくなったとき(オーバフロー) ● データ減算の結果が“0000h”(DOCR.DOPSZ = 0 の場合)、または“0000 0000h”(DOCR.DOPSZ = 1 の場合)より小さくなったとき(アンダフロー)

表 2.68 データ演算回路のレジスタ比較

レジスタ	ビット	RX65N(DOC)	RX660(DOCA)
DOCR	DOPSZ	—	データ演算サイズ選択ビット
	DCSEL (RX65N) DCSEL[2:0] (RX660)	検出条件選択ビット 0 : 不一致を検出する 1 : 一致を検出する	検出条件選択ビット b6 b4 0 0 0 : 不一致(DODIR ≠ DODSR0) 0 0 1 : 一致(DODIR = DODSR0) 0 1 0 : 小さい(DODIR < DODSR0) 0 1 1 : 大きい(DODIR > DODSR0) 1 0 0 : 範囲内(DODSR0 < DODIR < DODSR1) 1 0 1 : 範囲外(DODIR < DODSR0, DODSR1 < DODIR) 上記以外 : 設定禁止
	DOPCF	データ演算回路フラグ	—
	DOPCFCL	DOPCF クリアビット	—
DOSR	—	—	DOC ステータスレジスタ

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N(DOC)	RX660(DOCA)
DOSCR	—	—	DOC ステータスクリアレジスタ
DODIR	—	DOC データインプットレジスタ	DOC データインプットレジスタ
		16 ビットの読み書き可能なレジスタ	32 ビットの読み書き可能なレジスタ
DODSR (RX65N) DODSR0/ DODSR1 (RX660)	—	DOC データセッティングレジスタ	DOC データセッティングレジスタ 0 DOC データセッティングレジスタ 1
		16 ビットの読み書き可能なレジスタ	32 ビットの読み書き可能なレジスタ

2.26 RAM

表 2.69 に RAM の概要比較を示します。

表 2.69 RAM の概要比較

項目	RX65N		RX660
	RAM	拡張 RAM	—
RAM 容量	256K バイト	384K バイト	128K バイト
RAM アドレス	0000 0000h~ 0003 FFFFh	0080 0000h~ 0085 FFFFh	● RAM:0000 0000h~0001 FFFFh
メモリバス	メモリバス 1	メモリバス 3	メモリバス 1
アクセス	<ul style="list-style-type: none"> ● 読み出し、書き込みともに 1 サイクルで動作 ● RAM 有効/無効選択可能 		<ul style="list-style-type: none"> ● 読み出し、書き込みともに 1 サイクルで動作 ● RAM 有効/無効選択可能
データ保持機能	ディープソフトウェアスタンバイモード時のデータ保持機能なし		ディープソフトウェアスタンバイモード時のデータ保持機能なし
消費電力低減機能	RAM、拡張 RAM (注 1) 個別にモジュールストップ状態への遷移が可能		モジュールストップ状態への設定が可能
エラーチェック機能	<ul style="list-style-type: none"> ● パリティチェック： 1 ビット誤り検出 ● エラー発生時、ノンマスクابل 割り込み、または割り込みを発生 		<ul style="list-style-type: none"> ● パリティチェック： 1 ビット誤り検出 ● エラー発生時、ノンマスクابل 割り込み、または割り込みを発生

注 1. コードフラッシュメモリ容量が 1.5M 以上の製品にのみ搭載されています。

表 2.70 RAM のレジスタ比較

レジスタ	ビット	RX65N	RX660
EXRAMMODE	—	拡張 RAM 動作モード制御レジスタ	—
EXRAMSTS	—	拡張 RAM エラーステータスレジスタ	—
EXRAMECAD	—	拡張 RAM エラーアドレスキャプチャレジスタ	—
EXRAMPRCR	—	拡張 RAM プロテクトレジスタ	—

2.27 フラッシュメモリ

表 2.71 にフラッシュメモリの概要比較を、表 2.72 にフラッシュメモリのレジスタ比較を示します。

表 2.71 フラッシュメモリの概要比較

項目	RX65N		RX660	
	コード フラッシュメモリ	データ フラッシュメモリ	コード フラッシュメモリ	データ フラッシュメモリ
メモリ空間	<ul style="list-style-type: none"> ユーザ領域：最大 2M バイト 	<ul style="list-style-type: none"> データ領域： 32K バイト 	<ul style="list-style-type: none"> ユーザ領域：最大 1M バイト ユーザブート領域：32K バイト 	<ul style="list-style-type: none"> データ領域： 32K バイト
ROM キャッシュ	<ul style="list-style-type: none"> 容量：最大 256 バイト マッピング方式：8 ウェイセット アソシエイティブ リプレース方式：LRU アルゴリズム ラインサイズ：16 バイト 	なし	—	
リード サイクル	<ul style="list-style-type: none"> キャッシュヒット時：1 サイクル ROM キャッシュ動作許可でキャッシュミス時または ROM キャッシュ動作禁止時： <ul style="list-style-type: none"> ICLK ≤ 50MHz 1 サイクル 50MHz < ICLK ≤ 100MHz 2 サイクル ICLK > 100MHz 3 サイクル 	FCLK の周波数毎のサイクルでリード	1 サイクル	16 ビット、8 ビットアクセス時には FCLK 8 サイクルでリード
イレーズ後の値	FFh	不定値	FFh	不定値
プログラム/イレーズ方式	<ul style="list-style-type: none"> FACI コマンド発行領域(007E 0000h)に設定した FACI コマンドで、コードフラッシュメモリ/データフラッシュメモリのプログラム/イレーズ、オプション設定メモリのプログラムが可能(セルフプログラミング) シリアルプログラマによるシリアルインタフェース通信を介したプログラム/イレーズ(シリ(シリアルプログラミング) 		<ul style="list-style-type: none"> FACI コマンド発行領域(007E 0000h)に設定した FACI コマンドで、コードフラッシュメモリ/データフラッシュメモリのプログラム/イレーズが可能 フラッシュメモリプログラマによるシリアルインタフェース通信を介したプログラム/イレーズ(シリアルプログラミング) ユーザプログラムによるフラッシュメモリのプログラム/イレーズ(セルフプログラミング) 	
セキュリティ機能	フラッシュメモリの不正改ざん/不正リードを防止		フラッシュメモリの不正改ざん/不正リードを防止	
プロテクション機能	フラッシュメモリの誤書き換えを防止		フラッシュメモリの誤書き換えを防止	

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目	RX65N		RX660	
	コード フラッシュメモリ	データ フラッシュメモリ	コード フラッシュメモリ	データ フラッシュメモリ
デュアルバンク機能	デュアルバンク構成を用いて、書き換え動作中の中断に対して安全な更新を行うことが可能 リニアモード：コードフラッシュメモリを1領域として使用するモード ●デュアルモード：コードフラッシュメモリを2領域に分割して使用するモード	—	—	
Trusted Memory (TM) 機能	コードフラッシュメモリに対する不正リード防止 ●リニアモード：ブロック 8, 9 ●デュアルモード：ブロック 8, 9, 46, 47	—	コードフラッシュメモリのブロック 8、9 に対する不正リードを防止	
バックグラウンドオペレーション (BGO)機能	●コードフラッシュメモリプログラム/イレーズ中のコードフラッシュメモリリードが可能 ●コードフラッシュメモリプログラム/イレーズ中のデータフラッシュメモリリードが可能 ●データフラッシュメモリプログラム/イレーズ中のコードフラッシュメモリリードが可能	—	データ領域プログラム/イレーズ中のユーザ領域リードが可能	
プログラム/イレーズ単位	●ユーザ領域およびユーザブート領域へのプログラム：128 バイト ●ユーザ領域のイレーズ：ブロック単位	●データ領域へのプログラム：4 バイト ●データ領域のイレーズ：64/128/256 バイト	●ユーザ領域およびユーザブート領域へのプログラム：256 バイト ●ユーザ領域のイレーズ：ブロック単位	●データ領域へのプログラム：4 バイト ●データ領域のイレーズ：ブロック単位
その他の機能	セルフプログラミング中の割り込み受け付け可能 本 MCU の初期設定をオプション設定メモリに設定可能		セルフプログラミング中の割り込み受け付け可能 本 MCU の初期設定をオプション設定メモリに設定可能	
オンボードプログラミング (シリアルプログラミング/セルフプログラミング)	●ブートモード(SCI インタフェース)によるプログラム/イレーズ - 調歩同期式シリアルインターフェース(SCI1)を使用 - 通信速度は自動調整 ●ブートモード(USB インタフェース)によるプログラム/イレーズ - USBb を使用 - 特別なハードウェアが不要で、PC と直結可能 ●ブートモード(FINE インタフェース)によるプログラム/イレーズ - FINE を使用	—	●ブートモード(SCI インタフェース)によるプログラム/イレーズ - 調歩同期式シリアルインターフェース(SCI1)を使用 - 通信速度は自動調整 - ユーザブート領域もプログラム/イレーズ可能 ●ブートモード(FINE インタフェース)によるプログラム/イレーズ - FINE を使用	

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

項目	RX65N		RX660	
	コード フラッシュメモリ	データ フラッシュメモリ	コード フラッシュメモリ	データ フラッシュメモリ
オンボードプログラミング (シリアルプログラミング /セルフプログラミング)	<ul style="list-style-type: none"> セルフプログラミングによるプログラム/イレーズ - システムをリセットすることなくフラッシュメモリのプログラム/イレーズが可能 		<ul style="list-style-type: none"> ● ユーザブートモードによるプログラム/イレーズ - ユーザ独自のブートプログラムを作成可能 ● シングルチップモードによるプログラム/イレーズ - ユーザプログラム中のコードフラッシュメモリ/データフラッシュメモリ書き換えルーチンによるプログラム/イレーズが可能 	
オフボードプログラミング (パラレルプログラマによるプログラム/イレーズ)	パラレルプログラマを使用して、コードフラッシュメモリ、オプション設定メモリのプログラム/イレーズが可能	パラレルプログラマを使用したデータフラッシュメモリのプログラム/イレーズはできません	パラレルプログラマを使用して、ユーザ領域/ユーザブート領域のプログラム/イレーズが可能	パラレルプログラマを使用したデータ領域のプログラム/イレーズはできません
ユニーク ID	本 MCU 個体ごとの 16 バイト長の ID コード		本 MCU 個体ごとの 12 バイト長の ID コード	

表 2.72 フラッシュメモリのレジスタ比較

レジスタ	ビット	RX65N	RX660(FLASH)
FWEPOR	FLWE[1:0]	フラッシュライトイレース許可ビット ●コードフラッシュメモリ容量が 1.5M バイト以上の製品： b1 b0 0 0：プログラム/イレース、ブランクチェックの禁止 0 1：プログラム/イレース、ブランクチェックの許可 1 0：プログラム/イレース、ブランクチェックの禁止 1 1：プログラム/イレース、ブランクチェックの禁止 ●コードフラッシュメモリ容量が 1M バイト以下の製品： b1 b0 0 0：プログラム/イレースの禁止 0 1：プログラム/イレースの許可 1 0：プログラム/イレースの禁止 1 1：プログラム/イレースの禁止	フラッシュライトイレース許可ビット b1 b0 0 0：プログラム/イレース、ロックビットのプログラム/リード、ブランクチェックの禁止 0 1：プログラム/イレース、ロックビットのプログラム/リード、ブランクチェックの許可 1 0：プログラム/イレース、ロックビットのプログラム/リード、ブランクチェックの禁止 1 1：プログラム/イレース、ロックビットのプログラム/リード、ブランクチェックの禁止
ROMCE	—	ROM キャッシュ許可レジスタ	—
ROMCIV	—	ROM キャッシュ無効化レジスタ	—
FASTAT	—	—	フラッシュアクセスステータスレジスタ
FAEINT	—	—	フラッシュアクセスエラー割り込み許可レジスタ
FRDYIE	—	—	フラッシュレディ割り込み許可レジスタ
FSADDR	—	—	FACI コマンド処理開始アドレスレジスタ
FEADDR	—	—	FACI コマンド処理終了アドレスレジスタ
FSTATR	—	—	フラッシュステータスレジスタ
FENTRYR	—	—	フラッシュ P/E モードエントリレジスタ
FPROTR	—	—	フラッシュプロテクトレジスタ
FSUINITR	—	—	フラッシュシーケンサ設定初期化レジスタ
FLKSTAT	—	—	ロックビットステータスレジスタ
FCMDR	—	—	FACI コマンドレジスタ
FPESTAT	—	—	フラッシュ P/E ステータスレジスタ
FBCCNT	—	—	データフラッシュブランクチェック制御レジスタ
FBCSTAT	—	—	データフラッシュブランクチェックステータスレジスタ
FPSADDR	—	—	データフラッシュ書き込み開始アドレスレジスタ
FCPSR	—	—	フラッシュシーケンサ処理切り替えレジスタ
FPCAR	—	—	フラッシュシーケンサ処理クロック周波数通知レジスタ

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

レジスタ	ビット	RX65N	RX660(FLASH)
UIDRn	—	ユニーク ID レジスタ n(n = 0 ~ 3)	ユニーク ID レジスタ n(n = 0 ~ 2)
EEPFCLK	—	データフラッシュメモリアクセス周波数 設定レジスタ	—

2.28 パッケージ

表 2.73 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。

表 2.73 パッケージ

パッケージタイプ	RENESAS Code	
	RX65N	RX660
177 ピン TFLGA	○	×
176 ピン LFBGA 176 ピン LFQFP	○	×
145 ピン TFLGA	○	×
100 ピン TFLGA	○	×
80 ピン LFQFP	×	○
48 ピン LFQFP	×	○

○ : パッケージあり(RENESASCode は省略)、 × : パッケージなし

3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点がある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

3.1 144 ピンパッケージ

表 3.1 に 144 ピンパッケージ端子機能の比較を示します。

表 3.1 144 ピンパッケージ端子機能の比較

144 ピン LFQFP	RX65N	RX660
1	AVSS0	AVSS0
2	P05/IRQ13/DA1	P05/IRQ13/DA1
3	AVCC1	P06
4	P03/IRQ11/DA0	P03/IRQ11/DA0
5	AVSS1	P04
6	P02/TMCI1/SCK6/IRQ10/AN120	P02/TMCI1/SCK6/IRQ10
7	P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/ AN119	P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9
8	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/ AN118	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8
9	PF5/IRQ4	PF5/IRQ4
10	EMLE	EMLE ^(注1) /PN7 ^(注2)
11	PJ5/POE8#/CTS2#/RTS2#/SS2#	PJ5/POE8#/CTS2#/RTS2#/SS2#/IRQ13
12	VSS	PJ4
13	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/CTS6 #/RTS6#/SS6#/CTS0#/RTS0#/SS0#	PJ3/MTIOC3C/CTS6#/RTS6#/SS6#/ CTS0#/RTS0#/SS0#/IRQ11
14	VCL	VCL
15	VBATT	PJ1/MTIOC3A
16	MD/FINED	MD/FINED/PN6
17	XCIN	XCIN ^(注3) /PH7 ^(注4)
18	XCOUT	XCOUT ^(注3) /PH6 ^(注4)
19	RES#	RES#
20	XTAL/P37	XTAL/P37/IRQ4
21	VSS	VSS
22	EXTAL/P36	EXTAL/P36/IRQ5
23	VCC	VCC
24	UPSEL/P35/NMI	P35/NMI
25	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/ET0_LINKSTA/SCK6/SCK0/IRQ4	TRST# ^(注1) /P34/MTIOC0A/TMCI3/ POE10#/SCK6/SCK0/IRQ4
26	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/SMISO6/ SSCL6/RXD0/SMISO0/SSCL0/CRX0/PCKO/ IRQ3-DS	P33/MTIOC0D/TMRI3/ POE4#/POE11#/RXD6/SMISO6/SSCL6/ RXD0/SMISO0/SSCL0/CRX0-A/IRQ3-DS
27	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCIC2/RTCOUT/POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/VSYNCR/IRQ2-DS	P32/MTIOC0C/TMO3/RTCIC2 ^(注5) / RTCOUT ^(注5) /POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/ CTX0-A/IRQ2-DS
28	TMS/P31/MTIOC4D/TMCI2/PO9/RTCIC1/ CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS	TMS ^(注1) /P31/MTIOC4D/TMCI2/ RTCIC1 ^(注5) /CTS1#/RTS1#/SS1#/IRQ1-DS

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

144 ピン LFQFP	RX65N	RX660
29	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/ POE8#/RXD1/SMISO1/SSCL1/ MISOB-A/IRQ0-DS	TDI ^(注1) /P30/MTIOC4B/TMRI3/RTCIC0 ^(注5) / POE8#/RXD1/SMISO1/SSCL1/IRQ0-DS/ COMP3
30	TCK/P27/CS7#/MTIOC2B/TMCI3/PO7/ SCK1/RSPCKB-A	TCK ^(注1) /P27/CS3#/MTIOC2B/TMCI3/ SCK1/IRQ7/CVREFC3
31	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/ TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/ MOSIB-A	TDO ^(注1) /P26/CS2#/MTIOC2A/TMO1/ TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/ IRQ6/CMPC30
32	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/ TIOCA4/PO5/RXD3/SMISO3/SSCL3/ SDHI_CD ^(注6) /HSYNC/ADTRG0#	P25/CS1#/MTIOC4C/MTCLKB/RXD3/ SMISO3/SSCL3/IRQ5/ADTRG0#
33	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SDHI_WP ^(注6) /PIXCLK	P24/CS0#/MTIOC4A/MTCLKA/ TMRI1/SCK3/IRQ12
34	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/ PO3/TXD3/SMOSI3/SSDA3/CTS0#/RTS0#/ SS0#/SDHI_D1-C ^(注6) /PIXD7	P23/MTIOC3D/MTCLKD/TXD3/ SMOSI3/SSDA3/CTS0#/RTS0#/SS0#/ IRQ3
35	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/ TMO0/PO2/SCK0/USB0_OVRCURB/ SDHI_D0-C ^(注6) /PIXD6	P22/MTIOC3B/MTCLKC/TMO0/ SCK0/IRQ15
36	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/ PO1/RXD0/SMISO0/SSCL0/ SCL1 ^(注6) /USB0_EXICEN/ SDHI_CLK-C ^(注6) /PIXD5/IRQ9	P21/MTIOC1B/TMCI0/ MTIOC4A/RXD0/SMISO0/SSCL0/IRQ9
37	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/SDA1 ^(注6) /USB0_ID/ SDHI_CMD-C ^(注6) /PIXD4/IRQ8	P20/MTIOC1A/TMRI0/TXD0/SMOSI0/ SSDA0/IRQ8
38	P17/MTIOC3A/MTIOC3B/MTIOC4B/ TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/ TXD3/SMOSI3/SSDA3/SDA2-DS/ SDHI_D3-C ^(注6) /PIXD3/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/ MTIOC4B/SCK1/TXD3/SMOSI3/SSDA3/ MISOA-C/SDA2/IRQ7/COMP2
39	P87/MTIOC4C/TIOCA2/SMOSI10/SSDA10/ TXD10/SDHI_D2-C ^(注6) /PIXD2	P87/MTIOC4C/SMOSI10/SSDA10/ TXD10/TXD010-B/SMOSI010-B/ SSDA010-B/IRQ15
40	P16/MTIOC3C/MTIOC3D/TIOCB1/ TCLKC/TMO2/PO14/RTCOUT/TXD1/ SMOSI1/SSDA1/RXD3/SMISO3/ SSCL3/SCL2-DS/USB0_VBUSEN/ USB0_VBUS/USB0_OVRCURB/ IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/ RTCOUT/TXD1/SMOSI1/SSDA1/RXD3/ SMISO3/SSCL3/MOSIA-C/SCL2/ IRQ6/ADTRG0#
41	P86/MTIOC4D/TIOCA0/SMISO10/SSCL10/ RXD10/PIXD1	P86/MTIOC4D/SMISO10/SSCL10/RXD10/ RXD010-B/SMISO010-B/SSCL010-B/IRQ14
42	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/ TMCI2/PO13/RXD1/SMISO1/SSCL1/SCK3/ CRX1-DS/PIXD0/IRQ5	P15/MTIOC0B/MTCLKB/ TMCI2/RXD1/SMISO1/SSCL1/SCK3/ CRX0-C/IRQ5/CMPC20
43	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/CTS1#/RTS1#/SS1#/ CTX1/ USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/ RTS1#/SS1#/ CTX0-C/IRQ4/CVREFC2
44	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/ SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ ADTRG1#	P13/MTIOC0B/TMO3/TXD2/SMOSI2/ SSDA2/SDA0/IRQ3

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

144 ピン LFQFP	RX65N	RX660
45	P12/TMC11/RXD2/SMISO2/SSCL2/ SCL0[FM+]/IRQ2	P12/MTIC5U/TMC11/RXD2/SMISO2/ SSCL2/SCL0/IRQ2
46	VCC_USB	PH3/MTIOC4D/TMC10
47	USB0_DM	PH2/MTIOC4C/TMRI0/TOC1/IRQ1
48	USB0_DP	PH1/MTIOC3D/TMO0/TIC1/IRQ0/ADST0
49	VSS_USB	PH0/MTIOC3B/CACREF/ADTRG0#
50	P56/EDACK1/MTIOC3C/TIOCA1/ SCK7 ^(注6)	P56/MTIOC3C/SCK7/IRQ6
51	TRDATA3/P55/D0[A0/D0] ^(注6) /WAIT#/ EDREQ0/MTIOC4D/TMO3/ET0_EXOUT/ TXD7 ^(注6) /SMOSI7 ^(注6) / SSDA7 ^(注6) /CRX1/IRQ10	TRDATA3 ^(注1) /P55/D0[A0/D0]/WAIT#/ MTIOC4D/MTIOC4A/TMO3/TXD7/ SMOSI7/SSDA7/CRX0-D/IRQ10
52	TRDATA2/P54/ALE/ D1[A1/D1] ^(注6) /EDACK0/MTIOC4B/ TMC11/ET0_LINKSTA/CTS2#/ RTS2#/SS2#/CTX1	TRDATA2 ^(注1) /P54/ALE/D1[A1/D1]/ MTIOC4B/TMC11/CTS2#/RTS2#/SS2#/ CTX0-D/IRQ4
53	P53 ^(注7) /BCLK	P53/BCLK/PMC0/IRQ3
54	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A	P52/RD#/RXD2/SMISO2/SSCL2/IRQ2
55	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A	P51/WR1#/BC1#/WAIT#/SCK2/PMC0/IRQ1
56	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1-A	P50/WR0#/WR#/TXD2/SMOSI2/ SSDA2/IRQ0
57	VSS	VSS
58	TRCLK/P83/EDACK1/MTIOC4C/ET0_CRS/ RMII0_CRS_DV/SCK10/SS10#/CTS10#	TRCLK ^(注1) /P83/MTIOC4C/SCK10/SS10#/ CTS10#/SCK010-B/CTS010#-A/ SS010#-A/IRQ3
59	VCC	VCC
60	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/PO31/TOC0/CACREF/ET0_COL/ TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/MMC_D7-A/IRQ14	UB/PC7/CS0#/MTIOC3A/MTCLKB/ TMO2/CACREF/TOC0/TXD8/SMOSI8/ SSDA8/SMOSI10/SSDA10/TXD10/ TXD010-C/SMOSI010-C/ SSDA010-C/MISOA-A/IRQ14
61	PC6/D2[A2/D2] ^(注6) /A22/CS1#/ MTIOC3C/MTCLKA/TMC12/PO30/TIC0/ ET0_ETXD3/RXD8/SMISO8/SSCL8/ SMISO10/SSCL10/RXD10/ MOSIA-A/MMC_D6-A/IRQ13	PC6/D2[A2/D2]/CS1#/MTIOC3C/ MTCLKA/TMC12/TIC0/RXD8/SMISO8/ SSCL8/SMISO10/SSCL10/RXD10/ RXD010-C/SMISO010-C/SSCL010-C/ MOSIA-A/IRQ13
62	PC5/D3[A3/D3] ^(注6) /A21/CS2#/WAIT#/ MTIOC3B/MTCLKD/TMRI2/PO29/ ET0_ETXD2/SCK8/SCK10/ RSPCKA-A/MMC_D5-A	PC5/D3[A3/D3]/CS2#/WAIT#/ MTIOC3B/MTCLKD/TMRI2/MTIOC0C/SCK8/ SCK10/SCK010-C/RSPCKA-A/PMC0/IRQ5
63	TRSYNC/P82/EDREQ1/MTIOC4A/PO28/ ET0_ETXD1/RMII0_TXD1/SMOSI10/ SSDA10/TXD10/MMC_D4-A	TRSYNC ^(注1) /P82/MTIOC4A/ SMOSI10/SSDA10/TXD10/TXD010-A/ SMOSI010-A/SSDA010-A/IRQ2
64	TRDATA1/P81/EDACK0/MTIOC3D/PO27/ ET0_ETXD0/RMII0_TXD0/SMISO10/ SSCL10/RXD10/QIO3-A/SDHI_CD/ MMC_D3-A	TRDATA1 ^(注1) /P81/MTIOC3D/SMISO10/ SSCL10/RXD10/RXD010-A/SMISO010-A/ SSCL010-A/IRQ9
65	TRDATA0/P80/EDREQ0/MTIOC3B/PO26/ ET0_TX_EN/RMII0_TXD_EN/SCK10/ RTS10#/QIO2-A/SDHI_WP/MMC_D2-A	TRDATA0 ^(注1) /P80/MTIOC3B/SCK10/ RTS10#/SCK010-A/RTS010#-A/ DE010-A/IRQ8

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

144 ピン LFQFP	RX65N	RX660
66	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/ PO25/POE0#/ET0_TX_CLK/SCK5/CTS8#/ RTS8#/SS8#/SS10#/CTS10#/RTS10#/ SSLA0-A/QMI-A/QIO1-A/ SDHI_D1-A/SDSI_D1-A/MMC_D1-A	PC4/A20/CS3#/MTIOC3D/MTCLKC/ TMCI1/POE0#/MTIOC0A/SCK5/CTS8#/ RTS8#/SS8#/SS10#/CTS10#/RTS10#/ CTS010#-B/RTS010#-B/SS010#-B/ DE010-B/SSLA0-A/PMC0/IRQ12
67	PC3/A19/MTIOC4D/TCLKB/PO24/ ET0_TX_ER/TXD5/SMOSI5/SSDA5/ QMO-A/QIO0-A/SDHI_D0-A/ SDSI_D0-A/MMC_D0-A	PC3/A19/MTIOC4D/TXD5/SMOSI5/ SSDA5/PMC0/IRQ11
68	TRDATA7/P77/CS7#/PO23/ET0_RX_ER/ RMII0_RX_ER/SMOSI11/SSDA11/TXD11/ QSPCLK-A/SDHI_CLK-A/ SDSI_CLK-A/MMC_CLK-A	TRDATA7 ^(注1) /P77/SMOSI11/SSDA11/ TXD11/TXD011-A/SMOSI011-A/ SSDA011-A/IRQ7
69	TRDATA6/P76/CS6#/PO22/ET0_RX_CLK/ REF50CK0/SMISO11/SSCL11/RXD11/ QSSL-A/SDHI_CMD-A/ SDSI_CMD-A/MMC_CMD-A	TRDATA6 ^(注1) /P76/SMISO11/SSCL11/ RXD11/RXD011-A/SMISO011-A/ SSCL011-A/IRQ14
70	PC2/A18/MTIOC4B/TCLKA/PO21/ ET0_RX_DV/RXD5/SMISO5/SSCL5/ SSLA3-A/SDHI_D3-A/SDSI_D3-A/ MMC_CD-A	PC2/A18/MTIOC4B/RXD5/SMISO5/ SSCL5/TXDB011-A/SSLA3-A/IRQ10
71	TRSYNC1/P75/CS5#/PO20/ET0_ERXD0/ RMII0_RXD0/SCK11/RTS11#/ SDHI_D2-A/SDSI_D2-A/MMC_RES#-A	TRSYNC1 ^(注1) /P75/SCK11/RTS11#/ SCK011-A/RTS011#-A/DE011-A/IRQ13
72	TRDATA5/P74/A20/CS4#/PO19/ET0_ERXD 1/RMII0_RXD1/SS11#/CTS11#	TRDATA5 ^(注1) /P74/A20/SS11#/CTS11#/ CTS011#-A/SS011#-A/IRQ12
73	PC1/A17/MTIOC3A/TCLKD/PO18/ ET0_ERXD2/SCK5/SSLA2-A/IRQ12	PC1/A17/MTIOC3A/SCK5/ TXD011-C/SMOSI011-C/SSDA011-C/ TXDA011-C/SSLA2-A/IRQ12
74	VCC	PL1
75	PC0/A16/MTIOC3C/TCLKC/PO17/ ET0_ERXD3/CTS5#/RTS5#/SS5#/ SSLA1-A/IRQ14	PC0/A16/MTIOC3C/CTS5#/RTS5#/ SS5#/RXD011-C/SMISO011-C/ SSCL011-C/SSLA1-A/IRQ14
76	VSS	PL0
77	TRDATA4/P73/CS3#/PO16/ET0_WOL	TRDATA4 ^(注1) /P73/CS3#/IRQ8
78	PB7/A15/MTIOC3B/TIOCB5/PO31/ ET0_CRS/RMII0_CRS_DV/TXD9/SMOSI9/ SSDA9/SMOSI11/SSDA11/TXD11/ SDSI_D1-B	PB7/A15/MTIOC3B/TXD9/SMOSI9/SSDA9/ SMOSI11/SSDA11/TXD11/TXD011-B/ SMOSI011-B/SSDA011-B/IRQ15
79	PB6/A14/MTIOC3D/TIOCA5/PO30/ET0_ETX D1/RMII0_TXD1/RXD9/SMISO9/SSCL9/ SMISO11/SSCL11/RXD11/SDSI_D0-B	PB6/A14/MTIOC3D/RXD9/SMISO9/SSCL9/ SMISO11/SSCL11/RXD11/RXD011-B/ SMISO011-B/SSCL011-B/IRQ6
80	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4#/ET0_ETXD0/ RMII0_TXD0/SCK9/SCK11/ SDSI_CLK-B/LCD_CLK-B ^(注6)	PB5/A13/MTIOC2A/MTIOC1B/ TMRI1/POE4#/TOC2/SCK9/SCK11/ SCK011-B/IRQ13
81	PB4/A12/TIOCA4/PO28/ET0_TX_EN/ RMII0_TXD_EN/CTS9#/RTS9#/SS9#/ SS11#/CTS11#/RTS11#/ SDSI_CMD-B/LCD_TCON0-B ^(注6)	PB4/A12/CTS9#/RTS9#/SS9#/SS11#/ CTS11#/RTS11#/CTS011#-B/ RTS011#-B/SS011#-B/DE011-B/IRQ4

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

144 ピン LFQFP	RX65N	RX660
82	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/POE11#/ET0_RX_ER/ RMII0_RX_ER/SCK4/SCK6/ SDSI_D3-B/LCD_TCON1-B ^(注6)	PB3/A11/MTIOC0A/MTIOC4A/ TMO0/POE11#/TIC2/SCK4/SCK6/ PMC0/IRQ3
83	PB2/A10/TIOCC3/TCLKC/PO26/ ET0_RX_CLK/REF50CK0/CTS4#/RTS4#/ SS4#/CTS6#/RTS6#/SS6#/SDSI_D2-B/ LCD_TCON2-B ^(注6)	PB2/A10/CTS4#/RTS4#/SS4#/ CTS6#/RTS6#/SS6#/IRQ2
84	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMC10/PO25/ET0_ERXD0/RMII0_RXD0/ TXD4/SMOSI4/SSDA4/TXD6/SMOSI6/ SSDA6/LCD_TCON3-B ^(注6) /IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/ TMC10/TXD4/SMOSI4/SSDA4/TXD6/ SMOSI6/SSDA6/IRQ4-DS/COMP1
85	P72/A19/CS2#/ET0_MDC	P72/A19/CS2#/IRQ10
86	P71/A18/CS1#/ET0_MDIO	P71/A18/CS1#/IRQ1
87	PB0/A8/MTIC5W/TIOCA3/PO24/ ET0_ERXD1/RMII0_RXD1/RXD4/SMISO4/ SSCL4/RXD6/SMISO6/SSCL6/ LCD_DATA0-B ^(注6) /IRQ12	PB0/A8/MTIC5W/MTIOC3D/RXD4/ SMISO4/SSCL4/RXD6/SMISO6/SSCL6/ RSPCKA-C/IRQ12
88	PA7/A7/TIOCB2/PO23/ET0_WOL/ MISOA-B/LCD_DATA1-B ^(注6)	PA7/A7/MISOA-B/IRQ7
89	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMC13/ PO22/POE10#/ET0_EXOUT/CTS5#/RTS5#/ SS5#/MOSIA-B/LCD_DATA2-B ^(注6)	PA6/A6/MTIC5V/MTCLKB/TMC13/ POE10#/MTIOC3D/MTIOC6B/CTS5#/ RTS5#/SS5#/CTS12#/RTS12#/SS12#/ MOSIA-B/IRQ14
90	PA5/A5/MTIOC6B/TIOCB1/PO21/ ET0_LINKSTA/RSPCKA-B/ LCD_DATA3-B ^(注6)	PA5/A5/MTIOC6B/RSPCKA-B/IRQ5
91	VCC	VCC
92	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/ET0_MDC/TXD5/SMOSI5/SSDA5/ SSLA0-B/LCD_DATA4-B ^(注6) /IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TMRI0/ MTIOC4C/MTIOC7C/TXD5/SMOSI5/SSDA5/ TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/ SSLA0-B/IRQ5-DS/CVREFC1/ADST0
93	VSS	VSS
94	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/ET0_MDIO/RXD5/SMISO5/ SSCL5/LCD_DATA5-B ^(注6) /IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/ MTIC5V/MTIOC4D/RXD5/SMISO5/SSCL5/ IRQ6-DS/CMPC10
95	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/ SSCL5/SSLA3-B/LCD_DATA6-B ^(注6)	PA2/A2/MTIOC7A/RXD5/SMISO5/ SSCL5/RXD12/SMISO12/SSCL12/RXDX12/ SSLA3-B/IRQ10
96	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/TIOC B0/PO17/ET0_WOL/SCK5/SSLA2-B/ LCD_DATA7-B ^(注6) /IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ MTIOC3B/SCK5/SCK12/SSLA2-B/ IRQ11/ADTRG0#
97	PA0/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/ PO16/CACREF/ET0_TX_EN/ RMII0_TXD_EN/SSLA1-B/LCD_DATA8-B ^(注6)	PA0/BC0#/A0/MTIOC4A/CACREF/ MTIOC6D/SSLA1-B/IRQ0
98	P67/DQM1/CS7#/MTIOC7C/IRQ15	P67/MTIOC7C/IRQ15
99	P66/DQM0/CS6#/MTIOC7D	P66/MTIOC7D/IRQ14
100	P65/CKE/CS5#	P65/IRQ13

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

144 ピン LFQFP	RX65N	RX660
101	PE7/D15[A15/D15]/ D7[A7/D7] ^(注6) /MTIOC6A/TOC1/ MISOB-B/SDHI_WP/MMC_RES#-B/ LCD_DATA9-B ^(注6) /IRQ7/AN105	PE7/D15[A15/D15]/ D7[A7/D7]/MTIOC6A/TOC1/IRQ7/AN015
102	PE6/D14[A14/D14]/D6[A6/D6] ^(注6) / MTIOC6C/TIC1/MOSIB-B/ SDHI_CD/MMC_CD-B/ LCD_DATA10-B ^(注6) /IRQ6/AN104	PE6/D14[A14/D14]/ D6[A6/D6]/MTIOC6C/TIC1/CTS4#/RTS4#/ SS4#/IRQ6/AN014
103	VCC	PK5/TXD4/SMOSI4/SSDA4
104	P70/SDCLK	P70/SCK4/IRQ0
105	VSS	PK4/RXD4/SMISO4/SSCL4
106	PE5/D13[A13/D13]/D5[A5/D5] ^(注6) / MTIOC4C/MTIOC2B/ET0_RX_CLK/ REF50CK0/RSPCKB-B/ LCD_DATA11-B ^(注6) /IRQ5/AN103	PE5/D13[A13/D13]/D5[A5/D5]/MTIOC4C/ MTIOC2B/IRQ5/AN013/COMP0
107	PE4/D12[A12/D12]/D4[A4/D4] ^(注6) / MTIOC4D/MTIOC1A/PO28/ET0_ERXD2/ SSLB0-B/LCD_DATA12-B ^(注6) /AN102	PE4/D12[A12/D12]/D4[A4/D4]/MTIOC4D/ MTIOC1A/MTIOC4A/ MTIOC7D/IRQ12/AN012
108	PE3/D11[A11/D11]/D3[A3/D3] ^(注6) / MTIOC4B/PO26/TOC3/POE8#/ET0_ERXD3/ CTS12#/RTS12#/SS12#/MMC_D7-B/ LCD_DATA13-B ^(注6) /AN101	PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/ POE8#/MTIOC1B/TOC3/CTS12#/RTS12#/ SS12#/IRQ11/AN011
109	PE2/D10[A10/D10]/D2[A2/D2] ^(注6) / MTIOC4A/PO23/TIC3/RXD12/SMISO12/ SSCL12/RDX12/SSLB3-B/MMC_D6-B/ LCD_DATA14-B ^(注6) /IRQ7-DS/AN100	PE2/D10[A10/D10]/ D2[A2/D2]/MTIOC4A/MTIOC7A/TIC3/ RXD12/SMISO12/SSCL12/RDX12/ IRQ7-DS/AN010/CVREFC0
110	PE1/D9[A9/D9]/D1[A1/D1] ^(注6) / MTIOC4C/MTIOC3B/PO18/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/ LCD_DATA15-B ^(注6) /ANEX1	PE1/D9[A9/D9]/ D1[A1/D1]/MTIOC4C/MTIOC3B/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/IRQ9/ AN009/CMPC00
111	PE0/D8[A8/D8]/D0[A0/D0] ^(注6) / MTIOC3D/SCK12/SSLB1-B/ MMC_D4-B/LCD_DATA16-B ^(注6) /ANEX0	PE0/D8[A8/D8]/ D0[A0/D0]/MTIOC3D/SCK12/IRQ8/AN008
112	P64/WE#/D3[A3/D3] ^(注6) /CS4#	P64/D3[A3/D3]/IRQ4
113	P63/CAS#/D2[A2/D2] ^(注6) /CS3#	P63/D2[A2/D2]/CS3#/IRQ3
114	P62/RAS#/D1[A1/D1] ^(注6) /CS2#	P62/D1[A1/D1]/CS2#/IRQ2
115	P61/SDCS#/D0[A0/D0] ^(注6) /CS1#	P61/D0[A0/D0]/CS1#/CTS9#/RTS9#/ SS9#/IRQ1
116	VSS	PK3/RXD9/SMISO9/SSCL9
117	P60/CS0#	P60/CS0#/SCK9/IRQ0
118	VCC	PK2/TXD9/SMOSI9/SSDA9
119	PD7/D7[A7/D7]/MTIC5U/POE0#/ SSLC3-A/QMI-B/QIO1-B/SDHI_D1-B/ MMC_D1-B/LCD_DATA17-B ^(注6) / IRQ7/AN107	TRDATA3 ^(注1) /PD7/ D7[A7/D7]/MTIC5U/POE0#/IRQ7/AN023
120	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ SSLC2-A/QMO-B/QIO0-B/SDHI_D0- B/MMC_D0-B/LCD_DATA18-B ^(注6) / IRQ6/AN106	TRDATA2 ^(注1) /PD6/D6[A6/D6]/ MTIC5V/POE4#/MTIOC8A/IRQ6/AN022

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

144 ピン LFQFP	RX65N	RX660
121	PD5/D5[A5/D5]/MTIOC5W/MTIOC8C/ POE10#/SSLC1-A/QSPCLK-B/ SDHI_CLK-B/MMC_CLK-B/ LCD_DATA19-B ^(注6) /IRQ5/AN113	TRCLK ^(注1) /PD5/D5[A5/D5]/ MTIOC5W/POE10#/MTIOC8C/IRQ5/AN021
122	PD4/D4[A4/D4]/MTIOC8B/POE11#/ SSLC0-A/QSSL-B/SDHI_CMD-B/ MMC_CMD-B/LCD_DATA20-B ^(注6) / IRQ4/AN112	TRSYNC ^(注1) /PD4/D4[A4/D4]/ POE11#/MTIOC8B/IRQ4/AN020
123	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/ RSPCKC-A/QIO3-B/SDHI_D3-B/MMC_D3-B/ LCD_DATA21-B ^(注6) /IRQ3/AN111	TRDATA1 ^(注1) /PD3/D3[A3/D3]/ POE8#/MTIOC8D/TOC2/IRQ3/AN019
124	PD2/D2[A2/D2]/MTIOC4D/TIC2/MISOC-A/ CRX0/QIO2-B/SDHI_D2-B/MMC_D2-B/ LCD_DATA22-B ^(注6) /IRQ2/AN110	TRDATA0 ^(注1) /PD2/D2[A2/D2]/ MTIOC4D/TIC2/CRX0-B/IRQ2/AN018
125	PD1/D1[A1/D1]/MTIOC4B/POE0#/MOSIC-A/ CTX0/LCD_DATA23-B ^(注6) /IRQ1/AN109	TRDATA7 ^(注1) /PD1/D1[A1/D1]/ MTIOC4B/POE0#/CTX0-B/IRQ1/AN017
126	PD0/D0[A0/D0]/POE4#/ LCD_EXTCLK-B ^(注6) /IRQ0/AN108	TRDATA6 ^(注1) /PD0/D0[A0/D0]/ POE4#/IRQ0/AN016
127	P93/A19/POE0#/CTS7#/RTS7#/ SS7#/AN117	TRSYNC1 ^(注1) /P93/A19/ POE0#/CTS7#/RTS7#/SS7#/IRQ11
128	P92/A18/POE4#/RXD7/SMISO7/ SSCL7/AN116	TRDATA5 ^(注1) /P92/A18/POE4#/ RXD7/SMISO7/SSCL7/IRQ10
129	P91/A17/SCK7/AN115	TRDATA4 ^(注1) /P91/A17/SCK7/IRQ9
130	VSS	PF7
131	P90/A16/TXD7/SMOSI7/SSDA7/AN114	P90/A16/TXD7/SMOSI7/SSDA7/IRQ0
132	VCC	PF6
133	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
134	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
135	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
136	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
137	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
138	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
139	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
140	VREFL0	VREFL0/PJ7
141	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
142	VREFH0	VREFH0/PJ6
143	AVCC0	AVCC0
144	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#

注 1. JTAG のない製品にはありません。

注 2. JTAG のある製品にはありません。

注 3. サブクロック発振器のない製品にはありません。

注 4. サブクロック発振器のある製品にはありません。

注 5. サブクロック発振器のない製品では使用できません。

注 6. コードフラッシュメモリ容量が 2M バイト/1.5M バイトの製品のみ有効。

注 7. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

3.2 100 ピンパッケージ

表 3.2 に 100 ピンパッケージ端子機能の比較を示します。

表 3.2 100 ピンパッケージ端子機能の比較

100 ピン LFQFP	RX65N	RX660
1	AVCC1	P06
2	EMLE	EMLE ^(注1) /P03 ^(注2) /IRQ11 ^(注2) /DA0 ^(注2)
3	AVSS1	P04
4	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/ CTS6#/RTS6#/SS6#/CTS0#/RTS0#/SS0#	PJ3/MTIOC3C/CTS6#/RTS6#/SS6#/CTS0#/ RTS0#/SS0#/IRQ11
5	VCL	VCL
6	VBATT	PJ1/MTIOC3A
7	MD/FINED	MD/FINED/PN6
8	XCIN	XCIN ^(注3) /PH7 ^(注4)
9	XCOUT	XCOUT ^(注3) /PH6 ^(注4)
10	RES#	RES#
11	XTAL/P37	XTAL/P37/IRQ4
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36/IRQ5
14	VCC	VCC
15	UPSEL/P35/NMI	P35/NMI
16	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/ET0_LINKSTA/SCK6/SCK0/IRQ4	TRST# ^(注1) /P34/MTIOC0A/TMCI3/ POE10#/SCK6/SCK0/IRQ4
17	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/SMISO6/ SSCL6/RXD0/SMISO0/SSCL0/CRX0/ IRQ3-DS	P33/MTIOC0D/TMRI3/POE4#/POE11#/ RXD6/SMISO6/SSCL6/RXD0/SMISO0/ SSCL0/CRX0-A/IRQ3-DS
18	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCIC2/RTCOUT/POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/IRQ2-DS	P32/MTIOC0C/TMO3/RTCIC2 ^(注5) / RTCOUT ^(注5) /POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/ CTX0-A/IRQ2-DS
19	TMS/P31/MTIOC4D/TMCI2/PO9/RTCIC1/ CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS	TMS ^(注1) /P31/MTIOC4D/TMCI2/ RTCIC1 ^(注5) /CTS1#/RTS1#/SS1#/IRQ1-DS
20	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/ POE8#/RXD1/SMISO1/SSCL1/ MISOB-A/IRQ0-DS	TDI ^(注1) /P30/MTIOC4B/TMRI3/ RTCIC0 ^(注5) /POE8#/RXD1/SMISO1/SSCL1/ IRQ0-DS/COMP3
21	TCK/P27/CS7#/MTIOC2B/TMCI3/ PO7/SCK1/RSPCKB-A	TCK ^(注1) /P27/CS3#/MTIOC2B/TMCI3/SCK1/ IRQ7/CVREFC3
22	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/ TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/ MOSIB-A	TDO ^(注1) /P26/CS2#/MTIOC2A/TMO1/TXD1/ SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/IRQ6/ CMP30
23	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/ TIOCA4/PO5/RXD3/SMISO3/SSCL3/ ADTRG0#	P25/CS1#/MTIOC4C/MTCLKB/RXD3/ SMISO3/SSCL3/IRQ5/ADTRG0#
24	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN	P24/CS0#/MTIOC4A/MTCLKA/TMRI1/SCK3/ IRQ12
25	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/ PO3/TXD3/SMOSI3/SSDA3/CTS0#/RTS0#/ SS0#	P23/MTIOC3D/MTCLKD/TXD3/SMOSI3/ SSDA3/CTS0#/RTS0#/SS0#/IRQ3

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

100 ピン LFQFP	RX65N	RX660
26	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/ TMO0/PO2/SCK0/USB0_OVRCURB	P22/MTIOC3B/MTCLKC/TMO0/SCK0/IRQ15
27	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/ PO1/RXD0/SMISO0/SSCL0/SCL1 ^(注6) / USB0_EXICEN/IRQ9	P21/MTIOC1B/TMCI0/MTIOC4A/RXD0/ SMISO0/SSCL0/IRQ9
28	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/SDA1 ^(注6) /USB0_ID/IRQ8	P20/MTIOC1A/TMRI0/TXD0/SMOSI0/ SSDA0/IRQ8
29	P17/MTIOC3A/MTIOC3B/MTIOC4B/ TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/ TXD3/SMOSI3/SSDA3/SDA2-DS/ IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/ MTIOC4B/SCK1/TXD3/SMOSI3/SSDA3/ MISOA-C/SDA2/IRQ7/COMP2
30	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOUT/TXD1/SMOSI1/ SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/ USB0_VBUSEN/USB0_VBUS/USB0_OVRC URB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/ RTCOUT ^(注5) /TXD1/SMOSI1/SSDA1/ RXD3/SMISO3/SSCL3/ MOSIA-C/SCL2/IRQ6/ADTRG0#
31	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/ TMCI2/PO13/RXD1/SMISO1/SSCL1/SCK3/ CRX1-DS/IRQ5	P15/MTIOC0D/MTCLKB/TMCI2/RXD1/ SMISO1/SSCL1/SCK3/ CRX0-C/IRQ5/CMPC20
32	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/ USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/ RTS1#/SS1#/CTX0-C/IRQ4/CVREFC2
33	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/ SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG1#	P13/MTIOC0B/TMO3/TXD2/SMOSI2/ SSDA2/SDA0/IRQ3
34	P12/TMCI1/RXD2/SMISO2/SSCL2/ SCL0[FM+]/IRQ2	P12/MTIC5U/TMCI1/RXD2/SMISO2/SSCL2/ SCL0/IRQ2
35	VCC_USB	PH3/MTIOC4D/TMCI0
36	USB0_DM	PH2/MTIOC4C/TMRI0/TOC1/IRQ1
37	USB0_DP	PH1/MTIOC3D/TMO0/TIC1/IRQ0/ADST0
38	VSS_USB	PH0/MTIOC3B/CACREF/ADTRG0#
39	P55/D0[A0/D0] ^(注6) /WAIT#/EDREQ0/ MTIOC4D/TMO3/ET0_EXOUT/CRX1/IRQ10	P55/D0[A0/D0]/WAIT#/MTIOC4D/MTIOC4A/ TMO3/CRX0-D/IRQ10
40	P54/ALE/D1[A1/D1] ^(注6) /EDACK0/ MTIOC4B/TMCI1/ET0_LINKSTA/CTS2#/ RTS2#/SS2#/CTX1	P54/ALE/D1[A1/D1]/MTIOC4B/TMCI1/ CTS2#/RTS2#/SS2#/CTX0-D/IRQ4
41	P53 ^(注7) /BCLK	P53/BCLK/PMC0/IRQ3
42	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A	P52/RD#/RXD2/SMISO2/SSCL2/IRQ2
43	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A	P51/WR1#/BC1#/WAIT#/SCK2/PMC0/IRQ1
44	P50/WR0#/WR#/TXD2/SMOSI2/ SSDA2/SSLB1-A	P50/WR0#/WR#/TXD2/SMOSI2/ SSDA2/IRQ0
45	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/PO31/TOC0/CACREF/ET0_COL/ TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/IRQ14	UB/PC7/CS0#/MTIOC3A/MTCLKB/TMO2/ CACREF/TOC0/TXD8/SMOSI8/ SSDA8/SMOSI10/SSDA10/TXD10/ TXD010-C/SMOSI010-C/ SSDA010-C/MISOA-A/IRQ14
46	PC6/D2[A2/D2] ^(注6) /A22/CS1#/MTIOC3C/ MTCLKA/TMCI2/PO30/TIC0/ET0_ETXD3/ RXD8/SMISO8/SSCL8/SMISO10/SSCL10/ RXD10/MOSIA-A/IRQ13	PC6/D2[A2/D2]/CS1#/MTIOC3C/MTCLKA/ TMCI2/TIC0/RXD8/SMISO8/SSCL8/ SMISO10/SSCL10/RXD10/RXD010-C/ SMISO010-C/SSCL010-C/MOSIA-A/IRQ13

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

100 ピン LFQFP	RX65N	RX660
47	PC5/D3[A3/D3] ^(注6) /A21/CS2#/WAIT#/MTIIOC3B/MTCLKD/TMRI2/PO29/ET0_ETXD2/SCK8/SCK10/RSPCKA-A	PC5/D3[A3/D3]/CS2#/WAIT#/MTIIOC3B/MTCLKD/TMRI2/MTIIOC0C/SCK8/SCK10/SCK010-C/RSPCKA-A/PMC0/IRQ5
48	PC4/A20/CS3#/MTIIOC3D/MTCLKC/TMCI1/PO25/POE0#/ET0_TX_CLK/SCK5/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/SSLA0-A	PC4/A20/CS3#/MTIIOC3D/MTCLKC/TMCI1/POE0#/MTIIOC0A/SCK5/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/CTS010#-B/RTS010#-B/SS010#-B/DE010-B/SSLA0-A/PMC0/IRQ12
49	PC3/A19/MTIIOC4D/TCLKB/PO24/ET0_TX_ER/TXD5/SMOSI5/SSDA5	PC3/A19/MTIIOC4D/TXD5/SMOSI5/SSDA5/PMC0/IRQ11
50	PC2/A18/MTIIOC4B/TCLKA/PO21/ET0_RX_DV/RXD5/SMISO5/SSCL5/SSLA3-A	PC2/A18/MTIIOC4B/RXD5/SMISO5/SSCL5/TXDB011-A/SSLA3-A/IRQ10
51	PC1/A17/MTIIOC3A/TCLKD/PO18/ET0_ERXD2/SCK5/SSLA2-A/IRQ12	PC1/A17/MTIIOC3A/SCK5/TXD011-C/SMOSI011-C/SSDA011-C/TXDA011-C/SSLA2-A/IRQ12
52	PC0/A16/MTIIOC3C/TCLKC/PO17/ET0_ERXD3/CTS5#/RTS5#/SS5#/SSLA1-A/IRQ14	PC0/A16/MTIIOC3C/CTS5#/RTS5#/SS5#/RXD011-C/SMISO011-C/SSCL011-C/SSLA1-A/IRQ14
53	PB7/A15/MTIIOC3B/TIOCB5/PO31/ET0_CRS/RMII0_CRS_DV/TXD9/SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/SDSI_D1-B	PB7/A15/MTIIOC3B/TXD9/SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/TXD011-B/SMOSI011-B/SSDA011-B/IRQ15
54	PB6/A14/MTIIOC3D/TIOCA5/PO30/ET0_ETXD1/RMII0_TXD1/RXD9/SMISO9/SSCL9/SMISO11/SSCL11/RXD11/SDSI_D0-B	PB6/A14/MTIIOC3D/RXD9/SMISO9/SSCL9/SMISO11/SSCL11/RXD11/RXD011-B/SMISO011-B/SSCL011-B/IRQ6
55	PB5/A13/MTIIOC2A/MTIIOC1B/TIOCB4/TMRI1/PO29/POE4#/ET0_ETXD0/RMII0_TXD0/SCK9/SCK11/SDSI_CLK-B/LCD_CLK-B ^(注6)	PB5/A13/MTIIOC2A/MTIIOC1B/TMRI1/POE4#/TOC2/SCK9/SCK11/SCK011-B/IRQ13
56	PB4/A12/TIOCA4/PO28/ET0_TX_EN/RMII0_TXD_EN/CTS9#/RTS9#/SS9#/SS11#/CTS11#/RTS11#/SDSI_CMD-B/LCD_TCON0-B ^(注6)	PB4/A12/CTS9#/RTS9#/SS9#/SS11#/CTS11#/RTS11#/CTS011#-B/RTS011#-B/SS011#-B/DE011-B/IRQ4
57	PB3/A11/MTIIOC0A/MTIIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE11#/ET0_RX_ER/RMII0_RX_ER/SCK6/SDSI_D3-B/LCD_TCON1-B ^(注6)	PB3/A11/MTIIOC0A/MTIIOC4A/TMO0/POE11#/TIC2/SCK4/SCK6/PMC0/IRQ3
58	PB2/A10/TIOCC3/TCLKC/PO26/ET0_RX_CLK/REF50CK0/CTS6#/RTS6#/SS6#/SDSI_D2-B/LCD_TCON2-B ^(注6)	PB2/A10/CTS4#/RTS4#/SS4#/CTS6#/RTS6#/SS6#/IRQ2
59	PB1/A9/MTIIOC0C/MTIIOC4C/TIOCB3/TMCI0/PO25/ET0_ERXD0/RMII0_RXD0/TXD6/SMOSI6/SSDA6/LCD_TCON3-B ^(注6) /IRQ4-DS	PB1/A9/MTIIOC0C/MTIIOC4C/TMCI0/TXD4/SMOSI4/SSDA4/TXD6/SMOSI6/SSDA6/IRQ4-DS/COMP1
60	VCC	VCC
61	PB0/A8/MTIC5W/TIOCA3/PO24/ET0_ERXD1/RMII0_RXD1/RXD6/SMISO6/SSCL6/LCD_DATA0-B ^(注6) /IRQ12	PB0/A8/MTIC5W/MTIIOC3D/RXD4/SMISO4/SSCL4/RXD6/SMISO6/SSCL6/RSPCKA-C/IRQ12
62	VSS	VSS

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

100 ピン LFQFP	RX65N	RX660
63	PA7/A7/TIOCB2/PO23/ET0_WOL/MISOA-B/ LCD_DATA1-B ^(注6)	PA7/A7/MISOA-B/IRQ7
64	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ PO22/POE10#/ET0_EXOUT/CTS5#/RTS5#/ SS5#/MOSIA-B/LCD_DATA2-B ^(注6)	PA6/A6/MTIC5V/MTCLKB/TMCI3/POE10#/ MTIOC3D/MTIOC6B/CTS5#/RTS5#/SS5#/ CTS12#/RTS12#/SS12#/MOSIA-B/IRQ14
65	PA5/A5/MTIOC6B/TIOCB1/PO21/ ET0_LINKSTA/RSPCKA-B/ LCD_DATA3-B ^(注6)	PA5/A5/MTIOC6B/RSPCKA-B/IRQ5
66	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/ET0_MDC/TXD5/SMOSI5/SSDA5/ SSLA0-B/LCD_DATA4-B ^(注6) /IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TMRI0/MTIOC4C/ MTIOC7C/TXD5/SMOSI5/SSDA5/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/ SSLA0-B/IRQ5-DS/CVREFC1/ADST0
67	PA3/A3/MTIOC0D/MTCLKD/TIOC0D/ TCLKB/PO19/ET0_MDIO/RXD5/SMISO5/ SSCL5/LCD_DATA5-B ^(注6) /IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/MTIC5V/ MTIOC4D/RXD5/SMISO5/SSCL5/ IRQ6-DS/CMPC10
68	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/ SSCL5/SSLA3-B/LCD_DATA6-B ^(注6)	PA2/A2/MTIOC7A/RXD5/SMISO5/SSCL5/ RXD12/SMISO12/SSCL12/RXDX12/ SSLA3-B/IRQ10
69	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ TIOCB0/PO17/ET0_WOL/SCK5/ SSLA2-B/LCD_DATA7-B ^(注6) /IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ MTIOC3B/SCK5/SCK12/SSLA2-B/ IRQ11/ADTRG0#
70	PA0/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/ PO16/CACREF/ET0_TX_EN/ RMII0_TXD_EN/SSLA1-B/LCD_DATA8-B ^(注6)	PA0/BC0#/A0/MTIOC4A/CACREF/ MTIOC6D/SSLA1-B/IRQ0
71	PE7/D15[A15/D15]/D7[A7/D7] ^(注6) / MTIOC6A/TOC1/MISOB-B/SDHI_WP/ MMC_RES#-B/LCD_DATA9-B ^(注6) / IRQ7/AN105	PE7/D15[A15/D15]/D7[A7/D7]/MTIOC6A/ TOC1/IRQ7/AN015
72	PE6/D14[A14/D14]/D6[A6/D6] ^(注6) / MTIOC6C/TIC1/MOSIB-B/ SDHI_CD/MMC_CD-B/LCD_DATA10-B ^(注6) / IRQ6/AN104	PE6/D14[A14/D14]/D6[A6/D6]/MTIOC6C/ TIC1/CTS4#/RTS4#/SS4#/IRQ6/AN014
73	PE5/D13[A13/D13]/D5[A5/D5] ^(注6) / MTIOC4C/MTIOC2B/ET0_RX_CLK/ REF50CK0/RSPCKB-B/ LCD_DATA11-B ^(注6) /IRQ5/AN103	PE5/D13[A13/D13]/D5[A5/D5]/MTIOC4C/ MTIOC2B/IRQ5/AN013/COMP0
74	PE4/D12[A12/D12]/D4[A4/D4] ^(注6) / MTIOC4D/MTIOC1A/PO28/ET0_ERXD2/ SSLB0-B/LCD_DATA12-B ^(注6) /AN102	PE4/D12[A12/D12]/D4[A4/D4]/MTIOC4D/ MTIOC1A/MTIOC4A/MTIOC7D/ IRQ12/AN012
75	PE3/D11[A11/D11]/D3[A3/D3] ^(注6) / MTIOC4B/PO26/TOC3/POE8#/ET0_ERXD3/ CTS12#/RTS12#/SS12#/ MMC_D7-B/LCD_DATA13-B ^(注6) /AN101	PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/ POE8#/MTIOC1B/TOC3/CTS12#/RTS12#/ SS12#/IRQ11/AN011
76	PE2/D10[A10/D10]/D2[A2/D2] ^(注6) / MTIOC4A/PO23/TIC3/RXD12/SMISO12/ SSCL12/RXDX12/SSLB3-B/MMC_D6-B/ LCD_DATA14-B ^(注6) /IRQ7-DS/AN100	PE2/D10[A10/D10]/D2[A2/D2]/MTIOC4A/ MTIOC7A/TIC3/RXD12/SMISO12/SSCL12/ RXDX12/IRQ7-DS/AN010/CVREFC0

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

100 ピン LFQFP	RX65N	RX660
77	PE1/D9[A9/D9]/D1[A1/D1] ^(注6) / MTIOC4C/MTIOC3B/PO18/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/ LCD_DATA15-B ^(注6) /ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/MTIOC4C/ MTIOC3B/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/IRQ9/AN009/CMPC00
78	PE0/D8[A8/D8]/D0[A0/D0] ^(注6) / MTIOC3D/SCK12/SSLB1-B/MMC_D4-B/ LCD_DATA16-B ^(注6) /ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/MTIOC3D/ SCK12/IRQ8/AN008
79	PD7/D7[A7/D7]/MTIC5U/POE0#/ SSLC3-A/QMI-B/QIO1-B/SDHI_D1B/ MMC_D1-B/LCD_DATA17-B ^(注6) / IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/POE0#/ IRQ7/AN023
80	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/ MMC_D0-B/LCD_DATA18-B ^(注6) / IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/POE4#/MTIOC8A/ IRQ6/AN022
81	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/ POE10#/SSLC1-A/QSPCLK-B/SDHI_CLK-B/ MMC_CLK-B/LCD_DATA19-B ^(注6) / IRQ5/AN113	PD5/D5[A5/D5]/MTIC5W/POE10#/ MTIOC8C/IRQ5/AN021
82	PD4/D4[A4/D4]/MTIOC8B/POE11#/ SSLC0-A/QSSL-B/SDHI_CMD-B/ MMC_CMD-B/LCD_DATA20-B ^(注6) / IRQ4/AN112	PD4/D4[A4/D4]/POE11#/MTIOC8B/IRQ4/ AN020
83	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/ RSPCKC-A/QIO3-B/SDHI_D3-B/ MMC_D3-B/LCD_DATA21-B ^(注6) / IRQ3/AN111	PD3/D3[A3/D3]/POE8#/MTIOC8D/TOC2/ IRQ3/AN019
84	PD2/D2[A2/D2]/MTIOC4D/TIC2/ MISOC-A/CRX0/QIO2-B/ SDHI_D2-B/MMC_D2-B/ LCD_DATA22-B ^(注6) /IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/TIC2/ CRX0-B/IRQ2/AN018
85	PD1/D1[A1/D1]/MTIOC4B/POE0#/ MOSIC-A/CTX0/ LCD_DATA23-B ^(注6) /IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/POE0#/ CTX0-B/IRQ1/AN017
86	PD0/D0[A0/D0]/POE4#/ LCD_EXTCLK-B ^(注6) /IRQ0/AN108	PD0/D0[A0/D0]/POE4#/IRQ0/AN016
87	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
88	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
89	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
90	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
91	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
92	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
93	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
94	VREFL0	VREFL0/PJ7
95	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
96	VREFH0	VREFH0/PJ6
97	AVCC0	AVCC0
98	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
99	AVSS0	AVSS0

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

100 ピン LFQFP	RX65N	RX660
100	P05/IRQ13/DA1	P05/IRQ13/DA1

注 1. JTAG のない製品にはありません。

注 2. JTAG のある製品にはありません。

注 3. サブクロック発振器のない製品にはありません。

注 4. サブクロック発振器のある製品にはありません。

注 5. サブクロック発振器のない製品では使用できません。

注 6. コードフラッシュメモリ容量が 2M バイト/1.5M バイトの製品のみ有効。

注 7. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

3.3 64 ピンパッケージ

表 3.3 に 64 ピンパッケージ端子機能の比較を示します。

表 3.3 64 ピンパッケージ端子機能の比較

64 ピン LFQFP/ LQFP	RX65N	RX660
1	AVCC1	P03/IRQ11/DA0
2	EMLE	VCL
3	AVSS1	MD/FINED/PN6
4	VCL	XCIN ^(注1) /PH7 ^(注2)
5	VBATT	XCOUT ^(注1) /PH6 ^(注2)
6	MD/FINED	RES#
7	XCIN	XTAL/P37/IRQ4
8	XCOUT	VSS
9	RES#	EXTAL/P36/IRQ5
10	XTAL/P37	VCC
11	VSS	P35/NMI
12	EXTAL/P36	P32/MTIOC0C/TMO3/RTCIC2 ^(注3) / RTCOUT ^(注3) /POE0#/POE10#/TXD6/ SMOSI6/SSDA6/CTX0-A/IRQ2-DS
13	VCC	P31/MTIOC4D/TMCI2/RTCIC1 ^(注3) /CTS1#/ RTS1#/SS1#/IRQ1-DS
14	UPSEL/P35/NMI	P30/MTIOC4B/TMRI3/RTCIC0 ^(注3) /POE8#/ RXD1/SMISO1/SSCL1/IRQ0-DS/COMP3
15	TRST#/P34/MTIOC0A/TMCI3/POE10#/IRQ4	P27/MTIOC2B/TMCI3/SCK1/IRQ7/ CVREFC3
16	TDI/P30/MTIOC4B/TMRI3/RTCIC0/POE8#/ RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS	P26/MTIOC2A/TMO1/TXD1/SMOSI1/ SSDA1/CTS3#/RTS3#/SS3#/IRQ6/CMPC30
17	TMS/P31/MTIOC4D/TMCI2/RTCIC1/CTS1#/ RTS1#/SS1#/SSLB0-A/IRQ1-DS	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/ MTIOC4B/SCK1/TXD3/SMOSI3/SSDA3/ MISOA-C/SDA2/IRQ7/COMP2
18	TDO/P26/MTIOC2A/TMO1/TXD1/SMOSI1/ SSDA1/CTS3#/RTS3#/MOSIB-A	P16/MTIOC3C/MTIOC3D/TMO2/ RTCOUT ^(注3) /TXD1/SMOSI1/SSDA1/RXD3/ SMISO3/SSCL3/MOSIA-C/SCL2/ IRQ6/ADTRG0#
19	TCK/P27/MTIOC2B/TMCI3/SCK1/ RSPCKB-A	P15/MTIOC0B/MTCLKB/TMCI2/RXD1/ SMISO1/SSCL1/SCK3/ CRX0-C/IRQ5/CMPC20
20	P17/MTIOC3A/ MTIOC3B/MTIOC4B/TIOCB0/ TCLKD/TMO1/POE8#/SCK1/TXD3/SSDA3/ SDA2-DS/IRQ7/ADTRG1#	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/ RTS1#/SS1#/CTX0-C/IRQ4/CVREFC2
21	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/RTCOUT/TXD1/SMOSI1/SSDA1/ RXD3/SSCL3/SCL2-DS/USB0_VBUS/ IRQ6/ADTRG0#	PH3/MTIOC4D/TMCI0
22	P13/MTIOC0B/TIOCA5/TMO3/TXD2/ SSDA2/SDA0[FM+]/IRQ3/ADTRG1#	PH2/MTIOC4C/TMRI0/TOC1/IRQ1
23	P12/TMCI1/RXD2/SSCL2/SCL0[FM+]/IRQ2	PH1/MTIOC3D/TMO0/TIC1/IRQ0/ADST0
24	VCC_USB	PH0/MTIOC3B/CACREF/ADTRG0#

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

64ピン LFQFP/ LQFP	RX65N	RX660
25	USB0_DM	P55/MTIOC4D/MTIOC4A/TMO3/ CRX0-D/IRQ10
26	USB0_DP	P54/MTIOC4B/TMC11/CTX0-D/IRQ4
27	VSS_USB	UB/PC7/MTIOC3A/MTCLKB/TMO2/ CACREF/TOC0/TXD8/SMOSI8/ SSDA8/SMOSI10/SSDA10/TXD10/ TXD010-C/SMOSI010-C/ SSDA010-C/MISOA-A/IRQ14
28	P53	PC6/MTIOC3C/MTCLKA/TMC12/TIC0/RXD8/ SMISO8/SSCL8/SMISO10/SSCL10/RXD10/ RXD010-C/SMISO010-C/SSCL010-C/ MOSIA-A/IRQ13
29	UB/PC7/MTIOC3A/MTCLKB/TMO2/TOC0/ CACREF/TXD8/SMOSI8/SSDA8/SMOSI10/ SSDA10/TXD10/MISOA-A/IRQ14	PC5/MTIOC3B/MTCLKD/TMRI2/MTIOC0C/ SCK8/SCK10/SCK010-C/RSPCKA-A/ PMC0/IRQ5
30	PC6/MTIOC3C/MTCLKA/TMC12/TIC0/RXD8/ SMISO8/SSCL8/SMISO10/SSCL10/RXD10/ MOSIA-A/IRQ13	PC4/MTIOC3D/MTCLKC/TMC11/POE0#/ MTIOC0A/SCK5/CTS8#/RTS8#/SS8#/ SS10#/CTS10#/RTS10#/ CTS010#-B/RTS010#-B/SS010#-B/ DE010-B/SSLA0-A/PMC0/IRQ12
31	PC5/MTIOC3B/MTCLKD/TMRI2/SCK8/ SCK10/RSPCKA-A	PC3/MTIOC4D/TXD5/SMOSI5/SSDA5/ PMC0/IRQ11
32	PC4/MTIOC3D/MTCLKC/TMC11/POE0#/ CTS8#/RTS8#/SS8#/SS10#/CTS10#/ RTS10#/SSLA0-A	PC2/MTIOC4B/RXD5/SMISO5/SSCL5/ TXDB011-A/SSLA3-A/IRQ10
33	PC1/MTIOC3A/TCLKD/SSLA2-A/IRQ12	PB7/MTIOC3B/TXD9/SMOSI9/SSDA9/ SMOSI11/SSDA11/TXD11/ TXD011-B/SMOSI011-B/SSDA011-B/IRQ15
34	PC0/MTIOC3C/TCLKC/SSLA1-A/IRQ14	PB6/MTIOC3D/RXD9/SMISO9/SSCL9/ SMISO11/SSCL11/RXD11/ RXD011-B/SMISO011-B/SSCL011-B/IRQ6
35	PB7/MTIOC3B/TIOCB5/TXD9/SSDA9/ SSDA11/TXD11	PB5/MTIOC2A/MTIOC1B/TMRI1/POE4#/ TOC2/SCK9/SCK11/SCK011-B/IRQ13
36	PB6/MTIOC3D/TIOCA5/RXD9/SSCL9/ SSCL11/RXD11	PB3/MTIOC0A/MTIOC4A/TMO0/ POE11#/TIC2/SCK4/SCK6/PMC0/IRQ3
37	PB5/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/ POE4#/SCK9/SCK11	PB1/MTIOC0C/MTIOC4C/TMC10/TXD4/ SMOSI4/SSDA4/TXD6/SMOSI6/SSDA6/ IRQ4-DS/COMP1
38	VCC	VCC
39	VSS	PB0/MTIC5W/MTIOC3D/RXD4/SMISO4/ SSCL4/RXD6/SMISO6/SSCL6/ RSPCKA-C/IRQ12
40	PA7/TIOCB2	VSS
41	PA6/MTIC5V/MTCLKB/TIOCA2/TMC13/ POE10#/CTS5#/RTS5#/SS5#	PA6/MTIC5V/MTCLKB/TMC13/POE10#/ MTIOC3D/MTIOC6B/CTS5#/RTS5#/SS5#/ CTS12#/RTS12#/SS12#/MOSIA-B/IRQ14
42	PA4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ TXD5/SMOSI5/SSDA5/IRQ5-DS	PA4/MTIC5U/MTCLKA/TMRI0/MTIOC4C/ MTIOC7C/TXD5/SMOSI5/SSDA5/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/ SSLA0-B/IRQ5-DS/CVREFC1/ADST0

RX660 グループ RX65N/651 グループ RX660 グループと RX65N/651 グループの相違点

64ピン LFQFP/ LQFP	RX65N	RX660
43	PA2/MTIOC7A/RXD5/SMISO5/SSCL5	PA3/MTIOC0D/MTCLKD/MTIC5V/MTIOC4D/ RXD5/SMISO5/SSCL5/IRQ6-DS/CMPC10
44	PA1/MTIOC0B/ MTCLKC/MTIOC7B/ TIOCB0/SCK5/IRQ11	PA1/MTIOC0B/MTCLKC/ MTIOC7B/MTIOC3B/SCK5/SCK12/ SSLA2-B/IRQ11/ADTRG0#
45	PE7/MTIOC6A/TOC1/SDHI_WP/IRQ7	PA0/MTIOC4A/CACREF/MTIOC6D/ SSLA1-B/IRQ0
46	PE6/MTIOC6C/TIC1/SDHI_CD/IRQ6	PE5/MTIOC4C/MTIOC2B/IRQ5/AN013/ COMP0
47	PE2/MTIOC4A/TIC3/RXD12/SSCL12/ RXDX12/IRQ7-DS	PE4/MTIOC4D/MTIOC1A/MTIOC4A/ MTIOC7D/IRQ12/AN012
48	PE1/MTIOC4C/MTIOC3B/TXD12/SSDA12/ TXDX12/SIOX12/ANEX1	PE3/MTIOC4B/POE8#/MTIOC1B/TOC3/ CTS12#/RTS12#/SS12#/IRQ11/AN011
49	PE0/MTIOC3D/SCK12/ANEX0	PE2/MTIOC4A/MTIOC7A/TIC3/RXD12/ SMISO12/SSCL12/RXDX12/ IRQ7-DS/AN010/CVREFC0
50	PD7/MTIC5U/POE0#/QMI-B/ QIO1-B/SDHI_D1-B/IRQ7/AN107	PE1/MTIOC4C/MTIOC3B/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/IRQ9/AN009/ CMPC00
51	PD6/MTIC5V/MTIOC8A/POE4#/ QMO-B/QIO0-B/SDHI_D0-B/IRQ6/AN106	PE0/MTIOC3D/SCK12/IRQ8/AN008
52	PD5/MTIC5W/MTIOC8C/POE10#/ QSPCLK-B/SDHI_CLK-B/IRQ5/AN113	P47/IRQ15-DS/AN007
53	PD4/MTIOC8B/POE11#/ QSSL-B/SDHI_CMD-B/IRQ4/AN112	P46/IRQ14-DS/AN006
54	PD3/MTIOC8D/TOC2/POE8#/ QIO3-B/SDHI_D3-B/IRQ3/AN111	P45/IRQ13-DS/AN005
55	PD2/MTIOC4D/TIC2/QIO2-B/ SDHI_D2-B/IRQ2/AN110	P44/IRQ12-DS/AN004
56	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
57	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
58	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
59	VREFL0	VREFL0/PJ7
60	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
61	VREFH0	VREFH0/PJ6
62	AVCC0	AVCC0
63	AVSS0	P07/IRQ15/ADTRG0#
64	P05/IRQ13/DA1	AVSS0

注 1. サブクロック発振器のない製品にはありません。

注 2. サブクロック発振器のある製品にはありません。

注 3. サブクロック発振器のない製品では使用できません。

4. 移行の際の留意点

RX660 グループと RX65N グループの相違について、いくつかの留意点があります。ソフトウェアに関する留意点を「4.1 機能設計の留意点」で説明します。

4.1 機能設計の留意点

RX65N グループで動作するソフトウェアは RX660 グループの一部のソフトウェアに対し、互換性があります。しかし、動作タイミングや電気的特性などが異なる場合があるため、十分に評価してください。以下に RX660 グループと RX65N グループで異なる機能の設定に関し、ソフトウェアでの留意点について説明します。

モジュールおよび機能の相違点については「2.仕様の概要比較」を参照してください。詳細は「5.参考ドキュメント」のユーザズマニュアルハードウェア編を参照してください。

4.1.1 RIIC 動作電圧設定

RX660 グループで RIIC を使用する場合、スロープ特性を保つために、電源電圧範囲を指定する必要があります。初期値は VCC が 4.5V 以上の設定になっています。4.5V 未満で使用する場合、RIIC を動作させる前に電圧範囲を変更してください。詳細は、「RX660 グループ ユーザズマニュアル ハードウェア編」で、VOLSR.RICVLS ビットを参照してください。

4.1.2 レジスタ退避バンク内 RAM の自己診断に関する注意事項

RX660 グループのレジスタ退避バンクは RAM で構成されています。レジスタ退避バンクにはバッファが搭載されているため、SAVE 命令で書き込みを行った後に同一バンクから RSTR 命令で読み出しを行うと、RAM のメモセルではなくバッファのデータが読み出されることがあります。

レジスタ退避バンク内 RAM の自己診断を行う場合、バッファのデータを読み出さないように、以下の手順で書いたデータの確認を実施してください。

- (1) 診断対象のバンクに SAVE 命令でデータを書く
- (2) (1)のバンクとは異なるバンクに、SAVE 命令でデータを書く
- (3) (1)のバンクから RSTR 命令でデータを読む

4.1.3 コンペア機能制約

RX660 グループの 12 ビット A/D コンバータのコンペア機能には、以下の制約があります。

1. 自己診断機能およびダブルトリガモードの使用は禁止です。
(ADRD、ADDBLDR、ADDBLDRA、ADDBLDRB はコンペア機能対象外です。)
2. マッチ / アンマッチイベント出力を使用する場合は、シングルスキャンモードを設定してください。
3. ウィンドウ A で温度センサか内部基準電圧選択時は、ウィンドウ B の動作は禁止です。
4. ウィンドウ B で温度センサか内部基準電圧選択時は、ウィンドウ A の動作は禁止です。
5. ウィンドウ A とウィンドウ B で同一 CH は設定禁止です。
6. High 側基準値 \geq Low 側基準値となるように設定してください。

4.1.4 ポート方向レジスタ(PDR)の初期化

同一ピン数でも、PDR レジスタの初期化が異なります。

4.1.5 カウンタ停止時の MTIOC 端子出力レベル

RX660 グループにおいて相補 PWM モード時は PWM 波形を生成するため、MTU4.TGRA (MTU7.TGRA) は MTU4.TCNT (MTU7.TCNT) だけではなく、MTU3.TCNT (MTU6.TCNT) や TCNTSA (TCNTSB) とコンペアマッチの検出を行っています。そのため、MTU3.TCNT (MTU6.TCNT) や TCNTSA (TCNTSB) とコンペアマッチが起こった際も TRGA4N (TRGA7N) を生成します。MTU3、MTU4 (MTU6、MTU7) を相補 PWM モードで動作させて、A/D 変換の開始要求を行う場合は MTU4.TCNT (MTU7.TCNT) と MTU4.TADCORA/TADCORB (MTU7.TADCORA/TADCORB) とのコンペアマッチによる A/D 変換開始要求を使用してください。

4.1.6 相補 PWM モード時の A/D 変換開始要求

RX660 グループにおいて相補 PWM モード時は PWM 波形を生成するため、MTU4.TGRA (MTU7.TGRA) は MTU4.TCNT (MTU7.TCNT) だけではなく、MTU3.TCNT (MTU6.TCNT) や TCNTSA (TCNTSB) とコンペアマッチの検出を行っています。そのため、MTU3.TCNT (MTU6.TCNT) や TCNTSA (TCNTSB) とコンペアマッチが起こった際も TRGA4N (TRGA7N) を生成します。MTU3、MTU4 (MTU6、MTU7) を相補 PWM モードで動作させて、A/D 変換の開始要求を行う場合は MTU4.TCNT (MTU7.TCNT) と MTU4.TADCORA/TADCORB (MTU7.TADCORA/TADCORB) とのコンペアマッチによる A/D 変換開始要求を使用してください。

4.1.7 MTU 端子非選択時のハイインピーダンス制御

RX660 グループでは POECR1、POECR2 レジスタで MTU 端子のハイインピーダンス制御を有効にしているときに制御条件を満たすと、MTU 機能がマルチプレクスされている端子は MTU 機能を選択していない場合でも、出力がハイインピーダンスになります。

意図せず端子の出力がハイインピーダンスになるのを避けるため、MPC の PmnPFS レジスタで選択した MTU 端子と、POE3 の端子選択レジスタで選択した MTU 端子が一致するように設定を行ってください。

4.1.8 A/D スキャン変換終了割り込みの発生

RX660 グループではソフトウェアトリガでスキャンを開始した場合は、ダブルトリガモードを選択した場合であっても、スキャンが終了した時に ADIE ビットが“1”に設定されていると A/D スキャン変換終了割り込みが発生します。

4.1.9 DIRQnE ビット(n = 0~15)による入力バッファ制御

RX660 グループでは DPSIERy.DIRQnE (y = 0, 1, n = 0~15) ビットを“1”にすることで、IRQ0-DS~IRQ15-DS 端子の入力バッファを有効にすることができます。これにより、当該端子の入力は、DPSIFRy.DIRQnF (y = 0, 1, n = 0~15) ビットに伝わりますが、割り込みコントローラや周辺モジュール、I/O ポートには伝わりませんので注意してください。

4.1.10 12 ビット A/D コンバータのスキャン変換時間

RX65N グループと RX660 グループでは、スキャン変換時間が異なります。各グループの選択チャンネル数が n のシングルスキャンのスキャン変換時間 (t_{SCAN}) は、以下のように表されます。詳細は「5. 参考ドキュメント」の RX65N グループ、RX660 グループ ユーザーズマニュアルハードウェア編で、12 ビット A/D コンバータのアナログ入力のスプリング時間とスキャン変換時間を参照してください。

$$\text{RX65N: } t_{SCAN} = t_D + t_{SPLSH} + (t_{DIS} \times n) + t_{DIAG} + (t_{CONV} \times n) + t_{ED}$$

$$\text{RX660: } t_{SCAN} = t_D + (t_{DIS} \times n) + t_{DIAG} + (t_{CONV} \times n) + t_{ED}$$

$$t_{SCAN} (\text{温度センサ出力、内部基準電圧変換時}) = t_D + (t_{ADIS} \times m) + (t_{CONV} \times m) + t_{ED}$$

t_D	...スキャン変換開始遅延時間
t_{SPLSH}	...チャンネル専用サンプル & ホールド回路処理時間
t_{SPL}	...サンプリング時間
t_{DIS}	...断線検出アシスト処理時間
t_{DIAG}	...自己診断変換時間
t_{CONV}	...A/D 変換処理時間
t_{ED}	...スキャン変換終了遅延時間
t_{ADIS}	...温度センサ出力と内部基準電圧を A/D 変換するときのオートディスチャージ処理時間

4.1.11 D/A コンバータの設定について

RX660 グループでは、D/A コンバータの設定は、D/A 出力先選択レジスタ (DADSELR) でコンパレータ C への出力設定を行い、D/A コンバータの出力が安定するまで待ってからコンパレータの動作を許可してください。D/A コンバータの設定を変更する場合も、一旦コンパレータの動作を停止させてから D/A コンバータの設定を変更し、D/A コンバータの出力が安定するまで待ってからコンパレータの動作を許可してください。

4.1.12 モジュールストップ時のコンパレータ C の動作

RX660 グループでは、コンパレータ C を動作させたままモジュールストップ状態に遷移すると、コンパレータ C のアナログ回路の動作が停止しないためアナログ電源電流はコンパレータ C 使用中と同等になります。モジュールストップ時にアナログ電源電流を低減する必要がある場合は、CMPCTL.HCMPON ビットを“0”にしてコンパレータ C を停止させてください。

4.1.13 ソフトウェアスタンバイモード時のコンパレータ C の動作

RX660 グループでは、コンパレータ C を動作させたままソフトウェアスタンバイモードに遷移すると、コンパレータ C のアナログ回路の動作が停止しないためアナログ電源電流はコンパレータ C 使用中と同等になります。ソフトウェアスタンバイモードでアナログ電源電流を低減する必要がある場合は、CMPCTL.HCMPON ビットを“0”にしてコンパレータ C を停止させてください。

4.1.14 ELC イベント入力の時タイマモードレジスタ設定の注意事項

RX660 グループでは、MTU を ELC のアクション動作に設定する場合は、該当チャンネルのタイマモードレジスタ (TMDR) は初期値 (00h) に設定してください。

4.1.15 クロック周波数設定

RX65N グループでは ICLK を 50MHz より速くする場合は、ROMWT レジスタの変更が必要です。

また、RX660 グループでは以下の制限が発生します。

- システムクロック (ICLK)、周辺モジュールクロック A、B、D (PCLKA, PCLKB, PCLKD) を以下の範囲に収まるように設定する必要があります

- PCLKA \geq PCLKB

- PCLKB : PCLKD = 1 : 1 or 2 : 1 or 4 : 1 or 1 : 2

- CANFD 使用時

CANFD 使用時のクロック周波数設定制限:

- PCLKA : PCLKB = 2 : 1

- PCLKB \geq CANFDCLK、PCLKB \geq CANFDMCLK

5. 参考ドキュメント

ユーザーズマニュアル:ハードウェア

RX65N グループ ユーザーズマニュアル ハードウェア編 Rev2.30(R01UH0590JJ0230)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX660 グループ ユーザーズマニュアル ハードウェア編 Rev1.00(R01UH0937JJ0100)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX*-A0215A/J
- TN-RX*-A0217A/J
- TN-RX*-A0223A/J
- TN-RX*-A0224B/J
- TN-RX*-A0226A/J
- TN-RX*-A0227A/J
- TN-RX*-A0233A/J
- TN-RX*-A0235B/J
- TN-RX*-A0236B/J
- TN-RX*-A0248A/J
- TN-RX*-A0250A/J
- TN-RX*-A0257A/J

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	May.31.22	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後、切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違えば、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
 5. 当社製品を、全部または一部を問わず、改造、変更、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、変更、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限られません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとなります。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0—1 2020.10)

本社所在地

〒135—0061 東京都江東区豊洲 3—2—24（豊洲フォレンジア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。