

# RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア  
ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>

E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-RX*-A165A/J	Rev.	第1版
題名	RX65N、RX651 グループ D/A コンバータに関する仕様の公開について		情報分類	技術情報	
適用製品	RX65N グループ、RX651 グループ	対象ロット等	関連資料	RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編 Rev1.00 (R01UH0590JJ0100)	
		量産ロット			

RX65N グループ、RX651 グループの D/A コンバータに関して、以下の機能を公開いたします。  
本機能公開に伴い、ユーザーズマニュアルの記載内容に変更が生じますので、併せて連絡いたします。

## 1. 機能

D/A コンバータの出力バッファアンプ機能を公開します。バッファアンプの有効/無効はレジスタで切り替えることができます。

## 2. ユーザーズマニュアル記載内容の変更

上記バッファアンプ機能の公開に伴い、ユーザーズマニュアルの記載内容が以下のとおり変更になります。

### •Page 68 of 2491

「表 1.1 仕様概要 (7/8)」の 12 ビット D/A コンバータ (R12DA) の説明欄 3 項目目を、以下のとおり変更いたします。

#### 【変更前】

- 出力電圧：0V～AVCC1

#### 【変更後】

- 出力電圧：0.2V～AVCC1 - 0.2V (バッファ出力) / 0V～AVCC1 (バッファなし出力)
- バッファ出力/バッファなし出力を切り替え可能

•Page 2307 of 2491

表 51.1 に、以下のとおり「出力方式切り替え」の項目を追加いたします。

【変更後】

表 51.1 12 ビット D/A コンバータの仕様

項目	内容
分解能	12 ビット
出力チャンネル	2 チャンネル
アナログモジュールの干渉対策	<ul style="list-style-type: none"> <li>● D/A 変換と A/D 変換の干渉対策</li> </ul> 12 ビット A/D コンバータ (ユニット 1) が出力する 12 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。これにより、12 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。
消費電力低減機能	モジュールストップ状態への設定が可能
イベントリンク機能 (入力)	イベント信号の入力により、DA0 変換開始が可能
出力方式切り替え	バッファ出力 (ゲイン=1) とバッファなし出力を切り替え可能

•Page 2307 of 2491

図 51.1 に、以下のとおりバッファアンプおよび DAAMPCR レジスタ、DAASWCR レジスタを追加いたします。

【変更後】

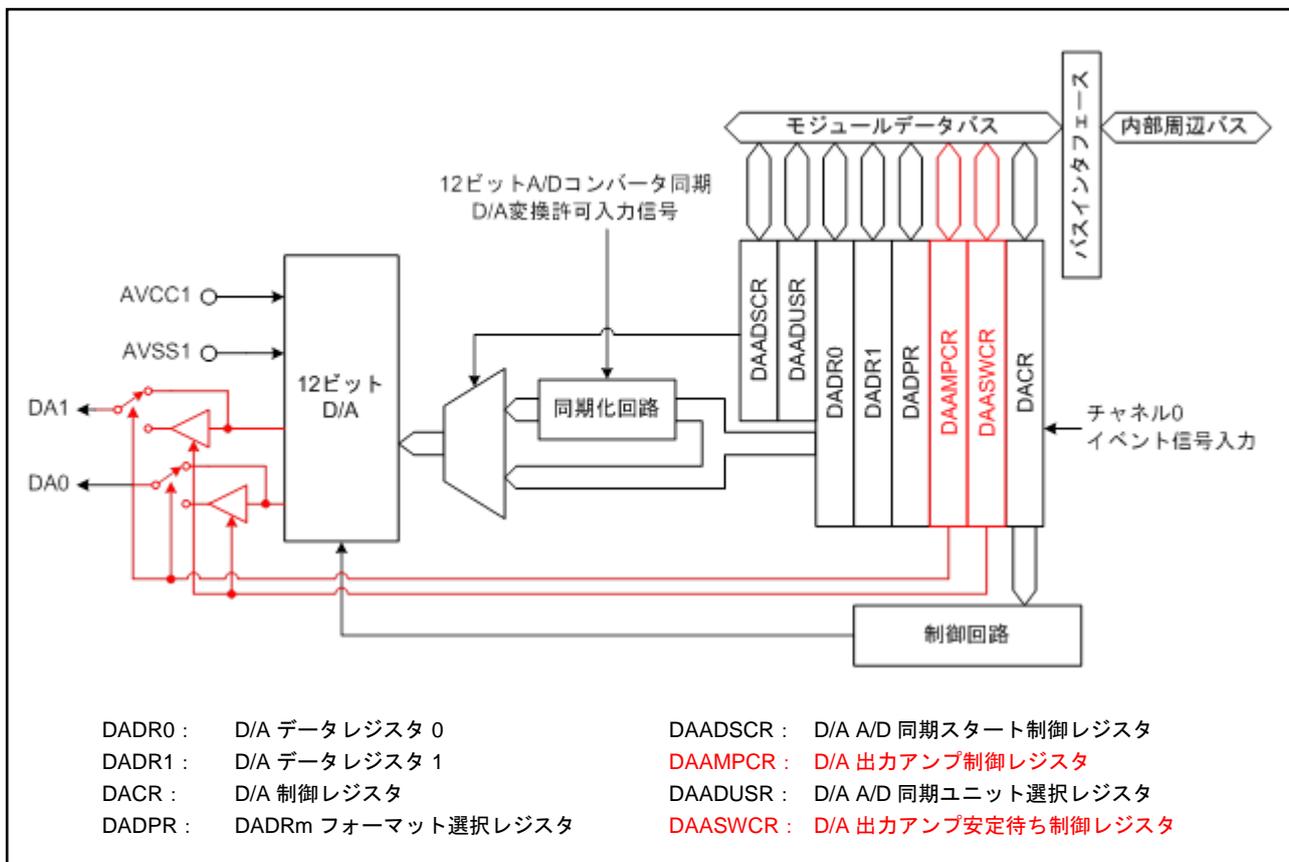


図 51.1 12 ビット D/A コンバータのブロック図

•Page 2310 of 2491

DAOEm ビットの説明文に、下記のとおり表 51.4 を追加いたします。

【変更後】

表 51.4 D/A 変換とアナログ出力制御 (m = 0, 1)

DACR		DAAMPCR	DAASWCR	チャンネル m D/A 変換動作	チャンネル m アンプ動作	チャンネル m アナログ出力
DAE	DAOEm	DAAMPm	DAASWm			
0	0	0	0	停止	停止	Hi-Z
			1	停止	停止	Hi-Z
		1	0	停止	停止	Hi-Z
			1	停止	停止	Hi-Z
	1	0	0	動作	停止	バッファなし出力
			1	動作	停止	Hi-Z
		1	0	動作	動作	バッファ出力
			1	動作	動作	Hi-Z
1	0	0	0	動作	停止	バッファなし出力
			1	動作	停止	Hi-Z
		1	0	動作	動作	バッファ出力
			1	動作	動作	Hi-Z
	1	0	0	動作	停止	バッファなし出力
			1	動作	停止	Hi-Z
		1	0	動作	動作	バッファ出力
			1	動作	動作	Hi-Z

•Page 2312 of 2491

DAADSCR レジスタと DAADUSR レジスタの間に、以下のとおり DAAMPCR レジスタ、DAASWCR レジスタを追加いたします。

【変更後】

51.2.5 D/A 出力アンプ制御レジスタ (DAAMPCR)

アドレス DA.DAAMPCR 0008 8048h

b7	b6	b5	b4	b3	b2	b1	b0
DAAMP1	DAAMP0	—	—	—	—	—	—

リセット後の値 0 0 0 0 0 0 0 0

ビット	シンボル	ビット名	機能	R/W
b5-b0	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b6	DAAMP0	アンプ制御 0 ビット	0：チャンネル 0 の出力バッファアンプを使用しない 1：チャンネル 0 の出力バッファアンプを使用	R/W
b7	DAAMP1	アンプ制御 1 ビット	0：チャンネル 1 の出力バッファアンプを使用しない 1：チャンネル 1 の出力バッファアンプを使用	R/W

DAAMPCR レジスタは、D/A コンバータの出力に対して出力バッファアンプを使用するか、使用しないかを選択します。

**DAAMP0 ビット (アンプ制御 0 ビット)**

DAAMP0 ビットを“0”にすると、D/A コンバータチャンネル 0 の変換結果は出力バッファアンプを介さずに出力されます。DAAMP0 ビットを“1”にすると、D/A コンバータチャンネル 0 の変換結果は出力バッファアンプを介して出力されます。

なお、DAE ビットと DAOE0 ビットの両方が“0”の状態では、DAAMP0 ビットの設定に関わらず出力バッファアンプは停止します。詳細は、表 51.4 を参照してください。

**DAAMP1 ビット (アンプ制御 1 ビット)**

DAAMP1 ビットを“0”にすると、D/A コンバータチャンネル 1 の変換結果は出力バッファアンプを介さずに出力されます。DAAMP1 ビットを“1”にすると、D/A コンバータチャンネル 1 の変換結果は出力バッファアンプを介して出力されます。

なお、DAE ビットと DAOE1 ビットの両方が“0”の状態では、DAAMP1 ビットの設定に関わらず出力バッファアンプは停止します。詳細は、表 51.4 を参照してください。

**51.2.6 D/A 出力アンプ安定待ち制御レジスタ (DAASWCR)**

アドレス DA.DAASWCR 0008 805Ch

b7	b6	b5	b4	b3	b2	b1	b0
DAASW1	DAASW0	—	—	—	—	—	—

リセット後の値 0 0 0 0 0 0 0 0

ビット	シンボル	ビット名	機能	R/W
b5-b0	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b6	DAASW0	チャンネル 0 出力アンプ安定待ちビット	0：チャンネル 0 出力バッファアンプの安定待ちを解除 (出力許可) 1：チャンネル 0 出力バッファアンプの安定待ち (端子は Hi-Z)	R/W
b7	DAASW1	チャンネル 1 出力アンプ安定待ちビット	0：チャンネル 1 出力バッファアンプの安定待ちを解除 (出力許可) 1：チャンネル 1 出力バッファアンプの安定待ち (端子は Hi-Z)	R/W

DAASWCR レジスタは、D/A コンバータの出力バッファアンプを制御するレジスタです。出力バッファアンプを使用するときの初期設定で使用します。

**DAASW0 ビット (チャンネル 0 出力アンプ安定待ちビット)**

DAASW0 ビットを“1”にすると、D/A コンバータチャンネル 0 の出力バッファアンプが安定待ち状態となり、DA0 端子はハイインピーダンスになります。DAASW0 ビットを“0”にすると、D/A コンバータチャンネル 0 の変換結果が出力バッファアンプを介して DA0 端子から出力されます。

DAASW0 ビットは、DACR.DAE ビット、DACR.DAOE0 ビットがともに“0”のときに“1”にしてください。また、DACR.DAE ビットまたは DACR.DAOE0 ビットを“1”にした後、必要な安定時間を待ってから“0”にしてく

ださい。詳細は「51.6.5 出力バッファアンプ使用時の初期設定手順」を参照してください。

#### DAASW1 ビット (チャンネル 1 出力アンプ安定待ちビット)

DAASW1 ビットを“1”にすると、D/A コンバータチャンネル 1 の出力バッファアンプが安定待ち状態となり、DA1 端子はハイインピーダンスになります。DAASW1 ビットを“0”にすると、D/A コンバータチャンネル 1 の変換結果が出力バッファアンプを介して DA1 端子から出力されます。

DAASW1 ビットは、DACR.DAE ビット、DACR.DAOE1 ビットがともに“0”のときに“1”にしてください。また、DACR.DAE ビットまたは DACR.DAOE1 ビットを“1”にした後、必要な安定時間を待ってから“0”にしてください。詳細は「51.6.5 出力バッファアンプ使用時の初期設定手順」を参照してください。

#### •Page 2316 of 2491

「51.5 イベントリンク動作における注意事項」に以下の注意事項を追加いたします。

##### 【変更後】

- (1) イベントリンク機能を使用する場合、出力バッファアンプを使用しないでください。

#### •Page 2317 of 2491

「51.6 使用上の注意事項」に以下のとおり初期設定手順を追加いたします。

##### 【変更後】

#### 51.6.5 出力バッファアンプ使用時の初期設定手順

出力バッファアンプを使用する場合は、以下に示す手順でアンプ出力を行ってください。チャンネル 0 を例に説明します。

- (1) DACR.DAE ビット、DACR.DAOE0 ビットがともに“0”であることを確認してください。
- (2) DADR0 レジスタに“0000h”を書き込みます。
- (3) DAASWCR.DAASW0 ビットを“1”にしてください。
- (4) DAAMPCR.DAAMP0 ビットを“1”にしてください。
- (5) DACR.DAE ビットまたは DACR.DAOE0 ビットを“1”にしてください。出力バッファアンプが起動します。
- (6) 3 $\mu$ s 以上待ってから、DAASWCR.DAASW0 ビットを“0”にしてください。
- (7) DADR0 レジスタに変換したい値を書き込んでください。

なお、出力バッファアンプが動作している状態で、DACR.DAE ビットと DACR.DAOE0 ビットを“0”にした場合、出力バッファアンプは停止状態になります。再び出力バッファアンプを使用する場合には、手順(1)～(7)の再実行が必要となります。

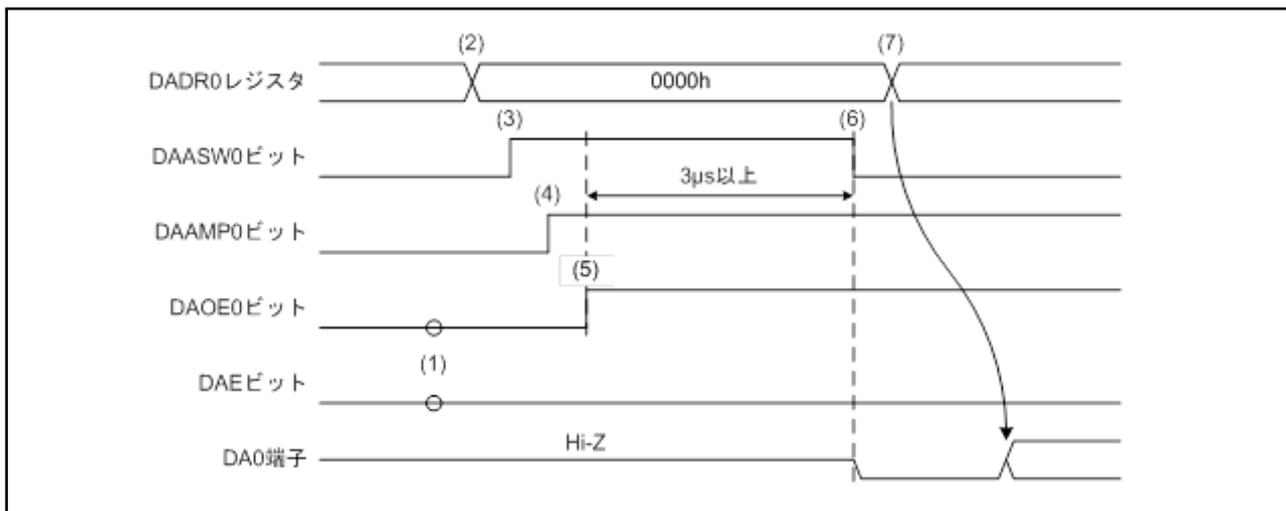


図 51.4 出力バッファアンプの初期設定手順

•Page 2469 of 2491

表 57.46 D/A 変換特性に、バッファ出力時の特性を追加いたします。

【変更後】

表 57.46 D/A 変換特性

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7~3.6V,

2.7V ≤ VREFH0 ≤ AVCC0,

VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,

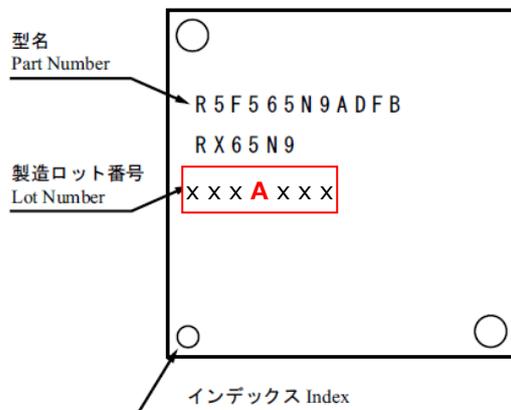
T<sub>a</sub> = T<sub>opr</sub>

項目	記号	min	typ	max	単位	測定条件	
分解能	—	12	12	12	ビット		
バッファなし出力	絶対精度	—	—	±6.0	LSB	負荷抵抗 2MΩ 10ビット換算	
	微分非直線性誤差	DNL	—	±1.0	±2.0	LSB	負荷抵抗 2MΩ
	出力抵抗	R <sub>O</sub>	—	8.6	—	kΩ	
	変換時間	t <sub>s</sub>	—	—	3	μs	負荷容量 20pF
バッファ出力	負荷抵抗	R <sub>L</sub>	5	—	—	kΩ	
	負荷容量	C <sub>L</sub>	—	—	50	pF	
	出力電圧	V <sub>O</sub>	0.2	—	AVCC1 - 0.2	V	
	微分非直線性誤差	DNL	—	±1.0	±2.0	LSB	
	積分非直線性誤差	INL	—	±2.0	±4.0	LSB	
	変換時間	t <sub>s</sub>	—	—	4	μs	

### 3. 対象製品

本機能は、量産品すべてで対応しています。量産品は製造ロット番号の左から4文字目が「A」の製品です。

#### マーク仕様例 Example of Marking Specification



- 注1. 上図はマーク仕様の一例です。実製品の型名の一部が印字されます。  
 Note 1. The above figure is an example of mark specification.  
 A part of the Part Number of real product is printed.

以上