発行日：2014 年 1 月 10 日

RENESAS TECHNICAL UPDATE

〒211-8668　神奈川県川崎市中原区下沼部 1753
ルネサス エレクトロニクス株式会社
問合せ窓口　http://japan.renesas.com/contact/
E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RL*-A022A/J	Rev.	第1版
題名	誤記訂正通知 RL78/L13　ユーザーズマニュアル Rev.1.00 の記載変更		情報分類	技術情報	
適用製品	RL78/L13 グループ	対象ロット等 全ロット	関連資料	RL78/L13　ユーザーズマニュアル ハードウェア編　Rev.1.00 R01UH0382JJ0100 (Nov.2012)	

RL78/L13 ユーザーズマニュアル ハードウェア編 Rev.1.00（R01UH0382JJ0100）において、下記訂正がございます。

今回通知する訂正内容

訂正箇所	該当ページ	内容
3. 1. 3 内部データ・メモリ空間	p.44	仕様拡張
8. 4 高精度リアルタイム・クロックの動作	p.432 - p.437	誤記訂正
14. 6. 3 SNOOZEモード機能	p.632	仕様変更
21. 2. 2 STOPモード	p.907, p.908	誤記訂正
21. 2. 3 SNOOZEモード	p.910	誤記訂正
図27－3 ユーザ・オプション・バイト（000C2H/010C2H）	p.973	仕様拡張
28. 4. 3 データ・フラッシュへのアクセス手順	p.986	誤記訂正
32. 3. 1 端子特性	p.1033, p.1034	誤記訂正
32. 3. 2 電源電流特性	p.1039– p.1043	誤記訂正
32. 4 AC特性	p.1044	仕様拡張
32. 5. 1 シリアル・アレイ・ユニット	p.1047 – p.1068	誤記訂正
32. 5. 2 シリアル・インタフェースIICA	p.1069	誤記訂正
32. 6. 1 A/Dコンバータ特性	p.1070 – p.1072	仕様拡張
32. 6. 2 温度センサ／内部基準電圧特性	p.1073	誤記訂正
32. 6. 3 POR回路特性	p.1073	誤記訂正
32. 6. 6 電源電圧立ち上げ時間	p.1076	仕様追加
32. 8 データ・メモリSTOPモード低電源電圧データ保持特性	p.1081	仕様拡張
第33章 電気的特性（G：Ta = -40~+105℃）（ターゲット）	p.1083 – p.1135	仕様決定

ドキュメント改善計画

本訂正内容については、次回ユーザーズマニュアル改版時に修正を行います。

ユーザーズマニュアルの訂正一覧

No	訂正内容と該当箇所			本通知での該当ページ
	ドキュメントNo.	和文	R01UH0382JJ0100	
1	3. 1. 3 内部データ・メモリ空間		p.44	p.3
2	8. 4 高精度リアルタイム・クロックの動作		p.432 - p.437	p.4 - p.10
3	14. 6. 3 SNOOZEモード機能		p.632	p.11 - p.13
4	21. 2. 2 STOPモード		p.907, p.908	p.14
5	21. 2. 3 SNOOZEモード		p.910	p.15
6	図27−3 ユーザ・オプション・バイト（000C2H/010C2H）		p.973	p.16
7	28. 4. 3 データ・フラッシュへのアクセス手順		p.986	p.17
8	32. 3. 1 端子特性		p.1033, p.1034	p.17
9	32. 3. 2 電源電流特性		p.1039– p.1043	p.17
10	32. 4 AC特性		p.1044	p.17
11	32. 5. 1 シリアル・アレイ・ユニット		p.1047 – p.1068	p.17
12	32. 5. 2 シリアル・インタフェースIICA		p.1069	p.17
13	32. 6. 1 A/Dコンバータ特性		p.1070 – p.1072	p.18
14	32. 6. 2 温度センサ／内部基準電圧特性		p.1073	p.18
15	32. 6. 3 POR回路特性		p.1073	p.18
16	32. 6. 6 電源電圧立ち上げ時間		p.1076	p.18
17	32. 8 データ・メモリSTOPモード低電源電圧データ保持特性		p.1081	p.18
18	第33章 電気的特性（G：Ta = -40~+105℃）（ターゲット）		p.1083 – p.1135	p.18

誤記訂正の該当箇所は、誤）**太字下線**、正）グレー・ハッチングで記載します。

発行文書履歴

RL78/L13 ユーザーズマニュアル Rev.1.00 誤記訂正通知　発行文書履歴

文書番号	発行日	記事
TN-RL*-A022A/J	2014 年 1 月 16 日	初版発行 訂正一覧の No.1 ～ No.18 の誤記訂正（本通知です。）

1.　3. 1. 3 内部データ･メモリ空間

誤）

注意 2.　**次に示す製品の内部** RAM **領域は，セルフ・プログラミング機能およびデータ・フラッシュ機能使用時にスタック領域として使用できません。**

R5F10WLA, R5F10WMA　: FFE20H-FFEDFH
R5F10WLC, R5F10WMC　: FFE20H-FFEDFH
R5F10WLD, R5F10WMD　: FFE20H-FFEDFH
R5F10WLE, R5F10WME　: FFE20H-FFEDFH
R5F10WLF, R5F10WMF　: FFE20H-FFEDFH
R5F10WLG, R5F10WMG　: FFE20H-FFEDFH, FDF00H-FE309H

正）

注意 2.　**セルフ・プログラミング時およびデータ・フラッシュ書き換え時は，スタック，データ・バッファ，ベクタ割り込み処理の分岐先や** DMA **による転送先／転送元で利用する** RAM **アドレスを** FFE20H-FFEDFH **の領域に配置しないでください。**

3.　**セルフ・プログラミング時およびデータ・フラッシュ書き換え時は，次に示す製品の** RAM **領域は，各ライブラリで使用するため使用禁止になります。**

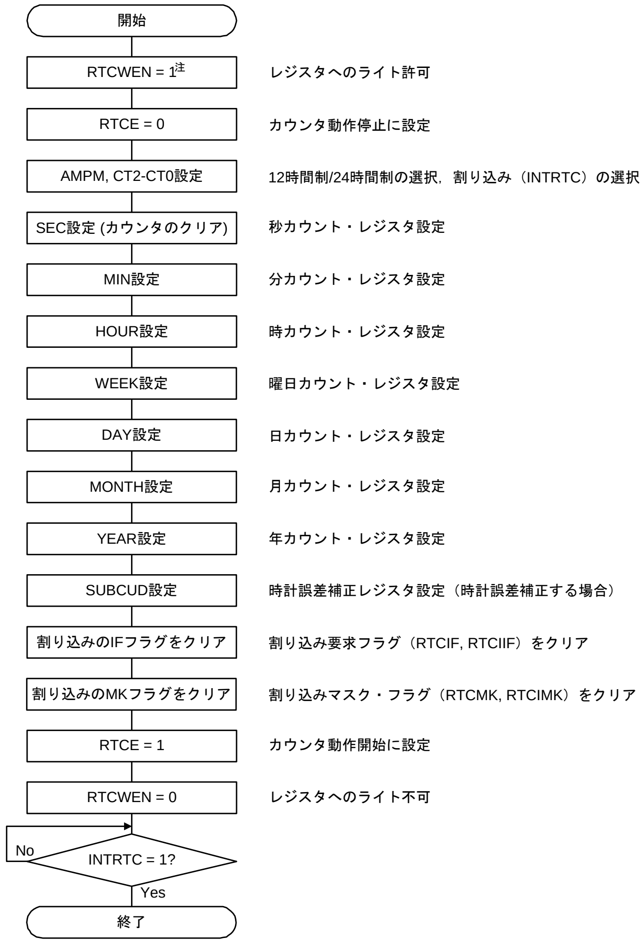
R5F10WLG, R5F10WMG　：FDF00H-FE309H

2. 8. 4 高精度リアルタイム・クロックの動作

誤）

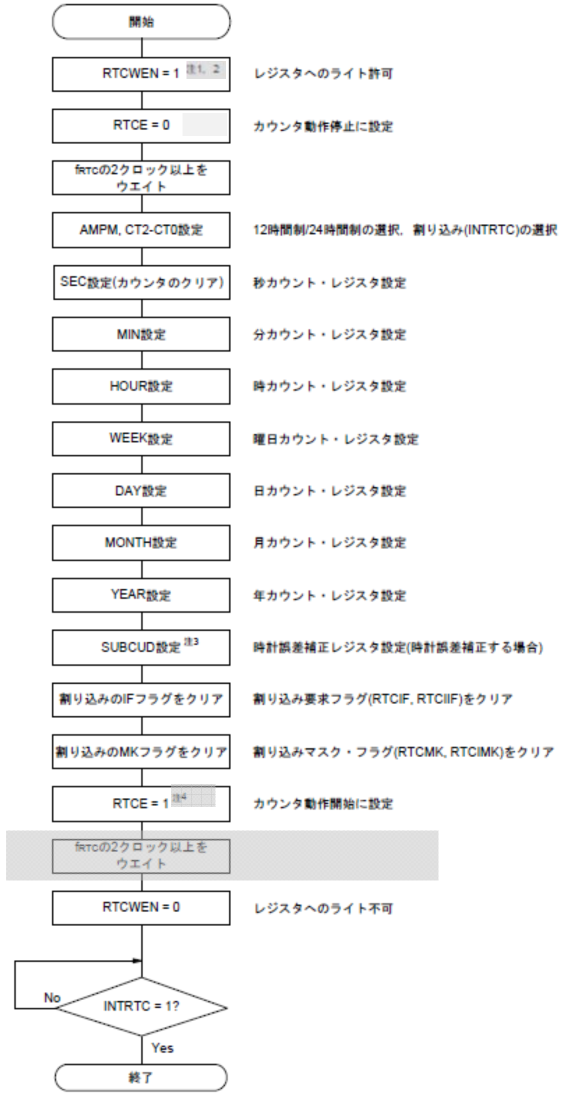
8. 4. 1　高精度リアルタイム・クロックの動作開始

図8－17　高精度リアルタイム・クロックの動作開始手順



正）

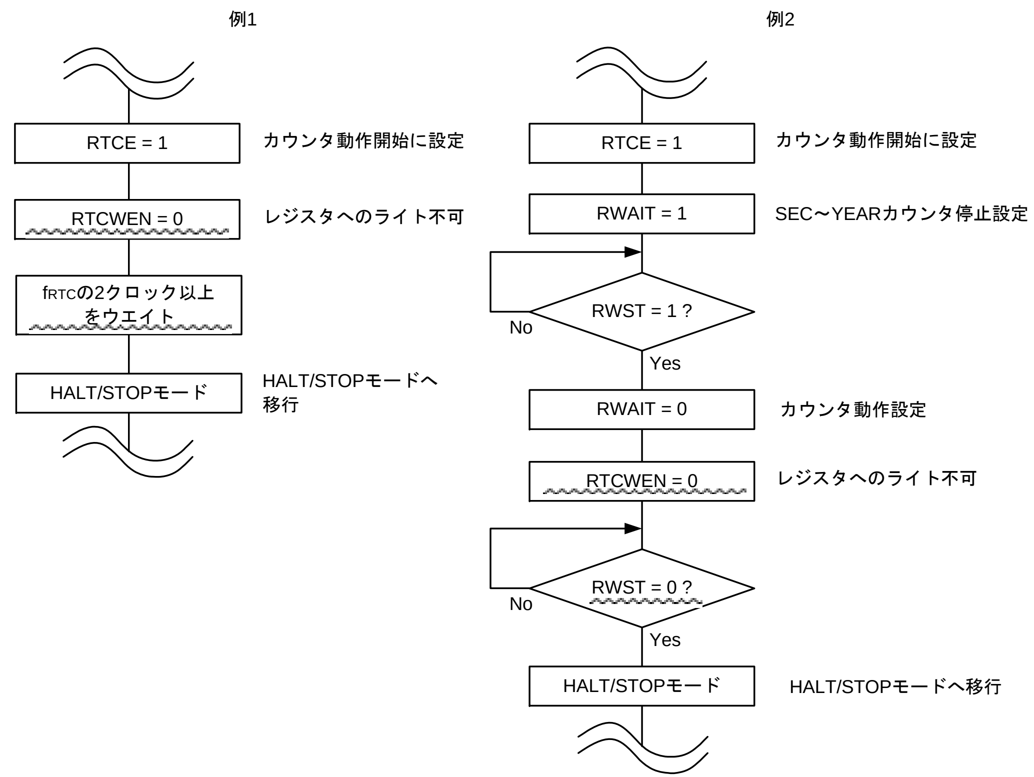
図8－17　高精度リアルタイム・クロックの動作開始手順



誤)

8. 4. 2　動作開始後のHALT/STOPモードへの移行

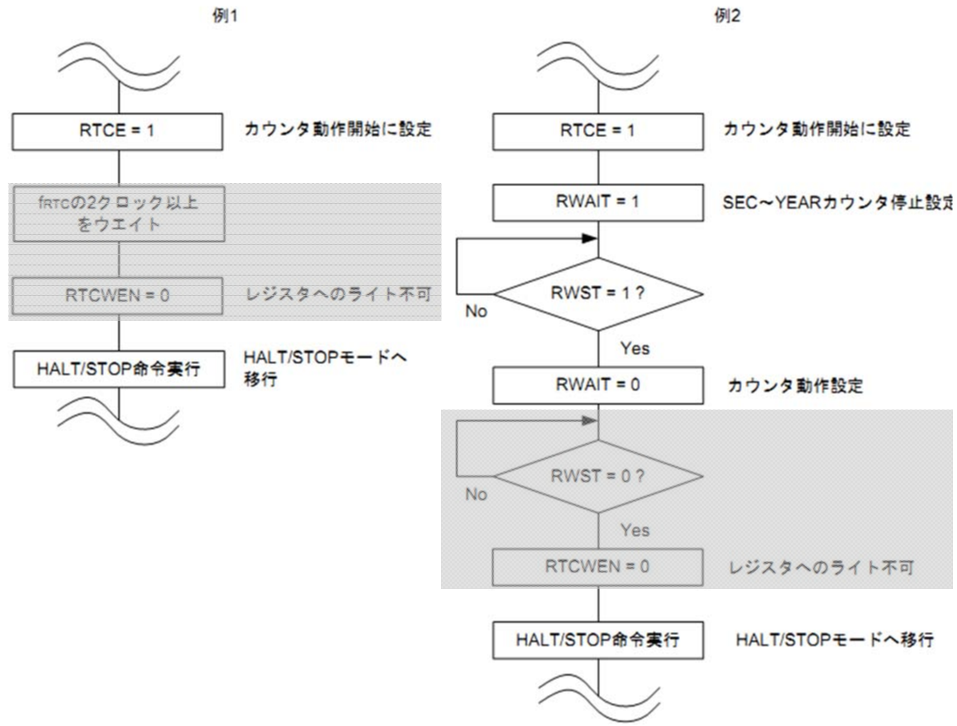
図8－18　RTCE = 1に設定後のHALT/STOPモードへの移行手順



正)

8. 4. 2　動作開始後のHALT/STOPモードへの移行

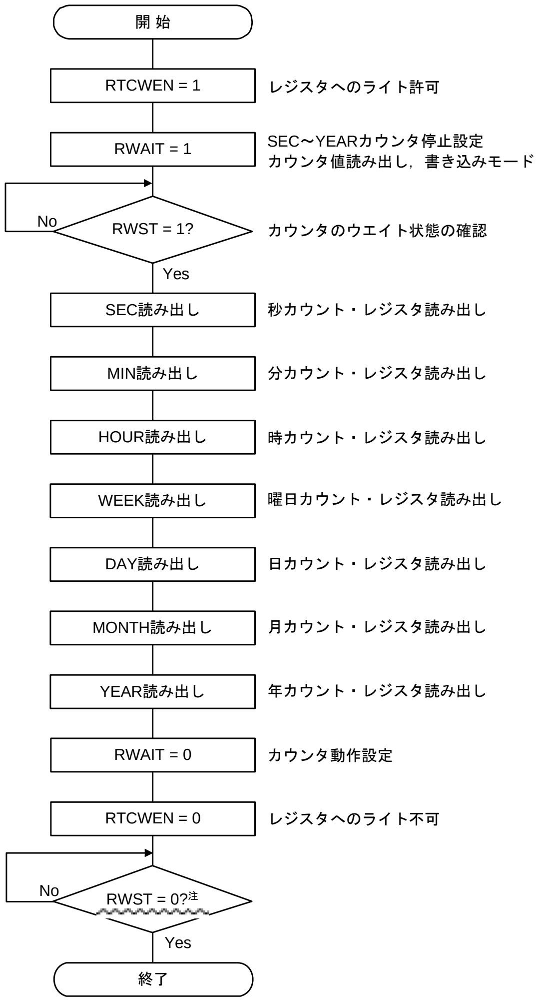
図8－18　RTCE = 1に設定後のHALT/STOPモードへの移行手順



誤)

8. 4. 3　高精度リアルタイム・クロックのカウンタ読み出し

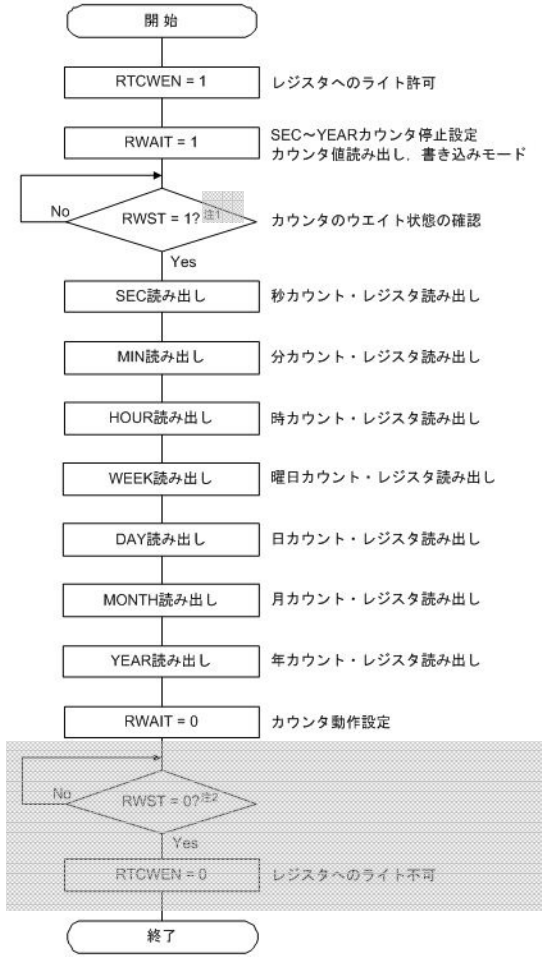
図8－19　リアルタイム・クロックの読み出し手順



注．STOPモードに移行する前には，必ずRWST = 0であることを確認してください。

正)

図8－19　リアルタイム・クロックの読み出し手順

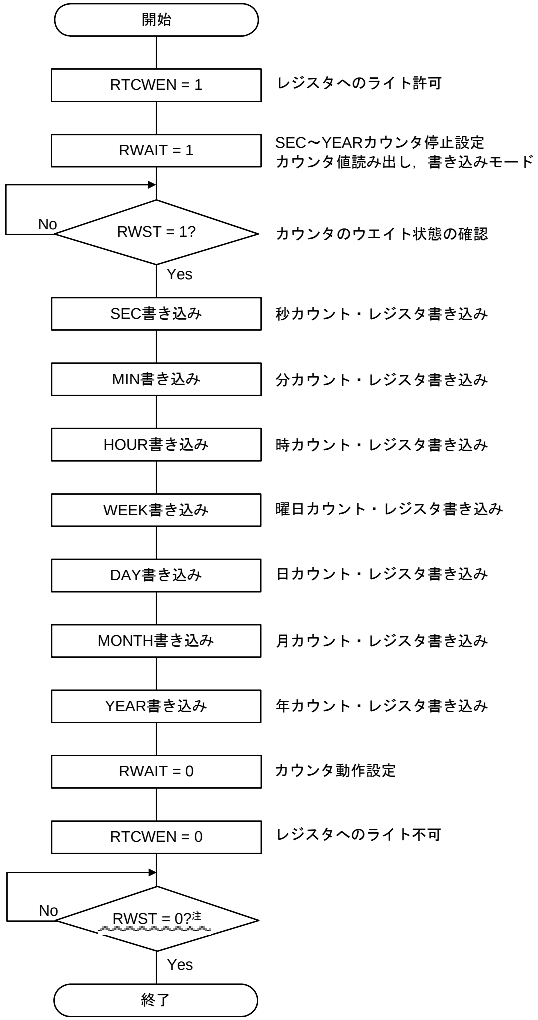


注1．カウンタ停止(RTCE = 0)時はRWST = 1になりません。
注2．STOPモードに移行する前には，必ずRWST = 0であることを確認してください。

誤）

8. 4. 4　高精度リアルタイム・クロックのカウンタ書き込み

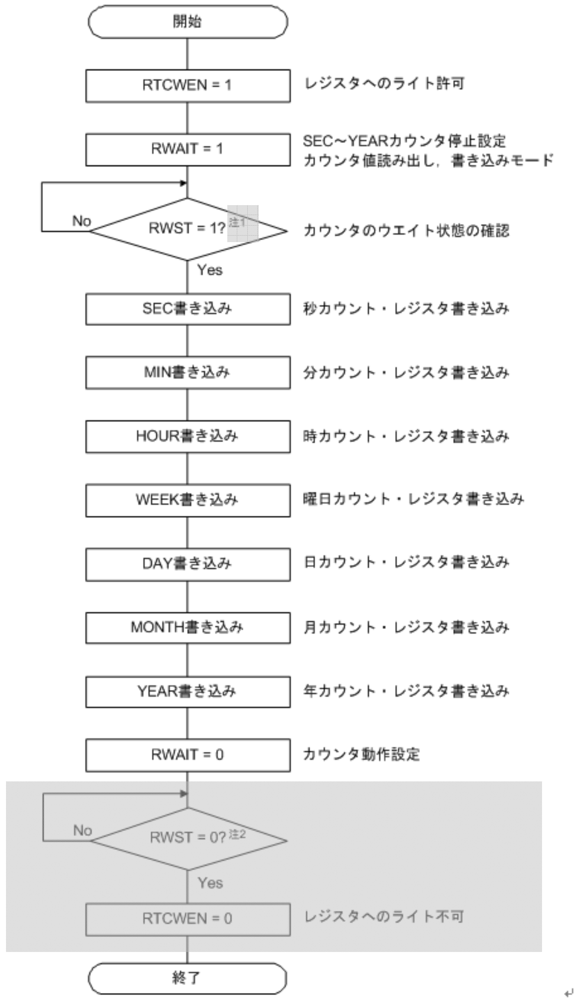
図8－20　リアルタイム・クロックの書き込み手順



注．STOPモードに移行する前には，必ずRWST = 0であることを確認してください。

正）

図8－20　リアルタイム・クロックの書き込み手順

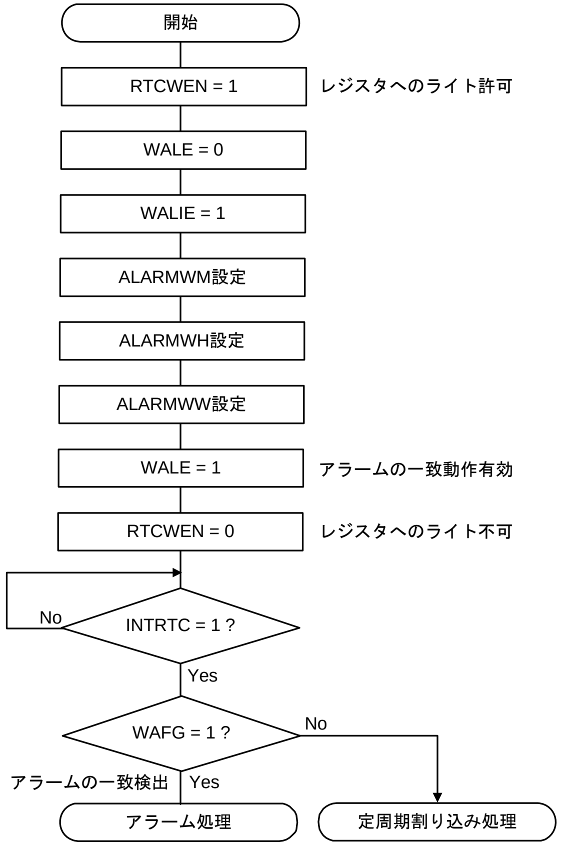


注1．カウンタ停止(RTCE = 0)時はRWST = 1になりません。
注2．STOPモードに移行する前には，必ずRWST = 0であることを確認してください。

誤）

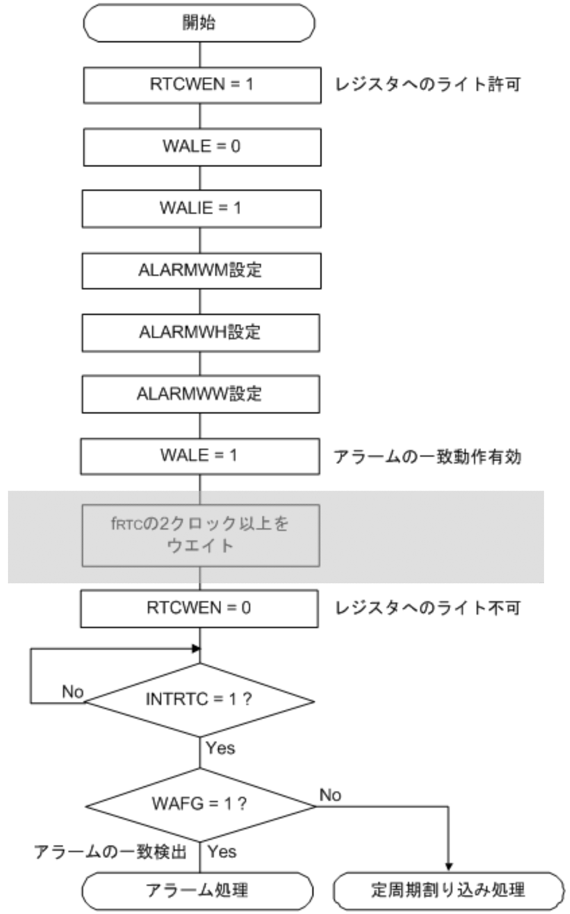
8. 4. 5　高精度リアルタイム・クロックのアラーム設定

図8－21　アラーム設定手順



正）

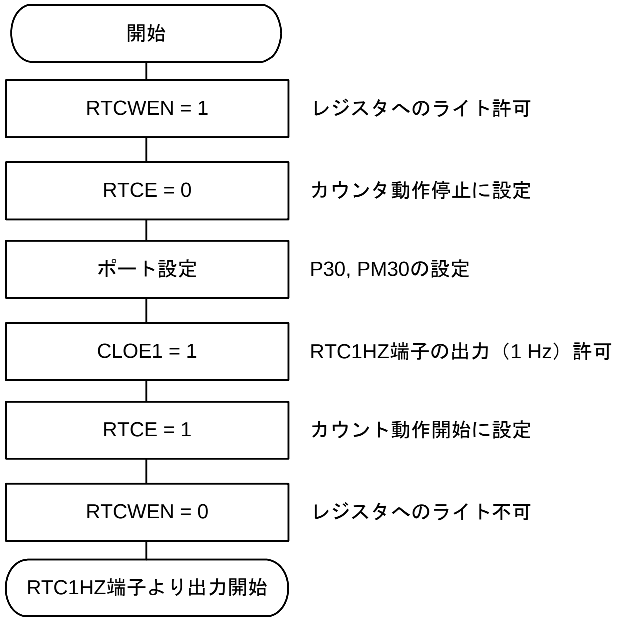
図8－21　アラーム設定手順



誤）

8. 4. 6　高精度リアルタイム・クロックの 1 Hz 出力

図8－22　1 Hz出力の設定手順



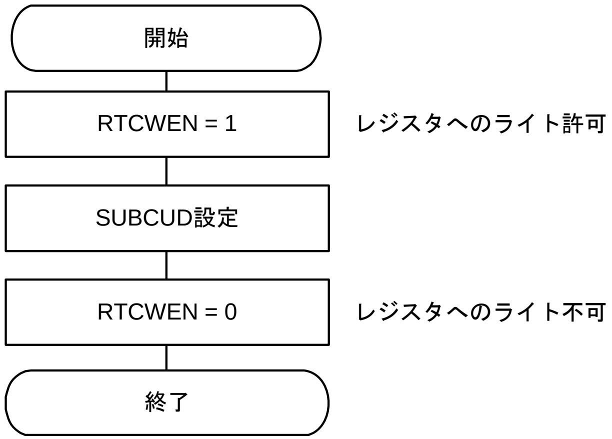
正）

図8－22　1 Hz出力の設定手順

誤）

8. 4. 7　時計誤差補正レジスタの設定手順

図8－23　時計誤差補正レジスタ設定手順



正）

図8－23　時計誤差補正レジスタ設定手順

3. 14. 6. 3 SNOOZEモード機能

誤）

STOPモード時にRxDq端子入力の検出によりUARTの受信動作をさせるモードです。通常STOP時にUARTは通信動作を停止しますが，このモードを使うことで，RxDq端子入力の検出によってCPUを動作させずにUARTの受信動作を行うことができます。SNOOZEモードは，UART0, UART2のみ設定可能です。

SNOOZEモード機能を使用する場合は，STOPモードに移行する直前にシリアル・スタンバイ・コントロール・レジスタm（SSCm）のSWCmビットを1に設定します。

注意 1.　SNOOZE モードは，fCLK に高速オンチップ・オシレータ・クロックを選択している場合のみ設定可能です。

2.　UARTq を SNOOZE モードで使用するときの最大転送レートは 9600 bps です。

3.　UART で SNOOZE モード機能を使用する場合は，SNOOZE モード機能で使用する UART 受信の転送完了割り込み以外は，割り込みマスク・フラグ・レジスタで割り込み処理を禁止にしてから，STOP 命令を実行してください。

正）

STOPモード時にRxDq端子入力の検出により，UART受信を動作させるモードです。通常STOP時はUARTの通信動作を停止しますが，SNOOZEモード機能を使用することで，CPUを動作させずにUART受信を行うことができます。

SNOOZEモードは，UART0, UART2のみ設定可能です。

UARTqをSNOOZEモードで使用する場合は，STOPモードに移行する前に次の設定を行います。（図14－93，図14－95 SNOOZEモード動作時のフローチャートを参照 ）

- SNOOZEモード時は，UART受信ボー・レートの設定を通常動作時とは異なる値に変更する必要があります。表14-3を参照してSPSmレジスタ，SDRmnレジスタ[15:9]を設定してください。
- EOCmnビット，SSECmnビットを設定します。通信エラーが発生した場合にエラー割り込み（INTSRE0）の発生許可／停止を設定することができます。
- STOPモードに移行する直前にシリアル・スタンバイ・コントロール・レジスタm（SSCm）のSWCmビットをセット（1）してください。初期設定完了後，シリアル・チャネル開始レジスタm（SSm）のSSm1ビットをセット（1）します。

STOPモードに移行後，RxDq のエッジを検出（スタート・ビット入力）すると，UART受信を開始します。

注意 1.　SNOOZE モードは，fCLK に高速オンチップ・オシレータ・クロック（fIH）を選択している場合のみ使用できます。

2.　SNOOZE モードでの転送レートは 4800bps のみです。

3. SWCm=1 の設定では，STOP モード中に受信開始した時のみ UARTq を使用できます。他の SNOOZE 機能や割り込みと同時に使用して，次のような STOP モード以外の状態で受信開始した場合は，正しくデータ受信できず，フレーミング・エラーもしくはパリティ・エラーが発生することがあります。
   - SWCm=1 に設定後，STOP モードに移行する前に受信開始した場合
   - 他の SNOOZE モード中に受信開始した場合
   - STOP モードから割り込みなどで通常動作に復帰後，SWCm=0 に戻す前に受信開始した場合
4. SSECm=1 の設定では，パリティ・エラー，フレーミング・エラー，オーバーラン・エラー時に PEFmn，FEFmn、OVFmn フラグはセットされず，エラー割り込み（INTSREq）も発生しません。そのため，SSECm＝１で使用するときは，SWC0=１に設定する前に PEFmn，FEFmn，OVFmn フラグをクリアし，また，SDRm1 レジスタのビット 7-0（RxDq）を読み出してください。

表14-3 SNOOZEモード時のUART受信ボー・レート設定

高速オンチップ・オシレータ（f_{IH}）	SNOOZEモード時のUART受信ボー・レート			
	ボー・レート4800 bps			
	動作クロック（f_{MCK}）	SDRmn [15:9]	最大許容値	最小許容値
24MHz±1.0%注	fCLK /2^5	79	1.60%	- 2.18%
16MHz±1.0%注	fCLK /2^4	105	2.27%	- 1.53%
12MHz±1.0%注	fCLK /2^4	79	1.60%	- 2.19%
8MHz±1.0%注	fCLK /2^3	105	2.27%	- 1.53%
6MHz±1.0%注	fCLK /2^3	79	1.60%	- 2.19%
4MHz±1.0%注	fCLK /2^2	105	2.27%	- 1.53%
3MHz±1.0%注	fCLK /2^2	79	1.60%	- 2.19%
2MHz±1.0%注	fCLK /2^1	105	2.27%	- 1.54%
1MHz±1.0%注	fCLK /2^0	105	2.27%	- 1.57%

注　高速オンチップ・オシレータ・クロック周波数精度が±1.5%，±2.0%の場合は，次のように許容範囲が狭くなります。

- f_{IH}±1.5%の場合は，上表の最大許容値に−0.5%，最小許容値に＋0.5%してください。
- f_{IH}±2.0%の場合は，上表の最大許容値に−1.0%，最小許容値に＋1.0%してください。

備考　最大許容値，最小許容値は，UART 受信時のボー・レート許容値です。
この範囲に送信側のボー・レートが収まるように設定してください。

4. 21. 2. 2 STOP モード

誤）

図21－5　STOPモードの割り込み要求発生による解除

(1) CPUクロックが高速システム・クロック（X1発振）の場合

（省略）

注2.　STOPモード解除時間

クロック供給停止：　18.96 μs～"28.95 μsと発振安定時間（OSTSで設定）の長い方"

ウエイト

・ベクタ割り込み処理を行う場合　：10～11クロック

・ベクタ割り込み処理を行わない場合　：4～5クロック

(2) CPUクロックが高速システム・クロック（外部クロック入力）の場合

(3) CPUクロックが高速オンチップ・オシレータ・クロックの場合

（省略）

注2.　STOPモード解除時間

クロック供給停止　：19.08 μs～32.99 μs

ウエイト

・ベクタ割り込み処理を行う場合　：7クロック

・ベクタ割り込み処理を行わない場合　：1クロック

正）

図18－5　STOPモードの割り込み要求発生による解除

(1) CPUクロックが高速システム・クロック（X1発振）の場合

（省略）

注2. STOPモード解除時間

クロック供給停止：

FRQSEL4 = 0の場合：18 μs～"65 μs　または発振安定時間(OSTSで設定)の長い方"

FRQSEL4 = 1の場合：18 μs～"80 μs　または発振安定時間(OSTSで設定)の長い方"

ウエイト

・ベクタ割り込み処理を行う場合　：10～11クロック

・ベクタ割り込み処理を行わない場合　：4～5クロック

備考　クロック供給停止時間は，温度条件とSTOPモード期間によって変化します。

(2) CPUクロックが高速システム・クロック（外部クロック入力）の場合

(3) CPUクロックが高速オンチップ・オシレータ・クロックの場合

（省略）

注2. STOPモード解除時間

クロック供給停止：

FRQSEL4 = 0の場合：18 μs～"65 μs　または発振安定時間(OSTSで設定)の長い方"

FRQSEL4 = 1の場合：18 μs～"80 μs　または発振安定時間(OSTSで設定)の長い方"

ウエイト

・ベクタ割り込み処理を行う場合　：7クロック

・ベクタ割り込み処理を行わない場合　：1クロック

備考　クロック供給停止時間は，温度条件とSTOPモード期間によって変化します。

5.　21. 2. 3 SNOOZE モード

誤）

SNOOZEモードの移行では，次の時間だけウエイト状態になります。

STOP→SNOOZE

HS(高速メイン)モード：　18.96～28.95 μs

LS(低速メイン)モード：　20.24～28.95 μs

LV(低電圧メイン)モード：　20.98～28.95 μs

SNOOZE→通常動作

・ベクタ割り込み処理を行う場合

HS（高速メイン）モード：　6.79～12.4 μs+7クロック

LS（低速メイン）モード：　2.58～7.8 μs+7クロック

LV（低電圧メイン）モード：　12.45～17.3 μs+7クロック

・ベクタ割り込み処理を行わない場合

HS（高速メイン）モード：　6.79～12.4 μs+1クロック

LS（低速メイン）モード：　2.58～7.8 μs+1クロック

LV（低電圧メイン）モード：　12.45～17.3 μs+1クロック

正）

SNOOZEモードの移行では，次の時間だけウエイト状態になります。

STOPモード → SNOOZEモードの遷移時間：

FRQSEL4 = 0の場合：18 μs～“65 μs または発振安定時間(OSTSで設定)の長い方”

FRQSEL4 = 1の場合：18 μs～“80 μs または発振安定時間(OSTSで設定)の長い方”

備考　STOPモード → SNOOZEモードの遷移時間は，温度条件とSTOPモード期間によって変化します。

SNOOZEモード → 通常動作の遷移時間：

・ベクタ割り込み処理を行う場合

HS（高速メイン）モード：　“4.99～9.44 μs”+7クロック

LS（低速メイン）モード：　“1.10～5.08 μs”+7クロック

LV（低電圧メイン）モード：　“16.58～25.40 μs”+7クロック

・ベクタ割り込み処理を行わない場合

HS（高速メイン）モード：　“4.99～9.44 μs”+1クロック

LS（低速メイン）モード：　“1.10～5.08 μs”+1クロック

LV（低電圧メイン）モード：“16.58～25.40 μs”+1クロック

6. 図 27－3 ユーザ･オプション･バイト（000C2H/010C2H）

旧）

図27－3　ユーザ・オプション・バイト（000C2H/010C2H）のフォーマット

アドレス：000C2H/010C2H注

7	6	5	4	3	2	1	0
CMODE1	CMODE0	1	0	FRQSEL3	FRQSEL2	FRQSEL1	FRQSEL0

CMODE1	CMODE0	フラッシュの動作モード設定		
			動作周波数範囲	動作電圧範囲
0	0	LV（低電圧メイン）モード	1 MHz～4 MHz	1.6 V～5.5 V
1	0	LS（低速メイン）モード	1 MHz～8 MHz	1.8 V～5.5 V
1	1	HS（高速メイン）モード	1 MHz～16 MHz	2.4 V～5.5 V
			1 MHz～32 MHz	2.7 V～5.5 V
上記以外		設定禁止		

FRQSEL4	FRQSEL3	FRQSEL2	FRQSEL1	FRQSEL0	高速オンチップ・オシレータの周波数	
					f_{HOCO}	f_{IH}
1	0	0	0	0	48 MHz	24 MHz
0	0	0	0	0	24 MHz	24 MHz
0	1	0	0	1	16 MHz	16 MHz
0	0	0	0	1	12 MHz	12 MHz
0	1	0	1	0	8 MHz	8 MHz
0	1	0	1	1	4 MHz	4 MHz
0	1	1	0	1	1 MHz	1 MHz
上記以外					設定禁止	

注　ブート・スワップ時は，000C2H と 010C2H が切り替わるので，010C2H にも 000C2H と同じ値を設定してください。

新）

図27－3　ユーザ・オプション・バイト（000C2H/010C2H）のフォーマット

アドレス：000C2H/010C2H注

7	6	5	4	3	2	1	0
CMODE1	CMODE0	1	0	FRQSEL3	FRQSEL2	FRQSEL1	FRQSEL0

CMODE1	CMODE0	フラッシュの動作モード設定		
			動作周波数範囲	動作電圧範囲
0	0	LV（低電圧メイン）モード	1 MHz～4 MHz	1.6 V～5.5 V
1	0	LS（低速メイン）モード	1 MHz～8 MHz	1.8 V～5.5 V
1	1	HS（高速メイン）モード	1 MHz～16 MHz	2.4 V～5.5 V
			1 MHz～32 MHz	2.7 V～5.5 V
上記以外		設定禁止		

FRQSEL4	FRQSEL3	FRQSEL2	FRQSEL1	FRQSEL0	高速オンチップ・オシレータの周波数	
					f_{HOCO}	f_{IH}
1	0	0	0	0	48 MHz	24 MHz
0	0	0	0	0	24 MHz	24 MHz
0	1	0	0	1	16 MHz	16 MHz
0	0	0	0	1	12 MHz	12 MHz
0	1	0	1	0	8 MHz	8 MHz
0	0	0	1	0	6 MHz	6 MHz
0	1	0	1	1	4 MHz	4 MHz
0	0	0	1	1	3 MHz	3 MHz
0	1	1	0	0	2 MHz	2 MHz
0	1	1	0	1	1 MHz	1 MHz
上記以外					設定禁止	

注　ブート･スワップ時は，000C2H と 010C2H が切り替わるので，010C2H にも 000C2H と同じ値を設定してください。

注意　ビット 5 には，必ず 1 を書き込んでください。

7. 32. 3. 1 端子特性

誤）

p.1033，p.1034 の「注 3.」の誤記訂正。

正）

テクニカル・アップデート別紙「第 32 章 電気的特性（Ta = -40～+85°C）」を参照してください。

8. 32. 3. 2 電源電流特性

誤）

p.1039- p.1043 の注および、IDD2, IDD3 の TYP.値の誤記訂正。

正）

テクニカル・アップデート別紙「第 32 章 電気的特性（Ta = -40～+85°C）」を参照してください。

9. 32. 4 AC 特性

旧）

p.1044「外部システム・クロック周波数」および「外部システム・クロック入力ハイ，ロウ・レベル幅」の仕様拡張。

新）

テクニカル・アップデート別紙「第 32 章 電気的特性（Ta = -40～+85°C）」を参照してください。

10. 32. 5. 1 シリアル・アレイ・ユニット

誤）

p.1047- p.1068「32. 5. 1 シリアル・アレイ・ユニット」の誤記訂正。

正）

テクニカル・アップデート別紙「第 32 章 電気的特性（Ta = -40～+85°C）」を参照してください。

11. 32. 5. 2 シリアル・インタフェース IICA

誤）

p.1069「32. 5. 2 シリアル・インタフェース IICA」の誤記訂正。

正）

テクニカル・アップデート別紙「第 32 章 電気的特性（Ta = -40～+85°C）」を参照してください。

12. 32. 6. 1 A/D コンバータ特性

旧）

p.1070- p.1072「32. 6. 1 A/D コンバータ特性」の仕様拡張。

新）

テクニカル・アップデート別紙「第 32 章 電気的特性（Ta = -40～+85℃）」を参照してください。

13. 32. 6. 2 温度センサ／内部基準電圧特性

誤）

p.1073「32. 6. 2 温度センサ／内部基準電圧特性」の誤記訂正。

正）

テクニカル・アップデート別紙「第 32 章 電気的特性（Ta = -40～+85℃）」を参照してください。

14. 32. 6. 3 POR 回路特性

誤）

p.1073「29. 6. 3 POR 回路特性」の誤記訂正。

正）

テクニカル・アップデート別紙「第 32 章 電気的特性（Ta = -40～+85℃）」を参照してください。

15. 32. 6. 6 電源電圧立ち上げ時間

旧）

p.1076「電源電圧立ち上げ時間」の仕様追加。

追加）

テクニカル・アップデート別紙「第 32 章 電気的特性（Ta = -40～+85℃）」を参照してください。

16. 32. 8 データ・メモリ STOP モード低電源電圧データ保持特性

旧）

p.1081「32. 8 データ・メモリ STOP モード低電源電圧データ保持特性」の仕様拡張。

新）

テクニカル・アップデート別紙「第 32 章 電気的特性（Ta = -40～+85℃）」を参照してください。

17. 第 33 章 電気的特性（G：Ta = -40~+105℃）（ターゲット）

p.1083– p.1135「第 30 章 電気的特性（G：Ta = -40~+105℃）」の正式仕様決定。

追加）

テクニカル・アップデート別紙「第 33 章 電気的特性（Ta = -40～+105℃）」を参照してください。

以上

第32章　電気的特性（T_A ＝ －40～＋85℃）

この章では，A：民生用途（T_A = –40～＋85℃），G：産業用途（T_A = –40～＋85℃）の電気的特性を示します。

注意1.　RL78マイクロコントローラには開発／評価用にオンチップ・デバッグ機能が搭載されています。オンチップ・デバッグ機能を使用した場合，フラッシュ・メモリの保証書き換え回数を越えてしまう可能性があり，製品の信頼性が保証できませんので，量産用の製品では本機能を使用しないでください。オンチップ・デバッグ機能を使用した製品については，クレーム受け付け対象外となります。

2.　製品により搭載している端子が異なります。2. 1　ポート機能 ～2. 2. 1　製品別の搭載機能を参照してください。

32. 1 絶対最大定格

絶対最大定格（1/3）

項　目	略　号	条　件	定　格	単　位
電源電圧	V_{DD}		−0.5～+6.5	V
REGC端子入力電圧	V_{IREGC}	REGC	−0.3～+2.8 かつ−0.3～V_{DD}+0.3[注1]	V
入力電圧	V_{I1}	P00-P07, P10-P17, P20-P27, P30-P35, P40-P47, P50-P57, P60, P61, P70-P77, P121-P127, P130, P137	−0.3～V_{DD}+0.3[注2]	V
	V_{I2}	P60, P61（N-chオープン・ドレイン）	−0.3～+6.5	V
	V_{I3}	EXCLK, EXCLKS, $\overline{RESET}$	−0.3～V_{DD}+0.3[注2]	V
出力電圧	V_{O1}	P00-P07, P10-P17, P20-P27, P30-P35, P40-P47, P50-P57, P60, P61, P70-P77, P121-P127, P130, P137	−0.3～V_{DD}+0.3[注2]	V
アナログ入力電圧	V_{AI1}	ANI0, ANI1, ANI16-ANI25	−0.3～V_{DD}+0.3 かつ−0.3～$AV_{REF(+)}$+0.3[注2, 3]	V

注1. REGC端子にはコンデンサ（0.47～1 μF）を介してV_{SS}に接続してください。この値は，REGC端子の絶対最大定格を規定するものです。電圧印加して使用しないでください。
2. 6.5 V以下であること。
3. A/D変換対象の端子は，$AV_{REF(+)}$+0.3を越えないでください。

注意　各項目のうち1項目でも，また一瞬でも絶対最大定格を越えると，製品の品質を損なう恐れがあります。つまり絶対最大定格とは，製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で，製品をご使用ください。

備考 1. 特に指定がないかぎり，兼用端子の特性はポート端子の特性と同じです。
2. $AV_{REF(+)}$：A/Dコンバータの＋側基準電圧
3. V_{SS}を基準電圧とする。

絶対最大定格（2/3）

項　　目	略　号	条　　件		定　　格	単　位
LCD電圧	V_{L1}	V_{L1}電圧[注1]		−0.3～+2.8且つ -0.3～V_{L4}+0.3	V
	V_{L2}	V_{L2}電圧[注1]		-0.3～V_{L4}+0.3[注2]	V
	V_{L3}	V_{L3}電圧[注1]		-0.3～V_{L4}+0.3[注2]	V
	V_{L4}	V_{L4}電圧[注1]		−0.3～+6.5	V
	V_{LCAP}	CAPL, CAPH出力電圧[注1]		-0.3～V_{L4}+0.3[注2]	V
	V_{LOUT6}	COM0-COM7 SEG0-SEG50 COMEXP 出力電圧	外部抵抗分割方式	−0.3～V_{DD}+0.3[注2]	V
			容量分割方式	−0.3～V_{DD}+0.3[注2]	V
			内部昇圧方式	-0.3～V_{L4}+0.3[注2]	V

注 1.　この値は，V_{L1}, V_{L2}, V_{L3}, V_{L4}端子への電圧印加する場合の絶対最大定格を規定するものであり，電圧印加して使用することを推奨しているわけではありません。内部昇圧方式，容量分割方式の場合，V_{L1}, V_{L2}, V_{L3}, V_{L4}端子にはコンデンサ（0.47±30 %）を介してV_{SS}に接続し，CAPL端子，CAPH端子間にもコンデンサ（0.47±30 %）を接続してください。

2.　6.5 V以下であること。

注意　各項目のうち1項目でも，また一瞬でも絶対最大定格を越えると，製品の品質を損なう恐れがあります。つまり絶対最大定格とは，製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で，製品をご使用ください。

備考　V_{SS}を基準電圧とする。

絶対最大定格（3/3）

項　目	略　号	条　件		定　格	単　位
ハイ・レベル出力電流	I_{OH1}	1端子	P00-P07, P14-P17, P30-P35, P40-P47, P50-P57, P60, P61, P70-P77, P125-P127, P130	−40	mA
		端子合計 −170 mA	P00-P07, P14-P17, P30-P35, P40-P47, P50-P57, P60, P61, P70-P77, P125-P127, P130	−170	mA
	I_{OH2}	1端子	P10-P13, P20-P27	−0.5	mA
		端子合計		−2	mA
ロウ・レベル出力電流	I_{OL1}	1端子	P00-P07, P14-P17, P30-P35, P40-P47, P50-P57, P60, P61, P70-P77, P125-P127, P130	40	mA
		端子合計 170 mA	P40-P47, P130	70	mA
			P00-P07, P14-P17, P30-P35, P50-P57, P60, P61, P70-P77, P125-P127	100	mA
	I_{OL2}	1端子	P10-P13, P20-P27	1	mA
		端子合計		5	mA
動作周囲温度	T_A	通常動作時		−40～＋85	℃
		フラッシュ・メモリ・プログラミング時			
保存温度	T_{stg}			−65～＋150	℃

注意　各項目のうち1項目でも，また一瞬でも絶対最大定格を越えると，製品の品質を損なう恐れがあります。つまり絶対最大定格とは，製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で，製品をご使用ください。

備考　特に指定がないかぎり，兼用端子の特性はポート端子の特性と同じです。

32. 2　発振回路特性

32. 2. 1　X1, XT1発振回路特性

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　　目	発振子	条　　件	MIN.	TYP.	MAX.	単位
X1クロック発振周波数（f_X）注	セラミック発振子／水晶振動子	2.7 V≦V_{DD}≦5.5 V	1.0		20.0	MHz
		2.4 V≦V_{DD}≦2.7 V	1.0		16.0	
		1.8 V≦V_{DD}＜2.4 V	1.0		8.0	
		1.6 V≦V_{DD}＜1.8 V	1.0		4.0	
XT1クロック発振周波数（f_{XT}）注	水晶振動子		32	32.768	35	kHz

注　発振回路の周波数許容範囲のみを示すものです。命令実行時間は，AC特性を参照してください。
　　また，実装回路上での評価を発振子メーカに依頼し，発振特性を確認してご使用ください。

注意　リセット解除後は，高速オンチップ・オシレータ・クロックによりCPUが起動されるため，X1クロックの発振安定時間は発振安定時間カウンタ状態レジスタ（OSTC）でユーザにて確認してください。また使用する発振子で発振安定時間を十分に評価してから，OSTCレジスタ，発振安定時間選択レジスタ（OSTS）の発振安定時間を決定してください。

備考　X1, XT1発振回路を使用する場合は、5.4 システム・クロック発振回路を参照してください。

32. 2. 2　オンチップ・オシレータ特性

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　　目	略 号	条　　件		MIN.	TYP.	MAX.	単位
高速オンチップ・オシレータ・クロック周波数注[1, 2]	f_{IH}			1		24	MHz
高速オンチップ・オシレータ・クロック周波数精度		－20～＋85 ℃	1.8 V≦V_{DD}≦5.5 V	－1		＋1	%
			1.6 V≦V_{DD}＜1.8 V	－5		＋5	%
		－40～－20 ℃	1.8 V≦V_{DD}≦5.5 V	－1.5		＋1.5	%
			1.6 V≦V_{DD}＜1.8 V	－5.5		＋5.5	%
低速オンチップ・オシレータ・クロック周波数	f_{IL}				15		kHz
低速オンチップ・オシレータ・クロック周波数精度				－15		＋15	%

注1.　**高速オンチップ・オシレータの周波数は、オプション・バイト（**000C2H/010C2H**）のビット**0-4**および**HOCODIV**レジスタのビット**0-2**によって選択します。**

2.　**発振回路の特性だけを示すものです。命令実行時間は，**AC**特性を参照してください。**

32. 3　DC特性

32. 3. 1　端子特性

（T_A = −40～+85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略 号	条　件		MIN.	TYP.	MAX.	単 位
ハイ・レベル出力電流[注1]	I_{OH1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130 1端子	1.6 V≦V_{DD}≦5.5 V			−10.0[注2]	mA
		P00-P07, P14-P17, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130 合計 （デューティ = 70 %時[注3]）	4.0 V≦V_{DD}≦5.5 V			−90.0	mA
			2.7 V≦V_{DD}＜4.0 V			−15.0	mA
			1.8 V≦V_{DD}＜2.7 V			−7.0	mA
			1.6 V≦V_{DD}＜1.8 V			−3.0	mA
	I_{OH2}	P20, P21 1端子	1.6 V≦V_{DD}≦5.5 V			−0.1[注2]	mA
		全端子合計 （デューティ = 70 %時[注3]）	1.6 V≦V_{DD}≦5.5 V			−0.2	mA

注1.　V_{DD}端子から出力端子に流れ出しても，デバイスの動作を保証する電流値です。

2.　合計の電流値を超えないでください。

3.　デューティ ≦ 70 %の条件での出力電流の値です。

デューティ＞70%に変更した出力電流の値は，次の計算式で求めることができます（デューティ比をn %に変更する場合）。

・端子合計の出力電流 = （I_{OH}×0.7）／（n×0.01）

＜計算例＞ I_{OH} = −90.0 mAの場合，n = 80 %

端子合計の出力電流 = （−90.0×0.7）／（80×0.01）　−78.75 mA

ただし，1端子当たりに流せる電流は，デューティによって変わることはありません。また，絶対最大定格以上の電流は流せません。

注意　P00, P04-P07, P16, P17, P35, P42-P44, P46, P47, P53-P56, P130は，N-chオープン・ドレイン・モード時には，ハイ・レベル出力しません。

備考　特に指定のないかぎり，兼用端子の特性はポート端子の特性と同じです。

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項目	略号	条件		MIN.	TYP.	MAX.	単位
ロウ・レベル出力電流[注1]	I_{OL1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130 1端子				20.0[注2]	mA
		P60, P61 1端子				15.0[注2]	mA
		P40-P47, P130 合計 （デューティ = 70 %時[注3]）	4.0 V≦V_{DD}≦5.5 V			70.0	mA
			2.7 V≦V_{DD}＜4.0 V			15.0	mA
			1.8 V≦V_{DD}＜2.7 V			9.0	mA
			1.6 V≦V_{DD}＜1.8 V			4.5	mA
		P00-P07, P14-P17, P30-P35, P50-P57, P70-P77, P125-P127 合計 （デューティ = 70 %時[注3]）	4.0 V≦V_{DD}≦5.5 V			90.0	mA
			2.7 V≦V_{DD}＜4.0 V			35.0	mA
			1.8 V≦V_{DD}＜2.7 V			20.0	mA
			1.6 V≦V_{DD}＜1.8 V			10.0	mA
		全端子合計 （デューティ = 70 %時[注3]）				160.0	mA
	I_{OL2}	P20, P21 1端子				0.4[注2]	mA
		全端子合計 （デューティ = 70 %時[注3]）	1.6 V≦V_{DD}≦5.5 V			0.8	mA

注1. 出力端子からV_{SS}端子に流れ込んでも，デバイスの動作を保証する電流値です。

2. 合計の電流値を超えないでください。

3. デューティ ≦ 70 %の条件での出力電流の値です。
デューティ＞70%に変更した出力電流の値は，次の計算式で求めることができます（デューティ比をn %に変更する場合）。

・端子合計の出力電流 = （I_{OL}×0.7）／（n×0.01）

＜計算例＞ I_{OL} = 70.0 mAの場合，n = 80 %

端子合計の出力電流 = （70.0×0.7）／（80×0.01） 61.25 mA

ただし，1端子当たりに流せる電流は，デューティによって変わることはありません。また，絶対最大定格以上の電流は流せません。

備考 特に指定のないかぎり，兼用端子の特性はポート端子の特性と同じです。

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略 号	条　件		MIN.	TYP.	MAX.	単 位
ハイ・レベル入力電圧	V_{IH1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130, P137	**通常入力バッファ**	0.8V_{DD}		V_{DD}	V
	V_{IH2}	P03, P05, P06, P16, P17, P34, P43, P44, P46, P47, P53, P55	TTL**入力バッファ** 4.0 V≦V_{DD}≦5.5 V	2.2		V_{DD}	V
			TTL**入力バッファ** 3.3 V≦V_{DD}＜4.0 V	2.0		V_{DD}	V
			TTL**入力バッファ** 1.6 V≦V_{DD}＜3.3 V	1.5		V_{DD}	V
	V_{IH3}	P20, P21		0.7V_{DD}		V_{DD}	V
	V_{IH4}	P60, P61		0.7V_{DD}		6.0	V
	V_{IH5}	P121-P124, P137, EXCLK, EXCLKS, $\overline{\text{RESET}}$		0.8V_{DD}		V_{DD}	V
ロウ・レベル入力電圧	V_{IL1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130, P137	**通常入力バッファ**	0		0.2V_{DD}	V
	V_{IL2}	P03, P05, P06, P16, P17, P34, P43, P44, P46, P47, P53, P55	TTL**入力バッファ** 4.0 V≦V_{DD}≦5.5 V	0		0.8	V
			TTL**入力バッファ** 3.3 V≦V_{DD}＜4.0 V	0		0.5	V
			TTL**入力バッファ** 1.6 V≦V_{DD}＜3.3 V	0		0.32	V
	V_{IL3}	P20, P21		0		0.3V_{DD}	V
	V_{IL4}	P60, P61		0		0.3V_{DD}	V
	V_{IL5}	P121-P124, P137, EXCLK, EXCLKS, $\overline{\text{RESET}}$		0		0.2V_{DD}	V

注意　P00, P04-P07, P16, P17, P35, P42-P44, P46, P47, P53-P56, P130**は，**N-ch**オープン・ドレイン・モード時でも**V_{IH}**の最大値（**MAX.**）は**V_{DD}**です。**

備考　**特に指定のないかぎり，兼用端子の特性はポート端子の特性と同じです。**

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略 号	条　件		MIN.	TYP.	MAX.	単 位
ハイ・レベル出力電圧	V_{OH1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130	4.0 V≦V_{DD}≦5.5 V, I_{OH1} = －10.0 mA	V_{DD}－1.5			V
			4.0 V≦V_{DD}≦5.5 V, I_{OH1} = －3.0 mA	V_{DD}－0.7			V
			2.7 V≦V_{DD}≦5.5 V, I_{OH1} = －2.0 mA	V_{DD}－0.6			V
			1.8 V≦V_{DD}≦5.5 V, I_{OH1} = －1.5 mA	V_{DD}－0.5			V
			1.6 V≦V_{DD}≦5.5 V, I_{OH1} = －1.0 mA	V_{DD}－0.5			V
	V_{OH2}	P20, P21	1.6 V≦V_{DD}≦5.5 V, I_{OH2} = －100 μA	V_{DD}－0.5			V
ロウ・レベル出力電圧	V_{OL1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130	4.0 V≦V_{DD}≦5.5 V, I_{OL1} = 20.0 mA			1.3	V
			4.0 V≦V_{DD}≦5.5 V, I_{OL1} = 8.5 mA			0.7	V
			2.7 V≦V_{DD}≦5.5 V, I_{OL1} = 3.0 mA			0.6	V
			2.7 V≦V_{DD}≦5.5 V, I_{OL1} = 1.5 mA			0.4	V
			1.8 V≦V_{DD}≦5.5 V, I_{OL1} = 0.6 mA			0.4	V
			1.6 V≦V_{DD}＜1.8 V, I_{OL1} = 0.3 mA			0.4	V
	V_{OL2}	P20, P21	1.6 V≦V_{DD}≦5.5 V, I_{OL2} = 400 μA			0.4	V
	V_{OL3}	P60, P61	4.0 V≦V_{DD}≦5.5 V, I_{OL3} = 15.0 mA			2.0	V
			4.0 V≦V_{DD}≦5.5 V, I_{OL3} = 5.0 mA			0.4	V
			2.7 V≦V_{DD}≦5.5 V, I_{OL3} = 3.0 mA			0.4	V
			1.8 V≦V_{DD}≦5.5 V, I_{OL3} = 2.0 mA			0.4	V
			1.6 V≦V_{DD}＜1.8 V, I_{OL3} = 1.0 mA			0.4	V

注意　P00, P04-P07, P16, P17, P35, P42-P44, P46, P47, P53-P56, P130**は，**N-ch**オープン・ドレイン・モード時には，ハイ・レベル出力しません。**

備考　特に指定のないかぎり，兼用端子の特性はポート端子の特性と同じです。

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件			MIN.	TYP.	MAX.	単　位
ハイ・レベル入力リーク電流	I_{LIH1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130, P137	$V_I = V_{DD}$				1	μA
	I_{LIH2}	P20, P21, $\overline{RESET}$	$V_I = V_{DD}$				1	μA
	I_{LIH3}	P121-P124（X1, X2, XT1, XT2, EXCLK, EXCLKS）	$V_I = V_{DD}$	入力ポート時, 外部クロック入力時			1	μA
				発振子接続時			10	μA
ロウ・レベル入力リーク電流	I_{LIL1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130, P137	$V_I = V_{SS}$				－1	μA
	I_{LIL2}	P20, P21, $\overline{RESET}$	$V_I = V_{SS}$				－1	μA
	I_{LIL3}	P121-P124（X1, X2, XT1, XT2, EXCLK, EXCLKS）	$V_I = V_{SS}$	入力ポート時, 外部クロック入力時			－1	μA
				発振子接続時			－10	μA
内蔵プルアップ抵抗	R_{U1}	P00-P07, P10-P17, P22-P27, P30-P35, P45-P47, P50-P57, P70-P77,P125-P127, P130	$V_I = V_{SS}$	2.4 V≦V_{DD}＜5.5 V	10	20	100	kΩ
				1.6 V≦V_{DD}＜2.4 V	10	30	100	kΩ
	R_{U2}	P40-P44	$V_I = V_{SS}$		10	20	100	kΩ

備考　特に指定のないかぎり，兼用端子の特性はポート端子の特性と同じです。

32. 3. 2　電源電流特性

（T_A = −40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）　　(1/2)

項　目	略号	条　件					MIN.	TYP.	MAX.	単位
電源電流	I_{DD1}[注1]	動作モード	HS（高速メイン）モード[注5]	f_{HOCO} = 48 MHz[注3]，f_{IH} = 24 MHz[注3]	基本動作	V_{DD} = 5.0 V		2.0		mA
						V_{DD} = 3.0 V		2.0		
					通常動作	V_{DD} = 5.0 V		3.8	6.5	mA
						V_{DD} = 3.0 V		3.8	6.5	
				f_{HOCO} = 24 MHz[注3]，f_{IH} = 24 MHz[注3]	基本動作	V_{DD} = 5.0 V		1.7		mA
						V_{DD} = 3.0 V		1.7		
					通常動作	V_{DD} = 5.0 V		3.6	6.1	mA
						V_{DD} = 3.0 V		3.6	6.1	
				f_{HOCO} = 16 MHz[注3]，f_{IH} = 16 MHz[注3]	通常動作	V_{DD} = 5.0 V		2.7	4.7	mA
						V_{DD} = 3.0 V		2.7	4.7	
			LS（低速メイン）モード[注5]	f_{HOCO} = 8 MHz[注3]，f_{IH} = 8 MHz[注3]	通常動作	V_{DD} = 3.0 V		1.2	2.1	mA
						V_{DD} = 2.0 V		1.2	2.1	
			LV（低電圧メイン）モード[注5]	f_{HOCO} = 4 MHz[注3]，f_{IH} = 4 MHz[注3]	通常動作	V_{DD} = 3.0 V		1.2	1.8	mA
						V_{DD} = 2.0 V		1.2	1.8	
			HS（高速メイン）モード[注5]	f_{MX} = 20 MHz[注2]，V_{DD} = 5.0 V	通常動作	方形波入力		3.0	5.1	mA
						発振子接続		3.2	5.2	
				f_{MX} = 20 MHz[注2]，V_{DD} = 3.0 V	通常動作	方形波入力		2.9	5.1	mA
						発振子接続		3.2	5.2	
				f_{MX} = 16 MHz[注2]，V_{DD} = 5.0 V	通常動作	方形波入力		2.5	4.4	mA
						発振子接続		2.7	4.5	
				f_{MX} = 16 MHz[注2]，V_{DD} = 3.0 V	通常動作	方形波入力		2.5	4.4	mA
						発振子接続		2.7	4.5	
				f_{MX} = 10 MHz[注2]，V_{DD} = 5.0 V	通常動作	方形波入力		1.9	3.0	mA
						発振子接続		1.9	3.0	
				f_{MX} = 10 MHz[注2]，V_{DD} = 3.0 V	通常動作	方形波入力		1.9	3.0	mA
						発振子接続		1.9	3.0	
			LS（低速メイン）モード[注5]	f_{MX} = 8 MHz[注2]，V_{DD} = 3.0 V	通常動作	方形波入力		1.1	2.0	mA
						発振子接続		1.1	2.0	
				f_{MX} = 8 MHz[注2]，V_{DD} = 2.0 V	通常動作	方形波入力		1.1	2.0	mA
						発振子接続		1.1	2.0	
			サブ・クロック動作	f_{SUB} = 32.768 kHz[注4]，T_A = −40℃	通常動作	方形波入力		4.0	5.4	μA
						発振子接続		4.3	5.4	
				f_{SUB} = 32.768 kHz[注4]，T_A = ＋25℃	通常動作	方形波入力		4.0	5.4	μA
						発振子接続		4.3	5.4	
				f_{SUB} = 32.768 kHz[注4]，T_A = ＋50℃	通常動作	方形波入力		4.1	7.1	μA
						発振子接続		4.4	7.1	
				f_{SUB} = 32.768 kHz[注4]，T_A = ＋70℃	通常動作	方形波入力		4.3	8.7	μA
						発振子接続		4.7	8.7	
				f_{SUB} = 32.768 kHz[注4]，T_A = ＋85℃	通常動作	方形波入力		4.7	12.0	μA
						発振子接続		5.2	12.0	

（注，備考は次ページにあります。）

注1.　V_{DD}に流れるトータル電流です。入力端子をV_{DD}またはV_{SS}に固定した状態での入力リーク電流を含みます。またMAX.値には周辺動作電流を含みます。ただし，LCDコントローラ／ドライバ，A/Dコンバータ，LVD回路，コンパレータ，I/Oポート，内蔵プルアップ／プルダウン抵抗，データ・フラッシュ書き換え時に流れる電流

は含みません。

2. **高速オンチップ・オシレータ，サブシステム・クロックは停止時。**
3. **高速システム・クロック，サブシステム・クロックは停止時。**
4. **高速オンチップ・オシレータ，高速システム・クロックは停止時。超低消費発振**（AMPHS1 = 1）**設定時。クロック出力／ブザー出力**（1ch**のみ）に流れる電流は含みます。**16**ビット・タイマ**KB20**、高精度リアルタイム・クロック**, 12**ビット・インターバル・タイマ，ウォッチドッグ・タイマ，**LCD**コントローラ／ドライバに流れる電流は含みません。**
5. **動作電圧範囲，**CPU**動作周波数，動作モードの関係を次に示します。**

   HS（**高速メイン）モード**　：2.7 V≦V_{DD}≦5.5 V@1 MHz～24 MHz
   　　　　　　　　　　　　2.4 V≦V_{DD}≦5.5 V@1 MHz～16 MHz
   LS（**低速メイン）モード**　：1.8 V≦V_{DD}≦5.5 V@1 MHz～8 MHz
   LV（**低電圧メイン）モード**：1.6 V≦V_{DD}≦5.5 V@1 MHz～4 MHz

備考1. f_{MX}　：**高速システム・クロック周波数**（X1**クロック発振周波数または外部メイン・システム・クロック周波数）**

2. f_{HOCO}：**高速オンチップ・オシレータ・クロック周波数（最大**48 MHz）
3. f_{IH}　：**高速オンチップ・オシレータ・クロック周波数（最大**24 MHz）
4. f_{SUB}　：**サブシステム・クロック周波数**（XT1**クロック発振周波数）**
5. **「サブシステム・クロック動作」以外の**TYP.**値の温度条件は，**T_A = 25 **℃です。**

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V） (2/2)

項 目	略号	条 件				MIN.	TYP.	MAX.	単位
電源電流[注1]	I_{DD2}[注2]	HALT モード	HS（高速メイン）モード[注7]	f_{HOCO} = 48 MHz[注4]，	V_{DD} = 5.0 V		0.71	1.95	mA
				f_{IH} = 24 MHz[注4]	V_{DD} = 3.0 V		0.71	1.95	
				f_{HOCO} = 24 MHz[注4]，	V_{DD} = 5.0 V		0.49	1.64	mA
				f_{IH} = 24 MHz[注4]	V_{DD} = 3.0 V		0.49	1.64	
				f_{HOCO} = 16 MHz[注4]，	V_{DD} = 5.0 V		0.43	1.11	mA
				f_{IH} = 16 MHz[注4]	V_{DD} = 3.0 V		0.43	1.11	
			LS（低速メイン）モード[注7]	f_{HOCO} = 8 MHz[注4]，	V_{DD} = 3.0 V		280	770	μA
				f_{IH} = 8 MHz[注4]	V_{DD} = 2.0 V		280	770	
			LV（低電圧メイン）モード[注7]	f_{HOCO} = 4 MHz[注4]，	V_{DD} = 3.0 V		430	700	μA
				f_{IH} = 4 MHz[注4]	V_{DD} = 2.0 V		430	700	
			HS（高速メイン）モード[注7]	f_{MX} = 20 MHz[注3]，	方形波入力		0.31	1.42	mA
				V_{DD} = 5.0 V	発振子接続		0.48	1.42	
				f_{MX} = 20 MHz[注3]，	方形波入力		0.29	1.42	mA
				V_{DD} = 3.0 V	発振子接続		0.48	1.42	
				f_{MX} = 16 MHz[注3]，	方形波入力		0.26	0.86	mA
				V_{DD} = 5.0 V	発振子接続		0.45	1.15	
				f_{MX} = 16 MHz[注3]，	方形波入力		0.25	0.86	mA
				V_{DD} = 3.0 V	発振子接続		0.44	1.15	
				f_{MX} = 10 MHz[注3]，	方形波入力		0.20	0.63	mA
				V_{DD} = 5.0 V	発振子接続		0.28	0.71	
				f_{MX} = 10 MHz[注3]，	方形波入力		0.19	0.63	mA
				V_{DD} = 3.0 V	発振子接続		0.28	0.71	
			LS（低速メイン）モード[注7]	f_{MX} = 8 MHz[注3]，	方形波入力		100	560	μA
				V_{DD} = 3.0 V	発振子接続		160	560	
				f_{MX} = 8 MHz[注3]，	方形波入力		100	560	μA
				V_{DD} = 2.0 V	発振子接続		160	560	
			サブ・クロック動作	f_{SUB} = 32.768 kHz[注5]	方形波入力		0.34	0.62	μA
				T_A = －40℃	発振子接続		0.51	0.80	
				f_{SUB} = 32.768 kHz[注5]	方形波入力		0.38	0.62	μA
				T_A = ＋25℃	発振子接続		0.57	0.80	
				f_{SUB} = 32.768 kHz[注5]	方形波入力		0.46	2.30	μA
				T_A = ＋50℃	発振子接続		0.67	2.49	
				f_{SUB} = 32.768 kHz[注5]	方形波入力		0.65	4.03	μA
				T_A = ＋70℃	発振子接続		0.91	4.22	
				f_{SUB} = 32.768 kHz[注5]	方形波入力		1.00	8.04	μA
				T_A = ＋85℃	発振子接続		1.31	8.23	
	I_{DD3}[注6]	STOP モード[注8]	T_A = －40℃				0.18	0.52	μA
			T_A = ＋25℃				0.24	0.52	
			T_A = ＋50℃				0.33	2.21	
			T_A = ＋70℃				0.53	3.94	
			T_A = ＋85℃				0.93	7.95	

（注，備考は次ページにあります。）

注1. VDDに流れるトータル電流です。入力端子をVDDまたはVSSに固定した状態での入力リーク電流を含みます。またMAX.値には周辺動作電流を含みます。ただし，LCDコントローラ／ドライバ，A/Dコンバータ，LVD回路，I/Oポート，内蔵プルアップ／プルダウン抵抗，データ・フラッシュ書き換え時に流れる電流は含みません。

2. フラッシュ・メモリでのHALT命令実行時。

3. 高速オンチップ・オシレータ，サブシステム・クロックは停止時。
4. 高速システム・クロック，サブシステム・クロックは停止時。
5. 高速オンチップ・オシレータ，高速システム・クロックは停止時。
   RTCLPC = 1, かつ超低消費発振（AMPHS1 = 1）設定時。高精度リアルタイム・クロックに流れる電流は含みます。ただし，クロック出力／ブザー出力、12ビット・インターバル・タイマ，ウォッチドッグ・タイマに流れる電流は含みません。
6. 高精度リアルタイム・クロック，12ビット・インターバル・タイマ，ウォッチドッグ・タイマに流れる電流は含みません。
7. 動作電圧範囲，CPU動作周波数，動作モードの関係を次に示します。
   HS（高速メイン）モード　：2.7 V≦V_{DD}≦5.5 V@1 MHz～24 MHz
   　　　　　　　　　　　　　2.4 V≦V_{DD}≦5.5 V@1 MHz～16 MHz
   LS（低速メイン）モード　：1.8 V≦V_{DD}≦5.5 V@1 MHz～8 MHz
   LV（低電圧メイン）モード：1.6 V≦V_{DD}≦5.5 V@1 MHz～4 MHz
8. STOPモード時にサブシステム・クロックを動作させる場合は，サブシステム・クロック動作のHALTモード時と同じになります。

備考1. f_{MX}　：高速システム・クロック周波数（X1クロック発振周波数または外部メイン・システム・クロック周波数）
2. f_{HOCO}：高速オンチップ・オシレータ・クロック周波数（最大48 MHz）
3. f_{IH}　：高速オンチップ・オシレータ・クロック周波数（最大24 MHz）
4. f_{SUB}　：サブシステム・クロック周波数（XT1クロック発振周波数）
5. 「サブシステム・クロック動作」，「STOPモード」以外のTYP.値の温度条件は，T_A = 25 ℃です。

（T_A = −40～+85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項目	略号	条件				MIN.	TYP.	MAX.	単位
低速オンチップ・オシレータ動作電流	I_{FIL}[注1]						0.20		μA
高精度RTC動作電流	I_{RTC}[注1, 2,3]	f_{SUB} = 32.768 kHz					0.02		μA
12ビット・インターバル・タイマ動作電流	I_{TMKA}[注1, 2, 4]						0.04		μA
ウォッチドッグ・タイマ動作電流	I_{WDT}[注1,2,5]	f_{IL} = 15 kHz					0.22		μA
A/Dコンバータ動作電流	I_{ADC}[注1,6]	最高速変換時	標準モード，AV_{REFP} = V_{DD} = 5.0 V				1.3	1.7	mA
			低電圧モード，AV_{REFP} = V_{DD} = 3.0 V				0.5	0.7	mA
A/Dコンバータ基準電圧電流	I_{ADREF}[注1]						75.0		μA
温度センサ動作電流	I_{TMPS}[注1]						75.0		μA
LVD動作電流	I_{LVD}[注1, 7]						0.08		μA
セルフ・プログラミング動作電流	I_{FSP}[注1, 9]						2.00	12.20	mA
BGO電流	I_{BGO}[注1, 8]						2.00	12.20	mA
SNOOZE動作電流	I_{SNOZ}[注1]	ADC動作	モード遷移中[注10]				0.50	0.60	mA
			変換動作中，低電圧モード，AV_{REFP} = V_{DD} = 3.0 V				1.20	1.44	
		CSI/URT動作					0.70	0.84	mA
LCD動作電流	I_{LCD1}[注1, 11, 12]	外部抵抗分割方式	f_{LCD} = f_{SUB} LCDクロック = 128 Hz	1/3バイアス，4時分割	V_{DD} = 5.0 V, V_{L4} = 5.0 V		0.04	0.20	μA
	I_{LCD2}[注1,11]	内部昇圧方式	f_{LCD} = f_{SUB} LCDクロック = 128 Hz	1/3バイアス，4時分割	V_{DD} = 3.0 V, V_{L4} = 3.0 V (VLCD = 04H)		0.85	2.20	μA
					V_{DD} = 5.0 V, V_{L4} = 5.1 V (VLCD = 12H)		1.55	3.70	
	I_{LCD3}[注1,11]	容量分割方式	f_{LCD} = f_{SUB} LCDクロック = 128 Hz	1/3バイアス，4時分割	V_{DD} = 3.0 V, V_{L4} = 3.0 V		0.20	0.50	
コンパレータ動作電流	I_{CMP}[注13]	V_{DD} = 5.0 V, レギュレータ出力電圧 = 2.1 V	ウィンドウモード				12.5		μA
			コンパレータ高速モード				6.5		
			コンパレータ低速モード				1.7		
		V_{DD} = 5.0 V, レギュレータ出力電圧 = 1.8 V	ウィンドウモード				8.0		μA
			コンパレータ高速モード				4.0		
			コンパレータ低速モード				1.3		

（注，備考は次ページにあります。）

注1.　VDDに流れる電流です。

2.　高速オンチップ・オシレータ，高速システム・クロックは停止時。

3.　高精度リアルタイム・クロック（高精度RTC）にのみ流れる電流です（低速オンチップ・オシレータ，XT1発振回路の動作電流は含みません）。動作モードまたはHALTモードでの高精度リアルタイム・クロックの動作時は，IDD1またはIDD2にIRTCを加算した値が，RL78マイクロコントローラの電流値となります。また，低速オンチップ・オシレータ選択時はIFILを加算してください。IDD2のサブシステム・クロック動作には高精度リアルタイム・クロックの動作電流が含まれています。

4. 12ビット・インターバル・タイマにのみ流れる電流です（低速オンチップ・オシレータ，XT1発振回路の動作電流は含みません）。動作モードまたはHALTモードでの12ビット・インターバル・タイマの動作時は，IDD1またはIDD2にIITを加算した値が，RL78マイクロコントローラの電流値となります。また，低速オンチップ・オシレータ選択時はIFILを加算してください。

5.　ウォッチドッグ・タイマにのみ流れる電流です（低速オンチップ・オシレータの動作電流を含みます）。ウォッチドッグ・タイマの動作時は，IDD1，IDD2またはIDD3にIWDTを加算した値が，RL78マイクロコントローラの電流値となります。

6. A/Dコンバータにのみ流れる電流です。動作モードまたはHALTモードでのA/Dコンバータの動作時はIDD1またはIDD2にIADCを加算した値が，RL78マイクロコントローラの電流値となります。

7. LVD回路にのみ流れる電流です。LVD回路の動作時は，IDD1，IDD2またはIDD3にILVDを加算した値がRL78マイクロコントローラの電流値となります。

8.　データ・フラッシュ書き換え動作に流れる電流です。

9.　セルフ・プログラミング動作に流れる電流です。

10. SNOOZEモードへの移行時間は，18. 3 .3　SNOOZEモードを参照してください。

11.LCDコントローラ／ドライバにのみ流れる電流です。動作モードまたはHALTモード時にLCDコントローラ／ドライバが動作中の場合，電源電流（IDD1またはIDD2）にLCD動作電流（ILCD1またはILCD2またはILCD3）を加算した値が，RL78/マイクロコントローラの電流値となります。LCDパネルに流れる電流は含みません。
TYP.値，MAX.値は以下の条件の値になります。
・システム・クロックにfSUB選択，LCDクロック = 128 Hz時（LCDC0 = 07H）
・4時分割，1/3バイアス設定

12．外部抵抗分割方式使用時の外部分割抵抗に流れる電流は含みません。

13.　コンパレータ回路にのみ流れる電流です。コンパレータ回路の動作時は，IDD1，IDD2またはIDD3にICMPを加算した値がRL78マイクロコントローラの電流値となります。

備考1. fIL　：低速オンチップ・オシレータ・クロック周波数

2. fSUB　：サブシステム・クロック周波数（XT1クロック発振周波数）

3. fCLK　：CPU／周辺ハードウエア・クロック周波数

4. TYP.値の温度条件は，TA = 25 ℃です。

32. 4　AC特性

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　　目	略　号	条　　件			MIN.	TYP.	MAX.	単　位
命令サイクル（最小命令実行時間）	T_{CY}	メイン・システム・クロック（f_{MAIN}）動作	HS（高速メイン）モード	2.7 V≦V_{DD}≦5.5 V	0.0417		1	μs
				2.4 V≦V_{DD}＜2.7 V	0.0625		1	μs
			LS（低速メイン）モード	1.8 V≦V_{DD}≦5.5 V	0.125		1	μs
			LV（低電圧メイン)モード	1.6 V≦V_{DD}≦5.5 V	0.25		1	μs
		サブシステム・クロック（f_{SUB}）動作[注]		1.8 V≦V_{DD}≦5.5 V	28.5	30.5	31.3	μs
		セルフ・プログラミング時	HS（高速メイン）モード	2.7 V≦V_{DD}≦5.5 V	0.0417		1	μs
				2.4 V≦V_{DD}＜2.7 V	0.0625		1	μs
			LS（低速メイン）モード	1.8 V≦V_{DD}≦5.5 V	0.125		1	μs
			LV（低電圧メイン)モード	1.8 V≦V_{DD}≦5.5 V	0.25		1	μs
外部システム・クロック周波数	f_{EX}	2.7 V≦V_{DD}≦5.5 V			1.0		20.0	MHz
		2.4 V≦V_{DD}＜2.7 V			1.0		16.0	MHz
		1.8 V≦V_{DD}＜2.4 V			1.0		8.0	MHz
		1.6 V≦V_{DD}＜1.8 V			1.0		4.0	MHz
	f_{EXT}				32		35	kHz
外部システム・クロック入力ハイ，ロウ・レベル幅	t_{EXH}, t_{EXL}	2.7 V≦V_{DD}≦5.5 V			24			ns
		2.4 V≦V_{DD}＜2.7 V			30			ns
		1.8 V≦V_{DD}＜2.4 V			60			ns
		1.6 V≦V_{DD}＜1.8 V			120			ns
	t_{EXHS}, t_{EXLS}				13.7			μs
TI00-TI07入力ハイ・レベル幅，ロウ・レベル幅	t_{TIH}, t_{TIL}				1/f_{MCK}＋10			ns
TO00-TO07, TKBO00 TKBO01-0-TKBO01-2 出力周波数	f_{TO}	HS（高速メイン）モード	4.0 V≦V_{DD}≦5.5 V				12	MHz
			2.7 V≦V_{DD}＜4.0 V				8	MHz
			2.4 V≦V_{DD}＜2.7 V				4	MHz
		LV（低電圧メイン)モード	1.6 V≦V_{DD}≦5.5 V				2	MHz
		LS（低速メイン）モード	1.8 V≦V_{DD}≦5.5 V				4	MHz
PCLBUZ0, PCLBUZ1出力周波数	f_{PCL}	HS（高速メイン）モード	4.0 V≦V_{DD}≦5.5 V				16	MHz
			2.7 V≦V_{DD}＜4.0 V				8	MHz
			2.4 V≦V_{DD}＜2.7 V				4	MHz
		LV（低電圧メイン)モード	1.8 V≦V_{DD}≦5.5 V				4	MHz
			1.6 V≦V_{DD}＜1.8 V				2	MHz
		LS（低速メイン）モード	1.8 V≦V_{DD}≦5.5 V				4	MHz
割り込み入力ハイ・レベル幅，ロウ・レベル幅	t_{INTH}, t_{INTL}	INTP0-INTP7	1.6 V≦V_{DD}≦5.5 V		1			μs
キー割り込み入力ハイ・レベル幅，ロウ・レベル幅	t_{KRH}, t_{KRL}	KR0-KR7	1.8 V≦V_{DD}≦5.5 V		250			ns
			1.6 V≦V_{DD}＜1.8 V		1			μs
IH-PWM出力リスタート入力ハイ・レベル幅	t_{IHR}	INTP0-INTP7			2			f_{CLK}
TMKB2強制出力停止入力ハイ・レベル幅	t_{IHR}	INTP0, INTP1, INTP2			2			f_{CLK}
$\overline{\text{RESET}}$ロウ・レベル幅	t_{RSL}				10			μs

（注，備考は次ページにあります。）

注　サブシステム・クロック動作，LV（低電圧メイン）モード時の1.6 V≦VDD＜1.8 Vは動作不可です。

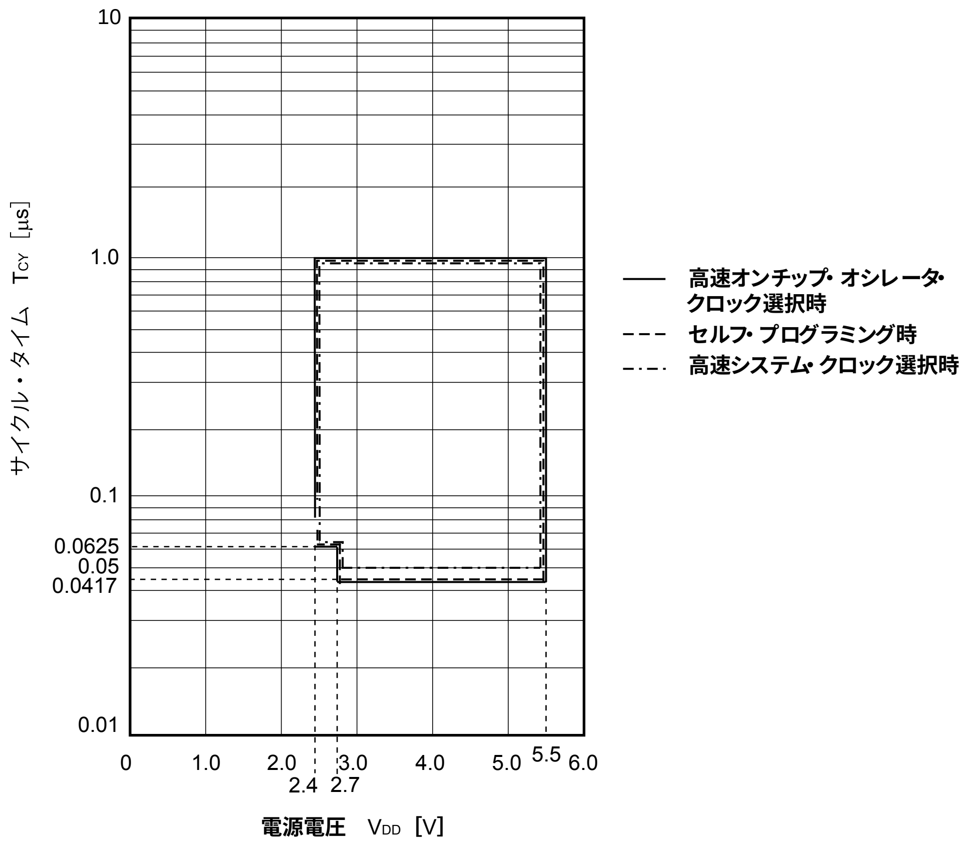
備考　f_{MCK}：タイマ・アレイ･ユニットの動作クロック周波数。

（タイマ・モード・レジスタmn（TMRmn）のCKSmn0, CKSmn1ビットで設定する動作クロック。

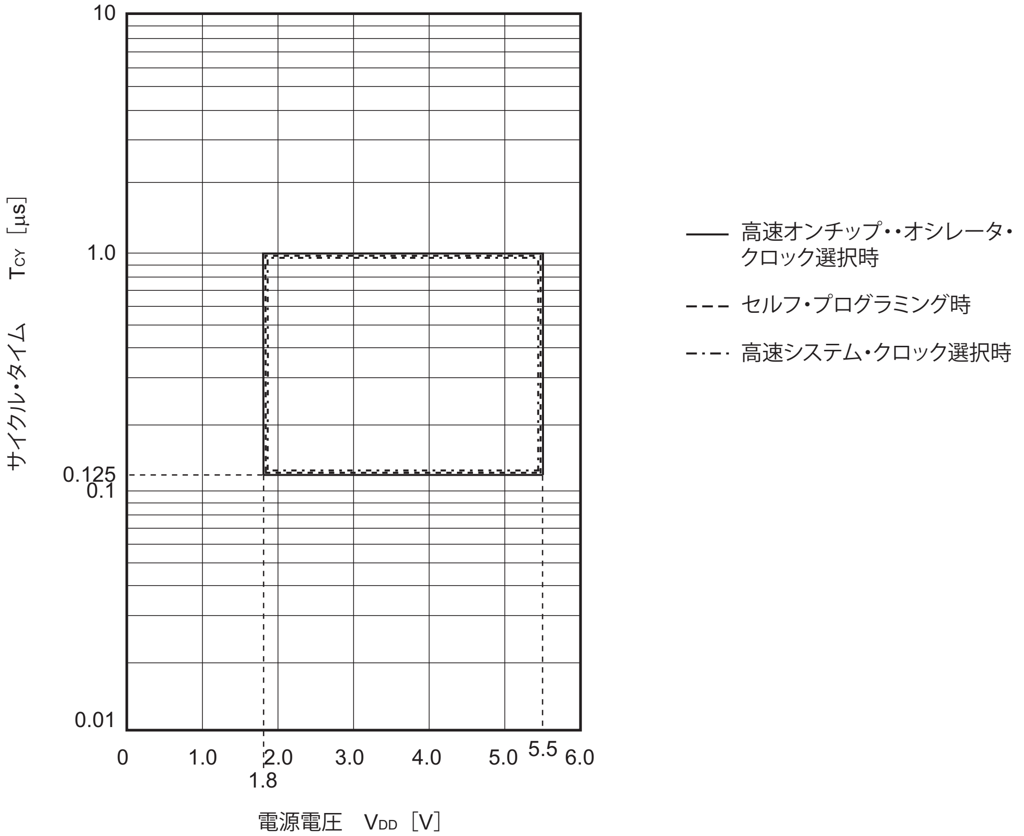
m：**ユニット番号**(m = 0)，n：**チャネル番号**（n = 0-7））

メイン・システム・クロック動作時の最小命令実行時間

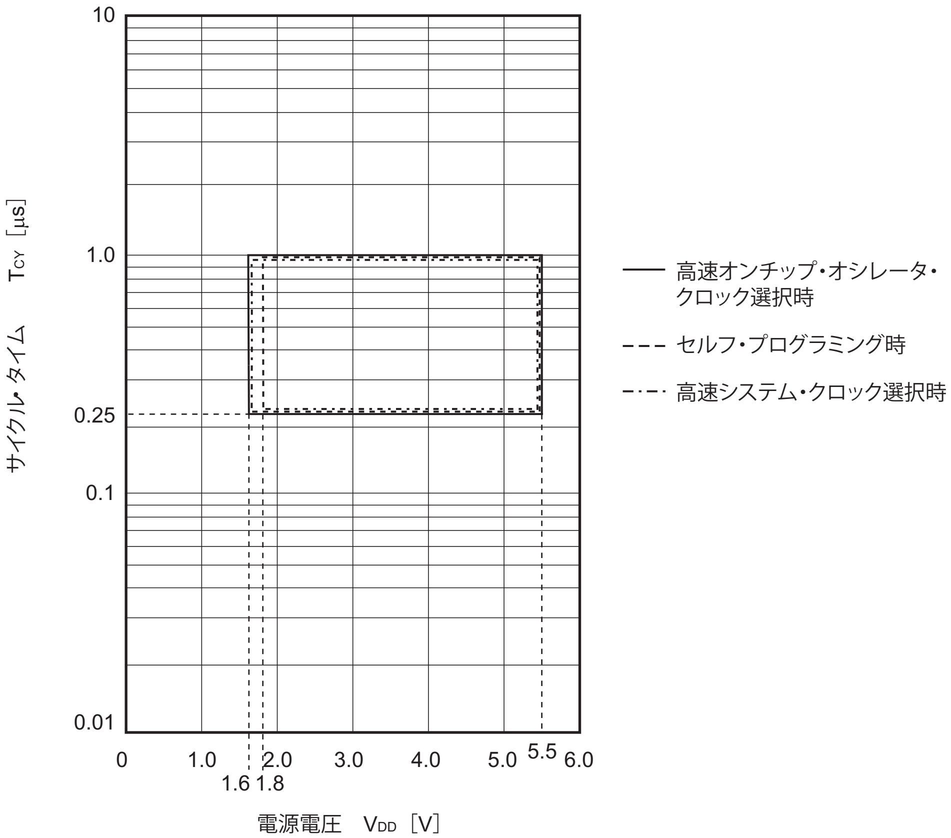
T_{CY} vs V_{DD} （HS**（高速メイン）モード**）



T_{CY} vs V_{DD} （LS（**低速メイン）モード**）

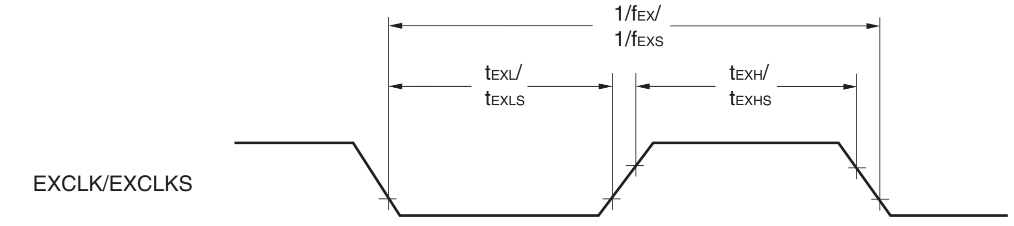


T_{CY} vs V_{DD} （LV（**低電圧メイン）モード**）

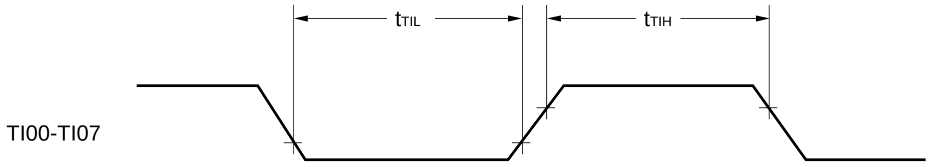


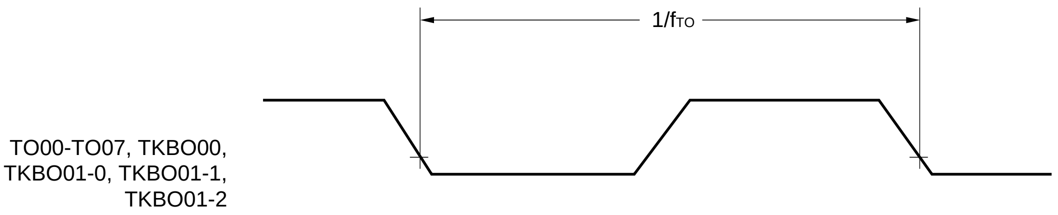
ACタイミング測定点

外部システム・クロック・タイミング

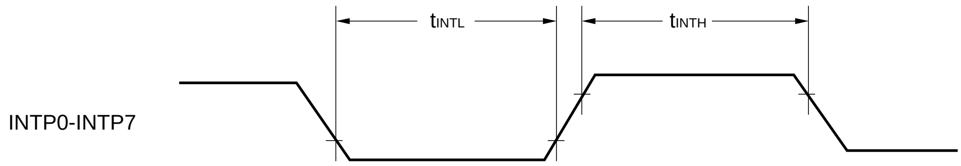


TI/TOタイミング

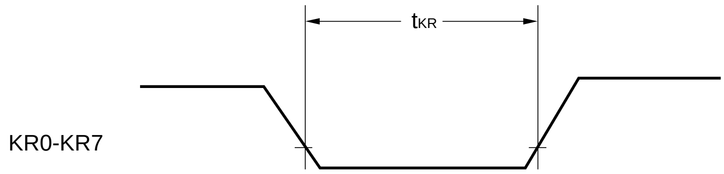




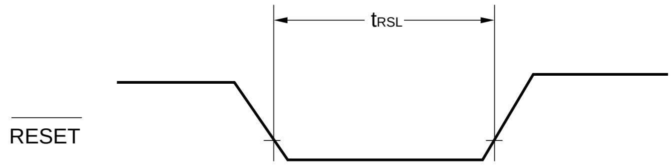
割り込み要求入力タイミング



キー割り込み入力タイミング



$\overline{\text{RESET}}$入力タイミング



32. 5　周辺機能特性

ACタイミング測定点

32. 5. 1　シリアル・アレイ・ユニット

(1) 同電位通信時（UARTモード）

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件	HS（高速メイン）モード		LS（低速メイン）モード		LV（低電圧メイン）モード		単　位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
転送レート[注1]		2.4 V≦V_{DD}≦5.5 V		f_{MCK}/6		f_{MCK}/6		f_{MCK}/6	bps
		最大転送レート理論値 f_{MCK} = f_{CLK}[注2]		4.0		1.3		0.6	Mbps
		1.8 V≦V_{DD}≦5.5 V				f_{MCK}/6		f_{MCK}/6	bps
		最大転送レート理論値 f_{MCK} = f_{CLK}[注2]				1.3		0.6	Mbps
		1.6 V≦V_{DD}≦5.5 V						f_{MCK}/6	bps
		最大転送レート理論値 f_{MCK} = f_{CLK}[注2]						0.6	Mbps

注1.　SNOOZEモードでの転送レートは，4800 bpsのみとなります。

2.　CPU／周辺ハードウエア・クロック（f_{CLK}）の最高動作周波数を次に示します。

HS（高速メイン）モード　：24 MHz（2.7 V≦V_{DD}≦5.5 V）

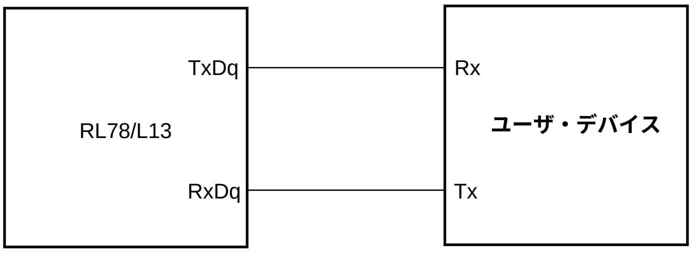
16 MHz（2.4 V≦V_{DD}≦5.5 V）

LS（低速メイン）モード　：8 MHz（1.8 V≦V_{DD}≦5.5 V）

LV（低電圧メイン）モード　：4 MHz（1.6 V≦V_{DD}≦5.5 V）

注意　**ポート入力モード・レジスタ**g（PIMg）**とポート出力モード・レジスタ**g（POMg）**で，**RxDq**端子は通常入力バッファ，**TxDq**端子は通常出力モードを選択。**

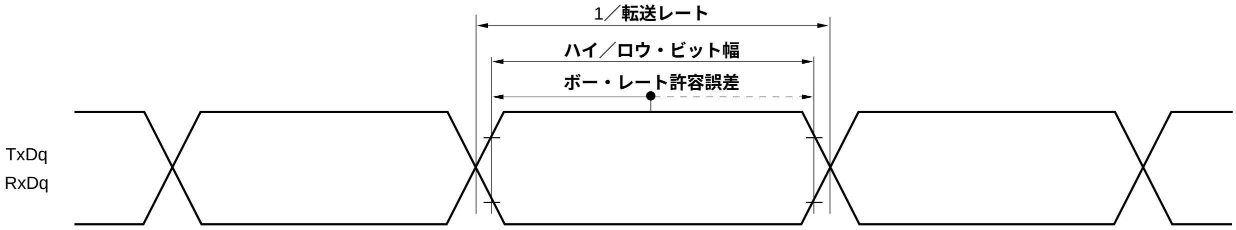
UARTモード接続図（同電位通信時）



備考1.　q：UART番号（q = 0-3），g：PIM, POM番号（g = 0, 1, 3）

2.　f_{MCK}：シリアル・アレイ・ユニットの動作クロック周波数
（シリアル・モード・レジスタmn（SMRmn）のCKSmnビットで設定する動作クロック。m：ユニット番号，n：チャネル番号（mn = 00-03, 10-13））

UARTモードのビット幅（同電位通信時）（参考）



(2) 同電位通信時（CSIモード）（マスタ・モード，$\overline{\text{SCKp}}$…内部クロック出力）

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件	HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	LS（低速メイン）モード MIN.	LS（低速メイン）モード MAX.	LV（定電圧メイン）モード MIN.	LV（定電圧メイン）モード MAX.	単　位
SCKpサイクル・タイム	t_{KCY1}	2.7 V≦V_{DD}≦5.5 V	167[注1]		500[注1]		1000[注1]		ns
		2.4 V≦V_{DD}≦5.5 V	250[注1]		500[注1]		1000[注1]		ns
		1.8 V≦V_{DD}≦5.5 V			500[注1]		1000[注1]		ns
		1.6 V≦V_{DD}≦5.5 V					1000[注1]		ns
SCKpハイ，ロウ・レベル幅	t_{KH1}, t_{KL1}	4.0 V≦V_{DD}≦5.5 V	t_{KCY1}/2－12		t_{KCY1}/2－50		t_{KCY1}/2－50		ns
		2.7 V≦V_{DD}≦5.5 V	t_{KCY1}/2－18		t_{KCY1}/2－50		t_{KCY1}/2－50		ns
		2.4 V≦V_{DD}≦5.5 V	t_{KCY1}/2－38		t_{KCY1}/2－50		t_{KCY1}/2－50		ns
		1.8 V≦V_{DD}≦5.5 V			t_{KCY1}/2－50		t_{KCY1}/2－50		ns
		1.6 V≦V_{DD}≦5.5 V					t_{KCY1}/2－100		ns
SIpセットアップ時間（対SCKp↑）[注2]	t_{SIK1}	2.7 V≦V_{DD}≦5.5 V	44		110		110		ns
		2.4 V≦V_{DD}≦5.5 V	75		110		110		ns
		1.8 V≦V_{DD}≦5.5 V			110		110		ns
		1.6 V≦V_{DD}≦5.5 V					220		ns
SIpホールド時間（対SCKp↑）[注2]	t_{KSI1}	2.4 V≦V_{DD}≦5.5 V	19		19		19		ns
		1.8 V≦V_{DD}≦5.5 V			19		19		
		1.6 V≦V_{DD}≦5.5 V					19		
SCKp↓→SOp出力遅延時間[注3]	t_{KSO1}	C = 30 pF[注4] 2.4 V≦V_{DD}≦5.5 V		25		25		25	ns
		C = 30 pF[注4] 1.8 V≦V_{DD}≦5.5 V				25		25	
		C = 30 pF[注4] 1.6 V≦V_{DD}≦5.5 V						25	

注1.　かつCSI00は2/f_{MCK}以上，CSI10は4/f_{MCK}以上に設定してください。

2.　DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↓”となります。

3.　DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↑”となります。

4.　Cは，SCKp, SOp出力ラインの負荷容量です。

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，SIp端子は通常入力バッファ，SOp端子とSCKp端子は通常出力モードを選択。

備考 1.　p：CSI番号（p = 00, 10），m：ユニット番号（m = 0），
n：チャネル番号（n = 0, 2），g：PIM, POM番号（g = 0, 1）

2.　f_{MCK}：シリアル・アレイ・ユニットの動作クロック周波数
（シリアル・モード・レジスタmn（SMRmn）のCKSmnビットで設定する動作クロック。m：ユニット番号，n：チャネル番号（mn = 00, 02））

(3) 同電位通信時（CSIモード）（スレーブ・モード，$\overline{SCKp}$…外部クロック入力）

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項目	略号	条件		HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	LS（低速メイン）モード MIN.	LS（低速メイン）モード MAX.	LV（低電圧メイン）モード MIN.	LV（低電圧メイン）モード MAX.	単位
SCKpサイクル・タイム[注4]	t_{KCY2}	4.0 V≦V_{DD}≦5.5 V	20 MHz＜f_{MCK}	8/f_{MCK}						ns
			f_{MCK}≦20 MHz	6/f_{MCK}		6/f_{MCK}		6/f_{MCK}		ns
		2.7 V≦V_{DD}＜4.0 V	16 MHz＜f_{MCK}	8/f_{MCK}						ns
			f_{MCK}≦16 MHz	6/f_{MCK}		6/f_{MCK}		6/f_{MCK}		ns
		2.4 V≦V_{DD}＜≦5.5 V		6/f_{MCK}かつ500		6/f_{MCK}		6/f_{MCK}		ns
		1.8 V≦V_{DD}＜2.4 V				6/f_{MCK}		6/f_{MCK}		ns
		1.6 V≦V_{DD}＜1.8 V						6/f_{MCK}		ns
SCKpハイ，ロウ・レベル幅	t_{KH2}, t_{KL2}	4.0 V≦V_{DD}≦5.5 V		t_{KCY2}/2−7		t_{KCY2}/2−7		t_{KCY2}/2−7		ns
		2.7 V≦V_{DD}＜4.0 V		t_{KCY2}/2−8		t_{KCY2}/2−8		t_{KCY2}/2−8		ns
		2.4 V≦V_{DD}＜2.7 V		t_{KCY2}/2−18		t_{KCY2}/2−18		t_{KCY2}/2−18		ns
		1.8 V≦V_{DD}＜2.4 V				t_{KCY2}/2−18		t_{KCY2}/2−18		ns
		1.6 V≦V_{DD}＜1.8 V						t_{KCY2}/2−66		ns
SIpセットアップ時間（対SCKp↑）[注1]	t_{SIK2}	2.7 V≦V_{DD}≦5.5 V		1/f_{MCK}＋20		1/f_{MCK}＋30		1/f_{MCK}＋30		ns
		2.4 V≦V_{DD}＜2.7 V		1/f_{MCK}＋30		1/f_{MCK}＋30		1/f_{MCK}＋30		ns
		1.8 V≦V_{DD}＜2.4 V				1/f_{MCK}＋30		1/f_{MCK}＋30		ns
		1.6 V≦V_{DD}＜1.8 V						1/f_{MCK}＋40		ns
SIpホールド時間（対SCKp↑）[注1]	t_{KSI2}	2.4 V≦V_{DD}≦5.5 V		1/f_{MCK}＋31		1/f_{MCK}＋31		1/f_{MCK}＋31		ns
		1.8 V≦V_{DD}＜2.4 V				1/f_{MCK}＋31		1/f_{MCK}＋31		ns
		1.6 V≦V_{DD}＜1.8 V						1/f_{MCK}＋250		ns
SCKp↓→Sop出力遅延時間[注2]	t_{KSO2}	C = 30 pF[注3]	4.0 V≦V_{DD}≦5.5 V		2/f_{MCK}＋44		2/f_{MCK}＋110		2/f_{MCK}＋110	ns
			2.7 V≦V_{DD}＜4.0 V		2/f_{MCK}＋44		2/f_{MCK}＋110		2/f_{MCK}＋110	ns
			2.4 V≦V_{DD}＜2.7 V		2/f_{MCK}＋75		2/f_{MCK}＋110		2/f_{MCK}＋110	ns
			1.8 V≦V_{DD}＜2.4 V				2/f_{MCK}＋110		2/f_{MCK}＋110	ns
			1.6 V≦V_{DD}＜1.8 V						2/f_{MCK}＋220	ns

（注，注意，備考は次ページにあります。）

注1. DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↓”となります。

2. DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↑”となります。

3. Cは，SOp出力ラインの負荷容量です。

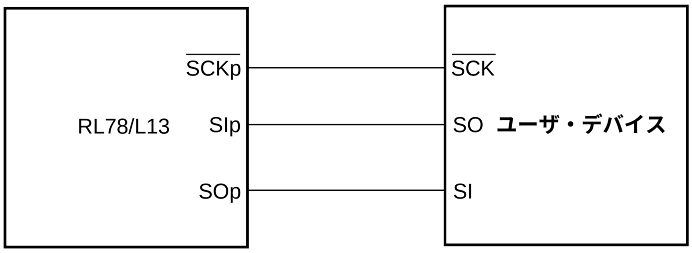
4. SNOOZEモードでの転送レートは，MAX.1 Mbpsです。

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，SIp端子と$\overline{\text{SCKp}}$端子は通常入力バッファ，SOp端子は通常出力モードを選択。

備考1. p：CSI番号（p = 00, 10），m：ユニット番号（m = 0），n：チャネル番号（n = 0, 2），g：PIM, POM番号（g = 0, 1）

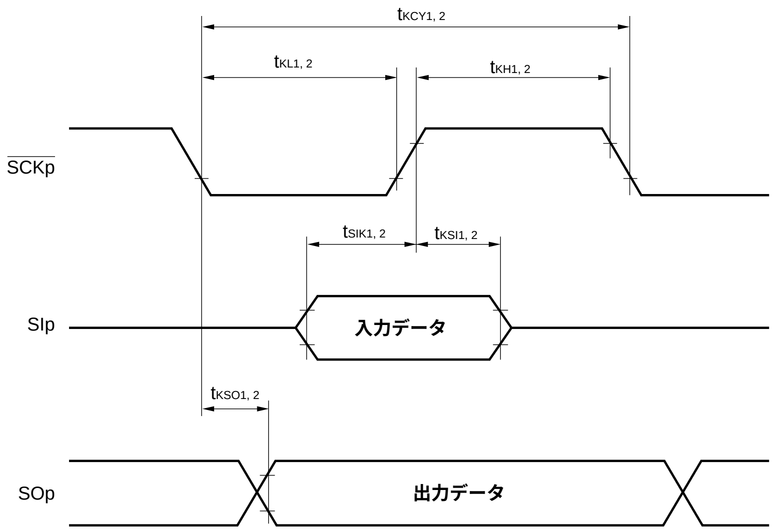
2. f_{MCK}：シリアル・アレイ・ユニットの動作クロック周波数
（シリアル・モード・レジスタmn（SMRmn）のCKSmnビットで設定する動作クロック。m：ユニット番号，n：チャネル番号（mn = 00, 02））

CSIモード接続図（同電位通信時）



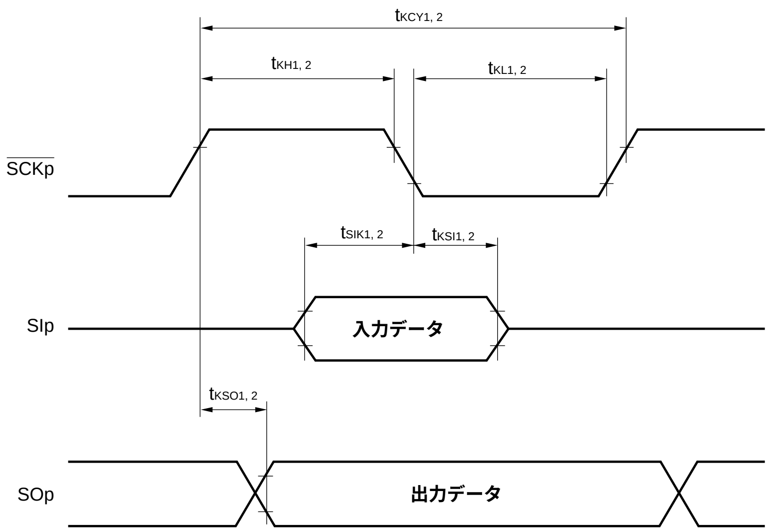
CSIモード・シリアル転送タイミング（同電位通信時）

（DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき）



CSIモード・シリアル転送タイミング（同電位通信時）

（DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のとき）



備考1.　p：CSI番号（p = 00, 10）

2.　m：ユニット番号，n：チャネル番号（mn = 00, 02）

（4）同電位通信時（簡易I^2Cモード）（1/2）

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件	HS（高速メイン）モード		LS（低速メイン）モード		LV（低電圧メイン）モード		単　位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLrクロック周波数	f_{SCL}	2.7 V≦V_{DD}≦5.5 V, C_b = 50 pF, R_b = 2.7 kΩ		1000[注1]		400[注1]		400[注1]	kHz
		1.8V(2.4 V[注3])≦V_{DD}≦5.5 V, C_b = 100 pF, R_b = 3 kΩ		400[注1]		400[注1]		400[注1]	kHz
		1.8V(2.4 V[注3])≦V_{DD}<2.7 V, C_b = 100 pF, R_b = 5 kΩ		300[注1]		300[注1]		300[注1]	kHz
		1.6 V≦V_{DD}<1.8 V, C_b = 100 pF, R_b = 5 kΩ		–		–		250[注1]	kHz
SCLr = "L"のホールド・タイム	t_{LOW}	2.7 V≦V_{DD}≦5.5 V, C_b = 50 pF, R_b = 2.7 kΩ	475		1150		1150		ns
		1.8V(2.4 V[注3])≦V_{DD}≦5.5 V, C_b = 100 pF, R_b = 3 kΩ	1150		1150		1150		ns
		1.8V(2.4 V[注3])≦V_{DD}<2.7 V, C_b = 100 pF, R_b = 5 kΩ	1550		1550		1550		ns
		1.6 V≦V_{DD}<1.8 V, C_b = 100 pF, R_b = 5 kΩ	–		–		1850		ns
SCLr = "H"のホールド・タイム	t_{HIGH}	2.7 V≦V_{DD}≦5.5 V, C_b = 50 pF, R_b = 2.7 kΩ	475		1150		1150		ns
		1.8V(2.4 V[注3])≦V_{DD}≦5.5 V, C_b = 100 pF, R_b = 3 kΩ	1150		1150		1150		ns
		1.8V(2.4 V[注3])≦V_{DD}<2.7 V, C_b = 100 pF, R_b = 5 kΩ	–		1550		1550		ns
		1.6 V≦V_{DD}<1.8 V, C_b = 100 pF, R_b = 5 kΩ	–		–		1850		ns

注意　f_{MCK}値は，SCLr = "L"とSCLr = "H"のホールド・タイムを越えない値に設定してください。

（注，注意は次ページ，備考は次々ページにあります。）

（4）同電位通信時（簡易I^2Cモード）（2/2）

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件	HS（高速メイン）モード		LS（低速メイン）モード		LV（低電圧メイン）モード		単　位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
データ・セットアップ時間（受信時）	$t_{SU:DAT}$	2.7 V≦V_{DD}≦5.5 V, C_b = 50 pF, R_b = 2.7 kΩ	$1/f_{MCK}$＋85[注2]		$1/f_{MCK}$＋145[注2]		$1/f_{MCK}$＋145[注2]		ns
		1.8V(2.4 V[注3])≦V_{DD}≦5.5 V, C_b = 100 pF, R_b = 3 kΩ	$1/f_{MCK}$＋145[注2]		$1/f_{MCK}$＋145[注2]		$1/f_{MCK}$＋145[注2]		ns
		1.8V(2.4 V[注3])≦V_{DD}＜2.7 V, C_b = 100 pF, R_b = 5 kΩ	–		$1/f_{MCK}$＋230[注2]		$1/f_{MCK}$＋230[注2]		ns
		1.6 V≦V_{DD}＜1.8 V, C_b = 100 pF, R_b = 5 kΩ	–		–		$1/f_{MCK}$＋290[注2]		ns
データ・ホールド時間（送信時）	$t_{HD:DAT}$	2.7 V≦V_{DD}≦5.5 V, C_b = 50 pF, R_b = 2.7 kΩ	0	305	0	305	0	305	ns
		1.8V(2.4 V[注3])≦V_{DD}≦5.5 V, C_b = 100 pF, R_b = 3 kΩ	0	355	0	355	0	355	ns
		1.8V(2.4 V[注3])≦V_{DD}＜2.7 V, C_b = 100 pF, R_b = 5 kΩ	0	405	0	405	0	405	ns
		1.6 V≦V_{DD}＜1.8 V, C_b = 100 pF, R_b = 5 kΩ	–		–		0	405	ns

注1.　**かつ**$4/f_{CLK}$**以上に設定してください。**

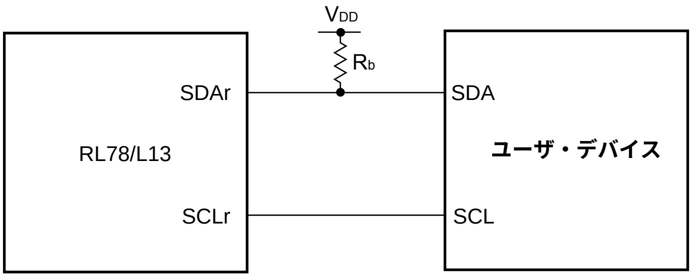
2.　f_{MCK}**値は，**SCLr = "L"**と**SCLr = "H"**のホールド・タイムを越えない値に設定してください。**

3.　HS(**高速メイン**)**モード時の条件です。**

注意　**ポート入力モード・レジスタ**g（PIMg）**とポート出力モード・レジスタ**g（POMg）**で，**SDAr**は通常入力バッファ，**N-ch**オープン・ドレイン出力（**V_{DD}**耐圧）モードを選択，**SCLr**は通常出力モードを選択。**

（備考は次ページにあります。）

簡易I²Cモード接続図（同電位通信時）

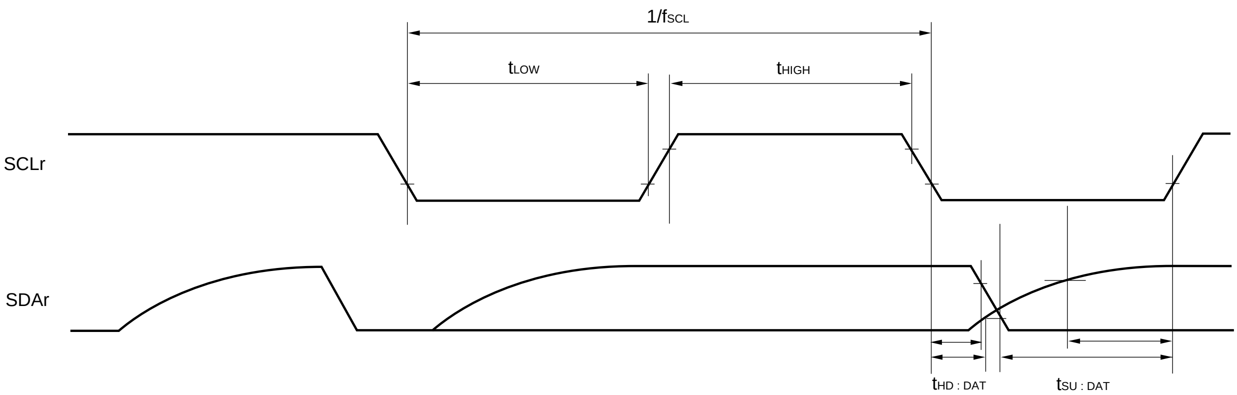


備考1.　R_b [Ω]：通信ライン（SDAr）プルアップ抵抗値，C_b [F]：通信ライン（SCLr, SDAr）負荷容量値

2.　r：IIC番号（r = 00, 10），g：PIM, POM番号（g = 0, 1）

3.　f_{MCK}：シリアル・アレイ・ユニットの動作クロック周波数
（SMRmnレジスタのCKSmnビットで設定する動作クロック。m：ユニット番号（m = 0），n：チャネル番号（n = 0, 2），mn = 00, 02）

簡易I²Cモード・シリアル転送タイミング（同電位通信時）



(5) 異電位（1.8 V系，2.5 V系，3 V系）通信時（UARTモード） (1/2)

(T_A = －40～＋85 ℃，1.8 V≦V_{DD}≦5.5 V, V_{SS} = 0 V)

項 目	略 号	条 件			HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	LS（低速メイン）モード MIN.	LS（低速メイン）モード MAX.	LV（低電圧メイン）モード MIN.	LV（低電圧メイン）モード MAX.	単 位
転送レート		受信	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V			$f_{MCK}/6$ 注1		$f_{MCK}/6$ 注1		$f_{MCK}/6$ 注1	bps
				最大転送レート理論値 f_{MCK} = f_{CLK} 注3		4.0		1.3		0.6	Mbps
			2.7 V≦V_{DD}＜4.0 V, 2.3 V≦V_b≦2.7 V			$f_{MCK}/6$ 注1		$f_{MCK}/6$ 注1		$f_{MCK}/6$ 注1	bps
				最大転送レート理論値 f_{MCK} = f_{CLK} 注3		4.0		1.3		0.6	Mbps
			1.8V(2.4 V注4)≦V_{DD}＜3.3 V, 1.6 V≦V_b≦2.0 V			$f_{MCK}/6$ 注1		$f_{MCK}/6$ 注1, 2		$f_{MCK}/6$ 注1, 2	bps
				最大転送レート理論値 f_{MCK} = f_{CLK} 注3		4.0		1.3		0.6	Mbps

注1. SNOOZEモードでの転送レートは， 4800 bpsのみとなります。

2. VDD≧Vbで使用してください。

3. CPU／周辺ハードウエア・クロック（fCLK）の最高動作周波数を次に示します。

HS（高速メイン）モード ：24 MHz（2.7 V≦VDD≦5.5 V）

16 MHz（2.4 V≦VDD≦5.5 V）

LS（低速メイン）モード ：8 MHz（1.8 V≦VDD≦5.5 V）

LV（低電圧メイン）モード ：4 MHz（1.6 V≦VDD≦5.5 V）

4. HS(高速メイン)モード時の条件です。

注意 ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，RxDq端子はTTL入力バッファ，TxDq端子はN-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択。なおVIH，VILは，TTL入力バッファ選択時のDC特性を参照してください。

備考1. V_b [V]：通信ライン電圧

2. q：UART番号（q = 0-3），g：PIM, POM番号（g = 0, 1, 3）

3. f_{MCK}：シリアル・アレイ・ユニットの動作クロック周波数

（シリアル・モード・レジスタmn（SMRmn）のCKSmnビットで設定する動作クロック。m：ユニット番号，n：チャネル番号（mn = 00-03, 10-13））

(5) 異電位（1.8 V系，2.5 V系，3 V系）通信時（UARTモード）（2/2）

（T_A = −40～+85 ℃，1.8 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項目	略号	条件		HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	LS（低速メイン）モード MIN.	LS（低速メイン）モード MAX.	LV（低電圧メイン）モード MIN.	LV（低電圧メイン）モード MAX.	単位
転送レート		送信	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V		注1		注1		注1	bps
			最大転送レート理論値 C_b = 50 pF, R_b = 1.4 kΩ, V_b = 2.7 V		2.8 注2		2.8 注2		2.8 注2	Mbps
			2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V		注3		注3		注3	bps
			最大転送レート理論値 C_b = 50 pF, R_b = 2.7 kΩ, V_b = 2.3 V		1.2 注4		1.2 注4		1.2 注4	Mbps
			1.8V(2.4 V注8)≦V_{DD}<3.3 V, 1.6 V≦V_b≦2.0 V		注5,6		注5,6		注5,6	bps
			最大転送レート理論値 C_b = 50 pF, R_b = 5.5 kΩ, V_b = 1.6 V		0.43 注7		0.43 注7		0.43 注7	Mbps

注1. f_{MCK}/6または次の計算式で求められる最大転送レートのどちらか小さい方が，有効な最大転送レートとなります。

4.0 V ≦ V_{DD} ≦ 5.5 V, 2.7 V ≦ V_b ≦ 4.0 V時の転送レート計算式

$$\text{最大転送レート} = \frac{1}{\{-C_b \times R_b \times \ln(1-\frac{2.2}{V_b})\} \times 3} \text{ [bps]}$$

$$\text{ボー・レート許容誤差（理論値）} = \frac{\frac{1}{\text{転送レート} \times 2} - \{-C_b \times R_b \times \ln(1-\frac{2.2}{V_b})\}}{(\frac{1}{\text{転送レート}}) \times \text{転送ビット数}} \times 100 \text{ [\%]}$$

※この値は送信側と受信側の相対差の理論値となります。

2. この値は，一例として，条件欄に書かれた条件の場合に算出される値を示したものです。お客様の条件での最大転送レートは注1により算出してください。

3. f_{MCK}/6または次の計算式で求められる最大転送レートのどちらか小さい方が，有効な最大転送レートとなります。

2.7 V ≦ V_{DD} < 4.0 V, 2.3 V ≦ V_b ≦ 2.7 V時の転送レート計算式

$$\text{最大転送レート} = \frac{1}{\{-C_b \times R_b \times \ln(1-\frac{2.0}{V_b})\} \times 3} \text{ [bps]}$$

$$\text{ボー・レート許容誤差（理論値）} = \frac{\frac{1}{\text{転送レート} \times 2} - \{-C_b \times R_b \times \ln(1-\frac{2.0}{V_b})\}}{(\frac{1}{\text{転送レート}}) \times \text{転送ビット数}} \times 100 \text{ [\%]}$$

※この値は送信側と受信側の相対差の理論値となります。

4. この値は，一例として，条件欄に書かれた条件の場合に算出される値を示したものです。お客様の条件での最大転送レートは注3により算出してください。

5. V_{DD}≧V_bで使用してください。

6. f_{MCK}/6または次の計算式で求められる最大転送レートのどちらか小さい方が，有効な最大転送レートとなります。

1.8 V ≦ V_{DD} ＜ 3.3 V, 1.6 V ≦ V_b ≦ 2.0 V時の転送レート計算式

$$\text{最大転送レート} = \frac{1}{\{-C_b \times R_b \times \ln(1 - \frac{1.5}{V_b})\} \times 3} \quad [\text{bps}]$$

$$\text{ボー・レート許容誤差（理論値）} = \frac{\frac{1}{\text{転送レート} \times 2} - \{-C_b \times R_b \times \ln(1 - \frac{1.5}{V_b})\}}{(\frac{1}{\text{転送レート}}) \times \text{転送ビット数}} \times 100 \quad [\%]$$

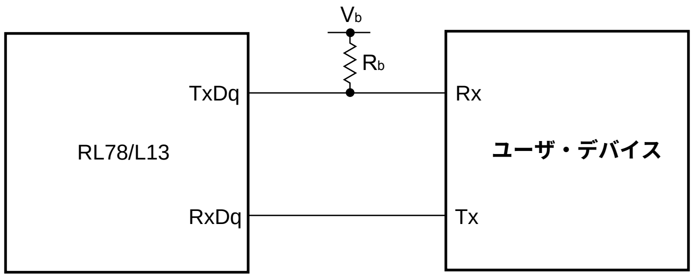
※この値は送信側と受信側の相対差の理論値となります。

7. この値は，一例として，条件欄に書かれた条件の場合に算出される値を示したものです。お客様の条件での最大転送レートは注6により算出してください。

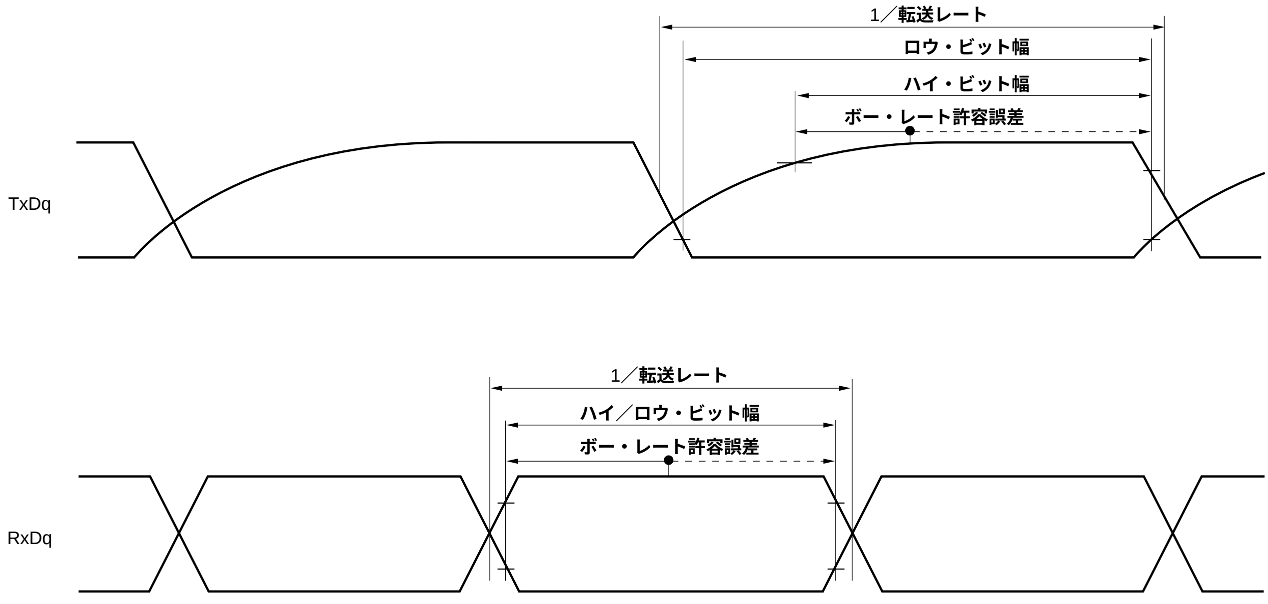
8. HS(高速メイン)モード時の条件です。

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，RxDq端子はTTL入力バッファ，TxDq端子はN-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択。なおVIH，VILは，TTL入力バッファ選択時のDC特性を参照してください。

UARTモード接続図（異電位通信時）



UART**モードのビット幅（異電位通信時）（参考）**



(6) 異電位（2.5 V系，3 V系）通信時（CSIモード）（マスタ・モード，SCKp…内部クロック出力，CSI00のみ対応）

（T_A = －40～＋85 ℃，2.7 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件		HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	LS（低速メイン）モード MIN.	LS（低速メイン）モード MAX.	LV（低電圧メイン）モード MIN.	LV（低電圧メイン）モード MAX.	単　位
SCKpサイクル・タイム	t_{KCY1}	t_{KCY1} ≧ 2/f_{CLK}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 20 pF, R_b = 1.4 kΩ	200		1150		1150		ns
			2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 20 pF, R_b = 2.7 kΩ	300		1150		1150		ns
SCKpハイ・レベル幅	t_{KH1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 20 pF, R_b = 1.4 kΩ		t_{KCY1}/2 −50		t_{KCY1}/2 −50		t_{KCY1}/2 −50		ns
		2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 20 pF, R_b = 2.7 kΩ		t_{KCY1}/2 −120		t_{KCY1}/2 −120		t_{KCY1}/2 −120		ns
SCKpロウ・レベル幅	t_{KL1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 20 pF, R_b = 1.4 kΩ		t_{KCY1}/2 −7		t_{KCY1}/2 −50		t_{KCY1}/2 −50		ns
		2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 20 pF, R_b = 2.7 kΩ		t_{KCY1}/2 −10		t_{KCY1}/2 −50		t_{KCY1}/2 −50		ns
SIpセットアップ時間（対SCKp↑）注1	t_{SIK1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 20 pF, R_b = 1.4 kΩ		58		479		479		ns
		2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 20 pF, R_b = 2.7 kΩ		121		479		479		ns
SIpホールド時間（対SCKp↑）注1	t_{KSI1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 20 pF, R_b = 1.4 kΩ		10		10		10		ns
		2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 20 pF, R_b = 2.7 kΩ		10		10		10		ns
SCKp↓→SOp出力遅延時間注1	t_{KSO1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 20 pF, R_b = 1.4 kΩ			60		60		60	ns
		2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 20 pF, R_b = 2.7 kΩ			130		130		130	ns
SIpセットアップ時間（対SCKp↓）注2	t_{SIK1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 20 pF, R_b = 1.4 kΩ		23		110		110		ns
		2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 20 pF, R_b = 2.7 kΩ		33		110		110		ns
SIpホールド時間（対SCKp↓）注2	t_{KSI1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 20 pF, R_b = 1.4 kΩ		10		10		10		ns
		2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 20 pF, R_b = 2.7 kΩ		10		10		10		ns
SCKp↑→SOp出力遅延時間注2	t_{KSO1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 20 pF, R_b = 1.4 kΩ			10		10		10	ns
		2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 20 pF, R_b = 2.7 kΩ			10		10		10	ns

（注，注意，備考は次ページにあります。）

注1.　DAPmn = 0, CKPmn = 0**または**DAPmn = 1, CKPmn = 1**のとき。**

2.　DAPmn = 0, CKPmn = 1**または**DAPmn = 1, CKPmn = 0**のとき。**

注意　**ポート入力モード・レジスタ**g（PIMg）**とポート出力モード・レジスタ**g（POMg）**で，**SIp**端子は**TTL**入力バッファ，**SOp**端子と**$\overline{\text{SCKp}}$**端子は**N-ch**オープン・ドレイン出力（**V_{DD}**耐圧）モードを選択。なお**V_{IH}**，**V_{IL}**は，**TTL**入力バッファ選択時の**DC**特性を参照してください。**

備考1.　R_b [Ω]**：通信ライン（**$\overline{\text{SCKp}}$, SOp**）プルアップ抵抗値，**C_b [F]**：通信ライン（**$\overline{\text{SCKp}}$, SOp**）負荷容量値，**
V_b [V]**：通信ライン電圧**

2.　p：CSI番号（p = 00），m**：ユニット番号（**m = 0**），**n**：チャネル番号（**n = 0），
g**：**PIM, POM**番号（**g = 0, 1**）**

3.　f_{MCK}**：シリアル・アレイ・ユニットの動作クロック周波数**
（シリアル・モード・レジスタmn（SMRmn）**の**CKSmn**ビットで設定する動作クロック。**m**：ユニット番号，**
n**：チャネル番号（**mn = 00**））**

4.　**このスペックは，**CSI00**の周辺**I/O**リダイレクト機能未使用時のみ対応します。**

（7）異電位（1.8 V系，2.5 V系，3 V系）通信時（CSIモード）（マスタ・モード，SCKp…内部クロック出力）（1/3）

（T_A = −40～+85 ℃，1.8 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略号	条　件		HS（高速メイン）モード		LS（低速メイン）モード		LV（低電圧メイン）モード		単位
				MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKpサイクル・タイム	t_{KCY1}	t_{KCY1} ≧ 4/f_{CLK}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ	300		1150		1150		ns
			2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ	500		1150		1150		ns
			1.8V(2.4 V[注2])≦V_{DD}<3.3 V, 1.6 V≦V_b≦2.0 V[注1], C_b = 30 pF, R_b = 5.5 kΩ	1150		1150		1150		ns
SCKpハイ・レベル幅	t_{KH1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ		t_{KCY1}/2−75		t_{KCY1}/2−75		t_{KCY1}/2−75		ns
		2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ		t_{KCY1}/2−170		t_{KCY1}/2−170		t_{KCY1}/2−170		ns
		1.8V(2.4 V[注2])≦V_{DD}<3.3 V, 1.6 V≦V_b≦2.0 V[注1], C_b = 30 pF, R_b = 5.5 kΩ		t_{KCY1}/2−458		t_{KCY1}/2−458		t_{KCY1}/2−458		ns
SCKpロウ・レベル幅	t_{KL1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ		t_{KCY1}/2−12		t_{KCY1}/2−50		t_{KCY1}/2−50		ns
		2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ		t_{KCY1}/2−18		t_{KCY1}/2−50		t_{KCY1}/2−50		ns
		1.8V(2.4 V[注2])≦V_{DD}<3.3 V, 1.6 V≦V_b≦2.0 V[注1], C_b = 30 pF, R_b = 5.5 kΩ		t_{KCY1}/2−50		t_{KCY1}/2−50		t_{KCY1}/2−50		ns

注1 V_{DD0}≧V_bで使用してください。

2. HS(高速メイン)モード時の条件です。

注意 ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，SIp端子はTTL入力バッファ，SOp端子とSCKp端子はN-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択。なおV_{IH}，V_{IL}は，TTL入力バッファ選択時のDC特性を参照してください。

（備考は次々ページにあります。）

(7) 異電位（1.8 V系，2.5 V系，3 V系）通信時（CSIモード）（マスタ・モード，SCKp…内部クロック出力）（2/3）

（T_A = －40～＋85 ℃，1.8 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略号	条　件		HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	LS（低速メイン）モード MIN.	LS（低速メイン）モード MAX.	LV（低電圧メイン）モード MIN.	LV（低電圧メイン）モード MAX.	単位
SIpセットアップ時間（対SCKp↑）注1	t_{SIK1}	t_{KCY1} ≧ 4/f_{CLK}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ	81		479		479		ns
			2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ	177		479		479		ns
			1.8V(2.4 V注3)≦V_{DD}<3.3 V, 1.6 V≦V_b≦2.0 V注2, C_b = 30 pF, R_b = 5.5 kΩ	479		479		479		ns
SIpホールド時間（対SCKp↑）注1	t_{KSI1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ		19		19		19		ns
		2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ		19		19		19		ns
		1.8V(2.4 V注3)≦V_{DD}<3.3 V, 1.6 V≦V_b≦2.0 V注2, C_b = 30 pF, R_b = 5.5 kΩ		19		19		19		ns
SCKp↓→SOp出力遅延時間注1	t_{KSO1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ			100		100		100	ns
		2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ			195		195		195	ns
		1.8V(2.4 V注3)≦V_{DD}<3.3 V, 1.6 V≦V_b≦2.0 V注2, C_b = 30 pF, R_b = 5.5 kΩ			483		483		483	ns

注1. DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。
2. V_{DD}≧V_bで使用してください。
3. HS(高速メイン)モード時の条件です。

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，SIp端子はTTL入力バッファ，SOp端子と$\overline{SCKp}$端子はN-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択。なおV_{IH}，V_{IL}は，TTL入力バッファ選択時のDC特性を参照してください。

（備考は次々ページにあります。）

(7) 異電位（1.8 V系，2.5 V系，3 V系）通信時（CSIモード）（マスタ・モード，SCKp…内部クロック出力）(3/3)

（T_A = －40～＋85 ℃，1.8 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略号	条　件	HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	LS（低速メイン）モード MIN.	LS（低速メイン）モード MAX.	LV（低電圧メイン）モード MIN.	LV（低電圧メイン）モード MAX.	単　位
SIpセットアップ時間（対SCKp↓）注1	t_{SIK1}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ	44		110		110		ns
		2.7 V≦V_{DD0}＜4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ	44		110		110		ns
		1.8V(2.4 V注3)≦V_{DD0}＜3.3 V, 1.6 V≦V_b≦2.0 V注2, C_b = 30 pF, R_b = 5.5 kΩ	110		110		110		ns
SIpホールド時間（対SCKp↓）注1	t_{KSI1}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ	19		19		19		ns
		2.7 V≦V_{DD0}＜4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ	19		19		19		ns
		1.8V(2.4 V注3)≦V_{DD0}＜3.3 V, 1.6 V≦V_b≦2.0 V注2, C_b = 30 pF, R_b = 5.5 kΩ	19		19		19		ns
SCKp↑→SOp出力遅延時間注1	t_{KSO1}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ		25		25		25	ns
		2.7 V≦V_{DD0}＜4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ		25		25		25	ns
		1.8V(2.4 V注3)≦V_{DD0}＜3.3 V, 1.6 V≦V_b≦2.0 V注2, C_b = 30 pF, R_b = 5.5 kΩ		25		25		25	ns

注 1. DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のとき。

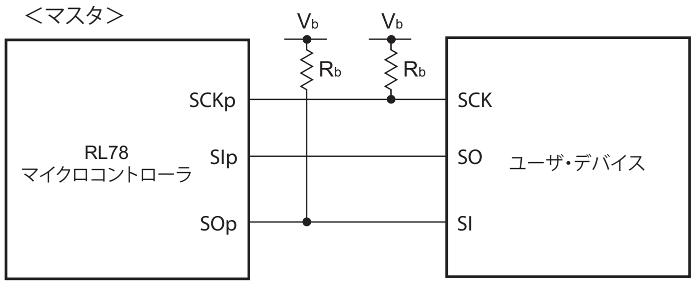
2. V_{DD0}≧V_bで使用してください。

3. HS(高速メイン)モード時の条件です。

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，SIp端子はTTL入力バッファ，SOp端子と$\overline{SCKp}$端子はN-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択。なおV_{IH}，V_{IL}は，TTL入力バッファ選択時のDC特性を参照してください。

（備考は次ページにあります。）

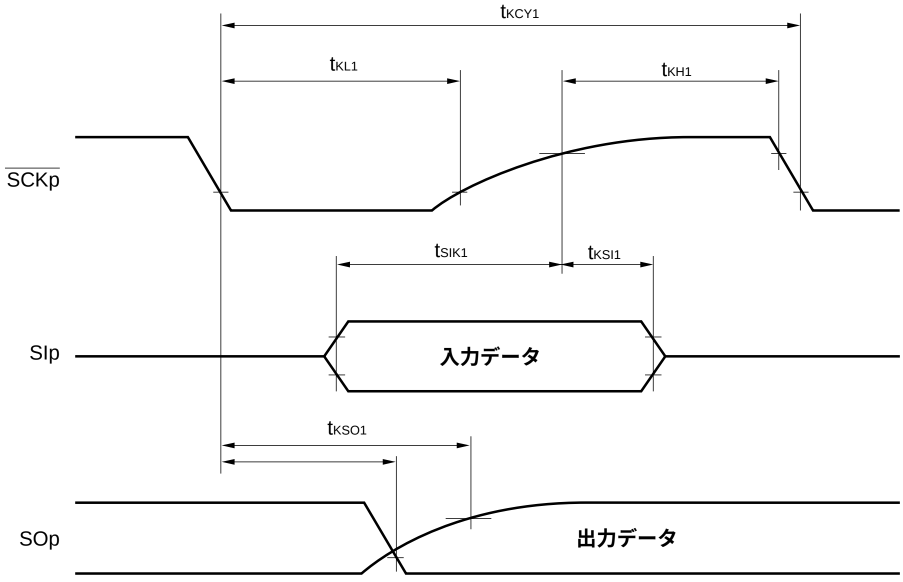
CSIモード接続図（異電位通信時）



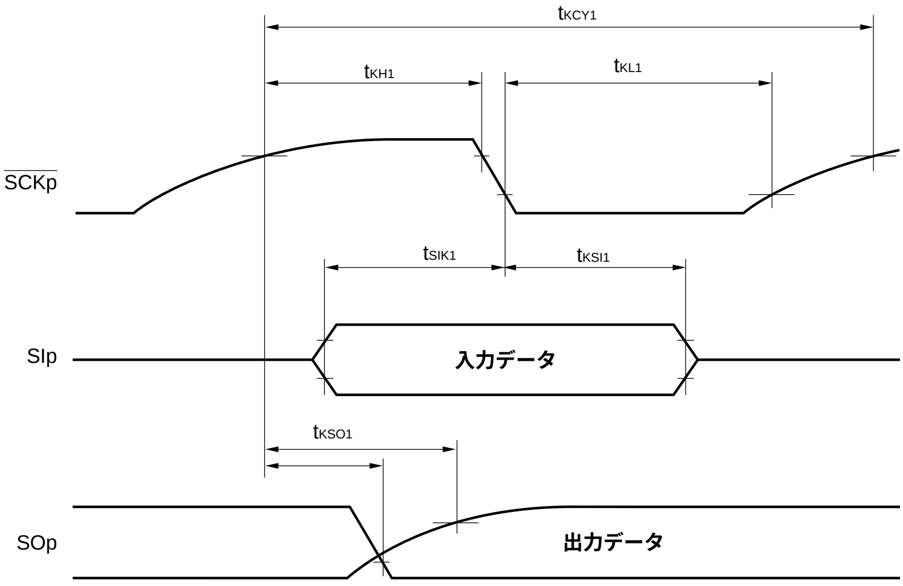
備考1.　R_b [Ω]：**通信ライン**（SCKp, SOp）**プルアップ抵抗値**，C_b [F]：**通信ライン**（SCKp, SOp）**負荷容量値**，V_b [V]：**通信ライン電圧**

2.　p：CSI**番号**（p = 00, 10），m：**ユニット番号**，n：**チャネル番号**（mn = 00, 02），g：PIM, POM**番号**（g = 0, 1）

CSIモード・シリアル転送タイミング：マスタ・モード（異電位通信時）
（DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき）



CSIモード・シリアル転送タイミング：マスタ・モード（異電位通信時）
（DAPmn= 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のとき）



(8) 異電位（1.8 V系，2.5 V系，3 V系）通信時（CSIモード）（スレーブ・モード，$\overline{SCKp}$…外部クロック入力）

（T_A = －40～＋85 ℃，1.8 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）　(1/2)

項　目	略　号	条　件		HS（高速メイン）モード		LS（低速メイン）モード		LV（低電圧メイン）モード		単　位
				MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKpサイクル・タイム[注1]	t_{KCY2}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V	20 MHz < f_{MCK} ≦ 24 MHz	12/f_{MCK}		–		–		ns
			8 MHz<f_{MCK}≦20 MHz	10/f_{MCK}		–		–		ns
			4 MHz<f_{MCK}≦8 MHz	8/f_{MCK}		16/f_{MCK}		–		ns
			f_{MCK}≦4 MHz	6/f_{MCK}		10/f_{MCK}		10/f_{MCK}		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V	20 MHz < f_{MCK} ≦ 24 MHz	16/f_{MCK}		–		–		ns
			16 MHz < f_{MCK} ≦ 20 MHz	14/f_{MCK}		–		–		ns
			8 MHz<f_{MCK}≦16 MHz	12/f_{MCK}		–		–		ns
			4 MHz<f_{MCK}≦8 MHz	8/f_{MCK}		16/f_{MCK}		–		ns
			f_{MCK}≦4 MHz	6/f_{MCK}		10/f_{MCK}		10/f_{MCK}		ns
		1.8V(2.4 V[注5])≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V[注2]	20 MHz < f_{MCK} ≦ 24 MHz	36/f_{MCK}		–		–		ns
			16 MHz < f_{MCK} ≦ 20 MHz	32/f_{MCK}		–		–		ns
			8 MHz<f_{MCK}≦16 MHz	26/f_{MCK}		–		–		ns
			4 MHz<f_{MCK}≦8 MHz	16/f_{MCK}		16/f_{MCK}		–		ns
			f_{MCK}≦4 MHz	10/f_{MCK}		10/f_{MCK}		10/f_{MCK}		ns

（注，注意，備考は次ページにあります。）

(8) 異電位（1.8 V系，2.5 V系，3 V系）通信時（CSIモード）（スレーブ・モード，SCKp…外部クロック入力）
（T_A = －40～＋85 ℃，1.8 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）　(2/2)

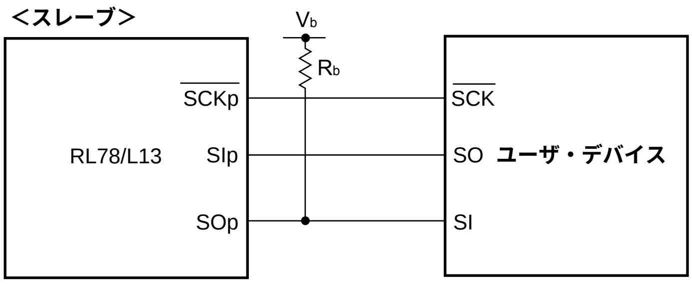
項　目	略　号	条　件	HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	LS（低速メイン）モード MIN.	LS（低速メイン）モード MAX.	LV（低電圧メイン）モード MIN.	LV（低電圧メイン）モード MAX.	単　位
SCKp ハイ，ロウ・レベル幅	t_{KH2}, t_{KL2}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V	t_{KCY2}/2－12		t_{KCY2}/2－50		t_{KCY2}/2－50		ns
		2.7 V≦V_{DD0}＜4.0 V, 2.3 V≦V_b≦2.7 V	t_{KCY2}/2－18		t_{KCY2}/2－50		t_{KCY2}/2－50		ns
		1.8V(2.4 V注5)≦V_{DD0}＜3.3 V, 1.6 V≦V_b≦2.0 V注2	t_{KCY2}/2－50		t_{KCY2}/2－50		t_{KCY2}/2－50		ns
SIpセットアップ時間（対SCKp↑）注3	t_{SIK2}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V	1/f_{MCK}＋20		1/f_{MCK}＋30		1/f_{MCK}＋30		ns
		2.7 V≦V_{DD0}≦4.0 V, 2.3 V≦V_b≦2.7 V	1/f_{MCK}＋20		1/f_{MCK}＋30		1/f_{MCK}＋30		ns
		1.8V(2.4 V注5)≦V_{DD0}≦3.3 V, 1.6 V≦V_b≦2.0 V注2	1/f_{MCK}＋30		1/f_{MCK}＋30		1/f_{MCK}＋30		ns
SIpホールド時間（対SCKp↑）注3	t_{KSI2}		1/f_{MCK}＋31		1/f_{MCK}＋31		1/f_{MCK}＋31		ns
SCKp↓→Sop出力遅延時間注4	t_{KSO2}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ		2/f_{MCK}＋120		2/f_{MCK}＋573		2/f_{MCK}＋573	ns
		2.7 V≦V_{DD0}＜4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ		2/f_{MCK}＋214		2/f_{MCK}＋573		2/f_{MCK}＋573	ns
		1.8V(2.4 V注5)≦V_{DD0}＜3.3 V, 1.6 V≦V_b≦2.0 V注2, C_b = 30 pF, R_b = 5.5 kΩ		2/f_{MCK}＋573		2/f_{MCK}＋573		2/f_{MCK}＋573	ns

注1. SNOOZEモードでの転送レートは，MAX.：1 Mbps
2. V_{DD}≧V_bで使用してください。
3. DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↓”となります。
4. DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↑”となります。
5. HS(高速メイン)モード時の条件です。

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，SIp端子とSCKp端子はTTL入力バッファ，SOp端子はN-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択。なおV_{IH}，V_{IL}は，TTL入力バッファ選択時のDC特性を参照してください。

（備考は次ページにあります。）

CSIモード接続図（異電位通信時）

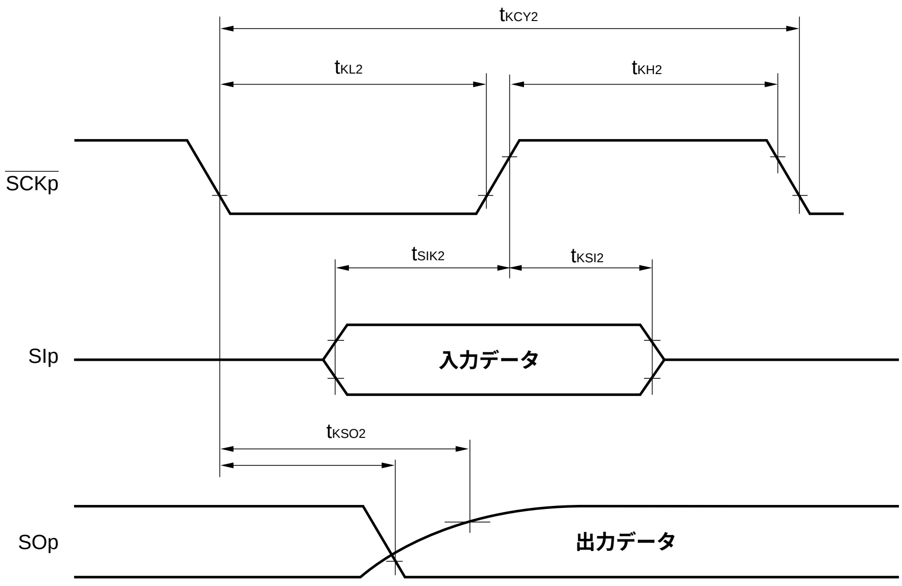


備考1.　R_b [Ω]：通信ライン（SOp）プルアップ抵抗値，C_b [F]：通信ライン（SOp）負荷容量値，
Vb [V]：通信ライン電圧

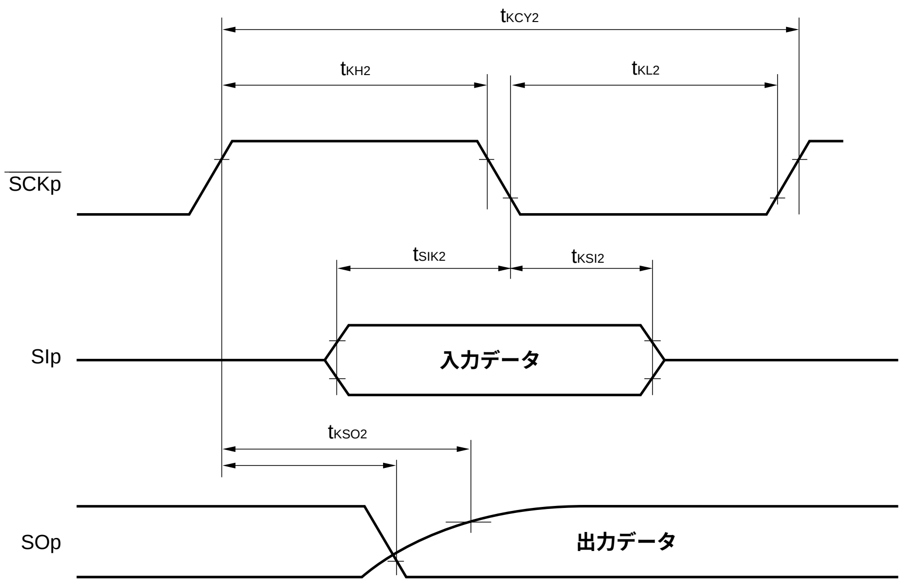
2.　p：CSI番号（p = 00, 10），m：ユニット番号，n：チャネル番号（mn = 00, 02），
g：PIM, POM番号（g = 0, 1）

3.　f_{MCK}：シリアル・アレイ・ユニットの動作クロック周波数
（シリアル・モード・レジスタmn（SMRmn）のCKSmnビットで設定する動作クロック。m：ユニット番号，
n：チャネル番号（mn = 00, 02））

CSIモード・シリアル転送タイミング：スレーブ・モード（異電位通信時）
（DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき）



CSIモード・シリアル転送タイミング：スレーブ・モード（異電位通信時）
（DAPmn= 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のとき）



(9) 異電位（1.8 V系，2.5 V系，3 V系）通信時（簡易I^2Cモード）（1/2）

（T_A = −40～+85 ℃，1.8 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件	HS（高速メイン）モード		LS（低速メイン）モード		LV（低電圧メイン）モード		単　位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLrクロック周波数	f_{SCL}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 50 pF，R_b = 2.7 kΩ		1000[注1]		300[注1]		300[注1]	kHz
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 50 pF，R_b = 2.7 kΩ		1000[注1]		300[注1]		300[注1]	kHz
		4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 100 pF，R_b = 2.8 kΩ		400[注1]		300[注1]		300[注1]	kHz
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 100 pF，R_b = 2.7 kΩ		400[注1]		300[注1]		300[注1]	kHz
		1.8V(2.4 V[注4])≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V[注2], C_b = 100 pF，R_b = 5.5 kΩ		300[注1]		300[注1]		300[注1]	kHz
SCLr = "L"のホールド・タイム	t_{LOW}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 50 pF，R_b = 2.7 kΩ	475		1550		1550		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 50 pF，R_b = 2.7 kΩ	475		1550		1550		ns
		4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 100 pF，R_b = 2.8 kΩ	1150		1550		1550		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 100 pF，R_b = 2.7 kΩ	1150		1550		1550		ns
		1.8V(2.4 V[注4])≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V[注2], C_b = 100 pF，R_b = 5.5 kΩ	1550		1550		1550		ns
SCLr = "H"のホールド・タイム	t_{HIGH}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 50 pF，R_b = 2.7 kΩ	245		610		610		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 50 pF，R_b = 2.7 kΩ	200		610		610		ns
		4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 100 pF，R_b = 2.8 kΩ	675		610		610		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 100 pF，R_b = 2.7 kΩ	600		610		610		ns
		1.8V(2.4 V[注4])≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V[注2] C_b = 100 pF，R_b = 5.5 kΩ	610		610		610		ns

（注，注意は次ページ，備考は次々ページにあります。）

（9）異電位（1.8 V系，2.5 V系，3 V系）通信時（簡易I²Cモード）（2/2）

（T_A = −40～+85 ℃，1.8 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件	HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	LS（低速メイン）モード MIN.	LS（低速メイン）モード MAX.	LV（低電圧メイン）モード MIN.	LV（低電圧メイン）モード MAX.	単　位
データ・セットアップ時間（受信時）	$t_{SU:DAT}$	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 50 pF, R_b = 2.7 kΩ	1/f_{MCK}+135 注3		1/f_{MCK}+190 注3		1/f_{MCK}+190 注3		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 50 pF, R_b = 2.7 kΩ	1/f_{MCK}+135 注3		1/f_{MCK}+190 注3		1/f_{MCK}+190 注3		ns
		4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 100 pF, R_b = 2.8 kΩ	1/f_{MCK}+190 注3		1/f_{MCK}+190 注3		1/f_{MCK}+190 注3		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 100 pF, R_b = 2.7 kΩ	1/f_{MCK}+190 注3		1/f_{MCK}+190 注3		1/f_{MCK}+190 注3		ns
		1.8V(2.4 V注4)≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V注2, C_b = 100 pF, R_b = 5.5 kΩ	1/f_{MCK}+190 注3		1/f_{MCK}+190 注3		1/f_{MCK}+190 注3		ns
データ・ホールド時間（送信時）	$t_{HD:DAT}$	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 50 pF, R_b = 2.7 kΩ	0	305	0	305	0	305	ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 50 pF, R_b = 2.7 kΩ	0	305	0	305	0	305	ns
		4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 100 pF, R_b = 2.8 kΩ	0	355	0	355	0	355	ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 100 pF, R_b = 2.7 kΩ	0	355	0	355	0	355	ns
		1.8V(2.4 V注4)≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V注2, C_b = 100 pF, R_b = 5.5 kΩ	0	405	0	405	0	405	ns

注 1.　かつf_{MCK}/4以下に設定してください。

2.　V_{DD}≧V_bで使用してください。

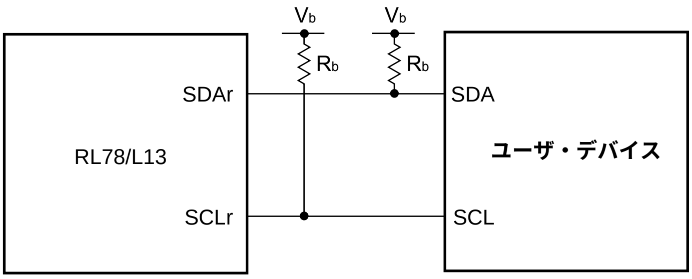
3.　f_{MCK}値は，SCLr = "L"とSCLr = "H"のホールド・タイムを超えない設定にしてください。

4.　HS(高速メイン)モード時の条件です。

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，SDArはTTL入力バッファ，N-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択，SCLrはN-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択。なおV_{IH}，V_{IL}は，TTL入力バッファ選択時のDC特性を参照してください。

（備考は次ページにあります。）

簡易I²Cモード接続図（異電位通信時）

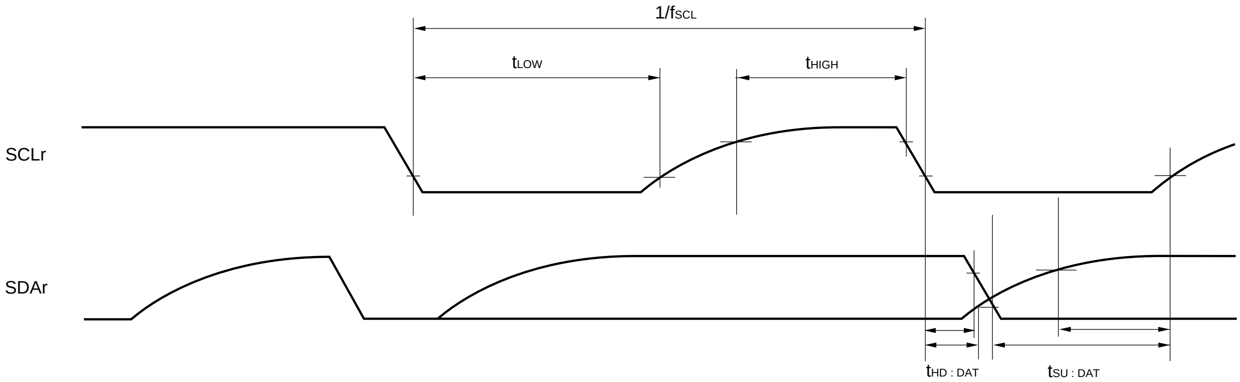


備考1.　R_b [Ω]：通信ライン（SDAr, SCLr）プルアップ抵抗値，C_b [F]：通信ライン（SDAr, SCLr）負荷容量値，
V_b [V]：通信ライン電圧

2.　r：IIC番号（r = 00, 10），g：PIM, POM番号（g = 0, 1）

3.　f_{MCK}：シリアル・アレイ・ユニットの動作クロック周波数
（SMRmnレジスタのCKSmnビットで設定する動作クロック。m：ユニット番号，n：チャネル番号（mn = 00, 02））

簡易I²Cモード・シリアル転送タイミング（異電位通信時）



32. 5. 2　シリアル・インタフェースIICA

(1) I^2C 標準モード (1/2)

(T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V)

項　目	略　号	条　件		HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	LS（低速メイン）モード MIN.	LS（低速メイン）モード MAX.	LV（低電圧メイン）モード MIN.	LV（低電圧メイン）モード MAX.	単　位
SCLA0クロック周波数	f_{SCL}	標準モード：f_{CLK}≧1 MHz	2.7 V≦V_{DD}≦5.5 V	0	100	0	100	0	100	kHz
			2.4 V≦V_{DD}≦5.5 V	0	100	0	100	0	100	kHz
			1.8 V≦V_{DD}≦5.5 V	–		0	100	0	100	kHz
			1.6 V≦V_{DD}≦5.5 V	–		–		0	100	kHz
リスタート・コンディションのセットアップ時間	$t_{SU:STA}$	2.7 V≦V_{DD}≦5.5 V		4.7		4.7		4.7		μs
		2.4 V≦V_{DD}≦5.5 V		4.7		4.7		4.7		μs
		1.8 V≦V_{DD}≦5.5 V		–		4.7		4.7		μs
		1.6 V≦V_{DD}≦5.5 V		–		–		4.7		μs
ホールド時間[注1]	$t_{HD:STA}$	2.7 V≦V_{DD}≦5.5 V		4.0		4.0		4.0		μs
		2.4 V≦V_{DD}≦5.5 V		4.0		4.0		4.0		μs
		1.8 V≦V_{DD}≦5.5 V		–		4.0		4.0		μs
		1.6 V≦V_{DD}≦5.5 V		–		–		4.0		μs
SCLA0 = "L"のホールド・タイム	t_{LOW}	2.7 V≦V_{DD}≦5.5 V		4.7		4.7		4.7		μs
		2.4 V≦V_{DD}≦5.5 V		4.7		4.7		4.7		μs
		1.8 V≦V_{DD}≦5.5 V		–		4.7		4.7		μs
		1.6 V≦V_{DD}≦5.5 V		–		–		4.7		μs
SCLA0 = "H"のホールド・タイム	t_{HIGH}	2.7 V≦V_{DD}≦5.5 V		4.0		4.0		4.0		μs
		2.4 V≦V_{DD}≦5.5 V		4.0		4.0		4.0		μs
		1.8 V≦V_{DD}≦5.5 V		–		4.0		4.0		μs
		1.6 V≦V_{DD}≦5.5 V		–		–		4.0		μs

（注，注意，備考は次ページにあります。）

(1) I^2C 標準モード（2/2）

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件	HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	LS（低速メイン）モード MIN.	LS（低速メイン）モード MAX.	LV（低電圧メイン）モード MIN.	LV（低電圧メイン）モード MAX.	単　位
データ・セットアップ時間（受信時）	$t_{SU:DAT}$	2.7 V≦V_{DD}≦5.5 V	250		250		250		ns
		2.4 V≦V_{DD}≦5.5 V	250		250		250		ns
		1.8 V≦V_{DD}≦5.5 V	–		250		250		ns
		1.6 V≦V_{DD}≦5.5 V			–		250		ns
データ・ホールド時間（送信時）注2	$t_{HD:DAT}$	2.7 V≦V_{DD}≦5.5 V	0	3.45	0	3.45	0	3.45	μs
		2.4 V≦V_{DD}≦5.5 V	0	3.45	0	3.45	0	3.45	μs
		1.8 V≦V_{DD}≦5.5 V	–		0	3.45	0	3.45	μs
		1.6 V≦V_{DD}≦5.5 V			–		0	3.45	μs
ストップ・コンディションのセットアップ時間	$t_{SU:STO}$	2.7 V≦V_{DD}≦5.5 V	4.0		4.0		4.0		μs
		2.4 V≦V_{DD}≦5.5 V	4.0		4.0		4.0		μs
		1.8 V≦V_{DD}≦5.5 V	–		4.0		4.0		μs
		1.6 V≦V_{DD}≦5.5 V			–		4.0		μs
バス・フリー時間	t_{BUF}	2.7 V≦V_{DD}≦5.5 V	4.7		4.7		4.7		μs
		2.4 V≦V_{DD}≦5.5 V	4.7		4.7		4.7		μs
		1.8 V≦V_{DD}≦5.5 V	–		4.7		4.7		μs
		1.6 V≦V_{DD}≦5.5 V			–		4.7		μs

注 1.　スタート・コンディション，リスタート・コンディション時は，この期間のあと最初のクロック・パルスが生成されます。

2.　$t_{HD:DAT}$の最大値（MAX.）は，通常転送時の数値であり，~~ACK~~（アクノリッジ）タイミングでは，ウエイトがかかります。

備考　各モードにおけるC_b（通信ライン容量）のMAX.値と，そのときのR_b（通信ライン・プルアップ抵抗値）の値は次のとおりです。

標準モード　：C_b = 400 pF, Rb = 2.7 kΩ

(2) I²C ファースト・モード

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略 号	条　件		HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	LS（低速メイン）モード MIN.	LS（低速メイン）モード MAX.	LV（低電圧メイン）モード MIN.	LV（低電圧メイン）モード MAX.	単 位
SCLA0クロック周波数	f_{SCL}	ファースト・モード：f_{CLK}≧3.5 MHz	2.7 V≦V_{DD}≦5.5 V	0	400	0	400	0	400	kHz
			2.4 V≦V_{DD}≦5.5 V	0	400	0	400	0	400	kHz
			1.8 V≦V_{DD}≦5.5 V	–		0	400	0	400	kHz
リスタート・コンディションのセットアップ時間	$t_{SU:STA}$	2.7 V≦V_{DD}≦5.5 V		0.6		0.6		0.6		μs
		2.4 V≦V_{DD}≦5.5 V		0.6		0.6		0.6		μs
		1.8 V≦V_{DD}≦5.5 V		–		0.6		0.6		μs
ホールド時間注1	$t_{HD:STA}$	2.7 V≦V_{DD}≦5.5 V		0.6		0.6		0.6		μs
		2.4 V≦V_{DD}≦5.5 V		0.6		0.6		0.6		μs
		1.8 V≦V_{DD}≦5.5 V		–		0.6		0.6		μs
SCLA0 = "L"のホールド・タイム	t_{LOW}	2.7 V≦V_{DD}≦5.5 V		1.3		1.3		1.3		μs
		2.4 V≦V_{DD}≦5.5 V		1.3		1.3		1.3		μs
		1.8 V≦V_{DD}≦5.5 V		–		1.3		1.3		μs
SCLA0 = "H"のホールド・タイム	t_{HIGH}	2.7 V≦V_{DD}≦5.5 V		0.6		0.6		0.6		μs
		2.4 V≦V_{DD}≦5.5 V		0.6		0.6		0.6		μs
		1.8 V≦V_{DD}≦5.5 V		–		0.6		0.6		μs
データ・セットアップ時間（受信時）	$t_{SU:DAT}$	2.7 V≦V_{DD}≦5.5 V		100		100		100		ns
		2.4 V≦V_{DD}≦5.5 V		100		100		100		ns
		1.8 V≦V_{DD}≦5.5 V		–		100		100		ns
データ・ホールド時間（送信時）注2	$t_{HD:DAT}$	2.7 V≦V_{DD}≦5.5 V		0	0.9	0	0.9	0	0.9	μs
		2.4 V≦V_{DD}≦5.5 V		0	0.9	0	0.9	0	0.9	μs
		1.8 V≦V_{DD}≦5.5 V		–		0	0.9	0	0.9	μs
ストップ・コンディションのセットアップ時間	$t_{SU:STO}$	2.7 V≦V_{DD}≦5.5 V		0.6		0.6		0.6		μs
		2.4 V≦V_{DD}≦5.5 V		0.6		0.6		0.6		μs
		1.8 V≦V_{DD}≦5.5 V		–		0.6		0.6		μs
バス・フリー時間	t_{BUF}	2.7 V≦V_{DD}≦5.5 V		1.3		1.3		1.3		μs
		2.4 V≦V_{DD}≦5.5 V		1.3		1.3		1.3		μs
		1.8 V≦V_{DD}≦5.5 V		–		1.3		1.3		μs

注 1. スタート・コンディション，リスタート・コンディション時は，この期間のあと最初のクロック・パルスが生成されます。

2. $t_{HD:DAT}$の最大値（MAX.）は，通常転送時の数値であり，ACK（アクノリッジ）タイミングでは，ウエイトがかかります。

備考　各モードにおけるC_b（通信ライン容量）のMAX.値と，そのときのR_b（通信ライン・プルアップ抵抗値）の値は次のとおりです。

ファースト・モード　：C_b = 320 pF, Rb = 1.1 kΩ

(3) I^2C ファースト・モード・プラス

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件		HS（高速メイン）モード		LS（低速メイン）モード		LV（低電圧メイン）モード		単　位
				MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLA0クロック周波数	f_{SCL}	ファースト・モード・プラス：f_{CLK}≧10 MHz	2.7 V≦V_{DD}≦5.5 V	0	1000	–		–		kHz
リスタート・コンディションのセットアップ時間	$t_{SU:STA}$	2.7 V≦V_{DD}≦5.5 V		0.26		–		–		μs
ホールド時間注1	$t_{HD:STA}$	2.7 V≦V_{DD}≦5.5 V		0.26		–		–		μs
SCLA0 = ”L”のホールド・タイム	t_{LOW}	2.7 V≦V_{DD}≦5.5 V		0.5		–		–		μs
SCLA0 = ”H”のホールド・タイム	t_{HIGH}	2.7 V≦V_{DD}≦5.5 V		0.26		–		–		μs
データ・セットアップ時間（受信時）	$t_{SU:DAT}$	2.7 V≦V_{DD}≦5.5 V		50		–		–		ns
データ・ホールド時間（送信時）注2	$t_{HD:DAT}$	2.7 V≦V_{DD}≦5.5 V		0	0.45	–		–		μs
ストップ・コンディションのセットアップ時間	$t_{SU:STO}$	2.7 V≦V_{DD}≦5.5 V		0.26		–		–		μs
バス・フリー時間	t_{BUF}	2.7 V≦V_{DD}≦5.5 V		0.5		–		–		μs

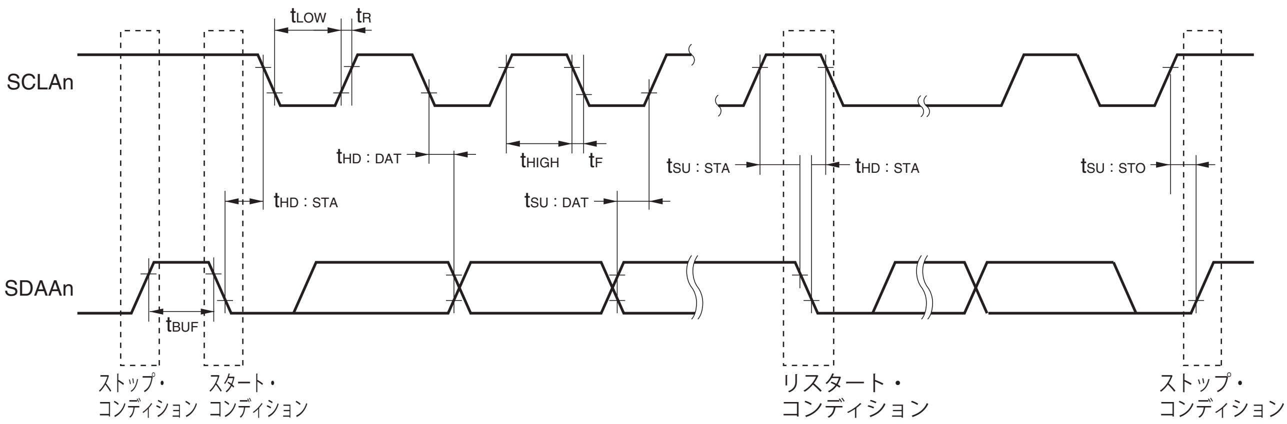
注 1. スタート・コンディション，リスタート・コンディション時は，この期間のあと最初のクロック・パルスが生成されます。

2. $t_{HD:DAT}$の最大値（MAX.）は，通常転送時の数値であり，$\overline{ACK}$（アクノリッジ）タイミングでは，ウエイトがかかります。

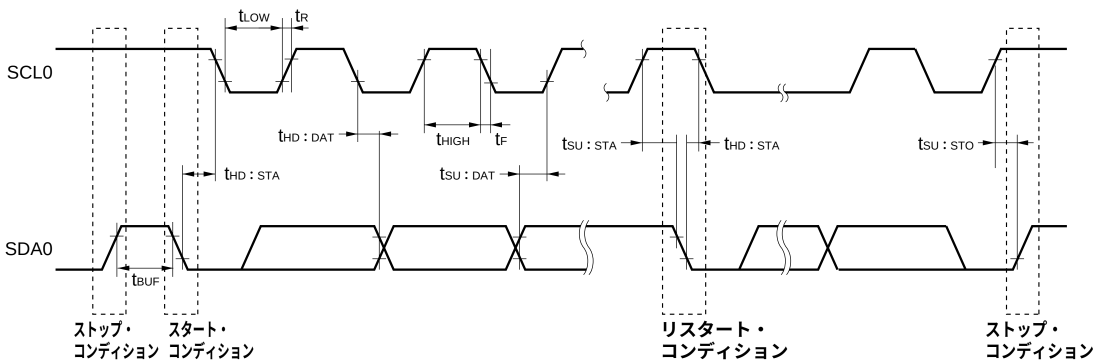
備考 各モードにおけるC_b（通信ライン容量）のMAX.値と，そのときのR_b（通信ライン・プルアップ抵抗値）の値は次のとおりです。

ファースト・モード・プラス　　：C_b = 120 pF, Rb = 1.1 kΩ

IICAシリアル転送タイミング



備考　n = 0, 1



32. 6　アナログ特性

32. 6. 1　A/Dコンバータ特性

A/Dコンバータ特性の区分

基準電圧 ＼ 入力チャネル	基準電圧（+）　= AV_{REFP} 基準電圧（−）　= AV_{REFM}	基準電圧（+）　= V_{DD} 基準電圧（−）　= V_{SS}	基準電圧（+）　= V_{BGR} 基準電圧（−）　= AV_{REFM}
ANI0-ANI1	–	32. 6. 1（2）参照	32. 6. 1（2）参照
ANI16-ANI25	32. 6. 1（1）参照		
内部基準電圧 温度センサ出力電圧	32 6. 1（1）参照		–

（1）基準電圧（+） = AV_{REFP}/ANI0（ADREFP1 = 0, ADREFP0 = 1），基準電圧（-） = AV_{REFM}/ANI1（ADREFM = 1）選択時，変換対象： ANI16-ANI25，内部基準電圧、温度センサ出力電圧

（T_A = −40～+85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V, 基準電圧（+）= AV_{REFP}, 基準電圧（−）= AV_{REFM} = 0 V）

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
分解能	RES			8		10	bit
総合誤差[注1]	AINL	10ビット分解能 AV_{REFP} = V_{DD}[注3]	1.8 V≦AV_{REFP}≦5.5 V		1.2	±5.0	LSB
			1.6 V≦AV_{REFP}≦5.5 V[注4]		1.2	±8.5	LSB
変換時間	t_{CONV}	10ビット分解能 変換対象：ANI16-ANI25	3.6 V≦V_{DD}≦5.5 V	2.125		39	μs
			2.7 V≦V_{DD}≦5.5 V	3.1875		39	μs
			1.8 V≦V_{DD}≦5.5 V	17		39	μs
			1.6 V≦V_{DD}≦5.5 V	57		95	μs
		10ビット分解能 変換対象：内部基準電圧、温度センサ出力電圧 (HS(高速メイン)モード)	3.6 V≦V_{DD}≦5.5 V	2.375		39	μs
			2.7 V≦V_{DD}≦5.5 V	3.5625		39	μs
			2.4 V≦V_{DD}≦5.5 V	17		39	μs
ゼロスケール誤差[注1, 2]	E_{ZS}	10ビット分解能 AV_{REFP} = V_{DD}[注3]	1.8 V≦AV_{REFP}≦5.5 V			±0.35	%FSR
			1.6 V≦AV_{REFP}≦5.5 V[注4]			±0.60	%FSR
フルスケール誤差[注1, 2]	E_{FS}	10ビット分解能 AV_{REFP} = V_{DD}[注3]	1.8 V≦AV_{REFP}≦5.5 V			±0.35	%FSR
			1.6 V≦AV_{REFP}≦5.5 V[注4]			±0.60	%FSR
積分直線性誤差[注1]	ILE	10ビット分解能 AV_{REFP} = V_{DD}[注3]	1.8 V≦AV_{REFP}≦5.5 V			±3.5	LSB
			1.6 V≦AV_{REFP}≦5.5 V[注4]			±6.0	LSB
微分直線性誤差[注1]	DLE	10ビット分解能 AV_{REFP} = V_{DD}[注3]	1.8 V≦AV_{REFP}≦5.5 V			±2.0	LSB
			1.6 V≦AV_{REFP}≦5.5 V[注4]			±2.5	LSB
アナログ入力電圧	V_{AIN}	ANI16-ANI25		0		AV_{REFP} かつV_{DD}	V
	V_{BGR}	内部基準電圧出力（2.4 V≦V_{DD}≦5.5 V, HS（高速メイン）モード）		V_{BGR}[注5]			V
		温度センサ出力電圧（2.4 V≦V_{DD}≦5.5 V, HS（高速メイン）モード）		V_{TMPS25}[注5]			V

（注は次ページにあります。）

注1．量子化誤差（±1/2 LSB）を含みません。

2．フルスケール値に対する比率（%FSR）で表します。

3． AV_{REFP} ＜ V_{DD}の場合，MAX.値は次のようになります。

総合誤差	：AV_{REFP} = V_{DD}のMAX.値に±4.0 LSBを加算してください
ゼロスケール誤差／フルスケール誤差	：AV_{REFP} = V_{DD}のMAX.値に±0.20 %FSRを加算してください
積分直線性誤差／微分直線性誤差	：AV_{REFP} = V_{DD}のMAX.値に±2.0 LSBを加算してください

4． 変換時間をMIN. 57 μs，MAX. 95 μsに設定した場合の値です。

5． 32.6.2 温度センサ／内部基準電圧特性を参照してください。

(2) 基準電圧（+） = V_{DD}（ADREFP1 = 0, ADREFP0 = 0），基準電圧（-） = V_{SS}（ADREFM = 0）選択時，変換対象：ANI0, ANI1, ANI16-ANI25，内部基準電圧、温度センサ出力電圧

（T_A = －40～＋85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V, 基準電圧（+） = V_{DD}, 基準電圧（－） = V_{SS}）

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
分解能	RES			8		10	bit
総合誤差[注1]	AINL	10ビット分解能	1.8 V≦V_{DD}≦5.5 V		1.2	±7.0	LSB
			1.6 V≦V_{DD}≦5.5 V[注3]		1.2	±10.5	LSB
変換時間	t_{CONV}	10ビット分解能 変換対象： ANI0, ANI1, ANI16-ANI25[注3]	3.6 V≦V_{DD}≦5.5 V	2.125		39	μs
			2.7 V≦V_{DD}≦5.5 V	3.1875		39	μs
			1.8 V≦V_{DD}≦5.5 V	17		39	μs
			1.6 V≦V_{DD}≦5.5 V	57		95	μs
		10ビット分解能 変換対象：内部基準電圧出力，温度センサ出力電圧 HS（高速メイン）モード	3.6 V≦V_{DD}≦5.5 V	2.375		39	μs
			2.7 V≦V_{DD}≦5.5 V	3.5625		39	μs
			2.4 V≦V_{DD}≦5.5 V	17		39	μs
ゼロスケール誤差[注1, 2]	E_{ZS}	10ビット分解能	1.8 V≦V_{DD}≦5.5 V			±0.60	%FSR
			1.6 V≦V_{DD}≦5.5 V[注3]			±0.85	%FSR
フルスケール誤差[注1, 2]	E_{FS}	10ビット分解能	1.8 V≦V_{DD}≦5.5 V			±0.60	%FSR
			1.6 V≦V_{DD}≦5.5 V[注3]			±0.85	%FSR
積分直線性誤差[注1]	ILE	10ビット分解能	1.8 V≦V_{DD}≦5.5 V			±4.0	LSB
			1.6 V≦V_{DD}≦5.5 V[注3]			±6.5	LSB
微分直線性誤差[注1]	DLE	10ビット分解能	1.8 V≦V_{DD}≦5.5 V			±2.0	LSB
			1.6 V≦V_{DD}≦5.5 V[注3]			±2.5	LSB
アナログ入力電圧	V_{AIN}	ANI16-ANI25		0		V_{DD}	V
		内部基準電圧出力（2.4 V≦V_{DD}≦5.5 V, HS（高速メイン）モード）			V_{BGR}[注4]		V
		温度センサ出力電圧（2.4 V≦V_{DD}≦5.5 V, HS（高速メイン）モード）			V_{TMPS25}[注4]		V

注1．量子化誤差（±1/2 LSB）を含みません。
2．フルスケール値に対する比率（%FSR）で表します。
3．変換時間をmin：57μs　max：95μsに設定した場合の値です。
4．32. 6. 2 温度センサ／内部基準電圧特性を参照してください。

（3）基準電圧（＋） = 内部基準電圧（ADREFP1 = 1, ADREFP0 = 0），基準電圧（-） = AV$_{REFM}$/ANI1（ADREFM = 1）選択時，変換対象：ANI0, ANI16-ANI25

（T_A = −40～＋85 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V, 基準電圧（＋）= V_{BGR}[注3], 基準電圧（−）= AV_{REFM}[注4] = 0 V, HS（高速メイン）モード）

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
分解能	RES				8		bit
変換時間	t_{CONV}	8ビット分解能	2.4 V≦V_{DD}≦5.5 V	17		39	μs
ゼロスケール誤差[注1, 2]	E_{ZS}	8ビット分解能	2.4 V≦V_{DD}≦5.5 V			±0.60	%FSR
積分直線性誤差[注1]	ILE	8ビット分解能	2.4 V≦V_{DD}≦5.5 V			±2.0	LSB
微分直線性誤差[注1]	DLE	8ビット分解能	2.4 V≦V_{DD}≦5.5 V			±1.0	LSB
アナログ入力電圧	V_{AIN}			0		V_{BGR}[注3]	V

注1．量子化誤差（±1/2 LSB）を含みません。

2．フルスケール値に対する比率（%FSR）で表します。

3．32. 6. 2 温度センサ／内部基準電圧特性を参照してください。

4．基準電圧（−） = V_{SS}の場合，MAX.値は次のようになります。

ゼロスケール誤差　：基準電圧（−）= AV_{REFM}時のMAX.値に±0.35 %FSRを加算してください

積分直線性誤差　：基準電圧（−）= AV_{REFM}時のMAX.値に±0.5 LSBを加算してください

微分直線性誤差　：基準電圧（−）= AV_{REFM}時のMAX.値に±0.2 LSBを加算してください

32. 6. 2 温度センサ特性

（T_A = −40～+85 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V, HS（高速メイン）モード）

項　目	略　号	条　件	MIN.	TYP.	MAX.	単　位
温度センサ出力電圧	V_{TMPS25}	ADSレジスタ ＝80H設定，T_A = ＋25℃		1.05		V
内部基準電圧	V_{BGR}	ADSレジスタ ＝81H設定	1.38	1.45	1.5	V
温度係数	F_{VTMPS}	温度センサ電圧の温度依存		−3.6		mV/℃
動作安定待ち時間	t_{AMP}		5			μs

32. 6. 3 コンパレータ

（T_A = −40～+85 ℃，1.6 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
入力電圧範囲	Ivref			0		V_{DD}−1.4	V
	Ivcmp			−0.3		V_{DD}＋0.3	V
出力遅延	td	V_{DD} = 3.0V 入力スルーレート > 50 mV/μs	コンパレータ高速モード，基本モード			1.2	μs
			コンパレータ高速モード，ウィンドウモード			2.0	μs
			コンパレータ低速モード，基本モード		3.0	5.0	μs
高電位側リファレンス電圧	VTW+	コンパレータ高速モード，ウィンドウモード		0.66V_{DD}	0.76V_{DD}	0.86V_{DD}	V
低電位側リファレンス電圧	VTW-	コンパレータ高速モード，ウィンドウモード		0.14V_{DD}	0.24V_{DD}	0.34V_{DD}	V
動作安定待ち時間	tCMP			100			μs
内部基準電圧[注]	VBGR	2.4 V≦V_{DD}≦5.5 V, HS（高速メイン）モード		1.38	1.45	1.50	V

注　32. 6. 2 温度センサ／内部基準電圧特性を参照してください。

32. 6. 4　POR回路特性

（T_A = －40～＋85 ℃，V_{SS} = 0 V）

項　　目	略　号	条　　件	MIN.	TYP.	MAX.	単　位
検出電圧	V_{POR}	**電源立ち上がり時**	1.47	1.51	1.55	V
	V_{PDR}	**電源立ち下がり時**	1.46	1.50	1.54	V
最小パルス幅注	T_{PW}		300			μs

注　V_{DD}**が**V_{PDR}**を下回った場合に，POR**によるリセット動作に必要な時間です。またSTOPモード時および，クロック動作ステータス制御レジスタ（CSC）のビット0（HIOSTOP）とビット7（MSTOP）の設定によりメイン・システム・クロック（f_{MAIN}）を停止時は，V_{DD}が0.7 Vを下回ってから，V_{POR}を上回るまでのPORによるリセット動作に必要な時間です。**

32. 6. 5　LVD回路特性

リセット・モード，割り込みモードのLVD検出電圧

(T_A = −40～+85 ℃，V_{PDR}≦V_{DD}≦5.5 V，V_{SS} = 0 V)

項　目		略　号	条　件	MIN.	TYP.	MAX.	単　位
検出電圧	電源電圧レベル	V_{LVD0}	電源立ち上がり時	3.98	4.06	4.14	V
			電源立ち下がり時	3.90	3.98	4.06	V
		V_{LVD1}	電源立ち上がり時	3.68	3.75	3.82	V
			電源立ち下がり時	3.60	3.67	3.74	V
		V_{LVD2}	電源立ち上がり時	3.07	3.13	3.19	V
			電源立ち下がり時	3.00	3.06	3.12	V
		V_{LVD3}	電源立ち上がり時	2.96	3.02	3.08	V
			電源立ち下がり時	2.90	2.96	3.02	V
		V_{LVD4}	電源立ち上がり時	2.86	2.92	2.97	V
			電源立ち下がり時	2.80	2.86	2.91	V
		V_{LVD5}	電源立ち上がり時	2.76	2.81	2.87	V
			電源立ち下がり時	2.70	2.75	2.81	V
		V_{LVD6}	電源立ち上がり時	2.66	2.71	2.76	V
			電源立ち下がり時	2.60	2.65	2.70	V
		V_{LVD7}	電源立ち上がり時	2.56	2.61	2.66	V
			電源立ち下がり時	2.50	2.55	2.60	V
		V_{LVD8}	電源立ち上がり時	2.45	2.50	2.55	V
			電源立ち下がり時	2.40	2.45	2.50	V
		V_{LVD9}	電源立ち上がり時	2.05	2.09	2.13	V
			電源立ち下がり時	2.00	2.04	2.08	V
		V_{LVD10}	電源立ち上がり時	1.94	1.98	2.02	V
			電源立ち下がり時	1.90	1.94	1.98	V
		V_{LVD11}	電源立ち上がり時	1.84	1.88	1.91	V
			電源立ち下がり時	1.80	1.84	1.87	V
		V_{LVD12}	電源立ち上がり時	1.74	1.77	1.81	V
			電源立ち下がり時	1.70	1.73	1.77	V
		V_{LVD13}	電源立ち上がり時	1.64	1.67	1.70	V
			電源立ち下がり時	1.60	1.63	1.66	V
最小パルス幅		t_{LW}		300			μs
検出遅延						300	μs

割り込み＆リセット・モードのLVD検出電圧

（T_A = －40～＋85 ℃，V_{PDR}≦V_{DD}≦5.5 V，V_{SS} = 0 V）

項　目	略　号	条　件			MIN.	TYP.	MAX.	単　位
割り込み＆リセット・モード	V_{LVDA0}	V_{POC2}, V_{POC1}, V_{POC0} = 0, 0, 0，立ち下がりリセット電圧			1.60	1.63	1.66	V
	V_{LVDA1}		LVIS1, LVIS0 = 1, 0	立ち上がりリセット解除電圧	1.74	1.77	1.81	V
				立ち下がり割り込み電圧	1.70	1.73	1.77	V
	V_{LVDA2}		LVIS1, LVIS0 = 0, 1	立ち上がりリセット解除電圧	1.84	1.88	1.91	V
				立ち下がり割り込み電圧	1.80	1.84	1.87	V
	V_{LVDA3}		LVIS1, LVIS0 = 0, 0	立ち上がりリセット解除電圧	2.86	2.92	2.97	V
				立ち下がり割り込み電圧	2.80	2.86	2.91	V
	V_{LVDB0}	V_{POC2}, V_{POC1}, V_{POC0} = 0, 0, 1，立ち下がりリセット電圧			1.80	1.84	1.87	V
	V_{LVDB1}		LVIS1, LVIS0 = 1, 0	立ち上がりリセット解除電圧	1.94	1.98	2.02	V
				立ち下がり割り込み電圧	1.90	1.94	1.98	V
	V_{LVDB2}		LVIS1, LVIS0 = 0, 1	立ち上がりリセット解除電圧	2.05	2.09	2.13	V
				立ち下がり割り込み電圧	2.00	2.04	2.08	V
	V_{LVDB3}		LVIS1, LVIS0 = 0, 0	立ち上がりリセット解除電圧	3.07	3.13	3.19	V
				立ち下がり割り込み電圧	3.00	3.06	3.12	V
	V_{LVDC0}	V_{POC2}, V_{POC1}, V_{POC0} = 0, 1, 0，立ち下がりリセット電圧			2.40	2.45	2.50	V
	V_{LVDC1}		LVIS1, LVIS0 = 1, 0	立ち上がりリセット解除電圧	2.56	2.61	2.66	V
				立ち下がり割り込み電圧	2.50	2.55	2.60	V
	V_{LVDC2}		LVIS1, LVIS0 = 0, 1	立ち上がりリセット解除電圧	2.66	2.71	2.76	V
				立ち下がり割り込み電圧	2.60	2.65	2.70	V
	V_{LVDC3}		LVIS1, LVIS0 = 0, 0	立ち上がりリセット解除電圧	3.68	3.75	3.82	V
				立ち下がり割り込み電圧	3.60	3.67	3.74	V
	V_{LVDD0}	V_{POC2}, V_{POC1}, V_{POC0} = 0, 1, 1，立ち下がりリセット電圧			2.70	2.75	2.81	V
	V_{LVDD1}		LVIS1, LVIS0 = 1, 0	立ち上がりリセット解除電圧	2.86	2.92	2.97	V
				立ち下がり割り込み電圧	2.80	2.86	2.91	V
	V_{LVDD2}		LVIS1, LVIS0 = 0, 1	立ち上がりリセット解除電圧	2.96	3.02	3.08	V
				立ち下がり割り込み電圧	2.90	2.96	3.02	V
	V_{LVDD3}		LVIS1, LVIS0 = 0, 0	立ち上がりリセット解除電圧	3.98	4.06	4.14	V
				立ち下がり割り込み電圧	3.90	3.98	4.06	V

32. 6. 6　電源電圧立ち上がり傾き特性

（T_A = －40～＋85 ℃，V_{SS} = 0 V）

項　目	略　号	条　件	MIN.	TYP.	MAX.	単　位
電源電圧立ち上がり傾き	SV_{DD}				54	V/ms

注意　V_{DD}が32.4 AC特性に示す動作電圧範囲内に達するまで，LVD回路か外部リセットで内部リセット状態を保ってください。

32. 7　LCD特性

32. 7. 1　外部抵抗分割方式

(1) スタティック・モード

(T_A = −40～+85 ℃, V_{L4} (MIN.)≦V_{DD}≦5.5 V, V_{SS} = 0 V)

項　　目	略　号	条　　件	MIN.	TYP.	MAX.	単　位
LCD駆動電圧	V_{L4}		2.0		V_{DD}	V

(2) 1/2バイアス，1/4バイアス

(T_A = −40～+85 ℃, V_{L4} (MIN.)≦V_{DD}≦5.5 V, V_{SS} = 0 V)

項　　目	略　号	条　　件	MIN.	TYP.	MAX.	単　位
LCD駆動電圧	V_{L4}		2.7		V_{DD}	V

(3) 1/3バイアス

(T_A = −40～+85 ℃, V_{L4} (MIN.)≦V_{DD}≦5.5 V, V_{SS} =0 V)

項　　目	略　号	条　　件	MIN.	TYP.	MAX.	単　位
LCD駆動電圧	V_{L4}		2.5		V_{DD}	V

32. 7. 2　内部昇圧方式

(1) 1/3バイアス

(T_A = －40～＋85 ℃, 1.8 V≦V_{DD}≦5.5 V, V_{SS} = 0 V)

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
LCD出力電圧可変範囲	V_{L1}	C1-C4注1 = 0.47 μF注2	VLCD = 04H	0.90	1.00	1.08	V
			VLCD = 05H	0.95	1.05	1.13	V
			VLCD = 06H	1.00	1.10	1.18	V
			VLCD = 07H	1.05	1.15	1.23	V
			VLCD = 08H	1.10	1.20	1.28	V
			VLCD = 09H	1.15	1.25	1.33	V
			VLCD = 0AH	1.20	1.30	1.38	V
			VLCD = 0BH	1.25	1.35	1.43	V
			VLCD = 0CH	1.30	1.40	1.48	V
			VLCD = 0DH	1.35	1.45	1.53	V
			VLCD = 0EH	1.40	1.50	1.58	V
			VLCD = 0FH	1.45	1.55	1.63	V
			VLCD = 10H	1.50	1.60	1.68	V
			VLCD = 11H	1.55	1.65	1.73	V
			VLCD = 12H	1.60	1.70	1.78	V
			VLCD = 13H	1.65	1.75	1.83	V
ダブラ出力電圧	V_{L2}	C1-C4注1 = 0.47 μF		2 V_{L1}－0.10	2 V_{L1}	2 V_{L1}	V
トリプラ出力電圧	V_{L3}	C1-C4注1 = 0.47 μF		3 V_{L1}－0.15	3 V_{L1}	3 V_{L1}	V
基準電圧セットアップ時間注2	t_{VWAIT1}			5			ms
昇圧ウエイト時間注3	t_{VWAIT2}	C1-C4注1 = 0.47 μF		500			ms

注1. LCDを駆動用電圧端子間に接続するコンデンサです。
C1：CAPH-CAPL間に接続するコンデンサです。
C2：V_{L1}-GND間に接続するコンデンサです。
C3：V_{L2}-GND間に接続するコンデンサです。
C4：V_{L3}-GND間に接続するコンデンサです。
C1 = C2 = C3 = C4 = 0.47 μF±30%

2. VLCDレジスタで基準電圧を設定してから（基準電圧をデフォルト値で使用する場合は内部昇圧方式に選択（LCDM0レジスタのMDSET1, MDSET0ビット ＝01B）にしてから），昇圧を開始する（VLCON = 1）までに必要なウエイト時間です。
3. 昇圧を開始してから（VLCON = 1），表示が可能になる（LCDON = 1）までのウエイト時間です。

（2）1/4バイアス

（T_A = －40～＋85 ℃，1.8 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
LCD出力電圧可変範囲	V_{L1}	C1-C5[注1] = 0.47 μF[注2]	VLCD = 04H	0.90	1.00	1.08	V
			VLCD = 05H	0.95	1.05	1.13	V
			VLCD = 06H	1.00	1.10	1.18	V
			VLCD = 07H	1.05	1.15	1.23	V
			VLCD = 08H	1.10	1.20	1.28	V
			VLCD = 09H	1.15	1.25	1.33	V
			VLCD = 0AH	1.20	1.30	1.38	V
ダブラ出力電圧	V_{L2}	C1-C5[注1] = 0.47 μF		2 V_{L1}－0.08	2 V_{L1}	2 V_{L1}	V
トリプラ出力電圧	V_{L3}	C1-C5[注1] = 0.47 μF		3 V_{L1}－0.12	3 V_{L1}	3 V_{L1}	V
クアドロプラ出力電圧	V_{L4}	C1-C5[注1] = 0.47 μF		4 V_{L1}－0.16	4 V_{L1}	4 V_{L1}	V
基準電圧セットアップ時間[注2]	t_{VWAIT1}			5			ms
昇圧ウエイト時間[注3]	t_{VWAIT2}	C1-C5[注1] = 0.47 μF		500			ms

注1. LCDを駆動用電圧端子間に接続するコンデンサです。

C1：CAPH-CAPL間に接続するコンデンサです。

C2：V_{L1}-GND間に接続するコンデンサです。

C3：V_{L2}-GND間に接続するコンデンサです。

C4：V_{L3}-GND間に接続するコンデンサです。

C5：V_{L4}-GND間に接続するコンデンサです。

C1 = C2 = C3 = C4 = C5 = 0.47 μF±30%

2. VLCDレジスタで基準電圧を設定してから（基準電圧をデフォルト値で使用する場合は内部昇圧方式に選択（LCDM0レジスタのMDSET1, MDSET0 = 01B）してから），昇圧を開始する（VLCON = 1）までに必要なウエイト時間です。

3. 昇圧を開始してから（VLCON = 1），表示が可能になる（LCDON = 1）までのウエイト時間です。

32. 7. 3 容量分割方式

（1）1/3バイアス

（T_A = －40～＋85 ℃，2.2 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略 号	条　件	MIN.	TYP.	MAX.	単 位
V_{L4}電圧	V_{L4}	C1-C4 = 0.47 μF注2		V_{DD}		V
V_{L2}電圧	V_{L2}	C1-C4 = 0.47 μF注2	2/3 V_{L4}－0.1	2/3 V_{L4}	2/3 V_{L4}＋0.1	V
V_{L1}電圧	V_{L1}	C1-C4 = 0.47 μF注2	1/3 V_{L4}－0.1	1/3 V_{L4}	1/3 V_{L4}＋＋0.1	V
容量分割ウエイト時間注1	t_{VWAIT}		100			ms

注1．降圧を開始してから（VLCON = 1），表示が可能になる（LCDON = 1）までのウエイト時間です。

2．LCDを駆動用電圧端子間に接続するコンデンサです。

C1：CAPH-CAPL間に接続するコンデンサです。

C2：V_{L1}-GND間に接続するコンデンサです。

C3：V_{L2}-GND間に接続するコンデンサです。

C4：V_{L4}-GND間に接続するコンデンサです。

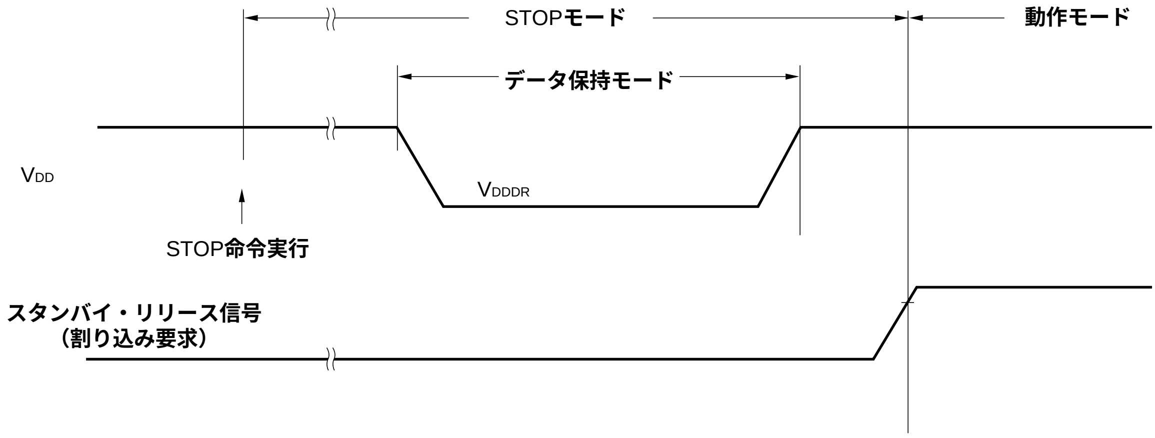
C1 = C2 = C3 = C4 = 0.47 μF±30%

32. 8　データ・メモリSTOPモード低電源電圧データ保持特性

（T_A = −40～+85 ℃）

項　　目	略　号	条　　件	MIN.	TYP.	MAX.	単　位
データ保持電源電圧	V_{DDDR}		1.46[注]		5.5	V

注　POR検出電圧に依存します。電圧降下時，PORリセットがかかるまではデータを保持しますが，PORリセットがかかった場合のデータは保持されません。



32. 9　フラッシュ・メモリ・プログラミング特性

（T_A = −40～+85 ℃，1.8 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　　目	略　号	条　　件		MIN.	TYP.	MAX.	単　位
システム・クロック周波数	f_{CLK}	1.8 V≦V_{DD}≦5.5 V		1		24	MHz
コード・フラッシュの書き換え回数 注1,2,3	C_{erwr}	保持年数：20年	T_A ＝ 85℃[注]	1,000			回
データ・フラッシュの書き換え回数 注1,2,3		保持年数：1年	T_A ＝ 25℃[注]		1,000,000		
		保持年数：5年	T_A ＝ 85℃[注]	100,000			
		保持年数：20年	T_A ＝ 85℃[注]	10,000			

注 1.　消去1回+消去後の書き込み1回を書き換え回数1回とする。保持年数は，1度書き換えた後，次に書き換えを行うまでの期間とする。

2.　フラッシュ・メモリ・プログラマ使用時および当社提供のライブラリを使用時

3.　この特性はフラッシュ・メモリの特性を示すものであり，当社の信頼性試験から得られた結果です。

32. 10　専用フラッシュ・メモリ・プログラマ通信（UART）

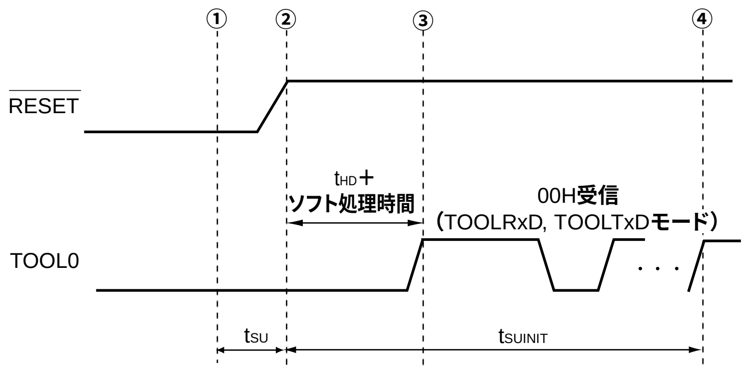
（T_A = −40～+85 ℃，1.8 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　　目	略　号	条　　件	MIN.	TYP.	MAX.	単　位
転送レート		シリアル・プログラミング時	115.2 k		1 M	bps

32. 11 フラッシュ・メモリ・プログラミング・モード引き込みタイミング

（T_A = −40～+85 ℃，2.2 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略 号	条　件	MIN.	TYP.	MAX.	単 位
外部リセット解除から初期設定通信を完了する時間	t_{SUINIT}	外部リセット解除前にPOR, LVDリセットは解除			100	ms
TOOL0端子をロウ・レベルにしてから，外部リセットを解除するまでの時間	t_{SU}	外部リセット解除前にPOR, LVDリセットは解除	10			μs
外部リセット解除から，TOOL0端子をロウ・レベルにホールドする時間（フラッシュ・ファーム処理時間を除く）	t_{HD}	外部リセット解除前にPOR, LVDリセットは解除	1			ms



① TOOL0端子にロウ・レベルを入力

② 外部リセットを解除（その前にPOR, LVDリセットが解除されていること）

③ TOOL0端子のロウ・レベルを解除

④ UART受信による，ボー・レート設定完了

備考 t_{SUINIT} ：この区間では，リセット解除から100 ms 以内に初期設定通信を完了してください。

t_{SU} ：TOOL0端子をロウ・レベルにしてから、端子リセットを解除するまでの時間

t_{HD} ：外部リセット解除から，TOOL0端子をロウ・レベルに保持する時間（フラッシュ・ファーム処理時間を除く）

第33章　電気的特性（T_A = －40～＋105℃）

この章では，G：産業用途（T_A = –40～＋105℃）の電気的特性を示します。

注意1.　RL78**マイクロコントローラには開発／評価用にオンチップ・デバッグ機能が搭載されています。オンチップ・デバッグ機能を使用した場合，フラッシュ・メモリの保証書き換え回数を越えてしまう可能性があり，製品の信頼性が保証できませんので，量産用の製品では本機能を使用しないでください。オンチップ・デバッグ機能を使用した製品については，クレーム受け付け対象外となります。**

2.　**製品により搭載している端子が異なります。**2. 1　**ポート機能 ～**2. 2. 1　**製品別の搭載機能を参照してください。**

3.　T_A = ＋85℃～＋105℃**で使用する場合のディレーティングについては，当社営業および販売店営業へお問い合わせください。なお，ディレーティングとは，「信頼性を改善するために，計画的に負荷を定格値から軽減すること」です。**

”G：**産業用途**（T_A = －40～＋105℃）”**は，**“A：**民生用途，**G：**産業用途**（T_A = －40～＋85℃　にて使用する場合）”**と次に示す機能が異なります。**

用途区分	A：民生用途， G：産業用途（TA = －40～＋85℃にて使用する場合）	G：産業用途
動作周囲温度	－40～＋85℃	－40～＋105℃
動作モード 動作電圧範囲	HS（高速メイン）モード　： 2.7 V≦V_{DD}≦5.5 V@1 MHz～32 MHz 2.4 V≦V_{DD}≦5.5 V@1 MHz～16 MHz LS（低速メイン）モード　： 1.8 V≦V_{DD}≦5.5 V@1 MHz～8 MHz LV（低電圧メイン）モード： 1.6 V≦V_{DD}≦5.5 V@1 MHz～4 MHz	HS（高速メイン）モードのみ： 2.7 V≦V_{DD}≦5.5 V@1 MHz～32 MHz 2.4 V≦V_{DD}≦5.5 V@1 MHz～16 MHz
高速オンチップ・オシレータ・クロック精度	1.8 V≦V_{DD}≦5.5 V： ±1.0 % @ T_A = －20℃～＋85℃ ±1.5 % @ T_A = －40℃～－20℃ 1.6 V≦V_{DD}＜1.8 V： ±5.0 % @ T_A = －20℃～＋85℃ ±5.5 % @ T_A = －40℃～－20℃	2.4 V≦V_{DD}≦5.5 V： ±2.0 % @ T_A = ＋85℃～＋105℃ ±1.0 % @ T_A = －20℃～＋85℃ ±1.5 % @ T_A = －40℃～－20℃
シリアル・アレイ・ユニット	UART CSI00：f_{CLK}/2（16Mbps対応），f_{CLK}/4 CSI01 簡易I^2C	UART CSI00：　f_{CLK}/4 CSI01 簡易I^2C
IICA	標準モード ファースト・モード ファースト・モード・プラス	標準モード ファースト・モード
電圧検出回路	・立ち上がり：1.67 V～4.06 V（14段階） ・立ち下がり：1.63 V～3.98 V（14段階）	・立ち上がり：2.61 V～4.06 V（8段階） ・立ち下がり：2.55 V～3.98 V（8段階）

備考　G：**産業用途**（T_A = －40～＋105℃）**の電気的特性は，**“A：**民生用途，**G：**産業用途**（T_A = －40～＋85℃　でのみ使用時）”　**と異なります。詳細は，このページ以降の**31. 1～31. 10**を参照してください。**

33. 1　絶対最大定格

絶対最大定格（1/3）

項　　目	略　号	条　　件	定　　格	単　位
電源電圧	V_{DD}		－0.5～＋6.5	V
REGC端子入力電圧	V_{IREGC}	REGC	－0.3～＋2.8 かつ－0.3～V_{DD}＋0.3[注1]	V
入力電圧	V_{I1}	P00-P07, P10-P17, P20-P27, P30-P35, P40-P47, P50-P57, P60, P61, P70-P77, P121-P127, P130, P137	－0.3～V_{DD}＋0.3[注2]	V
	V_{I2}	P60, P61（N-chオープン・ドレイン）	－0.3～＋6.5	V
	V_{I3}	EXCLK, EXCLKS, $\overline{\text{RESET}}$	－0.3～V_{DD}＋0.3[注2]	V
出力電圧	V_{O1}	P00-P07, P10-P17, P20-P27, P30-P35, P40-P47, P50-P57, P60, P61, P70-P77, P121-P127, P130, P137	－0.3～V_{DD}＋0.3[注2]	V
アナログ入力電圧	V_{AI1}	ANI0, ANI1, ANI16-ANI25	－0.3～V_{DD}＋0.3 かつ－0.3～$AV_{REF(+)}$＋0.3[注2, 3]	V

注1.　REGC端子にはコンデンサ（0.47～1 μF）を介してV_{SS}に接続してください。この値は，REGC端子の絶対最大定格を規定するものです。電圧印加して使用しないでください。

2.　6.5 V以下であること。

3.　A/D変換対象の端子は，$AV_{REF(+)}$＋0.3を越えないでください。

注意　**各項目のうち1項目でも，また一瞬でも絶対最大定格を越えると，製品の品質を損なう恐れがあります。つまり絶対最大定格とは，製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で，製品をご使用ください。**

備考 1.　特に指定がないかぎり，兼用端子の特性はポート端子の特性と同じです。

2.　$AV_{REF(+)}$：A/Dコンバータの＋側基準電圧

3.　V_{SS}を基準電圧とする。

絶対最大定格（2/3）

項　目	略　号	条　件		定　格	単 位
LCD電圧	V_{L1}	V_{L1}電圧[注1]		－0.3～＋2.8且つ -0.3～V_{L4}+0.3	V
	V_{L2}	V_{L2}電圧[注1]		-0.3～V_{L4}+0.3[注2]	V
	V_{L3}	V_{L3}電圧[注1]		-0.3～V_{L4}+0.3[注2]	V
	V_{L4}	V_{L4}電圧[注1]		－0.3～＋6.5	V
	V_{LCAP}	CAPL, CAPH出力電圧[注1]		-0.3～V_{L4}+0.3[注2]	V
	V_{LOUT6}	COM0-COM7	外部抵抗分割方式	－0.3～V_{DD}＋0.3[注2]	V
		SEG0-SEG50	容量分割方式	－0.3～V_{DD}＋0.3[注2]	V
		COMEXP 出力電圧	内部昇圧方式	-0.3～V_{L4}+0.3[注2]	V

注 1.　この値は，V_{L1}, V_{L2}, V_{L3}, V_{L4}端子への電圧印加する場合の絶対最大定格を規定するものであり，電圧印加して使用することを推奨しているわけではありません。内部昇圧方式，容量分割方式の場合，V_{L1}, V_{L2}, V_{L3}, V_{L4}端子にはコンデンサ（0.47±30 %）を介してV_{SS}に接続し，CAPL端子，CAPH端子間にもコンデンサ（0.47±30 %）を接続してください。

2.　6.5 V以下であること。

注意　各項目のうち1項目でも，また一瞬でも絶対最大定格を越えると，製品の品質を損なう恐れがあります。つまり絶対最大定格とは，製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で，製品をご使用ください。

備考　V_{SS}を基準電圧とする。

絶対最大定格（3/3）

項　　目	略　号	条　　件		定　　格	単　位
ハイ・レベル出力電流	I_{OH1}	1端子	P00-P07, P14-P17, P30-P35, P40-P47, P50-P57, P60, P61, P70-P77, P125-P127, P130	－40	mA
		端子合計 －170 mA	P00-P07, P14-P17, P30-P35, P40-P47, P50-P57, P60, P61, P70-P77, P125-P127, P130	－170	mA
	I_{OH2}	1端子	P10-P13, P20-P27	－0.5	mA
		端子合計		－2	mA
ロウ・レベル出力電流	I_{OL1}	1端子	P00-P07, P14-P17, P30-P35, P40-P47, P50-P57, P60, P61, P70-P77, P125-P127, P130	40	mA
		端子合計 170 mA	P40-P47, P130	70	mA
			P00-P07, P14-P17, P30-P35, P50-P57, P60, P61, P70-P77, P125-P127	100	mA
	I_{OL2}	1端子	P10-P13, P20-P27	1	mA
		端子合計		5	mA
動作周囲温度	T_A	通常動作時		－40～＋105	℃
		フラッシュ・メモリ・プログラミング時			
保存温度	T_{stg}			－65～＋150	℃

注意　各項目のうち1項目でも，また一瞬でも絶対最大定格を越えると，製品の品質を損なう恐れがあります。つまり絶対最大定格とは，製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で，製品をご使用ください。

備考　特に指定がないかぎり，兼用端子の特性はポート端子の特性と同じです。

33. 2　発振回路特性

33. 2. 1　X1, XT1発振回路特性

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　　目	発振子	条　　件	MIN.	TYP.	MAX.	単位
X1クロック発振周波数（f_X）注	セラミック発振子／水晶振動子	2.7 V≦V_{DD}≦5.5 V	1.0		20.0	MHz
		2.4 V≦V_{DD}≦2.7 V	1.0		16.0	
XT1クロック発振周波数（f_{XT}）注	水晶振動子		32	32.768	35	kHz

注　発振回路の周波数許容範囲のみを示すものです。命令実行時間は，AC特性を参照してください。
また，実装回路上での評価を発振子メーカに依頼し，発振特性を確認してご使用ください。

注意　リセット解除後は，高速オンチップ・オシレータ・クロックによりCPUが起動されるため，X1クロックの発振安定時間は発振安定時間カウンタ状態レジスタ（OSTC）でユーザにて確認してください。また使用する発振子で発振安定時間を十分に評価してから，OSTCレジスタ，発振安定時間選択レジスタ（OSTS）の発振安定時間を決定してください。

備考　X1, XT1発振回路を使用する場合は、5.4　システム・クロック発振回路を参照してください。

33. 2. 2　オンチップ・オシレータ特性

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　　目	略　号	条　　件		MIN.	TYP.	MAX.	単位
高速オンチップ・オシレータ・クロック周波数注1, 2	f_{IH}			1		24	MHz
高速オンチップ・オシレータ・クロック周波数精度		－20～＋85 ℃	2.4 V≦V_{DD}≦5.5 V	－1		＋1	%
		－40～－20 ℃	2.4 V≦V_{DD}≦5.5 V	－1.5		＋1.5	%
		＋85～＋105 ℃	2.4 V≦V_{DD}≦5.5 V	－2		＋2	%
低速オンチップ・オシレータ・クロック周波数	f_{IL}				15		kHz
低速オンチップ・オシレータ・クロック周波数精度				－15		＋15	%

注1.　**高速オンチップ・オシレータの周波数は、オプション・バイト（**000C2H/010C2H**）のビット**0-4**および**HOCODIV**レジスタのビット**0-2**によって選択します。**

2.　**発振回路の特性だけを示すものです。命令実行時間は，**AC**特性を参照してください。**

33. 3　DC特性

33. 3. 1　端子特性

（T_A = −40～+105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
ハイ・レベル出力電流[注1]	I_{OH1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130 1端子	2.4 V≦V_{DD}≦5.5 V			−3.0[注2]	mA
		P00-P07, P14-P17, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130 合計 （デューティ = 70 %時[注3]）	4.0 V≦V_{DD}≦5.5 V			−45.0	mA
			2.7 V≦V_{DD}＜4.0 V			−15.0	mA
			2.4 V≦V_{DD}＜2.7 V			−7.0	mA
	I_{OH2}	P20, P21 1端子	2.4 V≦V_{DD}≦5.5 V			−0.1[注2]	mA
		全端子合計 （デューティ = 70 %時[注3]）	2.4 V≦V_{DD}≦5.5 V			−0.2	mA

注1.　V_{DD}端子から出力端子に流れ出しても，デバイスの動作を保証する電流値です。

2.　合計の電流値を超えないでください。

3.　デューティ ≦ 70 %の条件での出力電流の値です。

デューティ＞70%に変更した出力電流の値は，次の計算式で求めることができます（デューティ比をn %に変更する場合）。

・端子合計の出力電流 = （I_{OH}×0.7）／（n×0.01）

＜計算例＞ I_{OH} = −90.0 mAの場合，n = 80 %

端子合計の出力電流 = （−90.0×0.7）／（80×0.01）　−78.75 mA

ただし，1端子当たりに流せる電流は，デューティによって変わることはありません。また，絶対最大定格以上の電流は流せません。

注意　P00, P04-P07, P16, P17, P35, P42-P44, P46, P47, P53-P56, P130は，N-chオープン・ドレイン・モード時には，ハイ・レベル出力しません。

備考　特に指定のないかぎり，兼用端子の特性はポート端子の特性と同じです。

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項 目	略 号	条 件		MIN.	TYP.	MAX.	単 位
ロウ・レベル出力電流[注1]	I_{OL1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130 1端子				8.5[注2]	mA
		P60, P61 1端子				15.0[注2]	mA
		P40-P47, P130 **合計** （デューティ = 70 %時[注3]）	4.0 V≦V_{DD}≦5.5 V			40.0	mA
			2.7 V≦V_{DD}<4.0 V			15.0	mA
			2.4 V≦V_{DD}<2.7 V			9.0	mA
		P00-P07, P14-P17, P30-P35, P50-P57, P70-P77, P125-P127 **合計** （デューティ = 70 %時[注3]）	4.0 V≦V_{DD}≦5.5 V			60.0	mA
			2.7 V≦V_{DD}<4.0 V			35.0	mA
			2.4 V≦V_{DD}<2.7 V			20.0	mA
		全端子合計 （デューティ = 70 %時[注3]）				100.0	mA
	I_{OL2}	P20, P21 1端子				0.4[注2]	mA
		全端子合計 （デューティ = 70 %時[注3]）	2.4 V≦V_{DD}≦5.5 V			0.8	mA

注1. 出力端子からV_{SS}端子に流れ込んでも，デバイスの動作を保証する電流値です。

2. 合計の電流値を超えないでください。

3. デューティ ≦ 70 %の条件での出力電流の値です。

デューティ>70%に変更した出力電流の値は，次の計算式で求めることができます（デューティ比をn %に変更する場合）。

・端子合計の出力電流 = （I_{OL}×0.7）／（n×0.01）

<計算例> I_{OL} = 70.0 mAの場合，n = 80 %

端子合計の出力電流 = （70.0×0.7）／（80×0.01） 61.25 mA

ただし，1端子当たりに流せる電流は，デューティによって変わることはありません。また，絶対最大定格以上の電流は流せません。

備考 特に指定のないかぎり，兼用端子の特性はポート端子の特性と同じです。

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略 号	条　件		MIN.	TYP.	MAX.	単 位
ハイ・レベル入力電圧	V_{IH1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130, P137	**通常入力バッファ**	0.8V_{DD}		V_{DD}	V
	V_{IH2}	P03, P05, P06, P16, P17, P34, P43, P44, P46, P47, P53, P55	TTL**入力バッファ** 4.0 V≦V_{DD}≦5.5 V	2.2		V_{DD}	V
			TTL**入力バッファ** 3.3 V≦V_{DD}＜4.0 V	2.0		V_{DD}	V
			TTL**入力バッファ** 1.6 V≦V_{DD}＜3.3 V	1.5		V_{DD}	V
	V_{IH3}	P20, P21		0.7V_{DD}		V_{DD}	V
	V_{IH4}	P60, P61		0.7V_{DD}		6.0	V
	V_{IH5}	P121-P124, P137, EXCLK, EXCLKS, $\overline{\text{RESET}}$		0.8V_{DD}		V_{DD}	V
ロウ・レベル入力電圧	V_{IL1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130, P137	**通常入力バッファ**	0		0.2V_{DD}	V
	V_{IL2}	P03, P05, P06, P16, P17, P34, P43, P44, P46, P47, P53, P55	TTL**入力バッファ** 4.0 V≦V_{DD}≦5.5 V	0		0.8	V
			TTL**入力バッファ** 3.3 V≦V_{DD}＜4.0 V	0		0.5	V
			TTL**入力バッファ** 2.4 V≦V_{DD}＜3.3 V	0		0.32	V
	V_{IL3}	P20, P21		0		0.3V_{DD}	V
	V_{IL4}	P60, P61		0		0.3V_{DD}	V
	V_{IL5}	P121-P124, P137, EXCLK, EXCLKS, $\overline{\text{RESET}}$		0		0.2V_{DD}	V

注意　P00, P04-P07, P16, P17, P35, P42-P44, P46, P47, P53-P56, P130**は，**N-ch**オープン・ドレイン・モード時でも**V_{IH}**の最大値（**MAX.**）は**V_{DD}**です。**

備考　**特に指定のないかぎり，兼用端子の特性はポート端子の特性と同じです。**

（T_A = −40～+105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
ハイ・レベル出力電圧	V_{OH1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130	4.0 V≦V_{DD}≦5.5 V, I_{OH1} = −3.0 mA	V_{DD}−0.7			V
			2.7 V≦V_{DD}≦5.5 V, I_{OH1} = −2.0 mA	V_{DD}−0.6			V
			2.4 V≦V_{DD}≦5.5 V, I_{OH1} = −1.5 mA	V_{DD}−0.5			V
	V_{OH2}	P20, P21	2.4 V≦V_{DD}≦5.5 V, I_{OH2} = −100 μA	V_{DD}−0.5			V
ロウ・レベル出力電圧	V_{OL1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130	4.0 V≦V_{DD}≦5.5 V, I_{OL1} = 8.5 mA			0.7	V
			2.7 V≦V_{DD}≦5.5 V, I_{OL1} = 3.0 mA			0.6	V
			2.7 V≦V_{DD}≦5.5 V, I_{OL1} = 1.5 mA			0.4	V
			2.4 V≦V_{DD}≦5.5 V, I_{OL1} = 0.6 mA			0.4	V
	V_{OL2}	P20, P21	2.4 V≦V_{DD}≦5.5 V, I_{OL2} = 400 μA			0.4	V
	V_{OL3}	P60, P61	4.0 V≦V_{DD}≦5.5 V, I_{OL3} = 15.0 mA			2.0	V
			4.0 V≦V_{DD}≦5.5 V, I_{OL3} = 5.0 mA			0.4	V
			2.7 V≦V_{DD}≦5.5 V, I_{OL3} = 3.0 mA			0.4	V
			2.4 V≦V_{DD}≦5.5 V, I_{OL3} = 2.0 mA			0.4	V

注意　P00, P04-P07, P16, P17, P35, P42-P44, P46, P47, P53-P56, P130**は，**N-ch**オープン・ドレイン・モード時には，ハイ・レベル出力しません。**

備考　特に指定のないかぎり，兼用端子の特性はポート端子の特性と同じです。

（T_A = −40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略 号	条　件			MIN.	TYP.	MAX.	単 位
ハイ・レベル入力リーク電流	I_{LIH1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130, P137	$V_I = V_{DD}$				1	μA
	I_{LIH2}	P20, P21, $\overline{RESET}$	$V_I = V_{DD}$				1	μA
	I_{LIH3}	P121-P124（X1, X2, XT1, XT2, EXCLK, EXCLKS）	$V_I = V_{DD}$	入力ポート時, 外部クロック入力時			1	μA
				発振子接続時			10	μA
ロウ・レベル入力リーク電流	I_{LIL1}	P00-P07, P10-P17, P22-P27, P30-P35, P40-P47, P50-P57, P70-P77, P125-P127, P130, P137	$V_I = V_{SS}$				−1	μA
	I_{LIL2}	P20, P21, $\overline{RESET}$	$V_I = V_{SS}$				−1	μA
	I_{LIL3}	P121-P124（X1, X2, XT1, XT2, EXCLK, EXCLKS）	$V_I = V_{SS}$	入力ポート時, 外部クロック入力時			−1	μA
				発振子接続時			−10	μA
内蔵プルアップ抵抗	R_{U1}	P00-P07, P10-P17, P22-P27, P30-P35, P45-P47, P50-P57, P70-P77,P125-P127 , P130	$V_I = V_{SS}$	2.4 V≦V_{DD}<5.5 V	10	20	100	kΩ
	R_{U2}	P40-P44	$V_I = V_{SS}$		10	20	100	kΩ

備考　特に指定のないかぎり，兼用端子の特性はポート端子の特性と同じです。

33. 3. 2　電源電流特性

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）　　　　(1/2)

項　目	略号	条　件					MIN.	TYP.	MAX.	単位
電源電流	I_{DD1}[注1]	動作モード	HS（高速メイン）モード[注5]	f_{HOCO} = 48 MHz[注3]，f_{IH} = 24 MHz[注3]	基本動作	V_{DD} = 5.0 V		2.0		mA
						V_{DD} = 3.0 V		2.0		
					通常動作	V_{DD} = 5.0 V		3.8	7.0	mA
						V_{DD} = 3.0 V		3.8	7.0	
				f_{HOCO} = 24 MHz[注3]，f_{IH} = 24 MHz[注3]	基本動作	V_{DD} = 5.0 V		1.7		mA
						V_{DD} = 3.0 V		1.7		
					通常動作	V_{DD} = 5.0 V		3.6	6.5	mA
						V_{DD} = 3.0 V		3.6	6.5	
				f_{HOCO} = 16 MHz[注3]，f_{IH} = 16 MHz[注3]	通常動作	V_{DD} = 5.0 V		2.7	5.0	mA
						V_{DD} = 3.0 V		2.7	5.0	
			HS（高速メイン）モード[注5]	f_{MX} = 20 MHz[注2]，V_{DD} = 5.0 V	通常動作	方形波入力		3.0	5.4	mA
						発振子接続		3.2	5.6	
				f_{MX} = 20 MHz[注2]，V_{DD} = 3.0 V	通常動作	方形波入力		2.9	5.4	mA
						発振子接続		3.2	5.6	
				f_{MX} = 10 MHz[注2]，V_{DD} = 5.0 V	通常動作	方形波入力		1.9	3.2	mA
						発振子接続		1.9	3.2	
				f_{MX} = 10 MHz[注2]，V_{DD} = 3.0 V	通常動作	方形波入力		1.9	3.2	mA
						発振子接続		1.9	3.2	
			サブ・クロック動作	f_{SUB} = 32.768 kHz[注4]，T_A = －40℃	通常動作	方形波入力		4.0	5.4	μA
						発振子接続		4.3	5.4	
				f_{SUB} = 32.768 kHz[注4]，T_A = ＋25℃	通常動作	方形波入力		4.0	5.4	μA
						発振子接続		4.3	5.4	
				f_{SUB} = 32.768 kHz[注4]，T_A = ＋50℃	通常動作	方形波入力		4.1	7.1	μA
						発振子接続		4.4	7.1	
				f_{SUB} = 32.768 kHz[注4]，T_A = ＋70℃	通常動作	方形波入力		4.3	8.7	μA
						発振子接続		4.7	8.7	
				f_{SUB} = 32.768 kHz[注4]，T_A = ＋85℃	通常動作	方形波入力		4.7	12.0	μA
						発振子接続		5.2	12.0	
				f_{SUB} = 32.768 kHz[注4]，T_A = ＋105℃	通常動作	方形波入力		6.4	35.0	μA
						発振子接続		6.6	35.0	

（注，備考は次ページにあります。）

注1. V_{DD}に流れるトータル電流です。入力端子をV_{DD}またはV_{SS}に固定した状態での入力リーク電流を含みます。またMAX.値には周辺動作電流を含みます。ただし，LCDコントローラ／ドライバ，A/Dコンバータ，LVD回路，コンパレータ，I/Oポート，内蔵プルアップ／プルダウン抵抗，データ・フラッシュ書き換え時に流れる電流は含みません。

2. 高速オンチップ・オシレータ，サブシステム・クロックは停止時。
3. 高速システム・クロック，サブシステム・クロックは停止時。
4. 高速オンチップ・オシレータ，高速システム・クロックは停止時。超低消費発振（AMPHS1 = 1）設定時。クロック出力／ブザー出力（1chのみ）に流れる電流は含みます。16ビット・タイマKB20、高精度リアルタイム・クロック, 12ビット・インターバル・タイマ，ウォッチドッグ・タイマ，LCDコントローラ／ドライバに流れる電流は含みません。
5. 動作電圧範囲，CPU動作周波数，動作モードの関係を次に示します。
   HS（高速メイン）モード　：2.7 V≦V_{DD}≦5.5 V@1 MHz～24 MHz
   　　　　　　　　　　　　　2.4 V≦V_{DD}≦5.5 V@1 MHz～16 MHz

備考1. f_{MX}　：高速システム・クロック周波数（X1クロック発振周波数または外部メイン・システム・クロック周波数）
2. f_{HOCO}：高速オンチップ・オシレータ・クロック周波数（最大48 MHz）
3. f_{IH}　：高速オンチップ・オシレータ・クロック周波数（最大24 MHz）
4. f_{SUB}　：サブシステム・クロック周波数（XT1クロック発振周波数）
5. 「サブシステム・クロック動作」以外のTYP.値の温度条件は，T_A = 25 ℃です。

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）　(2/2)

項　目	略号	条　件				MIN.	TYP.	MAX.	単位
電源電流[注1]	I_{DD2}[注2]	HALT モード	HS（高速メイン）モード[注7]	f_{HOCO} = 48 MHz[注4]，f_{IH} = 24 MHz[注4]	V_{DD} = 5.0 V		0.71	2.55	mA
					V_{DD} = 3.0 V		0.71	2.55	
				f_{HOCO} = 24 MHz[注4]，f_{IH} = 24 MHz[注4]	V_{DD} = 5.0 V		0.49	1.95	mA
					V_{DD} = 3.0 V		0.49	1.95	
				f_{HOCO} = 16 MHz[注4]，f_{IH} = 16 MHz[注4]	V_{DD} = 5.0 V		0.43	1.50	mA
					V_{DD} = 3.0 V		0.43	1.50	
			HS（高速メイン）モード[注7]	f_{MX} = 20 MHz[注3]，V_{DD} = 5.0 V	方形波入力		0.31	1.76	mA
					発振子接続		0.48	1.92	
				f_{MX} = 20 MHz[注3]，V_{DD} = 3.0 V	方形波入力		0.29	1.76	mA
					発振子接続		0.48	1.92	
				f_{MX} = 10 MHz[注3]，V_{DD} = 5.0 V	方形波入力		0.20	0.96	mA
					発振子接続		0.28	1.07	
				f_{MX} = 10 MHz[注3]，V_{DD} = 3.0 V	方形波入力		0.19	0.96	mA
					発振子接続		0.28	1.07	
			サブ・クロック動作	f_{SUB} = 32.768 kHz[注5]，T_A = －40℃	方形波入力		340	0.62	μA
					発振子接続		510	0.80	
				f_{SUB} = 32.768 kHz[注5]，T_A = ＋25℃	方形波入力		380	0.62	μA
					発振子接続		570	0.80	
				f_{SUB} = 32.768 kHz[注5]，T_A = ＋50℃	方形波入力		460	2.30	μA
					発振子接続		670	2.49	
				f_{SUB} = 32.768 kHz[注5]，T_A = ＋70℃	方形波入力		650	4.03	μA
					発振子接続		910	4.22	
				f_{SUB} = 32.768 kHz[注5]，T_A = ＋85℃	方形波入力		1.00	8.04	μA
					発振子接続		1.31	8.23	
				f_{SUB} = 32.768 kHz[注5]，T_A = ＋105℃	方形波入力		3.05	27.00	μA
					発振子接続		3.24	27.00	
	I_{DD3}[注6]	STOP モード[注8]	T_A = －40℃				0.18	0.52	μA
			T_A = ＋25℃				0.24	0.52	
			T_A = ＋50℃				0.33	2.21	
			T_A = ＋70℃				0.53	3.94	
			T_A = ＋85℃				0.93	7.95	
			T_A = ＋105℃				2.91	25.00	

（注，備考は次ページにあります。）

注1. VDDに流れるトータル電流です。入力端子をVDDまたはVSSに固定した状態での入力リーク電流を含みます。またMAX.値には周辺動作電流を含みます。ただし，LCDコントローラ／ドライバ，A/Dコンバータ，LVD回路，I/Oポート，内蔵プルアップ／プルダウン抵抗，データ・フラッシュ書き換え時に流れる電流は含みません。

2. フラッシュ・メモリでのHALT命令実行時。
3. 高速オンチップ・オシレータ，サブシステム・クロックは停止時。
4. 高速システム・クロック，サブシステム・クロックは停止時。
5. 高速オンチップ・オシレータ，高速システム・クロックは停止時。
   RTCLPC = 1，かつ超低消費発振（AMPHS1 = 1）設定時。高精度リアルタイム・クロックに流れる電流は含みます。ただし，クロック出力／ブザー出力、12ビット・インターバル・タイマ，ウォッチドッグ・タイマに流れる電流は含みません。
6. 高精度リアルタイム・クロック，12ビット・インターバル・タイマ，ウォッチドッグ・タイマに流れる電流は含みません。
7. 動作電圧範囲，CPU動作周波数，動作モードの関係を次に示します。
   HS（高速メイン）モード　：2.7 V≦V_{DD}≦5.5 V@1 MHz～24 MHz
   2.4 V≦V_{DD}≦5.5 V@1 MHz～16 MHz
8. STOPモード時にサブシステム・クロックを動作させる場合は，サブシステム・クロック動作のHALTモード時と同じになります。

備考1. f_{MX}　：高速システム・クロック周波数（X1クロック発振周波数または外部メイン・システム・クロック周波数）

2. f_{HOCO}：高速オンチップ・オシレータ・クロック周波数（最大48 MHz）
3. f_{IH}　：高速オンチップ・オシレータ・クロック周波数（最大24 MHz）
4. f_{SUB}　：サブシステム・クロック周波数（XT1クロック発振周波数）
5. 「サブシステム・クロック動作」，「STOPモード」以外のTYP.値の温度条件は，T_A = 25 ℃です。

（T_A = −40～+105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略号	条　件			MIN.	TYP.	MAX.	単位
低速オンチップ・オシレータ動作電流	I_{FIL} 注1					0.20		μA
高精度RTC動作電流	I_{RTC} 注1, 2,3	f_{SUB} = 32.768 kHz				0.02		μA
12ビット・インターバル・タイマ動作電流	I_{TMKA} 注1, 2, 4					0.04		μA
ウォッチドッグ・タイマ動作電流	I_{WDT} 注1,2,5	f_{IL} = 15 kHz				0.22		μA
A/Dコンバータ動作電流	I_{ADC} 注1,6	最高速変換時	標準モード，AV_{REFP} = V_{DD} = 5.0 V			1.3	1.7	mA
			低電圧モード，AV_{REFP} = V_{DD} = 3.0 V			0.5	0.7	mA
A/Dコンバータ基準電圧電流	I_{ADREF} 注1					75.0		μA
温度センサ動作電流	I_{TMPS} 注1					75.0		μA
LVD動作電流	I_{LVD} 注1, 7					0.08		μA
セルフ・プログラミング動作電流	I_{FSP} 注1，9					2.00	12.20	mA
BGO電流	I_{BGO} 注1, 8					2.00	12.20	mA
SNOOZE動作電流	I_{SNOZ} 注1	ADC動作	モード遷移中注10			0.50	0.60	mA
			変換動作中,低電圧モード,AV_{REFP} = V_{DD} = 3.0 V			1.20	1.44	
		CSI/URT動作				0.70	0.84	mA
LCD動作電流	I_{LCD1} 注1, 11, 12	外部抵抗分割方式	f_{LCD} = f_{SUB} LCDクロック = 128 Hz	1/3バイアス，4時分割	V_{DD} = 5.0 V, V_{L4} = 5.0 V	0.04	0.20	μA
	I_{LCD2} 注1,11	内部昇圧方式	f_{LCD} = f_{SUB} LCDクロック = 128 Hz	1/3バイアス，4時分割	V_{DD} = 3.0 V, V_{L4} = 3.0 V (VLCD = 04H)	0.85	2.20	μA
					V_{DD} = 5.0 V, V_{L4} = 5.1 V (VLCD = 12H)	1.55	3.70	
	I_{LCD3} 注1,11	容量分割方式	f_{LCD} = f_{SUB} LCDクロック = 128 Hz	1/3バイアス，4時分割	V_{DD} = 3.0 V, V_{L4} = 3.0 V	0.20	0.50	
コンパレータ動作電流	I_{CMP} 注13	V_{DD} = 5.0 V, レギュレータ出力電圧 = 2.1 V	ウィンドウモード			12.5		μA
			コンパレータ高速モード			6.5		
			コンパレータ低速モード			1.7		
		V_{DD} = 5.0 V, レギュレータ出力電圧 = 1.8 V	ウィンドウモード			8.0		μA
			コンパレータ高速モード			4.0		
			コンパレータ低速モード			1.3		

（注，備考は次ページにあります。）

注1. VDDに流れる電流です。

2. 高速オンチップ・オシレータ，高速システム・クロックは停止時。

3. 高精度リアルタイム・クロック（高精度RTC）にのみ流れる電流です（低速オンチップ・オシレータ，XT1発振回路の動作電流は含みません）。動作モードまたはHALTモードでの高精度リアルタイム・クロックの動作時は，IDD1またはIDD2にIRTCを加算した値が，RL78マイクロコントローラの電流値となります。また，低速オンチップ・オシレータ選択時はIFILを加算してください。IDD2のサブシステム・クロック動作には高精度リアルタイム・クロックの動作電流が含まれています。

4. 12ビット・インターバル・タイマにのみ流れる電流です（低速オンチップ・オシレータ，XT1発振回路の動作電流は含みません）。動作モードまたはHALTモードでの12ビット・インターバル・タイマの動作時は，IDD1またはIDD2にIITを加算した値が，RL78マイクロコントローラの電流値となります。また，低速オンチップ・オシレータ選択時はIFILを加算してください。

5. ウォッチドッグ・タイマにのみ流れる電流です（低速オンチップ・オシレータの動作電流を含みます）。ウォッチドッグ・タイマの動作時は，IDD1，IDD2またはIDD3にIWDTを加算した値が，RL78マイクロコントローラの電流値となります。

6. A/Dコンバータにのみ流れる電流です。動作モードまたはHALTモードでのA/Dコンバータの動作時はIDD1またはIDD2にIADCを加算した値が，RL78マイクロコントローラの電流値となります。

7. LVD回路にのみ流れる電流です。LVD回路の動作時は，IDD1，IDD2またはIDD3にILVDを加算した値がRL78マイクロコントローラの電流値となります。

8. データ・フラッシュ書き換え動作に流れる電流です。

9. セルフ・プログラミング動作に流れる電流です。

10. SNOOZEモードへの移行時間は，18. 3 .3 SNOOZEモードを参照してください。

11.LCDコントローラ／ドライバにのみ流れる電流です。動作モードまたはHALTモード時にLCDコントローラ／ドライバが動作中の場合，電源電流（IDD1またはIDD2）にLCD動作電流（ILCD1またはILCD2またはILCD3）を加算した値が，RL78/マイクロコントローラの電流値となります。LCDパネルに流れる電流は含みません。
TYP.値，MAX.値は以下の条件の値になります。
・システム・クロックにfSUB選択，LCDクロック = 128 Hz時（LCDC0 = 07H）
・4時分割，1/3バイアス設定

12．外部抵抗分割方式使用時の外部分割抵抗に流れる電流は含みません。

13. コンパレータ回路にのみ流れる電流です。コンパレータ回路の動作時は，IDD1，IDD2またはIDD3にICMPを加算した値がRL78マイクロコントローラの電流値となります。

備考1. fIL ：低速オンチップ・オシレータ・クロック周波数

2. fSUB ：サブシステム・クロック周波数（XT1クロック発振周波数）

3. fCLK ：CPU／周辺ハードウエア・クロック周波数

4. TYP.値の温度条件は，TA = 25 ℃です。

33. 4　AC特性

（T_A = −40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　　目	略　号	条　　件			MIN.	TYP.	MAX.	単　位
命令サイクル（最小命令実行時間）	T_{CY}	メイン・システム・クロック（f_{MAIN}）動作	HS（高速メイン）モード	2.7 V≦V_{DD}≦5.5 V	0.0417		1	μs
				2.4 V≦V_{DD}＜2.7 V	0.0625		1	μs
		サブシステム・クロック（f_{SUB}）動作		2.4 V≦V_{DD}≦5.5 V	28.5	30.5	31.3	μs
		セルフ・プログラミング時	HS（高速メイン）モード	2.7 V≦V_{DD}≦5.5 V	0.0417		1	μs
				2.4 V≦V_{DD}＜2.7 V	0.0625		1	μs
外部システム・クロック周波数	f_{EX}	2.7 V≦V_{DD}≦5.5 V			1.0		20.0	MHz
		2.4 V≦V_{DD}＜2.7 V			1.0		16.0	MHz
	f_{EXT}				32		35	kHz
外部システム・クロック入力ハイ，ロウ・レベル幅	t_{EXH}, t_{EXL}	2.7 V≦V_{DD}≦5.5 V			24			ns
		2.4 V≦V_{DD}＜2.7 V			30			ns
	t_{EXHS}, t_{EXLS}				13.7			μs
TI00-TI07**入力ハイ・レベル幅，ロウ・レベル幅**	t_{TIH}, t_{TIL}				1/f_{MCK}＋10			ns
TO00-TO07, TKBO00 TKBO01-0-TKBO01-2 **出力周波数**	f_{TO}	HS（高速メイン）モード	4.0 V≦V_{DD}≦5.5 V				12	MHz
			2.7 V≦V_{DD}＜4.0 V				8	MHz
			2.4 V≦V_{DD}＜2.7 V				4	MHz
PCLBUZ0, PCLBUZ1**出力周波数**	f_{PCL}	HS（高速メイン）モード	4.0 V≦V_{DD}≦5.5 V				16	MHz
			2.7 V≦V_{DD}＜4.0 V				8	MHz
			2.4 V≦V_{DD}＜2.7 V				4	MHz
割り込み入力ハイ・レベル幅，ロウ・レベル幅	t_{INTH}, t_{INTL}	INTP0-INTP7	2.4 V≦V_{DD}≦5.5 V		1			μs
キー割り込み入力ハイ・レベル幅，ロウ・レベル幅	t_{KRH}, t_{KRL}	KR0-KR7	2.4 V≦V_{DD}≦5.5 V		250			ns
IH-PWM**出力リスタート入力ハイ・レベル幅**	t_{IHR}	INTP0-INTP7			2			f_{CLK}
TMKB2**強制出力停止入力ハイ・レベル幅**	t_{IHR}	INTP0, INTP1, INTP2			2			f_{CLK}
$\overline{\text{RESET}}$**ロウ・レベル幅**	t_{RSL}				10			μs

（注，備考は次ページにあります。）

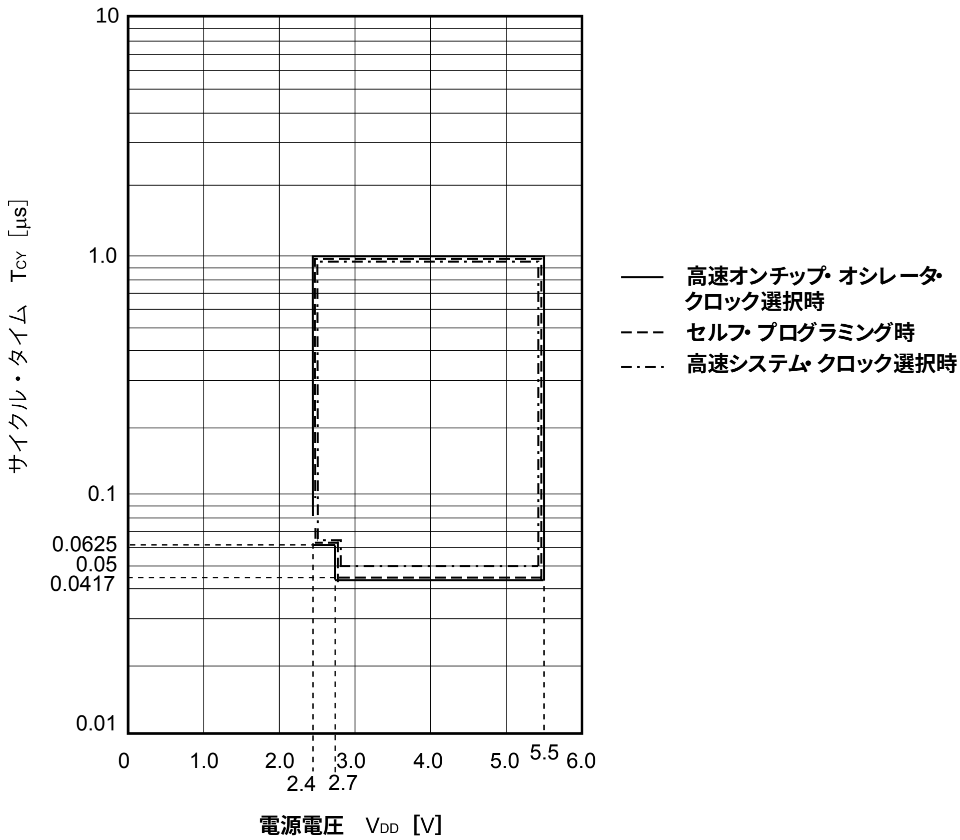
備考　fMCK：**タイマ・アレイ・ユニットの動作クロック周波数。**

（タイマ・モード・レジスタmn（TMRmn）**の**CKSmn0, CKSmn1**ビットで設定する動作クロック。**

m：**ユニット番号**(m = 0)，n：**チャネル番号**（n = 0-7））

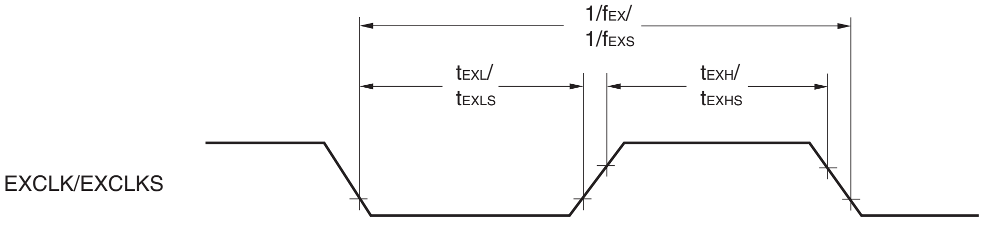
メイン・システム・クロック動作時の最小命令実行時間

TCY vs VDD （HS（**高速メイン）モード**）

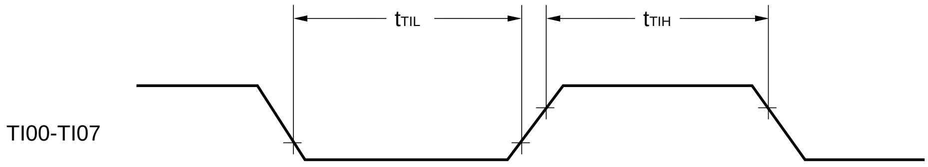


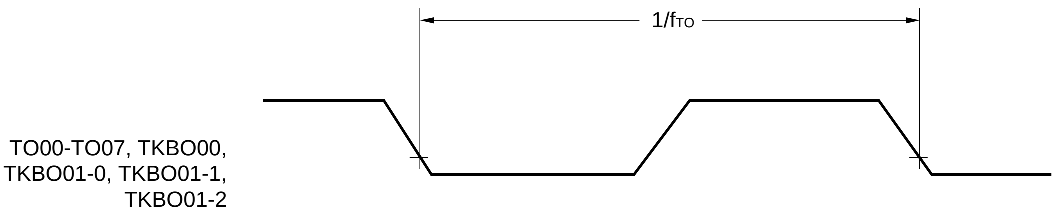
ACタイミング測定点

外部システム・クロック・タイミング

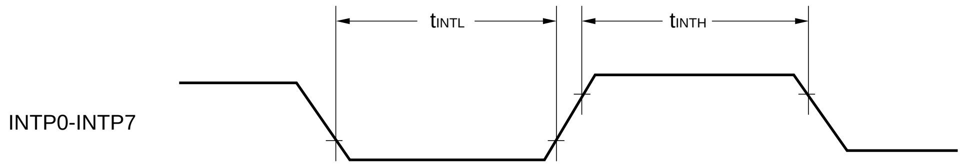


TI/TOタイミング

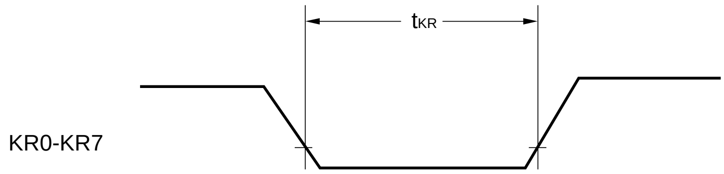




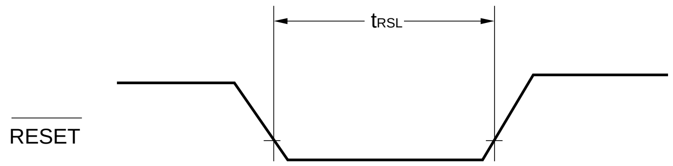
割り込み要求入力タイミング



キー割り込み入力タイミング



$\overline{\text{RESET}}$**入力タイミング**



33. 5　周辺機能特性

ACタイミング測定点

33. 5. 1　シリアル・アレイ・ユニット

(1) 同電位通信時（UARTモード）

（T_A = −40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件	HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	単　位
転送レート注1				$f_{MCK}/12$	bps
		最大転送レート理論値 $f_{MCK} = f_{CLK}$注2		2.0	Mbps

注1.　SNOOZEモードでの転送レートは，4800 bpsのみとなります。

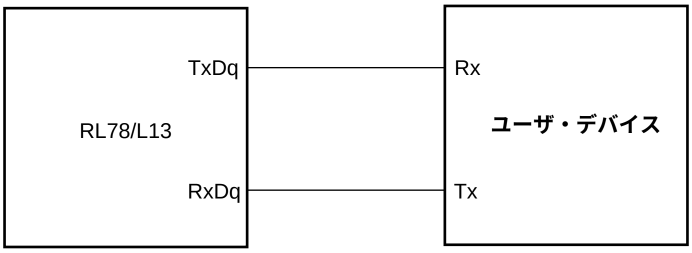
2.　CPU／周辺ハードウエア・クロック（f_{CLK}）の最高動作周波数を次に示します。

HS（高速メイン）モード　：24 MHz（2.7 V≦V_{DD}≦5.5 V）

16 MHz（2.4 V≦V_{DD}≦5.5 V）

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，RxDq端子は通常入力バッファ，TxDq端子は通常出力モードを選択。

UARTモード接続図（同電位通信時）

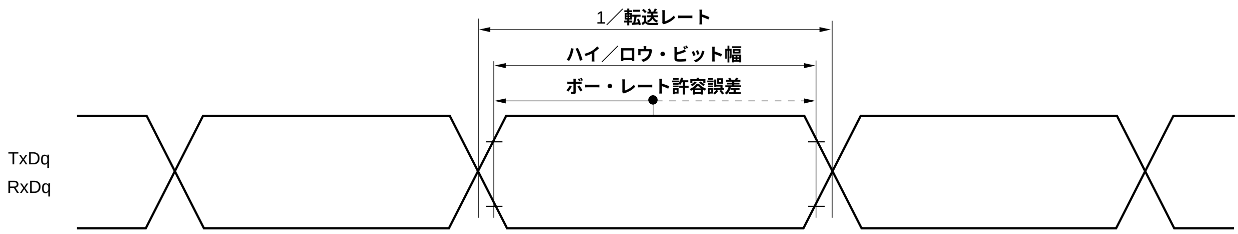


備考1.　q：UART番号（q = 0-3），g：PIM, POM番号（g = 0, 1, 3）

2.　f_{MCK}：シリアル・アレイ・ユニットの動作クロック周波数

（シリアル・モード・レジスタmn（SMRmn）のCKSmnビットで設定する動作クロック。m：ユニット番号，n：チャネル番号（mn = 00-03, 10-13））

UARTモードのビット幅（同電位通信時）（参考）



(2) 同電位通信時（CSIモード）（マスタ・モード，$\overline{SCKp}$…内部クロック出力）

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件	HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	単　位
SCKpサイクル・タイム	t_{KCY1}	2.7 V≦V_{DD}≦5.5 V	334[注1]		ns
		2.4 V≦V_{DD}≦5.5 V	500[注1]		ns
SCKpハイ，ロウ・レベル幅	t_{KH1}, t_{KL1}	4.0 V≦V_{DD}≦5.5 V	t_{KCY1}/2－24		ns
		2.7 V≦V_{DD}≦5.5 V	t_{KCY1}/2－36		ns
		2.4 V≦V_{DD}≦5.5 V	t_{KCY1}/2－76		ns
SIpセットアップ時間（対SCKp↑）[注2]	t_{SIK1}	2.7 V≦V_{DD}≦5.5 V	66		ns
		2.4 V≦V_{DD}≦5.5 V	113		ns
SIpホールド時間（対SCKp↑）[注2]	t_{KSI1}	2.4 V≦V_{DD}≦5.5 V	38		ns
SCKp↓→SOp出力遅延時間[注3]	t_{KSO1}	C = 30 pF[注4]　2.4 V≦V_{DD}≦5.5 V		50	ns

注1.　かつ4/f_{MCK}以上に設定してください。

2.　DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↓”となります。

3.　DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↑”となります。

4.　Cは，SCKp, SOp出力ラインの負荷容量です。

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，SIp端子は通常入力バッファ，SOp端子とSCKp端子は通常出力モードを選択。

備考 1.　p：CSI番号（p = 00, 10），m：ユニット番号（m = 0），
n：チャネル番号（n = 0, 2），g：PIM, POM番号（g = 0, 1）

2.　f_{MCK}：シリアル・アレイ・ユニットの動作クロック周波数
（シリアル・モード・レジスタmn（SMRmn）のCKSmnビットで設定する動作クロック。m：ユニット番号，n：チャネル番号（mn = 00, 02））

(3) 同電位通信時（CSIモード）（スレーブ・モード，$\overline{\text{SCKp}}$…外部クロック入力）

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略 号	条　件		HS（高速メイン）モード		単 位
				MIN.	MAX.	
SCKpサイクル・タイム注4	t_{KCY2}	4.0 V≦V_{DD}≦5.5 V	20 MHz＜f_{MCK}	16/f_{MCK}		ns
			f_{MCK}≦20 MHz	12/f_{MCK}		ns
		2.7 V≦V_{DD}＜4.0 V	16 MHz＜f_{MCK}	16/f_{MCK}		ns
			f_{MCK}≦16 MHz	12/f_{MCK}		ns
		2.4 V≦V_{DD}＜≦5.5 V		12/f_{MCK}かつ1000		ns
SCKpハイ，ロウ・レベル幅	t_{KH2}, t_{KL2}	4.0 V≦V_{DD}≦5.5 V		t_{KCY2}/2－14		ns
		2.7 V≦V_{DD}＜4.0 V		t_{KCY2}/2－16		ns
		2.4 V≦V_{DD}＜2.7 V		t_{KCY2}/2－36		ns
SIpセットアップ時間（対SCKp↑）注1	t_{SIK2}	2.7 V≦V_{DD}≦5.5 V		1/f_{MCK}＋40		ns
		2.4 V≦V_{DD}＜2.7 V		1/f_{MCK}＋60		ns
SIpホールド時間（対SCKp↑）注1	t_{KSI2}	2.4 V≦V_{DD}≦5.5 V		1/f_{MCK}＋62		ns
SCKp↓→Sop出力遅延時間注2	t_{KSO2}	C = 30 pF注3	4.0 V≦V_{DD}≦5.5 V		2/f_{MCK}＋66	ns
			2.7 V≦V_{DD}＜4.0 V		2/f_{MCK}＋66	ns
			2.4 V≦V_{DD}＜2.7 V		2/f_{MCK}＋113	ns

注1.　DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↓”となります。

2.　DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↑”となります。

3.　Cは，SOp出力ラインの負荷容量です。

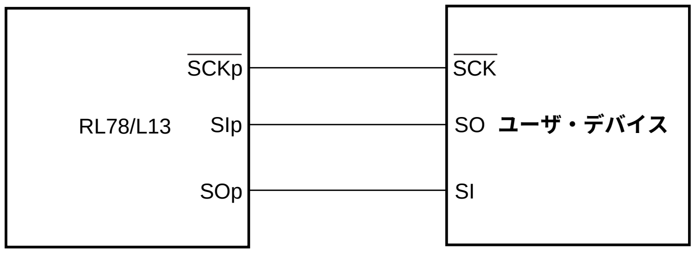
4.　SNOOZEモードでの転送レートは，MAX.1 Mbpsです。

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，SIp端子と$\overline{\text{SCKp}}$端子は通常入力バッファ，SOp端子は通常出力モードを選択。

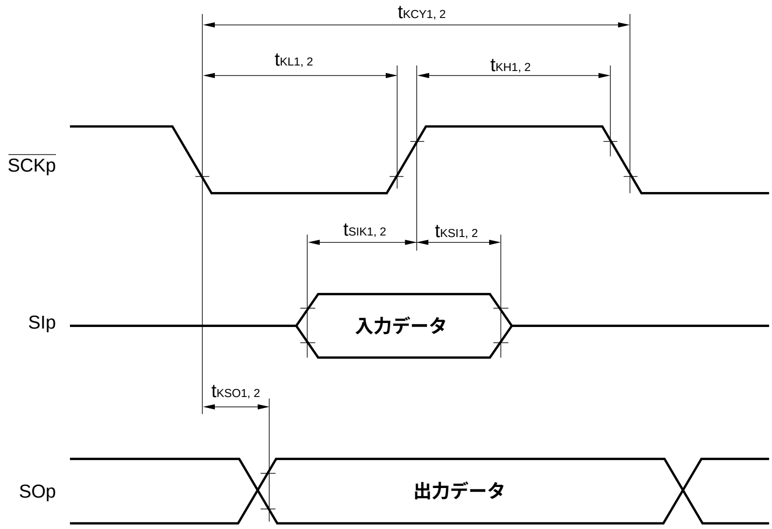
備考1.　p：CSI番号（p = 00, 10），m：ユニット番号（m = 0），n：チャネル番号（n = 0, 2），
g：PIM, POM番号（g = 0, 1）

2.　f_{MCK}：シリアル・アレイ・ユニットの動作クロック周波数
（シリアル・モード・レジスタmn（SMRmn）のCKSmnビットで設定する動作クロック。m：ユニット番号，n：チャネル番号（mn = 00, 02））

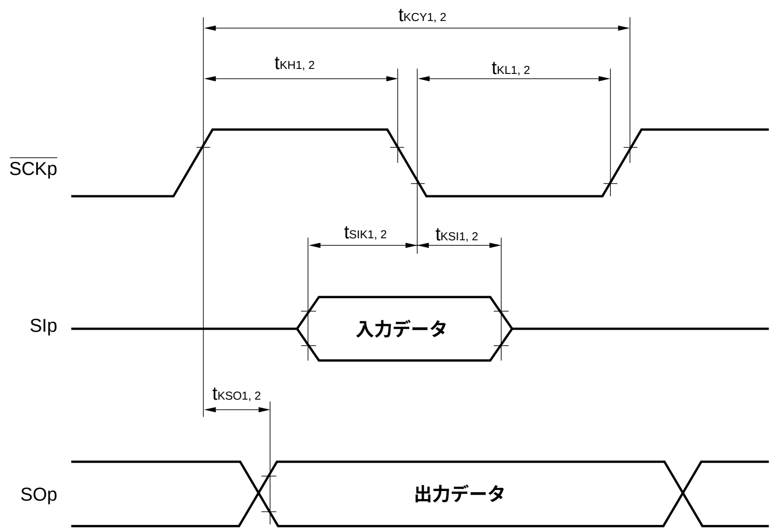
CSIモード接続図（同電位通信時）



CSIモード・シリアル転送タイミング（同電位通信時）
（DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき）



CSIモード・シリアル転送タイミング（同電位通信時）
（DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のとき）



備考1.　p：CSI番号（p = 00, 10）
2.　m：ユニット番号，n：チャネル番号（mn = 00, 02）

(4) 同電位通信時（簡易I²Cモード）(1/2)

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件	HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	単　位
SCLrクロック周波数	f_{SCL}	2.7 V≦V_{DD}≦5.5 V, C_b = 50 pF, R_b = 2.7 kΩ		400[注1]	kHz
		2.4 V≦V_{DD}≦5.5 V, C_b = 100 pF, R_b = 3 kΩ		100[注1]	kHz
SCLr = "L"のホールド・タイム	t_{LOW}	2.7 V≦V_{DD}≦5.5 V, C_b = 50 pF, R_b = 2.7 kΩ	1200		Ns
		2.4 V≦V_{DD}≦5.5 V, C_b = 100 pF, R_b = 3 kΩ	4600		Ns
SCLr = "H"のホールド・タイム	t_{HIGH}	2.7 V≦V_{DD}≦5.5 V, C_b = 50 pF, R_b = 2.7 kΩ	1200		ns
		2.4 V≦V_{DD}≦5.5 V, C_b = 100 pF, R_b = 3 kΩ	4600		ns

注意　f_{MCK}値は，SCLr = "L"とSCLr = "H"のホールド・タイムを越えない値に設定してください。

（注，注意は次ページ，備考は次々ページにあります。）

(4) 同電位通信時（簡易I²Cモード）（2/2）

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件	HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	単　位
データ・セットアップ時間（受信時）	$t_{SU:DAT}$	2.7 V≦V_{DD}≦5.5 V, C_b = 50 pF, R_b = 2.7 kΩ	1/f_{MCK}＋220 注2		ns
		2.4 V≦V_{DD}≦5.5 V, C_b = 100 pF, R_b = 3 kΩ	1/f_{MCK}＋580 注2		ns
データ・ホールド時間（送信時）	$t_{HD:DAT}$	2.7 V≦V_{DD}≦5.5 V, C_b = 50 pF, R_b = 2.7 kΩ	0	770	ns
		2.4 V≦V_{DD}≦5.5 V, C_b = 100 pF, R_b = 3 kΩ	0	1420	ns

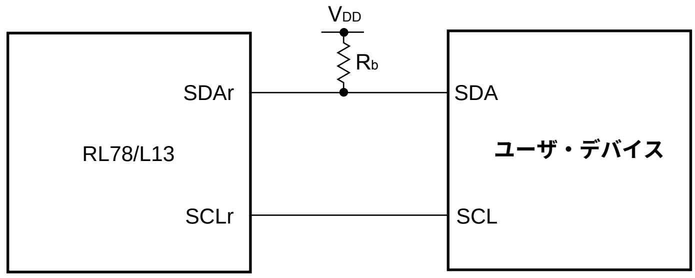
注1.　**かつ**4/f_{CLK}**以上に設定してください。**

2.　f_{MCK}**値は，**SCLr = "L"**と**SCLr = "H"**のホールド・タイムを越えない値に設定してください。**

注意　**ポート入力モード・レジスタ**g（PIMg）**とポート出力モード・レジスタ**g（POMg）**で，**SDAr**は通常入力バッファ，**N-ch**オープン・ドレイン出力（**V_{DD}**耐圧）モードを選択，**SCLr**は通常出力モードを選択。**

（備考は次ページにあります。）

簡易I²Cモード接続図（同電位通信時）



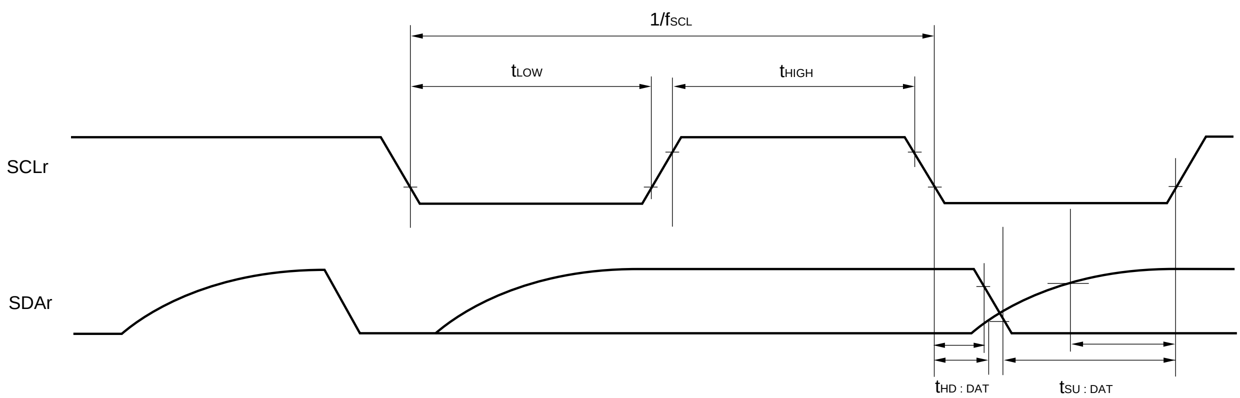
備考1.　R_b [Ω]：通信ライン（SDAr）プルアップ抵抗値，C_b [F]：通信ライン（SCLr, SDAr）負荷容量値

2.　r：IIC番号（r = 00, 10），g：PIM, POM番号（g = 0, 1）

3.　f_{MCK}：シリアル・アレイ・ユニットの動作クロック周波数

（SMRmnレジスタのCKSmnビットで設定する動作クロック。m：ユニット番号（m = 0），n：チャネル番号（n = 0, 2），mn = 00, 02）

簡易I²Cモード・シリアル転送タイミング（同電位通信時）



（5）異電位（1.8 V系，2.5 V系，3 V系）通信時（UARTモード）（1/2）

（T_A = −40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項目	略号	条件			HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	単位
転送レート		受信	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V			f_{MCK}/12 注1	bps
				最大転送レート理論値　f_{MCK} = f_{CLK} 注2		2.0	Mbps
			2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V			f_{MCK}/12 注1	bps
				最大転送レート理論値　f_{MCK} = f_{CLK} 注2		2.0	Mbps
			2.4 V≦V_{DD}<3.3 V, 1.6 V≦V_b≦2.0 V			f_{MCK}/12 注1	bps
				最大転送レート理論値　f_{MCK} = f_{CLK} 注2		2.0	Mbps

注1.　SNOOZEモードでの転送レートは，4800 bpsのみとなります。

2.　CPU／周辺ハードウエア・クロック（fCLK）の最高動作周波数を次に示します。

HS（高速メイン）モード　：24 MHz（2.7 V≦VDD≦5.5 V）

16 MHz（2.4 V≦VDD≦5.5 V）

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，RxDq端子はTTL入力バッファ，TxDq端子はN-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択。なおVIH，VILは，TTL入力バッファ選択時のDC特性を参照してください。

備考1.　V_b [V]：通信ライン電圧

2.　q：UART番号（q = 0-3），g：PIM, POM番号（g = 0, 1, 3）

3.　f_{MCK}：シリアル・アレイ・ユニットの動作クロック周波数

（シリアル・モード・レジスタmn（SMRmn）のCKSmnビットで設定する動作クロック。m：ユニット番号，n：チャネル番号（mn = 00-03, 10-13））

（5）異電位（1.8 V系，2.5 V系，3 V系）通信時（UARTモード）（2/2）

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項目	略号	条件		HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	単位
転送レート		送信	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V		注1	bps
			最大転送レート理論値 C_b = 50 pF, R_b = 1.4 kΩ, V_b = 2.7 V		2.0 注2	Mbps
			2.7 V≦V_{DD}<4.0 V, 2.3 V≦V_b≦2.7 V		注3	bps
			最大転送レート理論値 C_b = 50 pF, R_b = 2.7 kΩ, V_b = 2.3 V		1.2 注4	Mbps
			2.4 V≦V_{DD}<3.3 V, 1.6 V≦V_b≦2.0 V		注5	bps
			最大転送レート理論値 C_b = 50 pF, R_b = 5.5 kΩ, V_b = 1.6 V		0.43 注6	Mbps

注1. f_{MCK}/6または次の計算式で求められる最大転送レートのどちらか小さい方が，有効な最大転送レートとなります。

4.0 V ≦ V_{DD} ≦ 5.5 V, 2.7 V ≦ V_b ≦ 4.0 V時の転送レート計算式

$$\text{最大転送レート} = \frac{1}{\left\{-C_b \times R_b \times \ln\left(1-\frac{2.2}{V_b}\right)\right\} \times 3}\ [\text{bps}]$$

$$\text{ボー・レート許容誤差（理論値）} = \frac{\frac{1}{\text{転送レート}\times 2} - \left\{-C_b \times R_b \times \ln\left(1-\frac{2.2}{V_b}\right)\right\}}{\left(\frac{1}{\text{転送レート}}\right) \times \text{転送ビット数}} \times 100\ [\%]$$

※この値は送信側と受信側の相対差の理論値となります。

2. この値は，一例として，条件欄に書かれた条件の場合に算出される値を示したものです。お客様の条件での最大転送レートは注1により算出してください。

3. f_{MCK}/6または次の計算式で求められる最大転送レートのどちらか小さい方が，有効な最大転送レートとなります。

2.7 V ≦ V_{DD} < 4.0 V, 2.3 V ≦ V_b ≦ 2.7 V時の転送レート計算式

$$\text{最大転送レート} = \frac{1}{\left\{-C_b \times R_b \times \ln\left(1-\frac{2.0}{V_b}\right)\right\} \times 3}\ [\text{bps}]$$

$$\text{ボー・レート許容誤差（理論値）} = \frac{\frac{1}{\text{転送レート}\times 2} - \left\{-C_b \times R_b \times \ln\left(1-\frac{2.0}{V_b}\right)\right\}}{\left(\frac{1}{\text{転送レート}}\right) \times \text{転送ビット数}} \times 100\ [\%]$$

※この値は送信側と受信側の相対差の理論値となります。

4. この値は，一例として，条件欄に書かれた条件の場合に算出される値を示したものです。お客様の条件での最大転送レートは注3により算出してください。

5. f_{MCK}/6または次の計算式で求められる最大転送レートのどちらか小さい方が，有効な最大転送レートとなります。

2.4 V ≦ V_{DD} < 3.3 V, 1.6 V ≦ V_b ≦ 2.0 V時の転送レート計算式

$$\text{最大転送レート} = \frac{1}{\{-C_b \times R_b \times \ln(1-\frac{1.5}{V_b})\} \times 3} \text{ [bps]}$$

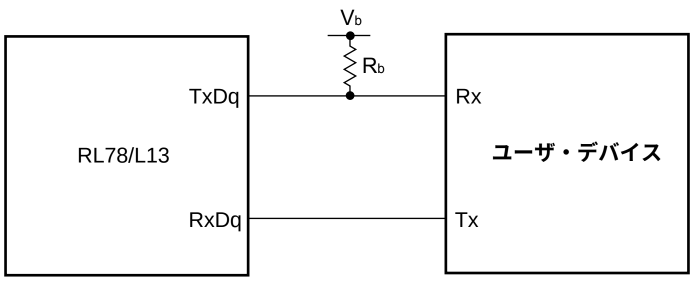
$$\text{ボー・レート許容誤差（理論値）} = \frac{\frac{1}{\text{転送レート}\times 2} - \{-C_b \times R_b \times \ln(1-\frac{1.5}{V_b})\}}{(\frac{1}{\text{転送レート}}) \times \text{転送ビット数}} \times 100 \text{ [\%]}$$

※この値は送信側と受信側の相対差の理論値となります。

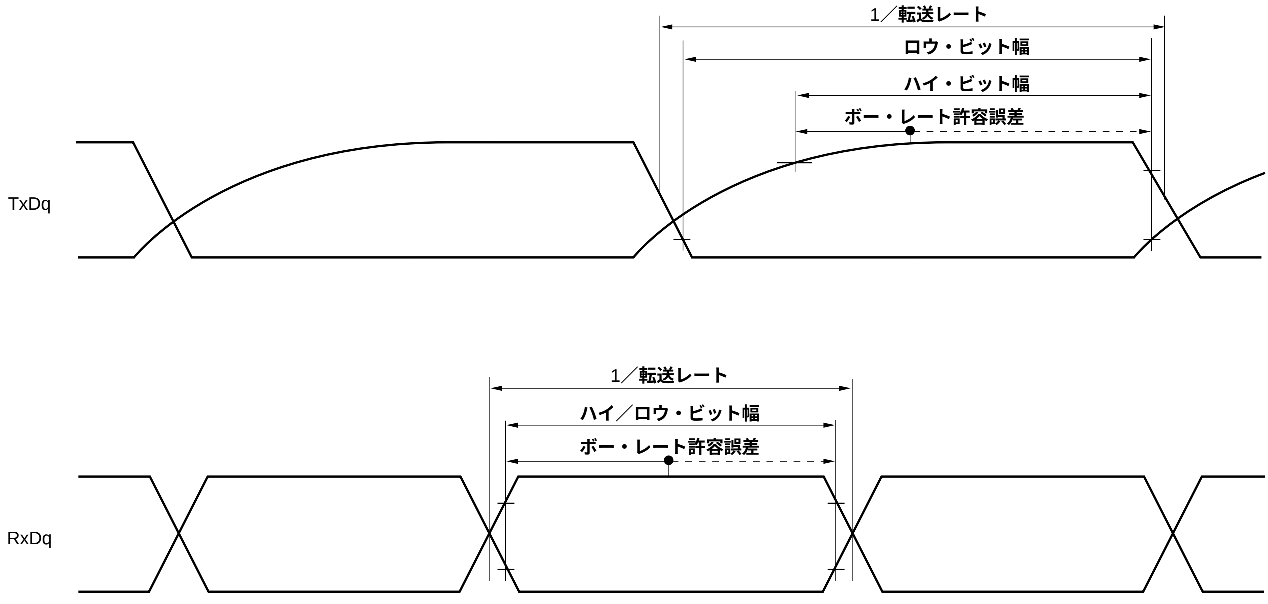
6. この値は，一例として，条件欄に書かれた条件の場合に算出される値を示したものです。お客様の条件での最大転送レートは注6により算出してください。

注意 ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，RxDq端子はTTL入力バッファ，TxDq端子はN-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択。なおVIH，VILは，TTL入力バッファ選択時のDC特性を参照してください。

UARTモード接続図（異電位通信時）



UARTモードのビット幅（異電位通信時）（参考）



(7) 異電位（1.8 V系，2.5 V系，3 V系）通信時（CSIモード）（マスタ・モード，$\overline{\mathrm{SCKp}}$…内部クロック出力）(1/3)

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略号	条　件		HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	単　位
SCKpサイクル・タイム	t_{KCY1}	t_{KCY1} ≧ 4/f_{CLK}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ	600		ns
			2.7 V≦V_{DD}＜4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ	1000		ns
			2.4 V≦V_{DD}＜3.3 V, 1.6 V≦V_b≦2.0 V, C_b = 30 pF, R_b = 5.5 kΩ	2300		ns
SCKpハイ・レベル幅	t_{KH1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ		t_{KCY1}/2−150		ns
		2.7 V≦V_{DD}＜4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ		t_{KCY1}/2−340		ns
		2.4 V≦V_{DD}＜3.3 V, 1.6 V≦V_b≦2.0 V, C_b = 30 pF, R_b = 5.5 kΩ		t_{KCY1}/2−916		ns
SCKpロウ・レベル幅	t_{KL1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ		t_{KCY1}/2−24		ns
		2.7 V≦V_{DD}＜4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ		t_{KCY1}/2−36		ns
		2.4 V≦V_{DD}＜3.3 V, 1.6 V≦V_b≦2.0 V, C_b = 30 pF, R_b = 5.5 kΩ		t_{KCY1}/2−100		ns

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，SIp端子はTTL入力バッファ，SOp端子と$\overline{\mathrm{SCKp}}$端子はN-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択。なおV_{IH}，V_{IL}は，TTL入力バッファ選択時のDC特性を参照してください。

（備考は次々ページにあります。）

(7) 異電位（1.8 V系，2.5 V系，3 V系）通信時（CSIモード）（マスタ・モード，SCKp…内部クロック出力）(2/3)

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略号	条　件		HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	単　位
SIpセットアップ時間（対SCKp↑）注1	t_{SIK1}	t_{KCY1} ≧ 4/f_{CLK}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ	162		ns
			2.7 V≦V_{DD}＜4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ	354		ns
			2.4 V≦V_{DD}＜3.3 V, 1.6 V≦V_b≦2.0 V, C_b = 30 pF, R_b = 5.5 kΩ	958		ns
SIpホールド時間（対SCKp↑）注1	t_{KSI1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ		38		ns
		2.7 V≦V_{DD}＜4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ		38		ns
		2.4 V≦V_{DD}＜3.3 V, 1.6 V≦V_b≦2.0 V, C_b = 30 pF, R_b = 5.5 kΩ		38		ns
SCKp↓→SOp出力遅延時間注1	t_{KSO1}	4.0 V≦V_{DD}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ			200	ns
		2.7 V≦V_{DD}＜4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ			390	ns
		2.4 V≦V_{DD}＜3.3 V, 1.6 V≦V_b≦2.0 V, C_b = 30 pF, R_b = 5.5 kΩ			966	ns

注1.　DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，SIp端子はTTL入力バッファ，SOp端子とSCKp端子はN-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択。なおV_{IH}，V_{IL}は，TTL入力バッファ選択時のDC特性を参照してください。

（備考は次々ページにあります。）

(7) 異電位（1.8 V系，2.5 V系，3 V系）通信時（CSIモード）（マスタ・モード，SCKp…内部クロック出力）(3/3)

（T_A = −40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

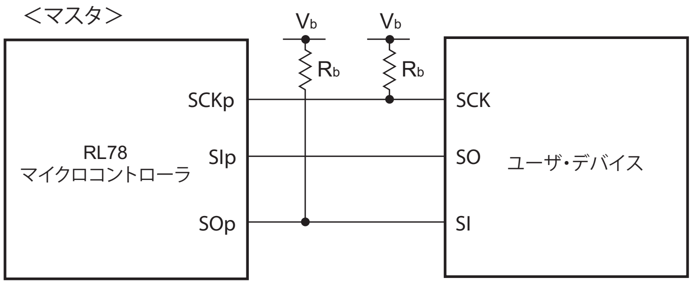
項　目	略号	条　件	HS（高速メイン）モード		単　位
			MIN.	MAX.	
SIpセットアップ時間（対SCKp↓）注1	t_{SIK1}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ	88		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ	88		ns
		2.4 V≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V, C_b = 30 pF, R_b = 5.5 kΩ	220		ns
SIpホールド時間（対SCKp↓）注1	t_{KSI1}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ	38		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ	38		ns
		2.4 V≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V, C_b = 30 pF, R_b = 5.5 kΩ	38		ns
SCKp↑→SOp出力遅延時間注1	t_{KSO1}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ		50	ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ		50	ns
		2.4 V≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V, C_b = 30 pF, R_b = 5.5 kΩ		50	ns

注 1. DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のとき。

注意　**ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，SIp端子はTTL入力バッファ，SOp端子とSCKp端子はN-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択。なおV_{IH}，V_{IL}は，TTL入力バッファ選択時のDC特性を参照してください。**

（備考は次ページにあります。）

CSIモード接続図（異電位通信時）

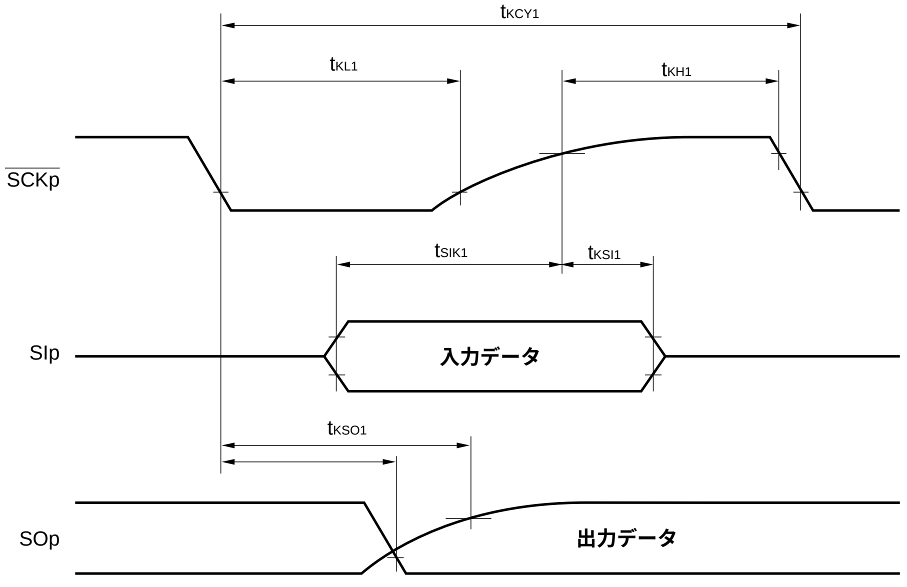


備考1. R_b [Ω]：通信ライン（SCKp, SOp）プルアップ抵抗値，C_b [F]：通信ライン（SCKp, SOp）負荷容量値，V_b [V]：通信ライン電圧

2. p：CSI番号（p = 00, 10），m：ユニット番号，n：チャネル番号（mn = 00, 02），g：PIM, POM番号（g = 0, 1）

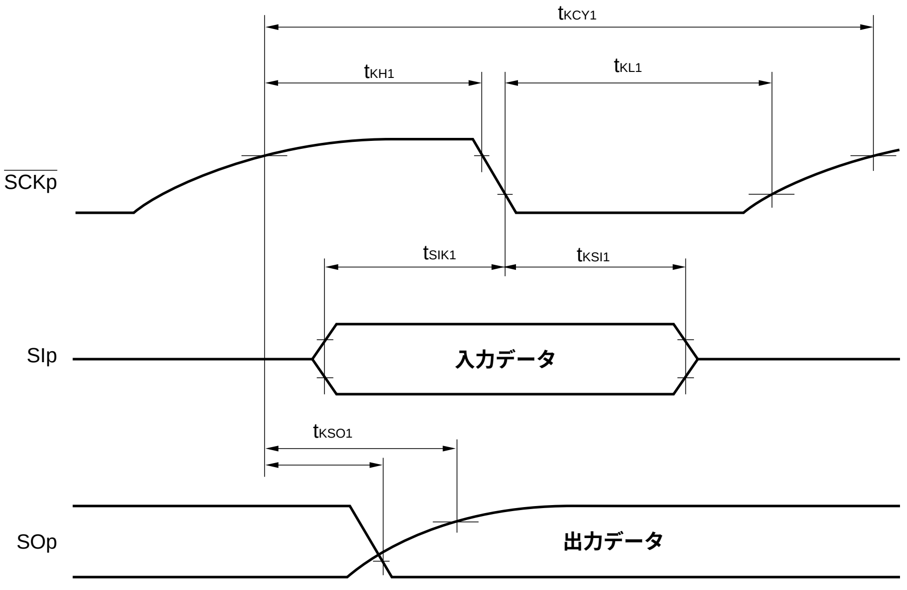
CSIモード・シリアル転送タイミング：マスタ・モード（異電位通信時）

（DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき）



CSIモード・シリアル転送タイミング：マスタ・モード（異電位通信時）

（DAPmn= 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のとき）



(8) 異電位（1.8 V系，2.5 V系，3 V系）通信時（CSIモード）（スレーブ・モード，$\overline{SCKp}$…外部クロック入力）

（T_A = −40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）（1/2）

項目	略号	条件		HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	単位
SCKpサイクル・タイム[注1]	t_{KCY2}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V	20 MHz < f_{MCK} ≦ 24 MHz	24/f_{MCK}		ns
			8 MHz<f_{MCK}≦20 MHz	20/f_{MCK}		ns
			4 MHz<f_{MCK}≦8 MHz	16/f_{MCK}		ns
			f_{MCK}≦4 MHz	12/f_{MCK}		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V	20 MHz < f_{MCK} ≦ 24 MHz	32/f_{MCK}		ns
			16 MHz < f_{MCK} ≦ 20 MHz	28/f_{MCK}		ns
			8 MHz<f_{MCK}≦16 MHz	24/f_{MCK}		ns
			4 MHz<f_{MCK}≦8 MHz	16/f_{MCK}		ns
			f_{MCK}≦4 MHz	12/f_{MCK}		ns
		2.4 V≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V	20 MHz < f_{MCK} ≦ 24 MHz	72/f_{MCK}		ns
			16 MHz < f_{MCK} ≦ 20 MHz	64/f_{MCK}		ns
			8 MHz<f_{MCK}≦16 MHz	52/f_{MCK}		ns
			4 MHz<f_{MCK}≦8 MHz	32/f_{MCK}		ns
			f_{MCK}≦4 MHz	20/f_{MCK}		ns

（注，注意，備考は次ページにあります。）

（8）異電位（1.8 V系，2.5 V系，3 V系）通信時（CSIモード）（スレーブ・モード，$\overline{\mathrm{SCKp}}$…外部クロック入力）

（T_A = −40～+105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）（2/2）

項　目	略　号	条　件	HS（高速メイン）モード		単　位
			MIN.	MAX.	
$\overline{\mathrm{SCKp}}$ハイ，ロウ・レベル幅	t_{KH2}, t_{KL2}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V	$t_{KCY2}/2-24$		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V	$t_{KCY2}/2-36$		ns
		2.4 V≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V	$t_{KCY2}/2-100$		ns
SIpセットアップ時間（対$\overline{\mathrm{SCKp}}$↑）注2	t_{SIK2}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V	$1/f_{MCK}+40$		ns
		2.7 V≦V_{DD0}≦4.0 V, 2.3 V≦V_b≦2.7 V	$1/f_{MCK}+40$		ns
		2.4 V≦V_{DD0}≦3.3 V, 1.6 V≦V_b≦2.0 V	$1/f_{MCK}+60$		ns
SIpホールド時間（対$\overline{\mathrm{SCKp}}$↑）注2	t_{KSI2}		$1/f_{MCK}+62$		ns
$\overline{\mathrm{SCKp}}$↓→SOp出力遅延時間注3	t_{KSO2}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 30 pF, R_b = 1.4 kΩ		$2/f_{MCK}+240$	ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 30 pF, R_b = 2.7 kΩ		$2/f_{MCK}+428$	ns
		2.4 V≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V, C_b = 30 pF, R_b = 5.5 kΩ		$2/f_{MCK}+1146$	ns

注1.　SNOOZEモードでの転送レートは，MAX.：1 Mbps

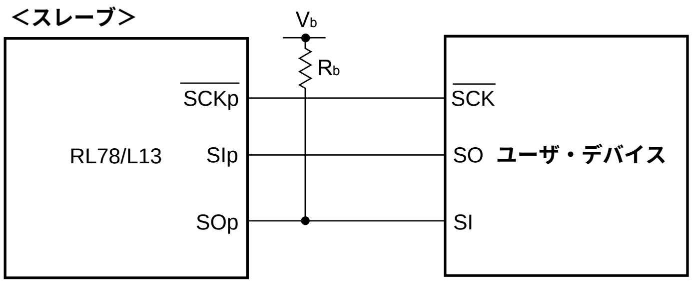
2.　DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対$\overline{\mathrm{SCKp}}$↓”となります。

3.　DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対$\overline{\mathrm{SCKp}}$↑”となります。

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，SIp端子と$\overline{\mathrm{SCKp}}$端子はTTL入力バッファ，SOp端子はN-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択。なおV_{IH}，V_{IL}は，TTL入力バッファ選択時のDC特性を参照してください。

（備考は次ページにあります。）

CSIモード接続図（異電位通信時）

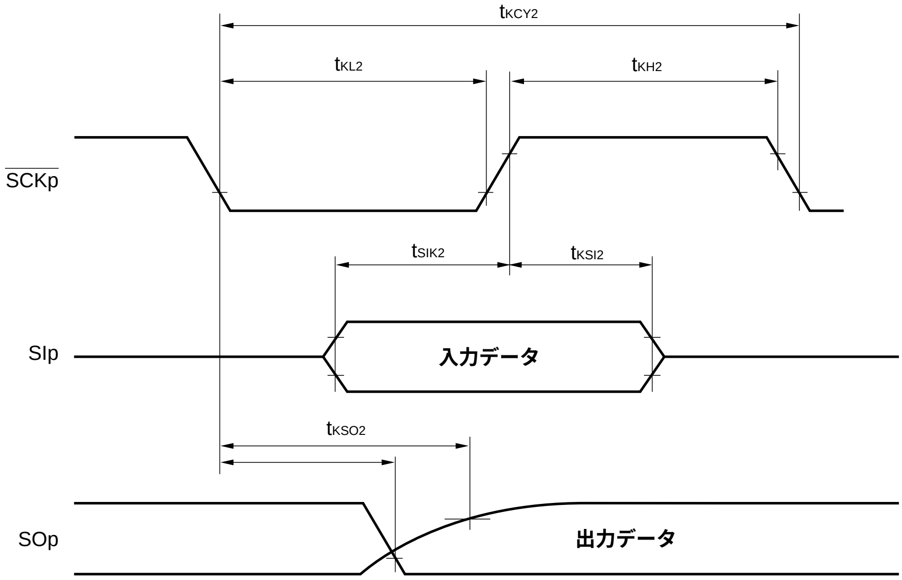


備考1.　R_b [Ω]：通信ライン（SOp）プルアップ抵抗値，C_b [F]：通信ライン（SOp）負荷容量値，
Vb [V]：通信ライン電圧

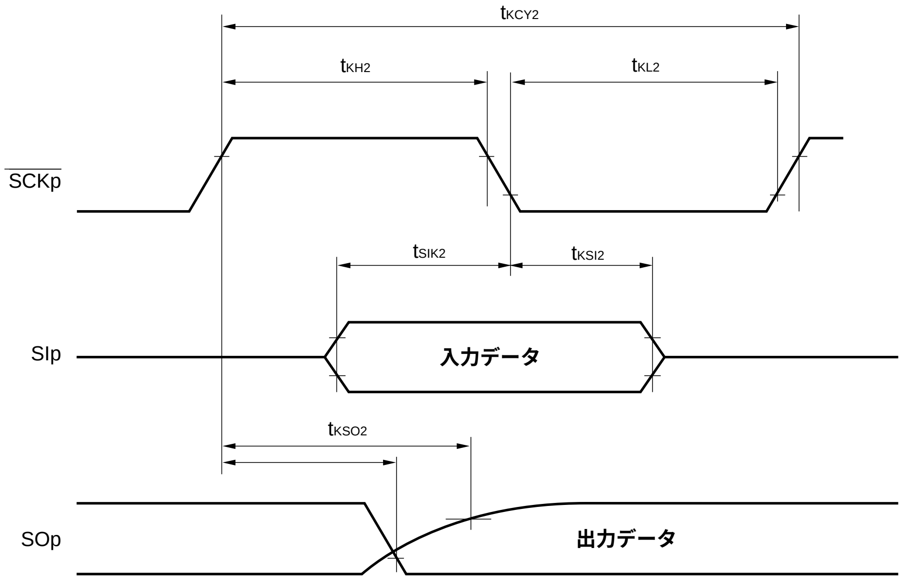
2.　p：CSI番号（p = 00, 10），m：ユニット番号，n：チャネル番号（mn = 00, 02），
g：PIM, POM番号（g = 0, 1）

3.　f_{MCK}：シリアル・アレイ・ユニットの動作クロック周波数
（シリアル・モード・レジスタmn（SMRmn）のCKSmnビットで設定する動作クロック。m：ユニット番号，
n：チャネル番号（mn = 00, 02））

CSIモード・シリアル転送タイミング：スレーブ・モード（異電位通信時）
（DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき）



CSIモード・シリアル転送タイミング：スレーブ・モード（異電位通信時）
（DAPmn= 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のとき）



(9) 異電位（1.8 V系，2.5 V系，3 V系）通信時（簡易I^2Cモード）（1/2）
（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件	HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	単　位
SCLrクロック周波数	f_{SCL}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 50 pF, R_b = 2.7 kΩ		400[注1]	kHz
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 50 pF, R_b = 2.7 kΩ		400[注1]	kHz
		4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 100 pF, R_b = 2.8 kΩ		100[注1]	kHz
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 100 pF, R_b = 2.7 kΩ		100[注1]	kHz
		2.4 V≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V, C_b = 100 pF, R_b = 5.5 kΩ		100[注1]	kHz
SCLr = ”L”のホールド・タイム	t_{LOW}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 50 pF, R_b = 2.7 kΩ	1200		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 50 pF, R_b = 2.7 kΩ	1200		ns
		4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 100 pF, R_b = 2.8 kΩ	4600		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 100 pF, R_b = 2.7 kΩ	4600		ns
		2.4 V≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V, C_b = 100 pF, R_b = 5.5 kΩ	4650		ns
SCLr = ”H”のホールド・タイム	t_{HIGH}	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 50 pF, R_b = 2.7 kΩ	620		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 50 pF, R_b = 2.7 kΩ	500		ns
		4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 100 pF, R_b = 2.8 kΩ	2700		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 100 pF, R_b = 2.7 kΩ	2400		ns
		2.4 V≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V C_b = 100 pF, R_b = 5.5 kΩ	1830		ns

（注，注意は次ページ，備考は次々ページにあります。）

(9) 異電位（1.8 V系，2.5 V系，3 V系）通信時（簡易I²Cモード）（2/2）

(T_A = −40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V)

項　目	略　号	条　件	HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	単　位
データ・セットアップ時間（受信時）	$t_{SU:DAT}$	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 50 pF, R_b = 2.7 kΩ	1/f_{MCK}＋340 注2		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 50 pF, R_b = 2.7 kΩ	1/f_{MCK}＋340 注2		ns
		4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 100 pF, R_b = 2.8 kΩ	1/f_{MCK}＋760 注2		ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 100 pF, R_b = 2.7 kΩ	1/f_{MCK}＋760 注2		ns
		2.4 V≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V C_b = 100 pF, R_b = 5.5 kΩ	1/f_{MCK}＋570 注2		ns
データ・ホールド時間（送信時）	$t_{HD:DAT}$	4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 50 pF, R_b = 2.7 kΩ	0	770	ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 50 pF, R_b = 2.7 kΩ	0	770	ns
		4.0 V≦V_{DD0}≦5.5 V, 2.7 V≦V_b≦4.0 V, C_b = 100 pF, R_b = 2.8 kΩ	0	1420	ns
		2.7 V≦V_{DD0}<4.0 V, 2.3 V≦V_b≦2.7 V, C_b = 100 pF, R_b = 2.7 kΩ	0	1420	ns
		2.4 V≦V_{DD0}<3.3 V, 1.6 V≦V_b≦2.0 V, C_b = 100 pF, R_b = 5.5 kΩ	0	1215	ns

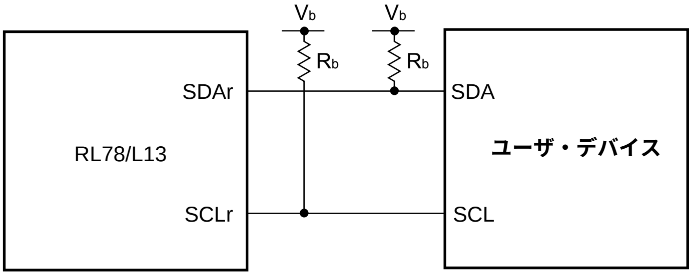
注 1. **かつf_{MCK}/4以下に設定してください。**

2. f_{MCK}**値は，SCLr = "L"とSCLr = "H"のホールド・タイムを超えない設定にしてください。**

注意　ポート入力モード・レジスタg（PIMg）とポート出力モード・レジスタg（POMg）で，SDArはTTL入力バッファ，N-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択，SCLrはN-chオープン・ドレイン出力（V_{DD}耐圧）モードを選択。なおV_{IH}，V_{IL}は，TTL入力バッファ選択時のDC特性を参照してください。

（備考は次ページにあります。）

簡易I²Cモード接続図（異電位通信時）

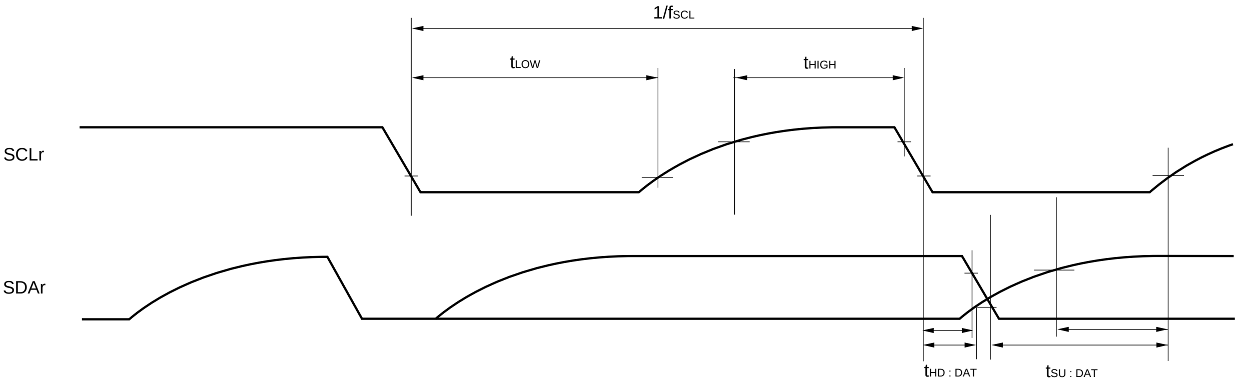


備考1.　R_b [Ω]：通信ライン（SDAr, SCLr）プルアップ抵抗値，C_b [F]：通信ライン（SDAr, SCLr）負荷容量値，
　　V_b [V]：通信ライン電圧

2.　r：IIC番号（r = 00, 10），g：PIM, POM番号（g = 0, 1）

3.　f_{MCK}：シリアル・アレイ・ユニットの動作クロック周波数
（SMRmnレジスタのCKSmnビットで設定する動作クロック。m：ユニット番号，n：チャネル番号（mn = 00, 02））

簡易I²Cモード・シリアル転送タイミング（異電位通信時）



33. 5. 2 シリアル・インタフェースIICA

(1) I^2C 標準モード（1/2）

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項目	略号	条件		HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	単位
SCLA0クロック周波数	f_{SCL}	標準モード：f_{CLK}≧1 MHz	2.7 V≦V_{DD}≦5.5 V	0	100	kHz
			2.4 V≦V_{DD}≦5.5 V	0	100	kHz
リスタート・コンディションのセットアップ時間	$t_{SU:STA}$	2.7 V≦V_{DD}≦5.5 V		4.7		μs
		2.4 V≦V_{DD}≦5.5 V		4.7		μs
ホールド時間注1	$t_{HD:STA}$	2.7 V≦V_{DD}≦5.5 V		4.0		μs
		2.4 V≦V_{DD}≦5.5 V		4.0		μs
SCLA0 = ”L”のホールド・タイム	t_{LOW}	2.7 V≦V_{DD}≦5.5 V		4.7		μs
		2.4 V≦V_{DD}≦5.5 V		4.7		μs
SCLA0 = ”H”のホールド・タイム	t_{HIGH}	2.7 V≦V_{DD}≦5.5 V		4.0		μs
		2.4 V≦V_{DD}≦5.5 V		4.0		μs

（注，注意，備考は次ページにあります。）

(1) I^2C 標準モード（2/2）

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　　目	略　号	条　　件	HS（高速メイン）モード MIN.	HS（高速メイン）モード MAX.	単　位
データ・セットアップ時間（受信時）	$t_{SU:DAT}$	2.7 V≦V_{DD}≦5.5 V	250		ns
		2.4 V≦V_{DD}≦5.5 V	250		ns
データ・ホールド時間（送信時） 注2	$t_{HD:DAT}$	2.7 V≦V_{DD}≦5.5 V	0	3.45	μs
		2.4 V≦V_{DD}≦5.5 V	0	3.45	μs
ストップ・コンディションのセットアップ時間	$t_{SU:STO}$	2.7 V≦V_{DD}≦5.5 V	4.0		μs
		2.4 V≦V_{DD}≦5.5 V	4.0		μs
バス・フリー時間	t_{BUF}	2.7 V≦V_{DD}≦5.5 V	4.7		μs
		2.4 V≦V_{DD}≦5.5 V	4.7		μs

注 1.　スタート・コンディション，リスタート・コンディション時は，この期間のあと最初のクロック・パルスが生成されます。

2.　$t_{HD:DAT}$の最大値（MAX.）は，通常転送時の数値であり，$\overline{ACK}$（アクノリッジ）タイミングでは，ウエイトがかかります。

備考　各モードにおけるC_b（通信ライン容量）のMAX.値と，そのときのR_b（通信ライン・プルアップ抵抗値）の値は次のとおりです。

標準モード　：C_b = 400 pF, Rb = 2.7 kΩ

(2) I^2C ファースト・モード

(T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V)

項　目	略　号	条　件		HS（高速メイン）モード		単　位
				MIN.	MAX.	
SCLA0クロック周波数	f_{SCL}	ファースト・モード：f_{CLK}≧3.5 MHz	2.7 V≦V_{DD}≦5.5 V	0	400	kHz
			2.4 V≦V_{DD}≦5.5 V	0	400	kHz
リスタート・コンディションのセットアップ時間	$t_{SU:STA}$	2.7 V≦V_{DD}≦5.5 V		0.6		μs
		2.4 V≦V_{DD}≦5.5 V		0.6		μs
ホールド時間[注1]	$t_{HD:STA}$	2.7 V≦V_{DD}≦5.5 V		0.6		μs
		2.4 V≦V_{DD}≦5.5 V		0.6		μs
SCLA0 = "L"のホールド・タイム	t_{LOW}	2.7 V≦V_{DD}≦5.5 V		1.3		μs
		2.4 V≦V_{DD}≦5.5 V		1.3		μs
SCLA0 = "H"のホールド・タイム	t_{HIGH}	2.7 V≦V_{DD}≦5.5 V		0.6		μs
		2.4 V≦V_{DD}≦5.5 V		0.6		μs
データ・セットアップ時間（受信時）	$t_{SU:DAT}$	2.7 V≦V_{DD}≦5.5 V		100		ns
		2.4 V≦V_{DD}≦5.5 V		100		ns
データ・ホールド時間（送信時）[注2]	$t_{HD:DAT}$	2.7 V≦V_{DD}≦5.5 V		0	0.9	μs
		2.4 V≦V_{DD}≦5.5 V		0	0.9	μs
ストップ・コンディションのセットアップ時間	$t_{SU:STO}$	2.7 V≦V_{DD}≦5.5 V		0.6		μs
		2.4 V≦V_{DD}≦5.5 V		0.6		μs
バス・フリー時間	t_{BUF}	2.7 V≦V_{DD}≦5.5 V		1.3		μs
		2.4 V≦V_{DD}≦5.5 V		1.3		μs

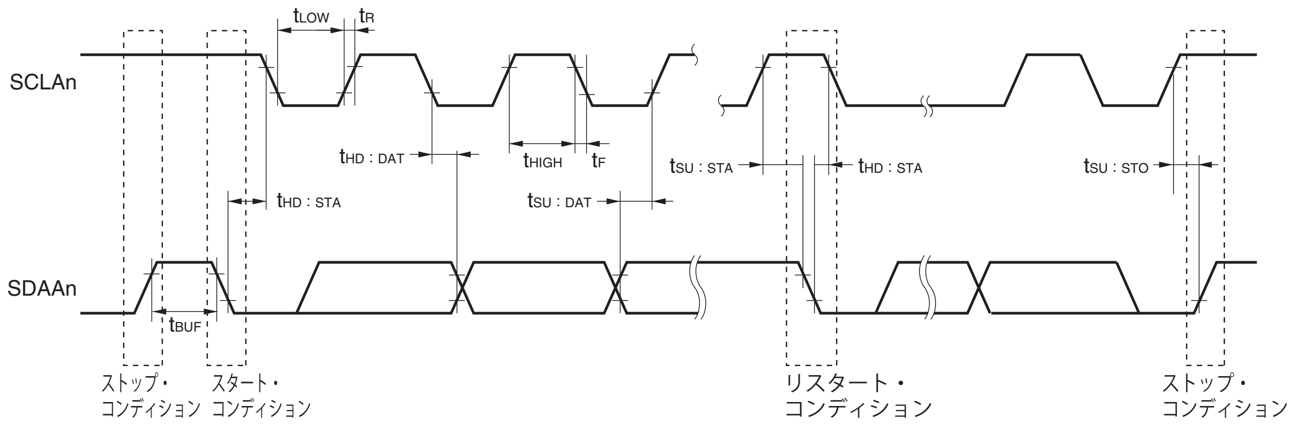
注 1. スタート・コンディション，リスタート・コンディション時は，この期間のあと最初のクロック・パルスが生成されます。

2. $t_{HD:DAT}$の最大値（MAX.）は，通常転送時の数値であり，ACK（アクノリッジ）タイミングでは，ウエイトがかかります。

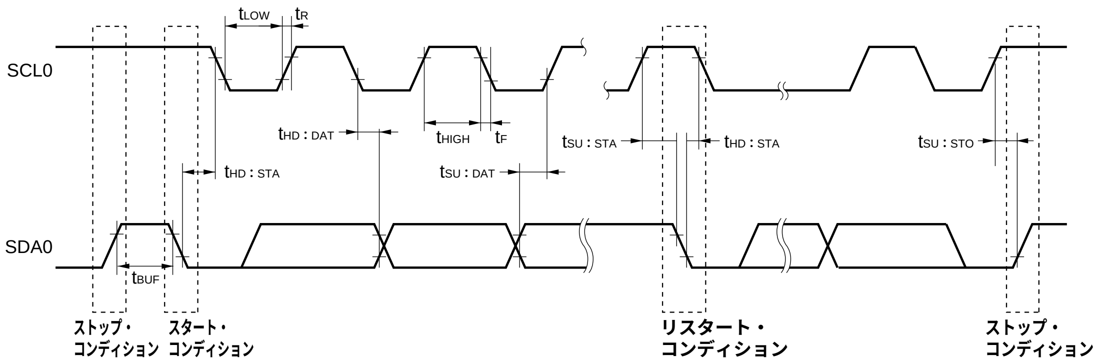
備考　各モードにおけるC_b（通信ライン容量）のMAX.値と，そのときのR_b（通信ライン・プルアップ抵抗値）の値は次のとおりです。

ファースト・モード　　：C_b = 320 pF, R_b = 1.1 kΩ

IICAシリアル転送タイミング



備考　n = 0, 1



33. 6　アナログ特性

33. 6. 1　A/Dコンバータ特性

A/Dコンバータ特性の区分

基準電圧 / 入力チャネル	基準電圧（＋）= AVREFP 基準電圧（－）= AVREFM	基準電圧（＋）= VDD 基準電圧（－）= VSS	基準電圧（＋）= VBGR 基準電圧（－）= AVREFM
ANI0-ANI1	－	33. 6. 1（2）参照	33. 6. 1（2）参照
ANI16-ANI25	33. 6. 1（1）参照		
内部基準電圧 温度センサ出力電圧	33 6. 1（1）参照		－

(1) 基準電圧（＋） = AVREFP/ANI0（ADREFP1 = 0, ADREFP0 = 1），**基準電圧（-）** = AVREFM/ANI1（ADREFM = 1）**選択時，変換対象：** ANI16-ANI25，**内部基準電圧、温度センサ出力電圧**

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V, **基準電圧（＋）**= AV_{REFP}, **基準電圧（－）**= AV_{REFM} = 0 V）

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
分解能	RES			8		10	bit
総合誤差[注1]	AINL	10ビット分解能 AV_{REFP} = V_{DD}[注3]	2.4 V≦AV_{REFP}≦5.5 V		1.2	±5.0	LSB
変換時間	t_{CONV}	10ビット分解能 変換対象：ANI16-ANI25	3.6 V≦V_{DD}≦5.5 V	2.125		39	μs
			2.7 V≦V_{DD}≦5.5 V	3.1875		39	μs
			2.4 V≦V_{DD}≦5.5 V	17		39	μs
		10ビット分解能 変換対象：内部基準電圧、温度センサ出力電圧 (HS(高速メイン)モード)	3.6 V≦V_{DD}≦5.5 V	2.375		39	μs
			2.7 V≦V_{DD}≦5.5 V	3.5625		39	μs
			2.4 V≦V_{DD}≦5.5 V	17		39	μs
ゼロスケール誤差[注1, 2]	E_{ZS}	10ビット分解能 AV_{REFP} = V_{DD}[注3]	2.4 V≦AV_{REFP}≦5.5 V			±0.35	%FSR
フルスケール誤差[注1, 2]	E_{FS}	10ビット分解能 AV_{REFP} = V_{DD}[注3]	2.4 V≦AV_{REFP}≦5.5 V			±0.35	%FSR
積分直線性誤差[注1]	ILE	10ビット分解能 AV_{REFP} = V_{DD}[注3]	2.4 V≦AV_{REFP}≦5.5 V			±3.5	LSB
微分直線性誤差[注1]	DLE	10ビット分解能 AV_{REFP} = V_{DD}[注3]	2.4 V≦AV_{REFP}≦5.5 V			±2.0	LSB
アナログ入力電圧	V_{AIN}	ANI16-ANI25		0		AV_{REFP} かつV_{DD}	V
	V_{BGR}	内部基準電圧出力（2.4 V≦V_{DD}≦5.5 V, HS（高速メイン）モード）		V_{BGR}[注5]			V
		温度センサ出力電圧（2.4 V≦V_{DD}≦5.5 V, HS（高速メイン）モード）		V_{TMPS25}[注5]			V

（注は次ページにあります。）

注1．**量子化誤差（±1/2 LSB）を含みません。**

2．**フルスケール値に対する比率（%FSR）で表します。**

3．　AV_{REFP} ＜ V_{DD}**の場合，MAX.値は次のようになります。**

総合誤差	**：**AV_{REFP} = V_{DD}**の**MAX.**値に**±4.0 LSB**を加算してください**
ゼロスケール誤差／フルスケール誤差	**：**AV_{REFP} = V_{DD}**の**MAX.**値に**±0.20 %FSR**を加算してください**
積分直線性誤差／微分直線性誤差	**：**AV_{REFP} = V_{DD}**の**MAX.**値に**±2.0 LSB**を加算してください**

4．　**変換時間を**MIN. 57 μs，MAX. 95 μs**に設定した場合の値です。**

5．　33.6.2 **温度センサ／内部基準電圧特性を参照してください。**

（2）基準電圧（＋） = VDD（ADREFP1 = 0, ADREFP0 = 0），基準電圧（-） = VSS（ADREFM = 0）選択時，変換対象：ANI0, ANI1, ANI16-ANI25，内部基準電圧、温度センサ出力電圧

（TA = －40～＋105 ℃，2.4 V≦VDD≦5.5 V, VSS = 0 V, 基準電圧（＋）= VDD, 基準電圧（－）= VSS）

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
分解能	RES			8		10	bit
総合誤差[注1]	AINL	10ビット分解能	2.4 V≦VDD≦5.5 V		1.2	±7.0	LSB
変換時間	tCONV	10ビット分解能 変換対象：ANI0, ANI1, ANI16-ANI25[注3]	3.6 V≦VDD≦5.5 V	2.125		39	μs
			2.7 V≦VDD≦5.5 V	3.1875		39	μs
			2.4 V≦VDD≦5.5 V	17		39	μs
		10ビット分解能 変換対象：内部基準電圧出力，温度センサ出力電圧 HS（高速メイン）モード	3.6 V≦VDD≦5.5 V	2.375		39	μs
			2.7 V≦VDD≦5.5 V	3.5625		39	μs
			2.4 V≦VDD≦5.5 V	17		39	μs
ゼロスケール誤差[注1, 2]	EZS	10ビット分解能	2.4 V≦VDD≦5.5 V			±0.60	%FSR
フルスケール誤差[注1, 2]	EFS	10ビット分解能	2.4 V≦VDD≦5.5 V			±0.60	%FSR
積分直線性誤差[注1]	ILE	10ビット分解能	2.4 V≦VDD≦5.5 V			±4.0	LSB
微分直線性誤差[注1]	DLE	10ビット分解能	2.4 V≦VDD≦5.5 V			±2.0	LSB
アナログ入力電圧	VAIN	ANI16-ANI25		0		VDD	V
		内部基準電圧出力（2.4 V≦VDD≦5.5 V, HS（高速メイン）モード）		VBGR[注4]			V
		温度センサ出力電圧（2.4 V≦VDD≦5.5 V, HS（高速メイン）モード）		VTMPS25[注4]			V

注1．量子化誤差（±1/2 LSB）を含みません。
2．フルスケール値に対する比率（%FSR）で表します。
3.　変換時間をmin：57μs　max：95μsに設定した場合の値です。
4.　33. 6. 2 温度センサ／内部基準電圧特性を参照してください。

(3) 基準電圧（+） = 内部基準電圧（ADREFP1 = 1, ADREFP0 = 0），基準電圧（-） = AV_{REFM}/ANI1（ADREFM = 1）選択時，変換対象：ANI0, ANI16-ANI25

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V, 基準電圧（+）= V_{BGR}[注3], 基準電圧（－）= AV_{REFM}[注4] = 0 V, HS（高速メイン）モード）

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
分解能	RES				8		bit
変換時間	t_{CONV}	8ビット分解能	2.4 V≦V_{DD}≦5.5 V	17		39	μs
ゼロスケール誤差[注1, 2]	E_{ZS}	8ビット分解能	2.4 V≦V_{DD}≦5.5 V			±0.60	%FSR
積分直線性誤差[注1]	ILE	8ビット分解能	2.4 V≦V_{DD}≦5.5 V			±2.0	LSB
微分直線性誤差[注1]	DLE	8ビット分解能	2.4 V≦V_{DD}≦5.5 V			±1.0	LSB
アナログ入力電圧	V_{AIN}			0		V_{BGR}[注3]	V

注1．量子化誤差（±1/2 LSB）を含みません。

2．フルスケール値に対する比率（%FSR）で表します。

3．33. 6. 2 温度センサ／内部基準電圧特性を参照してください。

4．基準電圧（－） = V_{SS}の場合，MAX.値は次のようになります。

ゼロスケール誤差　：基準電圧（－）= AV_{REFM}時のMAX.値に±0.35 %FSRを加算してください

積分直線性誤差　：基準電圧（－）= AV_{REFM}時のMAX.値に±0.5 LSBを加算してください

微分直線性誤差　：基準電圧（－）= AV_{REFM}時のMAX.値に±0.2 LSBを加算してください

33. 6. 2　温度センサ特性

（T_A = −40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V, HS（高速メイン）モード）

項　目	略　号	条　件	MIN.	TYP.	MAX.	単　位
温度センサ出力電圧	V_{TMPS25}	ADSレジスタ = 80H設定，T_A = ＋25℃		1.05		V
内部基準電圧	V_{BGR}	ADSレジスタ = 81H設定	1.38	1.45	1.5	V
温度係数	F_{VTMPS}	温度センサ電圧の温度依存		−3.6		mV/℃
動作安定待ち時間	t_{AMP}		5			μs

33. 6. 3　コンパレータ

（T_A = −40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
入力電圧範囲	Ivref			0		V_{DD}−1.4	V
	Ivcmp			−0.3		V_{DD}＋0.3	V
出力遅延	td	V_{DD} = 3.0V 入力スルーレート ＞ 50 mV/μs	コンパレータ高速モード，基本モード			1.2	μs
			コンパレータ高速モード，ウィンドウモード			2.0	μs
			コンパレータ低速モード，基本モード		3.0	5.0	μs
高電位側リファレンス電圧	VTW+	コンパレータ高速モード，ウィンドウモード		0.66V_{DD}	0.76V_{DD}	0.86V_{DD}	V
低電位側リファレンス電圧	VTW-	コンパレータ高速モード，ウィンドウモード		0.14V_{DD}	0.24V_{DD}	0.34V_{DD}	V
動作安定待ち時間	tCMP			100			μs
内部基準電圧[注]	VBGR	2.4 V≦V_{DD}≦5.5 V, HS（高速メイン）モード		1.38	1.45	1.50	V

注　33. 6. 2 温度センサ／内部基準電圧特性を参照してください。

33. 6. 4　POR回路特性

（T_A = －40～＋105 ℃，V_{SS} = 0 V）

項　目	略 号	条　件	MIN.	TYP.	MAX.	単 位
検出電圧	V_{POR}	電源立ち上がり時	1.45	1.51	1.57	V
	V_{PDR}	電源立ち下がり時	1.44	1.50	1.56	V
最小パルス幅注	T_{PW}		300			μs

注　V_{DD}がV_{PDR}を下回った場合に，PORによるリセット動作に必要な時間です。またSTOPモード時および，クロック動作ステータス制御レジスタ（CSC）のビット0（HIOSTOP）とビット7（MSTOP）の設定によりメイン・システム・クロック（f_{MAIN}）を停止時は，V_{DD}が0.7 Vを下回ってから，V_{POR}を上回るまでのPORによるリセット動作に必要な時間です。

33. 6. 5　LVD回路特性

リセット・モード，割り込みモードのLVD検出電圧

（T_A = −40～＋105 ℃，V_{PDR}≦V_{DD}≦5.5 V，V_{SS} = 0 V）

項　目		略　号	条　件	MIN.	TYP.	MAX.	単　位
検出電圧	電源電圧レベル	V_{LVD0}	電源立ち上がり時	3.90	4.06	4.22	V
			電源立ち下がり時	3.83	3.98	4.13	V
		V_{LVD1}	電源立ち上がり時	3.60	3.75	3.90	V
			電源立ち下がり時	3.53	3.67	3.81	V
		V_{LVD2}	電源立ち上がり時	3.01	3.13	3.25	V
			電源立ち下がり時	2.94	3.06	3.18	V
		V_{LVD3}	電源立ち上がり時	2.90	3.02	3.14	V
			電源立ち下がり時	2.85	2.96	3.07	V
		V_{LVD4}	電源立ち上がり時	2.81	2.92	3.03	V
			電源立ち下がり時	2.75	2.86	2.97	V
		V_{LVD5}	電源立ち上がり時	2.71	2.81	2.92	V
			電源立ち下がり時	2.64	2.75	2.86	V
		V_{LVD6}	電源立ち上がり時	2.61	2.71	2.81	V
			電源立ち下がり時	2.55	2.65	2.75	V
		V_{LVD7}	電源立ち上がり時	2.51	2.61	2.71	V
			電源立ち下がり時	2.45	2.55	2.65	V
最小パルス幅		t_{LW}		300			μs
検出遅延						300	μs

割り込み＆リセット・モードのLVD検出電圧

（T_A = －40～＋105 ℃，V_{PDR}≦V_{DD}≦5.5 V，V_{SS} = 0 V）

項　　目	略　号	条　　件			MIN.	TYP.	MAX.	単　位
割り込み＆リセット・モード	V_{LVDD0}	V_{POC2}, V_{POC1}, V_{POC0} = 0, 1, 1，立ち下がりリセット電圧			2.64	2.75	2.86	V
	V_{LVDD1}		LVIS1, LVIS0 = 1, 0	立ち上がりリセット解除電圧	2.81	2.92	3.03	V
				立ち下がり割り込み電圧	2.75	2.86	2.97	V
	V_{LVDD2}		LVIS1, LVIS0 = 0, 1	立ち上がりリセット解除電圧	2.90	3.02	3.14	V
				立ち下がり割り込み電圧	2.85	2.96	3.07	V
	V_{LVDD3}		LVIS1, LVIS0 = 0, 0	立ち上がりリセット解除電圧	3.90	4.06	4.22	V
				立ち下がり割り込み電圧	3.83	3.98	4.13	V

33. 6. 6　電源電圧立ち上がり傾き特性

（T_A = －40～＋105 ℃，V_{SS} = 0 V）

項　　目	略　号	条　　件	MIN.	TYP.	MAX.	単　位
電源電圧立ち上がり傾き	SV_{DD}				54	V/ms

注意　V_{DD}が33.4 AC特性に示す動作電圧範囲内に達するまで，LVD回路か外部リセットで内部リセット状態を保ってください。

33. 7　LCD特性

33. 7. 1　外部抵抗分割方式

(1) スタティック・モード

(T_A = －40～＋105 ℃, V_{L4} (MIN.)≦V_{DD}注≦5.5 V, V_{SS} = 0 V)

項　　目	略　号	条　　件	MIN.	TYP.	MAX.	単　位
LCD駆動電圧	V_{L4}		2.0		V_{DD}	V

注　2.4V≦V_{DD}

(2) 1/2バイアス，1/4バイアス

(T_A = －40～＋105 ℃, V_{L4} (MIN.)≦V_{DD}≦5.5 V, V_{SS} = 0 V)

項　　目	略　号	条　　件	MIN.	TYP.	MAX.	単　位
LCD駆動電圧	V_{L4}		2.7		V_{DD}	V

(3) 1/3バイアス

(T_A = －40～＋105 ℃, V_{L4} (MIN.)≦V_{DD}≦5.5 V, V_{SS} =0 V)

項　　目	略　号	条　　件	MIN.	TYP.	MAX.	単　位
LCD駆動電圧	V_{L4}		2.5		V_{DD}	V

33. 7. 2　内部昇圧方式

(1) 1/3バイアス

(T_A = －40～＋105 ℃, 2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V)

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
LCD出力電圧可変範囲	V_{L1}	C1-C4注1 = 0.47 μF注2	VLCD = 04H	0.90	1.00	1.08	V
			VLCD = 05H	0.95	1.05	1.13	V
			VLCD = 06H	1.00	1.10	1.18	V
			VLCD = 07H	1.05	1.15	1.23	V
			VLCD = 08H	1.10	1.20	1.28	V
			VLCD = 09H	1.15	1.25	1.33	V
			VLCD = 0AH	1.20	1.30	1.38	V
			VLCD = 0BH	1.25	1.35	1.43	V
			VLCD = 0CH	1.30	1.40	1.48	V
			VLCD = 0DH	1.35	1.45	1.53	V
			VLCD = 0EH	1.40	1.50	1.58	V
			VLCD = 0FH	1.45	1.55	1.63	V
			VLCD = 10H	1.50	1.60	1.68	V
			VLCD = 11H	1.55	1.65	1.73	V
			VLCD = 12H	1.60	1.70	1.78	V
			VLCD = 13H	1.65	1.75	1.83	V
ダブラ出力電圧	V_{L2}	C1-C4注1 = 0.47 μF		2 V_{L1}－0.10	2 V_{L1}	2 V_{L1}	V
トリプラ出力電圧	V_{L3}	C1-C4注1 = 0.47 μF		3 V_{L1}－0.15	3 V_{L1}	3 V_{L1}	V
基準電圧セットアップ時間注2	t_{VWAIT1}			5			ms
昇圧ウエイト時間注3	t_{VWAIT2}	C1-C4注1 = 0.47 μF		500			ms

注1.　LCDを駆動用電圧端子間に接続するコンデンサです。

C1：CAPH-CAPL間に接続するコンデンサです。

C2：V_{L1}-GND間に接続するコンデンサです。

C3：V_{L2}-GND間に接続するコンデンサです。

C4：V_{L3}-GND間に接続するコンデンサです。

C1 = C2 = C3 = C4 = 0.47 μF±30%

2.　VLCDレジスタで基準電圧を設定してから（基準電圧をデフォルト値で使用する場合は内部昇圧方式に選択（LCDM0レジスタのMDSET1, MDSET0ビット = 01B）にしてから），昇圧を開始する（VLCON = 1）までに必要なウエイト時間です。

3.　昇圧を開始してから（VLCON = 1），表示が可能になる（LCDON = 1）までのウエイト時間です。

(2) 1/4バイアス

(T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V)

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
LCD出力電圧可変範囲	V_{L1}	C1-C5[注1] = 0.47 μF[注2]	VLCD = 04H	0.90	1.00	1.08	V
			VLCD = 05H	0.95	1.05	1.13	V
			VLCD = 06H	1.00	1.10	1.18	V
			VLCD = 07H	1.05	1.15	1.23	V
			VLCD = 08H	1.10	1.20	1.28	V
			VLCD = 09H	1.15	1.25	1.33	V
			VLCD = 0AH	1.20	1.30	1.38	V
ダブラ出力電圧	V_{L2}	C1-C5[注1] = 0.47 μF		2 V_{L1}－0.08	2 V_{L1}	2 V_{L1}	V
トリプラ出力電圧	V_{L3}	C1-C5[注1] = 0.47 μF		3 V_{L1}－0.12	3 V_{L1}	3 V_{L1}	V
クアドロプラ出力電圧	V_{L4}	C1-C5[注1] = 0.47 μF		4 V_{L1}－0.16	4 V_{L1}	4 V_{L1}	V
基準電圧セットアップ時間[注2]	t_{VWAIT1}			5			ms
昇圧ウエイト時間[注3]	t_{VWAIT2}	C1-C5[注1] = 0.47 μF		500			ms

注1. LCDを駆動用電圧端子間に接続するコンデンサです。
C1：CAPH-CAPL間に接続するコンデンサです。
C2：V_{L1}-GND間に接続するコンデンサです。
C3：V_{L2}-GND間に接続するコンデンサです。
C4：V_{L3}-GND間に接続するコンデンサです。
C5：V_{L4}-GND間に接続するコンデンサです。
C1 = C2 = C3 = C4 = C5 = 0.47 μF±30%

2. VLCDレジスタで基準電圧を設定してから（基準電圧をデフォルト値で使用する場合は内部昇圧方式に選択（LCDM0レジスタのMDSET1, MDSET0 = 01B）してから），昇圧を開始する（VLCON = 1）までに必要なウエイト時間です。
3. 昇圧を開始してから（VLCON = 1），表示が可能になる（LCDON = 1）までのウエイト時間です。

33. 7. 3　容量分割方式

（1）1/3バイアス

（TA = －40～＋105 ℃，2.4 V≦VDD≦5.5 V, VSS = 0 V）

項　　目	略　号	条　　件	MIN.	TYP.	MAX.	単　位
V_{L4}電圧	V_{L4}	C1-C4 = 0.47 μF注2		V_{DD}		V
V_{L2}電圧	V_{L2}	C1-C4 = 0.47 μF注2	2/3 V_{L4}－0.1	2/3 V_{L4}	2/3 V_{L4}＋0.1	V
V_{L1}電圧	V_{L1}	C1-C4 = 0.47 μF注2	1/3 V_{L4}－0.1	1/3 V_{L4}	1/3 V_{L4}＋＋0.1	V
容量分割ウエイト時間注1	t_{VWAIT}		100			ms

注1．降圧を開始してから（VLCON = 1），表示が可能になる（LCDON = 1）までのウエイト時間です。

2．LCDを駆動用電圧端子間に接続するコンデンサです。

C1：CAPH-CAPL間に接続するコンデンサです。

C2：V_{L1}-GND間に接続するコンデンサです。

C3：V_{L2}-GND間に接続するコンデンサです。

C4：V_{L4}-GND間に接続するコンデンサです。

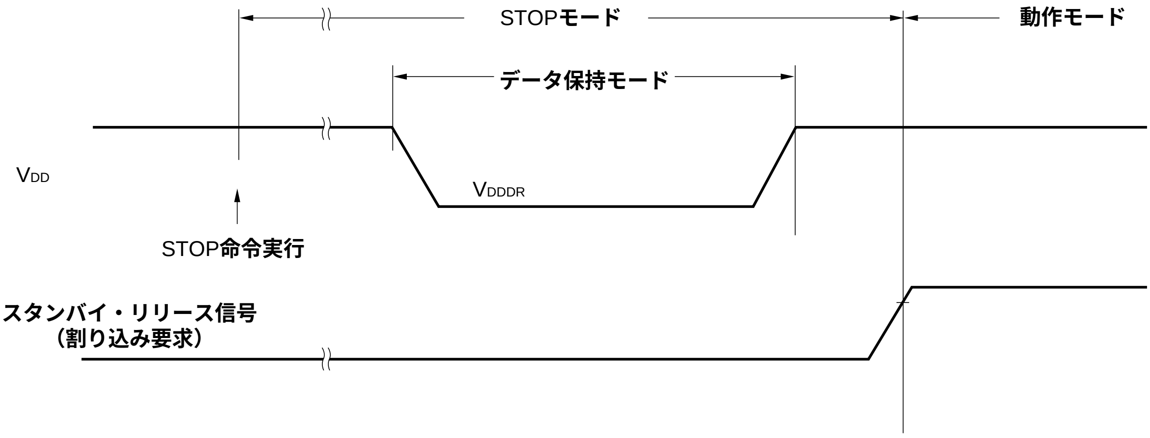
C1 = C2 = C3 = C4 = 0.47 μF±30%

33. 8　データ・メモリSTOPモード低電源電圧データ保持特性

（TA = －40～＋105 ℃）

項　目	略　号	条　件	MIN.	TYP.	MAX.	単　位
データ保持電源電圧	VDDDR		1.46注		5.5	V

注　POR検出電圧に依存します。電圧降下時，PORリセットがかかるまではデータを保持しますが，PORリセットがかかった場合のデータは保持されません。



33. 9　フラッシュ・メモリ・プログラミング特性

（TA = －40～＋105 ℃，2.4 V≦VDD≦5.5 V, VSS = 0 V）

項　目	略　号	条　件		MIN.	TYP.	MAX.	単　位
システム・クロック周波数	fCLK	2.4 V≦VDD≦5.5 V		1		24	MHz
コード・フラッシュの書き換え回数 注1,2,3	Cerwr	保持年数：20年	TA ＝ 85℃注	1,000			回
データ・フラッシュの書き換え回数 注1,2,3		保持年数：1年	TA ＝ 25℃注		1,000,000		
		保持年数：5年	TA ＝ 85℃注	100,000			
		保持年数：20年	TA ＝ 85℃注	10,000			

注 1.　消去1回+消去後の書き込み1回を書き換え回数1回とする。保持年数は，1度書き換えた後，次に書き換えを行うまでの期間とする。

2.　フラッシュ・メモリ・プログラマ使用時および当社提供のライブラリを使用時

3.　この特性はフラッシュ･メモリの特性を示すものであり，当社の信頼性試験から得られた結果です。

33. 10　専用フラッシュ・メモリ・プログラマ通信（UART）

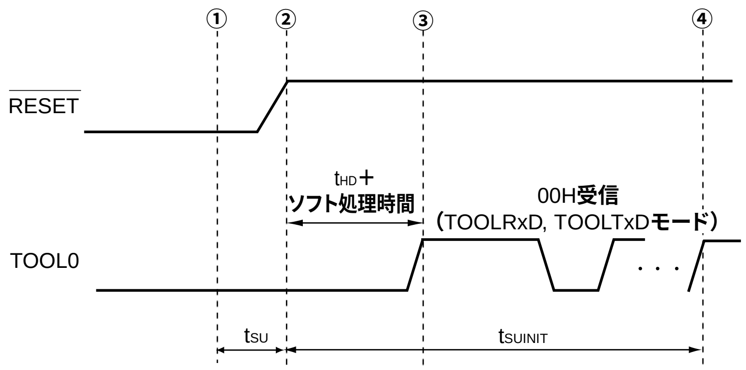
（TA = －40～＋105 ℃，2.4 V≦VDD≦5.5 V, VSS = 0 V）

項　目	略　号	条　件	MIN.	TYP.	MAX.	単　位
転送レート		シリアル・プログラミング時	115.2 k		1 M	bps

33. 11 フラッシュ・メモリ・プログラミング・モード引き込みタイミング

（T_A = －40～＋105 ℃，2.4 V≦V_{DD}≦5.5 V, V_{SS} = 0 V）

項　目	略　号	条　件	MIN.	TYP.	MAX.	単　位
外部リセット解除から初期設定通信を完了する時間	t_{SUINIT}	外部リセット解除前にPOR, LVDリセットは解除			100	ms
TOOL0端子をロウ・レベルにしてから，外部リセットを解除するまでの時間	t_{SU}	外部リセット解除前にPOR, LVDリセットは解除	10			μs
外部リセット解除から，TOOL0端子をロウ・レベルにホールドする時間（フラッシュ・ファーム処理時間を除く）	t_{HD}	外部リセット解除前にPOR, LVDリセットは解除	1			ms



① TOOL0端子にロウ・レベルを入力

② 外部リセットを解除（その前にPOR, LVDリセットが解除されていること）

③ TOOL0端子のロウ・レベルを解除

④ UART受信による，ボー・レート設定完了

備考 t_{SUINIT} ：この区間では，リセット解除から100 ms 以内に初期設定通信を完了してください。

t_{SU} ：TOOL0端子をロウ・レベルにしてから、端子リセットを解除するまでの時間

t_{HD} ：外部リセット解除から，TOOL0端子をロウ・レベルに保持する時間（フラッシュ・ファーム処理時間を除く）