

# 电容式传感器微单片机

## CTSU 电容式触摸电极设计指南

### 简介

本应用笔记介绍了如何为内置电容式触摸感应单元（CTSU）的 MCU 设计电极图案，并提供示例图案以供参考。

### 目标器件

RX 产品家族、RA 产品家族和 RL78 产品家族 MCU 以及内置 CTSU 的 Renesas Synergy™  
 （CTSU 指 CTSU2、CTSU2L、CTSU2SL 等）

### 目录

1. 概要 .....	3
2. 自电容式按键：电极布局图案 .....	3
2.1 设计建议概要 .....	3
2.2 自电容方式概述 .....	4
2.3 CTSU 自电容方式检测原理 .....	5
2.4 电极图案设计 .....	6
2.4.1 电极焊盘和导线 .....	7
2.4.2 导线 .....	8
2.5 抗噪布局图案设计 .....	11
2.5.1 屏蔽保护对策 .....	11
2.6 面板厚度的影响 .....	15
2.6.1 面板厚度与触摸灵敏度的关系 .....	15
2.6.2 面板厚度与串扰的关系 .....	16
2.7 电极应用示例 .....	17
2.7.1 滑块电极布局图案设计示例 .....	17
2.7.2 轮状布局图案设计示例 .....	17
2.7.3 柔性印刷电路板 .....	18
2.7.4 LED 导线布局 .....	18
2.7.5 面板和按键电极分开时 .....	19
3. 互电容方式：电极布局图案 .....	20
3.1 概要 .....	20
3.2 设计建议概要 .....	21
3.3 互电容方式概述 .....	22
3.4 CTSU 互电容方式检测原理 .....	22
3.5 电极图案设计 .....	23

3.6	气隙 .....	25
3.7	触摸表面到电极的距离.....	25
3.8	电极布线设计 .....	26
3.9	抗噪布局图案设计 .....	27
3.9.1	图案设计 .....	27
3.9.2	屏蔽保护抗噪对策.....	27
3.10	设计应用示例 .....	29
3.10.1	防水电极布局图案设计 .....	29
3.10.2	LED 导线布局 .....	31
4.	参考文献.....	32
5.	自电容式按键图案和特性数据 .....	33
5.1	自电容式按键灵敏度 (SNR) .....	33
5.2	CTSU 测量范围与灵敏度的关系 .....	34
5.3	评估条件 .....	35
5.4	设计参数和灵敏度特性.....	37
5.4.1	电极尺寸 .....	37
5.4.2	导线长度 .....	38
5.4.3	多按键设计.....	41
5.4.4	GND 图案设计 .....	45
5.4.5	有源屏蔽设计 .....	55
5.4.6	与电路板设计无关的参数 .....	65
	网站和支持.....	76

## 1. 概要

电容式触摸按键的灵敏度和抗噪性能均受触摸电极焊盘（以下简称“电极”）的形状和尺寸、导线布线方式、电极周围的图案、覆盖物厚度、是否包含气隙和产品外壳的内部配置等因素的影响。在设计电极及其周围区域时，所有这些因素均应考虑在内。

本应用笔记介绍了在使用瑞萨电容式触摸传感器单元 (CTSU) 时如何设计电极焊盘和导线，以及如何处理相关问题和潜在问题。此外，还提供了建议使用的应用程序。

## 2. 自电容式按键：电极布局图案

### 2.1 设计建议概要

下文提供的信息可供在双面印刷电路板上设计自电容式按键时进行参考。我们建议使用 2 层及以上的电路板，并在电极周围放置具有交叉影线 GND 图案的屏蔽保护，抑制由于周围环境和噪声因素引起的寄生电容波动。此外，我们还建议采用 ESD 对策，具体做法是屏蔽带有 GND 平面图案的电路板的外周。此处列出的编号对应每幅图中的编号，不包括编号 8 和 9。稍后将详细描述每个项目。

- ① 电极形状：方形或圆形
- ② 电极尺寸：10 mm 至 15 mm
- ③ 电极间距：电极间应留有足够的距离，以使其不会同时对目标人机接口（在本文档中指的是“手指”）做出反应；建议间距：至少为按键大小的 0.8 倍
- ④ 线宽：约 0.15 mm 至 0.20 mm，用于印刷电路板
- ⑤ 导线长度：尽量缩短导线。在拐角处形成 45 度角，而非直角。
- ⑥ 导线间距：
  - (A) 尽可能留出较宽的间距，防止相邻电极产生误检测。
  - (B) 1.27 mm 中心距
- ⑦ 交叉影线 GND 图案宽度：5 mm
- ⑧ 交叉影线 GND 图案和按键/导线间距
  - (A) 电极周围区域：5 mm (B) 导线周围区域：至少 3 mm

使用交叉影线图案覆盖电极区域，以及导线和正对表面。空白区域同样放置交叉影线图案，并通过导孔连接具有交叉影线图案的两个表面。

有关交叉影线图案尺寸、有源屏蔽（仅限 CTSU2）和其他抗噪对策的信息，请参见“2.5 抗噪布局图案设计”一节。

- ⑨ 电极 + 导线电容：不超过 50 pF
- ⑩ 电极 + 导线电阻：不超过 2 k $\Omega$ （含参考值为 560 $\Omega$  的阻尼电阻）

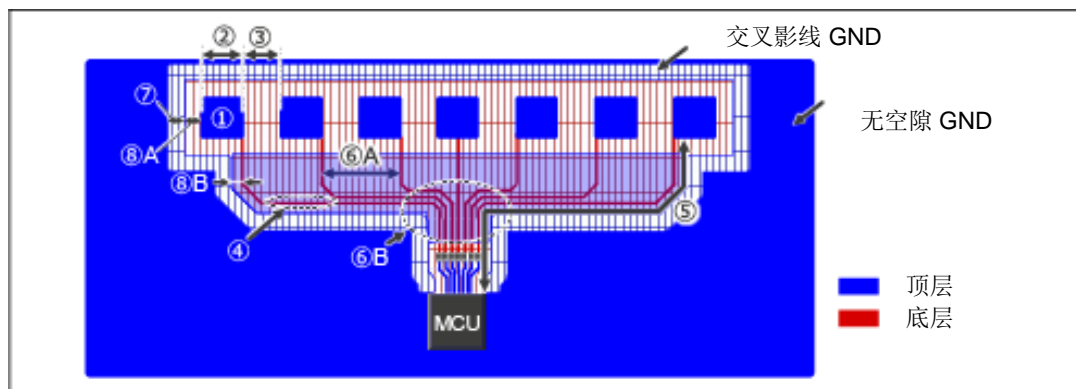


图 2-1. 自电容式按键的抗噪布局图案示例

## 2.2 自电容方式概述

图 2-2 所示为电极中产生的自电容。自电容式按键中连接到电容传感器的单个电极将测量电容量  $C$ 。 $C$  的值是由电极及其周围导体形成的寄生电容  $C_p$  和由电极及手指形成的寄生电容  $C_f$  的复合值。电容的大小可以通过电容方程式  $C = \epsilon \frac{S}{d}$  计算（参见注意部分）。由于周围的器件是静态的，因此  $C_p$  是常量，但  $C_f$  会随着手指的靠近而增加。通过设置  $C_f$  增加量的阈值，可以确定触摸按键是处于“打开”还是“关闭”状态。请注意，如果手指直接接触电极，则会导致电极短路，并且无法再测量电容。通常，电极和手指之间有几毫米厚的覆盖物。

注意：C：电容， $\epsilon$ ：相对介电常数，S：电极的正对面积，d：电极间距

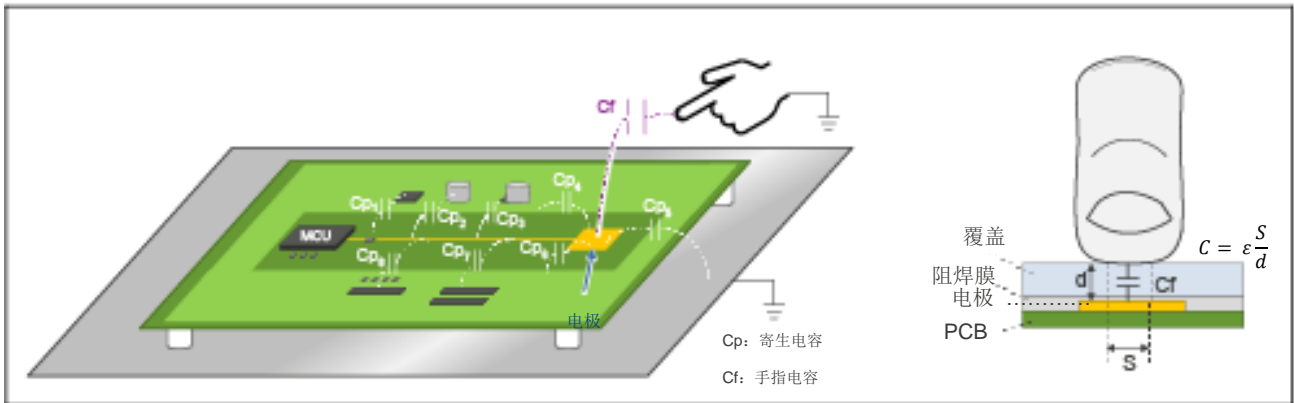


图 2-2. 电极中产生的自电容示意图

### 2.3 CTSU 自电容方式检测原理

图 2-3 所示为自电容方式的 CTSU 内部配置概览。CTSU 输出一个与所连接电极的电容量  $C$  成正比的数字计数值，并通过软件确定触摸按键是处于“打开”还是“关闭”状态。连接到 CTSU 时，电极会充当由传感器驱动脉冲控制的开关电容，并从充放电电流来估测  $C$  的电容。CTSU 测量模块具有电流-频率转换功能，输入与充放电电流等效的电流，并输出与电流量成比例的频率。有关检测原理的详细信息，请参见应用笔记“RX113 系列 CTSU 电容式触摸检测基础”。

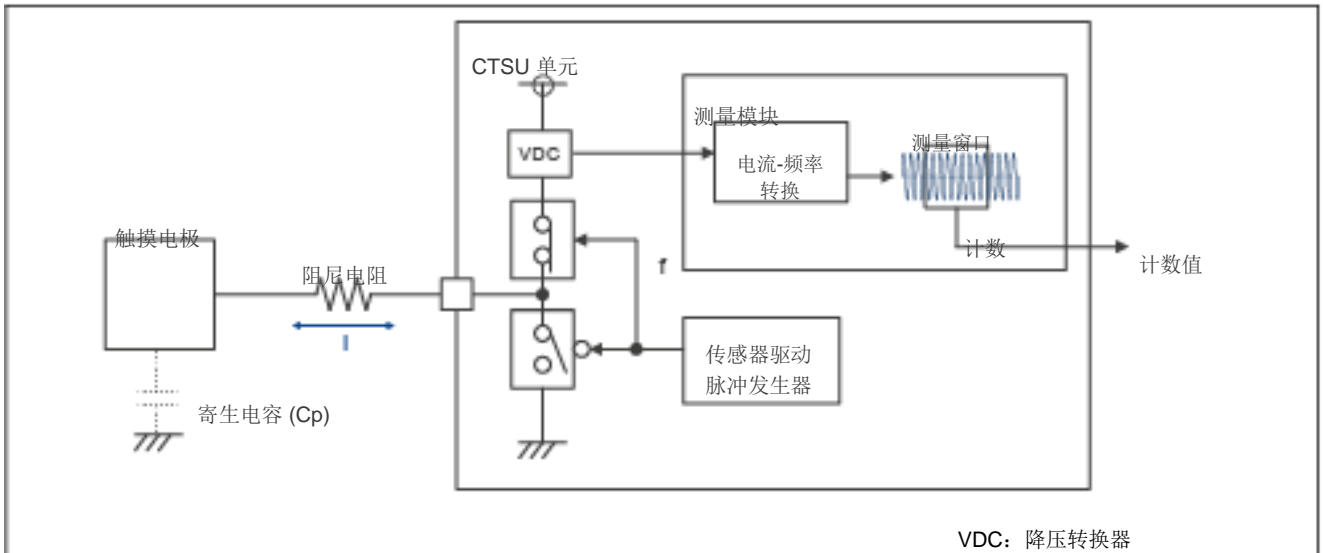


图 2-3. 自电容 CTSU 内部配置概览

图 2-4 所示为 CTSU 测量结果的示意图。当传感器驱动脉冲频率的一个周期比  $C$  充放电时间短且充放电不足时，则没有足够的电流流向  $C$ ，因此计数值小于理想值。当寄生电容很大时，可以通过降低传感器驱动脉冲频率来进行测量。当传感器驱动脉冲频率降低时，CTSU 可测量的最大值为  $50\text{pF}$ 。请注意，当传感器驱动脉冲频率降低时，电流-频率转换功能在单位时间内的测量次数也会减少，电极的灵敏度也可能会降低。可以通过调整 CTSU 中的寄存器设定值来增加单位时间，但完成测量所需的时间也会增加。在设计电容式电极电路时，必须满足按键灵敏度、测量时间和抗噪性等条件。

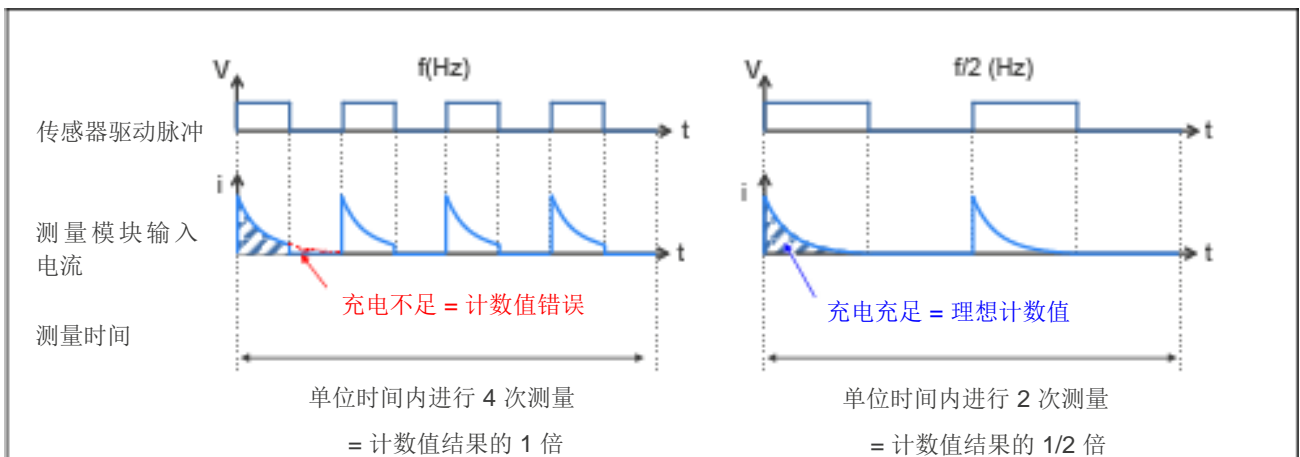


图 2-4. CTSU 测量结果示意图

图 2-5 所示为 GND 图案和寄生电容的示意图。使用印刷电路板时，一般的抗噪对策是在导线图案的正下方放置 GND 平面图案。在自电容按键中，由电极和 GND 平面图案产生的寄生电容  $C_{pGND}$  远大于  $C_f$ ，超出了 CTSU 的测量范围。因此，在设计自电容按键时，切勿在电极正下方放置 GND 平面图案。如果需要抗噪对策，请使用交叉影线 GND 图案以减少寄生电容的增加。

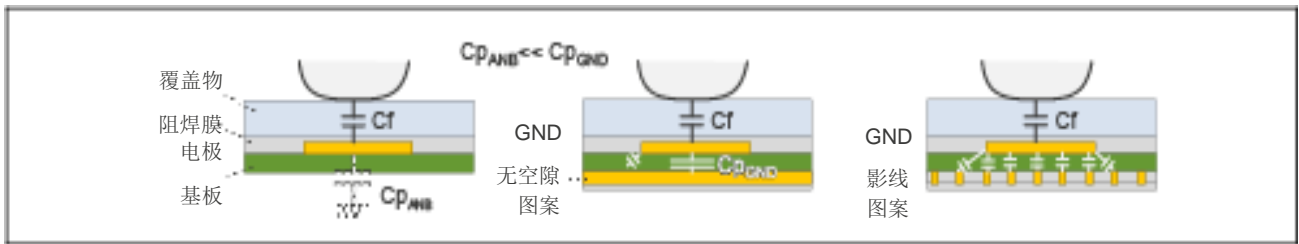


图 2-5. GND 图案和寄生电容的示意图

## 2.4 电极图案设计

在设计自电容式触摸按键电路时，应设计合适的图案并选择合适的材料以满足以下条件。

- 静电容量 C：不超过 50 pF
- 电阻值 R：不超过 2 kΩ（含阻尼电阻）

图 2-6 所示为自电容式电极电路。该触摸按键电路配置由触摸电极、电极导线和阻尼电阻构成。CTSU 阻尼电阻的参考值为 560Ω。请注意，触摸按键电路 C 也受电路板周围物体（例如 GND 图案、覆盖物和主体外壳）的寄生电容的影响。使用上述设计值以外的值时，可能无法获得正常的测量值。可以使用瑞萨的 QE for Capacitive Touch 软件工具来确认每个电极的总容量值。

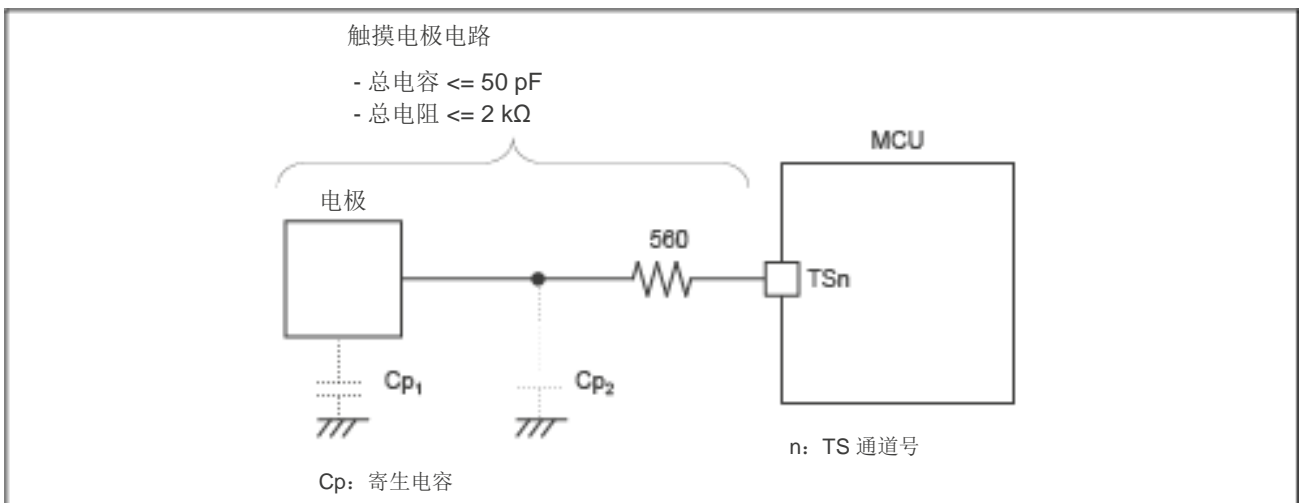


图 2-6. 自电容式电极电路

### 2.4.1 电极焊盘和导线

下文提供了建议的按键电极形状和布线条件。

- 形状：方形或圆形平面图案
- 尺寸：10 x 10 mm 至 15 x 15 mm
- 电极间距：为避免串扰，请留出足够宽的间距以防止相邻电极同时对手指或其他触摸接口做出响应  
目标间隔尺寸：至少为电极按键大小的 0.8 倍
- 电极和 GND 图案之间的间隔：至少 5 mm
- 请勿直接在电极下方放置用于其他功能的导线或图案，也不要放置 GND 平面图案。如果需要使用 GND 图案作为抗噪对策，请放置交叉影线 GND 图案。

串扰是指当目标电极被触摸时，相邻电极之间发生电容耦合或手指与相邻电极之间发生电容耦合。有关更多详细信息，请参见“2.6 面板厚度的影响。”

图 2-7 所示为建议采用的电极形状和尺寸。尺寸和形状十分灵活，可以根据最终产品面板的按键设计来确定。确保相对于将操作产品的人体部位（手指等）而言，尺寸不会过大或过小。如果焊盘是方形的，则将电极的拐角处理成半径为 0.5 至 1.0 mm 的圆角来减少噪声的影响。

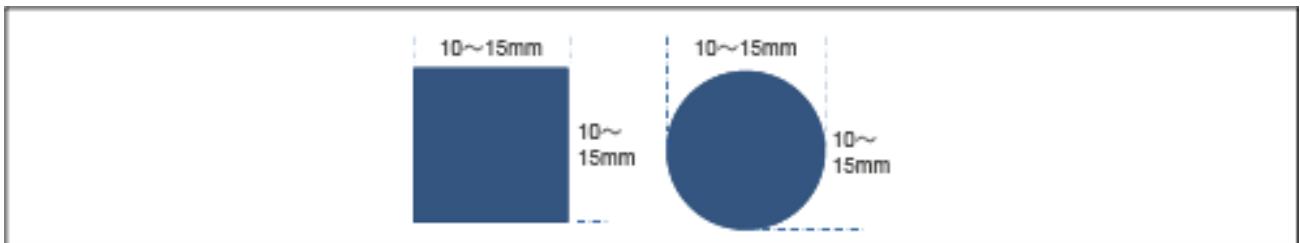


图 2-7. 建议采用的电极形状和尺寸

图 2-8 所示为不建议采用的电极形状 - 直角或锐角三角形和线宽较窄且总长度较长的 E 形。这些形状容易产生天线效应，并会降低射频抗噪性能，因此不建议使用。



图 2-8. 不合适的电极形状

### 2.4.2 导线

电极的导线部分寄生电容很小，容易受到外界噪声的影响。适当的导线间距和 GND 图案可以提高抗噪性。此外，CTSU 还起到屏蔽的作用，因为除了在测量期间外，TS 端子和导线固定在 GND 电平。由于耦合电容随导线的宽度和长度而变化，因此需调整导线间距和导线与 GND 图案之间的间距，以满足总寄生电容的条件。

下方列出了建议采用的导线布局和尺寸。

- 线宽：0.15 mm（可量产的最细导线）
- 导线间距：1.27 mm 中心距  
但是，在电极焊盘周围（大约是电极焊盘长度的两倍）之间至少留出 5 mm 导线间距，如果可能的话，留出更大的距离
- 导线和交叉影线 GND 图案间距：1.27mm（1.27mm 中心距）
- 导线和 GND 图案间距：至少 3 mm

同时，确保设计满足以下布线要求。

- 尽可能缩短导线。
- 尽量减少布线中的拐角；使拐角成 45 度或圆角。
- 在电极焊盘边缘打孔，并在背面布线。这有助于在接触导线时减少故障。但是，应尽量减少过孔的数量，因为它们往往会增加寄生电容。
- 作为抗噪对策，可在电极和导线的正下方放置交叉影线 GND 图案。
- 从电极延伸出来的导线容易受到噪声的影响，因为导线正下方没有交叉影线 GND 图案。交叉影线 GND 与该部分的最短距离为 0.5 mm。
- 请勿将其他不用于触摸功能的导线直接放置在电极导线的正下方。如果必须这样做，请使用正交交叉走线并减少正对面积。

图 2-9 所示为双层板布局示例的导线区域示例。

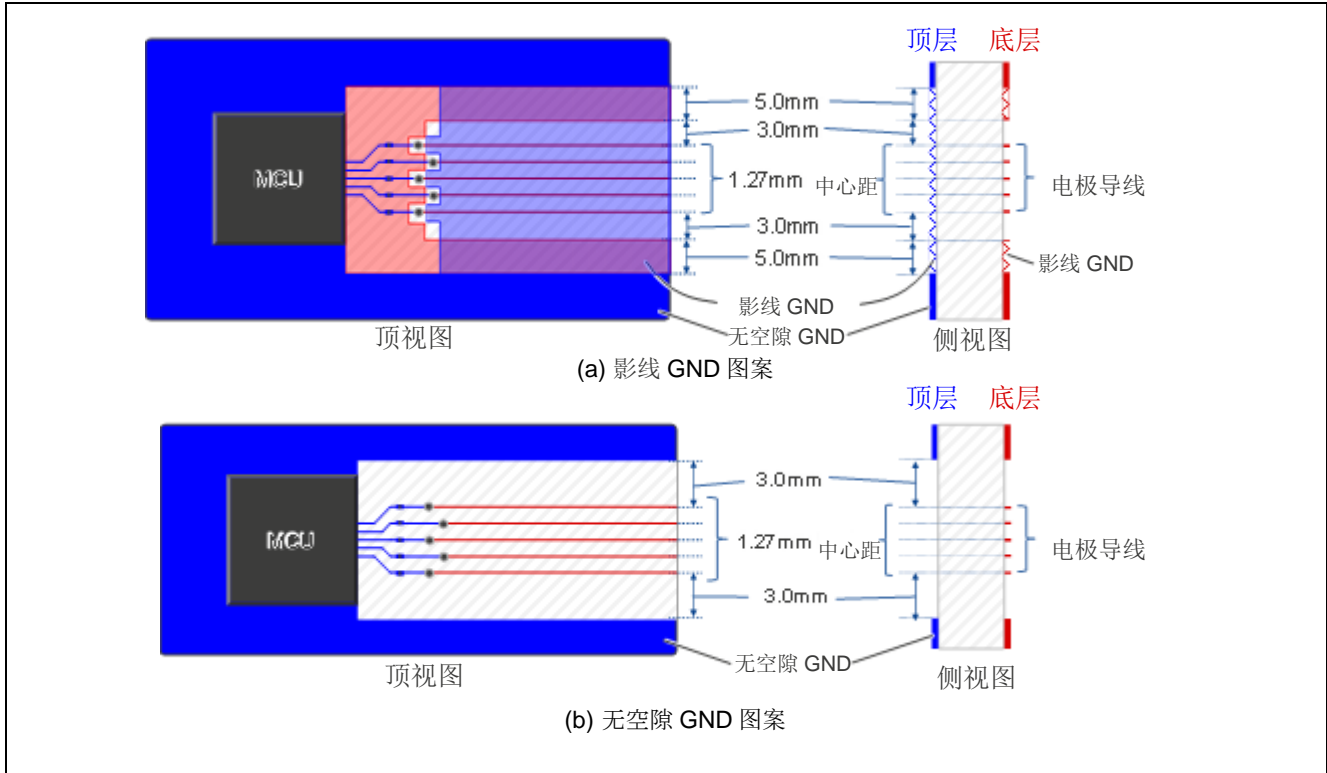


图 2-9. 双层板布局示例（导线区域）



图 2-10 所示为采用双层板布局的电极区域示例。

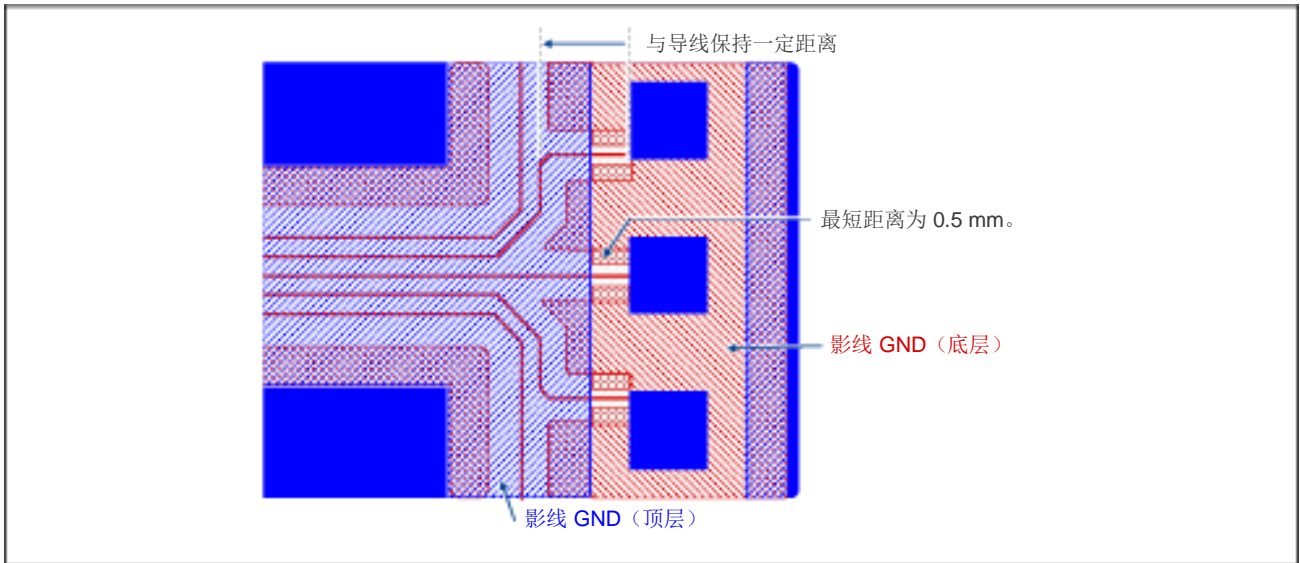


图 2-10. 双层板布局示例（电极区域）

图 2-11 和图 2-12 所示为每层的布局示例。

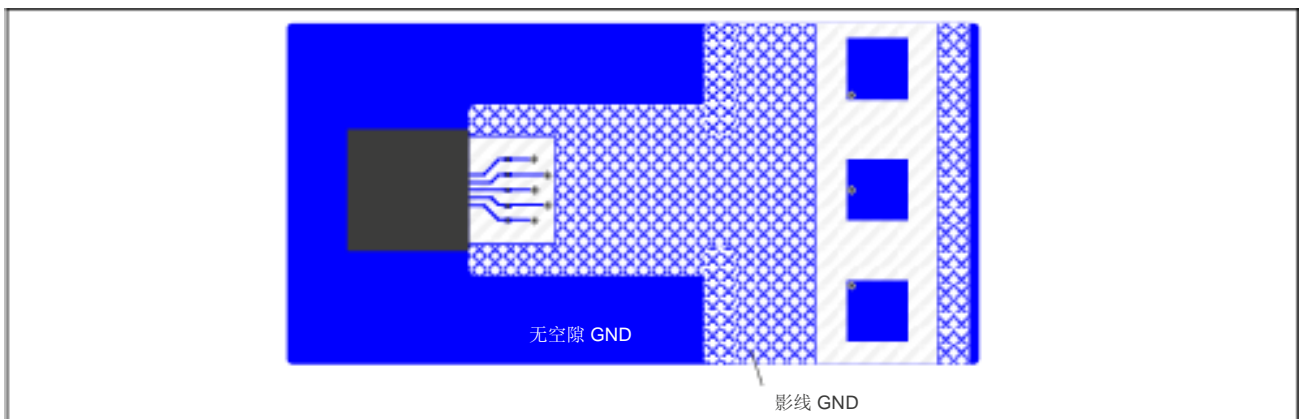


图 2-11. 顶层布局示例

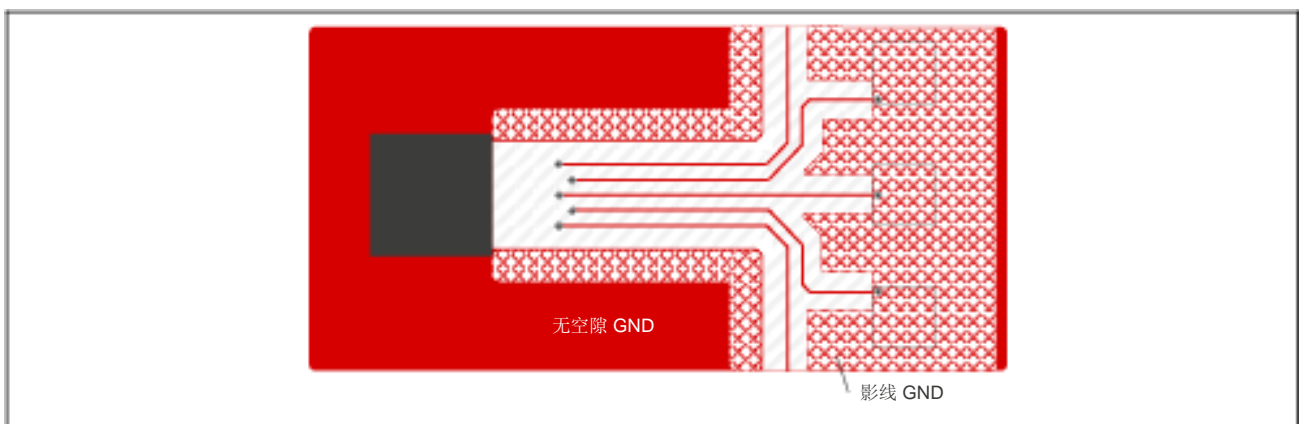


图 2-12. 底层布局示例

图 2-13 所示为高密度布线的示例。当电路板大小有限且需要增加布线密度时，请将导线移动一半的中心距，并在电路板的两面进行布线。对于 4 层板，确保在内层上放置交叉影线 GND。

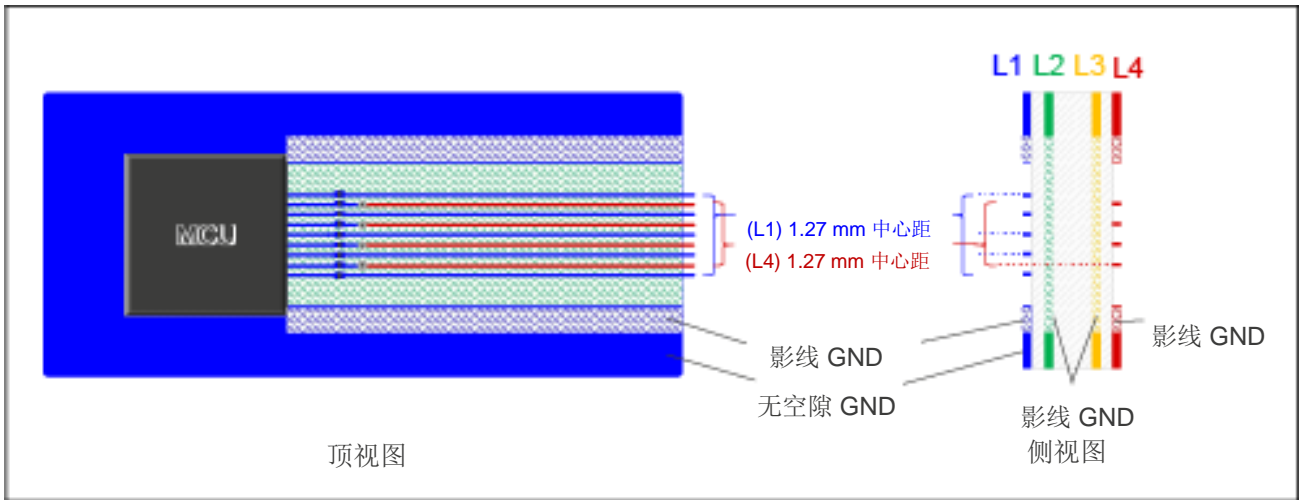


图 2-13. 高密度布线

## 2.5 抗噪布局图案设计

电极电路配置会使电路产生天线效应（MCU 引脚仅在电容耦合时处于开路状态），并使其容易受到电磁场噪声的影响。瑞萨触摸 MCU 采用多种抗噪对策来确保高抗噪性。然而，仅靠 MCU 并不能防止所有噪声的影响。在噪声严重的环境中使用 MCU 时，硬件对策必不可少。以下几个示例说明了如何保护系统免受外部噪声的影响。

一般来说，导线越长，噪声与许多噪声频率同步和混合的可能性就越大。确保按键电极和触摸 MCU 之间的导线尽可能短。

防止因外部噪声而导致故障的最佳方法是对触摸按键周围进行屏蔽保护。CTSU2 支持有源屏蔽。

### 2.5.1 屏蔽保护对策

#### 2.5.1.1 图案设计

图 2-14 所示为交叉影线图案的尺寸。屏蔽电极和电极导线是一种有效的抗 EMS 噪声对策。屏蔽保护层可以放置在多层板上的电极或电极导线的正下方，但 GND 平面图案具有很大的耦合容量，这将使电极在受到触摸时无法检测到电容波动。因此，应使用具有交叉影线图案的屏蔽保护层。瑞萨电容式触摸评估系统采用了下图尺寸的交叉影线图案。此外，交叉影线图案根据导线方向倾斜 45 度，以减少与电极导线的电容耦合。

- 中心距：1.5 mm
- 线宽：0.15 mm
- 线路间距：1.35 mm

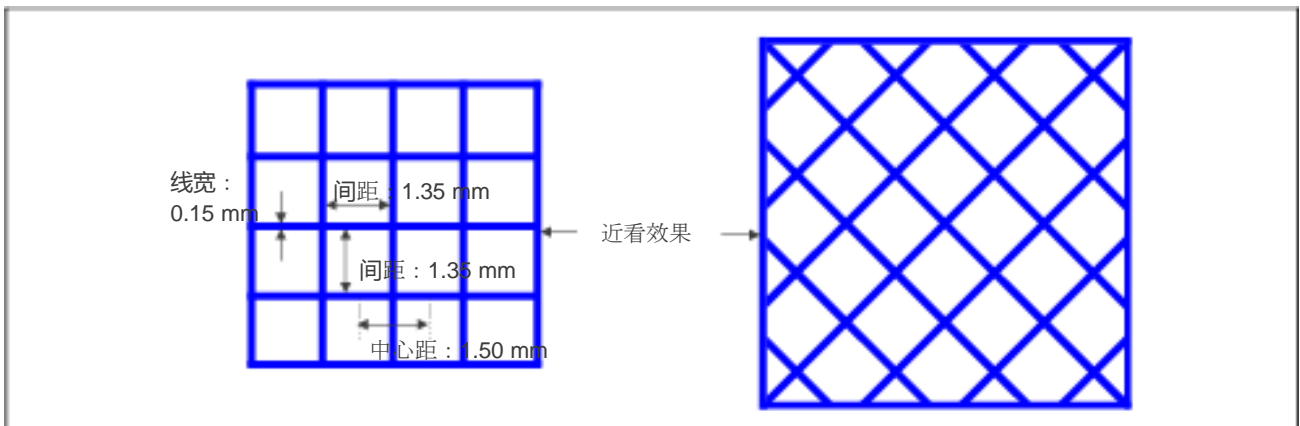


图 2-14. 交叉影线图案尺寸

### 2.5.1.2 GND 屏蔽

在电极和电极导线周围放置 GND 图案会产生电容耦合，这会抑制由于外部噪声影响引起的电位波动。请注意，如果 GND 屏蔽离电极太近，则会导致寄生电容增加过多，这可能会阻碍触摸检测。当由于环境噪声严重而需要靠近屏蔽时，我们建议使用可减少电容耦合的影线形状。此外，必须平行走线的线路越长，寄生电容增加得越多。因此，可能需要调整导线和屏蔽之间的距离。

下面是顶层建议采用的形状和布线条件。这些建议假设电极焊盘放置在顶层。

- 电极与交叉影线 GND 屏蔽之间的距离：5 mm
- 交叉影线 GND 屏蔽的宽度：不超过 5 mm
- 确保连接交叉影线 GND 图案和 GND 平面。
- 用交叉影线 GND 图案覆盖电极和导线正下方的区域。

图 2-15 和图 2-16 所示为多层板的 GND 屏蔽图案示例。

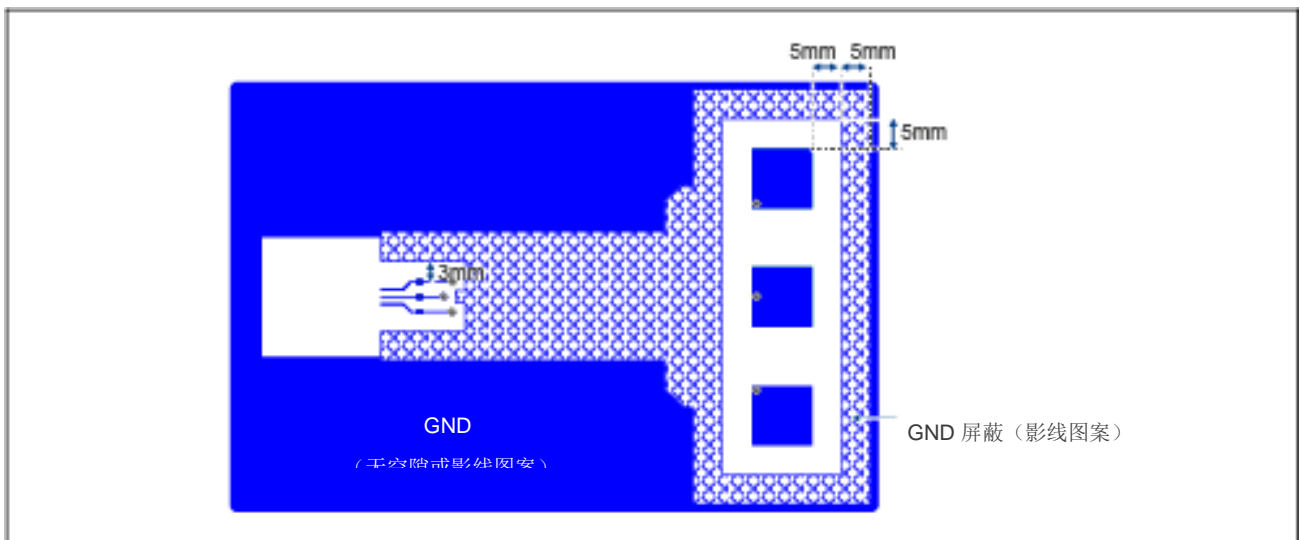


图 2-15. 多层板（顶层）的 GND 屏蔽图案示例

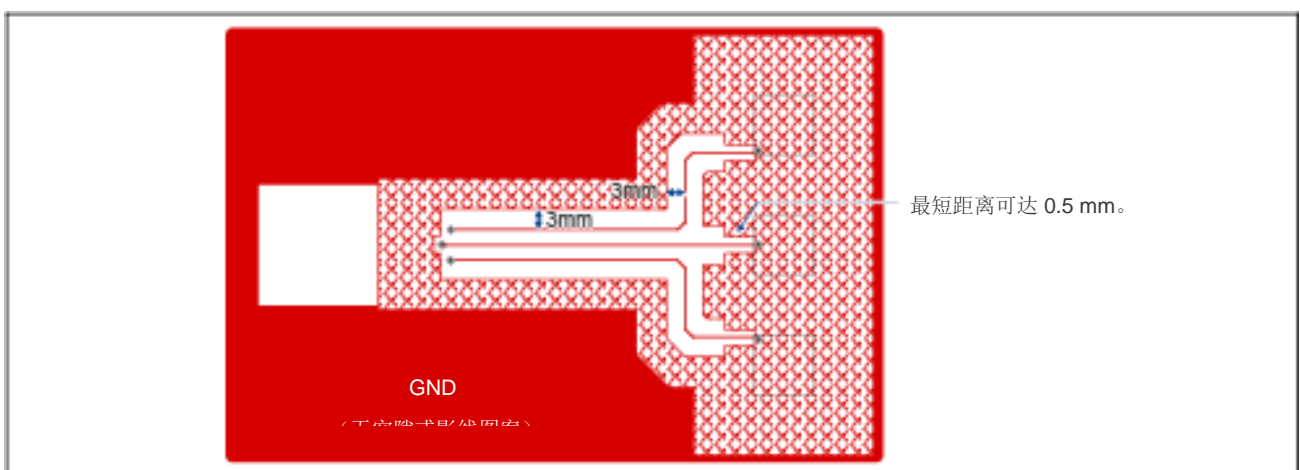


图 2-16. 多层板（底层）的 GND 屏蔽图案示例

### 2.5.1.3 有源屏蔽（CTSU2 功能）

此功能仅面向内置 CTSU2 的 MCU。

有源屏蔽功能使用与电极具有相同电位和相位的信号来驱动屏蔽保护层。使用有源屏蔽将会减少电极和屏蔽保护层之间的电容耦合，并减少噪声干扰。有源屏蔽由开关电容驱动，驱动方式与普通电极相同。需要注意的是，若寄生电容较大，则无法驱动有源屏蔽，因为这会导致与电极发生相移，从而无法获得有效的结果。

图 2-17 所示为屏蔽电极电路的示例。有源屏蔽可以看作是连接到 TS 端子的按键电极。屏蔽电极电路的设计方式与普通电极相同，但必须格外注意尺寸和图案设计。由于该屏蔽是用来覆盖电极的，因此电极数量越多，屏蔽电极的寄生电容就越大，从而导致开关电容充放电不足。降低阻尼电阻值可能有助于改善这个问题。如果电极和有源屏蔽的电容差异很大，还可以考虑细分按键和有源屏蔽分组。QE for Capacitive Touch 工具最多支持 8 个分组（配置）。有关配置的详细信息，请参见 QE for Capacitive Touch 帮助文件。

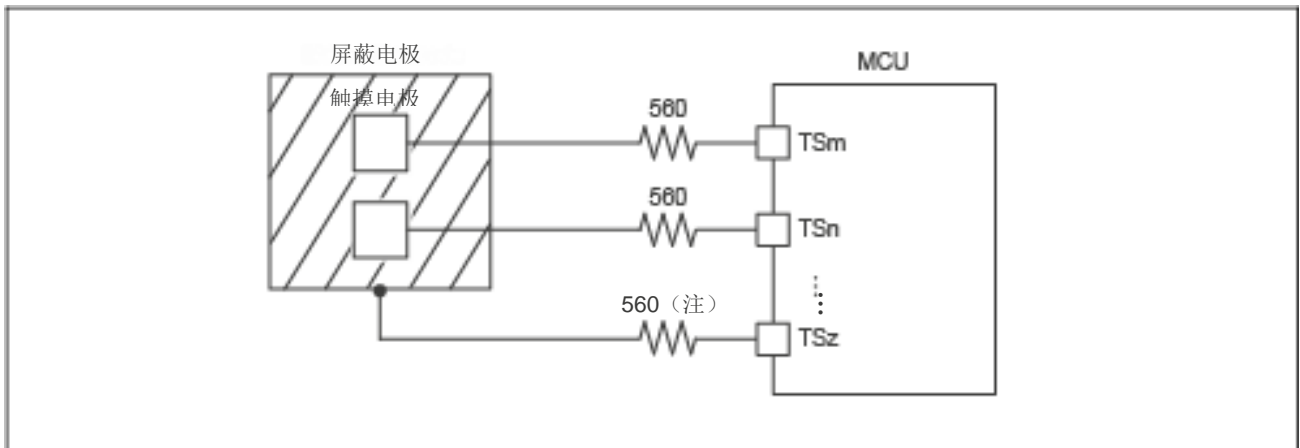


图 2-17. 屏蔽电极电路

下面是建议采用的有源屏蔽形状和布线条件。这些建议假设电极焊盘放置在顶层。

- 触摸电极与有源屏蔽电极之间的距离：3 mm
- 有源屏蔽电极的宽度：3 mm
- 有源屏蔽电极与 GND 平面图案之间的距离：至少 3 mm
- 使用有源屏蔽电极覆盖电极和导线正下方的所有区域。

图 2-18 和图 2-19 所示为多层板的有源屏蔽图案示例。

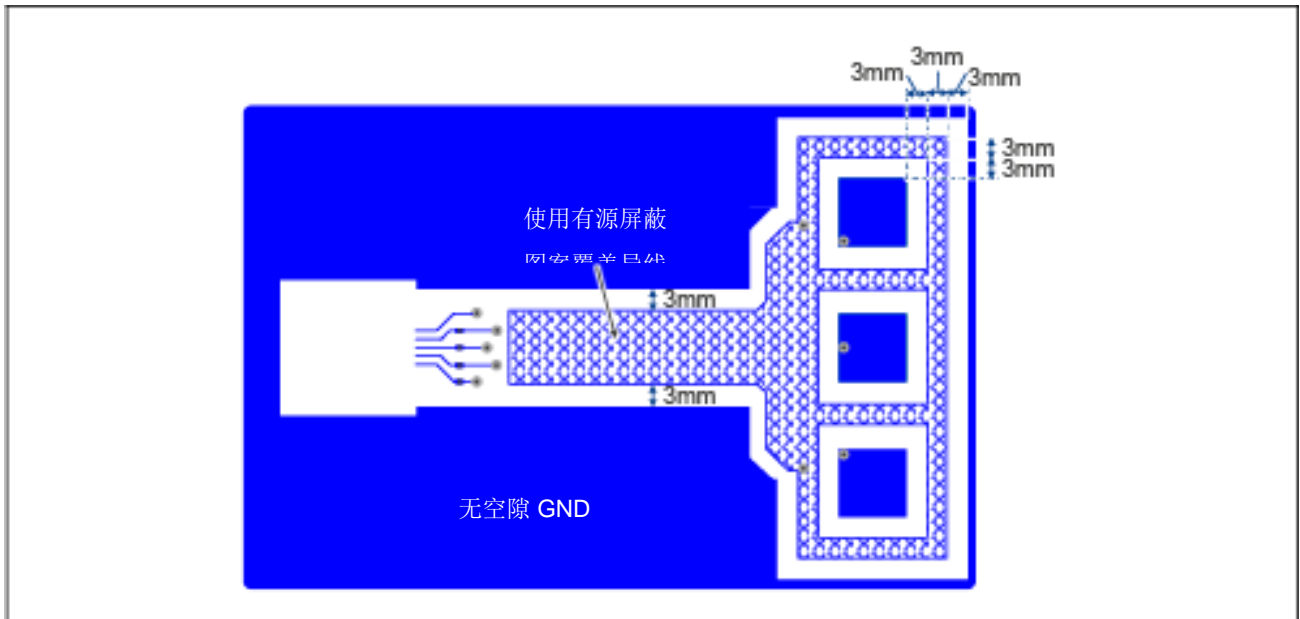


图 2-18. 多层板（顶层）的有源屏蔽图案示例

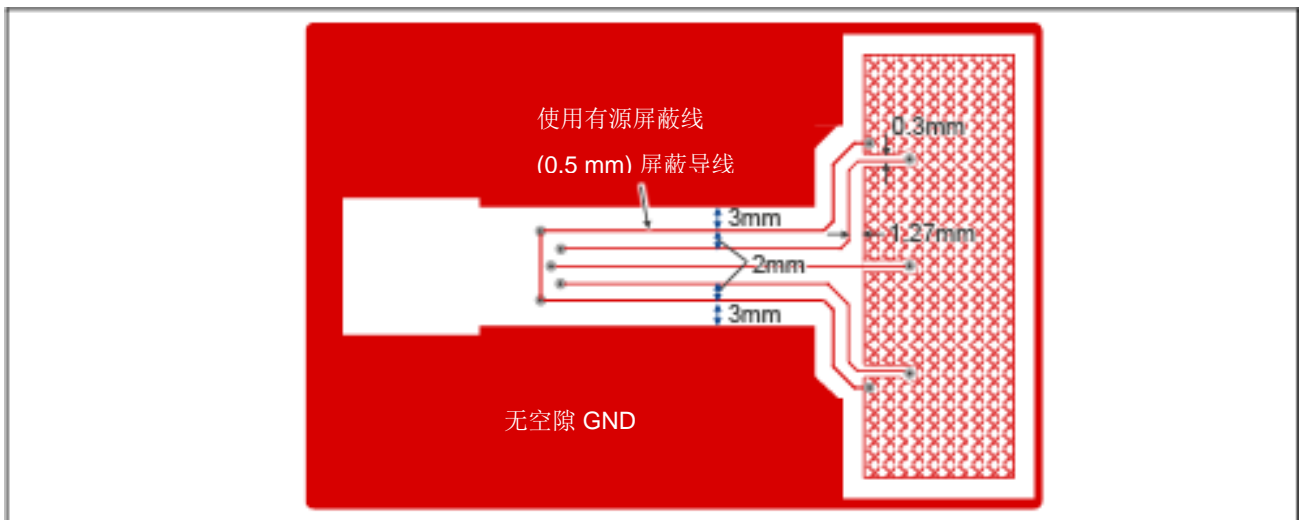


图 2-19. 多层板（底层）的有源屏蔽图案示例

## 2.6 面板厚度的影响

自电容方式可检测人体与按键电极接触时产生的电容。因此，在这种触摸检测中，按键电极的触摸面积越大，手指或身体其他部位与电极的距离越长，灵敏度越高。由于按键电极触摸表面的最大尺寸是有限的（10 mm 到 15 mm），因此距离或面板厚度是调节灵敏度的关键因素。

### 2.6.1 面板厚度与触摸灵敏度的关系

图 2-20 所示为自电容方式中电容变化量和灵敏度距离的关系。在这种方式中，电容随着手指和电极之间距离的变化增加或减少，从而支持在较大的范围（距离）内进行触摸检测。然而，这也意味着如果阈值的余量与电容相比范围较大，则触摸检测可能在手指实际接触面板之前发生。触摸时电容可能会增加或减少，具体取决于面板材料的相对介电常数。即使在相同的触摸距离下，相对介电常数高的材料也可能超出 CTSU 测量范围，请务必牢记这一点。

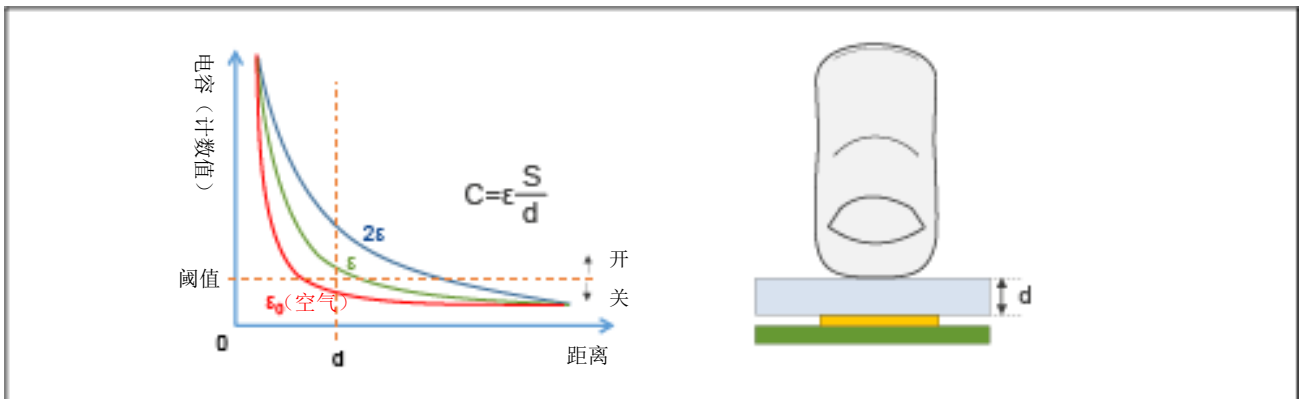


图 2-20. 电容变化与灵敏度距离的关系

表 2-1. 每种材料的相对介电常数

介电材料	$\epsilon$
亚克力	2.4-4.5
玻璃	4.5-7.5
尼龙塑料	3.0-5.0
柔性乙烯基薄膜	3.2
空气	1.0
水	80

### 2.6.2 面板厚度与串扰的关系

图 2-21 所示为自电容方式中电极间距和面板厚度的关系。如果按键电极放置得太近，则可能会导致相邻按键电极错误地动作（图中左侧）。为防止误检测（串扰），在相邻按键电极之间，建议的按键电极之间的距离为按键尺寸的 0.8 倍。

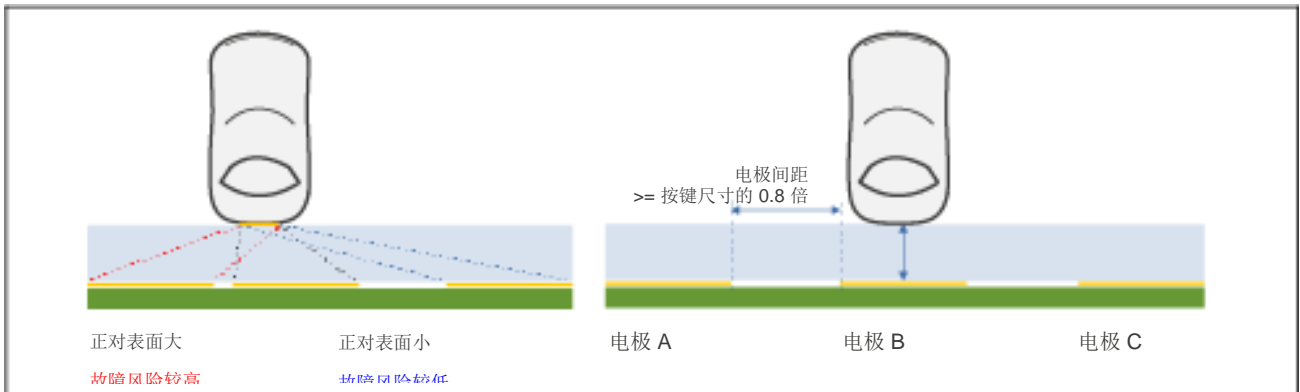


图 2-21. 自电容方式中电极间距和覆盖物厚度的关系



## 2.7 电极应用示例

### 2.7.1 滑块电极布局图案设计示例

图 2-22 所示为建议用于自电容方式的滑块电极图案。此图案专为手指触摸而设计，可确保当触摸到滑块两端以外的任何位置时，3 个电极均会响应。要更改滑块的大小，必须通过添加或移除电极而不是扩大或缩小图案来进行调整。

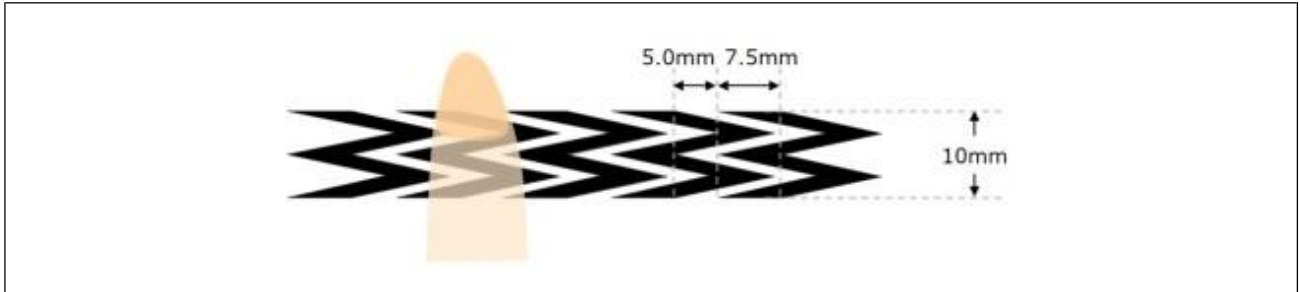


图 2-22. 建议用于自电容方式的滑块电极图案

### 2.7.2 轮状布局图案设计示例

图 2-23 所示为建议用于自电容方式的电极图案。此图案专为手指触摸而设计，可确保无论触摸轮的哪个位置，3 个电极均会响应。要更改轮的大小，必须通过添加或移除电极而不是扩大或缩小图案来进行调整。

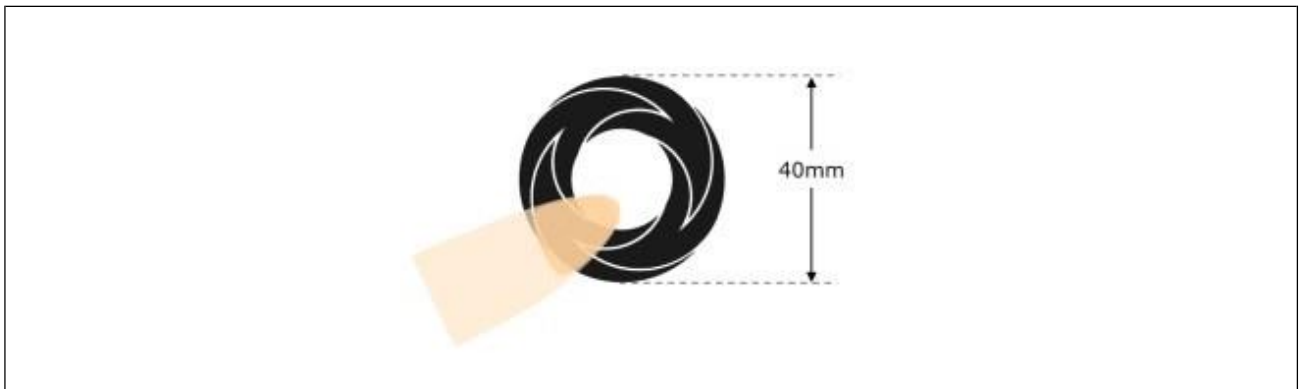


图 2-23. 建议用于自电容方式的轮状电极图案

### 2.7.3 柔性印刷电路板

尽管任何导电材料均可用于电极，但请注意，表面电阻高的材料（如碳）可能会降低触摸灵敏度。此外，表面电阻高的材料可能不会一直灵敏，具体取决于手指放置的位置。如果必须使用这类材料，请按图 2-24: (b) 或 (c) 所示的布局进行布线，前者使导线尽可能靠近电极的中心，后者用表面电阻低材料包围整个电极，因此无论触摸表面的哪个位置，电阻值都是恒定的。当使用铜或其他表面电阻足够低的材料时，甚至可以从按键电极本身的任何点进行布线，如示例 (a) 所示。

与印刷电路板相比，柔性印刷电路 (FPC) 板上的导线往往更粗，而导线之间的间距更宽。虽然较窄的线宽有助于抑制寄生电容，但电阻值会增加。我们建议基于大约 1.0 mm 的线宽和大约 1.0 mm 的导线间距来设计。

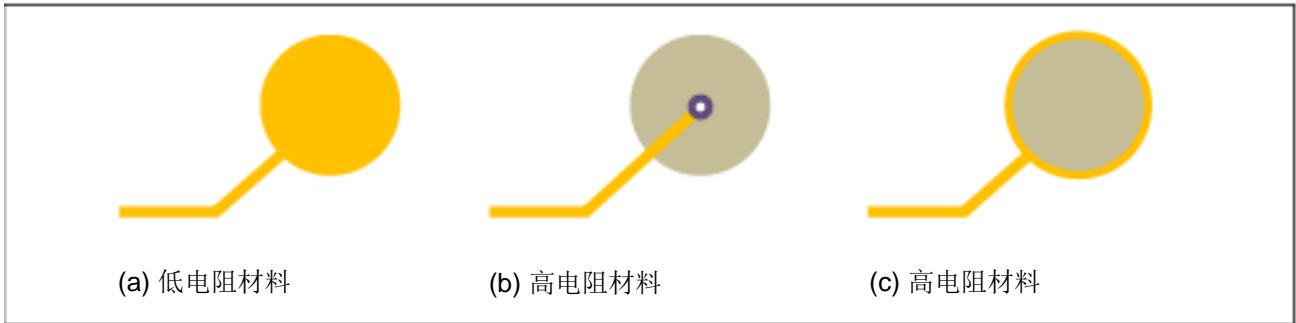


图 2-24. 按键电极布线方式

### 2.7.4 LED 导线布局

#### 2.7.4.1 直接照明示例

图 2-25 所示为自电容方式的电极焊盘和 LED 导线。我们建议在电极焊盘的外边缘周围进行 LED 布线，如图中右侧所示。为减少 LED 电路辐射的噪声，使用 GND 屏蔽覆盖 LED 导线，对于多层板，同样使用 GND 屏蔽覆盖正对表面。

请注意，要在电极焊盘中连接 LED 导线，需要在电极上打孔，从而减少触摸表面积并使 LED 导线靠近电极。由于寄生电容增加，这会增加灵敏度变弱的风险。

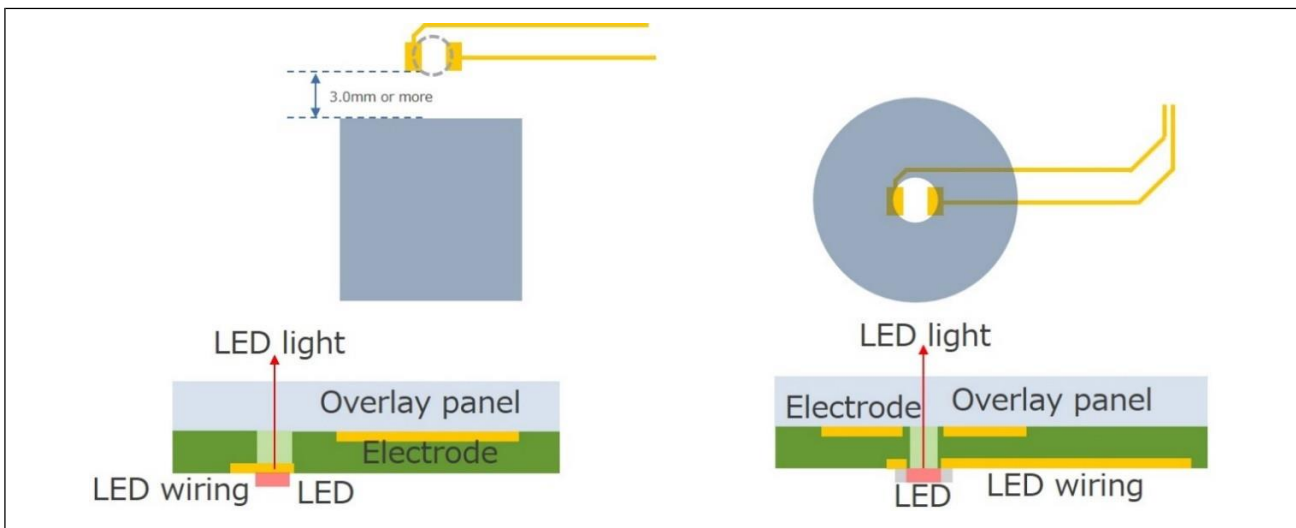


图 2-25. 自电容方式中的电极焊盘和 LED 布线示例

2.7.4.2 间接照明（使用导光板）

图 2-26 所示为自电容方式中使用电极焊盘和导光板的 LED 布线示例。LED（光源）必须与发光表面保持一定距离，以确保照明均匀。在正对位置放置多个 LED（光源）有助于消除照明不均匀问题。

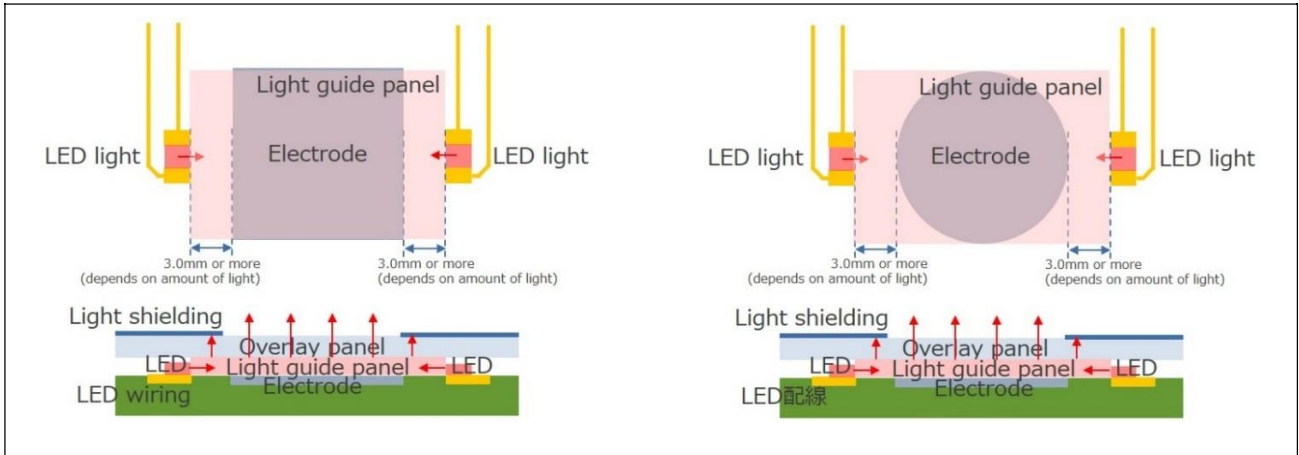


图 2-26. 自电容方式中使用电极焊盘和导光板的 LED 布线示例

2.7.5 面板和按键电极分开时

图 2-27 所示为面板和按键电极之间具有一定空间的配置示例。虽然配置取决于按键电极的大小、寄生电容等因素，但如果所有条件均合适，即使面板和电极之间有 2 mm 的气隙，也可以检测到触摸。但是，在处理严格的抗噪要求时，如果气隙大于 2 mm，并且由于其他条件导致触摸检测难以进行，则可能需要将按键电极延伸到面板，如图中右侧所示。

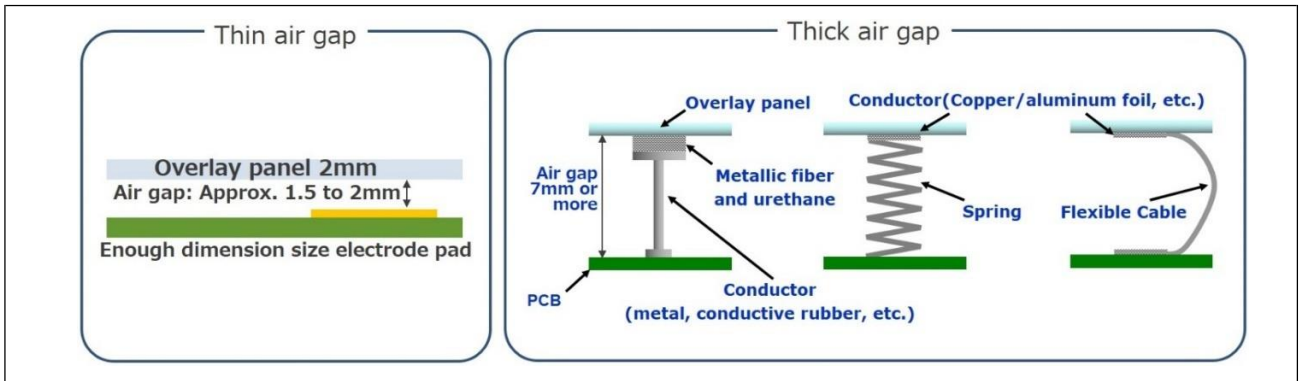


图 2-27. 自电容方式中的气隙测量示例

### 3. 互电容方式：电极布局图案

#### 3.1 概要

互电容方式中的按键电极具有优异的防水性能、支持矩阵结构，以及许多其他自电容所不具备的功能。然而，互电容需要复杂的按键电极配置和布线，使得灵敏度调节难以实现。设计布局图案时，必须考虑每种方式的优缺点。此外，与自电容方式不同，当面板厚度低于指定水平时，灵敏度会降低。在确定面板厚度时，设计人员必须仔细考虑按键电极配置。

对于互电容方式，必须使用至少具有两层的多层板。本章以双层板为例。

### 3.2 设计建议概要

本节提供了关于在印刷电路板上创建互电容式按键的参考设计信息。我们建议在电极周围放置具有交叉影线图案的 GND 屏蔽保护层。此外，我们还建议采用 ESD 对策，具体做法是屏蔽带有 GND 平面图案的电路板的外周。此处列出的编号对应每幅图中的编号，不包括编号 8 和 9。稍后将详细描述每个项目。

- ① 电极形状：方形（发射器电极 TX 和接收器电极 RX 组合）
- ② 电极尺寸：至少 10 mm
- ③ 电极间距：电极间应留有足够的距离，以使其不会同时对触摸物体（手指等）做出反应（建议间距：至少为按键大小的 0.8 倍）
- ④ 线宽：可量产的最细导线；约 0.15 mm 至 0.20 mm，用于印刷电路板
- ⑤ 导线长度：尽量缩短导线。在拐角处形成 45 度角，而非直角。
- ⑥ 导线间距：
  - (C) 尽可能留出较宽的间距，防止相邻电极产生误检测。
  - (D) 电极分离时：1.27 mm 中心距
  - (E) 留出至少 20 mm 的距离以防止在 Tx 和 Rx 之间产生耦合电容。

#### ⑦ 交叉影线 GND 图案（屏蔽保护层）距离

由于建议采用的按键图案中的引脚寄生电容相对较小，因此引脚越靠近 GND，寄生电容越大。

A: 电极周围至少 4 mm

我们还建议在电极之间使用约 2 mm 宽的交叉影线 GND 平面图案。

B: 导线周围至少 1.27 mm

- ⑧ Tx、Rx 寄生电容：不超过 20 pF
- ⑨ 电极 + 导线电阻：不超过 2 k $\Omega$ （含参考值为 560 $\Omega$  的阻尼电阻）
- ⑩ 请勿将 GND 图案直接放置在电极或导线下方。

有源屏蔽功能不能用于互电容方式。

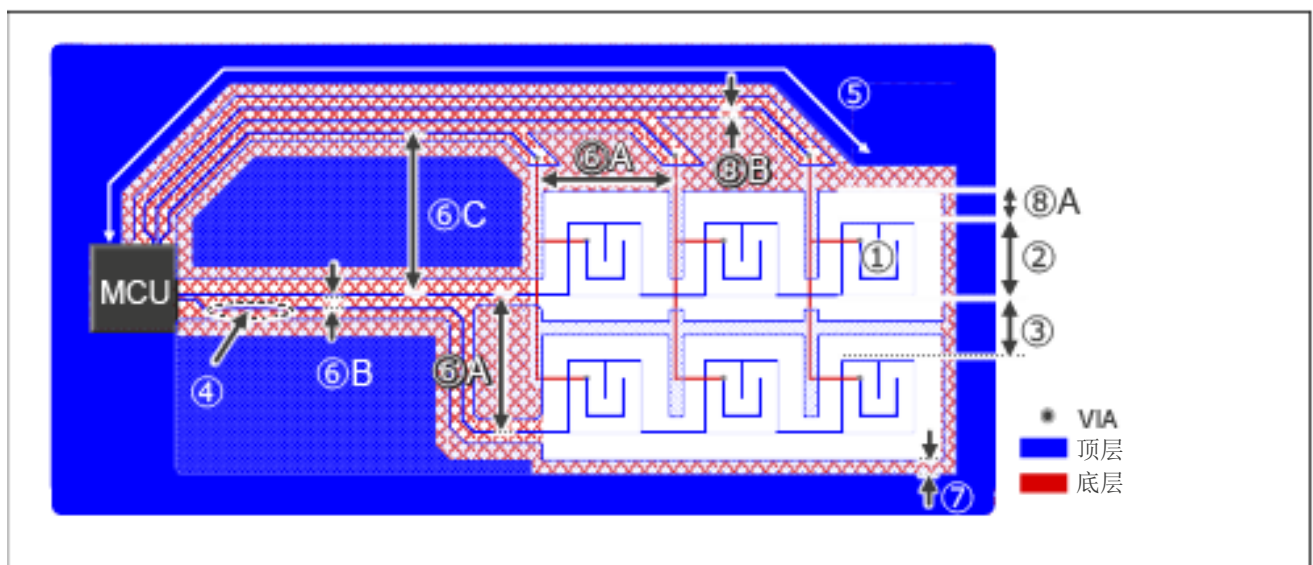


图 3-1. 互电容方式中的按键图案示例

### 3.3 互电容方式概述

图 3-2 所示为电极中产生的互电容。互电容方式的特性是两个不同导体之间会产生寄生电容  $C_m$ 。互电容式按键包括连接到电容传感器的两个电极，即接收器电极  $Rx$  和发射器电极  $Tx$ 。 $Tx$  受到脉冲驱动时会产生电场，电荷也在  $C_m$  中积累。当手指接近电极时，手指与电极之间会产生寄生电容  $C_f$ ， $C_m$  和  $C_f$  并联。由于  $Tx$  的驱动能量是恒定的，因此电荷量不会改变。因此， $C_m$  和  $C_f$  上的电荷消除后， $C_m$  电荷也会减少。通过设置  $C_f$  增加量的阈值，可以确定触摸按键是处于“打开”还是“关闭”状态。请注意，如果手指直接接触电极，则会导致电极短路，并且无法再测量电容。通常，电极和手指之间有几毫米厚的覆盖物。

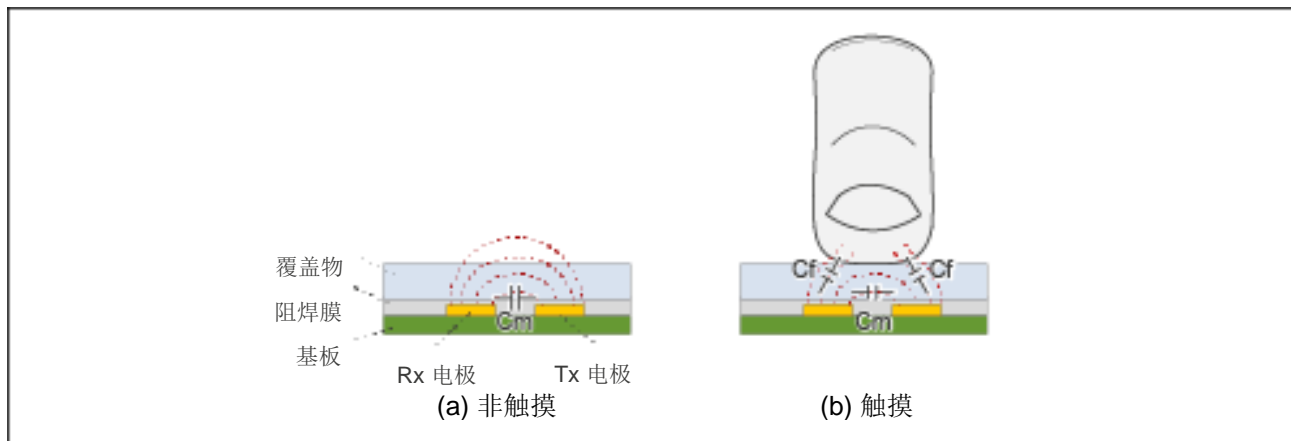


图 3-2. 互电容电极示意图

### 3.4 CTSU 互电容方式检测原理

图 3-3 所示为互电容方式的 CTSU 内部配置概览。CTSU 输出与连接到电极的  $Rx$  和  $Tx$  的互电容成反比的数字计数，并通过软件判断触摸按键是处于“打开”还是“关闭”状态。

为测量所连接的两个电极上存在的电容  $C_m$ ，CTSU 通过反转脉冲输出和开关电容之间的相位关系来获得  $C_m$ ，同时测量两次自电容，然后通过软件计算两个值的差值。有关互电容检测原理的更多详细信息，请参见应用笔记“RX113 系列 CTSU 电容式触摸检测基础”。

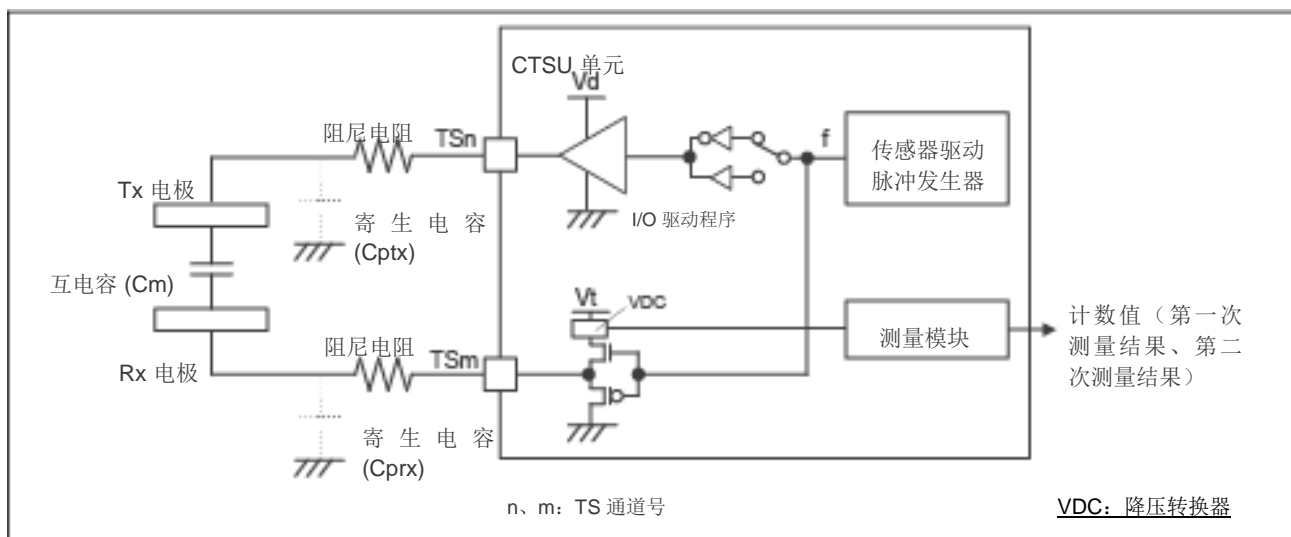


图 3-3. 互电容方式的内部配置概览

### 3.5 电极图案设计

图 3-4 所示为互电容方式的电极电路。互电容式按键电极的配置包括接收电极 (Rx) 和发射电极 (Tx)。在互电容方式中，1 个电极的总电容值应不超过 20 pF，总电阻（包括阻尼电阻）值应不超过 2 kΩ。可以使用 QE for Capacitive Touch 确认每个电极的总容量值。

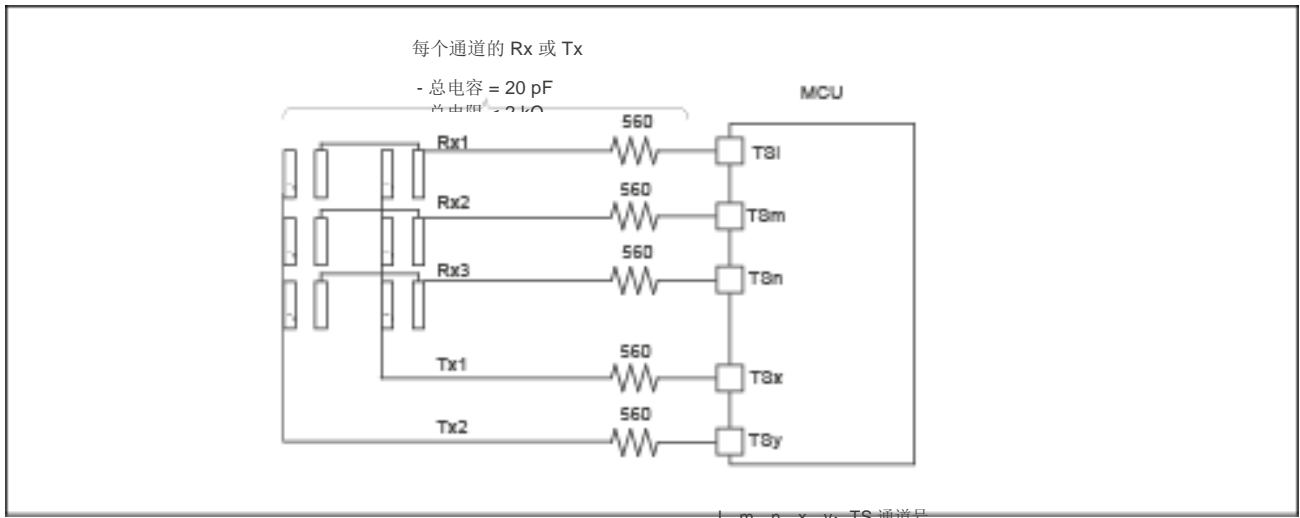


图 3-4. 互电容方式的电极电路

图 3-5 所示为建议用于互电容方式的电极图案。接收电极更容易受到噪声的影响，可通过将 Rx 的侧面与 Tx 的侧面包围来对其进行保护。这种配置会增加 Tx 和 Rx 相对侧之间的距离（在此称为“正对距离”）以及与手指接触的表面积。该图案支持 2 mm 至 3 mm 的覆盖物厚度。

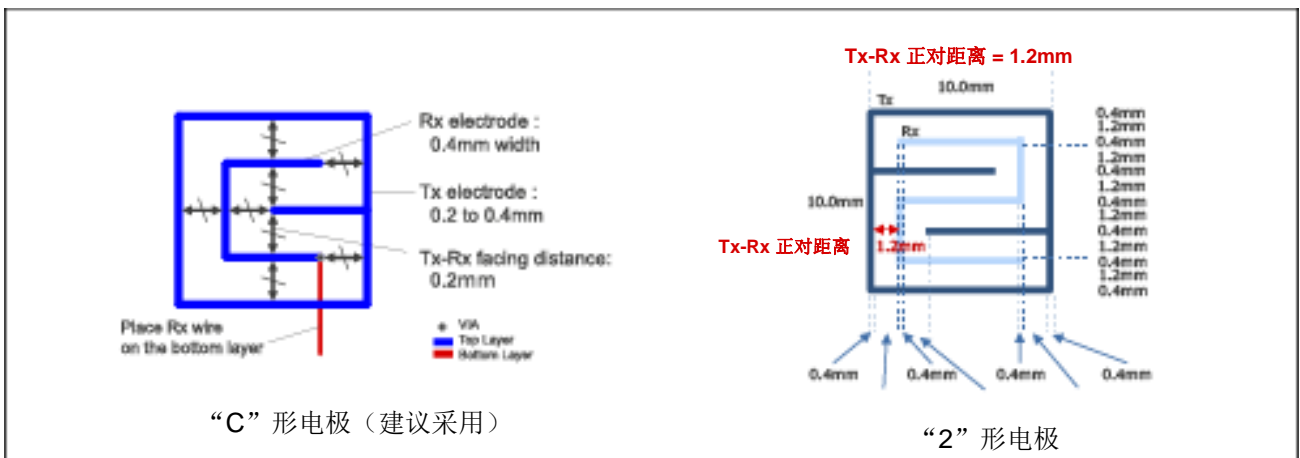


图 3-5. 互电容方式：建议采用的电极图案



互电容式触摸测量可测量 Tx 和 Rx 之间的电磁场（电容耦合），并捕捉电容耦合减小的现象，因为靠近指尖（即人体的一部分）会吸引部分电磁场。因此，布局图案必须设计为 (1) 尽量增加 Rx 和 Tx 之间的电容耦合，以及 (2) 尽量提高手指靠近时电容耦合降低的速率

图 3-6 所示为互电容式电极的 Tx/Rx 耦合电容电磁场的示意图。使用厚覆盖物时，需要加大 Tx/Rx 的正对距离。但是，由于大多数产品会限制电极尺寸，因此通常很难增加 Tx/Rx 距离。如图 3-5 所示，可能需要使用 Tx/Rx 距离更短的电极，如 C 形电极，但与 2 形电极相比，C 形电极的 Tx/Rx 距离更短意味着测量值也可能更小。

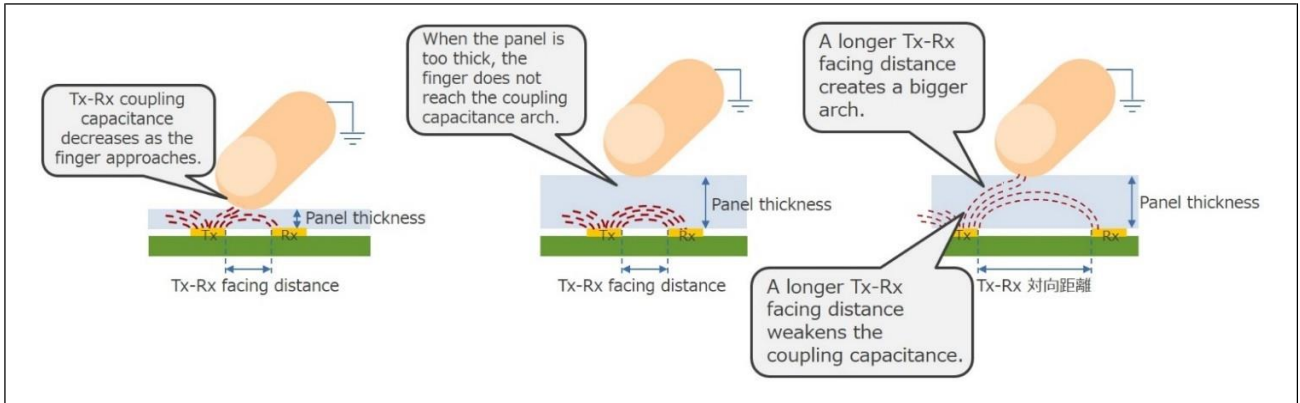


图 3-6. 互电容方式中的电极 Tx-Rx 电容耦合示意图

图 3-7 所示为互电容方式中基于电极焊盘 Tx/Rx 平行走线距离和 Tx/Rx 正对距离的电容耦合示意图。发射电极 Tx 和接收电极 Rx 的平行走线距离越长，Tx/Rx 耦合电容越大，进而导致检测到触摸时测量值的变化越大。当电极焊盘尺寸相同时，Tx/Rx 平行走线距离越长，布局就越复杂。此外，Tx/Rx 正对距离越长，支持的覆盖物和气隙厚度越大，但会产生更密集的电场，从而导致传感器计数减少。

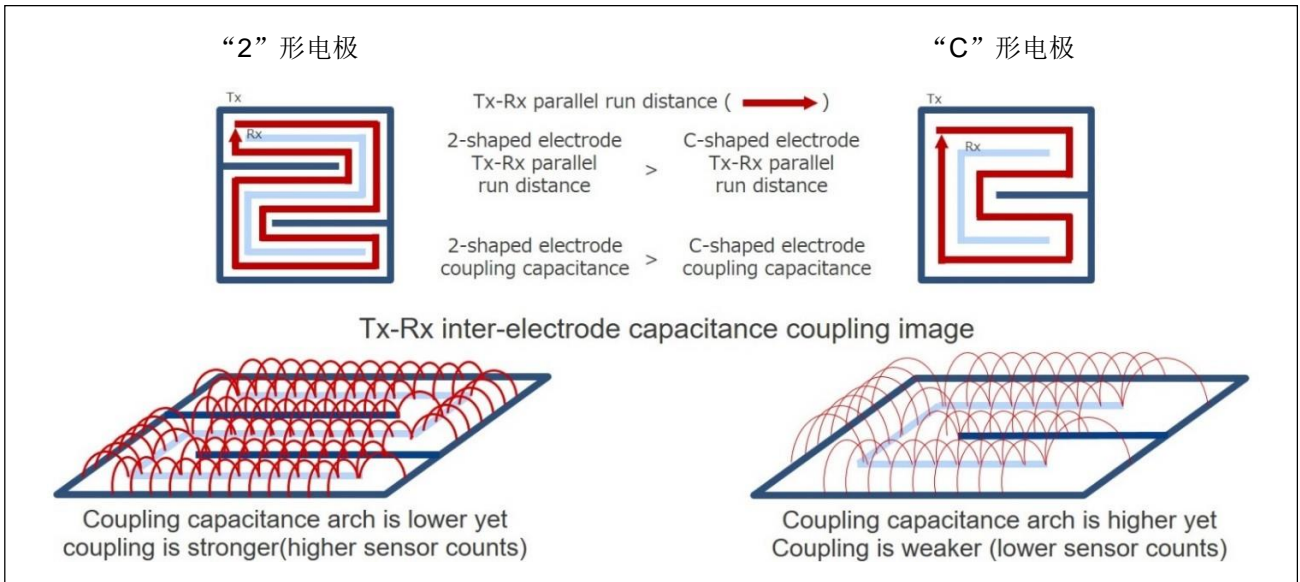


图 3-7. 互电容方式中基于电极 Tx/Rx 平行走线距离和正对距离的电容耦合示意图



### 3.6 气隙

图 3-8 所示为互电容方式中的电极 Tx/Rx 耦合电容电磁场和气隙（包括面板厚度）。在这种方式中，当布局设计包括电极和覆盖物之间的空隙时，Tx/Rx 正对距离必须尽可能长，与使用厚面板时的方式相同。发射器电极 Tx 和接收器电极 Rx 之间的正对距离取决于面板厚度。建议的 Tx/Rx 正对距离约为面板和气隙厚度的 0.6 倍。

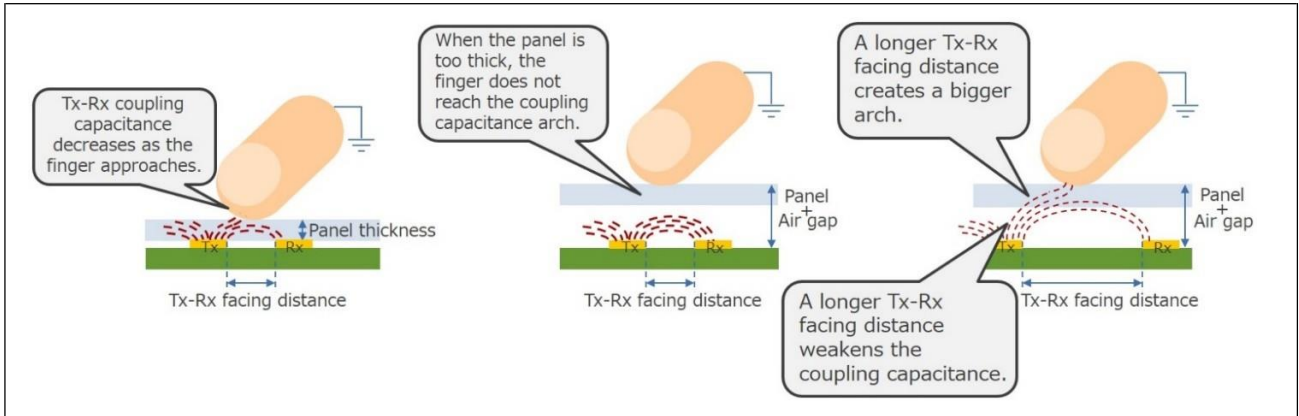


图 3-8. 互电容方式中的 Tx/Rx 耦合电容电磁场和气隙（包括面板厚度）

### 3.7 触摸表面到电极的距离

图 3-9 所示为电容变化量与电极灵敏度之间的关系。在互电容方式中，无论手指（人体）与电极的距离多近或多远，Tx/Rx 耦合电容的减少速率都会降低，因此面板厚度和气隙厚度是设计阶段要牢记的因素。如前文所述，理想的面板厚度（包括气隙）是 Tx/Rx 电极之间距离的 1.7 倍。

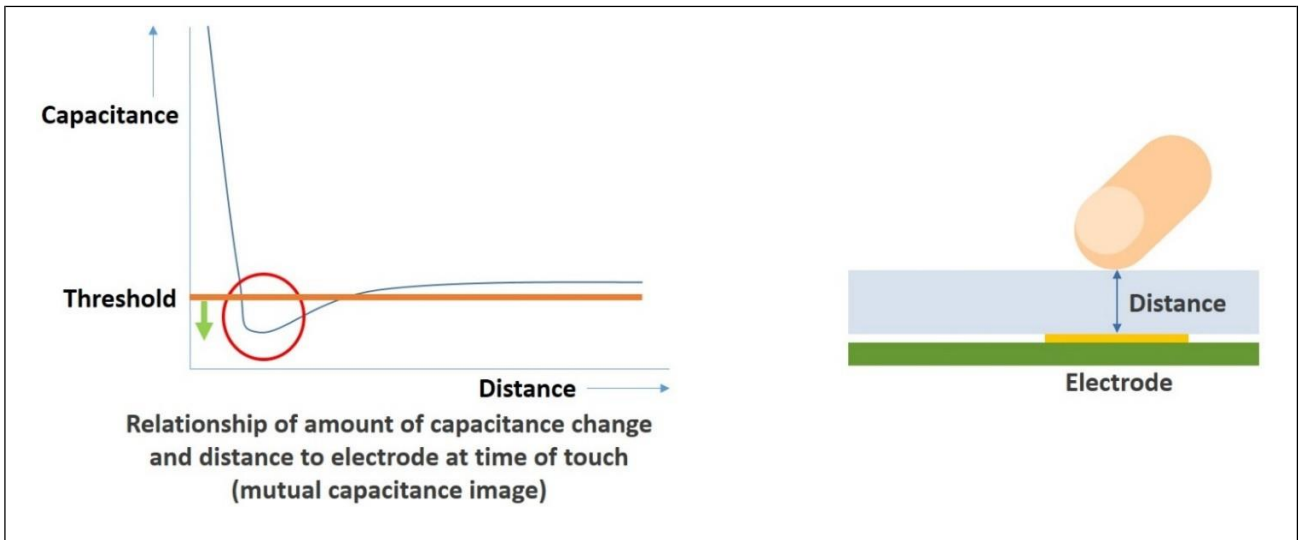


图 3-9. 互电容方式中电容变化与灵敏度距离的关系

图 3-10 所示为互电容方式中电极间距和面板厚度之间的关系。为避免相邻电极之间的错误检测（串扰），建议的电极间距至少为面板厚度（包括气隙）的 2 倍。

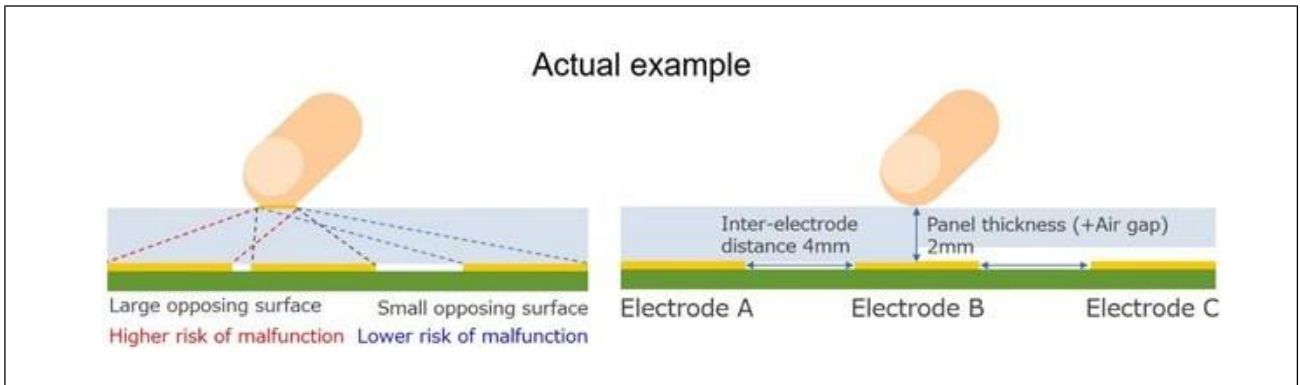


图 3-10. 互电容方式中电极间距和覆盖物的关系

### 3.8 电极布线设计

图 3-11 所示为互电容方式的电极布线示例。Tx 和 Rx 电极导线必须与相邻的按键电极和预计手指触摸的其他区域保持足够的距离。此间隙距离将降低由于触摸非电极焊盘区域时可能发生的不准确触摸而导致误检测的风险。必须将 Tx 和 Rx 电极导线，这可使两条走线不会同时发生意外触摸。同样，如果设置为 Rx 和 Tx 的触摸测量端子 (TS) 相邻，则两个端子之间可能会产生耦合电容，这会降低电容减少的相对速率，从而导致灵敏度下降。为防止电容串扰，应将 Rx 和 Tx 线路分开分组，并尽可能互相远离。

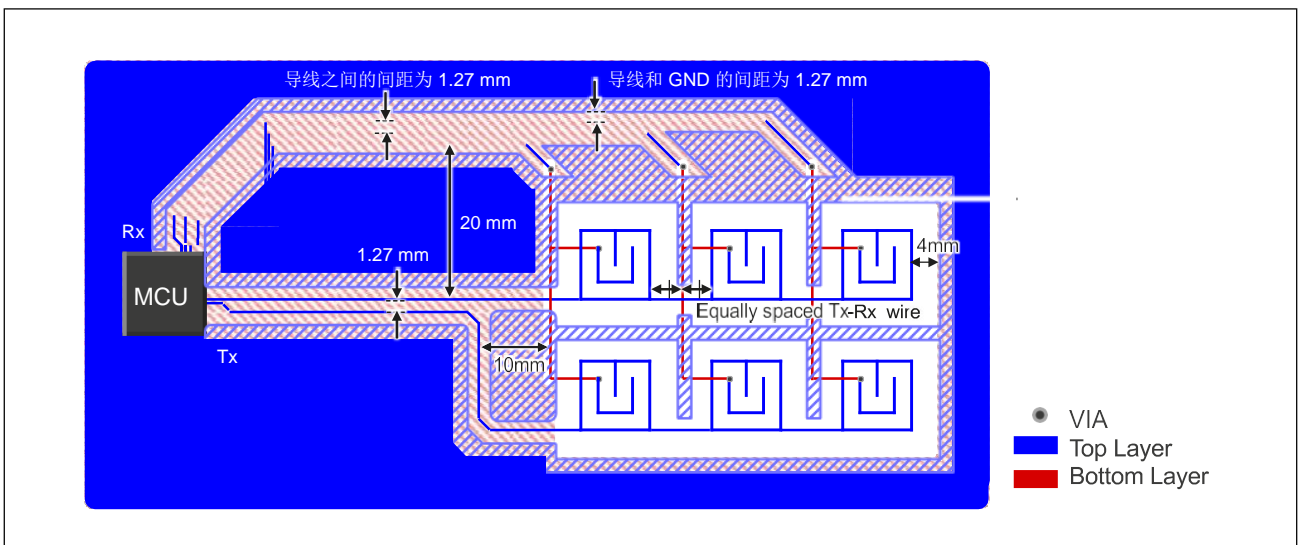


图 3-11. 互电容方式中的电极布线示例

图 3-12 所示为适用于互电容方式的电极布线限制。在布线区域内，Tx 和 Rx 电极导线不应该在相距较近的情况下平行走线，它们必须保持尽可能远的距离。如果由于电路板限制而导致导线必须交叉，请在尽可能远离电极的位置以 90° 角交叉，然后立即分开。

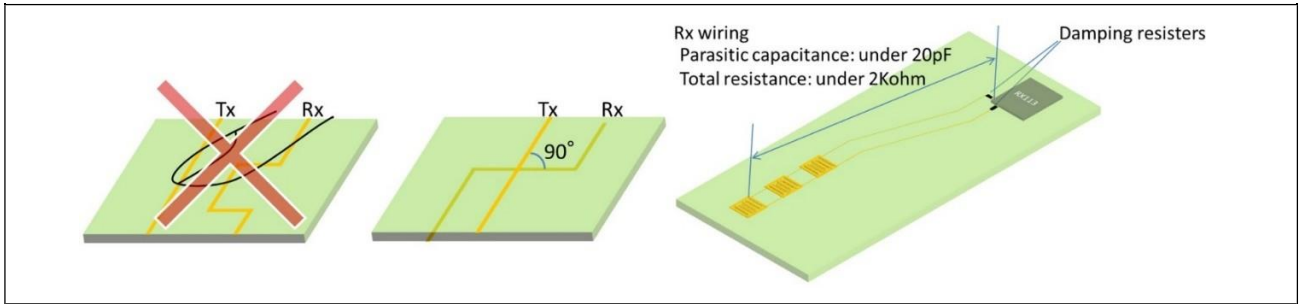


图 3-12. 互电容方式中的电极布线限制

### 3.9 抗噪布局图案设计

电极电路配置会使电极产生天线效应（MCU 引脚仅在电容耦合时处于开路状态），并使其容易受到电磁场噪声的影响。瑞萨触摸 MCU 采用多种抗噪对策来确保高抗噪性。然而，仅靠 MCU 并不能防止所有噪声的影响。在噪声严重的环境中使用 MCU 时，硬件对策必不可少。本节包括几个设计示例。

一般来说，导线越长，噪声与许多噪声频率同步和混合的可能性就越大。确保按键电极和 MCU 之间的导线尽可能短。

有源屏蔽不能用于互电容方式。

#### 3.9.1 图案设计

#### 3.9.2 屏蔽保护抗噪对策

在电极和导线周围放置 GND 图案以产生电容耦合，并抑制由于外部噪声影响引起的电位波动。GND 屏蔽离电极太近可能会导致寄生电容增加过多，从而阻碍触摸检测。如果环境噪声严重且需要将屏蔽靠得更近，我们建议使用交叉影线配置作为接地图案，以最大限度地减少电容耦合。瑞萨电容式触摸评估系统采用了下图列出尺寸的交叉影线图案。此外，交叉影线图案根据导线方向倾斜 45 度，以减少与电极导线的电容耦合。此外，必须平行走线的线路越长，寄生电容增加得越多。因此，可能需要调整导线和屏蔽之间的距离。

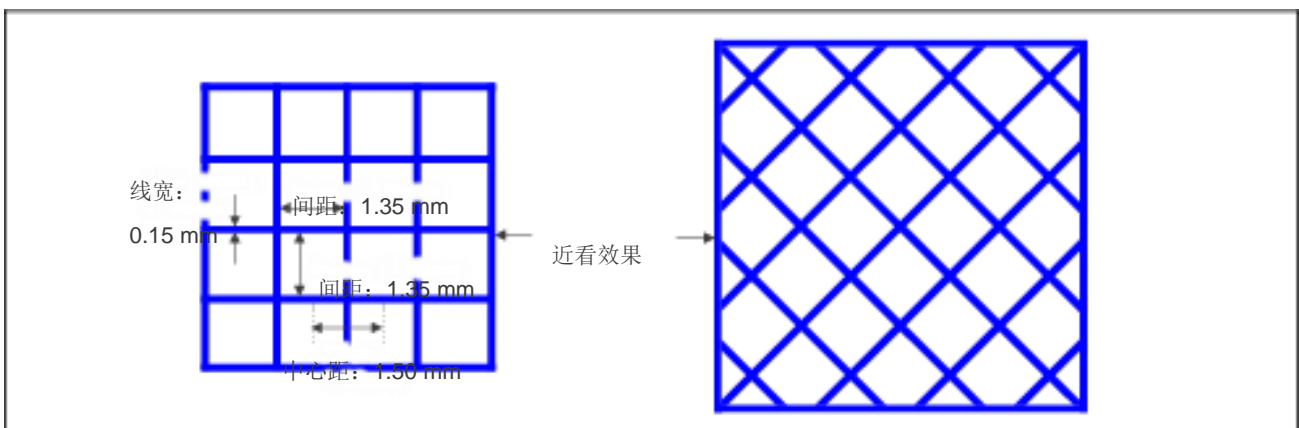


图 3-13. 交叉影线图案尺寸

图 3-14 和图 3-15 所示为互电容方式的抗噪布局图案示例。我们建议使用交叉影线接地图案来覆盖电极导线周围的区域。当由于布局限制无法覆盖整个布线区域时，优先使用交叉影线 GND 图案覆盖 Rx 电极导线周围的区域。确保电极导线与交叉影线 GND 之间的距离至少为 4 mm。

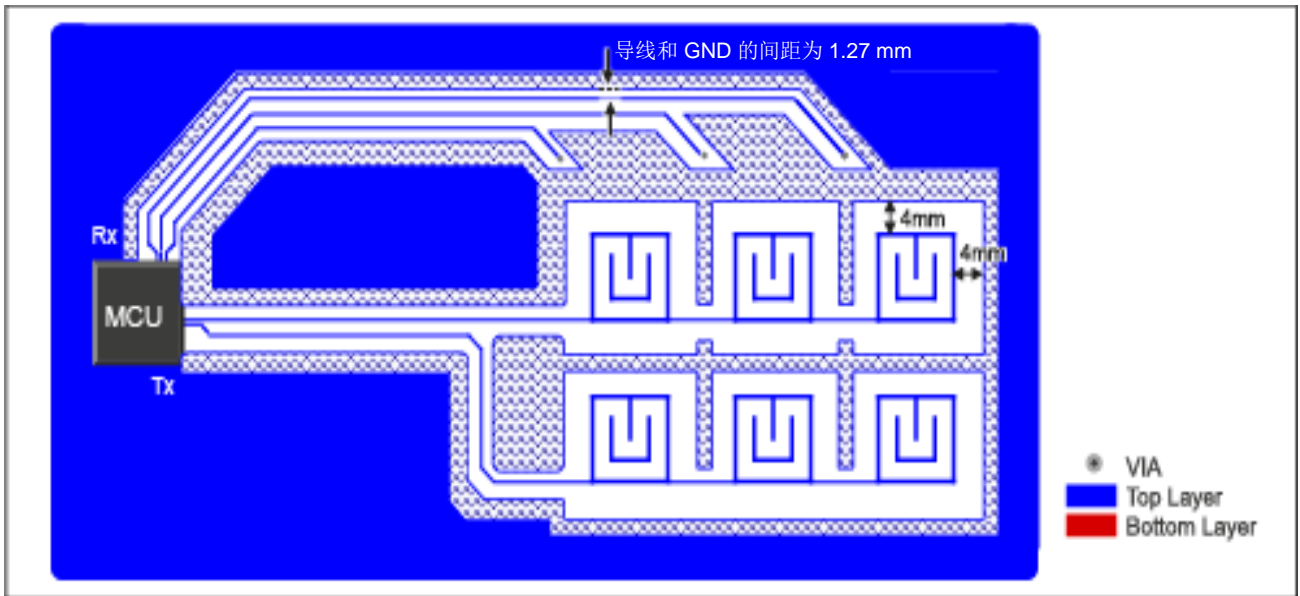


图 3-14. 抗噪对策布局图案示例（顶层）

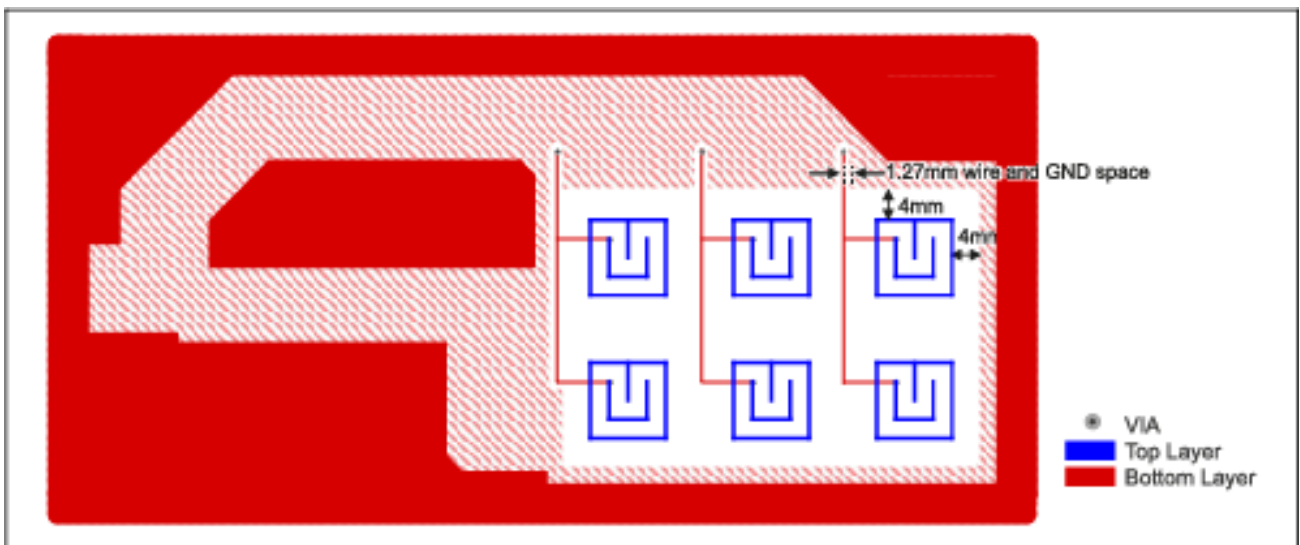


图 3-15. 抗噪对策布局图案示例（底层）

### 3.10 设计应用示例

#### 3.10.1 防水电极布局图案设计

图 3-16 所示为关于互电容方式的防水电极布局图案的注意事项。如果设备在流动的水下使用且电极表面形成了水膜，当指尖接触水膜时，效果几乎就像水膜下的所有电极都被接触到一样。这种状态大幅增加了相邻电极之间误检测（串扰）的风险，与流水的电阻值成反比。在海洋或其他含有电解质的水中使用传感设备会使静电触摸的运行条件恶化。由于水膜厚度不断增加且水具有高介电常数（电解质会进一步增加水的介电常数），因此水膜的电阻值会降低。

需要防水的产品必须在电极焊盘之间设计有较宽的空间，以防止相邻电极之间的错误检测。

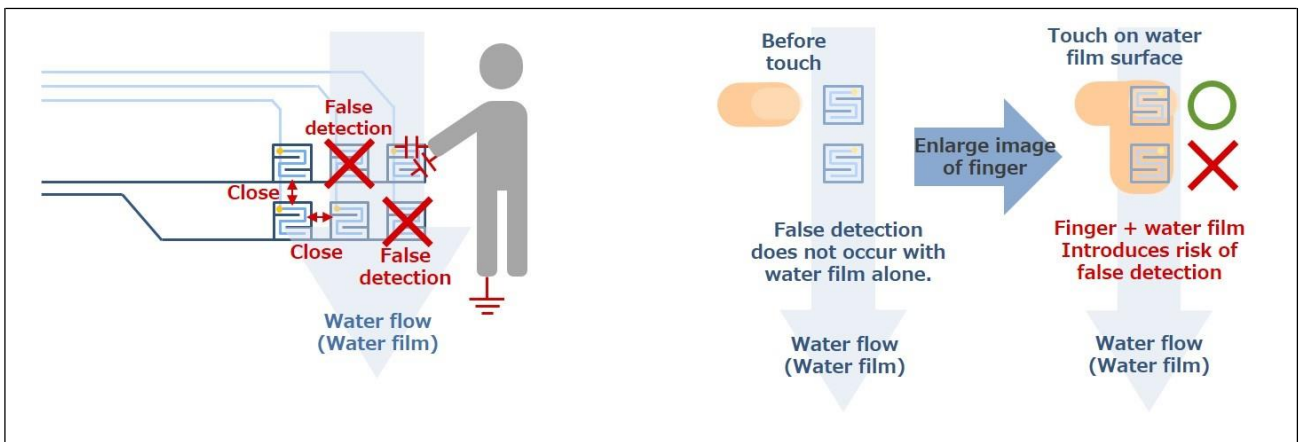


图 3-16. 互电容方式中防水电极布局图案的注意事项

图 3-17 所示为建议用于互电容方式的防水电极布局。鉴于水是自上而下流动的，理想的防水布局是将所有电极放置在一条水平线上。

由于测量过程中电极不使用的 Tx 导线输出低电平，因此所有 Tx 可以合并成一条线以实现防水设计。这将使不活动的 Tx 导线输出的 L 电平能够通过水膜与其他电极桥接，从而防止误检测。

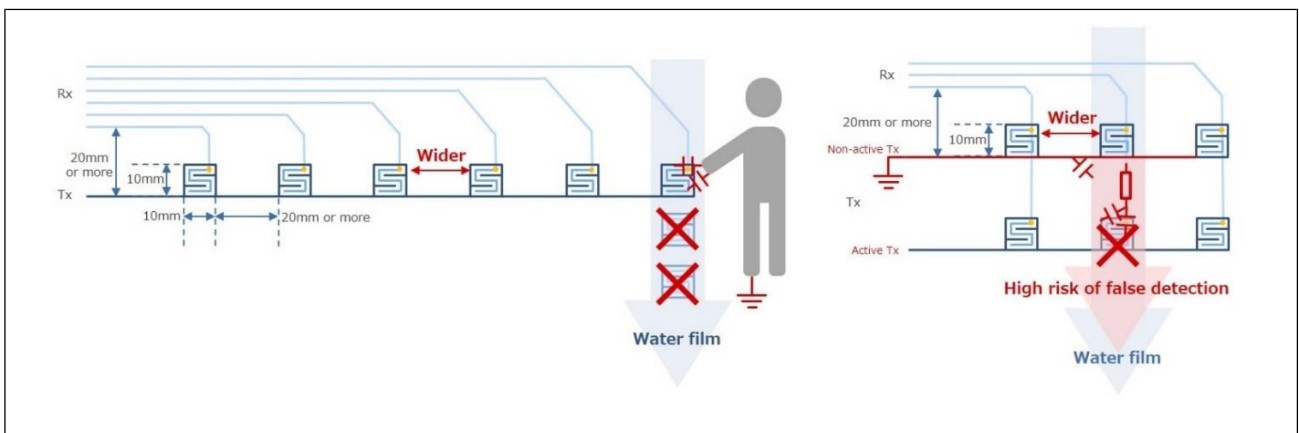


图 3-17. 建议用于互电容方式的防水电极布局



图 3-18 所示为互电容方式中电极间距和面板厚度之间的关系。为防止相邻电极之间的错误检测（串扰），建议的电极间距离至少为覆盖物厚度（包括气隙）的 2 倍。

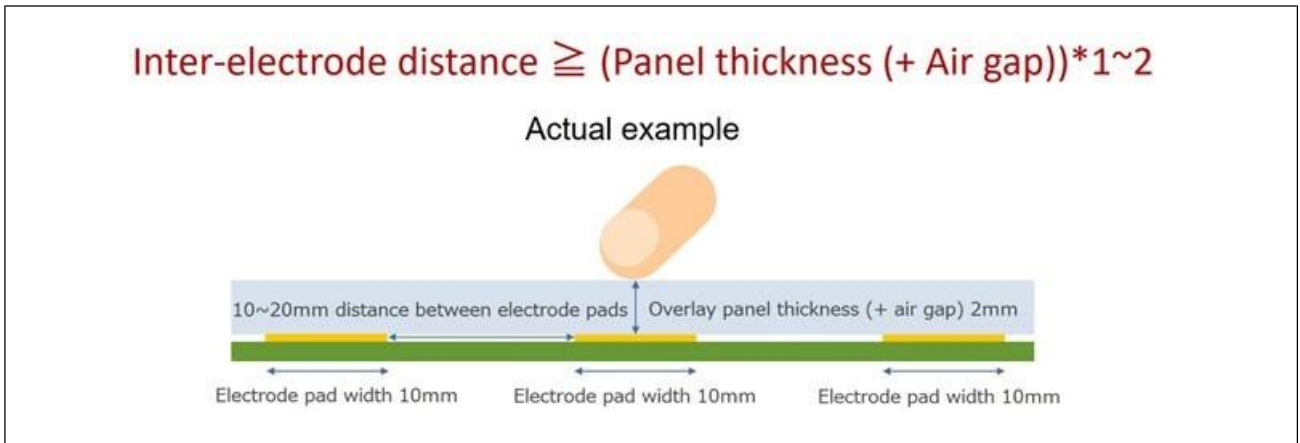


图 3-18. 互电容方式中防水电极间距和覆盖物的关系

### 3.10.2 LED 导线布局

#### 3.10.2.1 直接照明示例

图 3-19 所示为互电容方式中的电极焊盘和 LED 导线示例。理想的布线方式是将 LED 放置在电极焊盘的外边缘周围，如图中右侧所示。在互电容方式中，可以增加 Tx/Rx 正对面积以提高检测灵敏度。然而，这会导致难以定位进入 Tx 和 Rx 电极的电极焊盘的 LED 导线。Tx/Rx 平行走线距离较短，并可能会导致相同尺寸的电极焊盘的灵敏度下降。

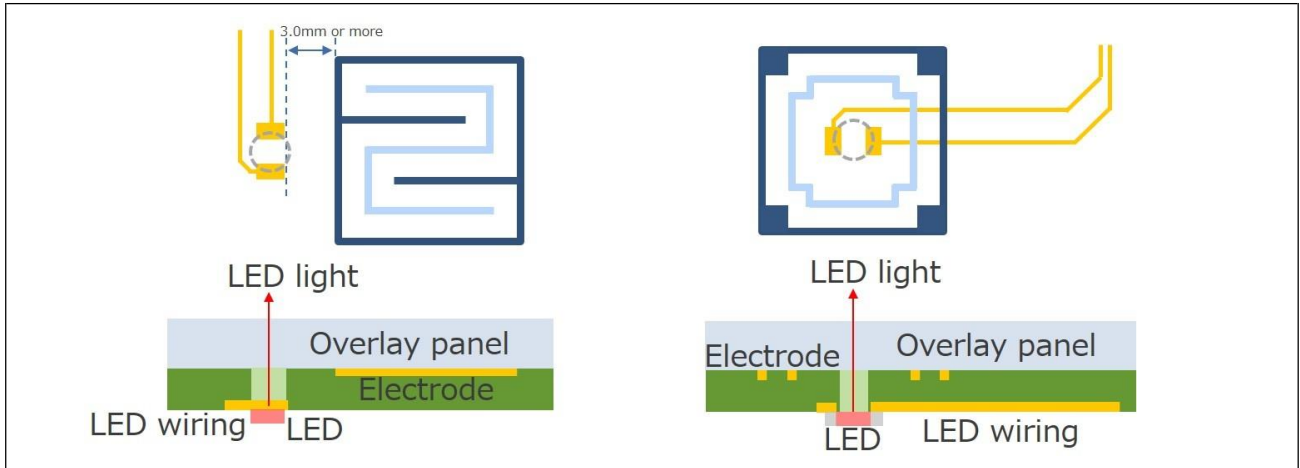


图 3-19 互电容方式中的电极焊盘和 LED 布线

#### 3.10.2.2 间接照明示例

图 3-20 所示为互电容方式中使用电极焊盘和导光板的 LED 布线示例。LED（光源）必须与发光表面保持一定距离，以确保照明均匀。

在正对位置放置多个 LED（光源）有助于消除照明不均匀问题。

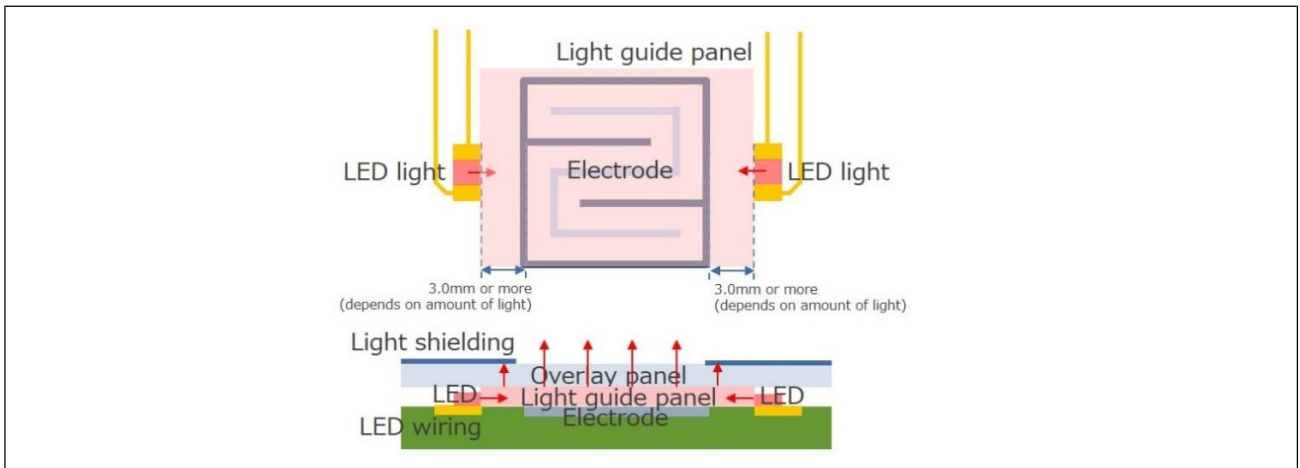


图 3-20 互电容方式中使用电极焊盘和导光板的 LED 布线

#### 4. 参考文献

RX113 Group CTSU Basis of Cap Touch Detection (R30AN0218)  
(请从瑞萨官网下载最新版资料。)



## 5. 自电容式按键图案和特性数据

电容式触摸按键的特性因不同的设计参数（例如电极尺寸和导线中心距）组合而异。本章提供有关当自电容式按键的各个设计参数发生变化时灵敏度如何受到影响的数据。通过将各个参数的数据组合，可以预估电路板设计期间可能面临的风险。

本应用笔记所提供的数据并不保证每个 MCU 的电气特性。设计电路板时，用户应进行原型设计和充分评估，以确定是否可以使用特定的 MCU。

### 5.1 自电容式按键灵敏度 (SNR)

本章根据信噪比 (SNR) 定义按键灵敏度。图 5-1 显示了按键灵敏度 (SNR) 推导方法。SNR 是根据触摸和未触摸按键时的计数差值和噪声值计算得出的。测量的值为任意数量样本的平均值。在本文档中，噪声值为任意数量样本的标准偏差的  $\pm 3\sigma$ ；将采纳触摸或未触摸测量中较差的一个值。视数据采集时间而定，噪声值可能会增加或减少，因此应使用足够的样本采集时间进行评估，以提高准确性。

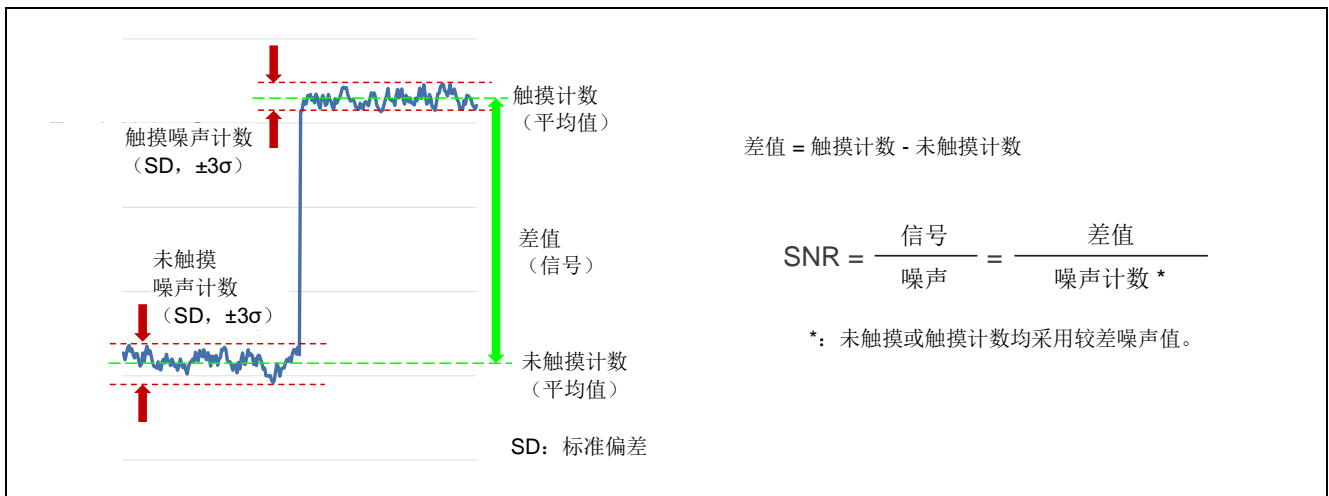


图 5-1 按键灵敏度 (SNR) 推导方法

表 5-1 列出了图 5-1 中显示的测量结果。当差值为 1491 并且触摸按键时的噪声值为 78 时，SNR 为 19。在此次评估中，未触摸时噪声较大，因此应用了未触摸时的噪声值。

表 5-1 评估电路板图案的测量结果示例 (REC 设计值, 1 个按键)

项目	未触摸	触摸	差值
寄生电容 (含 CPU 板)	17.29 pF	17.94 pF	0.65 pF
寄生电容 (仅评估板)	6.81pF	7.46pF	
测量值	15379	16870	1420
噪声值	78	62	—
SNR	19		

注：传感器驱动脉冲频率 = 2 MHz

## 5.2 CTSU 测量范围与灵敏度的关系

CTSU 的传感器驱动脉冲频率会影响电容测量范围及 SNR。图 5-2 显示了寄生电容和传感器驱动脉冲频率的设置示例。本示例的条件如下：MCU 为 RA2L1，电压 (VCC) 为 5.0V，阻尼电阻值  $R=560\Omega$ 。建议使用  $560\Omega$  的阻尼电阻值，以防止引脚受到外部噪声影响，并限制引脚的输出电流。QE for Capacitive Touch 的自动调整能会选择 4.0、2.0、1.0 和 0.5 MHz 的传感器驱动器脉冲频率。该设置因所用 MCU 而异。

对于自电容式按键应用，按键电极（包括 MCU 引脚）的寄生电容推荐范围为 3.3 pF 到 50 pF。这个推荐范围是 QE Capacitive Touch 的自动调整功能可以匹配到测量基准值 15360 的范围。如果寄生电容低于建议的范围，则将超出 CTSU 的偏移调整范围，导致测量基准值低于 15360，环境和其他寄生电容波动的余量较小。如果该范围超出建议的范围，则驱动器脉冲频率会降低，导致 SNR 不足。

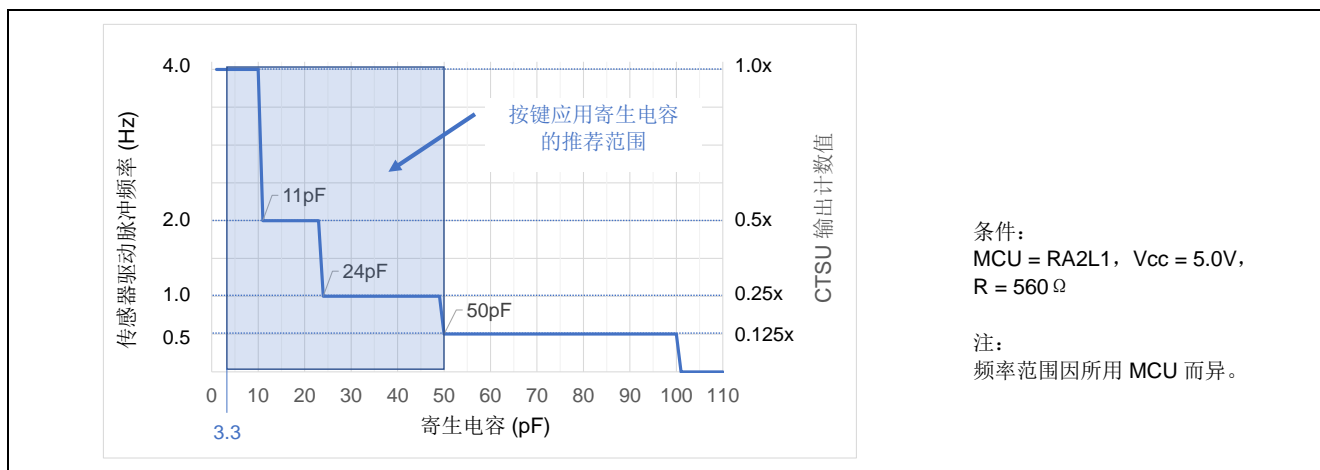


图 5-2 寄生电容和传感器驱动脉冲频率的设置示例

图 5-3 显示了传感器驱动脉冲频率与灵敏度之间的关系。该示例说明了在采用图 5-5 所示的建议设计图案的评估板上传感器驱动脉冲频率发生变化时的评估结果。图 5-3 (a) 显示每个传感器驱动脉冲频率在“触摸 ON”和“触摸 OFF”这两者之间的测量差值，该值与传感器驱动脉冲频率成正比。当测量值转换为电容值时，例如，图 5-3 (b) 所示的触摸时检测到的电容（差值），无论传感器驱动脉冲频率如何，均可以检测到恒定的。另一方面，SNR 的改善与传感器驱动脉冲频率成比例。传感器驱动脉冲频率越低，每次计数的噪声量越高，SNR 趋于下降。

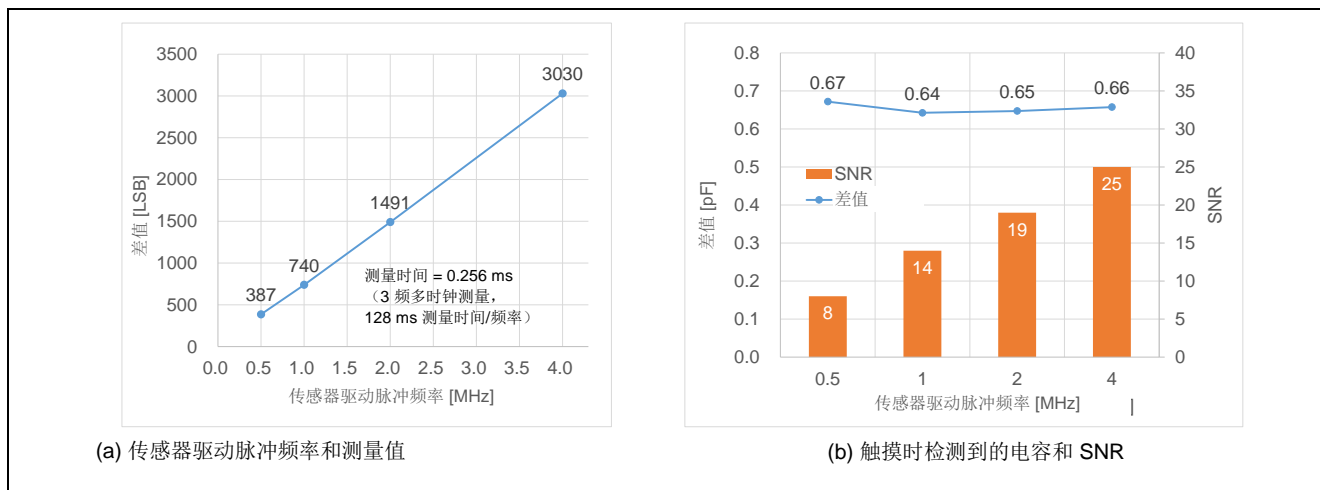


图 5-3 传感器驱动脉冲频率与灵敏度之间的关系

### 5.3 评估条件

表 5-2 硬件条件

项目	规范
CPU 板	RA2L1 电容触摸 CPU 板 (RTK0EG0018C01001BJ) (RA2L1 电容触摸评估系统 (RTK0EG0022S01001BJ) 配件)
MCU	RA2L1 (R7FA2L1AB2DFP)
工作频率	48 MHz
电源	5.0V (USB 供电)
伪手指	Φ8.0 x 50mm 不锈钢棒

表 5-3 软件开发环境

项目	规范
集成开发环境	Renesas e <sup>2</sup> studio 版本: 2022-01
编译器	GCC ARM Embedded 10.3.1.20210824
RA FSP	版本 3.6.0
电容式触摸传感器的开发支持工具	QE for Capacitive Touch V3.0.2
仿真器	Renesas E2 emulator Lite

表 5-4 测量条件

项目	设置
CTSU 电阻设置	使用 QE for Capacitive Touch 的自动调整过程的结果 (驱动脉冲频率通过自动调整确定; 多频测量 = 3 次, 测量时间 = 0.128ms x 多频测量次数)
测量周期	20 ms (由硬件定时器 (AGT) 生成)
数据采集点数	128 点
数据确定方法	128 点平均值
TS 引脚寄生电容测量方法	使用 QE for Capacitive Touch 的自动调整过程日志

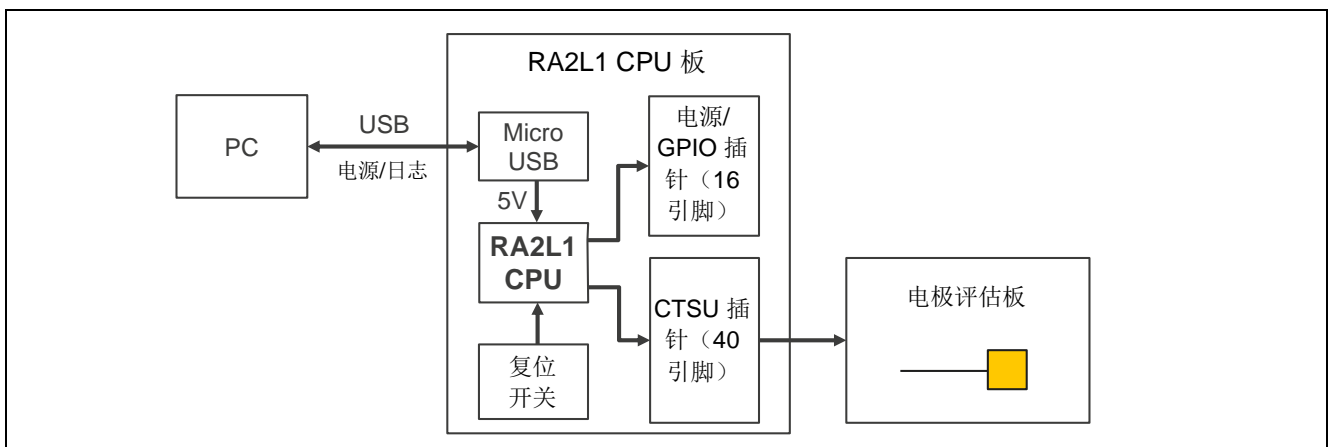


图 5-4 评估板框图

表 5-5 显示了建议的电极设计值。图 5-5 显示了评估板图案示例（建议的设计值，1 个按键）；图 5-6 显示了评估板图案示例（建议的设计值，3 个按键）。按键数量取决于项目，这样，其他设计参数不会受到将要更改的参数的影响。

表 5-5 建议的电极设计值

参数	规范	单位	图 2-1 中的项目
电极 (PAD)			
形状	正方形或长方形	-	①
尺寸	10X10 到 15x15	mm	②
电极间距	电极尺寸 x 0.8	mm	③
交叉影线 GND 图案宽度	5.0	mm	⑦
交叉影线 GND 屏蔽与电极之间的距离	5.0	mm	⑧A
导线			
线宽	0.15 到 0.20	mm	④
导线长度	最短距离	mm	⑤
导线中心距	1.27	mm	⑥
交叉影线 GND 图案宽度	3.0	mm	⑦
交叉影线 GND 屏蔽与导线之间的距离	5.0	mm	⑧B
阻尼电阻	560	Ω	—

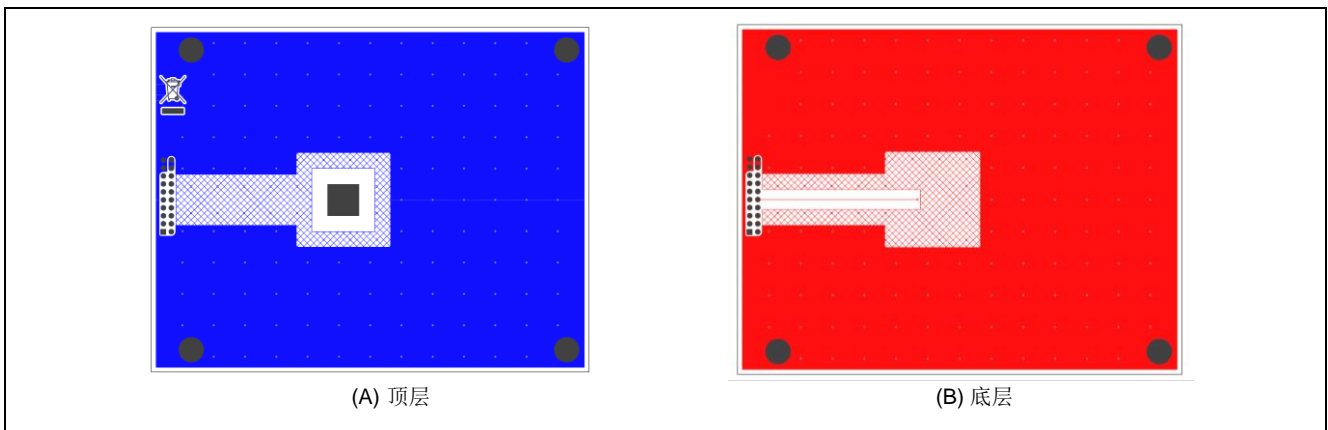


图 5-5 评估板图案示例（建议的设计值，1 个按键）

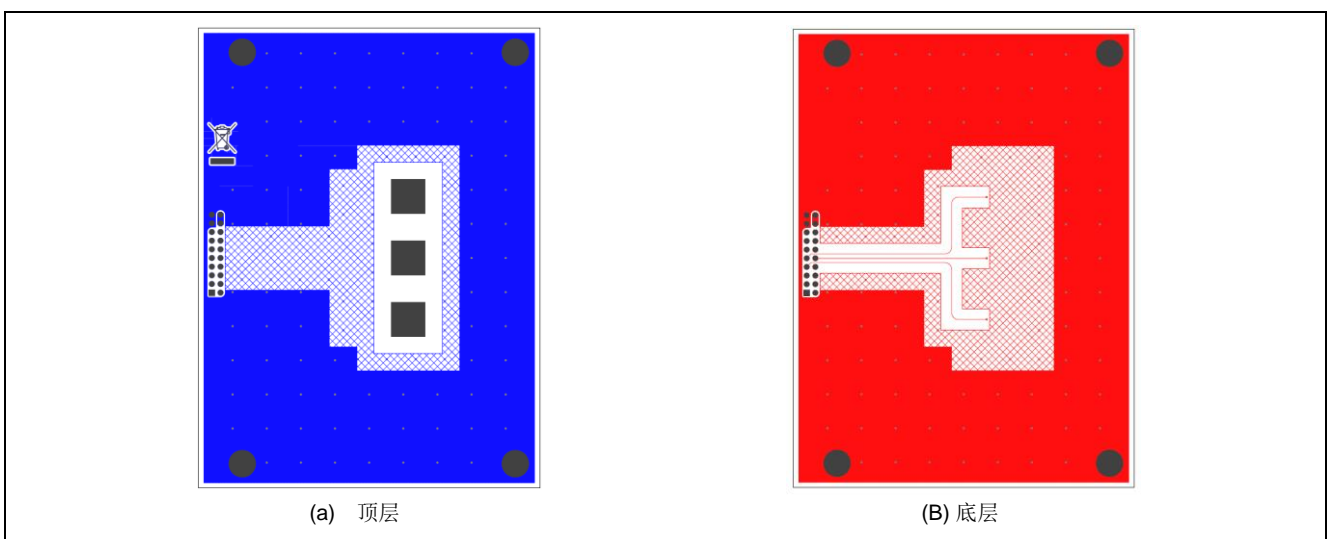


图 5-6 评估板图案示例（建议的设计值，3 个按键）

## 5.4 设计参数和灵敏度特性

本节介绍设计参数和灵敏度特性的示例，以及在显示各种评估结果的图中用作缩写的符号。表 5-6 列出了图中使用的符号。表 5-7 列出了用于评估的电路板规范。

表 5-6 图中使用的符号

符号	说明
★	采用建议的设计值的电极板
差值	按键触摸与未触摸之间的差值
L	导线长度
f <sub>0.5</sub>	传感器驱动脉冲频率 = 0.5 MHz
f <sub>1.0</sub>	传感器驱动脉冲频率 = 1.0 MHz
f <sub>2.0</sub>	传感器驱动脉冲频率 = 2.0 MHz
f <sub>4.0</sub>	传感器驱动脉冲频率 = 4.0 MHz

表 5-7 电路板规范

项目	规范
板厚度	1.6mm
材质	FR-4
层数	2 或 4 层

### 5.4.1 电极尺寸

表 5-8 显示了不同电极尺寸的电路板规范。出于评估目的，仅更改了电极尺寸；所有其他设计参数不变。

表 5-8 不同电极尺寸的电路板规范

设计参数	规范	单位	注
电极尺寸	5.0x5.0, 10x10 30x30, 50x50	mm	正方形
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

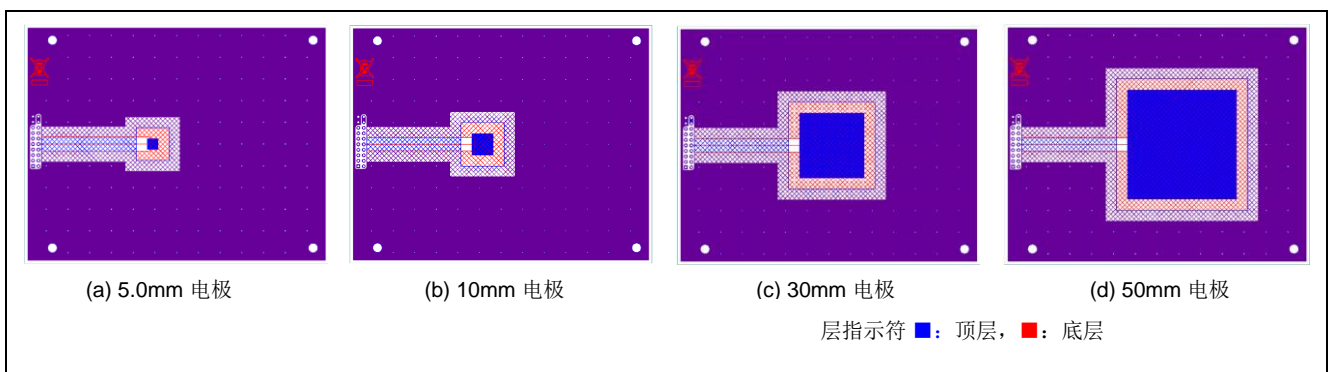


图 5-7 评估板图案（电极尺寸）

图 5-8 显示了电极尺寸和灵敏度。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。

- 电极的寄生电容根据面积比而增加。实际上，在电极电路周围还增加了一定量的寄生电容，例如 GND 屏蔽层和连接器，因此电极电路寄生电容的增加总体上小于面积比。
- CTSU 在触摸时测得的电容与电极尺寸成比例。除了与电极直接接触的手指区域之外，手指侧面与电极之间也会产生寄生电容。
- 触摸时的 SNR 随着电极尺寸的增加而降低。因电极电路的总寄生电容不同，传感器驱动脉冲频率降低会使 SNR 也降低。

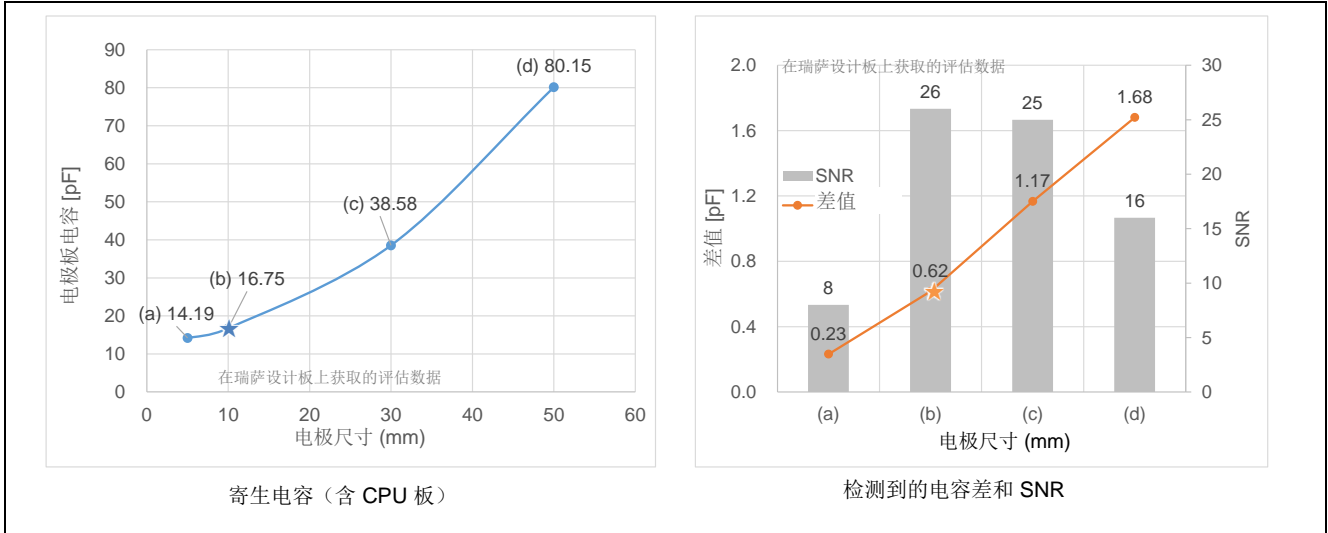


图 5-8 电极尺寸和灵敏度特性

### 5.4.2 导线长度

表 5-9 列出了不同导线长度的电路板规范，表 5-10 列出了屏蔽条件的各种组合。出于评估目的，仅更改了导线长度；所有其他设计参数不变。还指出了不同 GND 图案对灵敏度的影响。

表 5-9 不同导线长度的电路板规范

设计参数	规范	单位	注
导线长度	50、300 和 600	mm	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	
GND 屏蔽层图案设计	交叉影线或实心	-	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

表 5-10 屏蔽条件的各种组合

标签名称	交叉影线图案	导线与屏蔽间的距离	电极与屏蔽间的距离
COND1	交叉影线/3.0/5.0	3.0mm	5.0mm
COND2	交叉影线/0.5/0.5	0.5mm	0.5mm
COND3	实心/0.5/0.5	0.5mm	0.5mm

注：不包括电极正下方的 GND 图案。

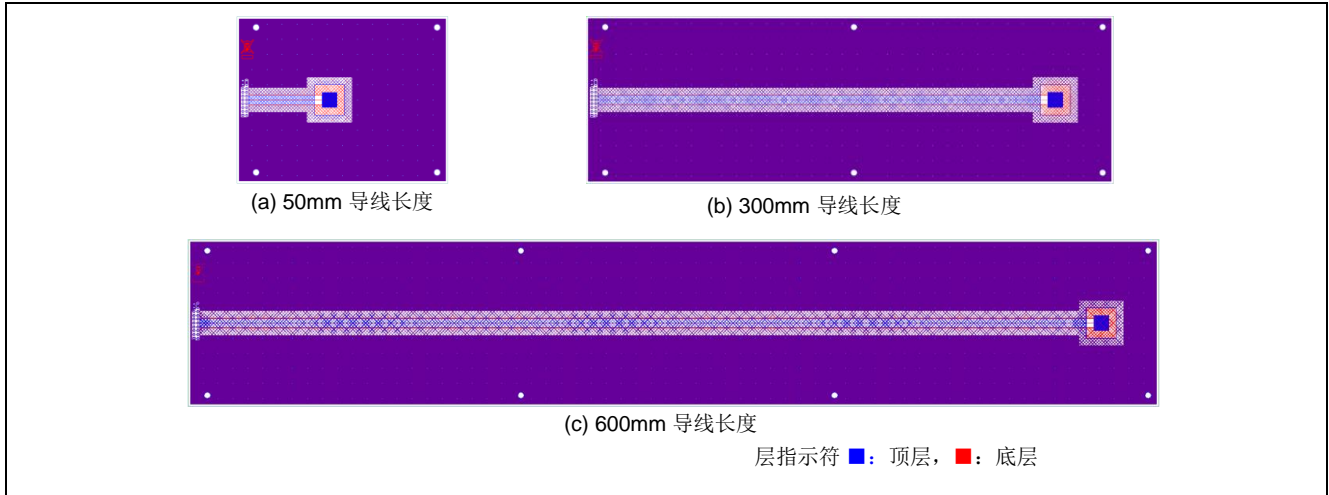


图 5-9 评估板图案 (COND1)

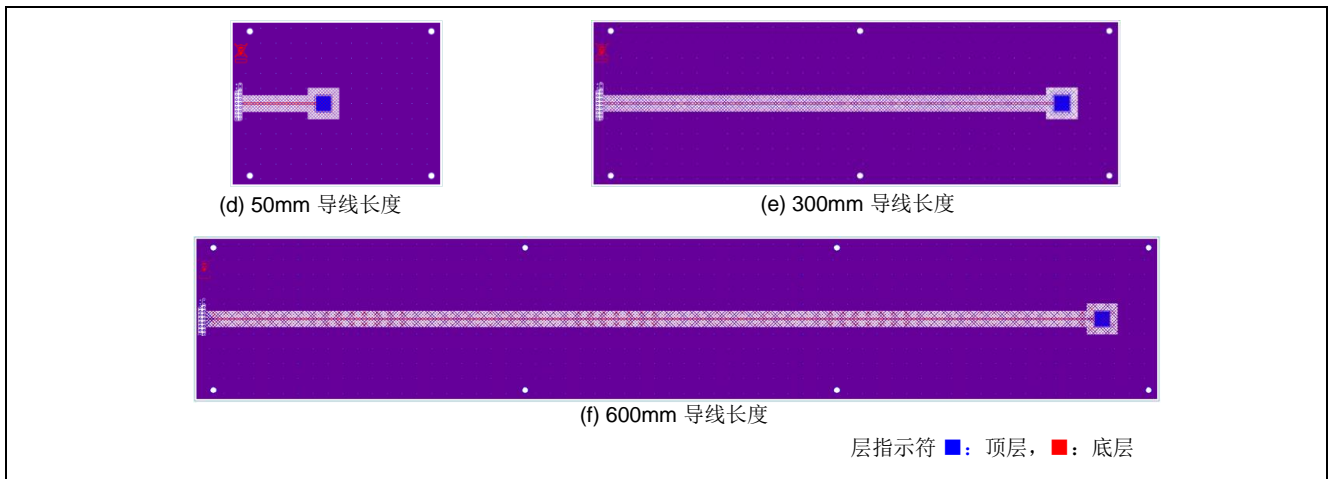


图 5-10 评估板图案 (COND2)



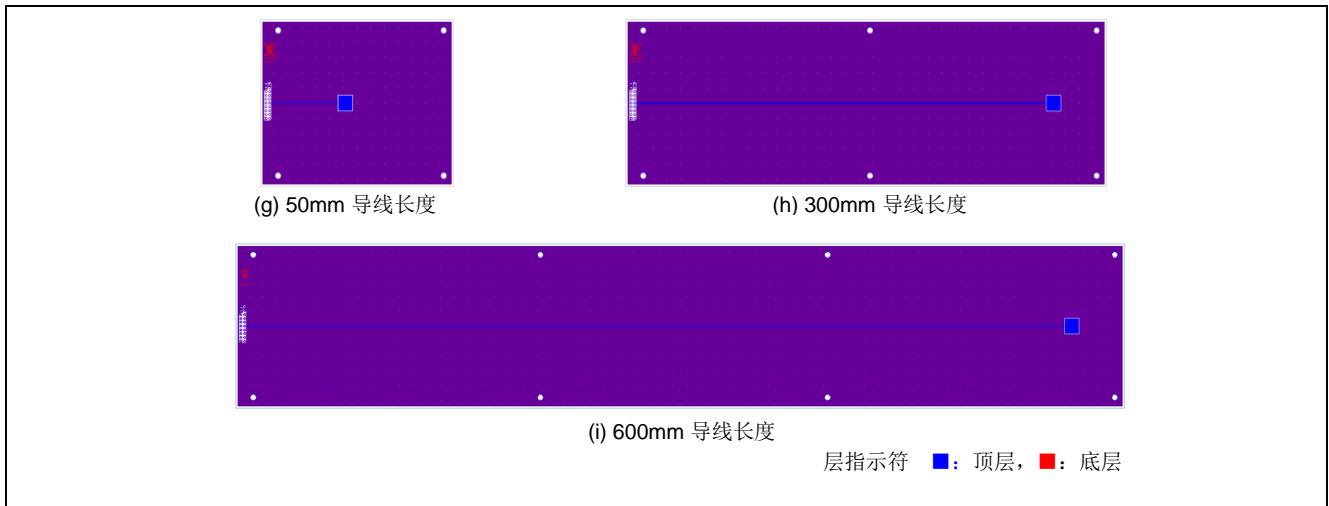


图 5-11 评估板图案 (COND3)

图 5-12 显示了导线长度和灵敏度。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。寄生电容与导线长度成比例增长。

- GND 屏蔽层越接近电极和导线，寄生电容增加越多。
- 无论导线长度如何，在触摸按键时检测到的寄生电容的增量都是恒定的。
- 导线越长，触摸按键时的 SNR 越低。当取决于电极电路总寄生电容的电极驱动脉冲频率降低时，SNR 也会降低。

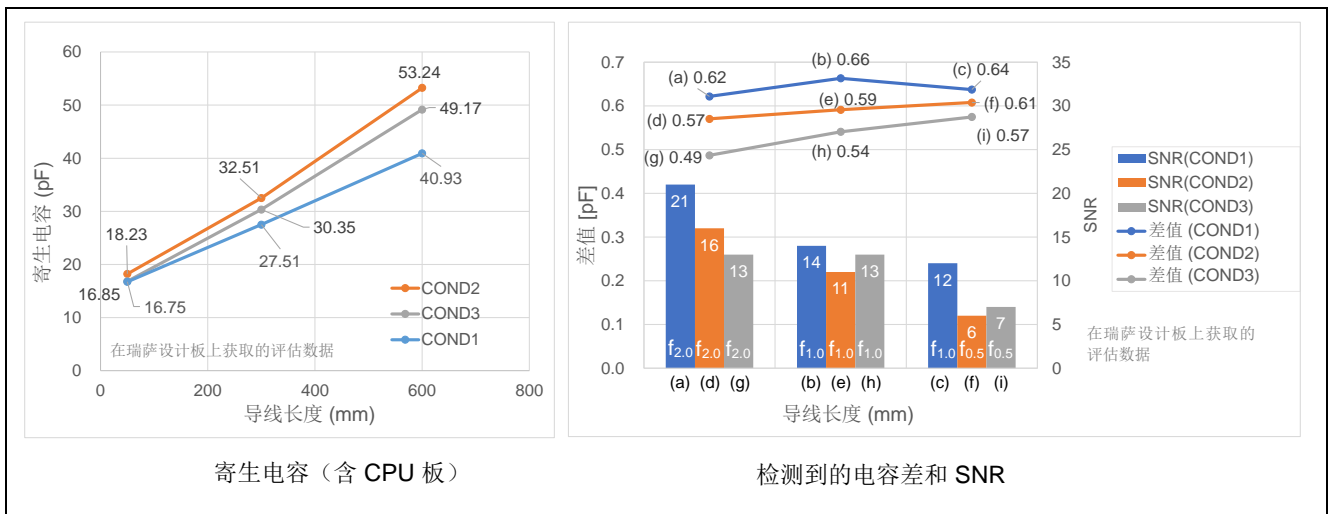


图 5-12 导线长度和灵敏度特性



### 5.4.3 多按键设计

#### 5.4.3.1 导线中心距

表 5-11 列出了不同导线中心距的电路板规范。出于评估目的，仅更改了导线中心距和导线长度；所有其他设计参数不变。

表 5-11 不同导线中心距的电路板规范

设计参数	规范	单位	注
导线中心距	0.3、0.5、1.27、2.54	mm	
导线长度	50、300	mm	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

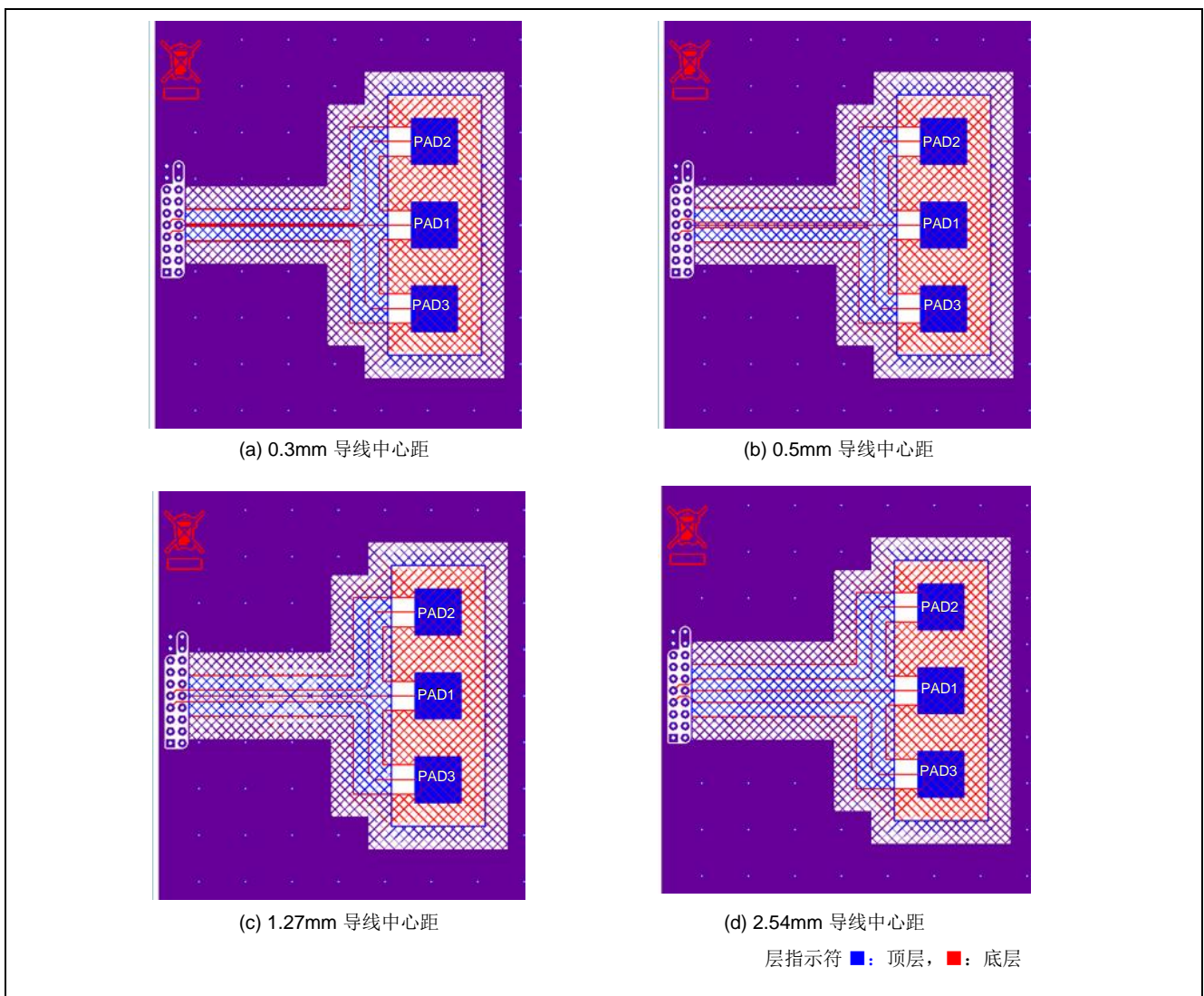


图 5-13 评估板图案（导线长度 = 50mm）

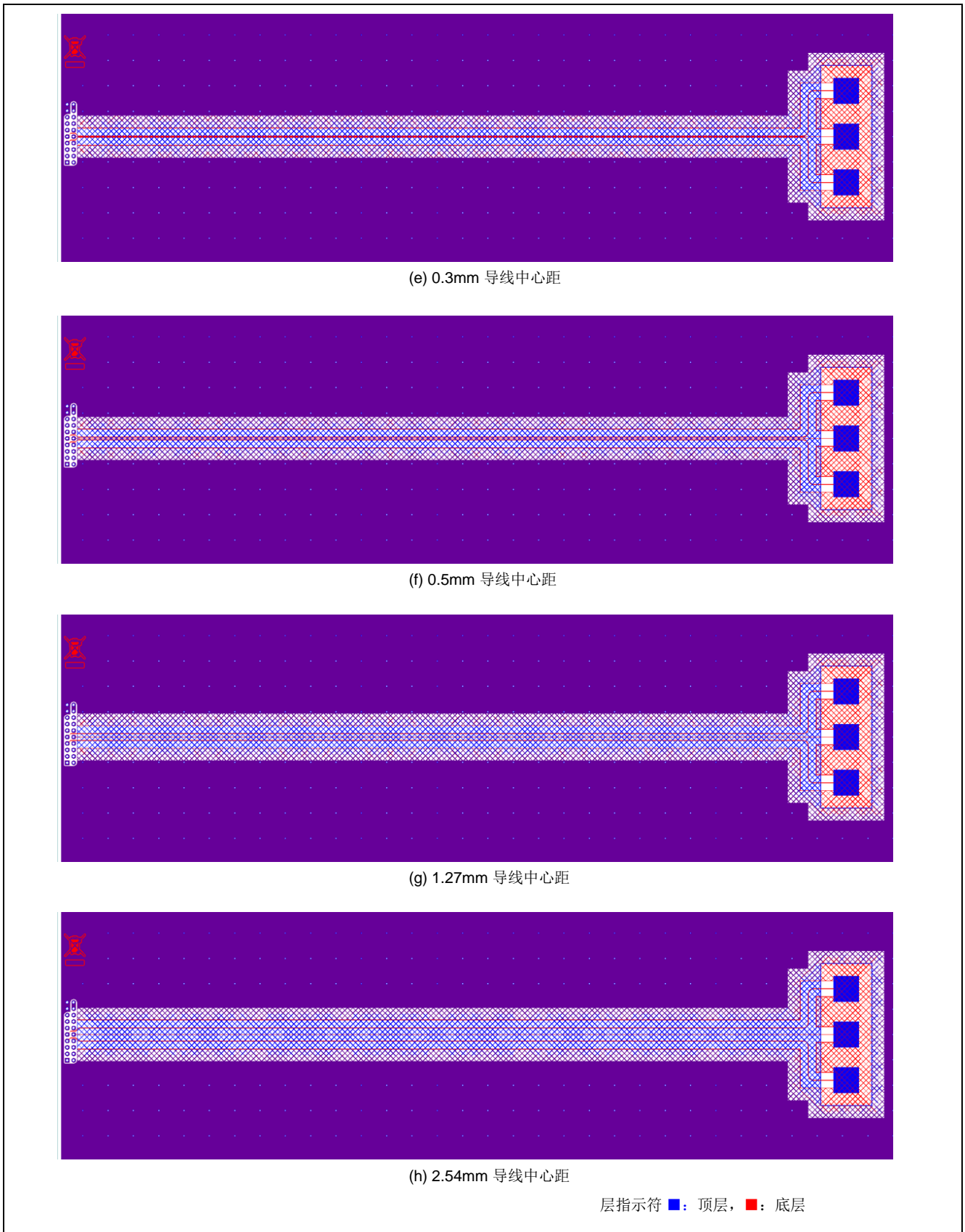


图 5-14 评估板图案 (导线长度 = 300mm)

图 5-15 显示了导线中心距和寄生电容（含 CPU 板）导线中心距和寄生电容（含 CPU 板），图 5-16 显示了导线中心距和灵敏度特性。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。

- 导线中心距越窄，寄生电容增加越多。
- 无论导线中心距如何，触摸按键时检测到的寄生电容都是恒定的。
- 当导线位于电极两侧（如 PAD1 中）时，由于导线中心距较窄，触摸时的 SNR 较低。当取决于电极电路总寄生电容的电极驱动脉冲频率降低时，SNR 也会降低。当导线仅在一侧并且在导线组的外侧时，无论导线中心距如何，SNR 都是恒定的。导线组外侧导线的 SNR 随着与 GND 屏蔽之间的距离而变化。（SNR (c) 因测量误差偏低。）

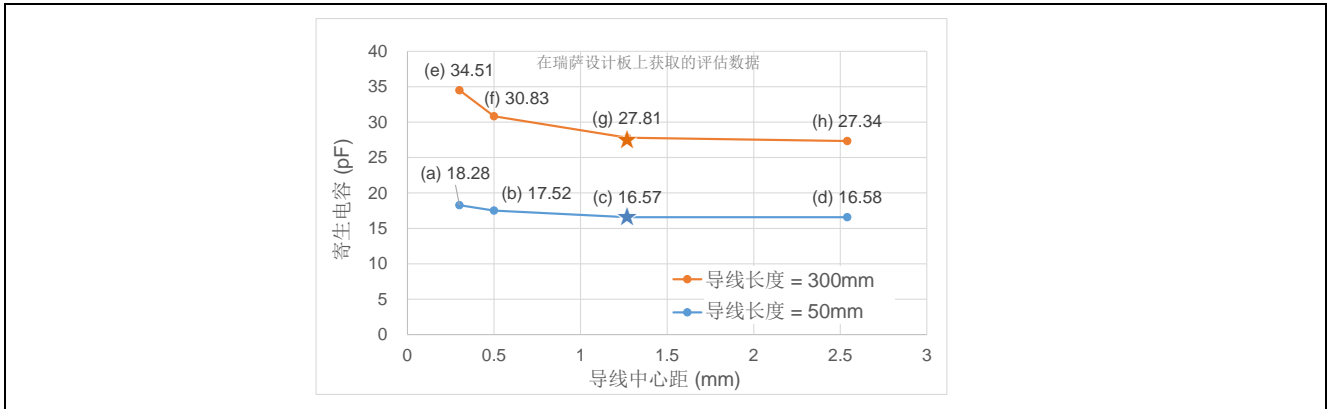


图 5-15 导线中心距和寄生电容（含 CPU 板）

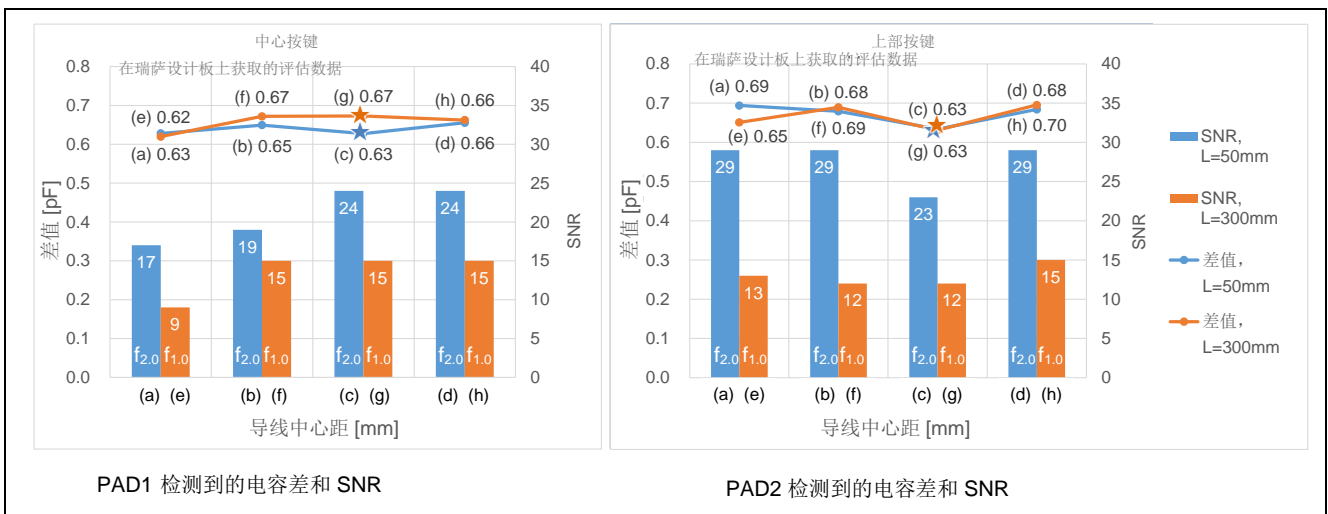


图 5-16 导线中心距和灵敏度特性

### 5.4.3.2 按键与电极之间的距离

下文基于按键电极间的距离给出了灵敏度特性。出于评估目的，仅更改了按键电极之间的距离；所有其他设计参数不变。

表 5-12 不同的按键与电极之间距离的电路板规范

设计参数	规范	单位	注
按键电极之间的距离	3.0、8.0、10.0、15.0	mm	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

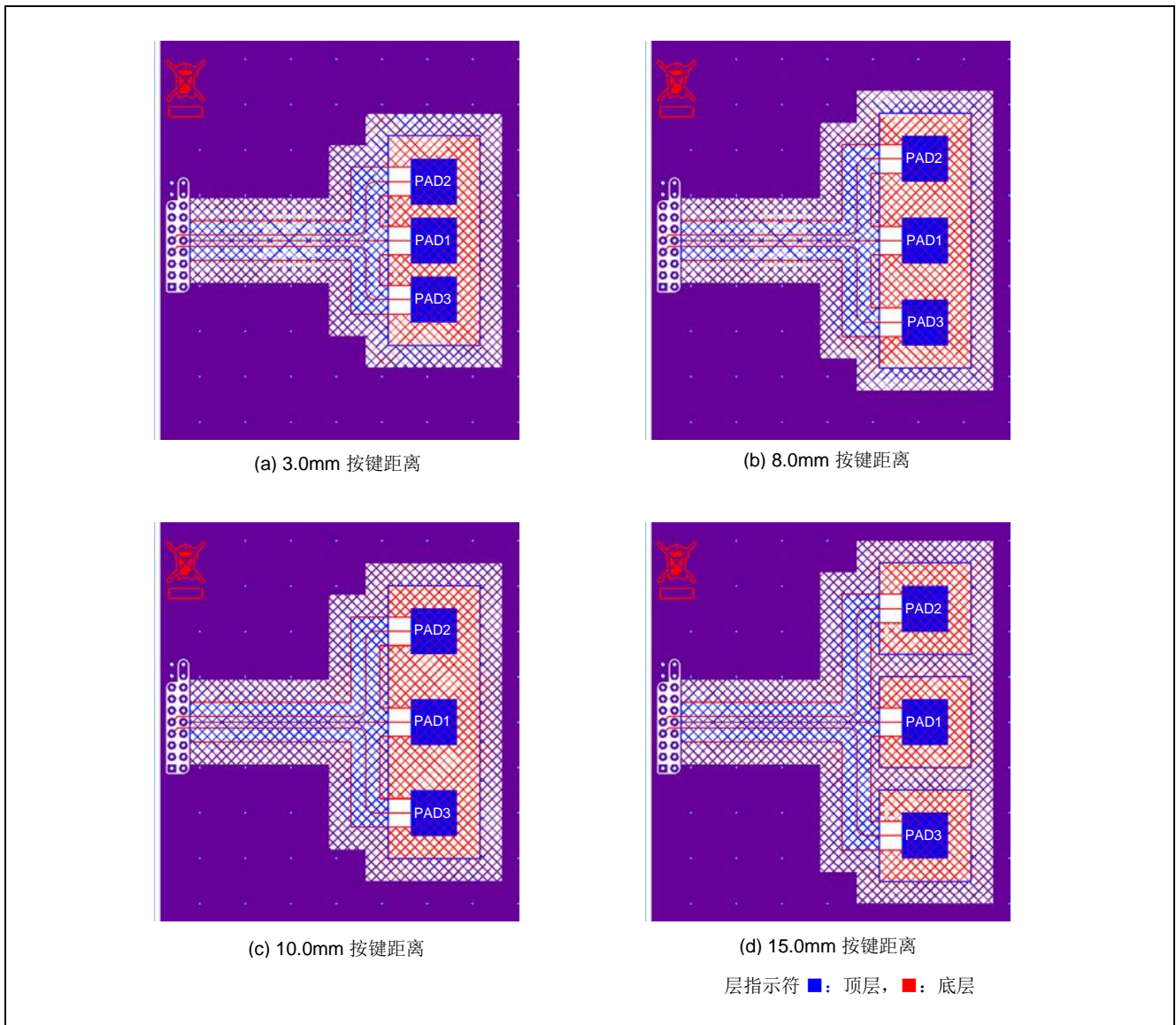


图 5-17 评估板图案（按键电极之间的距离）



图 5-18 显示了 按键电极之间的距离及灵敏度。

- 对于 2.0mm 的覆盖物厚度，即使按键与电极之间为 3.0mm 的窄距离，也不会导致目标按键的 SNR 降低，同时也不会导致相邻按键的误检测。

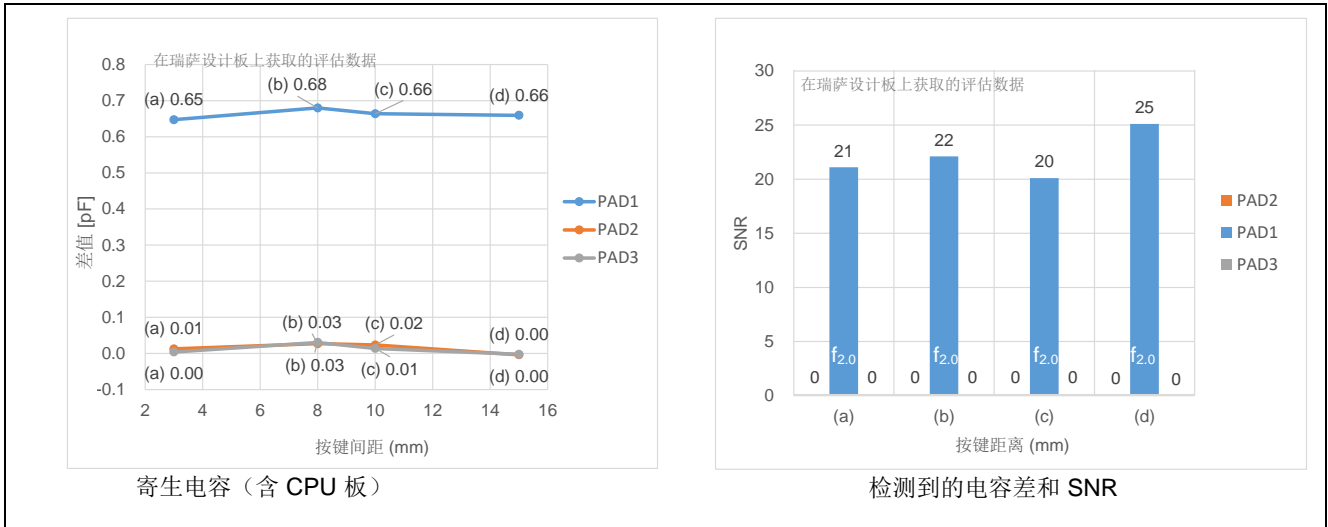


图 5-18 按键电极之间的距离及灵敏度特性

#### 5.4.4 GND 图案设计

本节重点介绍 GND 图案对电极特性的影响。在本文中，“屏蔽”是指与触摸电极和导线位于电路板的同一层且与二者相邻的 GND 图案。

##### 5.4.4.1 电极和屏蔽间距

表 5-13 列出了 不同电极屏蔽间距的电路板规范。电极屏蔽间距指的是电极与 GND 屏蔽之间的距离。屏蔽使用交叉影线 GND 图案或实心 GND 图案。出于评估目的，仅更改了电极与屏蔽之间的距离以及导线与屏蔽之间的距离；所有其他设计参数保持不变。

表 5-13 不同电极屏蔽间距的电路板规范

设计参数	规范	单位	注
屏蔽类型	影线 GND 或实心 GND	-	
电极与屏蔽之间的距离	0.5、1.0、3.0、5.0	mm	
导线与屏蔽之间的距离	3.0	mm	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

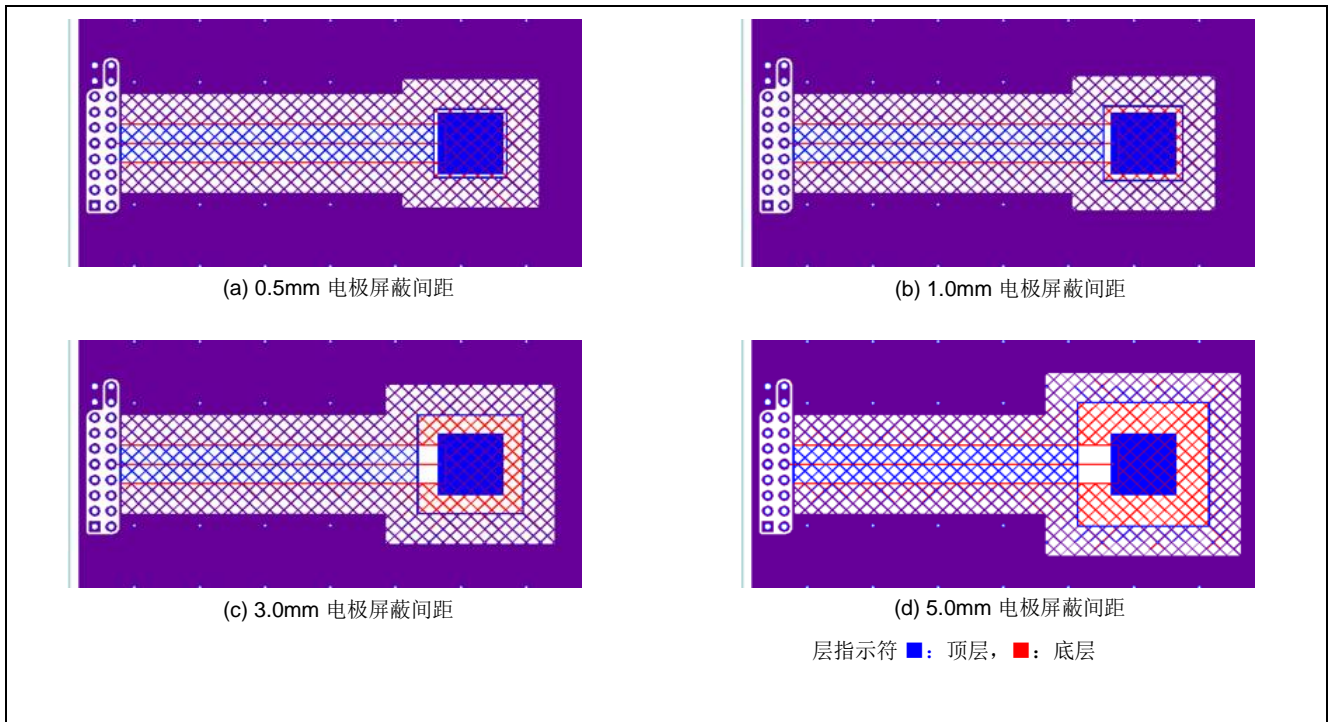


图 5-19 评估板图案（交叉影线 GND，仅电极屏蔽间距有变化）

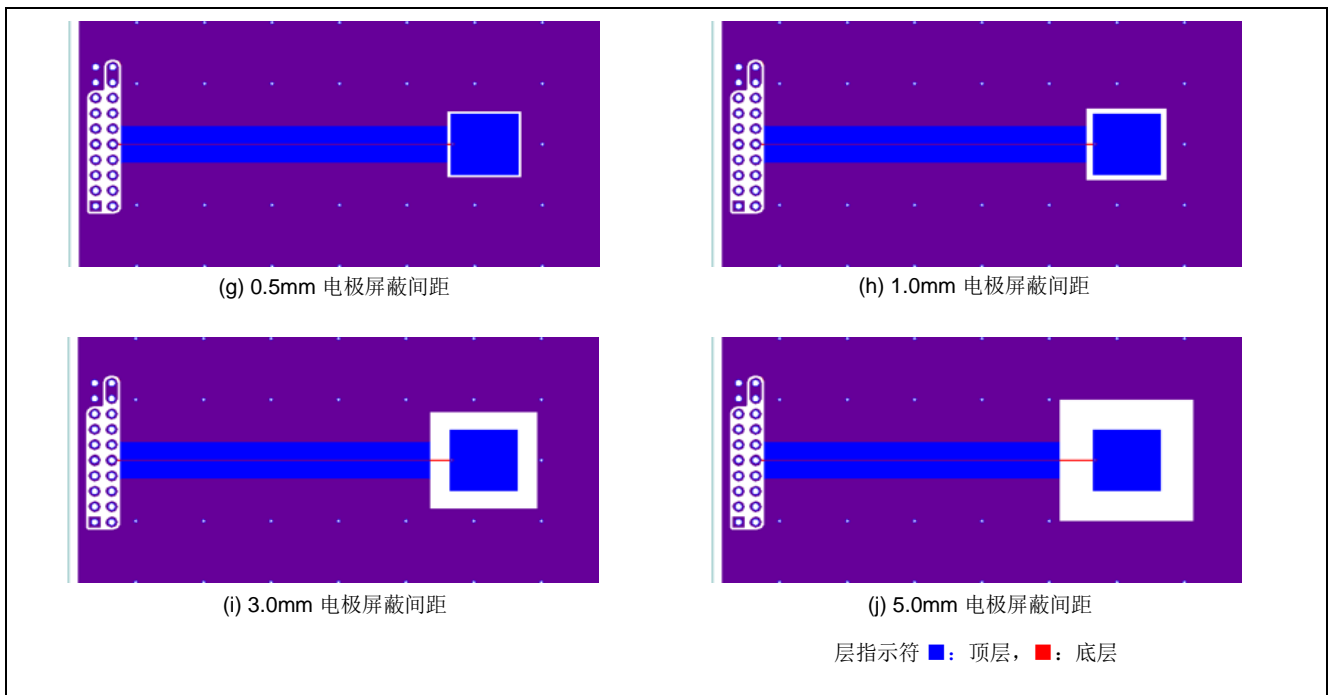


图 5-20 评估板图案（仅实心 GND 和电极屏蔽间距有变化）

图 5-21 列出了 电极屏蔽间距和灵敏度。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。请注意，紧邻电极的正下方没有实心 GND 图案，因此电路板上使用实心 GND 屏蔽图案的寄生电容小于使用交叉影线 GND 图案的的寄生电容。

- 电极与 GND 屏蔽之间的距离越短，寄生电容增加越多。与实心 GND 屏蔽相比，交叉影线 GND 屏蔽产生的寄生电容增长较小，即使距离更短也是如此。
- 电极与 GND 屏蔽之间的距离越短，检测到的寄生电容差值越小。

- 电极与 GND 屏蔽之间的距离越短，SNR 就越趋于下降。在下图中，(c) 和 (e) 由于测量误差而显示较大的值。

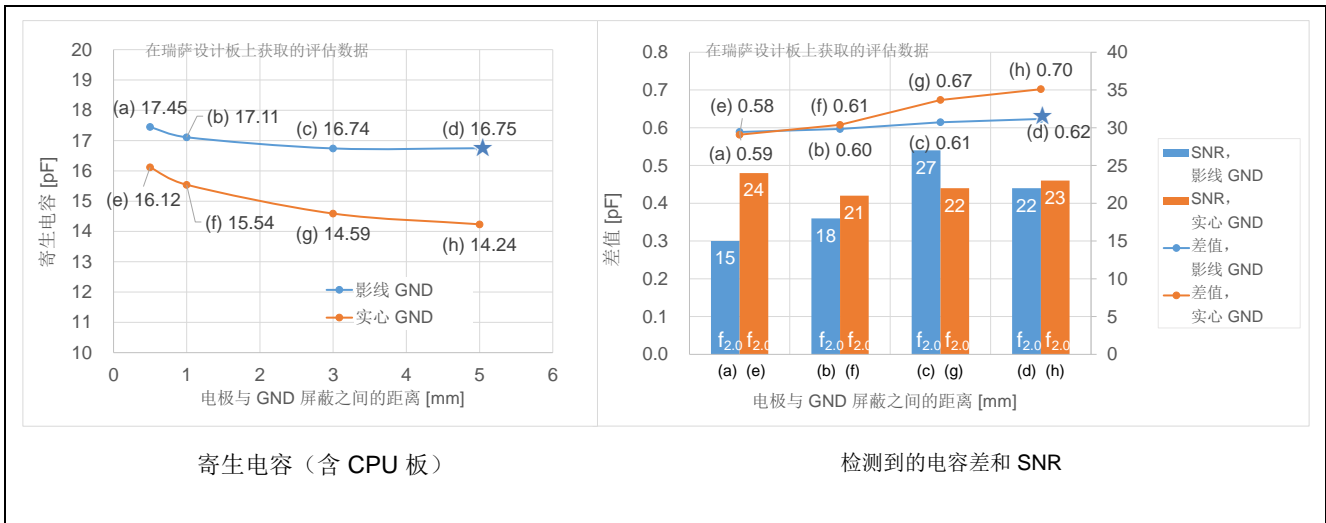


图 5-21 电极屏蔽间距和灵敏度特性

#### 5.4.4.2 导线与屏蔽之间的距离

表 5-14 列出了不同导线屏蔽间距的电路板规范。导线屏蔽间距表示导线与 GND 屏蔽之间的距离。屏蔽使用交叉影线 GND 图案或实心 GND 图案。出于评估目的，仅更改了导线与屏蔽之间的距离；所有其他设计参数不变。

表 5-14 不同导线屏蔽间距的电路板规范

设计参数	规范	单位	注
屏蔽类型	交叉影线 GND, 实心 GND	-	
导线与屏蔽之间的距离	0.5、1.0、3.0、5.0	mm	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。



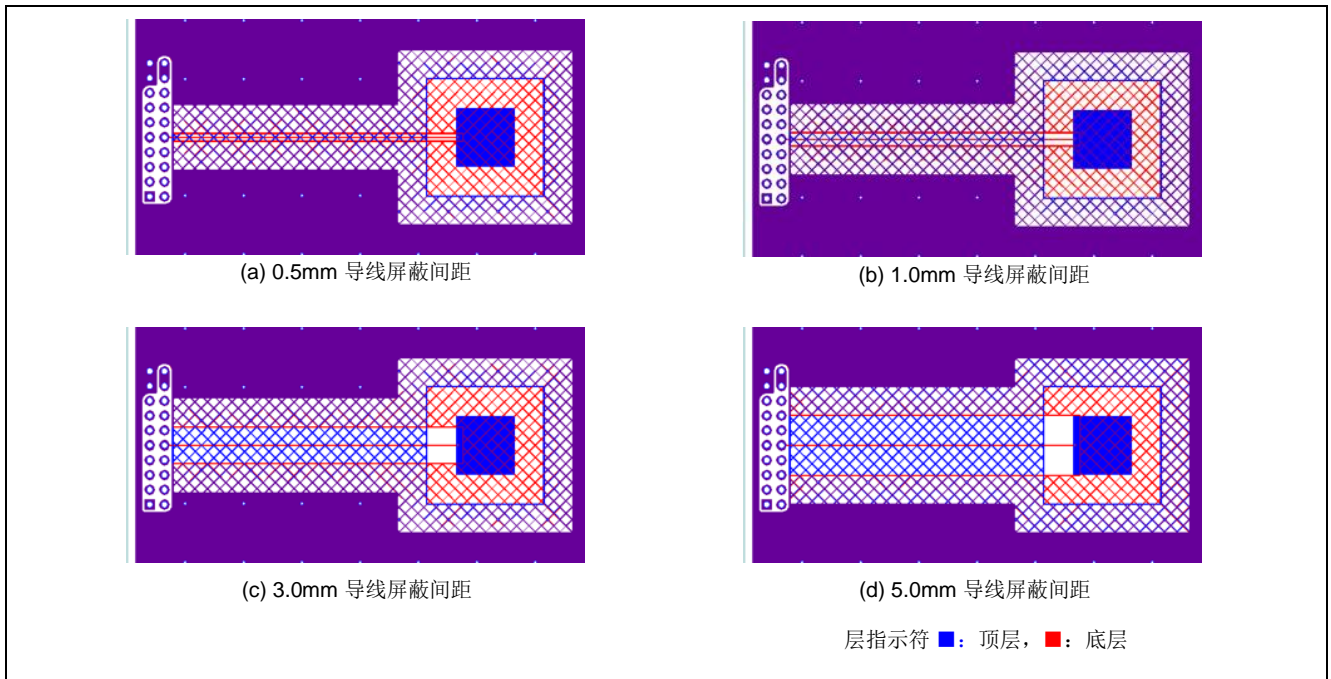


图 5-22 评估板图案（交叉影线 GND）

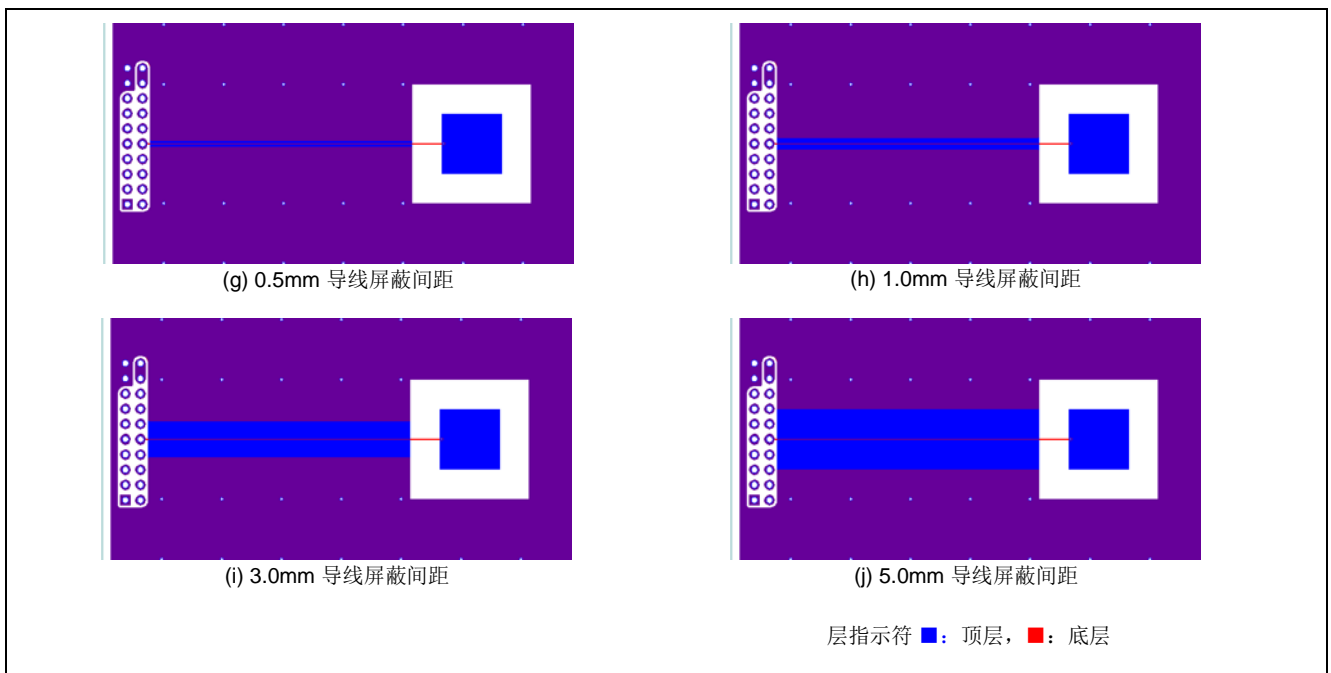


图 5-23 评估板图案（实心 GND）

图 5-24 显示了 导线屏蔽间距和灵敏度。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。请注意，紧邻电极的正下方没有实心 GND 图案，因此电路板上使用实心 GND 屏蔽图案的寄生电容小于使用交叉影线 GND 图案的寄生电容。

- 导线与 GND 屏蔽之间的距离越短，寄生电容增加越多。
- 导线与 GND 屏蔽之间的距离越短，检测到的寄生电容差值越小。
- 导线与 GND 屏蔽之间的距离越短，SNR 就越趋于下降。在下图中，(h) 显示了由于测量误差而产生的较大值。

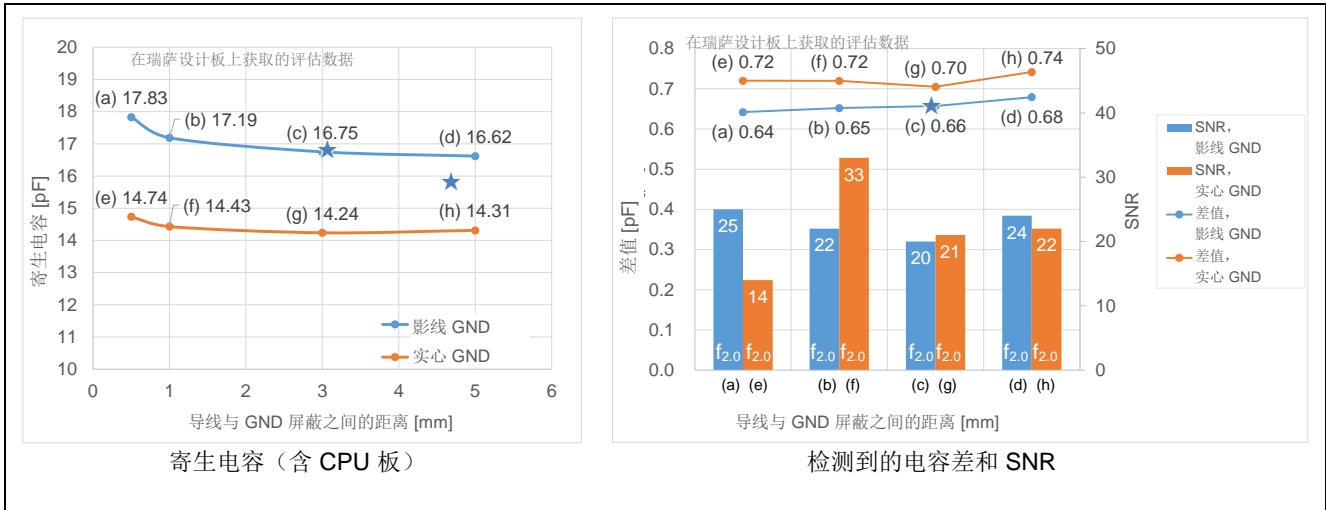


图 5-24 导线屏蔽间距和灵敏度特性

### 5.4.4.3 内层 GND 的影响

表 5-15 列出了带/不带内层 GND 的电路板规范。出于评估目的，仅更改了多层板上的内层屏蔽层级；所有其他设计参数不变。还包含了因屏蔽类型不同而对灵敏度产生的影响。请注意，使用实心图案需要移除紧邻电极正下方的图案。

表 5-15 带/不带内层 GND 的电路板规范

设计参数	规范	单位	注
内层屏蔽层	L2、L3、无	-	L4 可在所有条件下应用
屏蔽类型	交叉影线 GND，实心 GND	-	实心 GND 不包含位于电极正下方的图案。
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

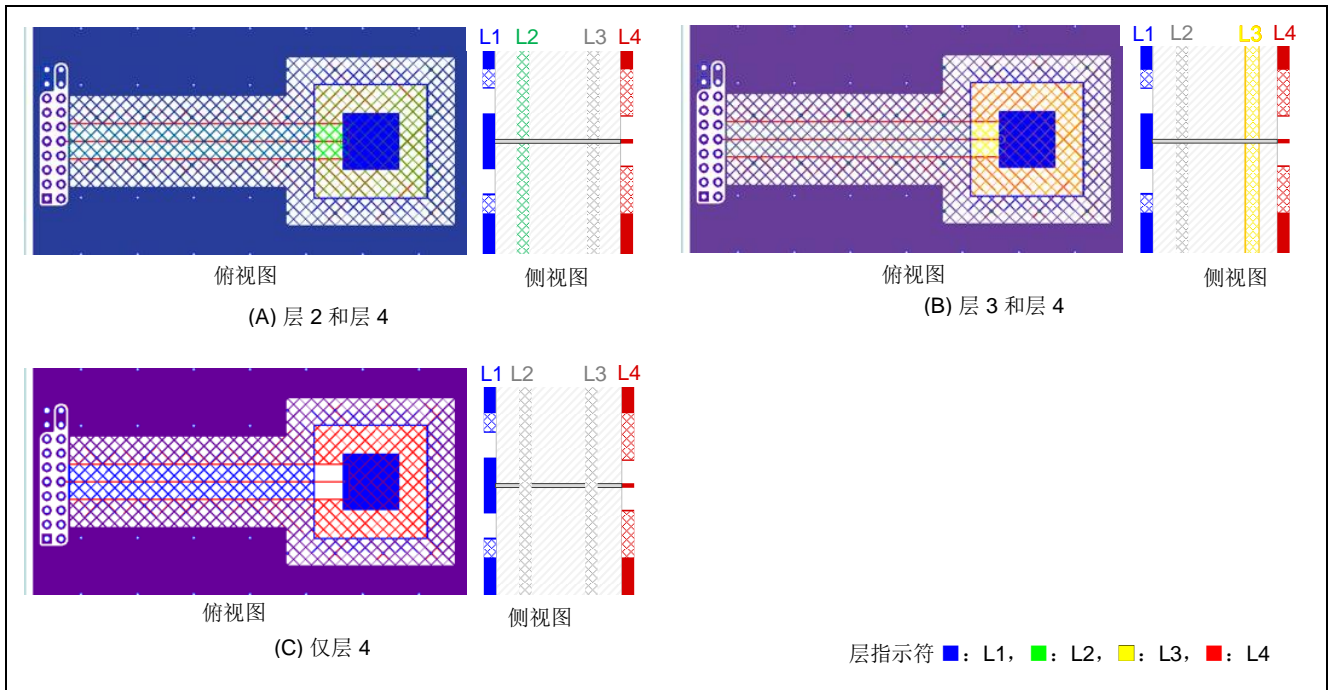


图 5-25 评估板图案（交叉影线 GND）

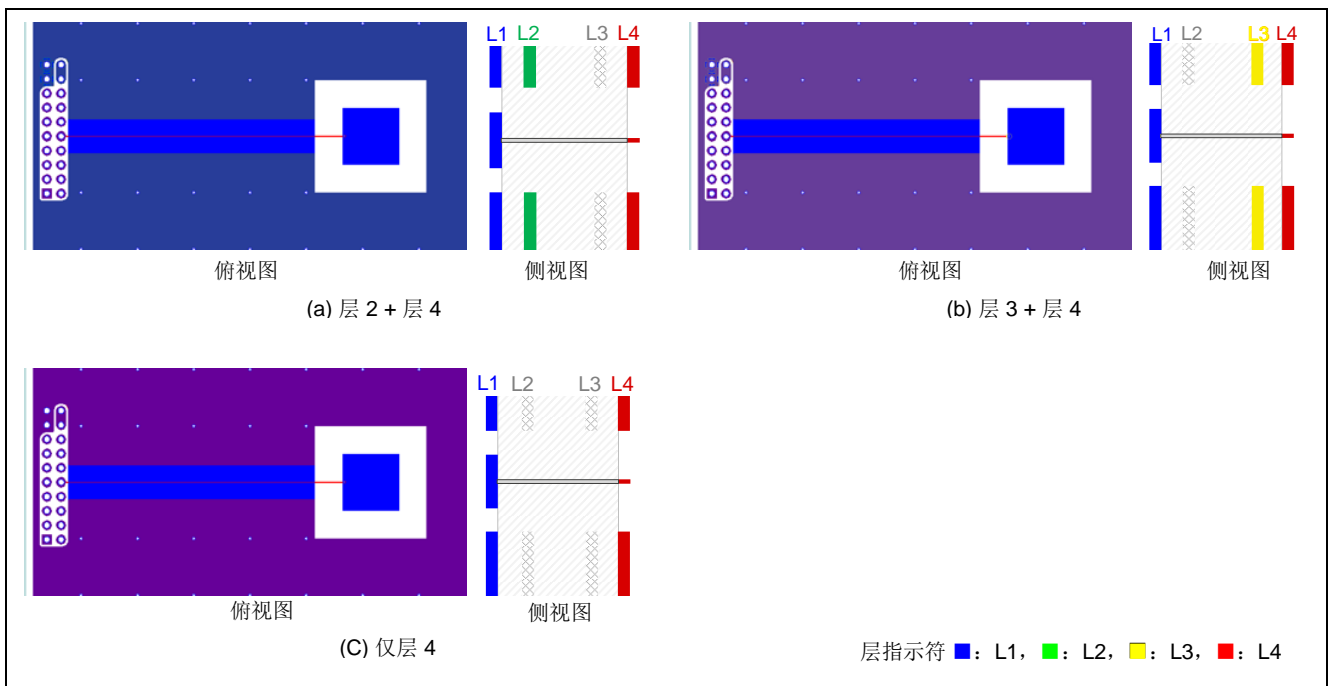


图 5-26 评估板图案（实心 GND）

图 5-27 显示了 内层 GND 和灵敏度。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。

- 当屏蔽置于电极正下方时，内层 GND 离电极越近，增加的寄生电容越多。需要注意的是，即便是在交叉影线图案的情况下，置于电极正下方时也会增加寄生电容。而实心图案因为电极正下方没有放置图案，并不会增加寄生电容。
- 检测到的电容差是恒定的，不受屏蔽层的影响。
- 内层 GND 离电极越近，SNR 越低。将 GND 屏蔽置于内层会增加总寄生电容，降低传感器驱动脉冲频率，而这往往会使 SNR 降低。

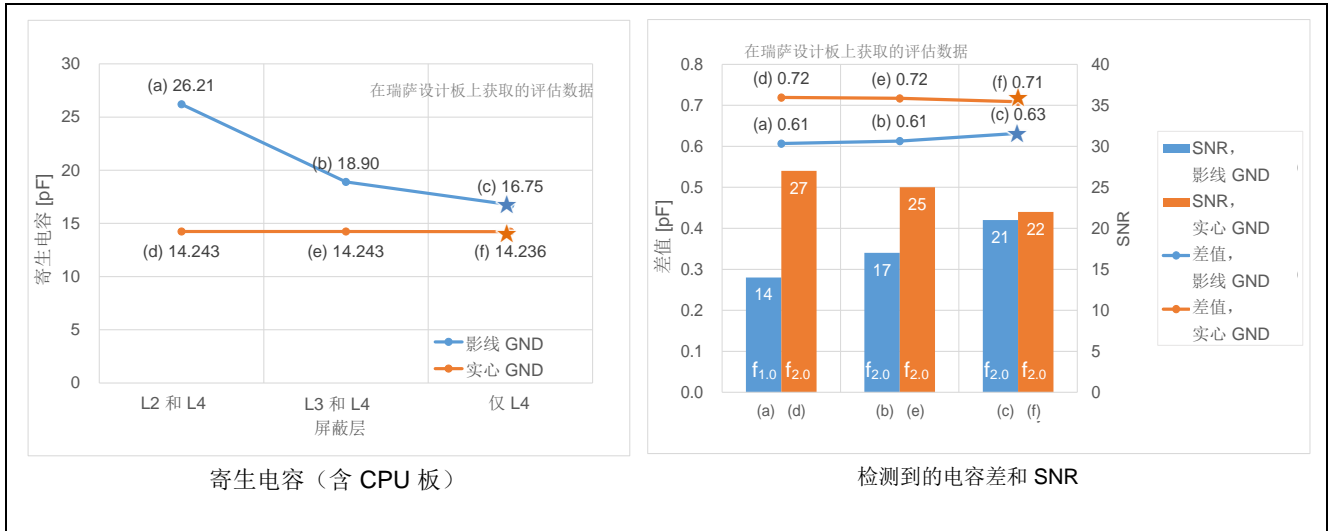


图 5-27 内层 GND 和灵敏度特性

#### 5.4.4.4 交叉影线屏蔽图案宽度

表 5-16 列出了 不同交叉影线屏蔽图案宽度的电路板规范。出于评估目的，仅更改了交叉影线屏蔽图案宽度以及交叉影线屏蔽与电极/导线之间的距离；所有其他设计参数保持不变。

表 5-16 不同交叉影线屏蔽图案宽度的电路板规范

设计参数	规范	单位	注
交叉影线屏蔽图案宽度 (电极周围与导线周围)	1.0、3.0、5.0、10.0	mm	
电极与屏蔽之间的距离	0.5、1.0、5.0	mm	
导线与屏蔽之间的距离	0.5、1.0、3.0	mm	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	
屏蔽条件的各种组合 (导线屏蔽间距/电极屏蔽间距)			
COND1	3.0/5.0	mm	建议的设计值
COND2	1.0/1.0	mm	
COND3	0.5/0.5	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

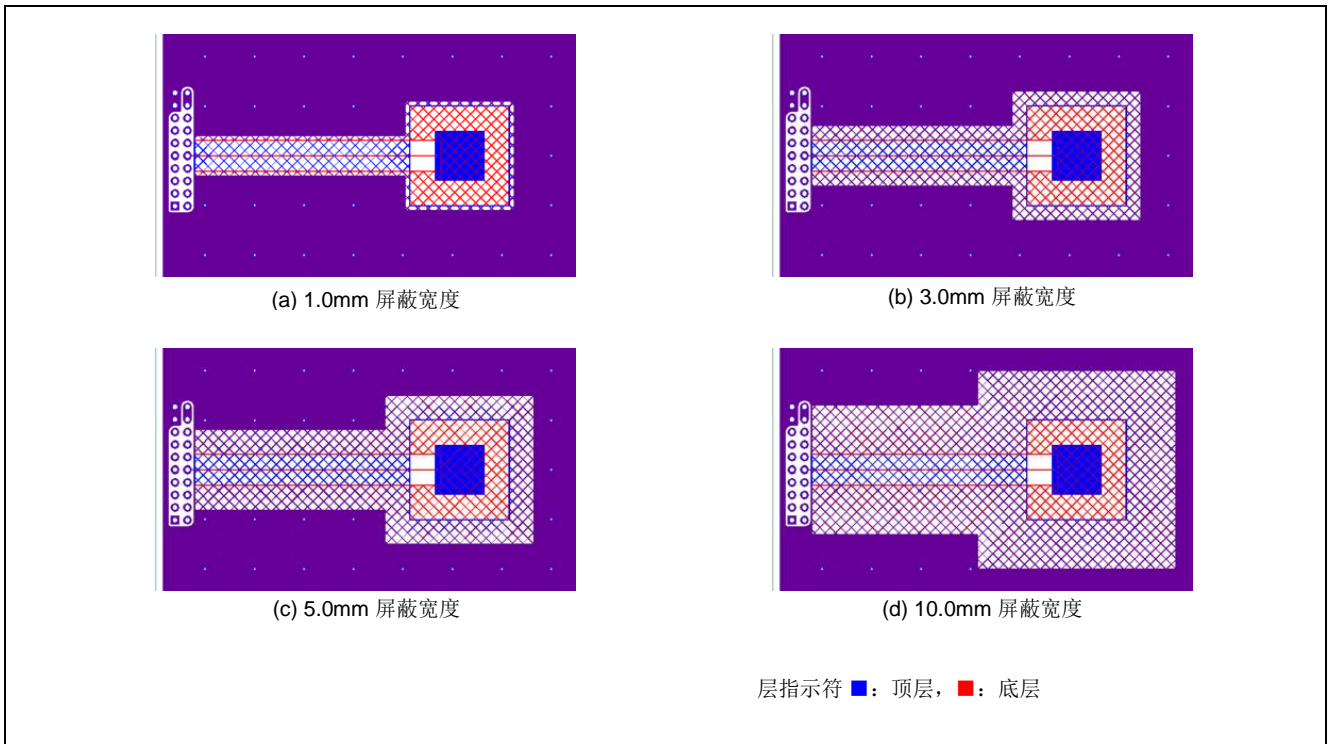


图 5-28 评估板图案（电极/导线与交叉影线屏蔽之间的距离 = 建议值）

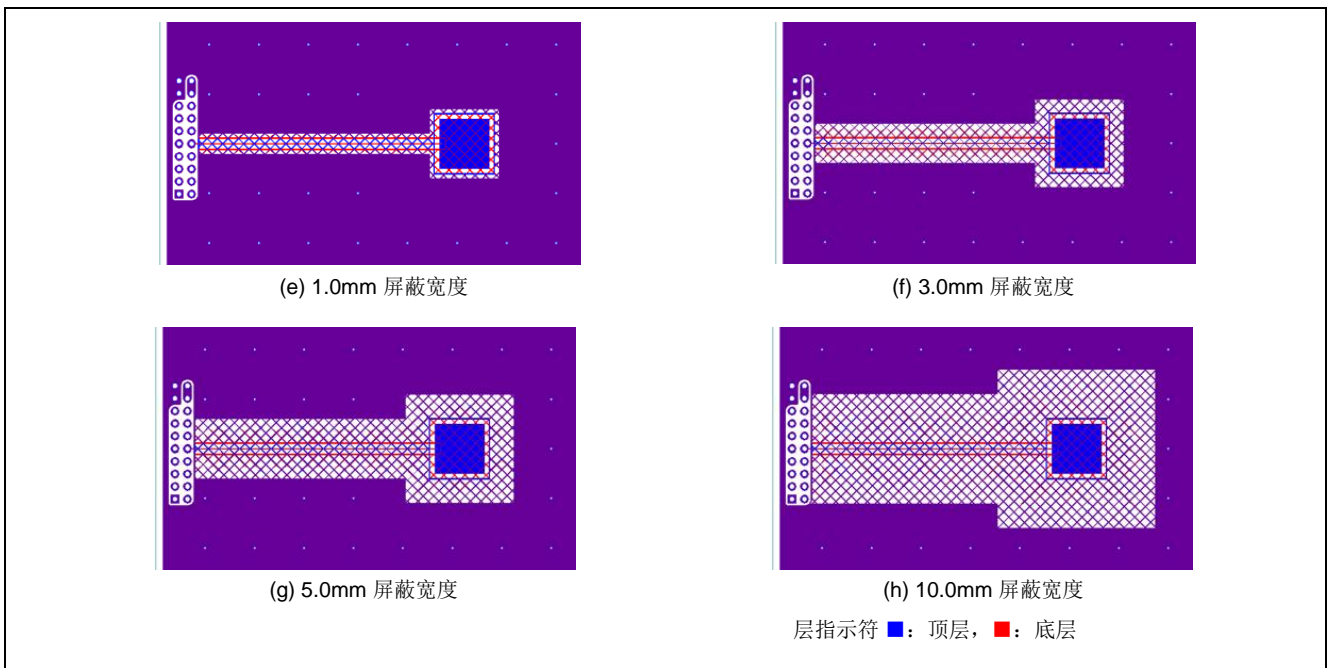


图 5-29 评估板图案（电极/导线与交叉影线屏蔽之间的距离 = 1.0mm）



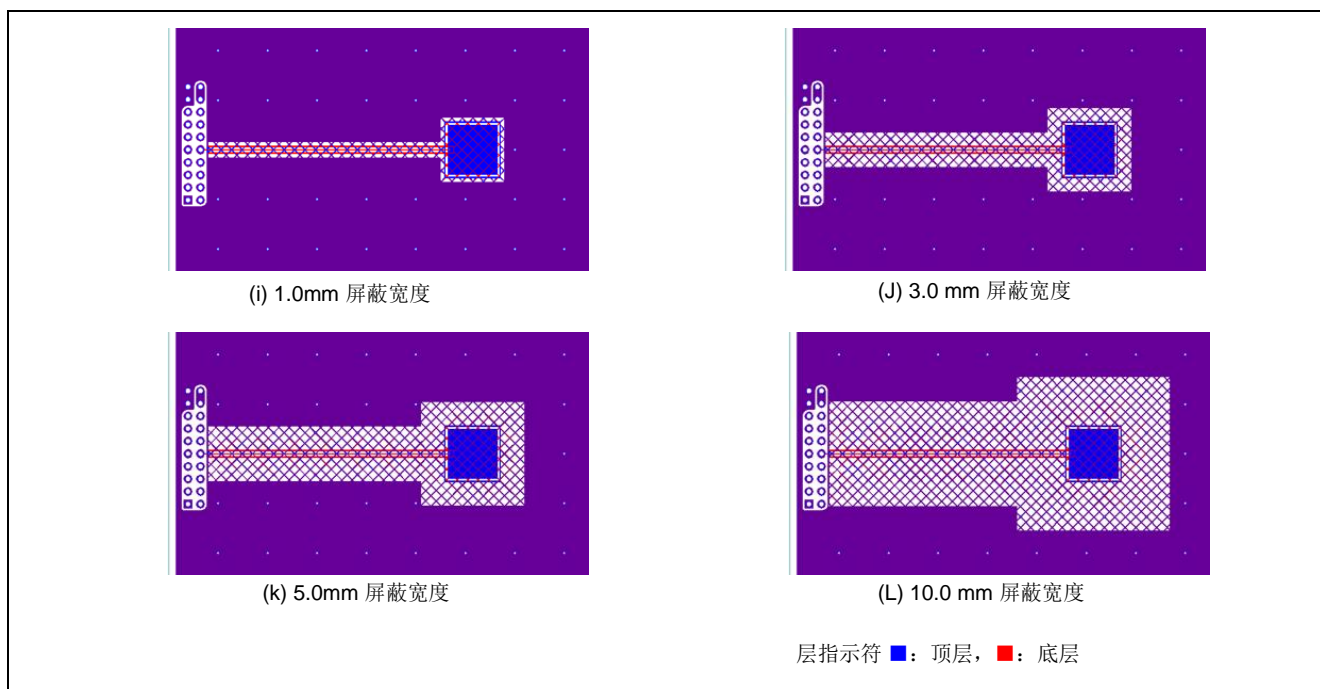


图 5-30 评估板图案 (电极/导线与交叉影线屏蔽之间的距离 = 0.5mm)

图 5-31 显示了交叉影线屏蔽宽度和灵敏度。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。

- **COND1 (建议的设计)**: 无论交叉影线 GND 图案宽度如何, 寄生电容都是恒定的。尽管在交叉影线屏蔽周围放置了实心 GND, 但如果屏蔽与电极和导线之间有足够的距离, 它应该不会有任何影响。在 **COND2** 和 **COND3** 中, 随着交叉影线屏蔽宽度变窄, 实心 GND 与电极和导线之间的距离减小, 导致寄生电容增加。

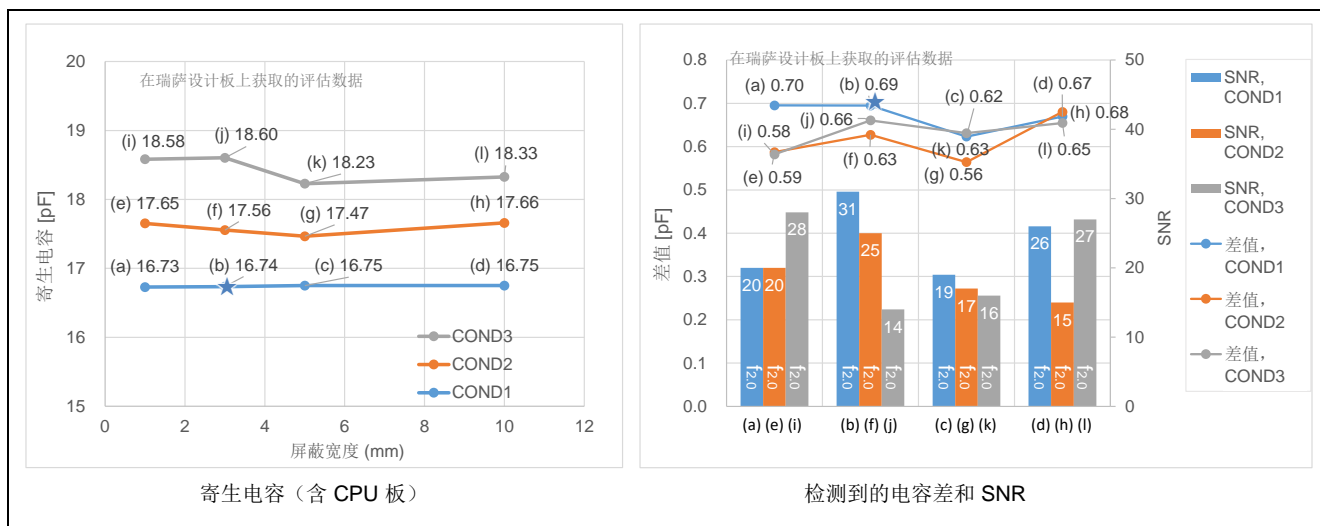


图 5-31 交叉影线屏蔽宽度和灵敏度特性

5.4.4.5 交叉影线屏蔽图案开口率

表 5-17 列出了 交叉影线图案不同开口率的的电路板规范。出于评估目的，仅更改了多层板上的内部屏蔽层级和屏蔽类型；所有其他设计参数保持不变。

表 5-17 交叉影线图案不同开口率的电路板规范

设计参数	规范	单位	注
屏蔽开口率	30、81、90	%	
内层屏蔽层	仅底层（层 4）， 层 3 和层 4	-	
屏蔽类型	交叉影线 GND	-	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

图 5-32 显示了 交叉影线图案尺寸。

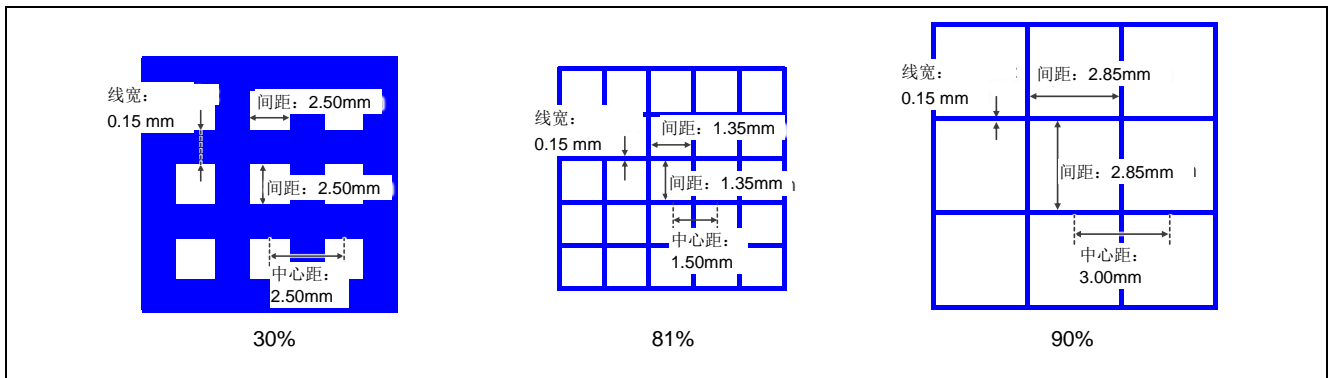


图 5-32 交叉影线图案尺寸

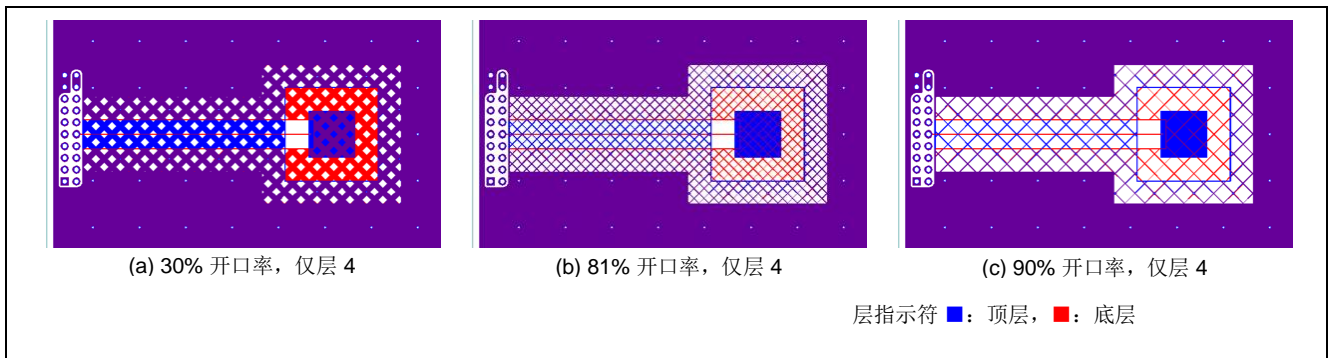


图 5-33 评估板图案（双面板，GND 屏蔽）



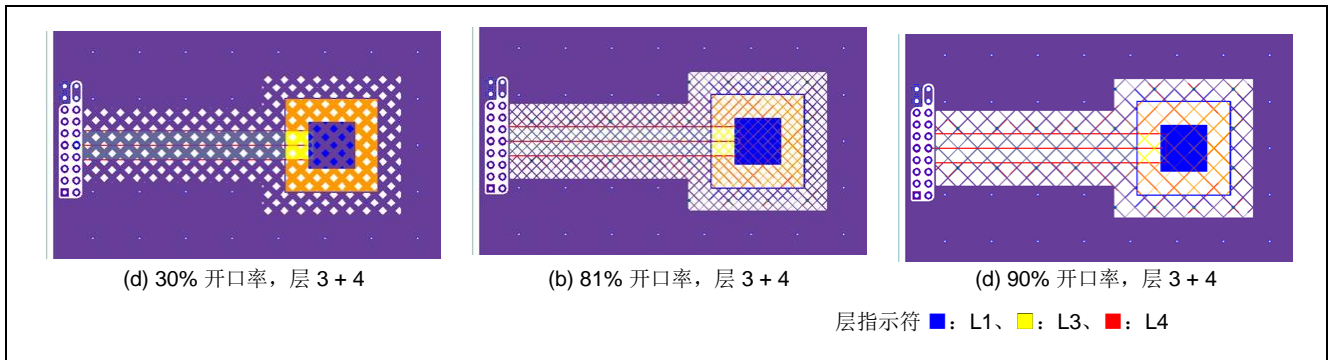


图 5-34 评估板图案（4 层板，GND 屏蔽）

图 5-35 显示了交叉影线屏蔽开口率和灵敏度。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。

- 交叉影线 GND 开口率越小，正对电极的面积就越大，从而导致寄生电容增加。此外，内层放置 GND 屏蔽时，相对距离减小，导致寄生电容增加。
- 触摸时检测到的电容差是恒定的，与开口率无关。

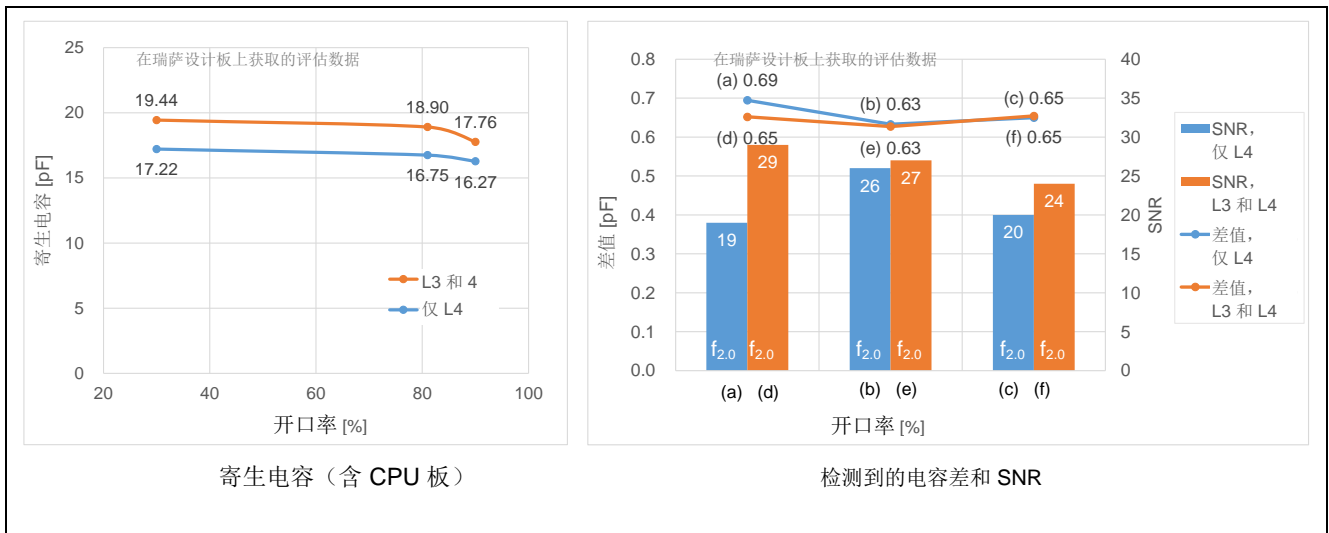


图 5-35 交叉影线屏蔽开口率和灵敏度特性

### 5.4.5 有源屏蔽设计

#### 5.4.5.1 有源屏蔽区域

表 5-18 列出了根据按键数量确认有源屏蔽电极电容的电路板规范。出于评估目的，仅更改了按键电极数量；所有其他设计参数不变。

表 5-18 根据按键数量确认有源屏蔽电极电容的电路板规范

设计参数	规范	单位	注
按键电极数量	1、3、5	电极	
屏蔽类型	有源屏蔽	-	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

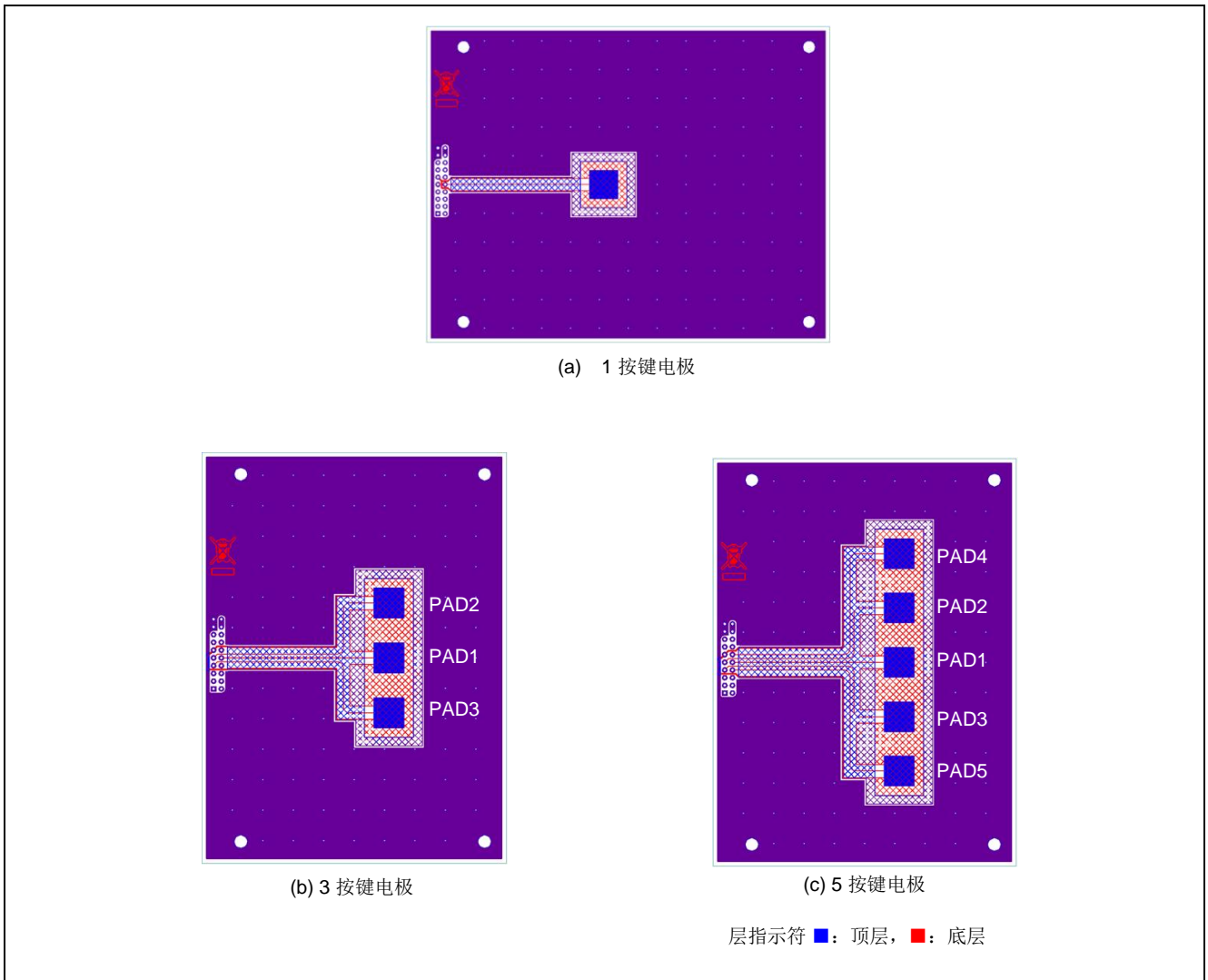


图 5-36 评估板图案（有源屏蔽电极电容板）

图 5-37 显示了有源屏蔽电容和灵敏度。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。

- 配备有源屏蔽的评估板与配备交叉影线 GND 屏蔽的评估板相比寄生电容较小，寄生电容主要在 CPU 板区域中检测到。CPU 板仍然存在寄生电容，因为它没有有源屏蔽。
- 按键 PAD1 的寄生电容与按键总数成比例减小。这种改进是由于有源屏蔽引起的的寄生电容减少以及屏蔽区域增大，从而加大了按键与外围实心 GND 之间的距离。
- 由于有源屏蔽区域随着按键数量的增加而增大，因此来自有源屏蔽引脚的寄生电容也会增加。
- 在本次评估所使用的电路板上，有源屏蔽的寄生电容趋向于大于按键本身的寄生电容。QE for Capacitive Touch 的自动调整功能会选择与按键或有源屏蔽配置（方法）的寄生电容最大的引脚相匹配的驱动脉冲频率。在设计您的应用时，请记住，有源屏蔽引脚的寄生电容可能会超过 50 pF，具体取决于按键的数量和大小。

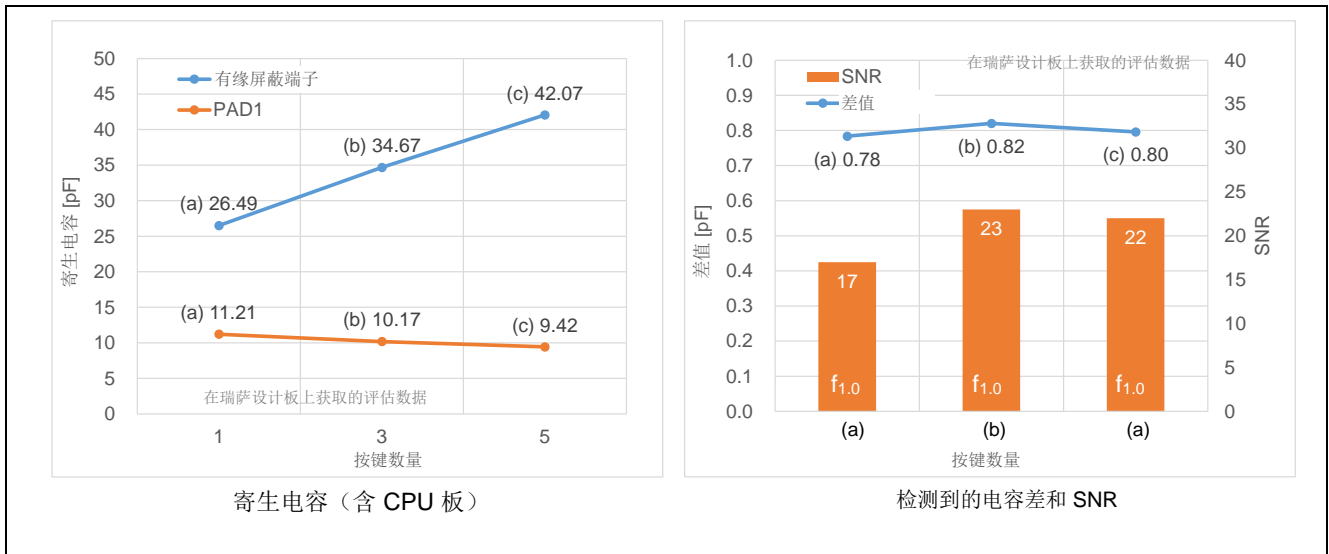


图 5-37 有源屏蔽电容和灵敏度特性

### 5.4.5.2 电极与有源屏蔽之间的距离

表 5-19 列出了不同电极有源屏蔽间距的电路板规范。出于评估目的，仅更改了电极与有源屏蔽之间的距离；所有其他设计参数不变。

表 5-19 不同电极有源屏蔽间距的电路板规范

设计参数	规范	单位	注
电极与有源屏蔽之间的距离	0.5、1.0、3.0、5.0	mm	
导线与有源屏蔽之间的距离	0.5、3.0、5.0	mm	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

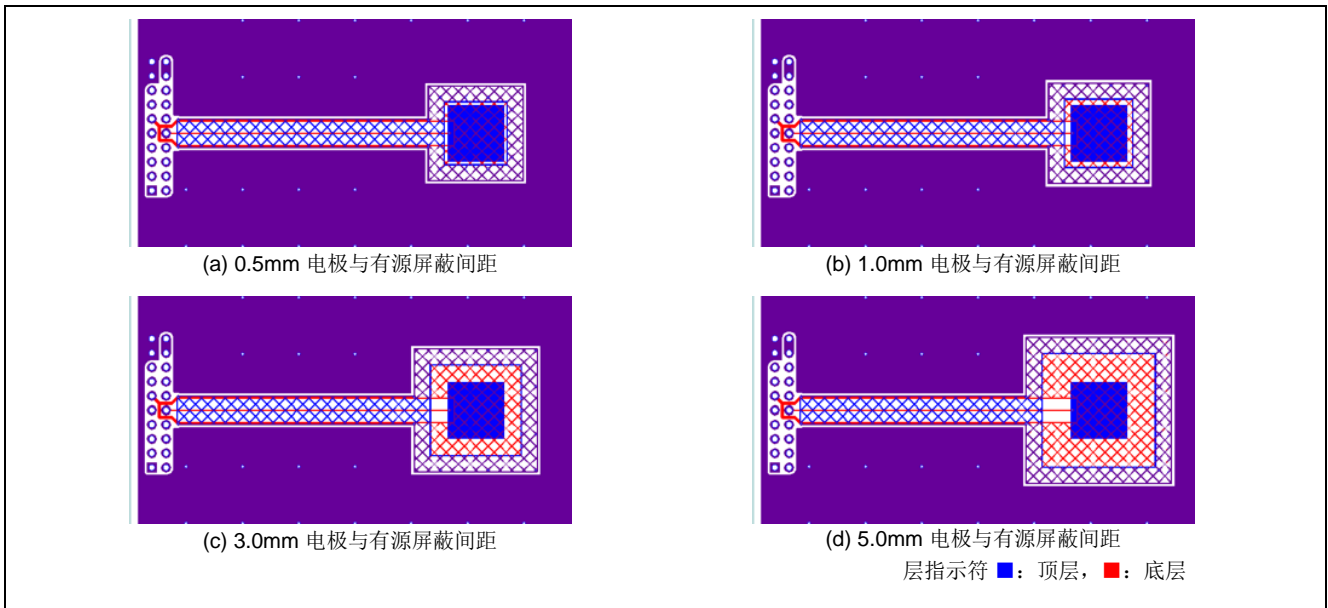


图 5-38 评估板图案

图 5-39 显示了电极有源屏蔽间距和灵敏度。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。

- 无论电极与有源屏蔽之间的距离如何，按键电极的寄生电容都是恒定的。有源屏蔽引脚的寄生电容取决于屏蔽的面积。
- SNR 不会因电极与有源屏蔽之间的距离而波动。由于有源屏蔽减小了实心 GND 图案（外周上）与电极之间的距离的影响，因此电容检测差与电极有源屏蔽间距成比例地提高。

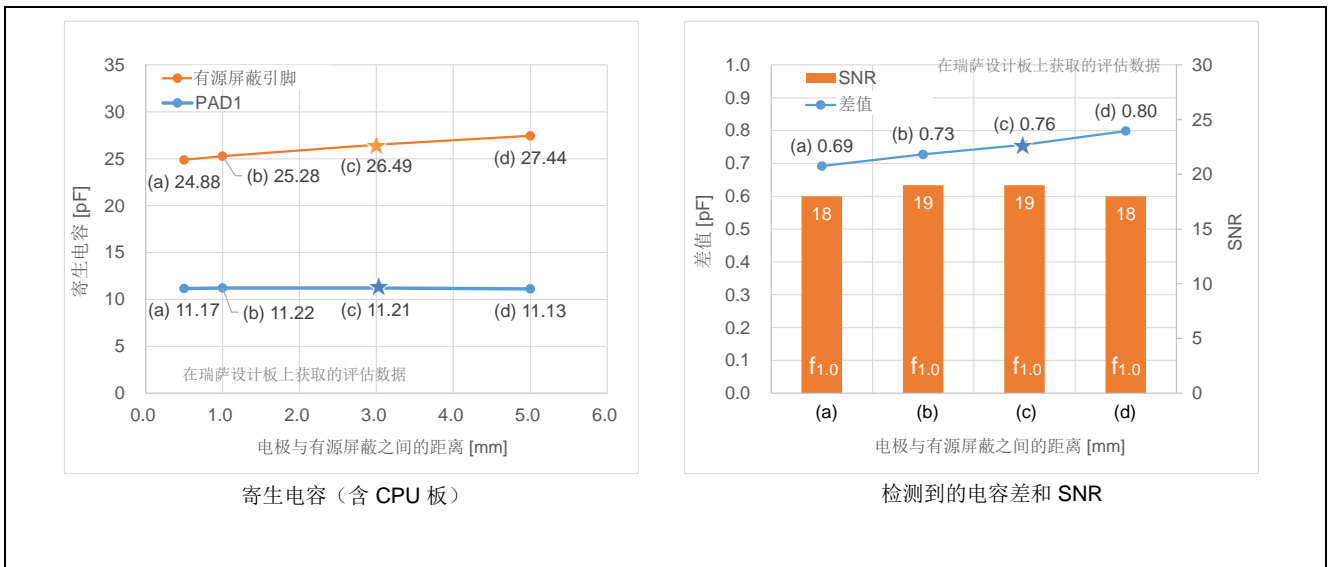


图 5-39 电极有源屏蔽间距和灵敏度特性

### 5.4.5.3 导线与有源屏蔽之间的距离

表 5-20 列出了不同的导线与有源屏蔽间距的电路板规范不同的导线与有源屏蔽间距的电路板规范。出于评估目的，仅更改了导线与有源屏蔽之间的距离；所有其他设计参数不变。

表 5-20 不同的导线与有源屏蔽间距的电路板规范

设计参数	规范	单位	注
导线与有源屏蔽之差	0.5、1.0、3.0、5.0	mm	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

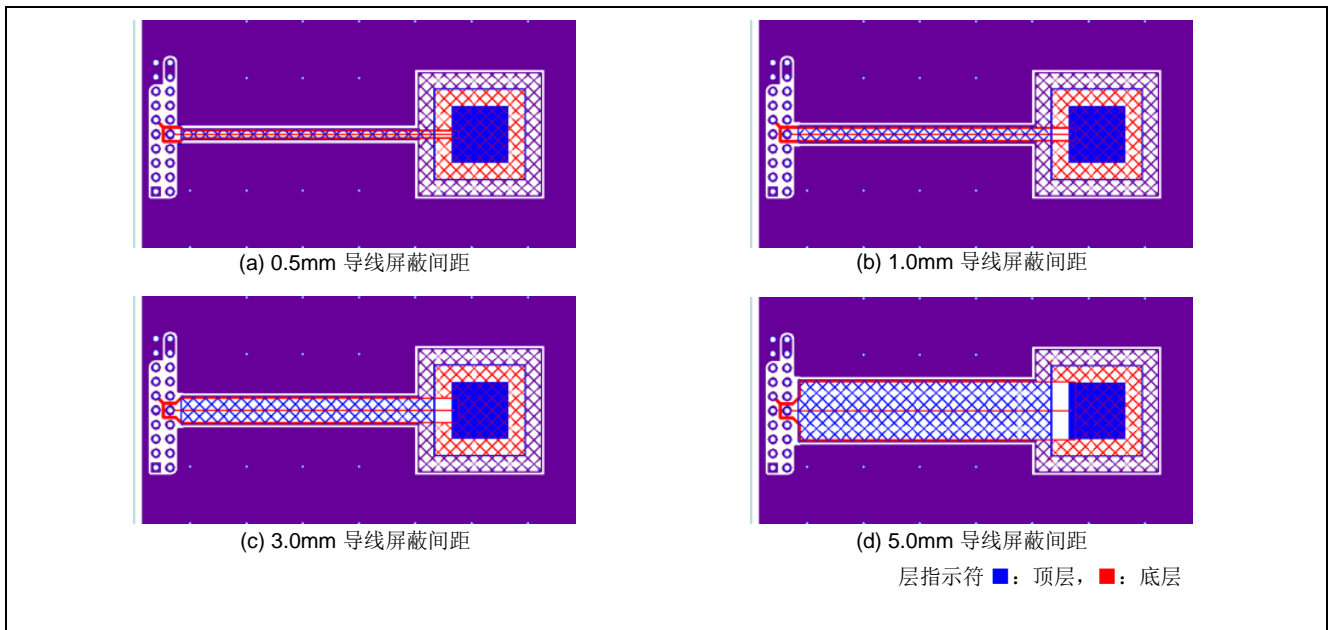


图 5-40 评估板图案（导线与有源屏蔽间距）

图 5-41 显示了导线有源屏蔽间距和灵敏度。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。

- 无论导线与有源屏蔽之间的距离如何，按键电极的寄生电容都是恒定的。有源屏蔽引脚的寄生电容取决于屏蔽的面积。
- SNR 不会因导线与有源屏蔽之间的距离而波动。电容检测值是恒定的，电容检测差值不受导线与有源屏蔽层之间距离的影响。

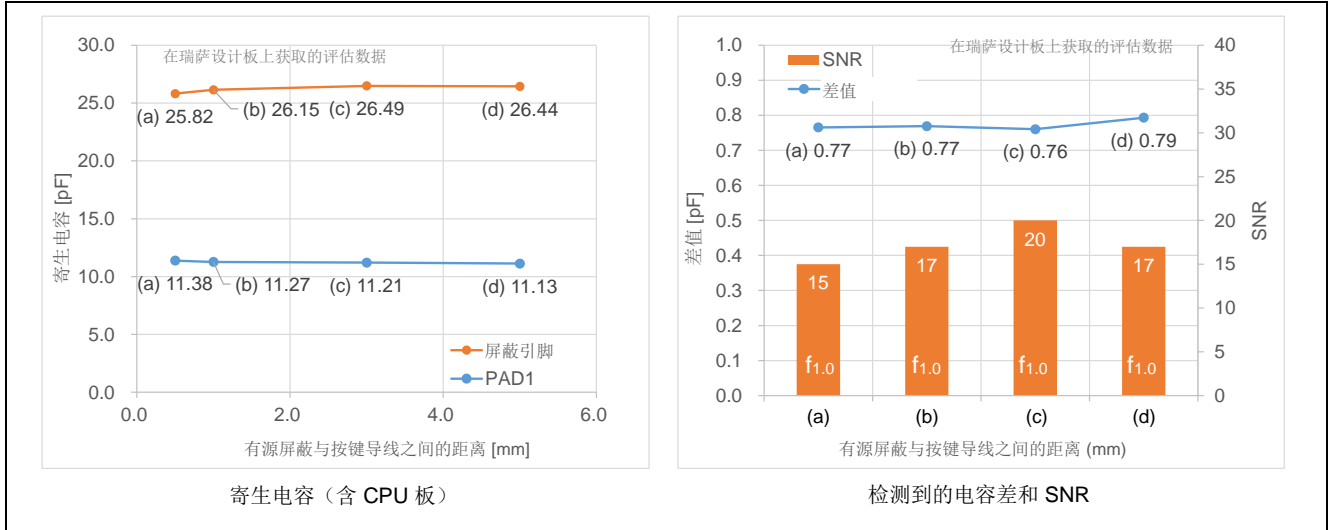


图 5-41 导线有源屏蔽间距和灵敏度特性

#### 5.4.5.4 有源屏蔽与实心 GND 之间的距离

表 5-21 列出了不同的有源屏蔽与实心 GND 间距的电路板规范。出于评估目的，仅更改了有源屏蔽与实心 GND 之间的距离；所有其他设计参数不变。

表 5-21 不同的有源屏蔽与实心 GND 间距的电路板规范

设计参数	规范	单位	注
有源屏蔽与实心 GND 之间的距离	0.5、1.0、5.0、10.0	mm	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

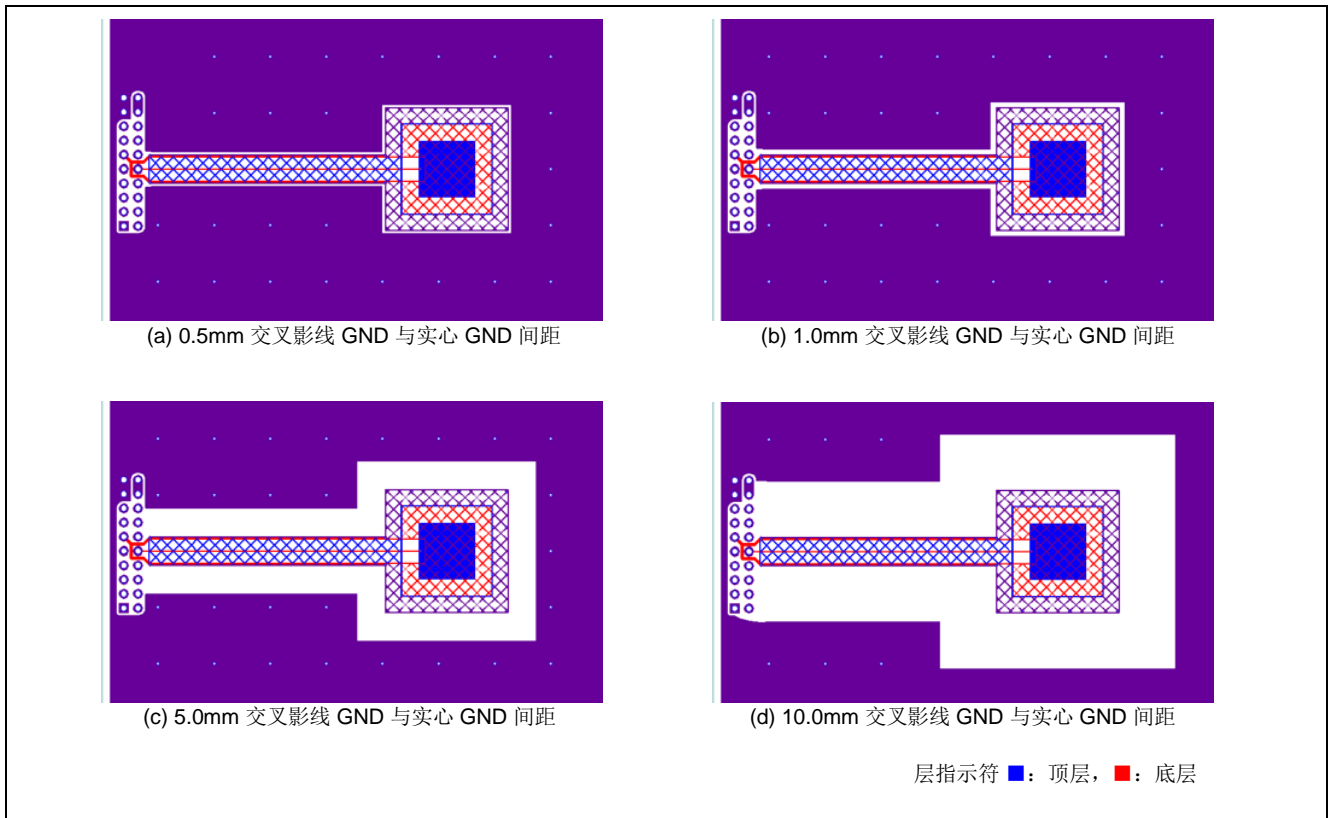


图 5-42 评估板图案（有源屏蔽与实心 GND 间距和灵敏度特性）

图 5-43 显示了有源屏蔽与实心 GND 间距和灵敏度。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。

- 无论有源屏蔽与实心 GND 之间的距离如何，按键的寄生电容都是恒定的。建议的设计值可确保有源屏蔽与实心 GND 之间有足够的距离，这样按键的寄生电容就不会受到影响。有源屏蔽与实心 GND 之间的距离越短，有源屏蔽引脚的寄生电容增加的越多。
- 由于驱动脉冲频率是根据寄生电容最大的引脚选择的，因此 SNR 可能会根据电路板设计而降低。

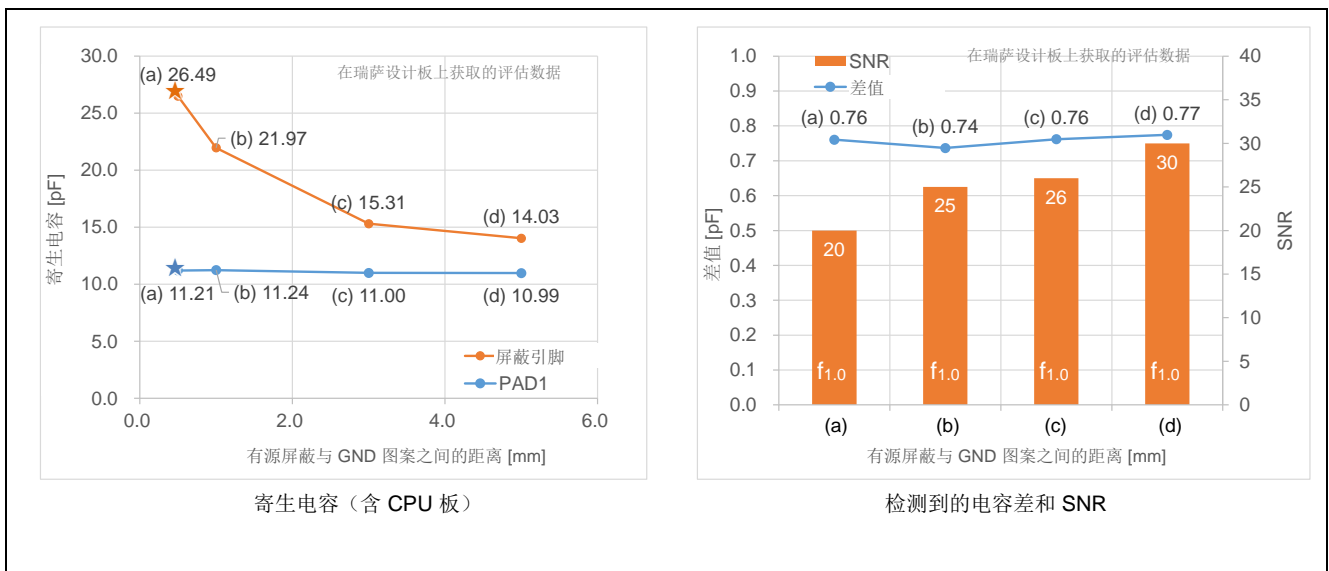


图 5-43 有源屏蔽与实心 GND 间距和灵敏度特性



5.4.5.5 有源屏蔽图案宽度

表 5-22 列出了 不同的有源屏蔽图案宽度的电路板规范。出于评估目的，仅更改了电极与有源屏蔽之间的距离以及相关导线与有源屏蔽之间的距离；所有其他设计参数保持不变。

表 5-22 不同的有源屏蔽图案宽度的电路板规范

设计参数	规范	单位	注
有源屏蔽宽度	1.0、3.0、5.0、10.0	mm	
电极与有源屏蔽之间的距离	0.5、3.0、5.0	mm	
导线与有源屏蔽之间的距离	0.5、3.0、5.0	mm	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	
屏蔽条件的各种组合（导线屏蔽间距/电极屏蔽间距）			
组合 1 (COND1)	3.0/3.0	mm	建议的设计值
组合 2 (COND2)	0.5/0.5	mm	
组合 3 (COND3)	5.0/5.0	mm </td <td></td>	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

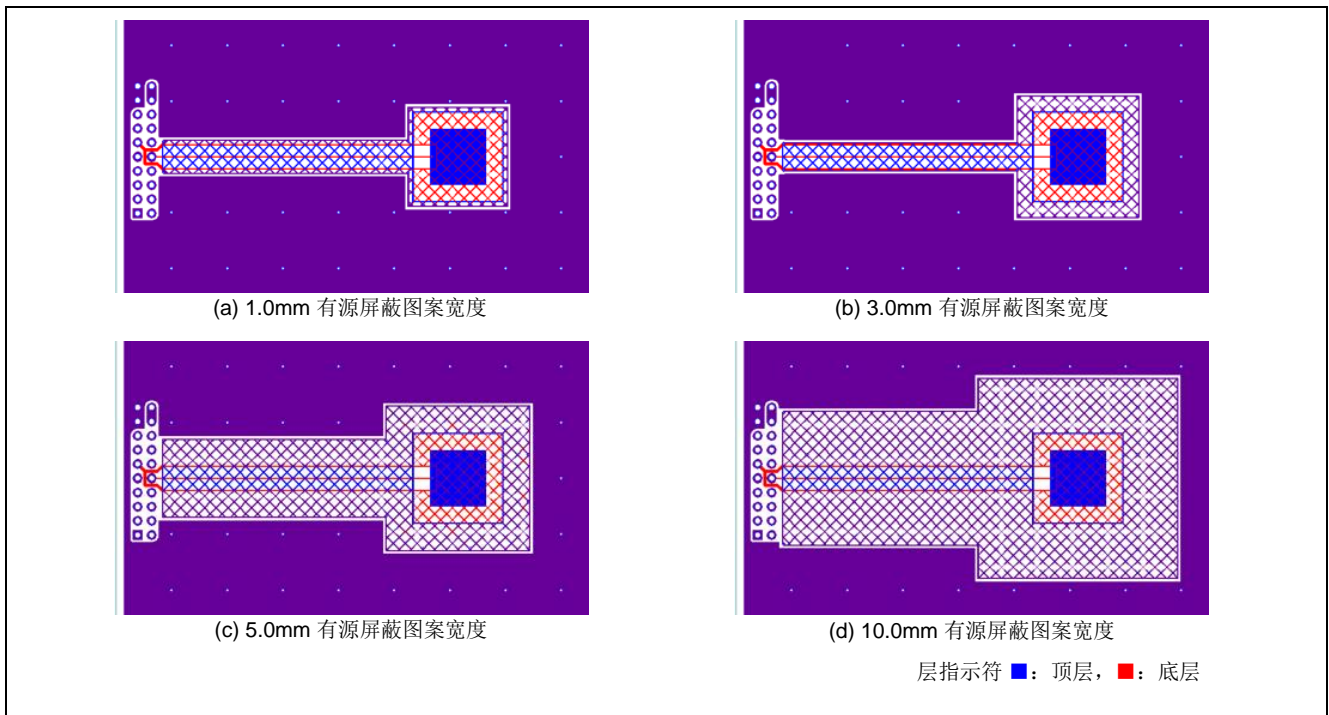


图 5-44 评估板图案（电极/导线与有源屏蔽间的距离：3.0mm）

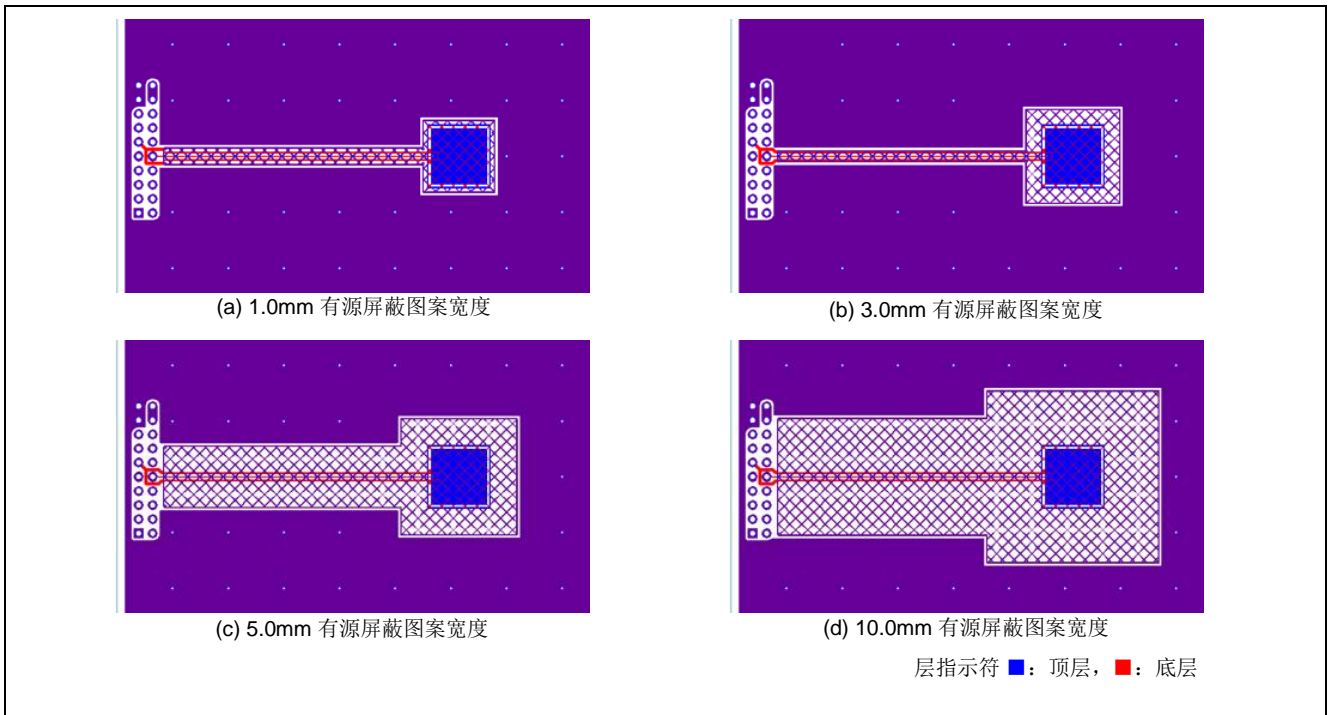


图 5-45 评估板图案（电极/导线与有源屏蔽间的距离：0.5mm）

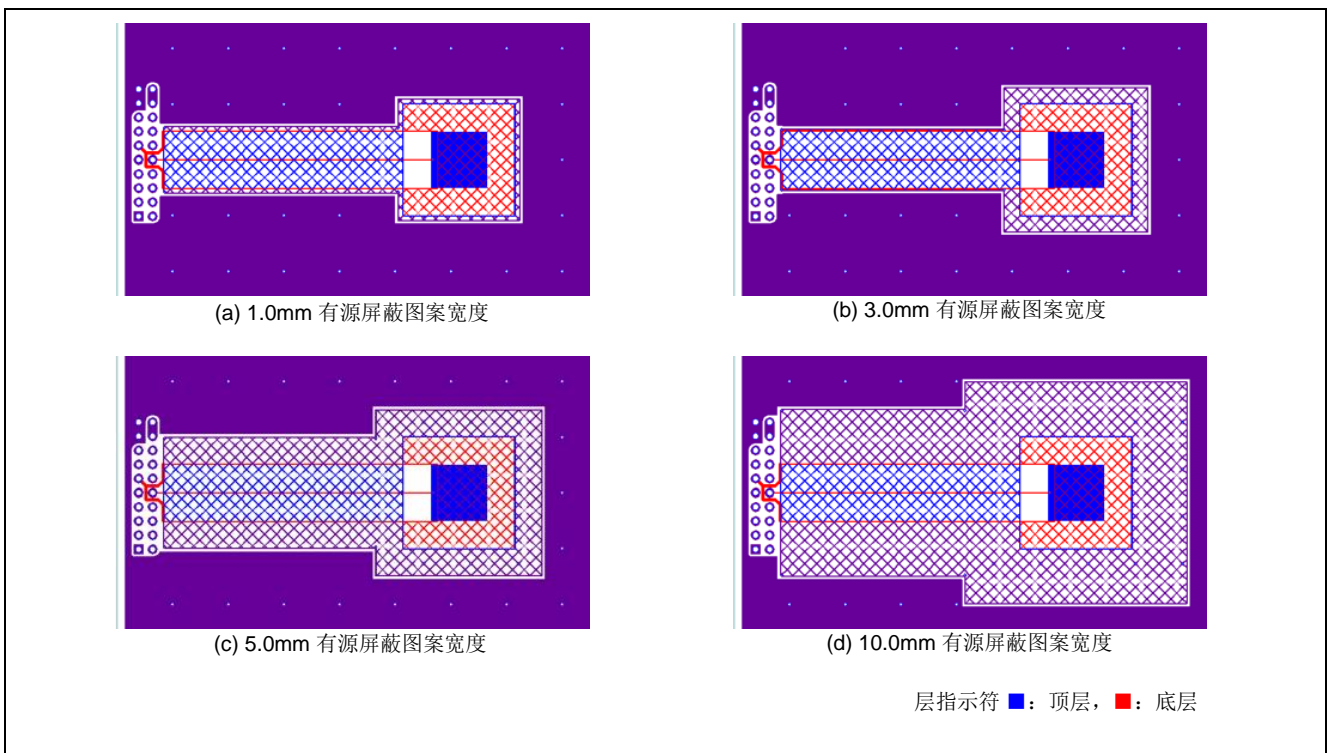


图 5-46 评估板图案（电极/导线与有源屏蔽间的距离：5.0mm）

图 5-47 显示有源屏蔽图案宽度和灵敏度。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。

- 当有源屏蔽宽度较小时，按键的寄生电容略微趋向于增加。电极与实心 GND 图案之间的距离越短，寄生电容越会受到影响。由于屏蔽宽度导致面积增加，有源屏蔽引脚寄生电容也会增加。
- SNR 不会因有源屏蔽宽度而改变，但如果寄生电容因电路板设计而增加，则 SNR 可能会因驱动脉冲频率较低而降低。
- 有源屏蔽与电极和导线之间的距离越短，电容检测值就越趋于下降。电极与有源屏蔽外围的实心 GND 图案之间的距离越短，电极的电容耦合就越强，从而在触摸电极时不易发生电容变化。

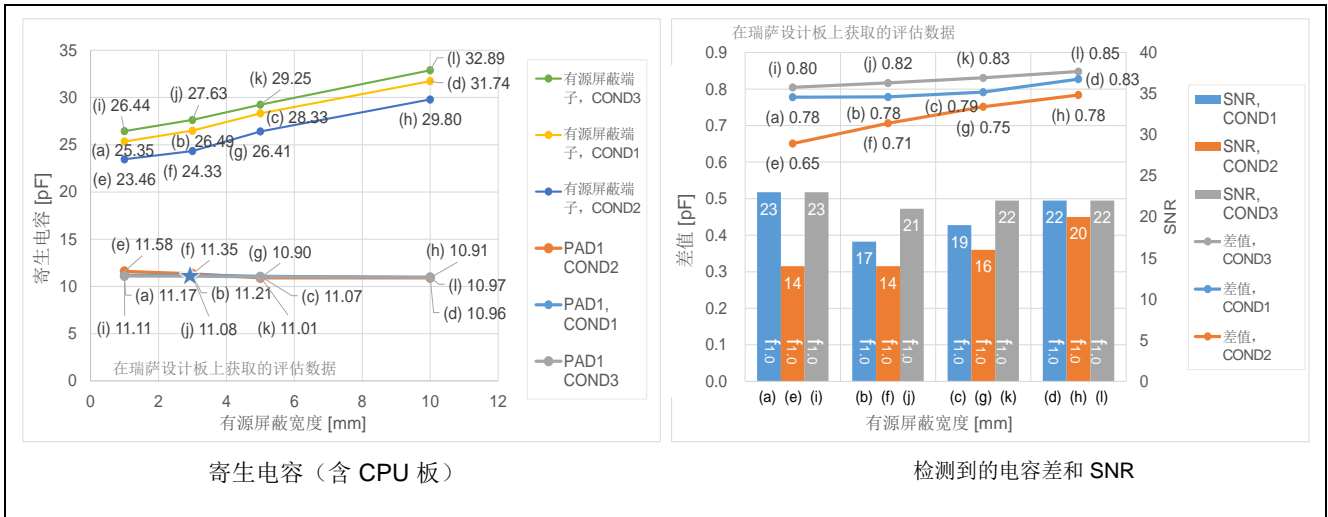


图 5-47 有源屏蔽图案宽度和灵敏度特性

#### 5.4.5.6 有源屏蔽引脚的阻尼电阻值

表 5-23 列出了评估有源屏蔽引脚的阻尼电阻值和灵敏度特性的条件。出于评估目的，仅更改了按键电极数量；所有其他设计参数不变。

表 5-23 评估有源屏蔽引脚的阻尼电阻值和灵敏度特性的条件

设计参数	规范	单位	注
阻尼电阻值	10、560、1000	Ω	
屏蔽类型	有源屏蔽	-	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。



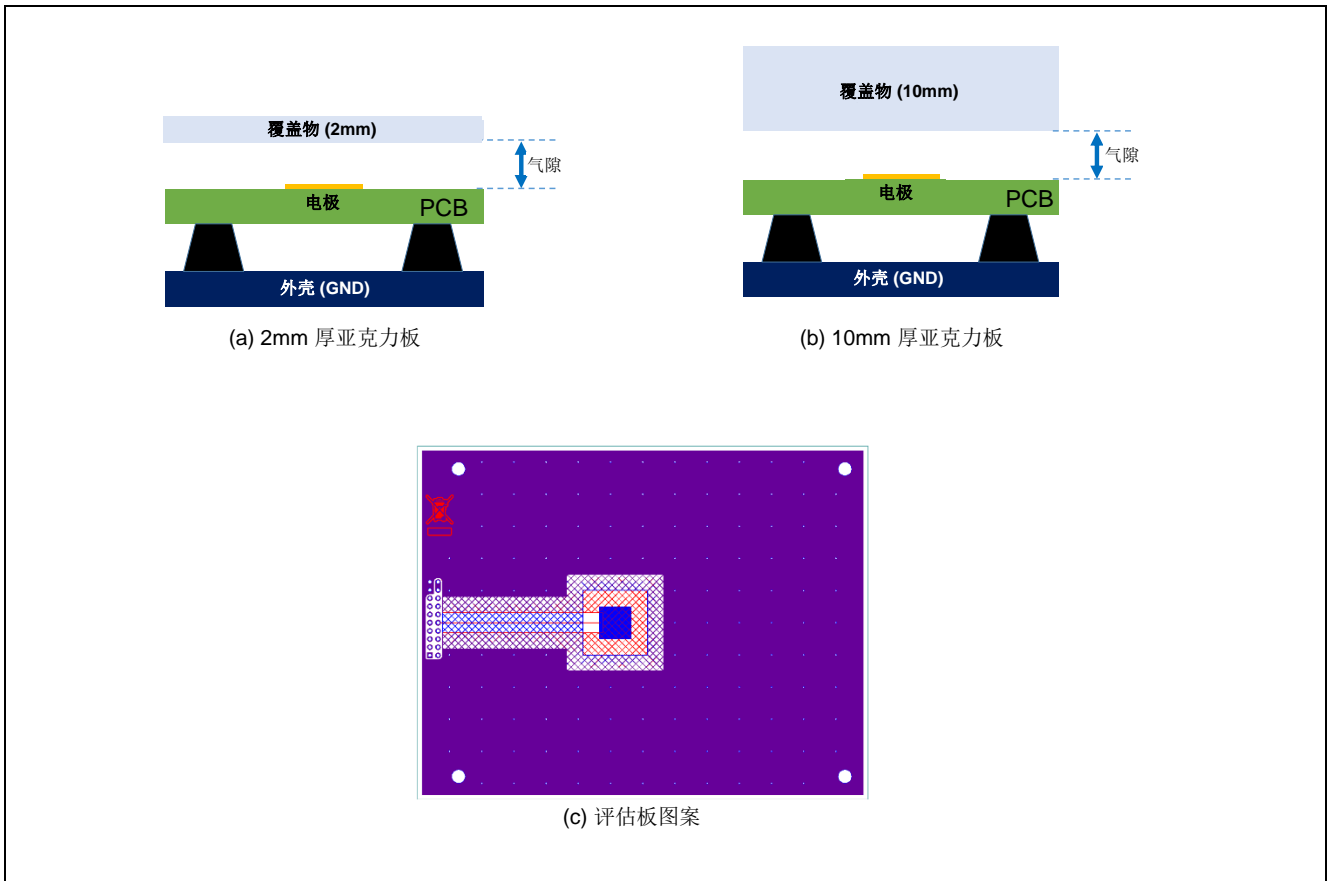


图 5-50 评估条件

图 5-51 显示了覆盖物气隙和寄生电容覆盖物气隙和寄生电容。图 5-52 显示了覆盖物气隙和灵敏度特性。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。

- 覆盖物越厚，寄生电容增加得越多，但检测到的电容差会减小，从而导致 SNR 降低。
- 气隙越宽，检测到的电路板电容差越小，SNR 越低。
- 对于电容触摸，电极和手指相当于电容器的电极，因此覆盖物越厚，SNR 越低。此外，由于气隙的介电常数低于亚克力覆盖物的介电常数，因此气隙越宽，检测到的电容和 SNR 越低。

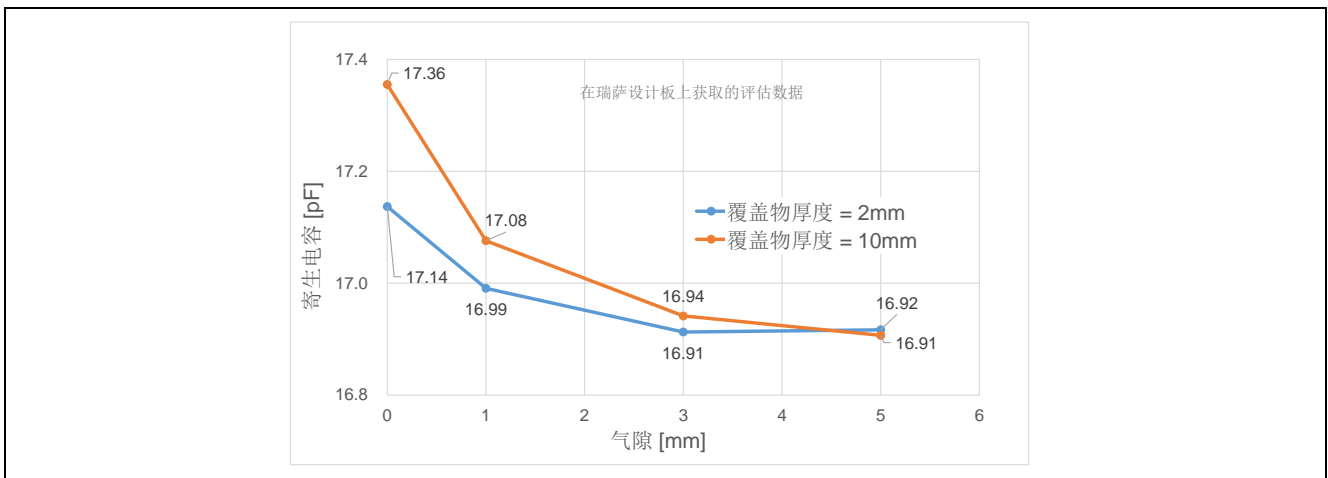


图 5-51 覆盖物气隙和寄生电容

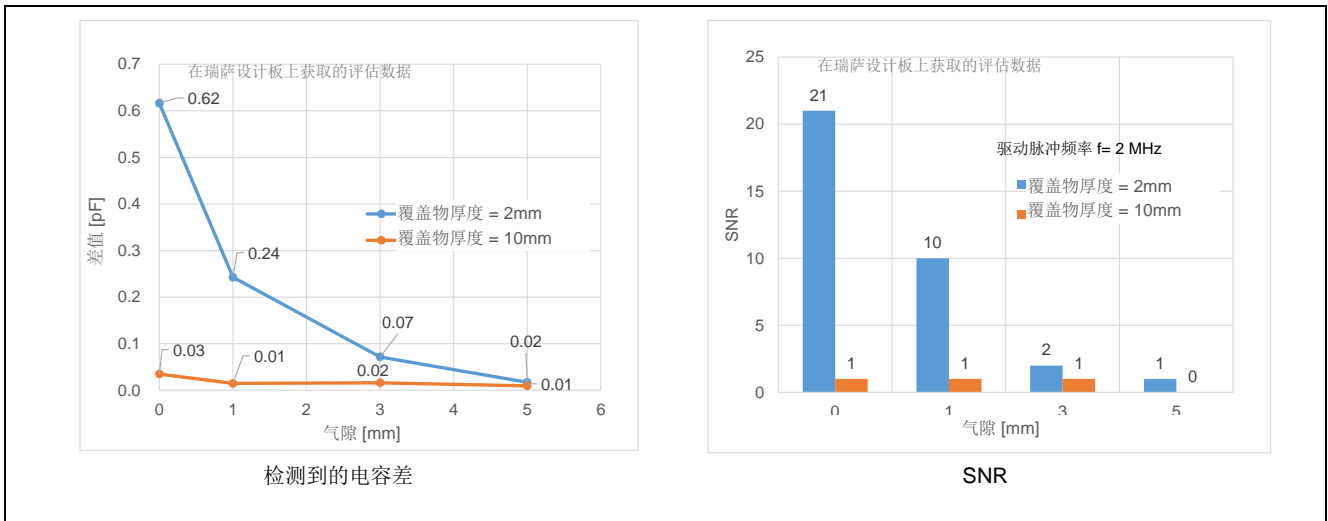


图 5-52 覆盖物气隙和灵敏度特性

### 5.4.6.2 电极阻尼电阻值和灵敏度特性

表 5-25 列出了不同阻尼电阻的电路板规范。出于评估目的，所有其他设计参数保持不变。

表 5-25 不同阻尼电阻的电路板规范

设计参数	规范	单位	注
阻尼电阻值	10、560、1000	Ω	
屏蔽类型	交叉影线 GND	-	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

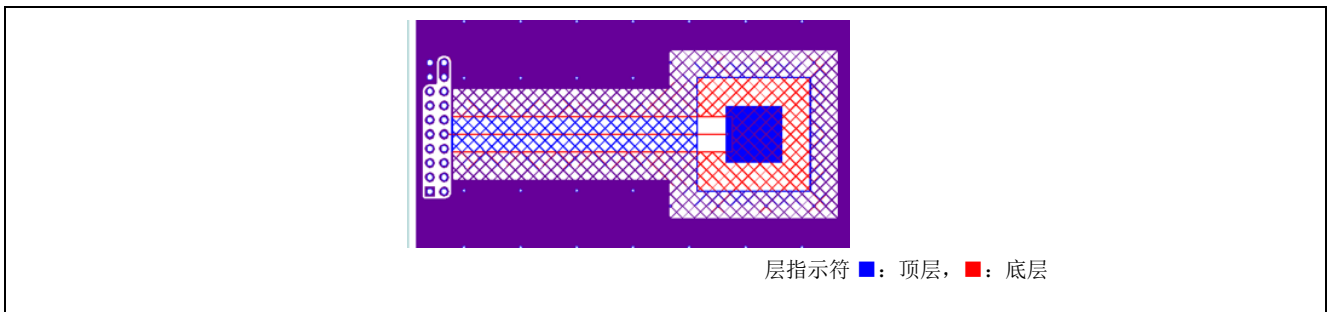


图 5-53 评估板图案

图 5-54 显示了阻尼电阻值和灵敏度。

- 电路的时间常数和充电/放电时间与阻尼电阻值成比例增加。必须确保 TS 引脚的寄生电容有足够的充放电时间，以确保 CTSU 测量成功。充电/放电不充分会导致测量值不稳定。因此，必须降低驱动脉冲频率以确保足够的充电/放电时间。
- QE for Capacitive Touch 的自动调整功能会根据未触摸时的最大寄生电容来决定最合适的驱动脉冲频率。
- 由于阻尼电阻的作用是衰减外部噪声，降低电阻值可能会因外部噪声而导致测量值不稳定，或存在因 TSCAP 电压错误等原因而导致 CTSU 运行停止的风险。请务必全面评估电阻值，特别是当它小于 560 Ω 建议值时。

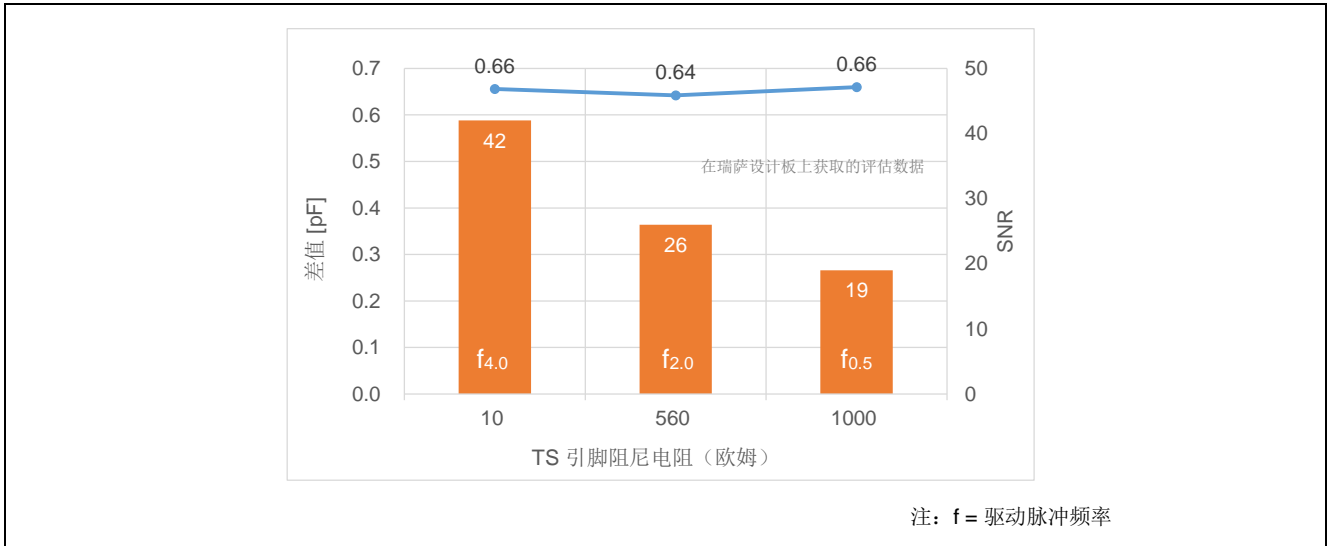


图 5-54 阻尼电阻值和灵敏度特性

### 5.4.6.3 电路板与外壳 GND 的间距和灵敏度

表 5-26 列出了不同的电路板与外壳 GND 间距的电路板规范不同的电路板与外壳 GND 间距的电路板规范。出于评估目的，所有其他设计参数保持不变。

表 5-26 不同的电路板与外壳 GND 间距的电路板规范

设计参数	规范	单位	注
电路板与外壳 GND 之间的距离（板垫片高度）	2.0、5.0、20.0	mm	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。



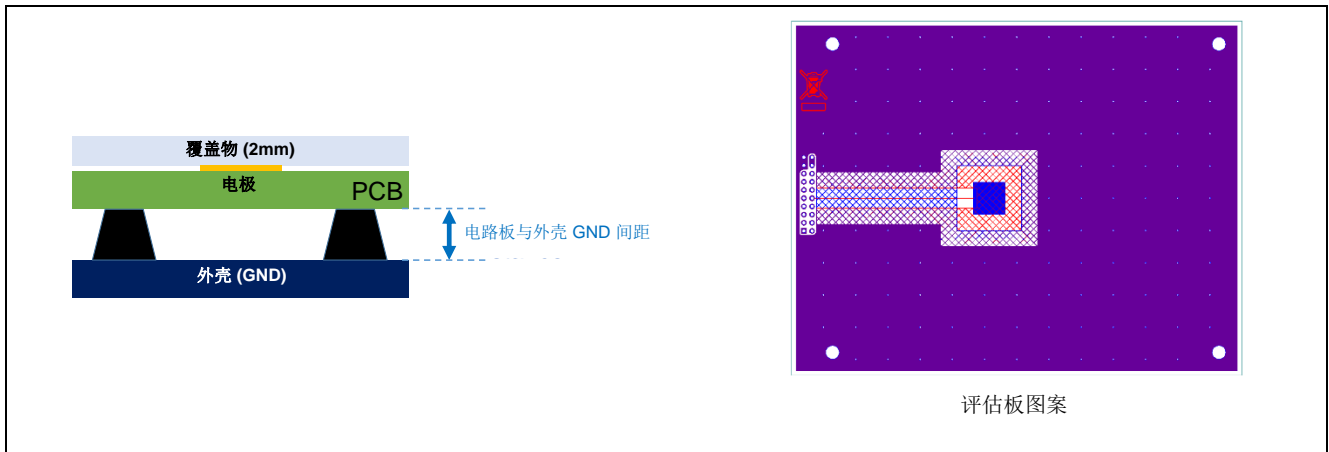


图 5-55 评估条件

图 5-56 显示了 电路板与外壳 GND 间距和灵敏度特性。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。

- 电路板表面与外壳（假设为 GND 电平导体）之间的距离越短，灵敏度越低。电路板距离外壳越近，电容耦合越强，因此触碰电极时电容难以发生变化。

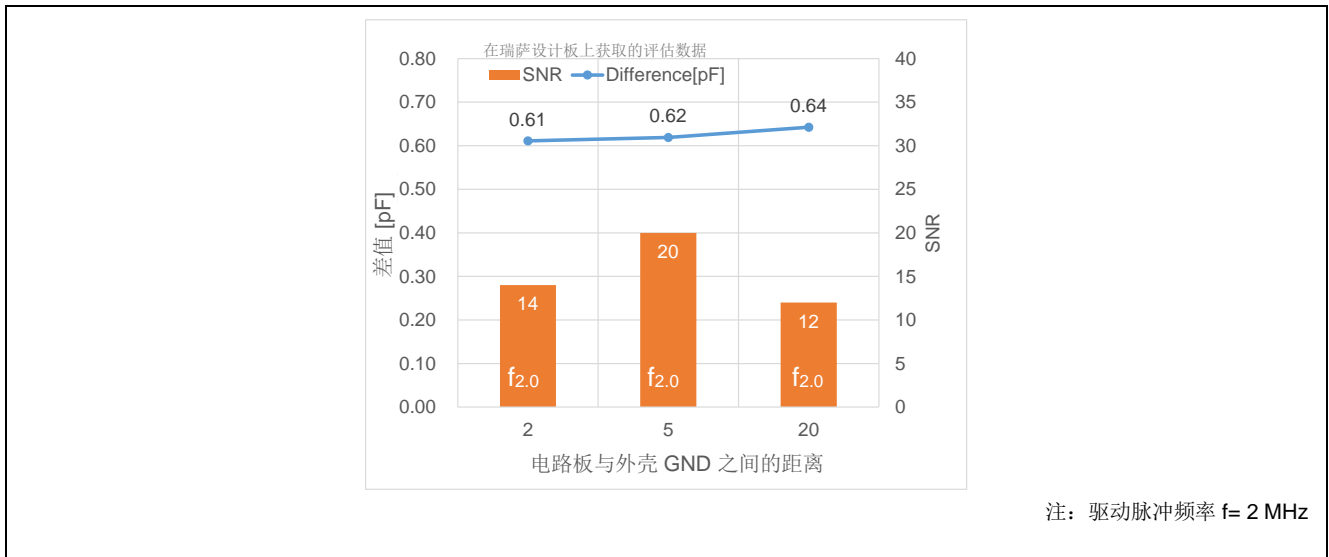


图 5-56 电路板与外壳 GND 间距和灵敏度特性

#### 5.4.6.4 连接了 ESD 保护二极管时的灵敏度特性

表 5-27 列出了 ESD 保护二极管不同寄生电容的电路板规范。出于评估目的，所有其他设计参数保持不变。请注意，该表指出在 TS 引脚连接 ESD 保护二极管，但未进行 ESD 测试时的灵敏度特性。另请注意，ESD 保护二极管的位置和所需耐压等规范因系统而异。请在设计图案和选择材料时牢记这一点。

表 5-27 ESD 保护二极管不同寄生电容的电路板规范

设计参数	规范	单位	注
ESD 保护二极管电容（典型值）	0（未连接）、0.75、10、30	pF	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

图 5-57 显示了 ESD 保护二极管寄生电容评估板的电路图

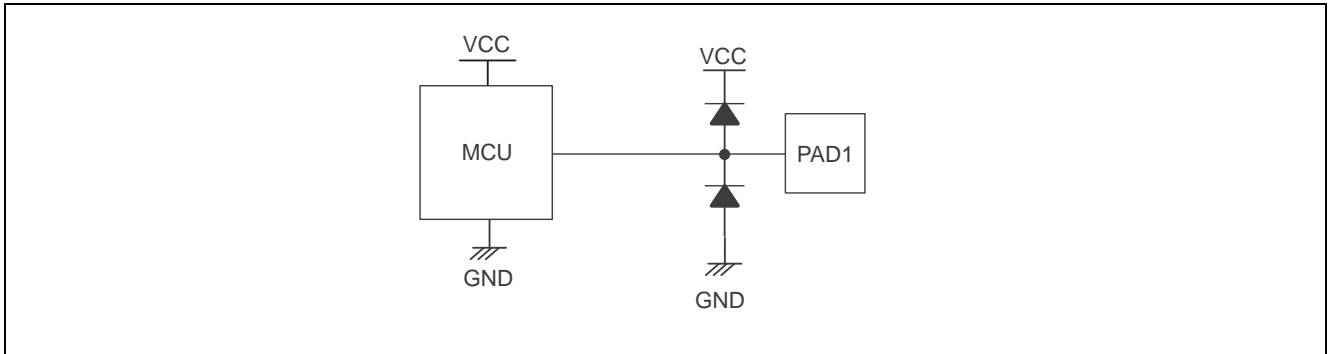


图 5-57 ESD 保护二极管寄生电容评估板的电路图

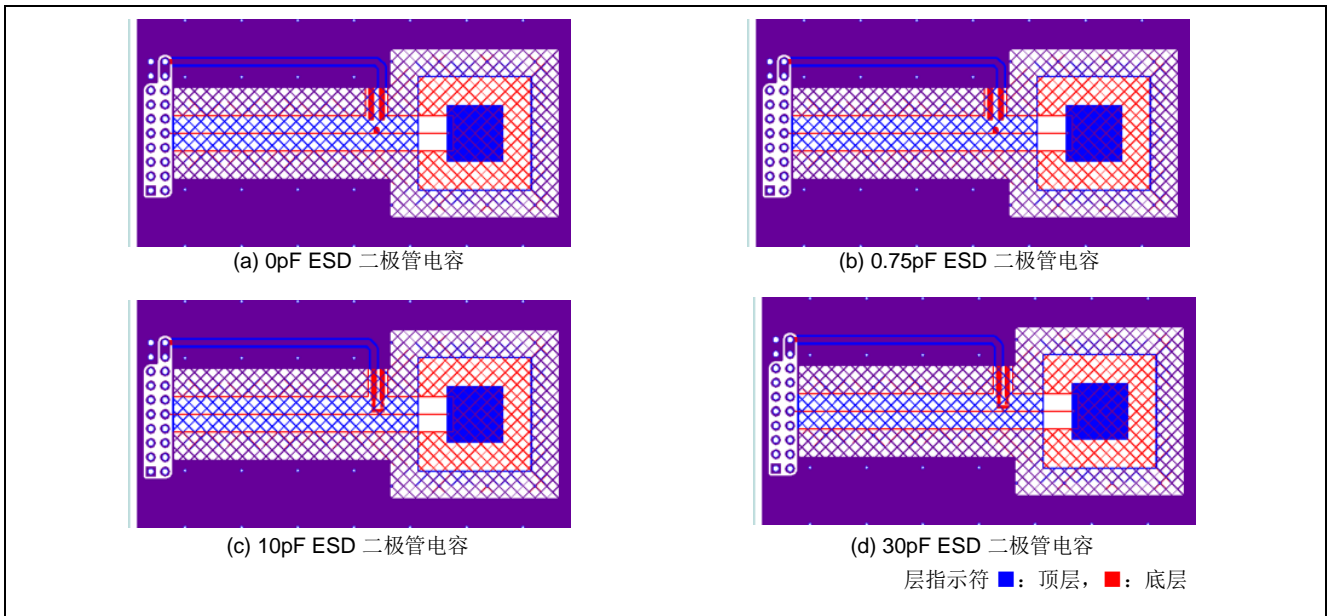


图 5-58 评估板图案

图 5-59 显示了 ESD 保护二极管寄生电容和灵敏度特性。寄生电容包含约 10.48 pF 的 CPU 板寄生电容。

- 当 ESD 保护二极管连接到 TS 引脚时，将加上所连元件的电容；如果此电容很大，驱动脉冲频率会下降，灵敏度也会随之降低。
- 由于 CTSU 会根据施加到寄生电容的电流来估算电容，因此如果您计划使用 ESD 保护二极管，请确保选择具有低电容值和最小漏电流的产品。

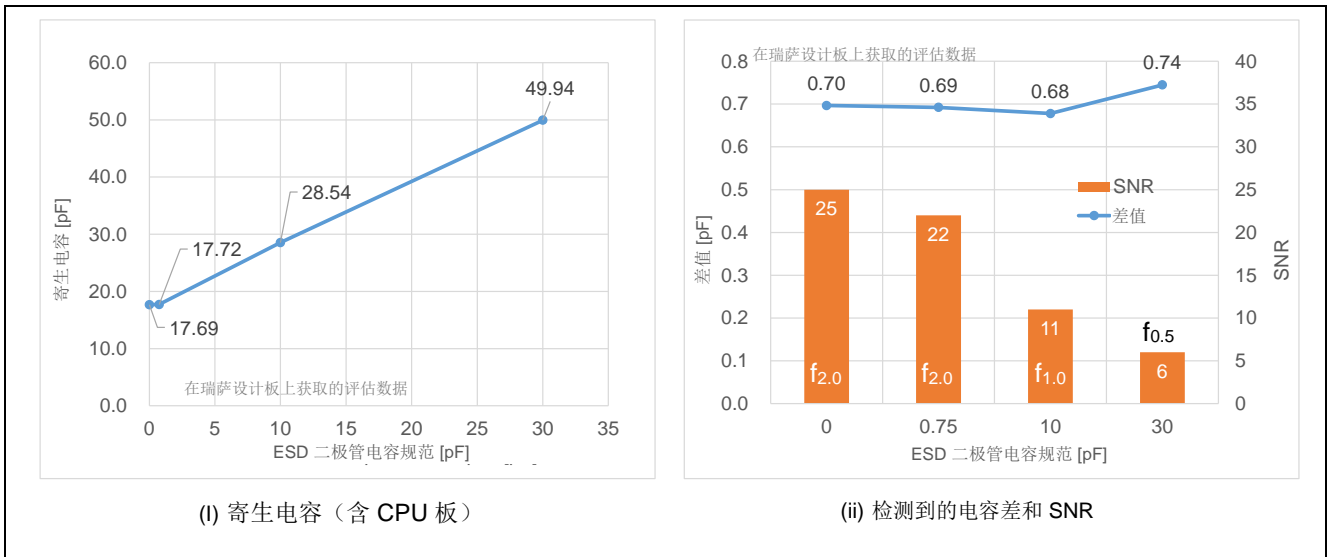


图 5-59 ESD 保护二极管寄生电容和灵敏度特性

### 5.4.6.5 电源电压和灵敏度特性

表 5-28 列出了不同电源电压的二极管规范。出于评估目的，仅更改了电源电压；所有其他设计参数不变。

**表 5-28 不同电源电压的二极管规范**

设计参数	规范	单位	注
电源电压	1.8、3.3、5.0	V	
屏蔽类型	交叉影线 GND	-	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

表 5-29 列出了 CTSU1 器件评估条件，表 5-30 列出了 CTSU2 器件评估条件。该评估针对 CTSU1 器件和 CTSU2 器件执行。

**表 5-29 CTSU1 器件评估条件**

项目	规范
CPU 板	RX130 电容式触摸 CPU 板 (RTK0EG0004C01002BJ) (RX130 电容式触摸评估系统 (RTK0EG0003S02001BJ) 配件)
MCU	RX130 (R5F51305ADFN)
工作频率	32 MHz

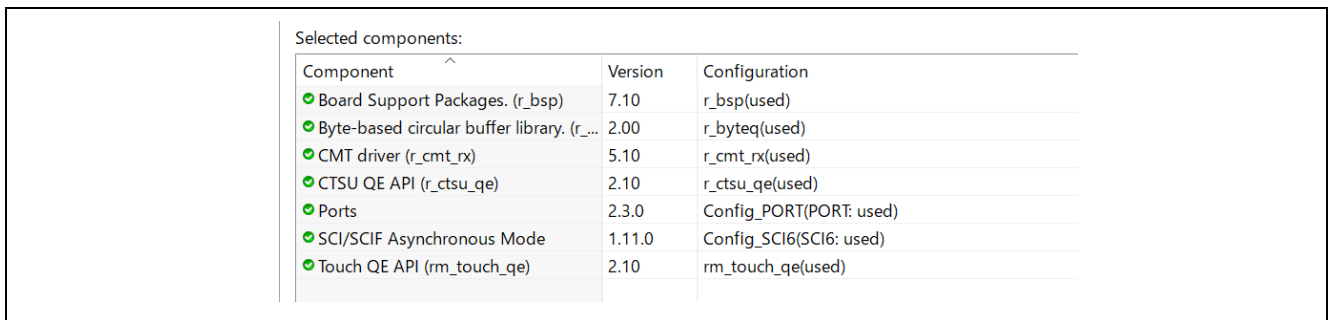
**表 5-30 CTSU2 器件评估条件**

项目	规范
CPU 板	RX140 电容式触摸 CPU 板 (RTK0EG0038C01001BJ) (RX140 电容式触摸评估系统 (RTK0EG0039S01001BJ) 配件)
MCU	RX140 (R5F51406ADFN)
工作频率	48 MHz

表 5-31 列出了 评估软件开发环境 (RX MCU)，图 5-60 显示了选定组件列表。

**表 5-31 评估软件开发环境 (RX MCU)**

项目	规范
集成开发环境	Renesas e <sup>2</sup> studio 版本：2022-04
编译器	Renesas CC-RX v3.04.00
电容式触摸传感器的开发支持工具	QE for Capacitive Touch V3.0.2
仿真器	Renesas E2 Lite 仿真器



**图 5-60 选定组件列表**

图 5-61 显示了 QE for Capacitive Touch 的自动调整结果。“扫描时间[ms]”表示每个通道的测量时间，包括软件开销处理。CTSU1 的硬件测量时间为 0.526ms，CTSU2 为 0.256ms。CTSU2 支持硬件多频测量，通过 QE for Capacitive Touch 的高级自动调整页面配置多频率测量中的三个频率。此时每个频率的测量时间为 0.128ms。多频测量的测量结果是通过由多数决定法选择的两个频率的测量值计算得出的，因此测量时间相当于 0.256 ms。CTSU1 仅在一个频率下测量。

方法	类型	名称	触控传感器	寄生电容 [pF]	驱动脉冲频率[MHz]	阈值	测量时间[ms]	溢出
config01	按键(自电容)	PAD1	TS29	15.105	1.886 (BASE: 2.0)	1240	0.559	无

(a) CTSU1 (RX130)

方法	类型	名称	触控传感器	寄生电容 [pF]	驱动脉冲频率[MHz]	阈值	测量时间[ms]	溢出
config01	按键(自电容)	Button00	TS29	15.417	2.0	883	0.576	无

(b) CTSU2 (RX140)

图 5-61 QE for Capacitive Touch 的自动调整结果

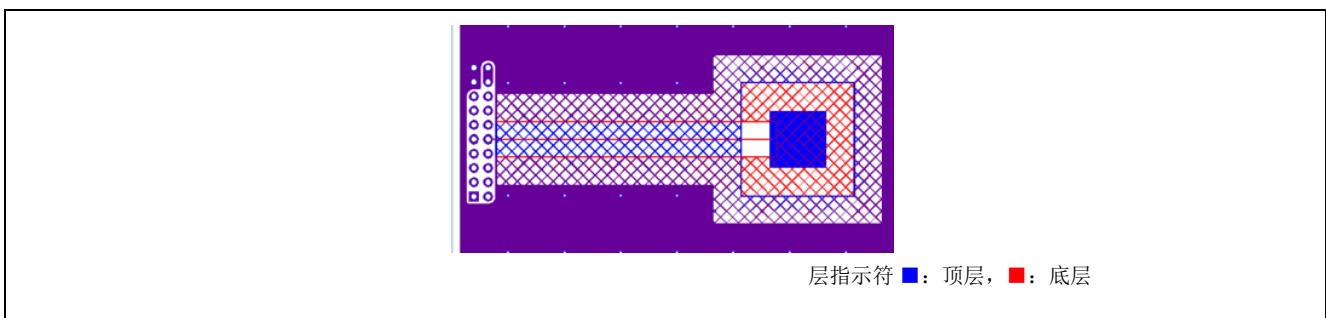


图 5-62 评估板图案

(1) 正常模式操作

图 5-63 显示了正常模式电源电压和灵敏度特性。正常模式操作表示 CTSU 的运行条件为，对于 RX130，CTSUCR1.CTSUATUNE0 位设置为“0”，对于 RX140，CTSUCRA.ATUNE0 位设置为“0”。

- 电源电压不会引起测量值或灵敏度的变化。
- CTSU1 和 CTSU2 的测量值和 SNR 存在差异是由于测量时间存在差异。CTSU2 的测量时间约为 CTSU1 的 1/2，但测量值和 SNR 约为 2/3，因此提高了单位时间内的测量精度。

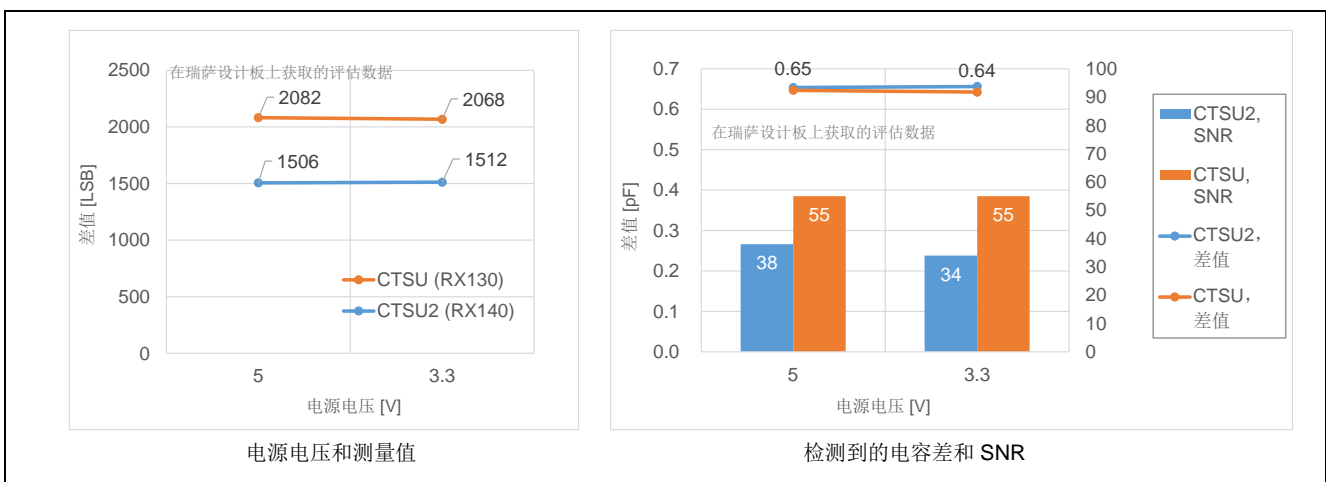


图 5-63 正常模式电源电压和灵敏度特性

(2) 低电压模式

低电压模式操作表示 CTSU 的运行条件为，对于 RX130，CTSUCR1.CTSUATUNE0 位设为“1”，对于 RX140，CTSUCRA.ATUNE0 位设为“1”。并非所有 MCU 都支持低电压模式操作。请通过相应的 MCU 用户手册确认您计划使用的 MCU 是否支持低电压模式。在不支持此功能的 MCU 上设置相关寄存器时，无法保证正常操作。

- 电源电压不会引起测量值或灵敏度的变化。
- CTSU1 和 CTSU2 的测量值和 SNR 存在差异是由于测量时间存在差异。CTSU2 的测量时间约为 CTSU1 的 1/2，但测量值和 SNR 约为 2/3，因此提高了单位时间内的测量精度。

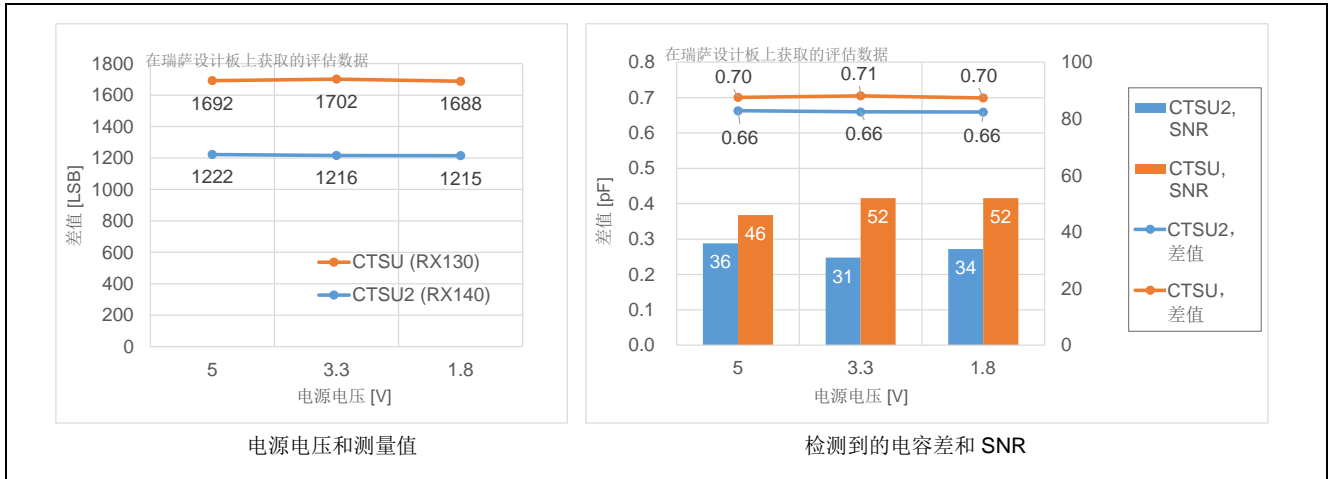


图 5-64 低电压模式电源电压和灵敏度特性



### 5.4.6.6 导线触摸时的灵敏度

表 5-32 列出了触摸电极导线时的电路板规范。出于评估目的，所有其他设计参数保持不变。

表 5-32 触摸电极导线时的电路板规范

设计参数	规范	单位	注
屏蔽类型	交叉影线 GND，有源屏蔽	-	
覆盖物厚度	2.0	mm	亚克力
气隙	0	mm	
板垫片	5.0	mm	

注：除非另有说明，否则建议的设计值如表 5-5 所示。

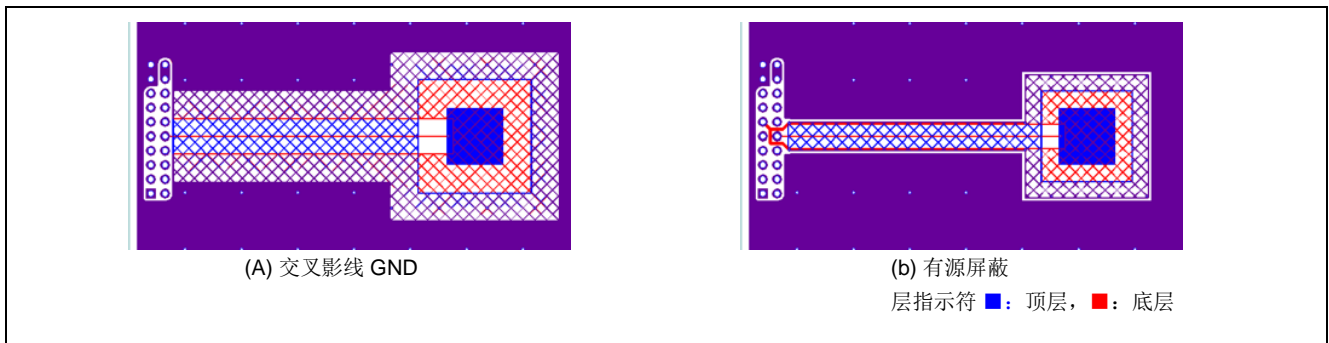


图 5-65 评估板图案

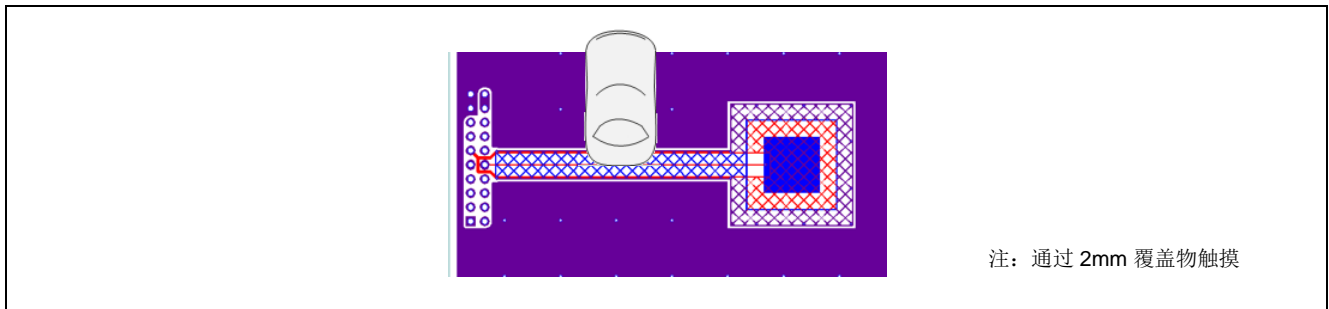


图 5-66 触摸导线位置

图 5-67 显示了 触摸导线时的灵敏度。屏蔽图案上方覆盖物的触摸导线不会产生可检测到触摸的 SNR。

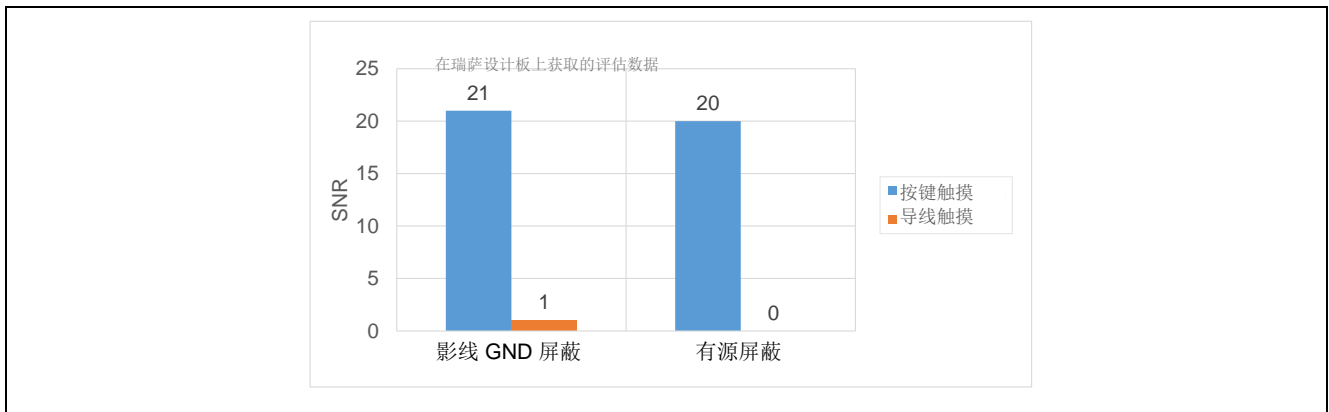


图 5-67 触摸导线时的灵敏度

## 网站和支持

有关电容触摸、下载工具和文档以及技术支持的信息，请访问瑞萨网站链接。

# 有关微处理器和微控制器产品处理的一般预防措施

下方的使用说明适用于 **Renesas** 的所有微处理器和微控制器产品。有关本文档所述产品的详细使用说明，请参见本文档的相关章节以及针对相应产品发布的各项技术更新。

## 1. 防静电 (ESD) 措施

当暴露于 **CMOS** 器件时，强电场会导致栅极氧化物损坏，并最终使器件的工作性能下降。必须采取措施来尽可能地阻止静电的产生，并在发生静电时将其迅速消除。必须充分进行环境控制。如果环境干燥，应使用加湿器。建议避免使用容易产生静电的绝缘体。半导体器件必须在防静电容器、静电屏蔽袋或导电材料中存储和运输。所有测试和测量工具（包括工作台和地板）都必须接地。操作员还必须使用腕带接地。禁止徒手触摸半导体器件。对于装有半导体器件的印刷电路板，必须采取类似的预防措施。

## 2. 上电时的处理

产品在上电时仍处于未定义状态。在上电时，**LSI** 内部电路状态未定，寄存器设置和引脚的状态都未定义。对于复位信号已施加到外部复位引脚的成品，从上电开始到复位过程完成之前，引脚的状态并不能确定。同样地，对于以片上上电复位功能复位的产品，从上电开始到达到指定的复位电位之前，都无法确保引脚的状态。

## 3. 断电状态下的信号输入

器件断电时，请勿输入信号或 **I/O** 上拉电源。输入此类信号或 **I/O** 上拉电源导致的电流注入可能导致故障，此时流经器件的异常电流可能导致内部元件性能下降。请遵循产品文档中所述的电源关闭状态下输入信号的准则。

## 4. 未用引脚的处理

未使用的引脚应根据本手册“未用引脚的处理”部分给出的说明处理。**CMOS** 产品的输入引脚通常为高阻抗状态。在与开路状态下的未用引脚配合使用时，将在 **LSI** 周围产生额外的电磁噪声，内部将产生相关的直通电流，从而可能因为错误地将引脚状态识别为输入信号而产生故障。

## 5. 时钟信号

在应用复位后，只有在作业时时钟信号稳定后再释放复位线。当在程序执行过程中切换时钟信号时，等待目标时钟信号稳定。如在复位时外部谐振器（或外部振荡器）生成时钟信号，确保在时钟信号完全稳定后再释放复位线。此外，如在程序执行过程中切换到外部谐振器（或外部振荡器）生成的时钟信号，也需要等待目标时钟信号稳定。

## 6. 输入引脚上的电压施加波形

输入噪声或反射波引起的波形失真可能会导致故障。例如，如果由于噪声而使 **CMOS** 器件的输入处于  $V_{IL}$ （最大值）和  $V_{IH}$ （最小值）之间，则器件可能会发生故障。当输入电平固定时，以及在输入电平通过  $V_{IL}$ （最大值）和  $V_{IH}$ （最小值）之间时的过渡期间，请注意防止颤动噪声进入器件。

## 7. 禁止访问保留地址

禁止访问保留地址。保留地址用于未来可能的功能扩展。请勿访问此类地址，否则将无法保证 **LSI** 能正确运行。

## 8. 产品差异

在从一个产品切换到另一个前（例如，切换到具有不同零件号的产品），确认切换不会引起问题。对于同在一个系列但零件号不同的微处理器单元或单片机产品，其内部存储能力、布局图案和其他特性因素可能有所差异，进而可能会影响特性值、运行裕量、抗干扰性和噪声辐射量等电气特征的范围。在更换为部件编号不同的产品时，应针对给定产品执行系统评估测试。

## 注意

1. 本文件中电路、软件和其他相关信息的描述仅用于说明半导体产品的操作和应用示例。用户应对产品或系统设计中电路、软件和信息纳入或任何其他用途承担全部责任。对于您或第三方因使用这些电路、软件或信息而引起的任何损失和损害，Renesas Electronics 不承担任何责任。
  2. Renesas Electronics 特此声明，对于因使用本文件中所述的 Renesas Electronics 产品或技术信息（包括但不限于产品数据、图纸、图表、程序、算法和应用示例）而引起的侵权或与第三方有关的专利、版权或其他知识产权的任何其他索赔，概不承担任何责任和赔偿。
  3. 对 Renesas Electronics 或其他公司的任何专利、版权或其他知识产权均不授予任何明示、暗示或其他形式的许可。
  4. 您应负责确定需要从任何第三方获得哪些许可，并在需要时为合法进口、出口、制造、销售、使用、分销或以其他方式处置包含 Renesas Electronics 产品的任何产品获得此类许可。
  5. 不得对 Renesas Electronics 产品的全部或部分进行更改、修改、复制或逆向工程。对于因更改、修改、复制或逆向工程而导致您或第三方蒙受的任何损失或损害，Renesas Electronics 不承担任何责任。
  6. Renesas Electronics 产品根据以下两个质量等级进行分类：“标准”和“优质”。Renesas Electronics 每种产品的预期应用取决于产品的质量等级，具体如下所示。

“标准”：计算机、办公设备、通信设备、测试和测量设备、视听设备、家用电器、机械工具、个人电子设备、工业机器人等

“优质”：运输设备（汽车、火车、轮船等）；交通管制（交通信号灯）；大型通信设备；关键金融终端系统；安全控制设备等

除非在 Renesas Electronics 数据手册或 Renesas Electronics 其他文档中明确指定为高可靠性产品或用于恶劣环境的产品，否则 Renesas Electronics 产品不适合或不授权用于可能对人类生命构成直接威胁或造成人身伤害（人造生命支持设备或系统；手术植入物等），或者可能造成严重的财产损失（空间系统、海底中继器、核动力控制系统、飞机控制系统、关键设备系统、军事装备等）的产品或系统。对于因使用任何与 Renesas Electronics 数据手册、用户手册或其他 Renesas Electronics 文档不一致的 Renesas Electronics 产品而引起的您或任何第三方所造成的任何损坏或损失，Renesas Electronics 不承担任何责任。
  7. 没有任何半导体产品是绝对安全的。尽管 Renesas Electronics 的硬件或软件产品中可能实施了任何安全措施或功能，Renesas Electronics 对因任何漏洞或侵扰（包括但不限于以任何未经授权的方式访问或使用 Renesas Electronics 产品或使用 Renesas Electronics 产品的系统）而产生的任何后果概不负责。RENESAS ELECTRONICS 不担保或保证 RENESAS ELECTRONICS 产品或使用 RENESAS ELECTRONICS 产品创建的任何系统不会被破坏，或者可免于数据损坏、攻击、病毒、干扰、黑客攻击、数据丢失或失窃或其他安全入侵（“漏洞问题”）。RENESAS ELECTRONICS 不承担由任何漏洞问题引起的或与之相关的任何和所有责任或义务。此外，在适用法律允许的范围内，RENESAS ELECTRONICS 不对本文件和任何相关或附带的软件或硬件提供任何和所有明示或暗示的保证，包括但不限于对适用性或特定用途的适用性的暗示保证。
  8. 使用 Renesas Electronics 产品时，请参见最新的产品信息（数据手册、用户手册、应用笔记、可靠性手册中的“处理和使用半导体器件的一般说明”等），并确保使用条件符合 Renesas Electronics 在最大额定值、工作电源电压范围、散热特性和安装等方面的规定。对于因在超出上述规定范围的条件上使用 Renesas Electronics 产品而引起的任何失常、故障或事故，Renesas Electronics 不承担任何责任。
  9. 尽管 Renesas Electronics 致力于提高 Renesas Electronics 产品的质量和可靠性，但半导体产品具有特定的特性，例如在特定速率下发生故障以及在某些使用条件下出现故障。除非在 Renesas Electronics 数据手册或 Renesas Electronics 其他文档中指定为高可靠性产品或用于恶劣环境的产品，否则 Renesas Electronics 的产品将不受抗辐射设计的约束。用户应负责采取安全措施，以防止人身伤害、火灾造成的伤害，和/或因 Renesas Electronics 产品发生故障或失常而对公众造成的危险，例如硬件和设备的安全设计，包括但不限于冗余、火控和故障预防、针对老化退化的适当处理或其他适当的措施。由于对微型计算机软件进行评估非常困难且无实操性，因此用户有责任评估自己生产的最终产品或系统的安全性。
  10. 请联系 Renesas Electronics 销售办事处，以获取有关环境事宜的详细信息，例如每个 Renesas Electronics 产品的环境相容性。用户有责任认真、充分地研究有关纳入或使用受控物质的适用法律和法规（包括但不限于欧盟 RoHS 指令），并按照所有适用法律和法规使用 Renesas Electronics 产品。对于因您未遵守适用的法律和法规而造成的损坏或损失，Renesas Electronics 不承担任何责任。
  11. Renesas Electronics 产品和技术不得被用于或纳入为任何适用的本国或外国法律、法规所禁止制造、使用或销售的产品或系统范围内。用户应遵守由对当事方或交易拥有管辖权的任何国家/地区的政府颁布和管理的任何可适用的出口控制法律和法规。
  12. 应由 Renesas Electronics 产品的购买方或分销商，或者对产品进行分发、处置或以其他方式出售或转让给第三方的任何其他当事方，负责将本文中阐明的内容和条件提前通知前述第三方。
  13. 未经 Renesas Electronics 事先书面同意，不得以任何形式全部或部分重印、再现或复制本文件。
  14. 如果对本文中包含的信息或 Renesas Electronics 产品有任何疑问，请联系 Renesas Electronics 销售办事处。
- （注 1）本文件中的“Renesas Electronics”是指 Renesas Electronics Corporation，也包括其直接或间接控制的子公司。
- （注 2）“Renesas Electronics 产品”是指 Renesas Electronics 开发或制造的任意产品。

（版本 5.0 2020 年 10 月 1 日）

## 公司总部

TOYOSU FORESIA, 3-2-24 Toyosu,  
Koto-ku, Tokyo 135-0061, Japan  
[www.renesas.com](http://www.renesas.com)

## 商标

Renesas 和 Renesas 徽标是 Renesas Electronics Corporation 的商标。所有商标和注册商标都是各自所有者的财产。

## 联系信息

有关产品、技术、文档最新版本或离您最近的销售办事处的更多信息，请访问：[www.renesas.com/contact/](http://www.renesas.com/contact/)。