発行日:2022年5月30日

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア ルネサス エレクトロニクス株式会社

問合せ窓口 https://www.renesas.com/jp/ja/support/contact/

製品分類		MPU & MCU	発行番号	TN-RA*-A0058A/J		Rev.	第1版
題名	RA6M2 グループ、RA6M3 グループ、CSnCR レジスタの EXENB ビットに関する修正			情報分類	技術情報		
適用製品			対象ロット等	関連資料	Renesas RA6M2 グループ ユーザーズ		
		2 グループ 3 グループ	すべて		マニュアル ハードウェア編 Rev Renesas RA6M3 グループ ユーザ マニュアル ハードウェア編 Rev		Rev1.00 ユーザーズ

CSnCR レジスタの EXENB ビットに関する記述を修正します。

15. バス

15.3 レジスタの説明

15.3.1 CSn コントロールレジスタ (CSnCR) (n = 0 ~ 7)

• 修正前

EXENB ビット (動作許可)

対応する CS 領域の動作を許可します。MCU のリセット時は、領域 0 (CSO) のみ動作許可 (EXENB = 1) になり、それ以外の領域は動作禁止 (EXENB = 0) になります。禁止領域へアクセスしても何も影響されません。

CSC と SDRAMC を同時使用する場合、BCLK と SDCLK は同じ周波数で動作させる必要があります。

• 修正後

EXENB ビット (動作許可)

対応する CS 領域の動作を許可します。MCU のリセット時は、領域 0 (CSO) のみ動作許可 (EXENB = 1) になり、それ以外の領域は動作禁止 (EXENB = 0) になります。禁止領域へアクセスしても何も影響されません。

CSC と SDRAMC を同時使用する場合、BCLK と SDCLK は同じ周波数で動作させる必要があります。

CSO~CS3 端子機能および EBCLK 端子機能を使用する場合は、SDCKOCR. SDCKOEN を 0 に設定して SDRAM クロック (SDCLK) の出力を停止してください。

