

# RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア  
ルネサス エレクトロニクス株式会社  
問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RA*-A0036A/J	Rev.	第1版
題名	RA2L1 グループ、RA2E1 グループ IEC 60730 Class-B 機能安全セルフテスト用 CTSU2 テストレジスタ公開		情報分類	技術情報	
適用製品	RA2L1 グループ RA2E1 グループ	対象ロット等 すべて	関連資料	Renesas RA2L1 グループ ユーザーズ マニュアル ハードウェア編 Rev1.10 Renesas RA2E1 グループ ユーザーズ マニュアル ハードウェア編 Rev1.10	

IEC 60730 Class-B 機能安全セルフテスト認証対応の為に、自己診断プログラムで使用している CTSU2 のテストレジスタを公開します。

・修正前 例：RA2L1

## 34.2.11 CTSUCALIB/CTSUDBGR1/CTSUDBGR0 : CTSU キャリブレーションレジスタ

Base address: CTSU = 0x4008\_2000

Offset address: 0x28 (CTSUCALIB/CTSUDBGR0)

0x2A (CTSUDBGR1)

Bit position:	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Bit field:	TXRE V	CCOC ALIB	CCOC LK	DACC LK	SUCA RRY	—	DACC ARRY	—	—	CFCM ODE	CFCSEL[5:0]					
Value after reset:	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Bit position:	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Bit field:	—	—	—	—	DCOF F	CFCR DMD	IOC	CNTR DSEL	TSOC	SUCL KEN	CLKSEL[1:0]	DRV	TSOD	—	—	
Value after reset:	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット	シンボル	機能	R/W
1:0	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
2	TSOD	全 TS 端子制御 本ビットは全 TS 端子の出力を制御します。 0: 全 TS 端子は固定されていません。 1: 全 TS 端子への固定出力 (IOC ビットの選択レベルを出力)	R/W
3	DRV	電源供給強制開始 本ビットは CTSU 電源供給を強制します。 0: CTSU 電源はアイドル状態です。 1: CTSU 電源は計測状態です。	R/W

ビット	シンボル	機能	R/W
5:4	CLKSEL[1:0]	オブザベーションクロック選択 本ビットは CTSU アナログマクロにより発生する 3 つのクロックのオブザベーションを選択します。 0 0: 非選択 (L 固定出力) 0 1: 計測クロックの 8 分周 1 0: CFC クロックの 8 分周 1 1: SUCLK の 8 分周	R/W
6	SUCLKEN	SUCLK 強制発振制御 本ビットは計測していないときの SUCLK 発振器を発振させます。 0: 計測中のみ SUCLK 発振 1: 常に SUCLK 発振	R/W
7	TSOC	切り替えキャパシタ動作停止 本ビットは切り替えキャパシタの動作を停止します。 0: 動作 1: 停止	R/W
8	CNTRDSEL	センサカウンタの読み出しカウント選択 本ビットはセンサカウンタレジスタの読み出し回数を選択します。 0: 1 回読み出し 1: 2 回読み出し	R/W
9	IOC	ICTSU TS 端子固定出力値設定 本ビットは CTSUCALIB.TSOD ビットが 1 のとき、TS 端子の出力レベルを選択します。 0: Low レベル 1: High レベル	R/W
10	CFCRDMD	CTSU CFC カウンタ読み出しモード選択 本ビットは CFC 端子を使用した相互容量並行計測モードのとき、1 に設定してください。 0: 相互容量並行計測モード時以外 1: 相互容量並行計測モード時	R/W
11	DCOFF	CTSU ダウンコンバータ制御 本ビットはダウンコンバータの動作を制御します。 0: ダウンコンバータ動作 (TSCAP 電圧発生) 1: ダウンコンバータ OFF	R/W
15:12	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
21:16	CFCSEL[5:0]	オブザベーション CFC クロック選択 CLKSEL[1:0] = 11b の場合、本ビットはオブザベーションクロックとして出力する CFC クロックチャンネルを選択します。	
22	CFCMODE	CFC 発振器校正モード 0: CFC 電流計測 (通常動作) 1: キャリブレーション用の外部電流計測	R/W
24:23	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
25	DACCARRY	校正用オフセット電流調整 0: 通常動作 1: 全電流源が ON 可能	R/W
26	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
27	SUCARRY	SUCLK 用電流制御発振器入力電流調整 本ビットは校正のために全電流源を ON にすることを許可します。 0: 通常動作 1: 全電流源が ON 可能	R/W
28	DACCLK	オフセット電流回路用変調クロック選択 0: TSUCRA.CLK [1:0]により選択される動作クロック 1: SUCLK	R/W
29	CCOCLK	SUCLK 電流制御発振器入力電流用変調クロック選択 0: TSUCRA.CLK [1:0]により選択される動作クロック 1: SUCLK	R/W
30	CCOCALIB	計測用電流制御発振器の校正選択 0: 通常動作 1: 発振器キャリブレーションモード	R/W

ビット	シンボル	機能	R/W
31	TXREV	送信端子反転出力 本ビットは送信端子からのパルス出力の極性を制御します。 0: 通常 1: 反転	R/W

CTSUCALIB は 32 ビット、CTSUDBGR1/CTSUDBGR0 は 16 ビットの読み出し/書き込みレジスタです。

CTSUCALIB は 32 ビット単位でアクセスされます。CTSUDBGR1 (CTSUCALIB のビット[31:16]) および CTSUDBGR0 (CTSUCALIB のビット[15:0]) は 16 ビット単位でアクセスされます。

**TSOD ビット (全 TS 端子制御)**

TSOD ビットは全 TS 端子の出力を制御します。

TSOD = 1 のとき、有効チャンネルは TXVSEL[1:0]ビットの電源供給に応じて、IOC ビットの値を出力します。

**DRV ビット (電源供給強制開始)**

DRV = 1 のとき、CTSUCALIB の電源供給は計測状態にあり、オフセット電流が強制出力されます。

**CLKSEL[1:0]ビット (オブザベーションクロック選択)**

CLKSEL[1:0]ビットは外部端子でオブザベーション可能なクロックを選択します。

**TSOC ビット (切り替えキャパシタ動作停止)**

TSOC ビットは校正に使用され、静電容量計測時に 0 になります。

TS 端子の切り替えキャパシタ動作が停止し、CTSUCALIB の電流が計測できます。本電流に基づく電流制御発振器を校正することが可能です。

**CNTRDSEL ビット (センサカウンタの読み出しカウント選択)**

センサカウンタを読み出すために、CNTRDSEL ビットを 0 にしてください。

16 ビットアクセスでセンサと SUCCLK カウンタを 2 回読み出すために、本ビットを 1 にしてください。

**IOC ビット (ICTSU TS 端子固定出力値設定)**

IOC ビットは、TSOD ビットが 1 のとき、TS 端子の出力レベルを選択します。

**CFCRDMD ビット (CTSUCALIB CFC カウンタ読み出しモード選択)**

CFC 端子を使用した相互容量並行計測モードのときは、CFCRDMD ビットを 1 に設定してください。

**DCOFF ビット (CTSUCALIB ダウンコンバータ制御)**

DCOFF ビットは TSCAP 電圧を発生させるダウンコンバータの動作を制御します。

DCOFF = 0 かつ PON = 1 のとき、TSCAP 電圧が発生し、通常動作が可能です。

DCOFF = 1 のとき、ダウンコンバータが強制停止し、オフセット電流のみが出力されます。

**CFCSEL[5:0]ビット (オブザベーション CFC クロック選択)**

CLKSEL[1:0] = 11b のとき、CFCSEL[5:0]ビットが有効になります。

本ビットは、オブザベーションクロックとして出力される CFC クロックのチャンネルを選択します。

**CFCMODE ビット (CFC 発振器校正モード)**

CFCMODE = 1 のとき、SUCLK 発振器や供給電流と等価な電流が各端子の CFC 回路の電流制御発振器に供給されます。

本電流は各端子の CFC 回路の電流制御発振器特性を校正するのに使用されます。

**DACCARRY ビット (校正用オフセット電流調整)**

DACCARRY = 1 のとき、全電流源が ON 可能です。本ビットは校正のために使用されます。

**SUCARRY ビット (SUCLK 用電流制御発振器入力電流調整)**

SUCARRY = 1 のとき、全電流源が ON 可能です。本ビットは校正のために使用されます。

**DACCLK ビット (オフセット電流回路用変調クロック選択)**

DACCLK ビットはオフセット電流回路用の変調クロックを選択します。

**CCOCLK ビット (SUCLK 電流制御発振器入力電流用変調クロック選択)**

CCOCLK ビットは CCO 変調回路用のクロックを選択します。

**CCOCALIB ビット (計測用電流制御発振器の校正選択)**

CCOCALIB = 1 のとき、SUCLK 電流制御発振器の入力電流と計測電流制御発振器の入力電流が入れ替わります。

計測電流制御発振器の特性は、SUCLK 電流制御発振器の入力電流を計測電流制御発振器に供給することにより、校正可能です。

**TXREV ビット (送信端子反転出力)**

TXREV = 1 のとき、送信端子からのパルス出力は反転可能です。

34.2.1 CTSUCRA/CTSUCRAH/CTSUCRAL/CTSUCR3/CTSUCR2/CTSUCR1/ CTSUCR0 :

CTSU コントロールレジスタ A

Base address: CTSU = 0x4008\_2000

Offset address: 0x00 (CTSUCRA/CTSUCRAL/CTSUCR0)

0x01 (CTSUCR1)

0x02 (CTSUCRAH/CTSUCR2)

0x03 (CTSUCR3)

Bit position:	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
Bit field:	DCBA CK	DCMO DE	STCLK[5:0]					PCSE L	SDPS EL	POSE [1:0]	LOAD[1:0]	ATUN E2	MD2				
Value after reset:	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
Bit position:	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Bit field:	MD1	MD0	CLK[1:0]	ATUN E1	ATUN E0	CSW	PON	TXVSEL[1:0]	PUMP ON	INIT	CFCO N	SNZ	CAP	STRT			
Value after reset:	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

ビット	シンボル	機能	R/W
0	STRT	CTSU 計測動作開始 0: 計測動作停止(注1) 1: 測定動作開始	R/W
1	CAP	CTSU 計測動作開始トリガ選択 0: ソフトウェアトリガ 1: 外部トリガ	R/W
2	SNZ	CTSU 待機時省電力有効 0: 待機時省電力機能無効 1: 待機時省電力機能有効	R/W
3	CFCON	CTSU CFC パワーオン制御 0: CFC パワー OFF 1: CFC パワー ON	R/W
4	INIT	CTSU 制御部初期化 1 を書くと、CTSU 制御部と、CTSUSCNT、CTSUCFCCNT、CTSUMCH、CTSUSR の各レジスタが初期化されます。読むと 0 が読めます。	W
5	PUMPON	CTSU 昇圧回路制御 0: 昇圧回路 OFF 1: 昇圧回路 ON	R/W
7:6	TXVSEL[1:0]	CTSU 送信電源選択 00: 相互容量方式の送信端子用電源として VCC を選択します。 01: 相互容量方式の送信端子用電源として VCC を選択します。さらに、GPIO 動作中にノイズが低減されます。(推奨) 10: アクティブシールドとして使用されるトランスミッタ端子用電源として VCC を選択します。 11: 設定禁止	R/W
8	PON	CTSU パワーオン制御 0: CTSU 電源 OFF 1: CTSU 電源 ON	R/W
9	CSW	TSCAP 端子許可 0: 無効 1: 有効	R/W

ビット	シンボル	機能	R/W
10	ATUNE0	CTSU 電源動作モード設定 0: VCC ≥ 2.4 V : 通常電圧動作モード VCC < 2.4 V 設定禁止 1: 低電圧動作モード	R/W
11	ATUNE1	CTSU 電流範囲調整 0: CTSUATUNE2 = 0 のとき 80 μA CTSUAUTUNE2 = 1 のとき、20 μA 1: CTSUATUNE2 = 0 のとき 40 μA CTSUAUTUNE2 = 1 のとき、160 μA	R/W
13:12	CLK[1:0]	CTSU 動作クロック選択 00: PCLKB 01: PCLKB/2 (PCLKB を2 分周したクロック) 10: PCLKB/4 (PCLKB を4 分周したクロック) 11: PCLKB/8 (PCLKB を 8 分周したクロック)	R/W
14	MD0	CTSU 計測モード選択 0 0: シングルスキャンモード 1: マルチスキャンモード	R/W
15	MD1	CTSU 計測モード選択 1 0: 1 回計測 (自己容量方式) 1: 2 回計測 (相互容量方式)	R/W
16	MD2	CTSU 計測モード選択 2 0: 切り替えキャパシタ電流と DC 電流を計測 1: CFC 回路によるチャージ転送を計測 (並列計測)	R/W
17	ATUNE2	CTSU 電流範囲調整 0: CTSUATUNE1 = 0 のとき 80 μA CTSUAUTUNE1 = 1 のとき 40 μA 1: CTSUATUNE1 = 0 のとき、20 μA CTSUAUTUNE1 = 1 のとき 160 μA	R/W
19:18	LOAD[1:0]	計測中の CTSU ロード制御 00: 2.5 μA 定電流ロード 01: ロードなし 10: 20 μA 定電流ロードおよび過電流検出器無効 11: 校正用の抵抗ロード校正用の抵抗ロードに LOAD[1:0]ビットを設定するために、本ビットに 11b を設定する前に 10b を設定してください。	R/W
21:20	POSEL[1:0]	CTSU 非計測チャンネル出力選択 00: Low 出力 01: Hi-Z 10: 設定禁止 11: 送信チャンネルと同相のパルスを出力	R/W
22	SDPSEL	CTSU センサドライブパルス選択 0: ランダムパルス 1: センサユニットクロックを使用した通常パルス	R/W
23	PCSEL	CTSU ブースト回路クロック選択 0: 2 分周のセンサ駆動パルス 1: STCLK	R/W
29:24	STCLK[5:0]	CTSU STCLK 選択 0x00: 動作クロックの 2 分周 0x01: 動作クロックの 4 分周 0x02: 動作クロックの 6 分周 ⋮ 0x3E: 動作クロックの 126 分周 0x3F: 動作クロックの 128 分周	R/W
30	DCMODE	CTSU 電流計測モード選択 0: 静電容量計測モード 1: 電流計測モード	R/W
31	DCBACK	CTSU 電流計測フィードバック選択 0: TSCAP 端子を選択 1: 計測端子が選択されます。電流計測モードを推奨します。	R/W

注1. CTSU を使用しない場合、本ビットは0 にしてください。

CTSUSR コントロールレジスタ A (CTSUCRA/CTSUCRAH/CTSUCRAL/CTSUCR3/CTSUCR2/CTSUCR1/CTSUCR0) は32 ビット、16 ビット、8 ビット読み出し/書き込みレジスタです。CTSUCRA は32 ビット単位でアクセスされます。CTSUCRAH (CTSUCRA の[31:16]ビット) および CTSUCRAL (CTSUCRA の[15:0]ビット) は16 ビット単位でアクセスされます。CTSUCR3 (CTSUCRA の[31:24]ビット) CTSUCR2 (CTSUCRA の[23:16]ビット) CTSUCR1 (CTSUCRA の[15:8]ビット) および CTSUCR0 (CTSUCRA の[7:0]ビット) は8 ビット単位でアクセスされます。

STRT ビットと INIT ビット以外のビットの設定は、STRT が 0 のときのみ行ってください。

**STRT ビット (CTSUSR 計測動作開始)**

STRT ビットは計測動作開始/停止を指定します。CAP=0 のとき、STRT ビットに 1 を設定することにより計測を開始し、計測終了時に STRT ビットが 0 にクリアされます。STRT ビットが 1 のとき、STRT ビットに 1 を書き込むことにより外部トリガの待機状態となり、外部トリガの立ち上がりで計測を開始します。計測が終了したら、次の外部トリガの待機状態となり動作が継続されます。

表 34.3 に CTSUSR の状態を示します。

**表34.3 CTSUSR の状態**

STRT ビット	CAP ビット	CTSUSR の状態
0	0	停止
0	1	停止
1	0	計測中
1	1	計測中および外部トリガ待ち(注1)

注1. CTSUSR.STC[2:0]フラグで以下のとおり状態を判断できます。

- 計測中 : CTSUSR.STC[2:0]フラグ ≠ 000b
- 外部トリガ待ち : CTSUSR.STC[2:0]フラグ = 000b
- CTSUSR を使用しない場合、本ビットは 0 にしてください。

STRT ビットがすでに 1 になっている場合、ソフトウェアで本ビットを 1 にしても、その書き込みは無視され動作が継続します。STRT ビットが 1 のとき、ソフトウェアにより動作を強制的に終了する場合は、STRT ビットを 0 にして、同時に INIT ビットを 1 にしてください。

**CAP ビット (CTSUSR 計測動作開始トリガ選択)**

CAP ビットは、計測開始条件を指定します。詳細については、STRT ビット (CTSUSR 計測動作開始) を参照してください。

**SNZ ビット (CTSUSR 待機時省電力有効)**

SNZ ビットは待機時省電力動作の有効/無効を選択します。また、本ビットにより CTSUSR アナログマクロはサスペンド状態になり、待機状態の低消費電力化が可能になります。サスペンド状態では、CTSUSR 電源は OFF になります。外部 TSCAP は引き続き充電されます。

表 34.4 に CTSUSR 電源の状態制御を示します。

表 34.4 CTSU 電源状態制御

PON ビット	SNZ ビット	CAP ビット	STRT ビット	CTSU アナログマクロ状態
0	0	0	0	停止
1	0	—	—	動作
1	1	0	0	サスペンド状態

注. 上記以外の設定は禁止です。

サスペンド状態から計測を開始する場合は、SNZ ビットを 0 にしてから STRT ビットを 1 にしてください。計測終了後、モジュールをサスペンド状態にするには、SNZ ビットを 1 にしてください。

#### CFCON ビット (CTSU CFC パワーオン制御)

CFCON ビットは CFC の電源制御を行います。

#### INIT ビット (CTSU 制御部初期化)

INIT ビットに 1 を書き込むと、内部コントロールレジスタを初期化します。動作中に強制終了させる場合は、STRT ビットを 0 にして、同時に INIT ビットを 1 にしてください。この場合は動作が停止し、内部コントロールレジスタが初期化されます。

INIT ビットが 1 のとき、STRT ビットに 1 を書き込まないでください。

#### PUMPON ビット (CTSU 昇圧回路制御)

PUMPON ビットは昇圧回路のオン/オフを行います。VCC < 4.5 V のとき、PUMPON ビットは 1 にしてください。

#### TXVSEL[1:0]ビット (CTSU 送信電源選択)

自己容量方式以外の計測方式では、TXVSEL[1:0]ビットで 01b を設定することにより、送信端子用電源として、VCC が選択されます。自己容量方式では、TXVSEL[1:0]ビットで 10b を設定することにより、送信パルス出力シールドとして使用される送信端子用電源として、VCC が選択されます。出力バッファの切り替えにより VCC 電圧が大きく揺らぐ場合に VCL へ切り替えると、電圧の揺らぎによる影響を低減できます。

#### PON ビット (CTSU パワーオン制御)

PON ビットは CTSU の電源制御を行います。

#### CSW ビット (TSCAP 端子許可)

CSW ビットは容量スイッチの ON/OFF により、TSCAP 端子に接続される LPF 容量の充電制御を行います。容量スイッチを ON にしてから TSCAP 端子に接続している容量が充電されるまで、約 1 ms 待った後、STRT を 1 にして計測を開始してください。計測に先立って、I/O ポートで TSCAP 端子に Low を出力し、すでに充電されている LPF 容量を放電してください。

CSW ビットが 1 のときに限り、PON を 1 にしてください。VCC < 4.5 V のときは、PUMPON ビットを 1 にしてから CSW ビットを 1 にしてください。

#### ATUNE0 ビット (CTSU 電源動作モード設定)

ATUNE0 ビットは電源動作モードを設定します。本ビットを CTSU を動作させる VCC の下限に従って設定してください。



**ATUNE2 ビット、ATUNE1 ビット (CTSUS 電流範囲調整)**

ATUNE2 ビットと ATUNE1 ビットは、計測時の電流範囲を設定します。通常は 00b にすることを推奨します。

**CLK[1:0]ビット (CTSUS 動作クロック選択)**

CLK[1:0]ビットは動作クロックを選択します。

**MD0 ビット (CTSUS 計測モード選択 0)**

MD0 ビットはシングルスキャンモードまたはマルチスキャンモードを選択します。シングルスキャンモードは、任意の 1 チャネルの静電容量を計測します。マルチスキャンモードは、CTSUSCHACn レジスタを設定して計測対象に指定したすべてのチャネルに対して、静電容量を昇順で順次計測します。

**MD1 ビット (CTSUS 計測モード選択 1)**

MD1 ビットは計測方式を選択します。MD1 = 0 の場合、チャネルは 1 回計測されます。自己容量方式で計測する場合、MD1 ビットを 0 にしてください。MD1 = 1 で送信チャネルが設定される場合、チャネルは 2 回計測されます。1 回目の計測では、送信チャネルへ同相のパルスが出力され、計測されます。2 回目の計測では、送信チャネルへ逆相のパルスが出力され、計測されます。相互容量方式で計測する場合、MD1 ビットを 1 にしてください。

**MD2 ビット (CTSUS 計測モード選択 2)**

MD2 ビットはチャージ転送方式を使用して、並列計測を許可します。

**LOAD[1:0]ビット (計測中の CTSUS ロード制御)**

LOAD[1:0]ビットは計測ロードを制御します。

**POSEL[1:0]ビット (CTSUS 非計測チャネル出力選択)**

POSEL[1:0]ビットは、CTSUS 計測対象外チャネルの出力を選択します。

**SDPSEL ビット (CTSUS センサドライバパルス選択)**

SDPSEL ビットはセンサ駆動パルスを選択します。

SDPSEL = 0 の場合、センサ駆動パルス用にランダムパルスモードが選択されます。CTSUSCRA.CLK[1:0]ビットと CTSUS0.SDPA[7:0]ビットにより分周される PCLKB (CTSUSCRB.PRMODE[1:0]ビットと CTSUSCRB.PRATTIO[3:0]ビットの乱数生成による位相シフト) がセンサ駆動パルスに選択されます。周波数拡散クロックにより、ジッターを適用することも可能です。

SDPSEL = 1 の場合、センサユニットクロックを使用した通常パルスモードが選択されます。センサ駆動クロックはCTSUS0.SDPA[7:0]ビットにより分周されるセンサユニットクロックです。さらに、センサユニットのマルチクロックや駆動パルスの周波数切り替えにより、またはセンサユニットのクロックの周波数計測結果の多数決処理を使用することにより、ノイズ耐性を改善できます。

**PCSEL ビット (CTSUS ブースト回路クロック選択)**

PCSEL ビットはブースト回路用のクロックを選択します。

**STCLK[5:0]ビット (CTSUS STCLK 選択)**

STCLK は計測時間用のリファレンスクロックです。PCLKB 分周で発生します。STCLK [5:0]ビットは PCLKB から分周値を設定します。分周値は以下の計算式より決定されます。

$$\text{分周値} = (\text{STCLK}[5:0] + 1) \times 2$$

STCLK 周波数は 0.5 MHz (2  $\mu$ s) にする必要があります。

#### **DCMODE ビット (CTSU 電流計測モード選択)**

DCMODE ビットは切り替えキャパシタによる容量計測モードまたは電流計測モードを選択します。電流計測モードでは、切り替えキャパシタ動作は OFF になり、電流が計測されます。

#### **DCBACK ビット (CTSU 電流計測フィードバック選択)**

DCMODE = 1 のとき、DCBACK ビットは有効になります。DCBACK = 1 のとき、TS 端子の電圧は計測中に参照されます。

・修正後

34.2.11 CTSUCALIB/CTSUDBGR1/CTSUDBGR0 : CTSU キャリブレーションレジスタ

Base address: CTSU = 0x4008\_2000

Offset address: 0x28 (CTSUCALIB/CTSUDBGR0)

0x2A (CTSUDBGR1)

Bit position:	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Bit field:	TXRE V	CCOC ALIB	CCOC LK	DACC LK	SUCA RRY	SUMS EL	DACC ARRY	DACM SEL	—	CFCM ODE	CFCSEL[5:0]					
Value after reset:	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Bit position:	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Bit field:	—	—	—	—	DCOF F	CFCR DMD	IOC	CNTR DSEL	TSOC	SUCL KEN	CLKSEL[1:0]	DRV	TSOD	—	—	
Value after reset:	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット	シンボル	機能	R/W
1:0	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
2	TSOD	TS端子の固定出力 0: 静電容量測定モード 1: TS端子はHighまたはLowに強制される (IOCビットの選択レベルを出力)	R/W
3	DRV	電源供給の校正選択 0: 静電容量測定モード 1: 電源供給キャリブレーションモード	R/W
5:4	CLKSEL[1:0]	オブザベーションクロック選択 本ビットは CTSU アナログマクロにより発生する 3 つのクロックのオブザベーションを選択します。 0 0: 非選択 (L 固定出力) 2 1: 計測クロックの 8 分周 3 0: CFC クロックの 8 分周 1 1: SUCLK の 8 分周	R/W
6	SUCLKEN	SUCLK 強制発振制御 本ビットは計測していないときの SUCLK 発振器を発振させます。 0: 計測中のみ SUCLK 発振 1: 常に SUCLK 発振	R/W
7	TSOC	切り替えキャパシタ動作の校正選択 0: 静電容量計測モード 1: 切り替えキャパシタ動作キャリブレーションモード	R/W
8	CNTRDSEL	センサカウンタの読み出しカウント選択 本ビットはセンサカウンタレジスタの読み出し回数を選択します。 0: 1 回読み出し 1: 2 回読み出し	R/W
9	IOC	CTSUCALIB-TS 端子固定出力値設定 本ビットは CTSUCALIB.TSOD ビットが 1 のとき、TS 端子の出力レベルを選択します。 0: Low レベル 1: High レベル	R/W
10	CFCRDMD	CTSUCALIB-CFC カウンタ読み出しモード選択 本ビットは CFC 端子を使用した相互容量並行計測モードのとき、1 に設定してください。 0: 相互容量並行計測モード時以外 1: 相互容量並行計測モード時	R/W
11	DCOFF	CTSUCALIB-ダウコンバータ制御 本ビットはボルテージダウコンバータの動作を制御します。 0: ボルテージダウコンバータ動作 (TSCAP 電圧発生) 1: ボルテージダウコンバータ OFF	R/W

ビット	シンボル	機能	R/W
15:12	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
21:16	CFCSEL[5:0]	オブザベーション CFC クロック選択 CLKSEL[1:0] = 11b の場合、本ビットはオブザベーションクロックとして出力する CFC クロックチャネルを選択します。	
22	CFCMODE	CFC 発振器校正モード選択 0: CFC 電流計測 (静電容量測定モード) 1: キャリブレーション用の外部電流計測	R/W
23	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
24	DACMSEL	電流オフセットDAC電流マトリクスの校正選択 0: 静電容量測定モード 1: 電流オフセットDAC電流キャリブレーションモード	R/W
25	DACCARRY	校正用オフセット電流調整 0: 通常動作 1: 全電流源が ON 可能	R/W
26	SUMSEL	電流発振器入力電流マトリクスの校正選択 0: 静電容量測定モード 1: 電流発振器入力電流キャリブレーションモード	R/W
27	SUCARRY	SUCLK 用電流制御発振器入力電流調整 本ビットは校正のために全電流源を ON にすることを許可します。 0: 通常動作 1: 全電流源が ON 可能	R/W
28	DACCLK	オフセット電流回路用変調クロック選択 0: CTSUCRA.CLK [1:0]により選択される動作クロック 1: SUCLK	R/W
29	CCOCLK	SUCLK 電流制御発振器入力電流用変調クロック選択 0: CTSUCRA.CLK [1:0]により選択される動作クロック 1: SUCLK	R/W
30	CCOCALIB	計測用電流制御発振器の校正選択 0: 静電容量測定モード 1: 発振器キャリブレーションモード	R/W
31	TXREV	送信端子反転出力 本ビットは送信端子からのパルス出力の極性を制御します。 0: 通常 1: 反転	R/W

CTSUCALIB キャリブレーションレジスタ (CTSUCALIB/CTSUDBGR1/CTSUDBGR0) は、32 ビット、16 ビットの読み出し/書き込みレジスタです。

CTSUCALIB は 32 ビット単位でアクセスされます。CTSUDBGR1 (CTSUCALIB のビット[31:16]) および CTSUDBGR0 (CTSUCALIB のビット[15:0]) は 16 ビット単位でアクセスされます。

### TSOD ビット (全 TS 端子制御)

TSOD ビットは全 TS 端子の出力を制御します。

TSOD = 1 のとき、有効チャネルは TXVSEL[1:0]ビットの電源供給に応じて、IOC ビットの値を出力します。

### DRV ビット (電源供給の校正選択)

電源供給の校正のために使用されます。

### CLKSEL[1:0]ビット (オブザベーションクロック選択)

CLKSEL[1:0]ビットは外部端子でオブザベーション可能なクロックを選択します。

### TSOC ビット (切り替えキャパシタ動作の校正選択)

TSOC = 1 のとき、TS端子の切替キャパシタ動作が停止し、CTSUの電流が計測できます。本電流に基づく電流制御発振器の校正のために使用されます。

#### **CNTRDSEL ビット (センサカウンタの読み出しカウント選択)**

センサカウンタを読み出すために、CNTRDSEL ビットを 0 にしてください。

16 ビットアクセスでセンサと SUCLK カウンタを 2 回読み出すために、本ビットを 1 にしてください。

#### **IOC ビット (ICTSU TS 端子固定出力値設定)**

IOC ビットは、TSOD ビットが 1 のとき、TS 端子の出力レベルを選択します。

#### **CFCRDMD ビット (CTSU CFC カウンタ読み出しモード選択)**

CFC 端子を使用した相互容量並行計測モードのときは、CFCRDMD ビットを 1 に設定してください。

#### **DCOFF ビット (CTSU ダウンコンバータ制御)**

DCOFF ビットは TSCAP 電圧を発生させるボルテージダウンコンバータの動作を制御します。

DCOFF = 0 かつ PON = 1 のとき、TSCAP 電圧が発生し、通常動作が可能です。

DCOFF = 1 のとき、ダウンコンバータが強制停止し、オフセット電流のみが出力されます。

#### **CFCSEL[5:0]ビット (オブザベーション CFC クロック選択)**

CLKSEL[1:0] = 11b のとき、CFCSEL[5:0]ビットが有効になります。

本ビットは、オブザベーションクロックとして出力される CFC クロックのチャンネルを選択します。

#### **CFCMODE ビット (CFC 発振器の校正モード選択)**

CFCMODE = 1 のとき、SUCLK 発振器や供給電流と等価な電流が各端子の CFC 回路の電流制御発振器に供給されます。

本電流は各端子の CFC 回路の電流制御発振器特性を校正するのに使用されます。

#### **DACMSEL ビット (電流オフセットDAC電流マトリクスの校正選択)**

電流オフセットDAC電流源の校正のために使用されます。

#### **DACCARRY ビット (校正用オフセット電流調整)**

DACCARRY = 1 のとき、全電流源が ON 可能です。本ビットは校正のために使用されます。

#### **SUMSEL ビット (電流発振器入力電流マトリクスの校正選択)**

電流発振器入力電流源の校正のために使用されます。

#### **SUCARRY ビット (SUCLK 用電流制御発振器入力電流調整)**

SUCARRY = 1 のとき、全電流源が ON 可能です。本ビットは校正のために使用されます。

#### **DACCLK ビット (オフセット電流回路用変調クロック選択)**

DACCLK ビットはオフセット電流回路用の変調クロックを選択します。

#### **CCOCLK ビット (SUCLK 電流制御発振器入力電流用変調クロック選択)**

CCOCLK ビットは CCO 変調回路用のクロックを選択します。

#### **CCOCALIB ビット (計測用電流制御発振器の校正選択)**

CCOCALIB = 1 のとき、SUCLK 電流制御発振器の入力電流と計測電流制御発振器の入力電流が入れ替わります。計測電流制御発振器の特性は、SUCLK 電流制御発振器の入力電流を計測電流制御発振器に供給することにより、校正可能です。

**TXREV ビット (送信端子反転出力)**

TXREV = 1 のとき、送信端子からのパルス出力は反転可能です。

34.2.1 CTSUCRA/CTSUCRAH/CTSUCRAL/CTSUCR3/CTSUCR2/CTSUCR1/ CTSUCR0 :

CTSU コントロールレジスタ A

Base address: CTSU = 0x4008\_2000

Offset address: 0x00 (CTSUCRA/CTSUCRAL/CTSUCR0)

0x01 (CTSUCR1)

0x02 (CTSUCRAH/CTSUCR2)

0x03 (CTSUCR3)

Bit position:	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
Bit field:	DCBA CK	DCMO DE	STCLK[5:0]					PCSE L	SDPS EL	POSE [1:0]	LOAD[1:0]	ATUN E2	MD2				
Value after reset:	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
Bit position:	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Bit field:	MD1	MD0	CLK[1:0]	ATUN E1	ATUN E0	CSW	PON	TXVSEL[1:0]	PUMP ON	INIT	CFCO N	SNZ	CAP	STRT			
Value after reset:	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

ビット	シンボル	機能	R/W
0	STRT	CTSU 計測動作開始 0: 計測動作停止(注1) 1: 測定動作開始	R/W
1	CAP	CTSU 計測動作開始トリガ選択 0: ソフトウェアトリガ 1: 外部トリガ	R/W
2	SNZ	CTSU 待機時省電力有効 0: 待機時省電力機能無効 1: 待機時省電力機能有効	R/W
3	CFCON	CTSU CFC パワーオン制御 0: CFC パワー OFF 1: CFC パワー ON	R/W
4	INIT	CTSU 制御部初期化 1 を書くと、CTSU 制御部と、CTSUSCNT、CTSUCFCCNT、CTSUSMCH、CTSUSR の各レジスタが初期化されます。読むと 0 が読めます。	W
5	PUMPON	CTSU 昇圧回路制御 0: 昇圧回路 OFF 1: 昇圧回路 ON	R/W
7:6	TXVSEL[1:0]	CTSU 送信電源選択 00: 相互容量方式の送信端子用電源として VCC を選択します。 21: 相互容量方式の送信端子用電源として VCC を選択します。さらに、GPIO 動作中にノイズが低減されます。(推奨) 30: アクティブシールドとして使用されるトランスミッタ端子用電源として VCC を選択します。 11: 設定禁止	R/W
8	PON	CTSU パワーオン制御 0: CTSU 電源 OFF 1: CTSU 電源 ON	R/W
9	CSW	TSCAP 端子許可 0: 無効 1: 有効	R/W

ビット	シンボル	機能	R/W
10	ATUNE0	CTSU 電源動作モード設定 0: VCC ≥ 2.4 V : 通常電圧動作モード VCC < 2.4 V 設定禁止 1: 低電圧動作モード	R/W
11	ATUNE1	CTSU 電流範囲調整 0: CTSUATUNE2 = 0 のとき 80 μA CTSUATUNE2 = 1 のとき、20 μA 1: CTSUATUNE2 = 0 のとき 40 μA CTSUATUNE2 = 1 のとき、160 μA	R/W
13:12	CLK[1:0]	CTSU 動作クロック選択 00: PCLKB 21: PCLKB/2 (PCLKB を2分周したクロック) 30: PCLKB/4 (PCLKB を4分周したクロック) 11: PCLKB/8 (PCLKB を8分周したクロック)	R/W
14	MD0	CTSU 計測モード選択 0 0: シングルスキャンモード 1: マルチスキャンモード	R/W
15	MD1	CTSU 計測モード選択 1 0: 1回計測 (自己容量方式) 1: 2回計測 (相互容量方式)	R/W
16	MD2	CTSU 計測モード選択 2 0: 切り替えキャパシタ電流と DC 電流を計測 1: CFC 回路によるチャージ転送を計測 (並列計測)	R/W
17	ATUNE2	CTSU 電流範囲調整 0: CTSUATUNE1 = 0 のとき 80 μA CTSUATUNE1 = 1 のとき 40 μA 1: CTSUATUNE1 = 0 のとき、20 μA CTSUATUNE1 = 1 のとき 160 μA	R/W
19:18	LOAD[1:0]	計測中の CTSU ロード制御 00: 2.5 μA 定電流ロード 21: ロードなし 30: 20 μA 定電流ロードおよび過電流検出器無効 11: 校正用の抵抗ロード校正用の抵抗ロードに LOAD[1:0]ビットを設定するために、本ビットに 11b を設定する前に 10b を設定してください。	R/W
21:20	POSEL[1:0]	CTSU 非計測チャンネル出力選択 00: Low 出力 21: Hi-Z 30: 設定禁止 11: 送信チャンネルと同相のパルスを出力	R/W
22	SDPSEL	CTSU センサドライブパルス選択 0: ランダムパルス 1: センサユニットクロックを使用した通常パルス	R/W
23	PCSEL	CTSU ブースト回路クロック選択 0: 2分周のセンサ駆動パルス 1: STCLK	R/W
29:24	STCLK[5:0]	CTSU STCLK 選択 0x00: 動作クロックの2分周 0x01: 動作クロックの4分周 0x02: 動作クロックの6分周 ⋮ 0x3E: 動作クロックの126分周 0x3F: 動作クロックの128分周	R/W
30	DCMODE	CTSU 電流計測モード選択 0: 静電容量計測モード 1: 電流計測モード	R/W
31	DCBACK	CTSU 電流計測フィードバック選択 0: TSCAP 端子を選択 1: 計測端子が選択されます。電流計測モードを推奨します。	R/W

注1. CTSU を使用しない場合、本ビットは0 にしてください。



CTSU コントロールレジスタ A (CTSUCRA/CTSUCRAH/CTSUCRAL/CTSUCR3/CTSUCR2/CTSUCR1/CTSUCR0) は32 ビット、16 ビット、8 ビット読み出し/書き込みレジスタです。CTSUCRA は32 ビット単位でアクセスされます。CTSUCRAH (CTSUCRA の[31:16]ビット) および CTSUCRAL (CTSUCRA の[15:0]ビット) は16 ビット単位でアクセスされます。CTSUCR3 (CTSUCRA の[31:24]ビット)、CTSUCR2 (CTSUCRA の[23:16]ビット)、CTSUCR1 (CTSUCRA の[15:8]ビット) および CTSUCR0 (CTSUCRA の[7:0]ビット) は8 ビット単位でアクセスされます。

STRT ビットと INIT ビット以外のビットの設定は、STRT が 0 のときのみ行ってください。

**STRT ビット (CTSU 計測動作開始)**

STRT ビットは計測動作開始/停止を指定します。CAP=0 のとき、STRT ビットに 1 を設定することにより計測を開始し、計測終了時に STRT ビットが 0 にクリアされます。STRT ビットが 1 のとき、STRT ビットに 1 を書き込むことにより外部トリガの待機状態となり、外部トリガの立ち上がりで計測を開始します。計測が終了したら、次の外部トリガの待機状態となり動作が継続されます。

表 34.3 に CTSU の状態を示します。

**表34.3 CTSU の状態**

STRT ビット	CAP ビット	CTSU の状態
0	0	停止
0	1	停止
1	0	計測中
1	1	計測中および外部トリガ待ち(注1)

注1. CTSUSR.STC[2:0]フラグで以下のとおり状態を判断できます。

- 計測中 : CTSUSR.STC[2:0]フラグ ≠ 000b
- 外部トリガ待ち : CTSUSR.STC[2:0]フラグ = 000b
- CTSU を使用しない場合、本ビットは 0 にしてください。

STRT ビットがすでに 1 になっている場合、ソフトウェアで本ビットを 1 にしても、その書き込みは無視され動作が継続します。STRT ビットが 1 のとき、ソフトウェアにより動作を強制的に終了する場合は、STRT ビットを 0 にして、同時に INIT ビットを 1 にしてください。

**CAP ビット (CTSU 計測動作開始トリガ選択)**

CAP ビットは、計測開始条件を指定します。詳細については、[STRT ビット \(CTSU 計測動作開始\)](#) を参照してください。

**SNZ ビット (CTSU 待機時省電力有効)**

SNZ ビットは待機時省電力動作の有効/無効を選択します。また、本ビットにより CTSU **ハードマクロ**はサスペンド状態になり、待機状態の低消費電力化が可能になります。サスペンド状態では、CTSU 電源は OFF になりますが外部 TSCAP は引き続き充電されます。

表 34.4 に CTSU 電源の状態制御を示します。

表 34.4 CTSU 電源状態制御

PON ビット	SNZ ビット	CAP ビット	STRT ビット	外部トリガ	ハードマクロ (VDC) の状態
0	0	0	0	—	停止
1	0	—	—	—	動作状態
1	1	0	0	—	サスペンド状態
1	1	1	1	なし(待ち)	サスペンド状態
1	1	1	1	あり(動作)	動作状態
1	1	0	0	—	SWサスペンド状態
上記以外					設定禁止

SNOOZE動作を有効にし、STRTビットを1にすることで外部トリガ待機中となった状態でCPUはSTOPモードへ遷移することができます。STOPモード中に外部トリガの立下りを検出するとCTSUCRAはクロック発生ブロックに対してクロックリクエストを発行し、SNOOZE状態へ遷移して計測を開始します。完了割り込み後に本ビットをソフトウェアにて0にしてください。

センサドライブパルスにSensor Unit clock (SUCLK) を選択し (CTSUCRA.SDPSEL=1) SNOOZE機能を使用する場合は、昇圧クロックにセンサドライブパルスの選択(CTSUCRA.PCSEL=0)は禁止です。

**CFCON ビット (CTSUCRA CFC パワーオン制御)**

CFCON ビットは CFC の電源制御を行います。

**INIT ビット (CTSUCRA 制御部初期化)**

INIT ビットに 1 を書き込むと、内部コントロールレジスタを初期化します。動作中に強制終了させる場合は、STRT ビットを 0 にして、同時に INIT ビットを 1 にしてください。この場合は動作が停止し、内部コントロールレジスタが初期化されます。

INIT ビットが 1 のとき、STRT ビットに 1 を書き込まないでください。

**PUMPON ビット (CTSUCRA 昇圧回路制御)**

PUMPON ビットは昇圧回路のオン/オフを行います。VCC < 4.5 V のとき、PUMPON ビットは 1 にしてください。

**TXVSEL[1:0]ビット (CTSUCRA 送信電源選択)**

自己容量方式以外の計測方式では、TXVSEL[1:0]ビットで 01b を設定することにより、送信端子用電源として、VCC が選択されます。自己容量方式では、TXVSEL[1:0]ビットで 10b を設定することにより、送信パルス出力シールドとして使用される送信端子用電源として、VCC が選択されます。出力バッファの切り替えにより VCC 電圧が大きく揺らぐ場合に VCL へ切り替えると、電圧の揺らぎによる影響を低減できます。

**PON ビット (CTSUCRA パワーオン制御)**

PON ビットは CTSUCRA の電源制御を行います。

**CSW ビット (TSCAP 端子許可)**

CSW ビットは容量スイッチの ON/OFF により、TSCAP 端子に接続される LPF 容量の充電制御を行います。容量スイッチを ON にしてから TSCAP 端子に接続している容量が充電されるまで、約 1 ms 待った後、STRT を 1 にして計測を開始してください。計測に先立って、I/O ポートで TSCAP 端子に Low を出力し、すでに充電されて

いる LPF 容量を放電してください。

CSW ビットが 1 のときに限り、PON を 1 にしてください。VCC < 4.5 V のときは、PUMPON ビットを 1 にしてから CSW ビットを 1 にしてください。

#### **ATUNE0 ビット (CTSU 電源動作モード設定)**

ATUNE0 ビットは電源動作モードを設定します。本ビットを CTSU を動作させる VCC の下限に従って設定してください。

#### **ATUNE2 ビット、ATUNE1 ビット (CTSU 電流範囲調整)**

ATUNE2 ビットと ATUNE1 ビットは、計測時の電流範囲を設定します。通常は 00b にすることを推奨します。

#### **CLK[1:0]ビット (CTSU 動作クロック選択)**

CLK[1:0]ビットは動作クロックを選択します。

#### **MD0 ビット (CTSU 計測モード選択 0)**

MD0 ビットはシングルスキャンモードまたはマルチスキャンモードを選択します。シングルスキャンモードは、任意の 1 チャネルの静電容量を計測します。マルチスキャンモードは、CTSUCHACn レジスタを設定して計測対象に指定したすべてのチャネルに対して、静電容量を昇順で順次計測します。

#### **MD1 ビット (CTSU 計測モード選択 1)**

MD1 ビットは計測方式を選択します。MD1 = 0 の場合、チャネルは 1 回計測されます。自己容量方式で計測する場合、MD1 ビットを 0 にしてください。MD1 = 1 で送信チャネルが設定される場合、チャネルは 2 回計測されます。1 回目の計測では、送信チャネルへ同相のパルスが出力され、計測されます。2 回目の計測では、送信チャネルへ逆相のパルスが出力され、計測されます。相互容量方式で計測する場合、MD1 ビットを 1 にしてください。

#### **MD2 ビット (CTSU 計測モード選択 2)**

MD2 ビットはチャージ転送方式を使用して、並列計測を許可します。

#### **LOAD[1:0]ビット (計測中の CTSU ロード制御)**

LOAD[1:0]ビットは計測ロードを制御します。

#### **POSEL[1:0]ビット (CTSU 非計測チャネル出力選択)**

POSEL[1:0]ビットは、CTSU 計測対象外チャネルの出力を選択します。

#### **SDPSEL ビット (CTSU センサドライブパルス選択)**

SDPSEL ビットはセンサ駆動パルスを選択します。

SDPSEL = 0 の場合、センサ駆動パルス用にランダムパルスモードが選択されます。CTSUCRA.CLK[1:0]ビットと CTSUS0.SDPA[7:0]ビットにより分周される PCLKB (CTSUCRB.PRMODE[1:0]ビットと CTSUCRB.PRATTIO[3:0]ビットの乱数生成による位相シフト) がセンサ駆動パルスに選択されます。周波数拡散クロックにより、ジッターを適用することも可能です。

SDPSEL = 1 の場合、センサユニットクロックを使用した通常パルスモードが選択されます。センサ駆動クロックは CTSUS0.SDPA[7:0]ビットにより分周されるセンサユニットクロックです。さらに、センサユニットのマルチクロックや駆動パルスの周波数切り替えにより、またはセンサユニットのクロックの周波数計測結果の多数決処理を使用することにより、ノイズ耐性を改善できます。

**PCSEL ビット (CTSU ブースト回路クロック選択)**

PCSEL ビットはブースト回路用のクロックを選択します。

**STCLK[5:0]ビット (CTSU STCLK 選択)**

STCLK は計測時間用のリファレンスクロックです。PCLKB 分周で発生します。STCLK [5:0]ビットは PCLKB から分周値を設定します。分周値は以下の計算式より決定されます。

$$\text{分周値} = (\text{STCLK}[5:0] + 1) \times 2$$

STCLK 周波数は 0.5 MHz (2  $\mu$ s) にする必要があります。

**DCMODE ビット (CTSU 電流計測モード選択)**

DCMODE ビットは切り替えキャパシタによる容量計測モードまたは電流計測モードを選択します。電流計測モードでは、切り替えキャパシタ動作は OFF になり、電流が計測されます。

**DCBACK ビット (CTSU 電流計測フィードバック選択)**

DCMODE = 1 のとき、DCBACK ビットは有効になります。DCBACK = 1 のとき、TS 端子の電圧は計測中に参照されます。