RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753
 ルネサス エレクトロニクス株式会社
 問合せ窓口 <http://japan.renesas.com/inquiry>
 E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-16C-A204A/J	Rev.	第1版
題名	M16C/5M、M16C/57 グループのマニュアル記載変更		情報分類	技術情報	
適用製品	M16C/5M、M16C/57 グループ	対象ロット等	関連資料		

M16C/5M、M16C/57 グループの仕様の一部を変更します。また、使用方法や設定手順を追加・変更します。
 なお [] 内は M16C/5M、M16C/57 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 上の掲載箇所を示します。

1.仕様変更

1.1 タイマ S G1BT レジスタ

[18.2.5 ベースタイマレジスタ (G1BT)]

G1BT レジスタには何も書かないでください。

(補足)

G1BT レジスタは、G1BCR1 レジスタの BTS ビットを“0” (ベースタイマリセット)にすると、“0000h” になります。この機能は従来どおり変更ありません。

2. 使用上の注意事項の変更

2.1 時間測定機能選択時の割り込み要求

[18.5.6 時間測定機能選択時の割り込み要求]

G1FS レジスタの FSCj (j=0~7)ビットを“1” (時計計測機能)、かつ G1FE レジスタの IFEj ビットを“1”にすると、最大で fBT1 の 2 サイクル後に G1IR レジスタの G1IRj ビットや ICOCiIC (i=0, 1)、ICOCHjIC (ただし j=0~3)レジスタの IR ビットが“1” (割り込み要求あり)になることがあります。

このため、IC/OC 割り込み i または IC/OC チャネル j 割り込みを使用する場合、FSCj ビットを“1” かつ IFEj ビットを“1”にした後、次の処理をしてください。

(1) fBT1 の 2 サイクル以上待つ

(2) ICOCiIC、ICOCHjIC レジスタの IR ビットを“0”にする

(3) (時間測定機能選択から fBT1 の 3 サイクル以上待ってから)G1IR レジスタを“00h”にする (G1IR レジスタは ICOCiIC レジスタの IR ビットを“0”にした後で、“00h”にする)

3.使用方法、設定手順等の追加・変更

3.1 フラッシュメモリ ユーザブートプログラム

[29.11.4.1 フラッシュメモリ使用上の注意事項 ユーザブートプログラム]

ユーザブートモードに次の注意事項を追加します。

- ・ユーザブートモードで起動し実行するプログラムは、プログラム ROM2 に配置してください。
- ・OFS1 番地の LVDAS ビット、OFS2 番地の WDTRCS1~WDTRCS0 ビットはブートモードでは無効です。
- ・ユーザブートモードで起動した後、再度ユーザブートモードで起動すると RAM が不定になります。
- ・13FF8h~13FFBh 番地の値がすべて“00h”の場合は、標準シリアル入出力モードにはなりません。したがって、ライターやオンチップデバッガには接続できません。
- ・リセットシーケンスが異なりますので、プログラムを実行し始めるまでの時間がシングルチップモードより長くなります。
- ・ユーザブートモードの機能は、オンチップデバッグエミュレータ、フルスペックエミュレータではデバッグできません。
- ・ユーザブート機能使用中は、ユーザブートモードエントリに使用する端子の入力レベルを変更しないでください。入力レベルが変化する場合は、ユーザブートモードで必要な処理を行った後、入力レベルが変化する前にシングルチップモードで起動し直してください。
- ・標準シリアル入出力モード後、ユーザブートモードを使用する場合、標準シリアル入出力モードを使用した後、一度電源を切り、再度電源を立ち上げてください(コールドスタートしてください)。このとき、ユーザブートモードになる条件が整っていれば、ユーザブートモードになります。

4. 電気的特性の追加・変更

4.1 発振回路

[31.1.8 発振回路の電気的特性、31.4.8 発振回路の電気的特性]

ウォッチドッグタイマ専用 125kHz オンチップオシレータの規格を追加します。

記号	項目	規格値			単位
		最小	標準	最大	
f _{WDT}	ウォッチドッグタイマ専用 125kHz オンチップオシレータ 発振周波数	100	125	150	kHz

4.2 シリアルバスインタフェース

[31.2.2.9 シリアルバスインタフェース、31.3.2.9 シリアルバスインタフェース、
31.5.2.9 シリアルバスインタフェース、31.6.2.9 シリアルバスインタフェース]

t_d(SSCK-SSIO)のマスタとスレーブの規格を分離して規定します。

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
t _d (SSCK-SSIO)	SSO、SSI データ出力遅延時間	マスタ			1	t _{CYC} (注 1)
		スレーブ			80	ns

注 1. 1t_{CYC} = 1/f₁ (s)

以上