

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24

豊洲フォレシア

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RL*-A079A/J	Rev.	第1版
題名	誤記訂正通知 RL78/L1C ユーザーズマニュアル Rev.2.10 の記載変更		情報分類	技術情報	
適用製品	RL78/L1C グループ	対象ロット等	関連資料	RL78/L1C ユーザーズマニュアル ハードウェア編 Rev.2.10 R01UH0409JJ0210 (Aug.2016)	
		全ロット			

RL78/L1C ユーザーズマニュアル ハードウェア編 Rev.2.10(R01UH0409JJ0210)において、下記訂正がございました。

今回通知する訂正内容

訂正箇所	該当ページ	内容
3.2.5 拡張特殊機能レジスタ(2nd SFR:2nd Special Function Register) 表3 - 11 拡張SFR (2nd SFR)一覧(1/15)	p.87	誤記訂正
4.2 ポートの構成 表4 - 1 ポートの構成	p.119	誤記訂正
4.3 ポート機能を制御するレジスタ	p.126	誤記訂正
4.3.9 グローバル・アナログ・インプット・ディスエーブル・レジスタ(GAIDIS)	p.139	誤記訂正

ドキュメント改善計画

本訂正内容については、次回ユーザーズマニュアル改版時に修正を行います。

ユーザーズマニュアルの訂正一覧

No	訂正内容と該当箇所			本通知での 該当ページ
	ドキュメントNo.	和文	R01UH0409JJ0210	
1	3.2.5 拡張特殊機能レジスタ(2nd SFR: 2nd Special Function Register) 表3 - 11 拡張SFR (2nd SFR)一覧(1/15)		p.87	p.3
2	4.2 ポートの構成 表4 - 1 ポートの構成		p.119	p.4
3	4.3 ポート機能を制御するレジスタ		p.126	p.5
4	4.3.9 グローバル・アナログ・インプット・ディスエーブル・レジスタ (GAIDIS)		p.139	p.6

誤記訂正の該当箇所は、誤)太字下線、正)グレー・ハッチングで記載します。

発行文書履歴

RL78/L1C ユーザーズマニュアル Rev.2.10 誤記訂正通知 発行文書履歴

文書番号	発行日	記事
TN-RL*-A079A/J	2017年6月15日	初版発行 訂正一覧の No.1 ~ No.4 の誤記訂正(本通知です。)

1. 3.2.5 拡張特殊機能レジスタ(2nd SFR:2nd Special Function Register)

表 3 - 11 拡張 SFR (2nd SFR)一覧(1/15)(p.87)

誤)

表3-11 拡張SFR (2nd SFR)一覧(1/15)

アドレス	特殊機能レジスタ (SFR) 名称	略号	R/W	操作可能ビット範			リセット 時
				圍			
				1ビット	8ビット	16ビット	
E007CH	グローバル・アナログ・インプ ト・ディスエーブル・レジスタ	GAIDIS	R/W	○	○	—	00H

正)

(削除)

2. 4.2 ポートの構成

表4-1 ポートの構成(p.119)

誤)

表4-1 ポートの構成

項目	構成
制御レジスタ	ポート・モード・レジスタ(PM0-PM8, PM12, PM14, PM15) ポート・レジスタ(P0-P8, P12-P15) ブルアップ抵抗オプション・レジスタ(PU0-PU5, PU7, PU8, PU12, PU14) ポート入力モード・レジスタ(PIM0-PIM4) ポート出力モード・レジスタ(POM0-POM4) ポート・モード・コントロール・レジスタ(PMC2, PMC4, PMC14) A/Dポート・コンフィギュレーション・レジスタ(ADPC) 周辺I/Oリダイレクション・レジスタ(PIOR) <u>グローバル・アナログ・インプット・ディスプレイブル・レジスタ(GAIDIS)</u> LCDポート・ファンクション・レジスタ(PFSEG0-PFSEG6) LCD入力切り替え制御レジスタ(ISCLCD)
ポート	<ul style="list-style-type: none"> • 80/85ピン製品(USB搭載製品)： 合計：59本(CMOS入出力：51本 (N-ch O.D.入出力[VDD耐圧]：12本), CMOS入力：5本, CMOS出力：1本, N-chオープン・ドレイン入出力[6V耐圧]：2本) • 80/85ピン製品(USB非搭載製品)： 合計：63本(CMOS入出力：55本 (N-ch O.D.入出力[VDD耐圧]：12本), CMOS入力：5本, CMOS出力：1本, N-chオープン・ドレイン入出力[6V耐圧]：2本) • 100ピン製品(USB搭載製品)： 合計：77本(CMOS入出力：69本 (N-ch O.D.入出力[VDD耐圧]：15本), CMOS入力：5本, CMOS出力：1本, N-chオープン・ドレイン入出力[6V耐圧]：2本) • 100ピン製品(USB非搭載製品)： 合計：81本(CMOS入出力：73本 (N-ch O.D.入出力[VDD耐圧]：15本), CMOS入力：5本, CMOS出力：1本, N-chオープン・ドレイン入出力[6V耐圧]：2本)

正)

表4-1 ポートの構成

項目	構成
制御レジスタ	ポート・モード・レジスタ(PM0-PM8, PM12, PM14, PM15) ポート・レジスタ(P0-P8, P12-P15) ブルアップ抵抗オプション・レジスタ(PU0-PU5, PU7, PU8, PU12, PU14) ポート入力モード・レジスタ(PIM0-PIM4) ポート出力モード・レジスタ(POM0-POM4) ポート・モード・コントロール・レジスタ(PMC2, PMC4, PMC14) A/Dポート・コンフィギュレーション・レジスタ(ADPC) 周辺I/Oリダイレクション・レジスタ(PIOR) (削除) LCDポート・ファンクション・レジスタ(PFSEG0-PFSEG6) LCD入力切り替え制御レジスタ(ISCLCD)
ポート	<ul style="list-style-type: none"> • 80/85ピン製品(USB搭載製品)： 合計：59本(CMOS入出力：51本 (N-ch O.D.入出力[VDD耐圧]：12本), CMOS入力：5本, CMOS出力：1本, N-chオープン・ドレイン入出力[6V耐圧]：2本) • 80/85ピン製品(USB非搭載製品)： 合計：63本(CMOS入出力：55本 (N-ch O.D.入出力[VDD耐圧]：12本), CMOS入力：5本, CMOS出力：1本, N-chオープン・ドレイン入出力[6V耐圧]：2本) • 100ピン製品(USB搭載製品)： 合計：77本(CMOS入出力：69本 (N-ch O.D.入出力[VDD耐圧]：15本), CMOS入力：5本, CMOS出力：1本, N-chオープン・ドレイン入出力[6V耐圧]：2本) • 100ピン製品(USB非搭載製品)： 合計：81本(CMOS入出力：73本 (N-ch O.D.入出力[VDD耐圧]：15本), CMOS入力：5本, CMOS出力：1本, N-chオープン・ドレイン入出力[6V耐圧]：2本)

3. 4.3 ポート機能を制御するレジスタ(p.126)

誤)

4.3 ポート機能を制御するレジスタ

ポートは、次のレジスタで制御します。

- ポート・モード・レジスタ(PMxx)
- ポート・レジスタ(Pxx)
- プルアップ抵抗オプション・レジスタ(PUxx)
- ポート入力モード・レジスタ(PIMxx)
- ポート出力モード・レジスタ(POMxx)
- ポート・モード・コントロール・レジスタ (PMCxx)
- A/Dポート・コンフィギュレーション・レジスタ(ADPC)
- 周辺I/Oリダイレクション・レジスタ (PIOR)
- グローバル・アナログ・インプット・ディスエーブル・レジスタ(GAIDIS)
- LCDポート・ファンクション・レジスタ(PFSEG0-PFSEG6)
- LCD入力切り替え制御レジスタ(ISCLCD)

注意 製品によって、搭載しているレジスタとビットは異なります。各製品に搭載しているレジスタとビットについては、表4 - 2 ~表4 - 5を参照してください。また、搭載していないビットには必ず初期値を設定してください。

正)

4.3 ポート機能を制御するレジスタ

ポートは、次のレジスタで制御します。

- ポート・モード・レジスタ(PMxx)
- ポート・レジスタ(Pxx)
- プルアップ抵抗オプション・レジスタ(PUxx)
- ポート入力モード・レジスタ(PIMxx)
- ポート出力モード・レジスタ(POMxx)
- ポート・モード・コントロール・レジスタ (PMCxx)
- A/Dポート・コンフィギュレーション・レジスタ(ADPC)
- 周辺I/Oリダイレクション・レジスタ (PIOR)

(削除)

- LCDポート・ファンクション・レジスタ(PFSEG0-PFSEG6)
- LCD入力切り替え制御レジスタ(ISCLCD)

注意 製品によって、搭載しているレジスタとビットは異なります。各製品に搭載しているレジスタとビットについては、表4 - 2 ~表4 - 5を参照してください。また、搭載していないビットには必ず初期値を設定してください。

4. 4.3.9 グローバル・アナログ・インプット・ディスエーブル・レジスタ
(GAIDIS)(p.139)

誤)

正)

(削除)

4.3.9 グローバル・アナログ・インプット・ディスエーブル・レジスタ(GAIDIS)

AV_{DD} の電源をオフする時に、AV_{DD} を電源とする入力ポートの入力バッファの貫通電流を防止するレジスタです。

AV_{DD} を電源とする入出力ポートをすべて使用しない場合、GAIDIS レジスタをセット(1) してAV_{DD} の電源をオフすることにより、低消費電力にすることができます。

GAIDIS0ビットを1に設定することにより、AV_{DD}を電源とするすべての入力バッファを入力禁止とし、AV_{DD}の電源をオフした時の貫通電流を防止します。

GAIDISレジスタは、1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。

リセット信号の発生により、00Hになります。

図4-9 グローバル・アナログ・インプット・ディスエーブル・レジスタ(GAIDIS)

アドレス：F007CH リセット時：00H R/W

略号	7	6	5	4	3	2	1	0
GAIDIS	0	0	0	0	0	0	0	GAIDIS0

GAIDIS0	AVDD電源入力バッファ設定
0	入力バッファの入力許可(デフォルト)
1	入力バッファの入力禁止。入力バッファへの貫通電流防止。

AV_{DD} の電源をオフする場合は、次の手順で設定してください。

- ① 入力バッファの入力禁止(GAIDIS0 = 1)に設定
- ② AV_{DD} の電源オフ

AV_{DD} の電源を再投入する場合は、次の手順で設定してください。

- ① AV_{DD} の電源オン
- ② 入力バッファの入力許可(GAIDIS0 = 0)に設定

注意 1. AV_{DD} を電源とする入力ポートに、AV_{DD} 以上の入力電圧を入力しないでください。

注意 2. 入力バッファの入力禁止(GAIDIS0 = 1)を設定した場合、AV_{DD} を電源とするポートのポート・レジスタ(Pxx)の読み出し値は“1”となります。

備考入力バッファの入力禁止(GAIDIS0 = 1)を設定した場合でも、AV_{DD} を電源とするポート機能を使用しない周辺機能は使用できます。