

RL78/G1G

Renesas Starter Kit ユーザーズマニュアル

16 ビット・シングルチップ・マイクロコントローラ RL78 ファミリ

本資料に記載の全ての情報は本資料発行時点のものであり、ルネサス エレクトロニクスは、 予告なしに、本資料に記載した製品または仕様を変更することがあります。 ルネサス エレクトロニクスのホームページなどにより公開される最新情報をご確認ください。

ご注意書き

- 1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、 応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアお よびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これ らの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負い ません。
- 2. 本資料に記載されている情報は、正確を期すため慎重に作成したものですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
- 3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
- 5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、 各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準: コンピュータ、OA機器、通信機器、計測機器、AV機器、

家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準: 輸送機器(自動車、電車、船舶等)、交通用信号機器、

防災・防犯装置、各種安全装置等

当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム(生命維持装置、人体に埋め込み使用するもの等)、もしくは多大な物的損害を発生させるおそれのある機器・システム(原子力制御システム、軍事機器等)に使用されることを意図しておらず、使用することはできません。 たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。 なお、ご不明点がある場合は、当社営業にお問い合わせください。

- 6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件 その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の 故障および事故につきましては、当社は、一切その責任を負いません。
- 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
- 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
- 9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
- 10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
- 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネ サス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する 会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。 外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の 状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。 リセット時、外部発振子(または外部発振回路)を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子(または外部発振回路)を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。 同じグループのマイコンでも型名が違うと、内部 ROM、レイアウトパターンの相違などにより、電気 的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型 名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

このマニュアルの使い方

1. 目的と対象者

このマニュアルは、RSK ハードウェア概要と電気的特性をユーザに理解していただくためのマニュアルです。様々な周辺装置を使用して、RSK プラットフォーム上のサンプルコードを設計するユーザを対象にしています。

このマニュアルは、RSK製品の機能概観を含みますが、組み込みプログラミングまたはハードウェア設計ガイドのためのマニュアルではありません。また、RSKおよび開発環境のセットアップに関するその他の詳細は、チュートリアルに記載しています。

このマニュアルを使用する場合、注意事項を十分確認の上、使用してください。注意事項は、各章の本文中、各章の最 後、注意事項の章に記載しています。

改訂記録は旧版の記載内容に対して訂正または追加した主な箇所をまとめたものです。改訂内容すべてを記録したものではありません。詳細は、このマニュアルの本文でご確認ください。

RSKRL78G1Gでは次のドキュメントを用意しています。ドキュメントは最新版を使用してください。最新版はルネサスエレクトロニクスのホームページに掲載されています。

ドキュメントの種類	記載内容	資料名	資料番号
ユーザーズマニュアル	RSK ハードウェア仕様の説明	RSKRL78G1G ユーザーズマニュアル	R20UT3022JG (本マニュアル)
チュートリアルマニュアル	RSK および開発環境のセットアップ方法 とデバッギング方法の説明	RSKRL78G1G チュートリアルマニュアル	R20UT3019JG
クイックスタートガイド	A4 紙一枚の簡単なセットアップガイド	RSKRL78G1G クイックスタートガイド	R20UT3020JG
コード生成支援ツール チュートリアルマニュアル	コード生成支援ツールの使用方法の説明	RSKRL78G1G コード生成支援ツール チュートリアルマニュアル	R20UT3021JG
回路図	CPU ボードの回路図	RSKRL78G1G CPU ボード回路図	R20UT3017EG
ユーザーズマニュアル ハードウェア編	ハードウェアの仕様(ピン配置、メモリマップ、周辺機能の仕様、電気的特性、タイミング)と動作説明	RL78/G1G ユーザーズマニュアル ハードウェア編	R01UH0499JJ

2. 略語および略称の説明

英語名	備考
Analog-to-Digital Converter	A/D コンバータ
Battery Charging	USB 給電のための規格
Bits per second	転送速度を表す単位、ビット/秒
Controller Area Network	コントローラエリアネットワーク
Central Processing Unit	中央処理装置
Cyclic Redundancy Check	巡回冗長検査
Digital-to-Analog Converter	D/A コンバータ
Dual In-line Package	電子部品パッケージの一種
Direct Memory Access	CPU の命令を介さずに直接データ転送を行う方式
Direct Memory Access Controller	DMA を行うコントローラ
Renesas On-chip Debugging Emulator	ルネサスオンチップデバッギングエミュレータ
Electronically Erasable Programmable Read Only Memory	不揮発性メモリの一種
Electromagnetic Compatibility	電磁環境適合性
Electrostatic Discharge	静電気放電
General PWM Timer	汎用 PWM タイマ
Philips™ Inter-Integrated Circuit Connection Bus	フィリップス社が提唱したシリアル通信方式
Interrupt Request	割り込み要求
Liquid Crystal Display	液晶ディスプレイ
	発光ダイオード
Local Interconnect Network	ローカルインターコネクトネットワーク
Micro-controller Unit	マイクロコントローラユニット
Multi-Function Timer Pulse Unit	マルチファンクションタイマパルスユニット
Not applicable	未対応
Not connected	未接続
Non-maskable Interrupt	ノンマスカブル割り込み
On The Go™	USB 規格の一種
Personal Computer	パーソナルコンピュータ
Parallel Data Capture Unit	パラレルデータキャプチャユニット
Phase Locked Loop	位相同期回路
-	Pmod は Digilent Inc.の商標です。Pmod インタフェース明細は Digilent Inc.の所有物です。Pmod 明細については <u>Digilent Inc.</u> の Pmod License Agreement ページを参照してください。
Port Output Enable	ポートアウトプットイネーブル
Pulse Width Modulation	パルス幅変調
Random Access Memory	ランダムアクセスメモリ
Read Only Memory	リードオンリーメモリ
Renesas Starter Kit	ルネサススタータキット
Realtime Clock	リアルタイムクロック
Serial Array Unit	シリアルアレイユニット
Serial Array Unit Serial Communications Interface	シリアルアレイユニット シリアルコミュニケーションインタフェース
•	
Serial Communications Interface	シリアルコミュニケーションインタフェース
Serial Communications Interface Special Function Registers	シリアルコミュニケーションインタフェース 周辺機能を制御するためのレジスタ
Serial Communications Interface Special Function Registers Serial Peripheral Interface	シリアルコミュニケーションインタフェース 周辺機能を制御するためのレジスタ シリアルペリフェラルインタフェース
Serial Communications Interface Special Function Registers Serial Peripheral Interface Serial Sound Interface	シリアルコミュニケーションインタフェース 周辺機能を制御するためのレジスタ シリアルペリフェラルインタフェース シリアルサウンドインタフェース
Serial Communications Interface Special Function Registers Serial Peripheral Interface Serial Sound Interface Timer Array Unit	シリアルコミュニケーションインタフェース 周辺機能を制御するためのレジスタ シリアルペリフェラルインタフェース シリアルサウンドインタフェース タイマアレイユニット
Serial Communications Interface Special Function Registers Serial Peripheral Interface Serial Sound Interface Timer Array Unit Thin Film Transistor Timer Pulse Unit	シリアルコミュニケーションインタフェース 周辺機能を制御するためのレジスタ シリアルペリフェラルインタフェース シリアルサウンドインタフェース タイマアレイユニット 薄膜トランジスタ タイマパルスユニット
Serial Communications Interface Special Function Registers Serial Peripheral Interface Serial Sound Interface Timer Array Unit Thin Film Transistor	シリアルコミュニケーションインタフェース 周辺機能を制御するためのレジスタ シリアルペリフェラルインタフェース シリアルサウンドインタフェース タイマアレイユニット 薄膜トランジスタ
	Analog-to-Digital Converter Battery Charging Bits per second Controller Area Network Central Processing Unit Cyclic Redundancy Check Digital-to-Analog Converter Dual In-line Package Direct Memory Access Direct Memory Access Controller Renesas On-chip Debugging Emulator Electronically Erasable Programmable Read Only Memory Electromagnetic Compatibility Electrostatic Discharge General PWM Timer Philips™ Inter-Integrated Circuit Connection Bus Interrupt Request Liquid Crystal Display Light Emitting Diode Local Interconnect Network Micro-controller Unit Multi-Function Timer Pulse Unit Not applicable Not connected Non-maskable Interrupt On The Go™ Personal Computer Parallel Data Capture Unit Phase Locked Loop Port Output Enable Pulse Width Modulation Random Access Memory Read Only Memory Renesas Starter Kit

すべての商標および登録商標は、それぞれの所有者に帰属します。

目次

1. 概	t要	8
1.1	--- 目的	8
1.2		
1.3	ボード仕様	
2 雷	『源	a
2.1	動作条件	
2.1	初期起動動作	
۷.۷	忉朔起到到下	9
2 1	· ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	10
3.1	、	
3.1	コンホーネントレイテリトボード寸法	
-		
3.3	部品配置	12
4 + +	7. V± 88 <i>1</i> ズ	4.4
• • • •	き続関係	
4.1	ボード内部の接続関係	
4.2	デバッグ環境の接続関係	15
	L一ザ回路	
5.1	リセット回路	
5.2	クロック回路	
5.3	スイッチ	16
5.4	LED	
5.5	ポテンショメータ	
5.6	Pmod [™]	
5.7	USB シリアル変換	
5.8	簡易 I ² C	19
		00
	1ンフィグレーション	
6.1	CPU ボードのモディファイ	
6.2	電源設定	
6.3	クロック設定	
6.4	ADC & PGA & コンパレータ設定	
6.5	汎用 I/O & LED 設定	23
6.6	I ² C & EEPROM 設定	
6.7	IRQ 設定	
6.8	タイマ設定	
6.9	PMOD1 インタフェース設定	
6.10		
6.11	シリアル & USB シリアル設定	27
_	**	
7. ^	ヽッダ	28
7.1	拡張基板インタフェース (アプリケーションヘッダ)	28
7.2	マイクロコントローラピンヘッダ	32
	1300 34	
	ıード開発	
8.1	概要	
8.2	コンパイラ制限	
8.3	モードサポート	
8.4	デバッグサポート	34

8.5	アドレス空間	34
9. i	追加情報	35

RSKRL78G1G

R20UT3022JG0100 Rev.1.00 2015.01.15

RENESAS STARTER KIT

1. 概要

1.1 目的

本 RSK はルネサスマイクロコントローラ用の評価ツールです。本マニュアルは、RSK ハードウェアの技術的要素を詳しく解説し、クイックスタートガイドおよびチュートリアルでは、ソフトウェアのインストール、デバッグ環境を説明しています。

1.2 特徴

本 RSK は以下の特徴を含みます:

- ルネサスマイクロコントローラのプログラミング
- ユーザコードのデバッギング
- スイッチ、LED、ポテンショメータ等のユーザ回路
- サンプルアプリケーション
- 周辺機能初期化コードのサンプル

CPU ボードはマイクロコントローラの動作に必要な回路を全て備えています。

1.3 ボード仕様

ボード仕様を表 1.1 に示します。

項目	仕様
	型番: R5F11EFAAFP
マイコン	パッケージ: 44-pin LQFP
	内蔵メモリ: ROM 16KB、RAM 1.5KB
オンボードメモリ	I ² C EEPROM: 16Kbit
入力クロック	RL78/G1G メイン用:20MHz
スカラロック	RL78/G1C メイン用:12MHz
 電源 * ¹	電源コネクタ: 5V 入力
电源	電源 IC: 5V 入力、3.3V 出力
デバッグインタフェース	E1 用 14 ピンボックスヘッダ
プッシュスイッチ	リセットスイッチ x 1
	ユーザスイッチ x 3
ポテンショメータ	単回転タイプ、10kΩ
(AD 変換用)	
LED	電源用: (緑) x 1
	ユーザ用: (緑) x 1、(橙) x 1、(赤) x 2
USB シリアル変換	コネクタ: USB-MiniB
インタフェース	ドライバ: RL78/G1C マイクロコントローラ(型番 R5F10JBCANA)
Pmod	PMOD1: アングル型、12 ピンコネクタ
Fillod	PMOD2: ストレート型、12 ピンコネクタ
拡張基板インタフェース *2	2.54mm ピッチ, 26 ピン x 2 (JA1, JA2), 24 ピン x 2 (JA5, JA6)

表 1-1: ボード仕様表

^{*&}lt;sup>1</sup>: レギュレータを介さず RL78/G1G マイコンへ 5V 入力することも可能です。

^{*2:} 製品にコネクタは付属していません。

RSKRL78G1G 2. 電源

2. 電源

2.1 動作条件

E1 エミュレータは最大 200mA の電源を CPU ボードに供給することができます。CPU ボードが他のシステムに接続される場合、そのシステムから CPU ボードに電源を供給してください。なお、CPU ボードにはセンタープラスのバレル型電源ジャックが備え付けられています。

本 CPU ボードは 5V の電圧入力をサポートしており、特定の設定を必要とします。外部電源接続の詳細を表 2-1、表 2-2 に示します。表中の太字の青文字テキストは、CPU ボード出荷時の初期状態を示します。

コネクタ	供給電圧
PWR	5V DC 入力

表 2-1: PWR コネクタ電源仕様

J14 設定 *	供給源	Board_5V	Board_VDD UC_VDD
Shorted Pin1-2	PWR コネクタ/CON_5V/Unregulated_VDD /E1(5V)	5V	5V
Shorted Pin2-3	PWR コネクタ/CON_5V/Unregulated_VDD	5V	3.3V
(または R116 実装)	CON_3V3/E1(3.3V)	n/a	3.3V
All open	設定禁止	設定禁止	設定禁止

表 2-2: 主電源仕様(ジャンパ J14 設定)

本 CPU ボードに過小電圧及び過電圧保護機能はありません。必ず、安定化された(最小 5W)DC 出力でセンタープラスの電源ご使用ください。

2.2 初期起動動作

製品購入時、CPU ボード上のマイクロコントローラにの'Release'ビルドオプションのチュートリアルコードが書き込まれています。チュートリアルコード詳細はコード生成支援ツールチュートリアルマニュアルを参照してください。

^{*:} 製品出荷時ジャンパ J14 は CPU ボードに実装されていません。抵抗 R116 によって"J14 Shorted Pin2-3"と同じ設定になっています。

3. ボードレイアウト

3.1 コンポーネントレイアウト

CPU ボードのコンポーネントレイアウトを図 3-1 に示します。

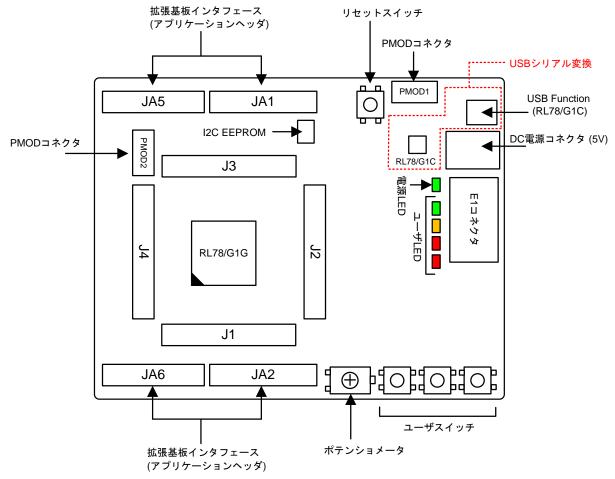


図 3-1: コンポーネントレイアウト

3.2 ボード寸法

ボード寸法およびコネクタ位置を**図 3-2** に示します。拡張基板インタフェースおよびマイクロコントローラピンへッダのスルーホールは、0.1 インチの共通ピッチになっています。

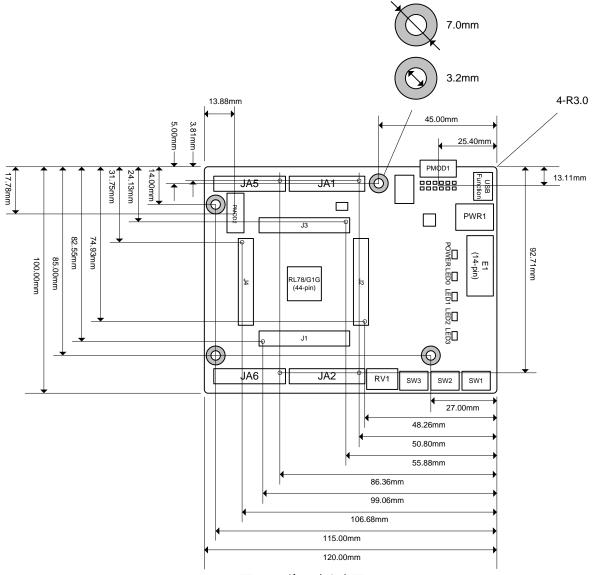


図 3-2: ボード寸法図

3.3 部品配置

CPU ボードの部品面側の部品配置図を**図 3-3、図 3-4** に示します。各部品の部品番号と値は CPU ボード回路 図とともに参照してください。

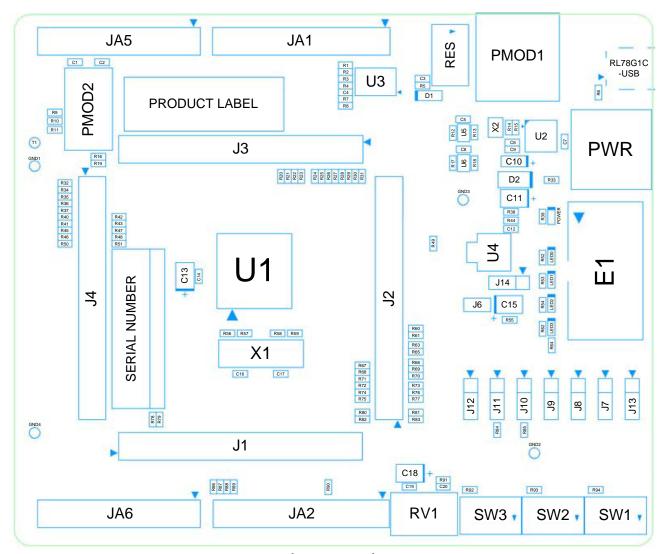


図 3-3: 部品配置図(部品面)

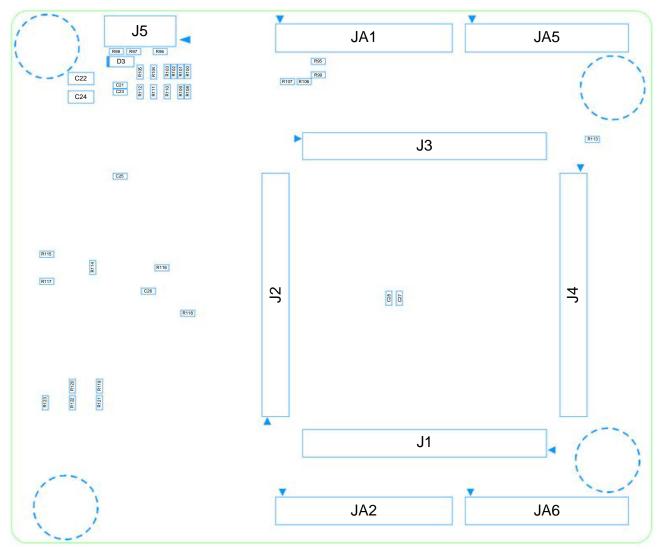


図 3-4: 部品配置図(ハンダ面)

RSKRL78G1G 4. 接続関係

4. 接続関係

4.1 ボード内部の接続関係

CPU ボードコンポーネントとマイクロコントローラの接続関係を**図 4-1** に示します。

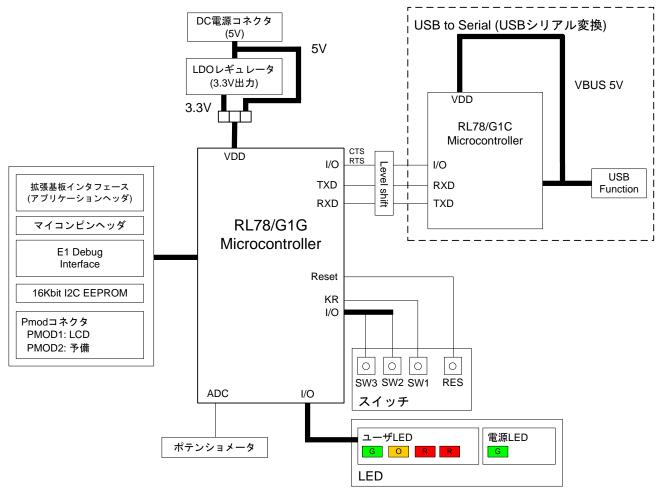


図 4-1: ボード内部の接続関係

RSKRL78G1G 4. 接続関係

4.2 デバッグ環境の接続関係

CPU ボード、E1 エミュレータおよびホスト PC 間の接続を**図 4-2** に示します。

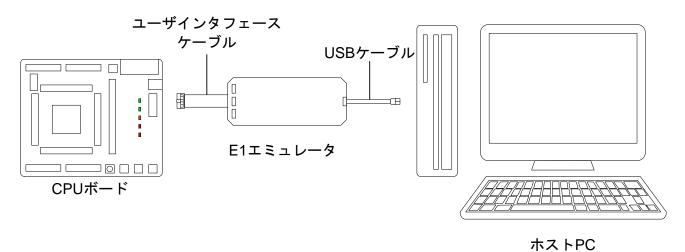


図 4-2: デバッグ環境の接続関係

5. ユーザ回路

5.1 リセット回路

本 CPU ボードはマイクロコントローラ内蔵のパワーオンリセット回路を使用します。また、ボード上の RES スイッチによってリセット信号を生成することが可能です。マイクロコントローラのリセット仕様詳細 については RL78/G1G ユーザーズマニュアルハードウェア編、CPU ボードのリセット回路詳細については CPU ボード回路図を参照してください。

5.2 クロック回路

マイクロコントローラのクロック源用に CPU ボードにはクロック回路が備わっています。マイクロコントローラのクロック仕様詳細については RL78/G1G ユーザーズマニュアルハードウェア編、RL78/G1C グループユーザーズマニュアルハードウェア編、CPU ボードのクロック回路詳細については CPU ボード回路図を参照してください。CPU ボード上の発振子詳細を表 5-1 に示します。

発振子	機能/用途	出荷時の状態	周波数	発振子パッケージ
X1	RL78/G1G 用メインクロック	実装済み	20MHz	表面実装パッケージ
X2	RL78/G1C 用メインクロック	実装済み	12MHz	表面実装パッケージ

表 5-1: 発振子

5.3 スイッチ

CPU ボードには 4 個のプッシュスイッチが備わっています。各スイッチの機能および接続を**表 5-2** に示します。

スイッチ	機能/用途	MCU ピン		
A197	物を用む/パリ級	ポート	ピン	
RES	マイクロコントローラをリセットします。	RESETn	3	
SW1	ユーザコントロール用にキー・リターンに接続。	KR0(P70)	20	
SW2	ユーザコントロール用に汎用 I/O に接続。	P124	4	
SW3	ユーザコントロール用に汎用 I/O に接続。	P123	5	

表 5-2: スイッチ

5.4 LED

CPU ボードには 5 個の LED が備わっています。各 LED の機能、発色および接続を表 5-3 に示します。

LED	発色	機能/用途	MCU ピン		
LED	光色	1988 RE//TD 1285	ポート	ピン	
POWER	緑 (Green)	Board_VDD 電源ラインのインジケータ	-	-	
LED0	緑 (Green)	ユーザ LED	P41	1	
LED1	橙 (Orange)	ユーザ LED	P63	15	
LED2	赤(Red)	ユーザ LED	P72	18	
LED3	赤(Red)	ユーザ LED	P73	17	

表 5-3: LED

5.5 ポテンショメータ

マイクロコントローラの ANIO (Port P20, Pin 41) に単回転ポテンショメータが接続されており、当該端子へ Board_VDD と GND 間の可変アナログ入力が可能です。

ポテンショメータは簡易的にマイクロコントローラに可変アナログ入力供給をするために備え付けられています。A/Dコンバータの精度は保証できませんので、予めご了承ください。

5.6 Pmod™

CPU ボードには Digilent Pmod[™]インタフェース用のコネクタが備わっています。PMOD1 コネクタと互換性のある Debug LCD を接続してください。

LCD モジュールを接続するときは、LCD モジュールの全てのピンが LCD コネクタに適切に接続されていることを確認してください。LCD モジュールは ESD に弱いので、取り扱いには十分気をつけてください。

Digilent Pmod[™]は SPI インタフェースを使用します。PMOD の接続関係を**表 5-4、表 5-5** に示します。

Digilent Pmod™ ピン配置は、通常のピン配置とは異なるため注意してください。詳細は Digilent Pmod™のインタフェース仕様書を参照してください。

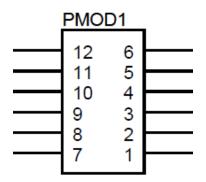


図 5-1: Digilent Pmod™ ピン配置

	Digilent Pmod™コネクタ PMOD1							
ピン	回路ネット名	N	MCU		回路ネット名	M	MCU	
	四届イグド石	ポート ピン	ピン	四時不りでも	ポート	ピン		
1	P62	P62	14	7	P-INTP4	P31	16	
2	P-SO00 TxD0	P51	23	8	P71	P71	19	
2	F-3000_1XD0	_IXD0 P51 23 8	8	P-INTP5	P16	25		
3	P-SI00_RxD0	P50	22	9	P61	P61	13	
4	P-SCK00	P30	21	10	P60	P60	12	
5	GROUND	-	-	11	GROUND	-	-	
6	Board_3V3	-	-	12	Board_3V3	-	-	

表 5-4: Pmod™コネクタ PMOD1

	Digilent Pmod™コネクタ PMOD2							
ピン	同敗さいトタ	MCU ピン 回路ネット名 ポート ピン 回路ネット名	CU	ر د ما	同敗さいし夕	MCU		
	四時イット石		ポート	ピン				
1	P17	P17	24	7	P-INTP4	P31	16	
2	D 2000 TvD0	P51 23	22	8	P27	P27	34	
2	P-SO00_TxD0		23	23 0	P-INTP0	P137	6	
3	P-SI00_RxD0	P50	22	9	P146	P146	32	
4	P-SCK00	P30	21	10	P147	P147	33	
5	GROUND	-	-	11	GROUND	-	-	
6	Board_3V3	-	-	12	Board_3V3	-	-	

表 5-5: Pmod™コネクタ PMOD2

5.7 USB シリアル変換

製品出荷時、RL78/G1G マイクロコントローラのシリアルポート UART1 が RL78/G1C マイクロコントローラのシリアルポートに接続されており、仮想 COM ポートとして使用できます。

ミルフェ信息	機能/用途	M	CU
シリアル信号	(策化/) 还	ポート	ピン
A-SO00_TxD0*1	UART0 送信データ信号	P51	23
A-SI00_RxD0*1	UART0 受信データ信号	P50	22
TxD1	UART1 送信データ信号	P00	43
RxD1	UART1 受信データ信号	P01	42
RS232TX*1	外部 RS232 送信データ信号	-	-
RS232RX* ¹	外部 RS232 受信データ信号	-	-
RL78G1C_CTS*2	送受信開始制御用入力信号	P146	32
RL78G1C_RTS*2	送受信開始制御用出力信号	P147	33

表 5-6: USB シリアル

- *1:製品出荷時は接続されていませんので、シリアルポートを変更する際は6章を参照してください。
- *²: 送受信開始制御については拡張用に設けられた信号で現在サポートしていません。現在のところ機能拡張の予定はございません

初めて RSK と PC の USB ポートを接続した場合、**図 5-2** のように PC 画面にドライバのインストールメッセージが表示されます。その後、PC にドライバのインストール完了メッセージが表示されます。 OS によって、表示内容が異なる場合があります。



図 5-2: USB シリアルドライバインストール画面

5.8 簡易 I²C

RL78/G1G マイクロコントローラは 1 チャネルの簡易 I^2 C を内蔵しており、IIC00 が CPU ボード上の 16K ビット EEPROM に接続されています。EEPROM の詳細および接続については CPU ボード回路図を参照してください

外部の I^2 C デバイスと接続する場合は、ボード上の EEPROM のバス信号を切り離してください。詳細は 6 章を参照してください。

6. コンフィグレーション

6.1 CPU ボードのモディファイ

この章では CPU ボードを異なる設定に変更するための方法(オプションリンク)について説明します。設定はオプションリンク抵抗およびジャンパによって変更できます。

次のセクション以降では、複数の機能を持つ MCU 信号がオプションリンク抵抗(またはジャンパ)の実装/未実装によってどの周辺機能を有効/無効にするかを示します。また、マイクロコントローラ以外の IC およびヘッダの接続情報も含みます。表中の太字の青文字テキストは、CPU ボード出荷時の初期状態を示します。オプションリンク抵抗およびジャンパの位置は3章の部品配置図を参照してください。

ハンダ実装された部品を取外す場合、当該部品付近の部品への損傷を回避するためにハンダコテを 5 秒以上あてないようにしてください。

オプションリンクを変更する場合、信号の競合や短絡がないように関連するオプションリンクも必ず確認してください。マイクロコントローラの多くのピンは複数の機能を持っているので、周辺装置のうちのいくつかは排他的に使用されます。詳細情報に関しては RL78/G1G ユーザーズマニュアルハードウェア編および CPU ボード回路図を参照してください。

6.2 電源設定

電源設定に関連するオプションリンクを表 6-1 に示します。

Reference	機能	実装	未実装	関連
Board_5V	PWR を Board_5V に接続	R33	-	U4.IN
(PWR コネクタ)	接続解除	-	R33	U4.IN
Board_5V	CON_5V を Board_5V に接続	R38	-	U4.IN, JA1
(CON_5V)	接続解除	-	R38	U4.IN, JA1.1
Board_5V	Unregulated_VDD を Board_5V に接続	R44	-	JA6.23
(Unregulated_VDD)	接続解除	-	R44	JA6.23
Board_VDD	レギュレータ出力を Board_VDD に接続	R116	-	-
(U4)	接続解除	-	R116	-
Board_VDD	CON_3V3 を Board_VDD に接続	R55	-	JA1.3
(CON_3V3)	接続解除	-	R55	JA1.3
Board_VDD	Board_3V3 を Board_VDD に接続	R49	-	PMOD1, PMOD2
(Board_3V3)	接続解除	-	R49	PMOD1, PMOD2
Board_VDD	Board_VDD を UC_VDD に接続	R118	-	U1(VDD)
(UC_VDD)	接続解除	-	R118	U1(VDD)

表 6-1: 電源設定オプションリンク

電源設定に関連するジャンパ設定を表 6-2 に示します。

Reference	ジャンパポジション	説明	関連
	Shorted Pin1-2	5V 電源ラインを Board_VDD に接続	-
J14 *1	Shorted Pin2-3	レギュレータ出力を Board_VDD に接続	R116
	All open	設定禁止	-
J6 *2	Shorted Pin1-2	Board_VDD を UC_VDD に接続	R118
J0 -	All open	MCU 消費電流測定設定	-

表 6-2: 電源設定(ジャンパ)

 $[\]star^1$: 製品出荷時ジャンパ J14 は CPU ボードに実装されていません。抵抗 R116 によって"Shorted Pin2-3"と同じ設定になっています。

^{*&}lt;sup>2</sup>: 製品出荷時ジャンパ J6 は CPU ボードに実装されていません。抵抗 R118 によって"Shorted Pin1-2"と同じ 設定になっています。

6.3 クロック設定

クロック設定に関連するオプションリンクを表 6-3に示します。

Reference	機能	実装	未実装	関連
CON_X1,	水晶発振子 X1 を RL78/G1G に接続	R57, R58	R59, R56	U1(X1, X2)
CON_EXCLK	CON_EXCLK を RL78/G1G に接続.	R56	R57, R58	U1(EXCLK)

表 6-3: クロック設定オプションリンク

6.4 ADC & PGA & コンパレータ設定

ADC、PGA(Programmable Gain Amplifiers)、コンパレータ設定に関連するオプションリンクを**表 6-4** に示します。

	N	1CU	MCI	J 周辺機能	選択		接続先選択	•	
信号名	Pin	Port	信号	実装	未実装	インタフェース /機能	実装	未実装	
			TI00	R47	R48, R51	JA2.21	-	-	
TI00_TxD1_CMP0P	43	P00	TxD1	R48	R47, R51	JA6.8 U5.3	- R122 /J7.2-3	- J7.1-2, R120	
			CMP0P	R51	R47 , R48	JA6.20	-	-	
			TO00	R45	R46, R50	JA2.19	-	-	
TO00_RxD1_PGA	42	D01	P01	RxD1	R46	R45, R50	JA6.7	-	-
TOUU_RXDT_PGA	42	PUI	KXDT	K40	K40, K00	U6.4	R121/J8.2-3	J8.1-2, R119	
			PGA	R50	R45, R46	JA2.24	R88	R87	
			AVREFP	R42	R43	JA1.7	-	-	
ANIO_AVREFP	41	P20	ANI0	R43	R42	JA1.9	-	-	
			ANIU	K43	K42	RV1	R91	-	
ANI1 AVREFM	40	P21	ANI1	R40	R41	JA1.10	-	-	
AINI 1_AVKEFIVI	40	۲۷۱	AVREFM	R41	R40	JA1.6	-	-	
D27 ANII7	34	P27	P27	R34	R32	PMOD2.8	R35	R36	
P27_ ANI7	34	PZ/	ANI7	R32	R34	JA5.4	-	-	

表 6-4: ADC & PGA & コンパレータ設定オプションリンク

6.5 汎用 I/O & LED 設定

汎用 I/O、ユーザ LED 設定に関連するオプションリンクを表 6-5 に示します。

	M	CU	N	/ICU 周辺機能	選択		接続先選択	
信号名	Pin	Port	信号	実装	未実装	インタフェース/ 機能	実装	未実装
D(0 100	12	P60	P60	R81	R83	PMOD1.10	-	-
P60_IO0	12	P60	100	R83	R81	JA1.15	-	-
D/1 IO1	13	P61	P61	R82	R80	PMOD1.9	-	-
P61_I01	13	POI	IO1	R80	R82	JA1.16	-	-
			P62	R73	R76, R77	PMOD1.1	-	-
P62_IO2_M1UD	14	P62	102	R76	R73, R77	JA1.17	-	-
			M1UD	R77	R73, R76	JA2.11	-	-
LED1 102	15	P63	LED1	R75	R74	LED1	-	-
LED1_IO3	15	P03	IO3	R74	R75	JA1.18	-	-
CW1 IO4	20	P70	SW1	R60	R61	SW1	-	-
SW1_IO4	20	P/0	IO4	R61	R60	JA1.19	-	-
D71 IOF	19	P71	P71	R68	R67	PMOD1.8	R24	R25
P71_IO5	19	P/I	IO5	R67	R68	JA1.20	-	-
LED2 104	18	P72	LED2	R63	R65	LED2	-	-
LED2_IO6	Ιδ	P/2	106	R65	R63	JA1.21	-	-
LED2 107	17	D72	LED3	R72	R71	LED3	-	-
LED3_IO7	17	P73	107	R71	R72	JA1.22	-	-

表 6-5: 汎用 I/O & LED & SW オプションリンク

6.6 I²C & EEPROM 設定

 I^2 C、EEPROM 設定に関連するオプションリンクを表 6-6、表 6-7 に示します。

	N	1CU		MCU 周辺 機	養能選択	接続先選択			
信号名	Pin	Port	信号	実装	未実装	インタフェー ス/機能	実装	未実装	
			SCL00	J9.1-2	J10.Open	U3.6	R3	-	
SCL00_P-SCK00_A-	21	P30	P-SCK00	J9.2-3	J10.Open	JA1.26 PMOD1.4,	-	R3	
SCK00_INTP3				A-SCK00	J10.1-2	J9.Open	PMOD2.4 JA2.10	-	-
			INTP3	J10.2-3	J9.Open	JA1.23	-	-	
			SDA00	J11.1-2	J12.Open	U3.5	R2	-	
			35/100	J11.1-2	312.0pc11	JA1.25	-	R2	
			INTP1	J11.2-3	J12.Open	JA2.7	-	-	
SDA00_P-SI00_RxD0_A- SI00_RxD0_INTP1	22	2 P50	P-SI00_RxD0	J12.1-2	J11.Open	PMOD1.3, PMOD2.3	-	-	
SIGO_ICADO_IIVII						JA2.8	-	1-	
			A-SI00_RxD0	J12.2-3	J11.Open	U6.4	J8.1-2	J8.2-3 /R121, R119	

表 6-6: I²C & EEPROM オプションリンク(1)

Reference	MCU	周辺機能選択		接続先選択		
Reference	機能	実装	未実装	インタフェース/機能		
SDA00 (JA1_SDA00),	Board_VDD でプルアップ	R7	R8	U3, JA1.25, JA1.26		
SCL00 (JA1_SCL00),	Board_5V でプルアップ	R8	R7	U3, JA1.25, JA1.26		
CD400 CC100	ライトプロテクト有効	R106	-	U3		
SDA00, SCL00	ライトプロテクト無効	-	R106	U3		

表 6-7: I²C & EEPROM オプションリンク(2)

6.7 IRQ 設定

IRQ 設定に関連するオプションリンクを表 6-8 に示します。

	М	CU	MCU.	周辺機能	選択	接	続先選択	
信号名	Pin	Port	信号	実装	未実装	インタフェース /機能	実装	未実装
			P-INTP5	R27	R28, R29	PMOD1.8	R25	R24
P-INTP5_A-INTP5_TRDIOC0	25	P16	A-INTP5	R29	R27, R28	JA2.23	-	-
			TRDIOC0	R28	R27, R29	JA6.13	-	-
			SCL00	10.1.2	I10 Open	U3.6	R3	-
CCLOO D CCKOO A			SCLOO	J9.1-2	J10.Open	JA1.26	-	R3
SCL00_P- SCK00 _A- SCK00_INTP3	21	P30	P-SCK00	J9.2-3	J10.Open	PMOD1.4, PMOD2.4	-	-
			A-SCK00	J10.1-2	J9.Open	JA2.10	-	-
			INTP3	J10.2-3	J9.Open	JA1.23	-	-
		P31	P-INTP4	R66	R69, R70	PMOD1.7	-	-
DINTDA A INTDA TOO2	16				K09, K70	PMOD2.7	R100	-
P-INTP4_A-INTP4_TO03	10		A-INTP4	R69	R66, R70	JA2.9	-	-
			TO03	R70	R66, R69	JA2.20	-	-
			CDAOO	111 1 0	I12 Onon	U3.5	R2	-
			SDA00	J11.1-2	J12.Open	JA1.25	-	R2
CDA00 D CI00 DyD0 A			INTP1	J11.2-3	J12.Open	JA2.7	-	-
SDA00_P-SI00_RxD0_A- SI00_RxD0_INTP1	22	P50	P-SI00_RxD0	J12.1-2	J11.Open	PMOD1.3, PMOD2.3	-	-
SIOU_RXDU_INTPT						JA2.8	-	-
			A-SI00_RxD0	J12.2-3	J11.Open	U6.4	J8.1-2	J8.2-3/R121, R119
D INITIO A INITIO	,	D127	P-INTP0	R78	R79	PMOD2.8	R36	R35
P-INTPO_A-INTPO	6	P137	A-INTP0	R79	R78	JA2.24	R87	R88

表 6-8: IRQ オプションリンク

6.8 タイマ設定

タイマ設定に関連するオプションリンクを表 6-9 に示します。

	N	/ICU	MCL	周辺機能	選択	接網	売先選択	
信号名	Pin	Port	信号	実装	未実装	インタフェース /機能	実装	未実装
			TI00	R47	R48, R51	JA2.21	-	-
						JA6.8	-	-
TI00_TxD1_CMP0P	43	P00	TxD1	R48 R47, R51	U5.3	R122/J7.2-3	J7.1-2, R120	
			CMP0P	R51	R47, R48	JA6.20	-	-
			TO00	R45	R46, R50	JA2.19	-	-
	42	P01	RxD1 R46 R45, R50		JA6.7	-	-	
TO00_RxD1_PGA				U6.4	R121/J8.2-3	J8.1-2, R119		
			PGA	R50	R45, R46	JA2.24	R88	R87
			P-INTP5	R27	R28, R29	PMOD1.8	R25	R24
P-INTP5_A-INTP5_TRDIOC0	25	P16	A-INTP5	R29	R27, R28	JA2.23	-	-
			TRDIOC0	R28	R27, R29	JA6.13	-	-
P17_TI02	24	P17	P17	R31	R30	PMOD2.1	-	-
P17_1102	24	PII	TI02	R30	R31	JA2.22	-	-
			P-INTP4	R66	D40 D70	PMOD1.7	-	-
DINITO4 A INTD4 TO02	16	D21	P-INTP4	K00	R69, R70	PMOD2.7	R100	-
P-INTP4_A-INTP4_TO03	10	P31	A-INTP4	R69	R66, R70	JA2.9	-	-
			TO03	R70	R66, R69	JA2.20	-	-
			P62	R73	R76, R77	PMOD1.1	-	-
P62_IO2_M1UD	14	P62	102	R76	R73, R77	JA1.17	-	-
			M1UD	R77	R73, R76	JA2.11	=	-

表 6-9: タイマオプションリンク

6.9 PMOD1 インタフェース設定

PMOD1 インタフェース設定に関連するオプションリンクを表 6-10 に示します。

信号名		1CU	IV	/ICU 周辺機能	選 択	接続先選択			
信号名	Pin	Port	信号	実装	未実装	インタフェース /機能	実装	未実装	
			P-INTP5	R27	R28, R29	PMOD1.8	R25	R24	
P-INTP5_ A-INTP5 _TRDIOC0	25	P16	A-INTP5	R29	R27, R28	JA2.23	-	-	
			TRDIOC0	R28	R27, R29	JA6.13	-	-	
			601.00	10.1.0	140.0	U3.6	R3	-	
COLOR B COMOR A			SCL00	J9.1-2	J10.Open	JA1.26	-	R3	
SCL00_P-SCK00_A-	21	P30	P-SCK00	J9.2-3	J10.Open	PMOD1.4, PMOD2.4	-	-	
SCK00_INTP3			A-SCK00	J10.1-2	J9.Open	JA2.10	-	-	
			INTP3	J10.2-3	J9.Open	JA1.23	-	-	
			D INTD4	D//	D/0 D70	PMOD1.7	-	-	
DINITOA A INITOA TOOS	1/	D01	P-INTP4	R66	R69, R70	PMOD2.7	R100	-	
P-INTP4_A-INTP4_TO03	16	P31	A-INTP4	R69	R66, R70	JA2.9	-	-	
			TO03	R70	R66, R69	JA2.20	-	-	
			00.400	144.4.0	140.0	U3.5	R2	-	
			SDA00	J11.1-2	J12.Open	JA1.25	-	R2	
CD 400 D Cloo D D0 4			INTP1	J11.2-3	J12.Open	JA2.7	-	-	
SDA00_P-SI00_RxD0_A-	22	P50	P-SI00_RxD0	J12.1-2	J11.Open	PMOD1.3, PMOD2.3	-	-	
SI00_RxD0_INTP1			_		•	JA2.8	-	-	
			A-SI00_RxD0	J12.2-3	J11.Open	U6.4	J8.1-2	J8.2-3/R121, R119	
						JA2.6	-	-	
P-SO00_TxD0_A-SO00_TxD0	23	P51	A-SO00_TxD0	J13.1-2	J13.2-3, R123	U5.3	J7.1-2	J7.2-3, R120 , R122	
			P-SO00_TxD0	J13.2-3/R123	J13.1-2	PMOD1.2, PMOD2.2	-	-	
D.(0.100	40	D/0	P60	R81	R83	PMOD1.10	-	-	
P60_IO0	12	P60	IO0	R83	R81	JA1.15	-	-	
D(4, 104	40	D/4	P61	R82	R80	PMOD1.9	-	-	
P61_I01	13	P61	IO1	R80	R82	JA1.16	-	-	
			P62	R73	R76, R77	PMOD1.1	-	-	
P62 IO2 M1UD	14	P62	102	R76	R73, R77	JA1.17	-	-	
			M1UD	R77	R73, R76	JA2.11	-	-	
		5-4	P71	R68	R67	PMOD1.8	R24	R25	
P71_IO5	19	P71	105	R67	R68	JA1.20	-	-	

表 6-10: PMOD1 インタフェースオプションリンク

6.10 PMOD2 インタフェース設定

PMOD2 インタフェース設定に関連するオプションリンクを表 6-11 に示します。

	М	CU	I.	/ICU 周辺機能選	択	接続	先選択											
信号名	Pin	Port	信号	実装	未実装	インタフェース /機能	実装	未実装										
P17 TI02	24	P17	P17	R31	R30	PMOD2.1	-	-										
1 17_1102	27	1 17	TI02	R30	R31	JA2.22	-	-										
P27 ANI7	34	P27	P27	R34	R32	PMOD2.8	R35	R36										
1 27_AN17	34	1 21	ANI7	R32	R34	JA5.4	-	-										
			SCL00	J9.1-2	J10.Open	U3.6	R3	-										
SCL00_P-SCK00_A-			3CL00	J9.1-Z	J to.Open	JA1.26	-	R3										
SCK00_INTP3	21	P30	P-SCK00	J9.2-3	J10.Open	PMOD1.4, PMOD2.4	-	-										
SCK00_INTP3			A-SCK00	J10.1-2	J9.Open	JA2.10	-	-										
			INTP3	J10.2-3	J9.Open	JA1.23	-	-										
P-INTP4_A-INTP4_TO03 16			P-INTP4 R66 R69, R70	D/0 D70	PMOD1.7	-	-											
	1,	D21	P-INTP4	R00	R69, R70	PMOD2.7	R100	-										
	16	P31	A-INTP4	R69	R66, R70	JA2.9	-	-										
			TO03	R70	R66, R69	JA2.20	-	-										
			00.400	144.4.0	140.0	U3.5	R2	-										
			SDA00	J11.1-2	J12.Open	JA1.25	-	R2										
			INTP1	J11.2-3	J12.Open	JA2.7	-	-										
SDA00_P-SI00_RxD0_A-	22	DEO	DEU	DEO	DEU	P50	DEU	DEO	DEO	DEO	DEO	DEO	P-SI00_RxD0	J12.1-2	J11.Open	PMOD1.3, PMOD2.3	-	-
SI00_RxD0_INTP1	22	P50	_		J11.Open	JA2.8	-	-										
			A-SI00_RxD0	J12.2-3		U6.4	J8.1-2	J8.2- 3/R121, R119										
						JA2.6	-	-										
P-SO00_TxD0_A- SO00_TxD0	23	P51	A-SO00_TxD0	J13.1-2	J13.2-3, R123	U5.3	J7.1-2	J7.2-3, R120, R122										
			P-SO00_TxD0	J13.2-3/R123	J13.1-2	PMOD1.2, PMOD2.2	-	-										
D INITIO A INITIO	1,	D407	P-INTP0	R78	R79	PMOD2.8	R36	R35										
P-INTPO_A-INTPO	6	P137	A-INTP0	R79	R78	JA2.24	R87	R88										
DI 30040 070 D441	1		DI 70C1C CTS	R23	R22	U6.6	-	-										
RL78G1C_CTS_P146	32	P146	P146	R22	R23	PMOD2.9	-	-										
	1		RL78G1C_RTS	R21	R20	U5.1	_	-										
RL78G1C_RTS_P147	33	P147	P147	R20	R21	PMOD2.10	_	1.										

表 6-11: PMOD2 インタフェースオプションリンク

6.11 シリアル & USB シリアル設定

シリアル、USB シリアル設定に関連するオプションリンクを表 6-12 に示します。

	N	//CU	MC	U 周辺機能選	択	接	接続先選択		
信号名	Pin	Port	信 号	実装	未実装	インタフェース /機能	実装	未実装	
			TI00	R47	R48, R51	JA2.21	-	-	
TI00_TxD1_CMP0P	43	P00	TxD1	R48	R47, R51	JA6.8	-	-	
TIOO_TADT_OMITOT	73	1 00			·	U5.3	R122/J7.2-3	J7.1-2, R120	
			CMP0P	R51	R47, R48	JA6.20	-	-	
			TO00	R45	R46, R50	JA2.19	-	-	
TO00 RxD1 PGA	42	P01	RxD1	R46	R45, R50	JA6.7	-	-	
TOUU_KXDT_F GA	42	101	KADI	1140	K43, K30	U6.4	R121/J8.2-3	J8.1-2, R119	
			PGA	R50	R45, R46	JA2.24	R88	R87	
			SCL00	J9.1-2	I10 Onon	U3.6	R3	-	
		P30	SCLOO	J9.1-2	J10.Open	JA1.26	-	R3	
SCL00_P-SCK00_A- SCK00_INTP3	21		P-SCK00	J9.2-3	J10.Open	PMOD1.4, PMOD2.4	-	-	
			A-SCK00	J10.1-2	J9.Open	JA2.10	-	-	
			INTP3	J10.2-3	J9.Open	JA1.23	-	-	
			SDA00	J11.1-2	J12.Open	U3.5	R2	-	
						JA1.25	-	R2	
			INTP1	J11.2-3	J12.Open	JA2.7	-	-	
SDA00_P-SI00_RxD0_A- SI00_RxD0_INTP1	22	P50	P-SI00_RxD0	J12.1-2	J11.Open	PMOD1.3, PMOD2.3	-	-	
			A-SI00_RxD0	J12.2-3		JA2.8	-	-	
					J11.Open	U6.4	J8.1-2	J8.2-3/R121, R119	
						JA2.6	-	-	
P-SO00_TxD0_A-	23	P51	A-SO00_TxD0	J13.1-2	J13.2-3, R123	U5.3	J7.1-2	J7.2-3, R120 , R122	
SO00_TxD0			P-SO00_TxD0	J13.2-3/R123	J13.1-2	PMOD1.2, PMOD2.2	-	-	
DI 70040 OTC D444	20	D14/	RL78G1C_CTS	R23	R22	U6.6	-	-	
RL78G1C_CTS_ P146	32	P146	P146	R22	R23	PMOD2.9	-	-	
DI 70040 DTC D447	20	D4.47	RL78G1C_RTS	R21	R20	U5.1	-	-	
RL78G1C_RTS_ P147	33	P147	P147	R20	R21	PMOD2.10	-	-	
RS232TX	-	-	RS232TX	R120	J7.Open , R122	JA6.5	-	-	
RS232RX	-	-	RS232RX	R119	J8.Open, R121	JA6.6	-	-	

表 6-12: シリアル & USB シリアルオプションリンク

7. ヘッダ

7.1 拡張基板インタフェース (アプリケーションヘッダ)

本 CPU ボードは他のシステムへの接続が可能な拡張基板インタフェース(アプリケーションヘッダ)を備えています。

アプリケーションヘッダ JA1 の接続を**表 7-1** に示します。

		アプリケーシ	ョンヘッダ	JA1		
ピン	ヘッダ名称	MCUピン	ピン	ヘッダ名称	MOULL® S.	
	回路ネット名	MCUE		回路ネット名	MCU ピン	
1	5V	_	2	0V	_	
ı	CON_5V] -		GROUND		
3	3V3		4	0V	_	
3	CON_3V3] -	4	GROUND		
5	AVDD	- NC	6	AVSS	40	
5	NC	T NC	6	AVREFM	40	
7	AVREF	41	8	ADTRG	NC NC	
1	AVREFP	7 41	0	NC	— NC	
9	ADC0	41	10	ADC1	40	
9	ANI0	7 41		ANI1		
11	ADC2	- 39	12	ADC3	38	
11	ANI2	39		ANI3	36	
13	DAC0	- NC	14	DAC1	NC NC	
13	NC			NC	- NC	
15	IO_0	- 12	16	IO_1	13	
13	IO0	7 12	10	IO1	13	
17	IO_2	14	40	IO_3	15	
17	102	7 14	18	IO3	15	
19	IO_4	20	20	IO_5	19	
19	104	7 20	20	IO5	19	
21	IO_6	- 18	22	10_7	17	
۷۱	106			107		
23	IRQ3/IRQAEC/M2_HSIN0	21/NC/NC	24	IIC_EX	NC NC	
۷3	INTP3/NC/NC	Z I/INO/INC	24	NC	- NC	
25	IIC_SDA	- 22	26	IIC_SCL	21	
20	JA1_SDA00 (SDA00)]	20	JA1_SCL00 (SCL00)	21	

表 7-1: アプリケーションヘッダ JA1

アプリケーションヘッダ JA2 の接続を表 7-2 に示します。

			ョンヘッダ	UAL		
ピン・ペッダ名称		MCU ピン	ピン	ヘッダ名称	MCUピン	
	回路ネット名	MICUES		回路ネット名	MICUES	
1	RESET	3	2	EXTAL	7	
'	RESETn] 3		CON_EXCLK] ′	
3	NMI	NC NC	4	Vss1		
3	NC	- INC	4	GROUND]	
5	WDT_OVF	NC NC	6	SCIaTX	- 23	
5	NC	- INC	6	A-SO00_TxD0	23	
7	IRQ0/WKUP/M1_HSIN0	22/NC/22	8	SCIaRX	- 22	
′	INTP1/NC/INTP1	- 22/NC/22	0	A-SI00_RxD0	- 22	
9	IRQ1/M1_HSIN1	16/16	10	SCIaCK	- 21	
9	A-INTP4/A-INTP4	16/16		A-SCK00	- 21	
11	M1_UD	- 14	12	CTSRTS	NC NC	
11	M1UD	- 14	12	NC	- NC	
13	M1_UP	- 26	14	M1_UN	- 27	
13	TRDIOB0	- 20		TRDIOD0	21	
15	M1_VP	- 28	16	M1_VN	- 30	
13	TRDIOA1	- 20	10	TRDIOC1	30	
17	M1_WP	- 29	18	M1_WN	- 31	
17	TRDIOB1	- 29	10	TRDIOD1	31	
19	TimerOut	42	20	TimerOut	16	
19	TO00	42	20	TO03	10	
21	TimerIn	43	22	TimerIn	- 24	
۷ ا	TI00	1 +3	44	TI02] 24	
23	IRQ2/M1_EncZ/M1_HSIN2	25/NC/25	24	M1_POE	6/42	
23	A-INTP5/NC/A-INTP5	- Z5/INC/Z5	24	JA2_PIN24 (A-INTP0/PGA)		
25	M1_TRCCLK	NC NC	26	M1_TRDCLK	NC	
20	NC	1 INC	26	NC	- NC	

表 7-2: アプリケーションヘッダ JA2

アプリケーションヘッダ JA5 の接続を表 7-3 に示します。

		アプリケーシ	ョンヘッダ	JA5		
ピン	ヘッダ名称	MOU LES.		ヘッダ名称		
	回路ネット名	MCUピン	ピン	回路ネット名	MCU ピン	
	ADC4	0.7		ADC5	00	
1	ANI4	37	2	ANI5	36	
2	ADC6	25	4	ADC7	24	
3	ANI6	35	4	ANI7	34	
5	CAN1TX	- NC	6	CAN1RX	NC NC	
5	NC	- NC	6	NC	- NC	
7	CAN2TX	- NC	8	CAN2RX	NC	
,	NC	- NC	8	NC	NC	
0	IRQ4/M2_EncZ/M2_HSIN1	M2_EncZ/M2_HSIN1	10	IRQ5/M2_HSIN2	NC/NC	
9	NC/NC/NC	NC/NC/NC		NC/NC	INC/INC	
11	M2_UD	- NC	12	M2_Uin	NC NC	
11	NC	- NC		NC	INC	
13	M2_Vin	- NC	14	M2_Win	NC NC	
13	NC			NC	INC	
15	M2_Toggle	- NC	16	M2_POE	NC NC	
10	NC		10	NC	- NC	
17	M2_TRCCLK	- NC	18	M2_TRDCLK	NC	
17	NC		10	NC	- NC	
19	M2_UP	- NC	20	M2_UN	NC NC	
19	NC	INC	20	NC	INC .	
21	M2_VP	- NC	22	M2_VN	NC NC	
	NC			NC	INC INC	
23	M2_WP	- NC	24	M2_WN	NC NC	
20	NC		24	NC	INC	

表 7-3: アプリケーションヘッダ JA5

アプリケーションヘッダ JA6 の接続を表 7-4 に示します。

		アプリケーシ	ョンヘッダ	JA6	
ピン	ヘッダ名称	MCU ピン	ピン	ヘッダ名称	MCU ピン
	回路ネット名	MICO L J		回路ネット名	MICO L J
1	DREQ	NC NC	2	DACK	NC NC
1	NC	- NC	2	NC	- NC
2	TEND	NC	4	STBYn	NC NC
3	NC	NC NC	4	NC	- NC
5	RS232TX	NC	6	RS232RX	NC NC
5	RS232TX	- NC	0	RS232RX	- NC
7	SCIbRX	42	0	SCIbTX	43
1	RxD1	42	8	TxD1	43
0	SCIcTX	NC	10	SCIbCK	NC NC
9	NC	NC		NC	- NC
11	SCIcCK	NC	12	SCIcRX	NC NC
11	NC	- NC		NC	- NC
13	M1_Toggle	25	14	M1_Uin	NC NC
13	TRDIOC0			NC	- NC
15	M1_Vin	NC NC	16	M1_Win	NC NC
15	NC	INC		NC	- NC
17	Reserved	NC NC	18	Reserved	NC NC
17	NC	- NC	10	NC	- NC
10	Reserved	NC NC	20	CMP0P	43
19	NC	- NC	20	CMP0P	43
21	Reserved	NC NC	22	CMP1P	44
۷۱	NC	INC	22	CMP1P	44
22	Unregulated_VDD		24	Vss	
23	Unregulated_VDD		24	GROUND	-

表 7-4: アプリケーションヘッダ JA6

7.2 マイクロコントローラピンヘッダ

本 CPU ボードはマイクロコントローラとの接続を容易にするマイクロコントローラピンヘッダを備えています。マイクロコントローラピンヘッダ J1 の接続を表 7-5 に示します。

	マイクロコントローラピンヘッダ J1						
ピン	回路ネット名	MCUピン	ピン	回路ネット名	MCU ピン		
1	LED0	1	2	TOOL0	2		
3	RESETn	3	4	SW2	4		
5	SW3	5	6	P-INTP0_A-INTP0	6		
7	CON_EXCLK	7	8	CON_X1	8		
9	NC	-	10	GROUND	10		
11	UC_VDD	11	12	NC	NC		
13	NC	NC	14	NC	NC		
15	NC	NC	16	NC	NC		
17	NC	NC	18	NC	NC		
19	NC	NC	20	NC	NC		
21	NC	NC	22	NC	NC		
23	NC	NC	24	NC	NC		
25	NC	NC	26	NC	NC		
27	NC	NC	28	NC	NC		
29	NC	NC	30	NC	NC		
31	NC	NC	32	NC	NC		
33	NC	NC	34	NC	NC		
35	NC	NC	36	NC	NC		

表 7-5: マイクロコントローラピンヘッダ J1

マイクロコントローラピンヘッダ J2 の接続を表 7-6 に示します。

	マイクロコントローラピンヘッダ J2						
ピン	回路ネット名	MCU ピン	ピン	回路ネット名	MCU ピン		
1	P60_IO0	12	2	P61_IO1	13		
3	P62_IO2_M1UD	14	4	LED1_IO3	15		
5	P-INTP4_A-INTP4_TO03	16	6	LED3_IO7	17		
7	LED2_IO6	18	8	P71_IO5	19		
9	SW1_IO4	20	10	SCL00_P-SCK00_A- SCK00_INTP3	21		
11	SDA00_P-SI00_RxD0_A- SI00_RxD0_INTP1	22	12	NC	NC		
13	NC	NC	14	NC	NC		
15	NC	NC	16	NC	NC		
17	NC	NC	18	NC	NC		
19	NC	NC	20	NC	NC		
21	NC	NC	22	NC	NC		
23	NC	NC	24	NC	NC		
25	NC	NC	26	NC	NC		
27	NC	NC	28	NC	NC		
29	NC	NC	30	NC	NC		
31	NC	NC	32	NC	NC		
33	NC	NC	34	NC	NC		
35	NC	NC	36	NC	NC		

表 7-6: マイクロコントローラピンヘッダ J2

マイクロコントローラピンヘッダ J3 の接続を表 7-7 に示します。

	マイクロコントローラピンヘッダ J3						
ピン	回路ネット名	MCU ピン	ピン	回路ネット名	MCU ピン		
1	P-SO00_TxD0_A- SO00_TxD0	23	2	P17_TI02	24		
3	P-INTP5_A- INTP5_TRDIOC0	25	4	TRDIOB0	26		
5	TRDIOD0	27	6	TRDIOA1	28		
7	TRDIOB1	29	8	TRDIOC1	30		
9	TRDIOD1	31	10	RL78G1C_CTS_P146	32		
11	RL78G1C_RTS_P147	33	12	NC	NC		
13	NC	NC	14	NC	NC		
15	NC	NC	16	NC	NC		
17	NC	NC	18	NC	NC		
19	NC	NC	20	NC	NC		
21	NC	NC	22	NC	NC		
23	NC	NC	24	NC	NC		
25	NC	NC	26	NC	NC		
27	NC	NC	28	NC	NC		
29	NC	NC	30	NC	NC		
31	NC	NC	32	NC	NC		
33	NC	NC	34	NC	NC		
35	NC	NC	36	NC	NC		

表 7-7: マイクロコントローラピンヘッダ J3

マイクロコントローラピンヘッダ J4 の接続を表 7-8 に示します。

		マイクロコントロ	コーラピング	ヽッダ J4	
ピン	回路ネット名	MCU ピン	ピン	回路ネット名	MCU ピン
1	P27_ANI7	34	2	ANI6	35
3	ANI5	36	4	ANI4	37
5	ANI3	38	6	ANI2	39
7	ANI1_AVREFM	40	8	ANI0_AVREFP	41
9	TO00_RxD1_PGA	42	10	TI00_TxD1_CMP0P	43
11	CMP1P	44	12	NC	NC
13	NC	NC	14	NC	NC
15	NC	NC	16	NC	NC
17	NC	NC	18	NC	NC
19	NC	NC	20	NC	NC
21	NC	NC	22	NC	NC
23	NC	NC	24	NC	NC
25	NC	NC	26	NC	NC
27	NC	NC	28	NC	NC
29	NC	NC	30	NC	NC
31	NC	NC	32	NC	NC
33	NC	NC	34	NC	NC
35	NC	NC	36	NC	NC

表 7-8: マイクロコントローラピンヘッダ J4

RSKRL78G1G 8. コード開発

8. コード開発

8.1 概要

コードのデバッギングはルネサス開発ツール E1 エミュレータを経由して PC に CPU ボードを接続して行われます。E1 エミュレータは本製品に同梱されています。

E1 エミュレータのデバッグ機能に関する詳細情報は、E1/E20 エミュレータユーザーズマニュアルおよび該当マイクロコントローラ用別冊マニュアルを参照してください。

8.2 コンパイラ制限

本製品に同梱のコンパイラは、メモリ制限があります。使用可能なメモリ範囲が内部 ROM の 64K バイトと内部 RAM に制限されます。フルバージョンのライセンスが必要な方は、ルネサス特約店にご依頼ください。

8.3 モードサポート

本 CPU ボードは、シングルチップモードをサポートします。

8.4 デバッグサポート

E1 エミュレータはソフトウェアブレーク、ハードウェアブレークおよびトレース機能をサポートします。ソフトウェアブレークの本数は最大 2000 本、ハードウェアブレークの本数は最大 1 本です。その他の詳細情報は E1/E20 エミュレータユーザーズマニュアルおよび該当マイクロコントローラ用別冊マニュアルを参照してください。

8.5 アドレス空間

マイクロコントローラの動作モードによるアドレス空間詳細は RL78/G1G ユーザーズマニュアルハードウェア編のメモリ空間を参照してください。

RSKRL78G1G 9. 追加情報

9. 追加情報

サポート

RL78/G1G マイクロコントローラに関する詳細情報は、RL78/G1G ユーザーズマニュアルハードウェア編を参照してください。

アセンブリ言語に関する詳細情報は、RL78 ファミリユーザーズマニュアルソフトウェア編を参照してください。

オンラインの技術サポート、情報等は以下のウェブサイトより入手可能です:

http://japan.renesas.com/rskrl78g1g (日本サイト)

<u>http://www.renesas.com/rskrl78g1g</u> (グローバルサイト)

オンライン技術サポート

技術関連の問合せは、以下を通じてお願いいたします。

日本: <u>csc@renesas.com</u> グローバル: <u>csc@renesas.com</u>

ルネサスのマイクロコントローラに関する総合情報は、以下のウェブサイトより入手可能です:

http://japan.renesas.com/ (日本サイト)
http://www.renesas.com/ (グローバルサイト)

商標

本書で使用する商標名または製品名は、各々の企業、組織の商標または登録商標です。

著作権

本書の内容の一部または全てを予告無しに変更することがあります。

本書の著作権はルネサス エレクトロニクス株式会社にあります。ルネサス エレクトロニクス株式会社の書面での承諾無しに、本書の一部または全てを複製することを禁じます。

- © 2015 Renesas Electronics Europe Limited. All rights reserved.
- © 2015 Renesas Electronics Corporation. All rights reserved.
- © 2015 Renesas System Design Co., Ltd. All rights reserved.

改訂記録 RSKRL78G1G ユーザーズマニュアル	
----------------------------	--

Rev.	発行日		改訂内容
		ページ	ポイント
1.00	2015.01.15	_	初版発行
		_	

RSKRL78G1G ユーザーズマニュアル

発行年月日 2015年1月15日 Rev.1.00

発行 ルネサス エレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部 1753



営業お問合せ窓口

http://www.renesas.com

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒100-0004 千代田区大手町2-6-2 (日本ビル)

 技術的なの同音せあよび真科のと請求は下記へとつぞ。 総合お問合せ窓口:http://japan.renesas.com/contact/

RL78/G1G

