# RENESAS

# RZ/T1グループ

R-IN Engine 搭載製品 初期設定

R01AN2989JJ0131 Rev.1.31 2018.07.13

アプリケーションノート

# 要旨

本アプリケーションノートでは、RZ/T1 の R-IN Engine 搭載製品 初期設定を行うサンプルプログラムについて説明します。

R-IN Engine 搭載製品 初期設定サンプルプログラムの特長を以下に示します。

- Cortex-R4 コアはリセット解除後に初期設定を行い、Cortex-M3 コアのリセット解除処理を行います。その後 CPU 間割り込みを発生させ、一定周期で LED0 の点滅処理を行います。
- Cortex-M3 コアはリセット解除後に初期設定を行い、Cortex-R4 からの CPU 間割り込み要求を待ちます。 CPU 間割り込み要求を受け付けた後は、LED1 を点灯させます。
- スイッチ SW2 を押下すると、Cortex-R4 コアは外部端子割り込み処理により、LED0 の点灯/消灯の状態 を LED データとして共有メモリ領域に書き込みます。一方 Cortex-M3 コアは常に共有メモリの LED データを読み込み、点灯/消灯状態を LED1 に反映させます。

# 対象デバイス

RZ/T1 グループ

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分 評価してください。



目ン
----

1.	仕様		4
2.	動作環境.		5
3.	関連アプ	リケーションノート	6
4	周辺機能	<b>前田</b>	7
 		ー マジロ	
э.		エア記	ס و
	5.1 ハ <sup>-</sup>	- ドウェブ 構成例	0 8
6		<sup>7</sup> 畑」 見	0
ю.	シノトワ	エア説明	9
	611	F似女	10
	62 4=	- 医円半囲	10
	621	とり、 シン	10
	622		10
	623	例外処理ベクタテーブル	10
	6.3 使日	目割り込み一覧	14
	6.0 反, 6.4 固定	713, 200	14
	6.5 定装	と 加 立	15
	6.6 構ì	告体/共用体/列举型一覧	15
	6.7 大均		16
	6.8 関数	数一覧	16
	6.9 関数	数仕様	17
	6.9.1	R_SHM_Init	17
	6.9.2	R_SHM_memcpy	17
	6.9.3	R_SHM_Load_uint32	17
	6.9.4	R_SHM_Load_int32	18
	6.9.5	R_SHM_Load_uint16	18
	6.9.6	R_SHM_Load_int16	18
	6.9.7	R_SHM_Load_uint8	19
	6.9.8	R_SHM_Load_int8	19
	6.9.9	main (Cortex-R4)	19
	6.9.10	init_cm3(Cortex-R4)	20
	6.9.11	main (Cortex-M3)	20
	6.9.12	R_IRQ9_isr(Cortex-R4)	20
	6.9.13	IRQ_INTERCPU_IRQHandler	21
	6.10 フロ	コーチャート	22
	6.10.1	共用メモリドライバ初期化処理	22
	6.10.2	共用メモリ領域用メモリコピー処理	23
	6.10.3	共用メモリ領域用 uint 4 バイトデータロード処理	24
	6.10.4	共用メモリ領域用 int 4 バイトデータロード処理	24
	6.10.5	共用メモリ領域用 uint 2 バイトデータロード処理	24

	6.10.6	共用メモリ領域用 int 2 バイトデータロード処理	. 24	
	6.10.7	共用メモリ領域用 uint 1 バイトデータロード処理	. 24	
	6.10.8	共用メモリ領域用 int 1 バイトデータロード処理	. 24	
	6.10.9	メイン処理(Cortex-R4)	. 25	
	6.10.10	Cortex-M3 コア初期化処理	. 26	
	6.10.11	メイン処理(Cortex-M3)	. 27	
	6.10.12	R_IRQ9 割り込み(IRQ 端子割り込み 5)処理	. 28	
	6.10.13	CPU 間割り込み処理	. 28	
7.	サンプルフ	゜ログラム	. 29	
8.	参考ドキュ	メント	. 30	
付録 1	す録 1. 各開発環境における補足内容			

# 1. 仕様

表 1.1 に使用する周辺機能と用途を、図 1.1 に動作環境を示します。

#### 表1.1 使用する周辺機能と用途

周辺機能	用途
クロック発生回路(CPG)	CPUクロックおよび低速オンチップオシレータで使用
割り込みコントローラ(ICUA)	外部割り込み入力端子 (IRQ5)、CPU間割り込みで使用
拡張内蔵RAM	共用メモリ領域(拡張内蔵Instruction RAM(以降、RAM Iと略す)および Cortex-M3用プログラム領域メモリ(拡張内蔵Data RAM(以降、RAM Dと 略す)で使用
エラーコントロールモジュール(ECM)	ERROROUT#端子の初期化
汎用入出力ポート	LEDの点灯および消灯のための端子制御に使用





# 2. 動作環境

本アプリケーションノートのサンプルプログラムは、以下の環境を想定しています。

#### 表2.1 動作環境

項目	内容
使用マイコン	RZ/T1グループ
動作周波数	CPUCLK = 450MHz (Cortex-R4)、 ICLK = 150MHz (Cortex-M3)
動作電圧	3.3V
統合開発環境	IARシステムズ製 Embedded Workbench <sup>®</sup> for Arm Version 8.20.2 Arm製 DS-5 <sup>TM</sup> 5.26.2 RENESAS製 e2studio 6.1.0
動作モード	SPIブートモード 16ビットパスブートモード
使用ボード	RZ/T1 Evaluation Board (RTK7910022C00000BR)
使用デバイス (ボード上で使用する機能)	<ul> <li>NOR フラッシュメモリ (CS0、CS1空間に接続) メーカ名: Macronix International Co、型名: MX29GL512FLT2I-10Q</li> <li>SDRAM (CS2、CS3空間に接続) メーカ名: Integrated Silicon Solution Inc、型名: IS42S16320D-7TL</li> <li>シリアルフラッシュメモリ メーカ名: Macronix International Co、型名: MX25L51245G</li> </ul>



# 3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

• RZ/T1 グループ初期設定



# 4. 周辺機能説明

クロック発生回路(CPG)、割り込みコントローラ(ICUA)、エラーコントロールモジュール(ECM)、拡張内蔵 RAM、汎用入出力ポートについての基本的な内容は、RZ/T1グループ・ユーザーズマニュアル ハードウェア編を参照してください。



# 5. ハードウェア説明

# 5.1 ハードウェア構成例

図 5.1 にハードウェア構成例を示します。



図 5.1 ハードウェア構成例

## 5.2 使用端子一覧

表 5.1 に使用端子と機能を示します。

#### 表5.1 使用端子と機能

端子名	入出力	内容
MD0	入力	動作モードの選択
MD1	入力	MD0="L"、MD1="L"、MD2="L" (SPIブートモード) MD0="L" MD1="H" MD2="L" (16ビットバスブートモード)
MD2	入力	
IRQ5	入力	SW2(IRQ端子割り込み)
PF7	出力	LED0の点灯および消灯
P56	出力	LED1の点灯および消灯



# 6. ソフトウェア説明

以降、特に明記しない場合は EWARM (IAR 社製)を使用した場合について説明を行います。

## 6.1 動作概要

本サンプルプログラムでは、Cortex-R4 コアと Cortex-M3 コアによる初期設定を行います。

- Cortex-R4 コア側のプログラムは、電源投入後に初期設定を行い Cortex-M3 コアのプログラムコードを 外付けフラッシュメモリから拡張内蔵 RAM ヘコピーし(RAM 実行版はコピー処理をしません)、 Cortex-M3 コアのリセット解除を行います。その後、LED 制御用のポート設定や割り込みを設定し、 CPU 間割り込みを発生させて Cortex-M3 側へ初期化の完了を通知します。
- ② Cortex-M3 コア側のプログラムは、ソフトウェアリセット2 解除後に初期設定を行い Cortex-R4 コア からの CPU 間割り込みを待ちます。
- ③ Cortex-R4 コア側は、LED0 を一定周期で点滅させます。また、スイッチ SW2 の押下を検出すると、 共用メモリ領域(拡張内蔵 RAM)に LED データとして LED0 の点灯状態(点灯/消灯)を書き込みま す。一方、Cortex-M3 コア側は常時共用メモリの LED データの値を読み込み、その値に応じて LED1 の 点灯表示を行います(初期値は点灯)。例えば LED0 が消灯時に SW2 を押下すると、LED1 にも点灯状 態が反映され消灯状態になります。

図 6.1 に R-IN Engine 搭載製品 初期設定処理の概要動作を示します。



図 6.1 R-IN Engine 搭載製品 初期設定処理の概要動作

#### 6.1.1 使用準備

使用するプロジェクトによって、RZ/T1 Evaluation Board (RTK7910022C00000BR) 上にある SW4 の設定 が異なります。表 6.1 に SW4 の設定を示します。SW4 の各設定につきましては、RZ/T1 Evaluation Board RTK7910022C00000BR ユーザーズマニュアルに記載しています。詳細は、8. 参考ドキュメントを参照して ください。

表6.1 SW4の設定

サンプルプログラム	SW4-1	SW4-2	SW4-3	SW4-4	SW4-5	SW4-6
16ビットバスブートモード版	ON	OFF	ON	ON	ON	OFF
SPIブートモード版	ON	ON	ON	ON	ON	OFF
RAM実行版	上記いずれかの SW4 設定					

#### 6.2 メモリマップ

RZ/T1 グループのアドレス空間と RZ/T1 評価ボードのメモリマッピングについては、アプリケーション ノート「RZ/T1 グループ初期設定」およびユーザーズマニュアル ハードウエア編に記載しています。

## 6.2.1 サンプルプログラムのセクション配置

**表 6.2**に使用するセクション、図 6.2 にセクション配置(16 ビットバスブート版の例)を示します。 Cortex-R4 のセクションの詳細については、アプリケーションノート「RZ/T1 グループ初期設定」に記載 しています。

領域の名前	内容	タイプ	ロード領域	実行領域
VECTOR_WBLOCK	リセット、例外ベクタテーブル	Code	—	ATCM
USER_PRG_WBLOCK	ユーザアプリケーションプログラム領域(実行用)	Code	—	ATCM
USER_DATA_WBLOCK	ユーザアプリケーションプログラム用変数領域(実行用)	Data	—	ATCM
CSTACK	スタック領域	Data	—	ATCM
SVC_STACK	スーパバイザ(SVC)モードのスタック領域	Data	—	ATCM
IRQ_STACK	IRQモードのスタック領域	Data	—	ATCM
FIQ_STACK	FIQモードのスタック領域	Data	—	ATCM
UND_STACK	未定義(UND)モードのスタック領域	Data	_	ATCM
ABT_STACK	アボート(ABT)モードのスタック領域	Data	—	ATCM
LDR_DATA_WBLOCK	ローダプログラム用変数領域(実行用)	Data	—	BTCM
LDR_PRG_WBLOCK	ローダプログラム領域(実行用)	Code	—	BTCM
ldr_param	ローダ用パラメータ <sup>注1</sup>	Data	FLASH <sup>注2</sup>	—
LDR_PRG_RBLOCK	ローダプログラム領域(格納用) <sup>注1</sup>	Code	FLASH <sup>注2</sup>	—
LDR_DATA_RBLOCK	ローダプログラム用変数領域(格納用) <sup>注1</sup>	Data	FLASH <sup>注2</sup>	—
VECTOR_RBLOCK	リセット、例外ベクタテーブル領域(格納用) <sup>注1</sup>	Code	FLASH <sup>注2</sup>	—
USER_PRG_RBLOCK	ユーザアプリケーションプログラム領域(格納用) <sup>注1</sup> 、 Cortex-M3用ユーザアプリケーションプログラム領域(格納用) <sup>注3</sup>	Code	FLASH <sup>注2</sup>	_
USER_DATA_RBLOCK	ユーザアプリケーションプログラム用変数領域(格納用) <sup>注1</sup>	Data	FLASH <sup>注2</sup>	_

表62	使田するセクション	(Cortex-R4)
衣 0.2	使用りるセンション	(Contex-R4)

注1. RAM実行版では、存在しません。

注2. 16ビットバスブートモード版では、NORフラッシュメモリ、SPIブートモード版では、シリアル・フラッシュメモリとなり ます。

注3. RAM実行版では存在しません。代わりにCortex-M3のセクション配置に基づいて開発ツールで直接、実行領域である拡張内 蔵RAMIにダウンロードされます。

表6.3	使用するセクション	(Cortex-M3)

領域の名前	内容	タイプ	ロード領域	実行領域
vectors	ベクタ領域	Code	拡張内蔵 RAM I	拡張内蔵 RAM I
readonly	ユーザアプリケーションプログラム領域	Code	拡張内蔵 RAM I	拡張内蔵 RAM I
_SHARED_MEM	共用メモリ領域	Data	拡張内蔵 RAM D	拡張内蔵 RAM D
readwrite	ユーザアプリケーションプログラム用変数領域	Data	拡張内蔵 RAM D	拡張内蔵 RAM D
HEAP	ヒープ領域	Data	拡張内蔵 RAM D	拡張内蔵 RAM D
CSTACK	スタック領域	Data	拡張内蔵 RAM D	拡張内蔵 RAM D







図 6.2 セクション配置(Cortex-R4, 16 ビットバスブートの例)



図 6.3 セクション配置 (Cortex-M3)

## 6.2.2 MPU の設定

MPUの設定は、アプリケーションノート「RZ/T1 グループ初期設定」に記載しています。

#### 6.2.3 例外処理ベクタテーブル

例外処理のベクタテーブルは、アプリケーションノート「RZ/T1 グループ初期設定」に記載しています。



# 6.3 使用割り込み一覧

表 6.4 にサンプルプログラムで使用する割り込みを示します。

表 6.4 サンプルプログラムで使用する割り込み

割り込み(Source ID)	優先度	処理概要
CPU間割り込み(IRQ1)	15	Cortex-R4からCortex-M3へ初期化設定の完了を通知します(Cortex-R4、 Cortex-M3)。
IRQ端子割り込み5(IRQ9)	15	SW2が押されるとLED0の点灯状態(点灯/消灯)が共用メモリに書き込まれ ます(Cortex-R4コアのみ)。

## 6.4 固定幅整数一覧

表 6.5 にサンプルプログラムで使用する固定幅整数を示します。

表 6.5 サンプルプログラムで使用する固定幅整数

シンボル	内容
int8_t	8ビット整数、符号あり(標準ライブラリにて定義)
int16_t	16ビット整数、符号あり(標準ライブラリにて定義)
int32_t	32ビット整数、符号あり(標準ライブラリにて定義)
int64_t	64ビット整数、符号あり(標準ライブラリにて定義)
uint8_t	8ビット整数、符号なし(標準ライブラリにて定義)
uint16_t	16ビット整数、符号なし(標準ライブラリにて定義)
uint32_t	32ビット整数、符号なし(標準ライブラリにて定義)
uint64_t	64ビット整数、符号なし(標準ライブラリにて定義)



# 6.5 定数/エラーコード一覧

**表 6.6** にサンプルプログラムで使用する定数を示します。Cortex-R4 コアのプログラムの詳細については アプリケーションノート「RZ/T1 グループ初期設定」に記載しています。

表6.6 サンプルプログラムで使用する定数

定数名	設定値	内容
LED_OUTPUT_HIGH	(1)	LED点灯表示用の出力データ
SHM_SUCCESS	(0)	共用メモリドライバの正常制御フラグ
SHM_ERR	(-1)	共用メモリドライバの異常制御フラグ
SHM_SEMFNO_TOTAL	(8)	共用メモリドライバ用セマフォフラグの総数
SHM_SEMFNO_0	(0)	共用メモリドライバ用セマフォフラグ0
SHM_SEMFNO_1	(1)	共用メモリドライバ用セマフォフラグ1
SHM_SEMFNO_2	(2)	共用メモリドライバ用セマフォフラグ2
SHM_SEMFNO_3	(3)	共用メモリドライバ用セマフォフラグ3
SHM_SEMFNO_4	(4)	共用メモリドライバ用セマフォフラグ4
SHM_SEMFNO_5	(5)	共用メモリドライバ用セマフォフラグ5
SHM_SEMFNO_6	(6)	共用メモリドライバ用セマフォフラグ6
SHM_SEMFNO_7	(7)	共用メモリドライバ用セマフォフラグ7

## 6.6 構造体/共用体/列挙型一覧

図 6.4 にサンプルプログラムで使用する構造体/共用体/列挙型を示します。Cortex-R4 コアのプログラムの詳細についてはアプリケーションノート「RZ/T1 グループ初期設定」に記載しています。

```
/* Shared memory struct */
/* Size MAX 4KB */
struct st_shm
ł
  uint32_t LED_DATA;
};
/* struct of [SYSTEM.SYTSEMFn] register */
typedef struct
ş
      union
      ł
               unsigned long LONG;
               struct
                {
                        unsigned long SEMF:1;
                        unsigned long :31;
                } BIT;
      } SYTSEMF;
} st_sytsemf;
```



図 6.4 サンプルプログラムで使用する構造体/共用体/列挙型

#### 6.7 大域変数一覧

**表 6.7** に大域変数を示します。Cortex-R4 コアのプログラムの詳細についてはアプリケーションノート 「RZ/T1 グループ初期設定」に記載しています。

#### 表6.7 大域変数一覧

型	変数名	内容	使用関数
uint8_t	g_ready_flag	Cortex-R4初期化完了フラグ	init_main.c(Cortex-M3)
uint32_t	g_led_data	LED表示用データ変数	main.c(Cortex-R4) init_main.c(Cortex-M3)

#### 6.8 関数一覧

**表 6.8**に関数を示します。Cortex-R4 コアのプログラムの詳細についてはアプリケーションノート「RZ/T1 グループ初期設定」に記載しています。

#### 表6.8 関数一覧

関数名	ページ番号
R_SHM_Init	17
R_SHM_memcpy	17
R_SHM_Load_uint32	17
R_SHM_Load_int32	18
R_SHM_Load_uint16	18
R_SHM_Load_int16	18
R_SHM_Load_uint8	19
R_SHM_Load_int8	19
main (Cortex-R4)	19
init_cm3 (Cortex-R4)	20
R_IRQ9_isr (Cortex-R4)	20
main (Cortex-M3)	20
IRQ_INTERCPU_IRQHandler (Cortex-M3)	21

注. 特に記載がない関数は各コアで共通に使用します。



# 6.9 関数仕様

サンプルプログラムの関数仕様を示します。

# 6.9.1 R\_SHM\_Init

R_SHM_Init	
概要	共用メモリドライバ初期化処理
宣言	int32_t R_SHM_Init (uint32_t semfno)
説明	共用メモリドライバを使用するために指定したセマフォレジスタの初期設定を行いま す。
引数	uint32_t semfno 初期化するセマフォレジスタ番号を指定します。 設定可能範囲(0 ~ 7)
リターン値	SHM_SUCCESS:成功 SHM_ERR:失敗
補足	なし

# 6.9.2 R\_SHM\_memcpy

R_SHM	I_memcpy	1		
概	要	共用メモリ領域月		
宣	言	int32_t R_SHM_memcpy(void *dst, void *src, size_t size)		
説	明	共用メモリ領域に対する多バイトデータのコピー処理を行います。		
引	数	void *dst	転送先メモリ領域のポインタアドレス	
		void *src	転送元メモリ領域のポインタアドレス	
		size_t size	転送メモリのサイズ	
リタ-	リターン値 SHM_SUCCESS:成功		5:成功	
		SHM_ERR:失敗	文	
補	i足	なし		

# 6.9.3 R\_SHM\_Load\_uint32

R_SHM_Load_uint32				
概	要	共用メモリ領域	共用メモリ領域用 uint 4 バイトデータロード処理	
宣	言	int32_t R_SHM_Load_uint32(uint32_t *dst, uint32_t *src)		
説	明	共用メモリ領域に対する uint 4 バイトデータのロード処理を行います。		
引	数	uint32_t *dst	転送先メモリ領域のポインタアドレス	
		uint32_t *src	転送元メモリ領域のポインタアドレス	
リタ-	ーン値	なし		
補	记	なし		



# 6.9.4 R\_SHM\_Load\_int32

R_SHM_Load_int32			
概要	共用メモリ領	共用メモリ領域用 int 4 バイトデータロード処理	
宣言	int32_t R_SHM_Load_int32(int32_t *dst, int32_t *src)		
説明	共用メモリ領域に対する int 4 バイトデータのロード処理を行います。		
引数	int32_t *dst	転送先メモリ領域のポインタアドレス	
	int32_t *src	転送元メモリ領域のポインタアドレス	
リターン値	なし		
補足	なし		

6.9.5 R\_SHM\_Load\_uint16

R_SHM_Load_uint16				
概要	共用メモリ領域	共用メモリ領域用 uint 2 バイトデータロード処理		
宣言	int32_t R_SHM	int32_t R_SHM_Load_uint16(uint16_t *dst, uint16_t *src)		
説明	共用メモリ領域	共用メモリ領域に対する uint 2 バイトデータのロード処理を行います。		
引 数	uint16_t *dst	転送先メモリ領域のポインタアドレス		
	uint16_t *src	転送元メモリ領域のポインタアドレス		
リターン値	なし			
補足	なし			

6.9.6 R\_SHM\_Load\_int16

R_SHM_Load_int16			
概要	共用メモリ領域	 共用メモリ領域用 int 2 バイトデータロード処理	
宣言	int32_t R_SHM_Load_int16(int16_t *dst, int16_t *src)		
説明	共用メモリ領域に対する int 2 バイトデータのロード処理を行います。		
引数	int16_t *dst	転送先メモリ領域のポインタアドレス	
	int16_t *src	転送元メモリ領域のポインタアドレス	
リターン値	なし		
補足	なし		

# 6.9.7 R\_SHM\_Load\_uint8

R_SHM	R_SHM_Load_uint8			
概	要	共用メモリ領域	共用メモリ領域用 uint 1 バイトデータロード処理	
宣	言	int32_t R_SHM_Load_uint8(uint8_t *dst, uint8_t *src)		
説	明	共用メモリ領域	或に対する uint 1 バイトデータのロード処理を行います。	
引	数	uint8_t *dst	転送先メモリ領域のポインタアドレス	
		uint8_t *src	転送元メモリ領域のポインタアドレス	
リタ-	-ン値	なし		
補	i足	なし		

6.9.8 R\_SHM\_Load\_int8

R_SHM	_Load_int	18	
概	要	共用メモリ領域用 int 1 バイトデータロード処理	
宣	言	int32_t R_SHM_Load_int8(int8_t *dst, int8_t *src)	
説	明	共用メモリ領域に対する int 1 バイトデータのロード処理を行います。	
引	数	int8_t *dst	転送先メモリ領域のポインタアドレス
		int8_t *src	転送元メモリ領域のポインタアドレス
リター	-ン値	なし	
補	足	なし	

6.9.9 main (Cortex-R4)

main		
概	要	メイン処理
宣	言	int main (void)
説	明	Cortex-R4 コア用ユーザアプリケーションプログラムです。
引	数	なし
リター	-ン値	なし
補	足	なし



# 6.9.10 init\_cm3 (Cortex-R4)

init_cm3	
概要	Cortex-M3 コア初期化処理
宣言	void init_cm3(void)
説明	Cortex-M3 用プログラムコードを外付け Flash から拡張内蔵 RAM ヘコピーし、
	Cortex-M3 のリセット解除を行います。
引数	なし
リターン値	なし
補足	RAM 実行版では、Cortex-M3 のリセット解除のみを行い、プログラムのコピーは行い
	ません。

6.9.11 main (Cortex-M3)

main		
概	要	メイン処理
宣	言	int main(void)
説	明	Cortex-M3 コア用ユーザアプリケーションプログラムです。
引	数	なし
リター	-ン値	なし
補	足	なし

6.9.12 R\_IRQ9\_isr (Cortex-R4)

R_IRQ9_isr	
概要	IRQ9 割り込み(IRQ 端子割り込み 5)処理
宣言	void R_IRQ9_isr(void)
説明	LED0 の点灯状態を共有メモリに書き込みます。
引数	なし
リターン値	なし
補足	なし



# 6.9.13 IRQ\_INTERCPU\_IRQHandler

IRQ_INT	<b>FERCPU</b>	_IRQHandler
概	要	CPU 間割り込み処理
宣	言	void IRQ_INTERCPU_IRQHandler(void)
説	明	Cortex-R4 コアからの割り込み要求通知による割り込み処理です。g_ready_flag を
		セットします。
引	数	なし
リター	-ン値	なし
補	足	なし



# 6.10 フローチャート

# 6.10.1 共用メモリドライバ初期化処理

図 6.5 に共用メモリドライバ初期化処理のフローチャートを示します。



図 6.5 共用メモリドライバ初期化処理



# 6.10.2 共用メモリ領域用メモリコピー処理

図 6.6 に共用メモリ領域用メモリコピー処理のフローチャートを示します。



図 6.6 共用メモリ領域用メモリコピー処理



## 6.10.3 共用メモリ領域用 uint 4 バイトデータロード処理

図 6.7 に共用メモリ領域用 uint 4 バイトデータロード処理のフローチャートを示します。



図 6.7 共用メモリ領域用 uint 4 バイトデータロード処理

#### 6.10.4 共用メモリ領域用 int 4 バイトデータロード処理

フローチャートは図 6.7 を参照してください。但し、ロードするデータは int 4 バイトです

#### 6.10.5 共用メモリ領域用 uint 2 バイトデータロード処理

フローチャートは図 6.7 を参照してください。但し、ロードするデータは uint 2 バイトです

#### 6.10.6 共用メモリ領域用 int 2 バイトデータロード処理

フローチャートは図 6.7 を参照してください。但し、ロードするデータは int 2 バイトです

#### 6.10.7 共用メモリ領域用 uint 1 バイトデータロード処理

フローチャートは図 6.7 を参照してください。但し、ロードするデータは uint 1 バイトです

#### 6.10.8 共用メモリ領域用 int 1 バイトデータロード処理

フローチャートは図 6.7 を参照してください。但し、ロードするデータは int 1 バイトです

## 6.10.9 メイン処理 (Cortex-R4)

図 6.8 にメイン処理(Cortex-R4)のフローチャートを示します。



#### 図 6.8 メイン処理(Cortex-R4)



## 6.10.10 Cortex-M3 コア初期化処理

図 6.9 に Cortex-M3 コア初期化処理のフローチャートを示します。





## 6.10.11 メイン処理 (Cortex-M3)

図 6.10 にメイン処理(Cortex-M3)のフローチャートを示します。



図 6.10 メイン処理(Cortex-M3)



# 6.10.12 R\_IRQ9 割り込み(IRQ 端子割り込み 5)処理

図 6.11 に R IRQ9 割り込み(IRQ 端子割り込み 5)処理のフローチャートを示します。



図 6.11 R\_IRQ9 割り込み(IRQ 端子割り込み 5) 処理

## 6.10.13 CPU 間割り込み処理

図 6.12 に CPU 間割り込み処理のフローチャートを示します。



図 6.12 CPU 間割り込み処理



# 7. サンプルプログラム

サンプルプログラムは、ルネサスエレクトロニクスホームページから入手してください。



# 8. 参考ドキュメント

ユーザーズマニュアル:ハードウェア
 RZ/T1 グループ ユーザーズマニュアル ハードウェア編
 (最新版をルネサス エレクトロニクスホームページから入手してください。)

RZ/T1 Evaluation Board RTK7910022C00000BR ユーザーズマニュアル (最新版をルネサス エレクトロニクスホームページから入手してください。)

- テクニカルアップデート/テクニカルニュース
   (最新の情報をルネサスエレクトロニクスホームページから入手してください。)
- ユーザーズマニュアル:開発環境

IAR 統合開発環境(IAR Embedded Workbench for Arm)に関しては、IAR ホームページから入手してください。

(最新版を IAR ホームページから入手してください。)

Arm 統合開発環境(Development Studio 5)に関しては、最新版を Arm ホームページから入手してください。



## 付録1.各開発環境における補足内容

ここでは、本サンプルプログラムを各開発環境で Cortex-R4 コアと R-IN エンジン(Cortex-M3 コア)のデ バッグを行う際の設定やデバッグ手順を説明します。

(EWARM: IAR 社製)

■サンプルプログラムのデバッグ手順例(SPI ブートモードの場合)

- (1) EWARM を起動し、[File] → [Open] → [Workspace] で RZ\_T1\_init\_cm3.eww を指定して Cortex-M3 用プロ ジェクトを起動します。
- (2) [Project] → [Rebuild All] を実行すると、バイナリファイル RZ\_T1\_init\_cm3.bin が生成されます。
- (3) (1) とは別の EWARM を起動し、[File] → [Open] → [Workspace] で RZ\_T1\_init\_serial.eww を指定し、 Cortex-R4 用プロジェクトを起動します。また、[Project] → [Rebuild All] でビルドを実行します。
- (4) RZ/T1 評価ボードと I-jet を接続した状態で、Cortex-R4 用プロジェクトで [Project] → [Download and Debug] を選択します。続けて Cortex-M3 用プロジェクトで [Project] → [Attach to Running Target] を選択します。





(5) Cortex-R4 用プロジェクトの init\_cm3 関数内の Cortex-M3 のリセット解除処理 を実行すると、Cortex-M3 コアがリセット解除され Cortex-M3 用プロジェクトのデバッグが可能になります。



(6) 本サンプルプログラムでは Cortex-R4 コアから Cortex-M3 コアへ CPU 間割り込みを使用しています。実際の動作と同じ順序でデバッグするには、先に Cortex-M3 用プロジェクトを実行させて割り込み設定や 共用メモリのデータロードを行います。次に Cortex-R4 用プロジェクトで CPU 間割り込みを発生させま す。

n n 🖸 🗖 🖂 🗆 🖄		Flie Edit View Project Debug Disassen	ably I-jet/JTAGjet Tools Window Help
	5 C   - < Q > ⊈ + = <   P  EM   P	I Thn B B I A K B B I S C	
/orkspace 🗸 🗘 🛪	< loader_init init_main ×	▼ Workspace ▼ # × init_mai	n 🗙 cstartup_M
)ebug ~	main()	f0 Debug ~ main()	fi
Files  Files	<pre>port_init(); /* Initialize the ECW function */ ecm_init(); /* Initialize the ICU settings */ icu_init();</pre>	Files     PRZ_T1_init_c      PRZ_t1_init_c      init_c      init_c.	<pre>/* Enables interrupts between the CFUg(CMS) */ WYIC_ClearFendingIRQ(INTERCTP_IRQn); // Clear INTERC' WYIC_SetFicienty(UNTERCTP_IRQn); // Set priority WYIC_EnableINTERC' WYIC_EnableINTERC' */ Initialize shared memory driver */ R SHM Init (SHM SYS SENRO);</pre>
	<pre></pre>	先にwhileまで 加速すがゆます。	/* Load the led_data from shared memory of SHM.LED_DAI R_SHM_Load_uint32((uint32_t *)sg_led_data, (uint32_t *
	☐ ☐ (CPU間割り込みの発生)	処理を進めます。	/* Wait for setting the LED1 port by Cortex-R4F */
	<pre>PORTF.POOR.BIT.B7 ~= 1; soft_wait(); // Soft wait for blinking LED0 - ) } </pre>		<pre>/* Set LEDI to led_data(Initial status is high level) PORTS.PODR.BIT.B6 = g_led_data; while(1) {</pre>
R7 11 int anial land	* Function Name: post_init * Description : Initialize port setting as following. # 27 : Otherst end low level		<pre>sottysic(); // Soft Wait /* Load the led_data from shared memory of SHM.LET R_SHM_Load_uint32((uint32_t *)sg_led_data, (uint32 PORTS-FOOR.BIT.B6 = g_led_data;</pre>
172_11_00_3000_0000	-		
	• • • • • • • • • • • • • • • • • • •		▼ # 2
	menioy 🗸 🖫	Lio to V Memory	Y 🖸
Disassembly	OTHT - 1.	Disassembly	

(7) 以降は、各コアのデバッグを継続して実行可能です。

■サンプルプログラムのプロジェクト設定

R-IN Engine 搭載製品 初期設定サンプルプログラムに関する EWARM の設定を以下に示します。Cortex-R4 用プロジェクトの詳細設定はアプリケーションノート「RZ/T1 グループ初期設定」を参照してください。

		ビルドアクション			
ビルドアクション 設定	プリビルドコマンドライン	cmd /c "copy /Y "\$PROJ_DIR\$¥¥ M3¥Device¥Renesas¥RIN_Engine¥ Exe¥RZ_T1_init_cm3.bin"_"\$PROJ_I	≰Cortex- Source¥Project¥Init¥IAR¥Debug¥ DIR\$¥cm3.bin¥RZ_T1_init_r_		
		リンカ			
入力 <sup>注1</sup>	シンボルキープ	CM3_SECTION			
	ローバイナリイメージ	ファイル: \$PROJ_DIR\$¥cm3.bin¥RZ_T1_init_cm3.bin シンボル: CM3_SECTION セクション: CM3_SECTION アラインメント: 4			
		デバッガ			
追加オプション	コマンドラインオプションの使用	チェックする			
		同期	非同期		
		drv_default_breakpoint=1 macro_param_etm_rute=2 jet_emu_param=UseCTI=0 <sup>注2</sup>	drv_default_breakpoint=1 macro_param_etm_rute=2 jet_sigprobe_opt=shared		
マルチコア	対称型マルチコア	コアの数:1			
	非対称型マルチコア	同期	非同期		
	マルチコアマスターモードの有効化	チェックする ポート:53461 スレーブワークスペース: \$PROJ_DIR\$\\\Cortex- M3\Device \Renesas\RIN_Engine\Project\Init \IAR\RZ_T1_init_cm3.eww スレーブプロジェクト: RZ_T1_init_cm3 スレーブ構成:Debug スレーブを実行中のターゲットに アタッチ: チェックする	チェックしない		

#### 表 サンプルプログラムのプロジェクト設定(Cortex-R4)

注1. Cortex-M3用バイナリイメージを セクション CM3\_SECTION に取り込みます。

注2. EWARM V8.10.1以降から必要になります。

#### 表 サンプルプログラムのプロジェクト設定(Cortex-M3)

		出力コンバータ	
出力	追加出カファイルを生成	チェックする: 出カフォーマット:バイナリ	
	出力ファイル デフォルトのオーバライド	チェックする: \$PROJ_DIR\$¥RZ_T1_init_cm3.bin	n
		デバッガ	
追加オプション	コマンドラインオプションの使用	同期	非同期
		drv_default_breakpoint=1	drv_default_breakpoint=1 jet_sigprobe_opt=shared

オプションの詳細については IAR 社 C-SPY デバッグガイドの「C-SPY マクロ」や関連するドキュメント を参照してください。



(DS-5:Arm 社製)

■サンプルプログラムのデバッグ手順例(SPI ブートモードの場合)

- (1) ご利用 PC 上にサンプルプログラムを格納するためのワークスペースとして空のフォルダを作成しま す。
- (2) DS-5 を起動し、ワークスペースに①で作成したフォルダを指定します。
- (3) [File] → [Import...] でインポート画面を開き、[General] → [Exiting Projects into Workspace] を選択して [Next」を押します。

Select	CI 15 1			6	
Create new projects from an archiv	/e file or directory.			Ľ	
Select an import source:					
type filter text					
<ul> <li>▲ Seneral</li> <li>▲ Archive File</li> <li>➢ Existing Projects into Wo</li> <li>➡ File System</li> <li>➡ Preferences</li> <li>▷ ▷ C/C++</li> <li>▷ ▷ CVS</li> <li>▷ Install</li> <li>▷ Remote Systems</li> <li>▷ ▷ Run/Debug</li> <li>▷ Scatter File Editor</li> <li>▷ ▷ Target Configuration Editor</li> <li>▷ Team</li> </ul>	rkspace				
	. Dla	No. 4		Control (	



 (4) [Select archive file:]のラジオボタンにチェックを付け、[Browse...]を選択し、圧縮されたサンプルプロ グラム(RZ\_T1\_R-IN\_init\_sflash.zip)を選択し、[Finish]を押します。

Imment Projects					
Select a directory to search for existin	ıg Eclipse projects.				
Calect root directory:					Browse
O Select roo <u>c</u> directory.					Diomserri
Select <u>a</u> rchive file:     C:*		¥	RZ_T1_R-IN_init_stiasn.zip	•	B <u>r</u> owse
<u>P</u> rojects:					
RZ_T_cm3_sample (RZ_T_cm3	_sample)				<u>S</u> elect All
RZ_T_sflash_sample (RZ_T_sflash_sample)		Deselect All			
					Refresh
Options					
Search for nested projects					
✓ Copy projects into workspace					
$\hfill H\underline{i}de$ projects that already exist in t	the workspace				
Working sets					
Add project to working sets					
Working sets:				-	S <u>e</u> lect

- (5) [Project] → [Build All] を実行後、[Run] → [Debug Configurations] を選択します。
- (6) RZ/T1 評価ボードと ULINK2 を接続した状態で、[DS-5 Debugger] → [sflash] を選択しデバッグ構成画面 を表示します。次に下記画面の [Browse] を選択し接続ブラウザを開きます。検出されたターゲット接 続を選択後、デバッグ構成画面の [Debug] を選択し Cortex-R4 コアのデバッグを開始します。

#### 備考

**RAM** 実行版の場合は、以降の手順 (7)、(8)、(9) の代わりにデバッグ接続 ram (Cortex-R4)の接続解除の みを行います。



Г

٦

Configuration for connection type 'Bare	Metal Debug' is not valid - Connection cannot be empty.	je statistica statistica statistica statistica statistica statistica statistica statistica statistica statistic	S.
] 🗎 🗙   🖻 ‡ ▾	Name: sflash		
Image: Second Secon	Connection Files & Debugger & OS Awareness Select target Select target Select the manufacturer, board, project type and deb Renesas / RZ/T1 R7S910x17 (Generic) / Bare Metal Filter platforms Debug Cortex-R4 BZ/T1 RTK791001850000BE RZ/T1 RTK791001850000BE RZ/T1 RTK7910022C0000BR Target Connection ULINK2 DTSL Options Edit Configure ULINK2 t	ess 00- Arguments Environment Connection Browser Select a target connection Kell Software Kell ULINK2 CMSIS-DAP (2) (2) Select Cancel	Е
	DS-5 Debugger will connect to a ULINK2 to debug a Connections Bare Metal Debug Connection	(1) Browse Apply Revert	

(7) ターゲット接続後、自動で ¥RZ\_T\_sflash\_sample¥script\_sflash フォルダにあるシリアルフラッシュ書き込 み用のスクリプトファイル RZ\_T\_sflash\_sample.ds が実行されます。

DS-5 Debug - Eclipse Platform				-		×	
e Edit Navigate search Project Kun Window Heip				-			
Ŭ ▼ 🗒 🐚   🔤 🐺 ▼ 1 🔕 ! 🍆 ▼ 1 🔗 ▼ 1 22 ▼ 12 ▼ 12 ▼ 15			Quick Acce	ess	EY   40		
; Debug Con 😢 🏊 Project Ex 調 リモート・シス 😑 🗖	💼 履歴 💼 Commands 🧏 Scripts 🙁 🕪 変数 🖶 🚵 🎭 🖉 🗶 🦑 () 🖳 🗖	● <sub>●</sub> ブレークポイント ••• Rec	isters 🕄 💱 式 🦸	() 関数			
≞ 🎕   🦎 💥 🙀   闷 ד 🕄 ד   🕨 🗷 🔅 .৫ 🕻	Havorites	📃 🛷 0x 🖑 💈					
~	> 🚫 Recent		🔁 Linked: sflash 🔻				
🔭 cm3_dual disconnected	v 🕼 DS	Register Set: All registers				~	
Kash connected     KZ_T_sflash_sample.ds     KZ_T_sflash_sample.ds	Name	Value	Size	Access			
Cortex-R4 #1 stopped on breakpoint		E Core	44 of 44 regi	22	DAM		
		- R1	0x0000250C	32	R/W	11	
		- • R2	0x00002678	32	R/W		
Chattan and a large state of the state of th		- 🛛 R3	0x00412A02	32	R/W		
Status: connected		- ⊚ R4	0×00000000	32	R/W	`	
		111 Dis 🔀 🗏 Me	■ Sta 🔚 イベ	目白 アウ・			
					A	$\nabla$	
			🔄 Linked: sflash 👻				
		😫 🖱 🕶 Address	Size:100	)		4	
		Address Opcode	Disassembly			-	
		Address: Enter an address to history.	disassemble or sele	ect one f	from		
		Size: An optional size mainstructions to disa address, defaults to	ay be entered as the ssemble before and 100.	e number after the	r of given		
		🖬 App C 😫 🖬 ターザ	y 🥺 I5-• 🕻	Consc	le 📼		
			🕁 Linked: sflash <del>•</del>	<u>.</u>	<b>R B</b>	▽	
		Data Size is 2256 Programing Flash Verifying Flash loop=5, Flash Progra	mming Success!!	כ			
		<				>	
		:					



- (8) スクリプトによるフラッシュ書き込みが完了すると、アプリケーションコンソール画面に「Flash Programming Complete」が表示され外付けフラッシュへの書き込みが完了します。
- (9) System Reset を実行し、init\_cm3 関数内の Cortex-M3 のリセット解除処理の直前にハードウェアブレー クポイントを設定し、その処理まで実行します(ハードウェアブレークポイントは対象の処理の行番号 を右クリックし [DS-5 Breakpoints] → [Toggle Hardware Breakpoint] を選択することで設定します)。

le <u>E</u> dit <u>S</u> ource Refac <u>t</u> or <u>N</u> avigate Se <u>a</u> rch <u>P</u> roject <u>R</u> un <u>W</u> indow <u>H</u> elp					
3 ▼ 🗒 🧠   🗟   🏘 ▼   🔕 💁 ▼   🏕 🖋 ▼   🥕 ½ ▼ 🦻 ▼ 🏷 🔶 ▼ → 🤊	-			Quick Access	
k Debug Control (2)          Project Explorer # Remote Systems           P □             P □          X Stash connected           P □	Commands History Scripts 22	◆ 吟 2 X 辿 い º □	(4) Va 23    (5) Br     Name     Prove Locals     Prove Locals     Prove Locals     Prove Locals     Prove Locals     Prove Locals	Re., P Ex., ft     Linked: shah *     Value     Typ     3 variables     0 of 4 variables	) Fu See Count Size
tik sflash connected No OS Support			Add Variable		Brows
<pre>Int_main.c I int_cm3.c S2 @ cstartup_M.c ''''''''''''''''''''''''''''''''''''</pre>	for Cortex-R4		Disa 12 He E Address Address Address: Enter an address to di history. Size: An optional size may b instructions to disact An optional size may b instructions to disact An optional size may b expressions: An expression will be reer updates. Some expres when the target is not App Console 23 Targe \$	Mod Eve E Linked: sflash - Size:100 ssembly assemble or select on the entered as the numl bib before and after to b. entered in either field valuated each time the slons may only be eva running. t Console O Error Lo Linked: sflash -	Outi P P P P P P P P P P P P P P

(10)次に [Run] → [Debug Configurations...] で Debug Configurations 画面を開き、[DS-5 debugger] → [cm3\_dual] を選択し、⑥と同様に ULINK2 のターゲット接続を選択してデバッグ接続を行います(この時、スクリ プトファイル: RZ T cm3.ds によって Cortex-M3 にリセットベクタキャッチが設定されます)。



i • 🗄 🕤 🗠   🗟 🕸 • 🔝 💁 • 😂 🖋 • 🕢 🖢 • 🖗 •	\$\$ \$\$ • \$	•		Quick Access	🖻 🖻 🐺
Debug Control 🕱 🏠 Project Explorer 🔏 Remote Systems		🗖 Commands 🔚 History 🦓 Scripts 🛿	🕂 🌬 🥒 🗶 🚵 6.0 😑	🗆 🕪 Va 😒 🗣 Br 🎫 Re 🧚 Ex f()	Fu 0
Image: Section 2014       Image: Section 2014<	2 4 9 0	i init_RZ-T.ds i RZ-T_sflash_sample.ds i RZ-T_com3ds i Init_RZ-T_2.ds		Linked: cm3_dual • Variable information is not available.	▽
tem3_dual connecting [source RZ_T_cm3.4 No OS Support	ds] [1 pending]				
init_main.c	********	*****	N	} Disa 없 삔 Me 를 Mod 📄 Eve 器 Or	uti • •
<pre>72 static const uint32_t g_cms_size = (uint32_t)&amp;Load\$ 73 74 75 * Outline : initializing Cortex-H3 settings 76 * Function Name: init_cm3 77 * Description : Initialize Cortex-H3 settings of RZ/T1 78 * Cortex-H3 is contex-H3 code 79 * Arguments : none 80 * Return Value : none 81 820 volatile ensigned int psize; 821 volatile ensigned int psize; 822 volatile ensigned int psize; 823 (volatile ensigned int psize; 824 volatile ensigned int psize; 825 volatile ensigned int psize; 826 volatile ensigned int psize; 827 /* Copy the Cortex-H3 program code */ 828 psize = g_cm3_size; 828 meccp(p, p_org, psize; 829 meccp(p, p_org, psize;); 829 meccp(p, p.corg, psize;); 831asm("dsi"); // Ensuring data-cha 845 /* Release the Software reset 2 (Cortex-H3) */ 845 research Software (Static Software 845 research Software (Static Software 845 research Software (Static Software 845 research Soft</pre>	start address start address nging ruction-changi	LES\$\$Length; / . for <u>Cortex</u> -R4 ing		App Console 🕄 📷 Target Console 🌒 Error Log 铃 Linked: cm3_dual •	

注. この時点では Cortex-M3 コアはリセット状態のため、Cortex-M3 用プロジェクトのデバッグ実行は禁止です。

ils >>
ai

注. Cortex-M3 に接続時に上記ダイアログが表示されることがありますが、"Run in Background" を選択してください。



(11)次にデバッグ接続 sflash (Cortex-R4) にて Cortex-M3 のリセット解除処理を実行すると、Cortex-M3 コ アがリセット解除され cm3\_dual 接続 (Cortex-M3) のデバッグが可能になります (⑩でのリセットベク タキャッチ設定によって、リセットハンドラでブレークします)。

ile <u>E</u> dit <u>S</u> ource Refac <u>tor N</u> avigate Se <u>a</u> rch <u>P</u> roject <u>R</u> un <u>W</u> indow <u>H</u> elp	/catalop							
± • ;; ; ; ; ; ; ; ; ; ; ; ; ; ; ; ; ; ;	-					Quick Access	1	Te 👫
bebug Control 20 Project Explorer # Remote Systems     Pebug Control 20 Project Explorer # Remote Systems     Pebug Contexted     Perus 4 Project Explorer # Project Explorer     Perus 4 Project Project	Commands 22 History % Sc ignore 18 0 breatstop-on-cores 18 breatstop-on-cores 18 breatstop-on-cores 18 breatstop-on-cores 19 breats-script 19 "" ignore 19 0 breats-script 19 "" ignore 10 0 breats-script 19 "" ignore 10 0 breats-script 19 "" ignore 10 0 breats-script 10 "" ignore 10 0 breats-scri	xipts Q. Dia Gi nked: cm3_dual ▼	₿∲ • ₩ □		Name P Cocals P Cocals P File Static Var Clobals	Tere Re. 27 <sup>9</sup> Ex., 6     Constant Sector Sect	e Count S	ilze Loc
k cm3 dual connected	< III			•	•	m		Þ
No OS Support	Command: Press (Ctrl+Space) for C	Content Assist	Sub	omit	Add Variable		Bre	owse
<pre>267set_PSP((uint32_t)&amp;Image\$SARM_LIE_STACKHEAP\$S2135LINIT - 0x200); 269set_CONTROL(0x00000002); // in thread mode, use PSP &amp; privileg 271 272 // SystemInit(); 273mein(); 275mein(); 276mein(); 277mein(); 277mein(); 278mein(); 279mein(); 279mein(); 278mein();</pre>	// temporary area ed access			Addr Expression Addr Size: A in ad ad Expression A exp exp exp exp exp exp exp exp exp exp	ess Opcode D ess: nter an address to story. : in optional size ma structions to disass diress, defaults to essions: in expression may repression may repression may repression may repression may console [3] Tan 2 2 2	Isassembly disassemble or select one y be entered as the numb iemble before and after tr 100, be entered in either field, evaluated each time the resolons may only be eval of running. rget Console ② Error Lo 5 Linked: cm3_dual •	er of le given These view uated g M M M (	
201 //			+					

(12)この後は(EWARM: IAR 社製) ■サンプルプログラムのデバッグ手順例⑥以降と同様の手順で各コア のデバッグが可能です。

#### 備考

デバッグ接続 cm3\_single を使用することで、Cortex-M3 コア単体でのデバッグが可能です。ただし Debug Configurations で ULINK2 のターゲット接続の選択は必要です。



■サンプルプログラムのプロジェクト設定

R-IN Engine 搭載製品 初期設定サンプルプログラムに関する DS-5 の設定を以下に示します。

#### 表 サンプルプログラムのプロジェクト設定(Cortex-R4)

Project->Properties-> C/C++ Build -> Settings					
Build Steps <sup>注1</sup>	Pre-build steps Command:	fromelfbinoutput =/cm3.bin //RZ_T_cm3_sample/Debug/RZ_T_cm3_sample.axf			
	Post-build steps Command:	after_build.bat \${ProjName} (RAM実行版は指定なし)			

注1. Cortex-M3用バイナリイメージをセクション CM3\_SECTION として取り込みます。

オプションの詳細については Arm 社の関連するドキュメントを参照してください。

(e2studio:RENESAS 社製)

■サンプルプログラムのデバッグ手順例(SPI ブートモードの場合)

- (1) ご利用 PC 上にサンプルプログラムを格納するためのワークスペースとして空のフォルダを作成しま す。
- (2) e2studio を起動し、ワークスペースに①で作成したフォルダを指定します。
- (3) [File] → [Import...] でインポート画面を開き、[General] → [Exiting Projects into Workspace] を選択して [Next」を押します。

Select Create new projects f	rom an archive file or directory.	Ľ
Select an import sour	e:	
type filter text		
<ul> <li>✓ General</li> <li></li></ul>	RX to GNURX Project GNUARM-RZ/NONE Project ojects into Workspace t t Import Existing C/C++ Project into Workspace ommon Project File	E
?	< Back Next > Einish	Cancel

 (4) [Select archive file:]のラジオボタンにチェックを付け、[Browse...]を選択し、圧縮されたサンプルプロ グラム(RZ\_T1\_R-IN\_init\_sflash.zip)を選択し、[Finish]を押します。

mport Projects				
Select a directory to search for e	xisting Eclipse projects.			
Select roo <u>t</u> directory:				B <u>r</u> owse
Select <u>a</u> rchive file: C:¥		¥RZ_T1_R-IN_init_sfl	ash.zip 🗸 🗸	B <u>r</u> owse
Projects:				
✓ sample_cm3 (sample_cm3)	3)			<u>S</u> elect All
sample_cr4 (sample_cr4)				Deselect All
				Refresh
Options				
☑ Searc <u>h</u> for nested projects				
✓ Copy projects into workspace				
Hide projects that already exists	st in the workspace			
Working sets				
Working sets				Select
Norking Sets.			· · · · · · · · · · · · · · · · · · ·	Jelect

- (5) [Project] → [Build All] を実行後、[Run] → [Debug Configurations...] を選択し、Debug Configurations 画面 を開きます。
- (6) RZ/T1 評価ボードと J-Link を接続した状態で、[Renesas GDB Hardware Debugging] → [sample\_cr4 HardwareDebug] を選択後、[Debug] を押すことで、Cortex-R4 コアのデバッグを開始します。



٦

Create, manage, and run configurations				TO-
Image: Second	Name: sample_cr4 HardwareDebug Main Debugger Startup S Startup Project: sample_cr4 C/C++ Application: HardwareDebug¥sample_cr4.x Build (If required) before launching Build configuration: Use Active Enable auto build Use workspace settings	xurce Common	Search Project         Search Project         Disable auto build         nfigure Workspace Settings	Browse
Filter matched 13 of 15 items			Apply_	Revert



(7) ターゲット接続後、[Resume] を実行し Cortex-M3 のプログラム書き込み処理の前まで実行します。

FILL FUR AN INC. COULD DESIGN DESIGN DE 115 1 111	oy storiedsini - ez studio							- ^
File Edit Navigate Search Project Kenesas Views Kun Window Hel	P		0 1 0	1.0		- ):[		
	R 21 1 1 1	1: * • C	) • 😘 • ! 🛷 •	🌾   👻 😚 🗶 💝	$\Leftrightarrow \bullet \Rightarrow \bullet$	Quick Access	EC C/C++	<b>~ Debug</b>
** Debug ⊠ 2 - □	(x)= Variables 💊 Br	eakpoi 🖁	🖥 Registers 🖾 🗉	\Lambda Modules 🛭 🗐 Ex	pressi e <sup>®</sup> Event ;	poi 🔲 I O Regi 🧏 Pe	eripher '	
<ul> <li>▼ El ample, cr4 HardwareDebug [Renesas GDB Hardware Debugging]</li> <li>♥ Brandje, cr4x [1]</li> <li>♥ Thread €1 1 (single core) (Suspended : Breakpoint)</li> <li>■ Ioader_init2, at loader_init2,c123 0x802310</li> <li>■ 0xf#0882</li> <li>DRRenesas/e2_studio520/DebugComp/arm-none-eabi-gdb (7.8.2)</li> </ul>	Name	/alue			Description General Pur	rpose and FPU Register	Group	
📲 GDB server								0
< >>	<							>
					D			
100       /* Check the reset source */         101       00802240         102       /* Set CPU clock and LOCO clock */         103       00802244         104       /* Set CPU clock and LOCO clock */         105       /* Set ACM access wait to 1-wait with         106       /* Set ACM access wait to 1-wait with         107       ⊕         108       /* Caution: ATCM_WAIT_OPT is permitted in         109       00802246         110       atcm_waitset(ATCM_WAIT_OPT);         111       00802306         112       00802304         113       00802304         114       cache_init();         115       00802304         116       outp_to_atcm();         117       /* Set RZ/I to Low-vector (SCLR.V = 4)         118       00802306         119       /* Jump to _main() */         120       00802310         121       00802324         122       % End of function loader_init2]         133       ⊕ Function Name : reset_check[         131       €         132       € Tasks % Out B Ren @ Me © Pet @ Pet	optimization */ f CPUCLK = 150MHz ed if CPUCLK = 450 kternal memory to ting */ a) */	or 34 MHz c ATCM	61 62 63 64 65 67 67 70 71 72 73 74 75 76 79 80 81 82 83 84 85 86 86 85 89 99 91 92 93	stack_init: /* Stack /dr r0; msr msr /* use i /* use i /	setting */ sys_stack r0 tmp_stack r0 sp */ #2 rol,r0 alire variables data_end r1 ar_bss DATA: , [r0] , r1 py_to_LDR_DATA bss section. */ exceeded.	has initialized value. /*Ensuring data-chang	*/ ing */	×,
1 11 1 DI 10 CDDU I DI 1 D(0 ())		( <u> </u>	abi-gab (7.8.2)					

(8) 次に [Run] → [Debug Configurations...] で Debug Configurations 画面を開き、[Renesas GDB Hardware Debugging] → [sample\_cm3 HardwareDebug] を選択し、[Debug] を押します。

この時点では Cortex-M3 コアのプログラムが書き込まれていないため、Cortex-M3 用プロジェクトのデバッグ実行は禁止です。

注. [Debug] を押すと、既に実行しているデバッグ接続を切断するかどうかを選択する 下記ダイアログが表示されます。今回は Cortex-R4 コアと R-IN エンジン(Cortex-M3 コア)の制御を行うた め "NO"を選択してください。

Ludiio	
	A previous Renesas GDB debug session is still active.
	Do you want to terminate all previous sessions before starting the new session? Clicking No will not terminate existing sessions and may result in unstable debug operation.
Alw	ays terminate
	Yes No Cancel

- (9) [Debug] ビューの「Sample\_cr4.x」内の「Thread #xxx」にフォーカスがある状態で [Run] → [Step Over F6] を押して、Cortex-M3 のプログラム書き込み処理を実行します。
- (10)[Debug] ビューの「Sample\_cm3.x」内の「Thread #xxx」を選択した状態で [Resume] を実行すると、 Cortex-M3 コアのデバッグが可能になります。

#### 備考

デバッグ時にはデバッガから Cortex-M3 のリセット解除を行います。この後に Cortex-R4 によって再度リ セット解除処理が実行されることになりますが、問題ありません (デバッガを使用しない場合は、Cortex-R4 のリセット解除処理によって Cortex-M3 のリセットが解除されま す)。

(11)この後は(EWARM: IAR 社製) ■サンプルプログラムのデバッグ手順例⑥以降と同様の手順で各コア のデバッグが可能です。

#### 備考

「Sample\_cr4.x」内の「Thread #xxx」を選択した場合は Cortex-R4 側のデバッグが、「Sample\_cm3.x」内の「Thread #xxx」を選択した場合は Cortex-M3 側のデバッグが可能になります。



#### ■サンプルプログラムのプロジェクト設定

R-IN Engine 搭載製品 初期設定サンプルプログラムに関する e2studio の設定を以下に示します。

#### 表 サンプルプログラムのプロジェクト設定(Cortex-R4)

Project->Properties->Project References					
Project references for 'sample_cr4' 注1	sample_cm3	チェック			

注1. Cortex-R4のプロジェクトをビルドする際、自動的にCortex-M3のプロジェクトをビルドします。

#### 表 サンプルプログラムのプロジェクト設定(Cortex-M3)

Project->Properties-> C/C++ Build -> Settings						
Build Steps <sup>注1</sup>	Post-build steps Command:	arm-none-eabi-objcopy -I elf32-littlearm -O binary sample _cm3.x cm3.bin & arm-none-eabi-objcopy -I binary -O elf32-littlearm -B armrename-section .data =.cm3, alloc, data, readonly,load,contents cm3.bin cm3.o & copy / Y cm3.o¥¥sample_cr4¥cm3.bin¥cm3.o				

注1. Cortex-R4側でCortex-M3用バイナリイメージをセクション.cm3として取り込むためにバイナリデータをコピーします。

#### 表 サンプルプログラムのデバッグ構成

Run -> Debug Configurations				
Debugger ->	Reset on connection	"NO"		
Connection Settings -> Connection	Reset before run	[sample_cr4 HardwareDebug] "YES"		
		【sample_cm3 HardwareDebug、 sample_cm3 HardwareDebug Load modules】 "NO"		
Startup	Runtime Options	【sample_cr4 HardwareDebug、sample_cm3 HardwareDebug】 「Set break point at:」にチェックつけ、 「_PowerON_Reset」を設定 <sup>注1</sup>		
	Run Commands	【sample_cm3 HardwareDebug】 「set \$pc=&_PowerON_Reset」を設定 <sup>注1</sup>		

注1. "\_PowerON\_Reset"は各プロジェクトのエントリポイントです。エントリポイントが異なる場合は置き換えてください。



# ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

http://japan.renesas.com/

お問合せ先

http://japan.renesas.com/contact/



```
改訂記録
```

R-IN Engine搭載製品 初期設定 アプリケーションノート

_			改訂内容
Rev.	発行日	ページ	ポイント
1.00	2015.10.15	_	初版発行
1.10	2016.02.15	全般	
			"デュアルコア制御"を、"R-IN Engine搭載製品 初期設定"へ記述変更
		2. 動作環境	
		5	表2.1 動作環境 統合開発環境 一部修正
		6. ソフトウ:	□ Σ Ξ Ξ Ξ Ξ Ξ Ξ Ξ Ξ Ξ Ξ Ξ Ξ Ξ Ξ Ξ Ξ Ξ Ξ
		9	
		15	6.2.4 必要メモリサイズ 表6.7 タイトルー部追加、表6.8、表6.9 追加
		付録1.各開到	経環境における補足内容
		33	付録1.各開発環境における補足内容、一部記述変更
		36 ~ 48	(DS-5 : ARM 社製)、(e2studio : RENESAS 社製) 全面改訂
1.20	2017.08.03	全体	Cortex-R4F → Cortex-R4に変更
		2. 動作環境	
		5	表2.1 動作環境 統合開発環境の内容変更
		6. ソフトウ	ウェア説明
			6.2.4 必要メモリサイズ 削除
		付録1.各開到	<sup>後</sup> 環境における補足内容
		31	(EWARM:IAR 社製) ■サンプルプログラムのデバッグ手順例(SPIブートモードの場合)
			(4)を変更:[Debug without Downloading] → [Attach to Running Target]
		33	(EWARM : IAR 社製) ■サンプルプログラムのプロジェクト設定 (表)サンプルプログラム
			のプロジェクト設定(Cortex-R4):変更、注2, 注3を削除
		44	(e2studio:RENESAS 社製)  ■サンプルプログラムのデバッグ手順例(SPI ブートモードの場合) (7):説明を変更、図を変更
		44	(e2studio : RENESAS 社製) ■サンプルプログラムのデバッグ手順例(SPI ブートモードの場合) (8) · 説明を追加
		45	(e2studio:RENESAS 社製) ■サンプルプログラムのデバッグ手順例(SPI ブートモードの場
		40	合) (9):説明を変更、図を削除
		46	(e2studio:RENESAS 社製) ■サンフルフログラムのフロジェクト設定 (表)サンフルフロ グラムのデバッグ構成を変更、注1を追加
1.30	1.30 2018.04.27 全般 ARM→Arm に変更		ARM→Arm に変更
		2. 動作環境	
		5 表2.1 動作環境 統合開発環境の内容を変更、IARシステムズ製統合開発環境のバージョンを変更 6. ソフトウェア説明	
		11	表6.3 使用するセクション(Cortex-M3)
		10	HEAPをreadwriteのトに移動、MAIN_STACK領域を削除
		13	図6.3 セクション配直(Cortex-M3) HEAPをreadwriteの下に移動
		13	6.3 セクション配直(Collex-M3) MAIN_STACK 視球を削除
			表 6.7 大咳変
		17球1. 合用3	<sup>භ</sup> 環境における補足内谷 「ENARDAL LAD社制」サンプルプログラノのゴズルグチル原例(4)(2)の図た本西
		33	(EVVARNIVI, IARA社衆) リノフルフロクラムのテハック手順(例(4)~(0)の凶を変更 (ま)サンプルプログラムのプロジェクト設定(Cortox P4)
			(ス/ッシンパンロンノムのノロンエント設定(Collex-R4) デバッガ/追加オプションの同期を変更、注2.を追加
		36	(DS-5 : ARM社製) サンプルプログラムのデバッグ手順例 (7)の説明、および図を変更
		45	(表)サンプルプログラムのプロジェクト設定(Cortex-M3) 変更
		45	(表)サンプルプログラムのデバッグ構成 Startup / Run Commandsの説明を変更
1.31	2018.07.13		サンプルプログラムの更新にともなう改版

すべての商標および登録商標は、それぞれの所有者に帰属します。

#### 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意 事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理 【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。 CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用 端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電 流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用 端子の処理」で説明する指示に従い処理してください。 2. 電源投入時の処置 【注意】電源投入時は、製品の状態は不定です。 電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定で す。 外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子 の状態は保証できません。 同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットの かかる一定電圧に達するまでの期間、端子の状態は保証できません。 3. リザーブアドレス(予約領域)のアクセス禁止 【注意】リザーブアドレス(予約領域)のアクセスを禁止します。 アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス(予約領域)がありま す。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしない ようにしてください。 4. クロックについて 【注意】リセット時は、クロックが安定した後、リセットを解除してください。 プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてくださ い。 リセット時、外部発振子(または外部発振回路)を用いたクロックで動作を開始するシステムでは、 クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子 (または外部発振回路)を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定し てから切り替えてください。 5. 製品間の相違について 【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してくださ い。

同じグループのマイコンでも型名が違うと、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

		ご注意書き			
	1.	本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計におい			
		て、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害(お客様 または第二者によっておよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害(お客様			
	2	または第二有い970に生した損害も己がまり。以下回しでり。)に関し、日社は、一切ての負性を良いません。 ※注制ローナ次約に記載された制ロゴーク 図 まーゴロゲニノ フェイルブル ウロ回欧回答の時期のは用いお用して発生した第二者の結婚物 茶が持たの所の			
	Ζ.	当社要加、本具科に記載された要加ナーダ、図、表、フログラム、アルコリスム、応用凹路例等の情報の使用に起因して先生した第二有の特許権、者作権での他の 知的財産接に対する保定またはこれでに関する公会について、当社は、何にの保証を行うたのではなく、また表にを負うたのではなりません			
	3	知的別産権に対する反告よたはこれらに関する初ずについて、当社は、何らの床証を行うものではなく、よた員社を負うものではめりよせん。 当社は、太咨料に基づき当社または第三者の姓転提。妻佐提子の他の知め財産族を何ら転送するまのでけありません。			
	4	3. 当社は、不良行に盛って当社よには第二名の特許権、名作権との他の知道が産権を持ち許許するものではのうよと心。			
		4. 当社装印を、生印なたは、印を向り外、以道、以及、後表、サイ、スエンジニアサング、その他、中国朝に使用しないてくたさい。かかる以道、以及、後表、サ			
	5.	当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。			
		標準水準: コンピュータ、OA機器、通信機器、計測機器、AV機器、			
		家電、工作機械、パーソナル機器、産業用ロボット等			
		高品質水準: 輸送機器(自動車、電車、船舶等)、交通制御(信号)、大規模通信機器、			
		金融端末基幹システム、各種安全制御装置等			
		当社製品は、データシート等により高信頼性、Harsh environment向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システ			
		ム(生命維持装置、人体に埋め込み使用するもの等)、もしくは多大な物的損害を発生させるおそれのある機器・システム(宇宙機器と、海底中継器、原子力制			
		御システム、航空機制御システム、プラント基幹システム、軍事機器等)に使用されることを意図しておらず、これらの用途に使用することは想定していませ			
		ん。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。			
	<ol> <li>当社製品をご使用の際は、最新の製品情報(データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの</li> </ol>				
用上の一般的な注意事項」等)をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用くださ					
	定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。				
	7.	7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合がありま			
	す。また、当社製品は、データシート等において高信頼性、Harsh environment向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当 が見るためませんは思想になりません。アータシート等において高信頼性、Harsh environment向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当				
	製品の政障または読期作が生した場合であつても、人身争欲、火災争欲での他任芸的損害等を生しさせないよう、お各体の員任において、九長設計、延焼対束設 まし、調整性性は読制なの中心読制などはて、 ざい グ加油体、水安塔の機関、 シュニノ ししての世界に打ちた。 マノがまし、 特に、 マノニン いつし カーマは、 グ格				
計、説動作初止設計寺の女主設計ねよびエージング処理寺、お各体の機器・ジステムとしての面向体証を行うしてたさい。特に、マイコンフノアドウェアは、 での検証は田離たため、お友様の機器・システムトレーズの中全検証たむ友様の表体で行ってください。					
	0.	指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社			
		は、一切その責任を負いません。			
	9.	当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸			
		出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い			
		必要な手続きを行ってください。			
	10	. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。			
	11.	. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。			
	12	. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。			
	注	1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会			
		社をいいます。			
	注	2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。			

(Rev.4.0-1 2017.11)

# RENESAS

ルネサスエレクトロニクス株式会社

http://www.renesas.com

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。 ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24 (豊洲フォレシア)

■技術的なお問合せおよび資料のご請求は下記へどうぞ。 総合お問合せ窓口:https://www.renesas.com/contact/

■営業お問合せ窓口

© 2018 Renesas Electronics Corporation. All rights reserved. Colophon 6.0