
RX24U グループ

R01AN4140JJ0100

POE3A と MTU3d による PWM 出力停止と復帰方法

Rev.1.00

2018/8/31

要旨

本アプリケーションノートでは、RX24U グループのポートアウトプットイネーブル 3(POE3A)とマルチファンクションタイマパルスユニット 3(MTU3d)による PWM 出力停止と復帰方法について説明します。本機能は、異常を検出した際のフェールセーフとして PWM 出力の制御に使用することができます。

対象デバイス

RX24U グループ

目次

1. 仕様.....	3
2. 動作確認条件.....	4
3. ハードウェア説明.....	5
3.1 ハードウェア構成例.....	5
3.2 使用端子一覧.....	5
4. ソフトウェア説明.....	6
4.1 動作概要.....	6
4.2 コード生成プラグインの組み込み方法.....	11
4.3 コード生成プラグイン設定項目.....	15
4.4 ファイル構成.....	24
4.5 オプション設定メモリ.....	24
4.6 定数一覧.....	25
4.7 変数一覧.....	25
4.8 関数一覧.....	25
4.9 関数仕様.....	26
4.10 フローチャート.....	29
5. サンプルコード.....	36
参考ドキュメント.....	37

1. 仕様

本アプリケーションノートでは、RX24U グループのポートアウトプットイネーブル 3(POE3A)とマルチファンクションタイマパルスユニット 3(MTU3d)による PWM 出力停止と PWM 出力停止状態からの復帰方法について説明します。

- MTU3d は周期 100 μ s、デッドタイム 2 μ s、デューティ 50%の正相 3 本、逆相 3 本、計 6 本の波形を相補 PWM モード 1 で出力します。
- 図 1.1 のシステム概要図に示される出力停止要因(入力レベル検出、出力レベル比較、レジスタ設定、コンパレータ出力検出、発振停止検出)を検出した場合、PWM 出力端子は Hi-Z になります。
- 出力停止要因を取り除いた後、停止要因に対応する POE3A のフラグをクリアすることで PWM 出力状態に復帰することができます。ただし、発振停止検出による出力停止後はシステムリセットを行って復帰してください。

図 1.1 にシステム概要図を示します。使用する端子は表 3.1 使用端子と機能を、ソフトウェアの動作は 4.1 動作概要を参照してください。

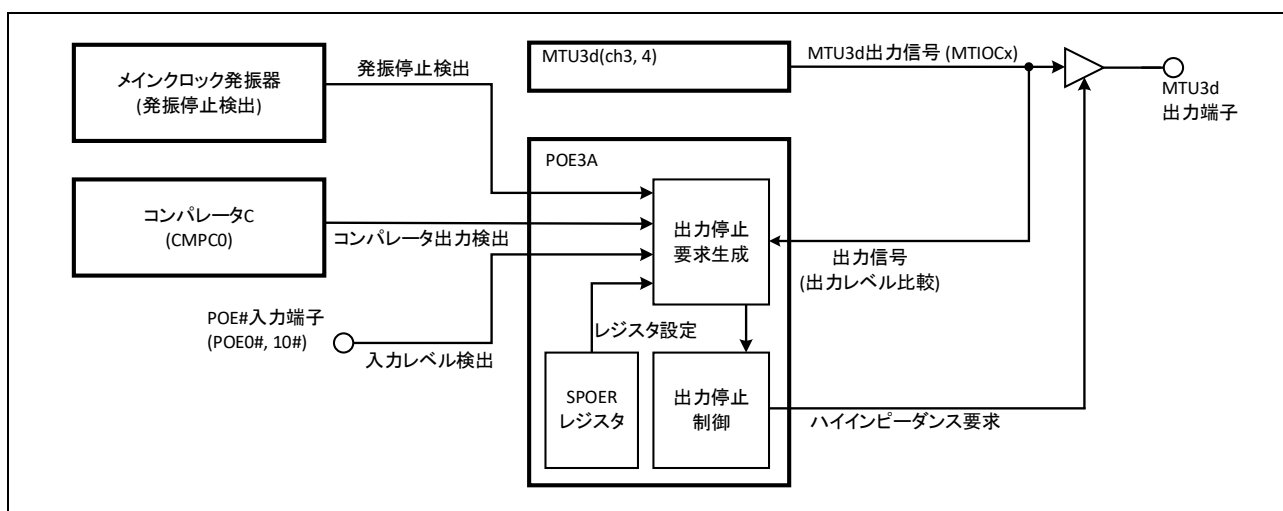


図 1.1 システム概要図

2. 動作確認条件

本アプリケーションノートのサンプルコードは、表 2.1 に示す条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	R5F524UEADFB (RX24U グループ)
動作周波数	メインクロック : 20MHz 低速オンチップオシレータ(LOCO) : 4MHz PLL : 80MHz(メインクロック 2 分周、8 逓倍) システムクロック(ICLK) : 80MHz(PLL 1 分周) 周辺モジュールクロック(PCLKA) : 80MHz(PLL 1 分周) 周辺モジュールクロック(PCLKB) : 40MHz(PLL 2 分周)
動作電圧	5.0V
統合開発環境	ルネサスエレクトロニクス製 e ² studio V.6.2.0
C コンパイラ	ルネサスエレクトロニクス製 C/C++ Compiler Package for RX Family V.2.08.00 コンパイルオプション 統合開発環境のデフォルト設定を使用しています。
lodefine.h のバージョン	1.0H
コード生成プラグインのバージョン	1.03.00.04
エンディアン	リトルエンディアン
動作モード	シングルチップモード
プロセッサモード	スーパバイザモード
サンプルコードのバージョン	1.00
使用ボード	Renesas Starter Kit for RX24U (製品型名 : RTK500524UC00000BE)

3. ハードウェア説明

3.1 ハードウェア構成例

図 3.1 にハードウェア構成例を示します。本アプリケーションノートでは Renesas Starter Kit for RX24U を使用しています。また、回路イメージは接続の概要を示すために簡略化しています。実際に回路を設計する場合は、端子処理などを適切に行い、電気的特性を満たすようにしてください。

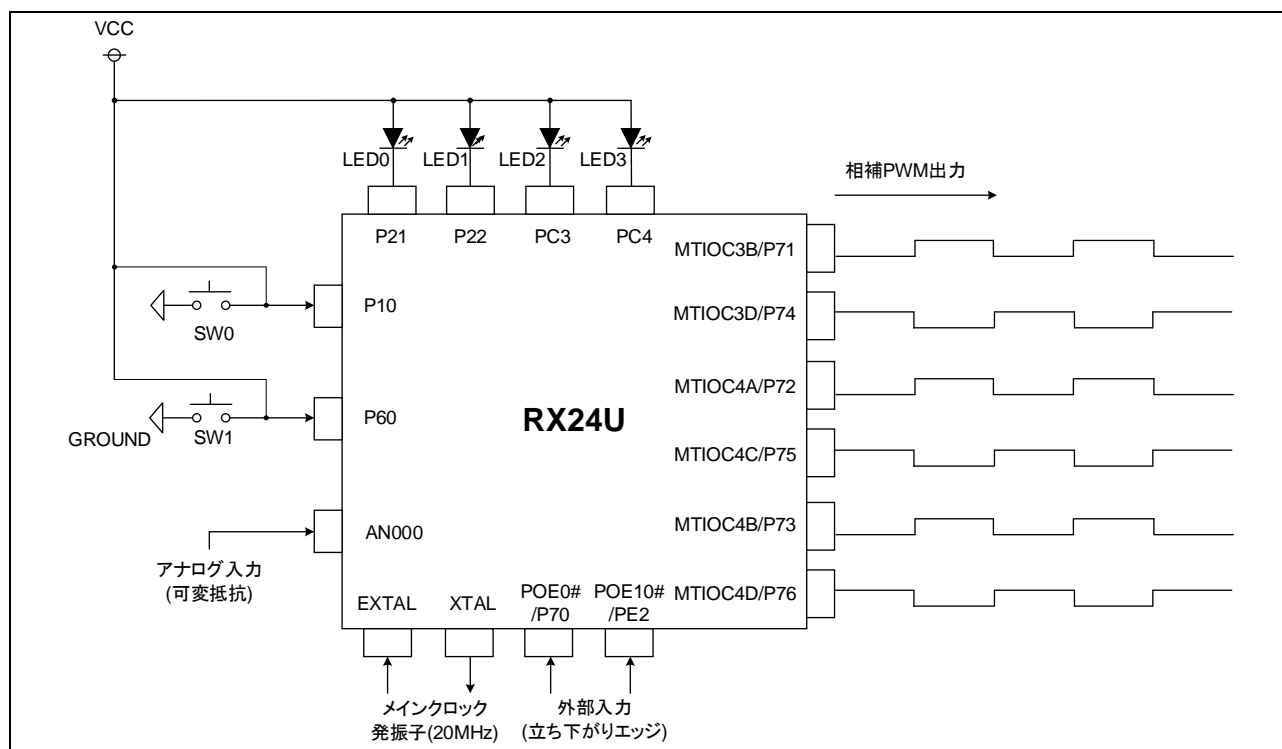


図 3.1 ハードウェア構成例

3.2 使用端子一覧

表 3.1 に使用端子と機能を示します。

表 3.1 使用端子と機能

端子名	入出力	内容
P21, P22, PC3, PC4	出力	PWM 出力停止状態を示す LED(LED0, LED1, LED2, LED3)
P10	入力	PWM 出力復帰状態への遷移スイッチ(SW0)
P60	入力	SPOER レジスタによる出力停止スイッチ(SW1)
P70/POE0#	入力	POE3A の入力端子
PE2/POE10#	入力	POE3A の入力端子(追加条件)
P71/MTIOC3B	出力	PWM 出力端子 1
P72/MTIOC4A	出力	PWM 出力端子 2
P73/MTIOC4B	出力	PWM 出力端子 3
P74/MTIOC3D	出力	PWM 出力端子 1' (PWM 出力 1 の逆相波形出力)
P75/MTIOC4C	出力	PWM 出力端子 2' (PWM 出力 2 の逆相波形出力)
P76/MTIOC4D	出力	PWM 出力端子 3' (PWM 出力 3 の逆相波形出力)
P40/AN000	入力	アナログ入力端子
P36/EXTAL	出力	発振子接続端子
P37/XTAL	入力	発振子接続端子

4. ソフトウェア説明

本アプリケーションノートでは、モジュールの初期設定をコード生成プラグインを使用して行っています。コード生成プラグインの設定値については 4.3 コード生成プラグイン設定項目を、ソフトウェアの動作については 4.1 動作概要と 4.10 フローチャートを参照してください。

4.1 動作概要

- MTU3d は周期 100 μ s、デッドタイム 2 μ s、デューティ 50%の正相 3 本、逆相 3 本、計 6 本の波形を相補 PWM モード 1 で出力します。
- 出力停止要因を検出した場合、PWM 出力端子は Hi-Z になります。
- 出力停止要因に対応する割り込み処理の先頭で MTU モジュールの停止を行います。
- 動作状態を示す LED が出力停止要因ごとに異なったパターンで点灯します。複数の出力停止要因が発生した場合は、LED の点灯パターンは最後に発生した出力停止要因に依存します。
- SW0 を押したときに、出力停止要因が取り除かれていた場合、出力停止要因に対応するフラグを 0 に設定した後、MTU を初期化、動作開始することにより、PWM 出力状態に復帰します。また、全ての LED が消灯します。ただし、発振停止検出による出力停止後はシステムリセットを行って復帰してください。
- 出力停止要因が残っており復帰できなかった場合は LED3 が点灯します。この時、出力停止要因に対応するフラグは 1 であり、MTU は停止状態です。

本アプリケーションノートにおける出力停止要因ごとの動作説明を 4.1.1~4.1.5 に示します。使用端子と機能は表 3.1 を、動作状態を表す LED 点灯パターンは表 4.1 を参照してください。また、図 4.1~図 4.5 の出力停止要因別のタイミングチャートはデッドタイムを考慮していませんので注意してください。

表 4.1 LED 点灯パターン

項目			LED 点灯パターン			
			P21	P22	PC3	PC4
PWM 出力状態			×	×	×	×
PWM 出力停止状態	入力レベル検出	POE0#	○	×	×	-
		POE10#	×	○	×	-
	出力レベル比較		○	○	×	-
	レジスタによる出力制御		×	×	○	-
	コンパレータ出力検出		○	×	○	-
	発振停止検出		×	○	○	-
復帰状態 (SW0 が押された時)	正常復帰		×	×	×	×
	復帰不可		-	-	-	○

○ : 点灯、× : 消灯、- : 前の状態を保持

4.1.1 入力レベル検出による出力制御

PWM 出力停止状態から復帰するときに、POE0#、POE10#端子に Low レベルが入力されている場合、POE0、POE10 フラグ(POE0F、POE10F)をクリアしても入力レベル検出(立ち下がりエッジ)の出力停止要因である立ち下がりエッジが発生しないため、再び PWM 出力停止状態に切り替わらないので注意してください。詳細は「参考ドキュメント」の RX24U グループ ユーザーズマニュアル ハードウェア編を参照してください。

本アプリケーションノートでは出力復帰制御として、レジスタ設定による出力停止制御を有効にすることで、上記の注意事項に対応しています。

以下に入力レベル検出(立ち下がりエッジ検出)による出力制御動作例を示します。

- 出力停止制御
 - POE0#または POE10#端子に High から Low の変化が入力されたとき、出力停止要求フラグ(ICSR1.POE0F または ICSR4.POE10F)は 1 になります。
 - PWM 出力端子が Hi-Z になります。
 - アウトプットイネーブル割り込み 1(OEI1)とアウトプットイネーブル割り込み 4(OEI4)はレベル検出のため、割り込み処理内で対応する出力停止要因の割り込みを禁止します。
 - LED が表 4.1 LED 点灯パターンに従って点灯します。
- 出力復帰制御
 - SPOER.MTUCH34HIZ ビットに 1 を設定して、PWM 出力停止制御を行います。
 - POE0F、または POE10F ビットをクリアします。
 - POE0#または POE10#端子への入力が High のときに、SPOER.MTUCH34HIZ ビットを 0 に設定すると PWM 出力状態へと復帰します。
 - 対応する出力停止要因の割り込みを許可します。
 - 出力停止状態を示す LED が消灯します。

表 4.2 に入力レベル検出(立ち下がりエッジ)による出力停止タイミングを、図 4.1 に入力レベル検出による出力停止例(立ち下がりエッジ)を示します。なお、出力停止要因を入力レベル検出(Low 検出)に設定を変更した場合は選択した PCLK 周期ごとにサンプリングが行われるため、サンプリング回数分のサイクル数が入力レベル検出から出力停止までの時間に追加されます。

表 4.2 入力レベル検出(立ち下がりエッジ)による出力停止タイミング

条件 : VCC = 2.7V~5.5V, AVCC0 = AVCC1 = AVCC2 = VREFH0 = VREFH1 = VREFH2 = VCC~5.5V,
VSS = AVSS0 = AVSS1 = AVSS2 = VREFL0 = VREFL1 = VREFL2 = 0V,
Ta = -40~+85°C

項目	記号	min	max	単位
入力レベル検出による出力停止	t_o	-	7.5 ^(注1)	t_{PBcyc} ^(注2)

注 1. 参考値ですので十分に評価してご使用ください

注 2. t_{PBcyc} : PCLKB の周期

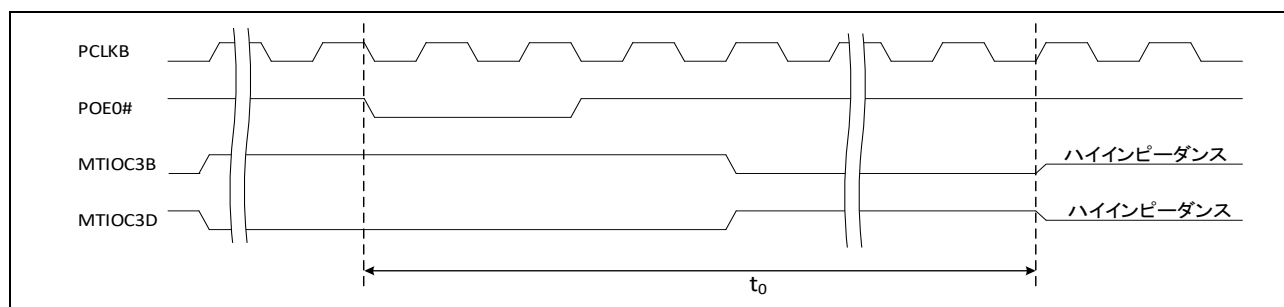


図 4.1 入力レベル検出による出力停止例(立ち下がりエッジ)

4.1.2 出力レベル比較による出力制御

本アプリケーションノートで使用する出力短絡対象端子の組み合わせは MTIOC3B と MTIOC3D、MTIOC4A と MTIOC4C、MTIOC4B と MTIOC4D です。アクティブレベルは Low に設定します。

以下に出力レベル比較による出力制御動作例を示します。

- 出力停止制御
 - 出力短絡検出対象端子のアクティブレベルが PCLKB の 1 サイクル以上重なった場合、出力短絡フラグ(OCSR1.OSF1)は 1 になります。
 - PWM 出力端子が Hi-Z になります。
 - アウトプットイネーブル割り込み 1(OE11)はレベル検出のため、割り込み処理内で出力停止要因の割り込みを禁止します。
 - LED が表 4.1 LED 点灯パターンに従って点灯します。
- 出力復帰制御
 - OCSR1.OSF1 ビットをクリアすることで PWM 出力状態へと復帰します。
 - 対応する出力停止要因の割り込みを許可します。
 - 出力停止状態を示す LED が消灯します。

表 4.3 に出力レベル比較による出力停止タイミングを、図 4.2 に出力レベル比較による出力停止例(アクティブレベル : Low)を示します。

表 4.3 出力レベル比較による出力停止タイミング

条件 : VCC = 2.7V~5.5V, AVCC0 = AVCC1 = AVCC2 = VREFH0 = VREFH1 = VREFH2 = VCC~5.5V,
VSS = AVSS0 = AVSS1 = AVSS2 = VREFL0 = VREFL1 = VREFL2 = 0V,
Ta = -40~+85°C

項目	記号	min	max	単位
出力レベル比較による出力停止	t_1	-	4 ^(注1)	t_{PBcyc} ^(注2)

注 1. 参考値ですので十分に評価してご使用ください

注 2. t_{PBcyc} : PCLKB の周期

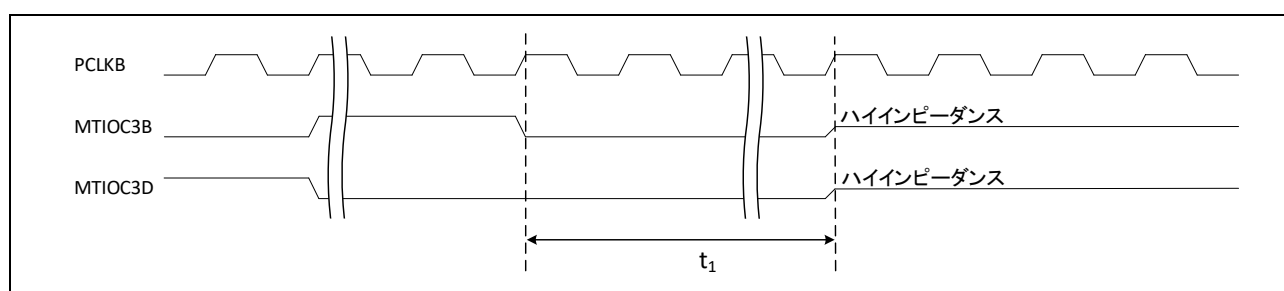


図 4.2 出力レベル比較による出力停止例(アクティブレベル : Low)

4.1.3 レジスタ設定による出力制御

以下にレジスタ設定による出力制御動作例を示します。

- 出力停止制御
 - SW1 を押すと、MTU3, MTU4/GPT0~GPT2 端子出力停止許可ビット(SPOER.MTUCH34HIZ) に 1 を設定します。
 - PWM 出力端子が Hi-Z になります。
 - LED が表 4.1 LED 点灯パターンに従って点灯します。
- 出力復帰制御
 - SPOER.MTUCH34HIZ ビットをクリアすると、PWM 出力状態へと復帰します。
 - 出力停止状態を示す LED が消灯します。

表 4.4 にレジスタ設定による出力停止タイミングを、図 4.3 にレジスタ設定による出力停止動作例を示します。

表 4.4 レジスタ設定による出力停止タイミング

条件 : VCC = 2.7V~5.5V, AVCC0 = AVCC1 = AVCC2 = VREFH0 = VREFH1 = VREFH2 = VCC~5.5V,
VSS = AVSS0 = AVSS1 = AVSS2 = VREFL0 = VREFL1 = VREFL2 = 0V,
Ta = -40~+85°C

項目	記号	min	max	単位
レジスタ設定による出力停止	t_2	-	3 ^(注1)	t_{PBcyc} ^(注2)

注 1. 参考値ですので十分に評価してご使用ください

注 2. t_{PBcyc} : PCLKB の周期

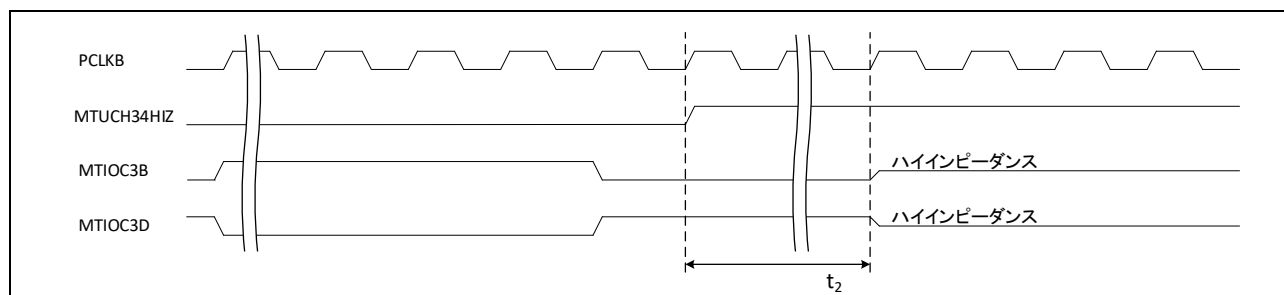


図 4.3 レジスタ設定による出力停止動作例

4.1.4 コンパレータ出力検出による出力制御

PWM 出力停止状態から復帰するときに、正転出力設定でアナログ入力電圧がリファレンス入力電圧より高い場合、コンパレータチャンネル 0 出力検出フラグ(POECMPFR.COFLAG)をクリアしてもコンパレータ出力検出要因であるエッジが発生しないため、再び PWM 出力停止状態に切り替わらないので注意してください。詳細は「参考ドキュメント」の RX24U グループ ユーザーズマニュアル ハードウェア編を参照してください。

本アプリケーションノートでは出力復帰制御として、レジスタ設定による出力停止制御を行うことで、上記の注意事項に対応しています。

以下にコンパレータ出力検出による出力制御動作例を示します。

- 出力停止制御
 - コンパレータが正転出力設定の時にアナログ入力電圧がリファレンス入力電圧を上回った場合、POECMPFR.COFLAG は 1 になります。
 - PWM 出力端子が Hi-Z になります。
 - LED が表 4.1 LED 点灯パターンに従って点灯します。
- 出力復帰制御
 - SPOER.MTUCH34HIZ ビットに 1 を設定して、PWM 出力停止制御を行います。
 - POECMPFR.COFLAG ビットをクリアします。
 - コンパレータ出力モニタフラグ(CMPMON.CMPMON0)の値が 0 のときに、SPOER.MTUCH34HIZ ビットを 0 に設定すると PWM 出力状態へと復帰します。
 - 出力停止状態を示す LED が消灯します。

表 4.5 にコンパレータ出力検出による出力停止タイミングを、図 4.4 にコンパレータ出力検出による出力停止例を示します。表 4.5 と図 4.4 にはコンパレータ C の検出時間は含まれません。

表 4.5 コンパレータ出力検出による出力停止タイミング

条件 : VCC = 2.7V~5.5V, AVCC0 = AVCC1 = AVCC2 = VREFH0 = VREFH1 = VREFH2 = VCC~5.5V,
VSS = AVSS0 = AVSS1 = AVSS2 = VREFL0 = VREFL1 = VREFL2 = 0V,
Ta = -40~+85°C

項目	記号	min	max	単位
コンパレータ出力検出による出力停止	t ₃	-	7 ^(注1)	t _{PBcyc} ^(注2)

注 1. 参考値ですので十分に評価してご使用ください

注 2. t_{PBcyc} : PCLKB の周期

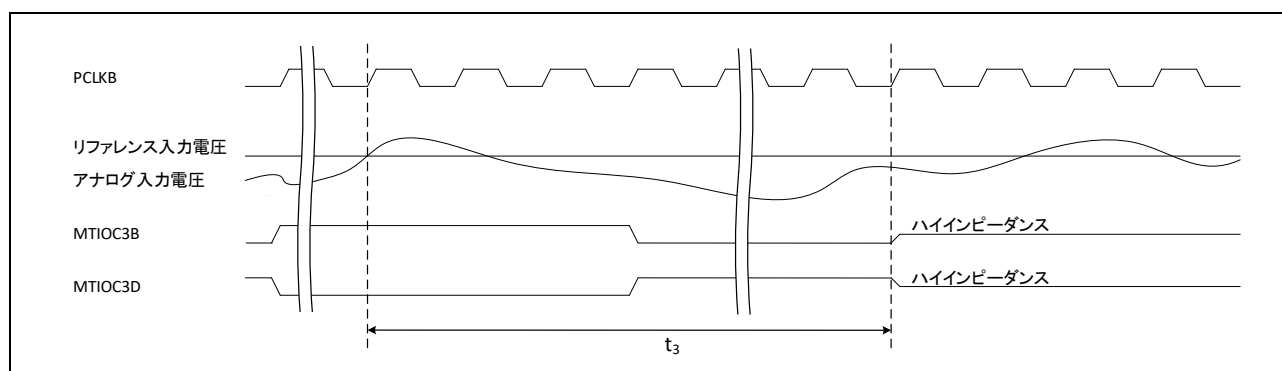


図 4.4 コンパレータ出力検出による出力停止例

4.1.5 発振停止検出による出力制御

以下に発振停止検出による出力制御動作例を示します。

- 出力停止制御
 - メインクロック発振子が発振停止した場合、PWM 出力端子が Hi-Z になり、例外処理ルーチンに分岐します。
 - 端子出力が切り替わった後に発振停止検出フラグ(OSTDSR.OSTDF, ICSR6.OSTSTF)が 1 になります。
 - LED が表 4.1 LED 点灯パターンに従って点灯します。
- 出力復帰制御
 - メインクロック再発振後に OSTDSR.OSTDF ビットをクリア、クロックを再設定、ICSR6.OSTSTF ビットをクリアすることで PWM 出力状態への復帰が可能です。発振停止検出はノンマスクابل割り込みのため、異常に対する応急処置のみ実施し、プログラムを終了、またはシステムリセットを行ってください。

表 4.6 に発振停止検出による出力停止タイミングを、図 4.5 に発振停止検出による出力停止例を示します。

表 4.6 発振停止検出による出力停止タイミング

条件 : VCC = 2.7V~5.5V, AVCC0 = AVCC1 = AVCC2 = VREFH0 = VREFH1 = VREFH2 = VCC~5.5V,
VSS = AVSS0 = AVSS1 = AVSS2 = VREFL0 = VREFL1 = VREFL2 = 0V,
Ta = -40~+85°C

項目	記号	min	max	単位
発振停止検出による出力停止	t ₄	-	10 ^(注1)	μs
発振停止検出によるフラグのセット	t ₅	-	1	ms

注 1. 参考値ですので十分に評価してご使用ください

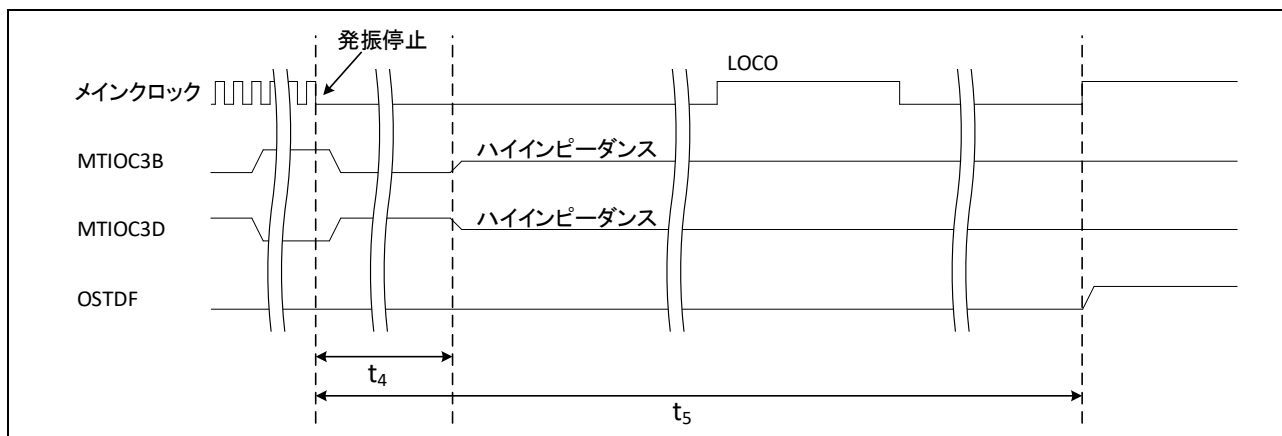
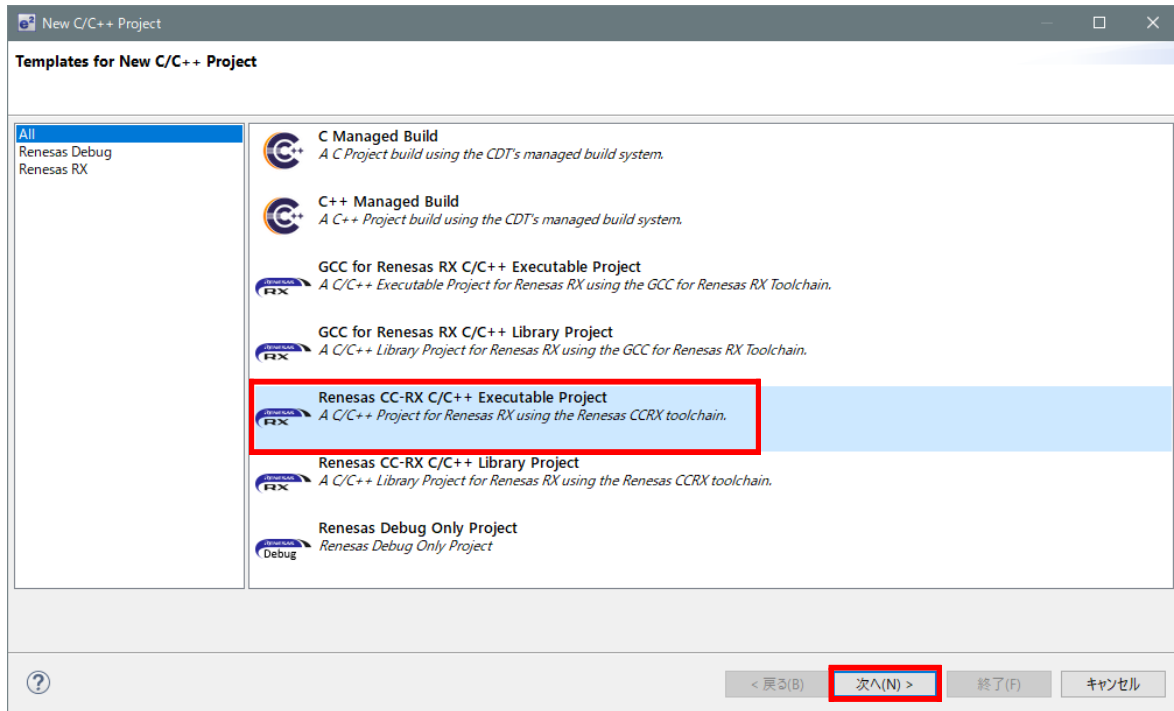


図 4.5 発振停止検出による出力停止例

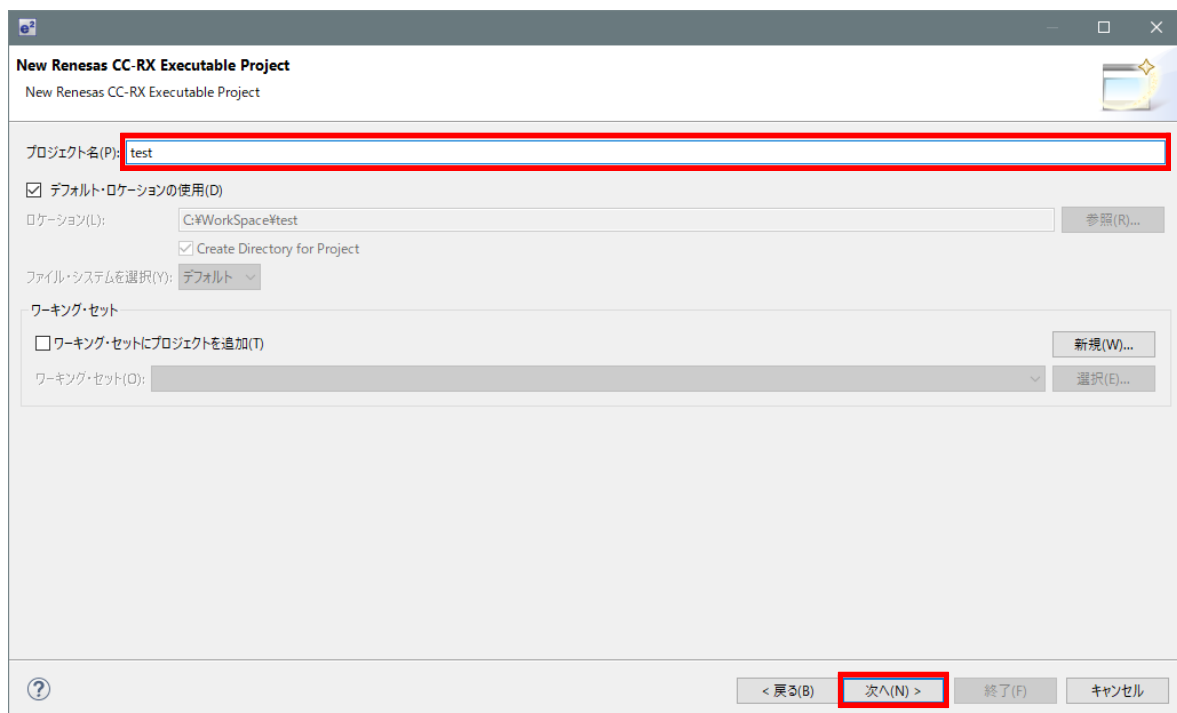
4.2 コード生成プラグインの組み込み方法

(1)~(5)にコード生成プラグインの組み込み例を示します。本アプリケーションノートでは必要最低限の設定のみ行っています。

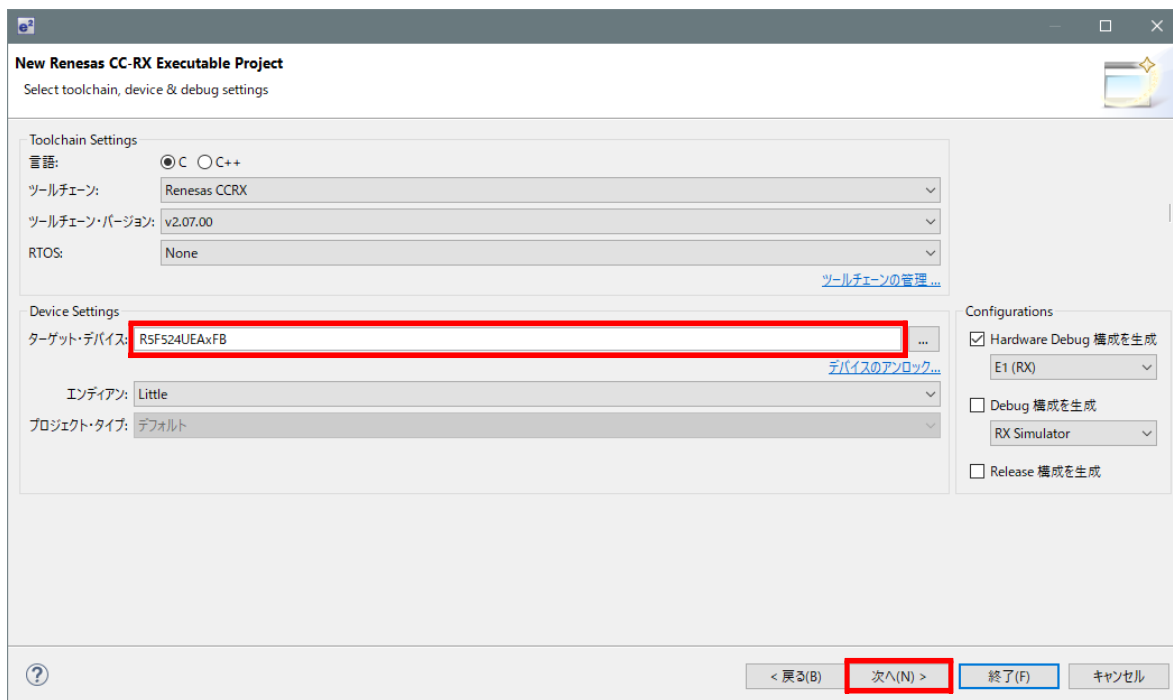
(1) Renesas CC-RX C/C++ Execute Project を選択後、次へを押す。



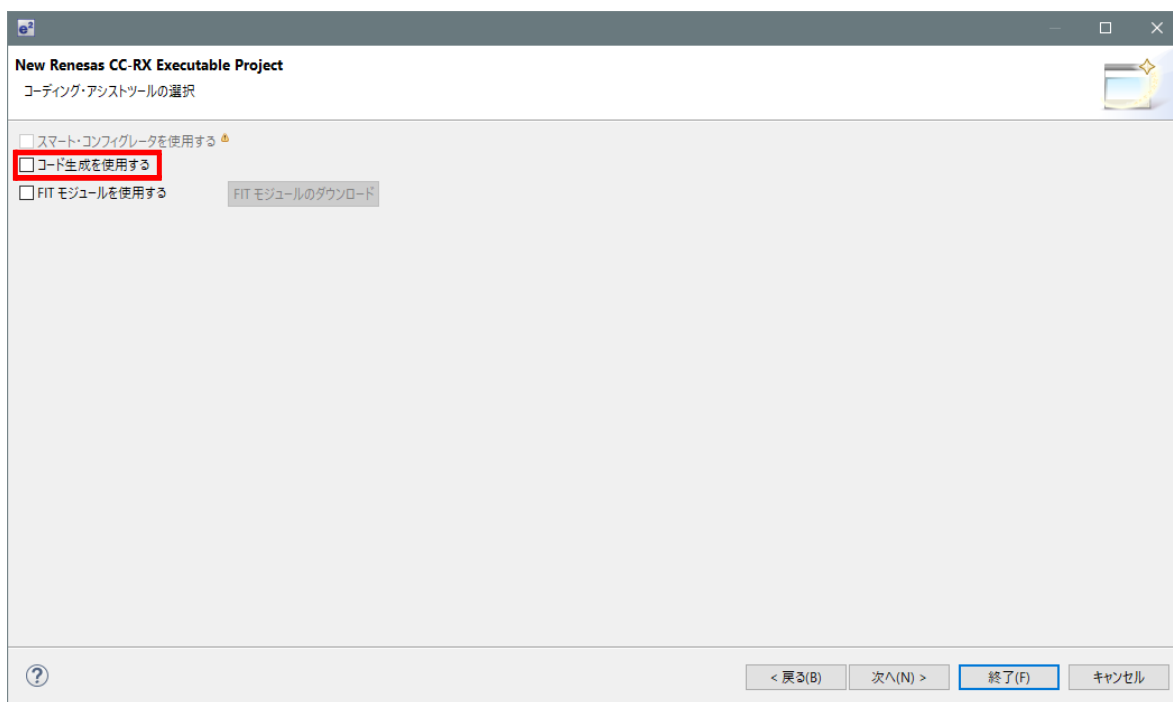
(2) プロジェクト名を入力後、次へを押す。



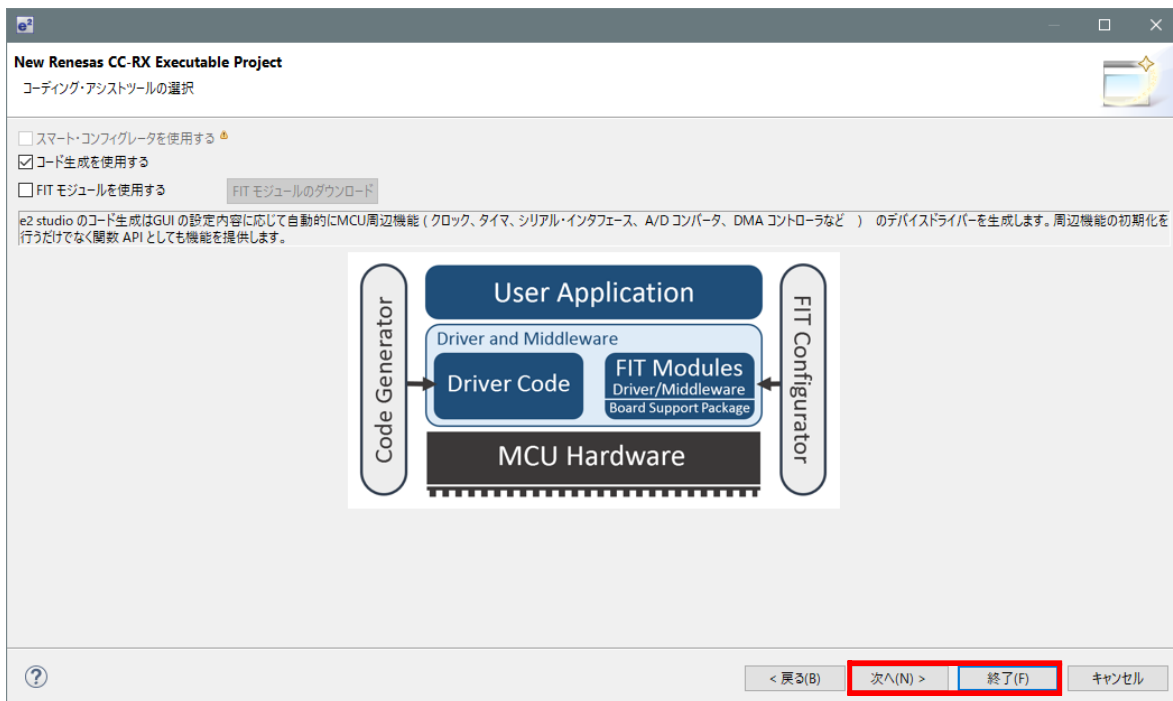
(3) ターゲットデバイスを選択後、次へを押す。



(4) コード生成を使用するにチェックを入れる。



(5) 次へを押して以降の設定を行う、または終了を押してプロジェクトを生成する。



4.3 コード生成プラグイン設定項目

4.3.1～4.3.7に本アプリケーションノートにおける使用機能ごとのコード生成プラグインの設定項目を示します。なお、各 API 関数には、ユーザが独自にコードを追加できるように、ユーザ・コード記述用のコメントが設けられています。ユーザ・コード記述範囲以外でコードの追加・変更を行わないでください。

4.3.1 クロック発生回路

図 4.6 にクロック発生回路の設定項目を示します。

The screenshot shows the 'クロック設定' (Clock Settings) window. It includes the following sections and settings:

- FIT設定-**
 - r_bsp_config.h のクロック設定を使用する (Load button)
 - [ロードを生成する]実行時に本シートのクロック設定が r_bsp_config.h に上書きされます
- メインクロック発振器、設定**
 - 動作
 - メインクロック発振源: 発振子
 - 周波数: 20 (MHz)
 - 発振安定時間: 65536 サイクル, 16384 (μs)
 - 発振停止検出: NMI有効 (発振停止検出割り込みを許可)
- 高速オンチップオシレータ(HOCO)設定**
 - 動作
 - 周波数: 32 MHz
 - 発振安定時間: 142 (サイクル)
- PLL回路設定**
 - 動作
 - PLLクロックソース選択: メインクロック発振器
 - 入力分周比: × 1/2
 - 周波数乗倍率: × 8
 - 周波数: 80 (MHz)
- 低速オンチップオシレータ(LOCO)設定**
 - 動作
 - 周波数: 4 (MHz)
- システムクロック設定**
 - クロックソース: PLL回路
 - システムクロック(ICLK): × 1, 80 (MHz)
 - 周辺モジュールクロック(PCLKA): × 1, 80 (MHz)
 - 周辺モジュールクロック(PCLKB): × 1/2, 40 (MHz)
 - 周辺モジュールクロック(PCLKD): × 1/2, 40 (MHz)
 - FlashFクロック(FCLK): × 1/4, 20 (MHz)
- IWDT専用オンチップオシレータ(IWDTLOCO)設定**
 - 動作
 - 周波数: 15 (kHz)

図 4.6 クロック発生回路の設定項目

4.3.2 I/O ポート

図 4.7～図 4.17 に I/O ポート端子の設定項目を示します。本アプリケーションノートで使用している I/O ポートの該当端子以外の端子については記載を省略しています。また、黄色のマークが表示されている端子は周辺機能として使用されていることを示しています。

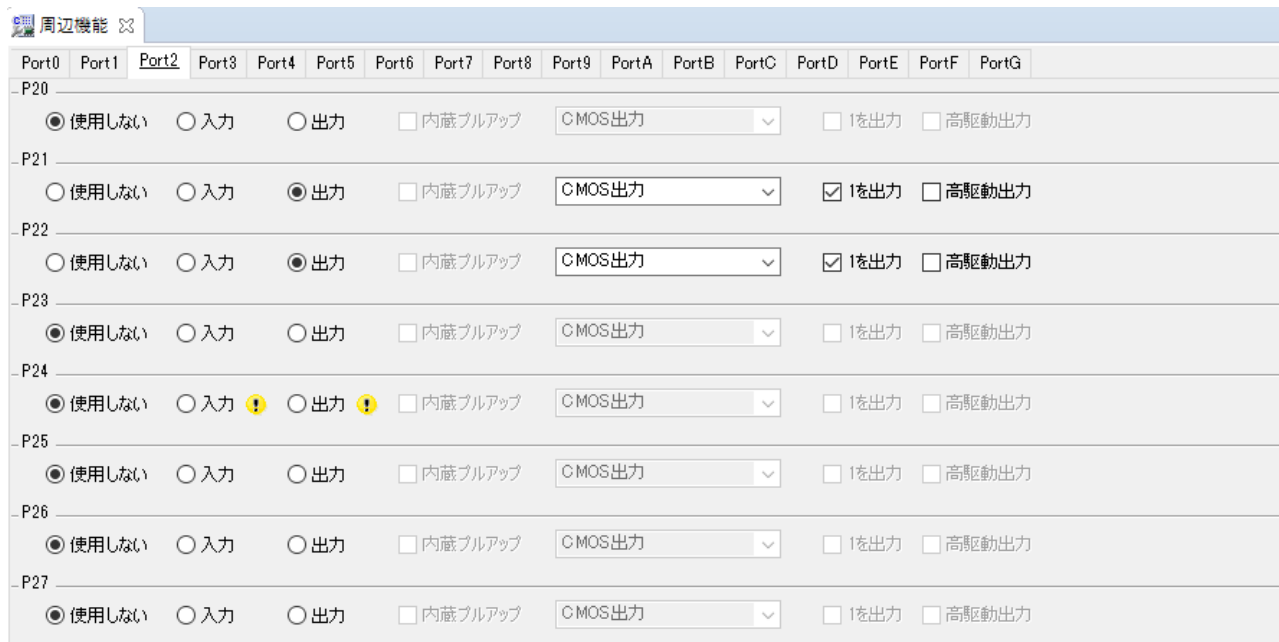


図 4.7 I/O ポート端子(PORT2)の設定項目



図 4.8 I/O ポート端子(PORTC)の設定項目

4.3.3 割り込みコントローラ(ICUb)

図 4.9 に割り込みコントローラの設定項目を示します。

設定項目	高速割り込み	ソフトウェア割り込み	NM設定	IRQ0	IRQ1	IRQ2	IRQ3	IRQ4	IRQ5	IRQ6	IRQ7
高速割り込み設定	<input type="checkbox"/> 高速割り込み	高速割り込みベクタ: BSC (BUSERR vect=16)									
ソフトウェア割り込み設定	<input type="checkbox"/> ソフトウェア割り込み	優先順位: レベル15									
NM設定	<input type="checkbox"/> NMI端子割り込み	有効エッジ: 立ち下がりエッジ	デジタルフィルタ: 無効	0 (MHz)							
IRQ0設定	<input checked="" type="checkbox"/> IRQ0	端子: P10	デジタルフィルタ: PCLK/8	5 (MHz)	有効エッジ: 立ち下がりエッジ	優先順位: レベル15					
IRQ1設定	<input type="checkbox"/> IRQ1	端子: P11	デジタルフィルタ: 無効	0 (MHz)	有効エッジ: Low	優先順位: レベル15					
IRQ2設定	<input type="checkbox"/> IRQ2	端子: P00	デジタルフィルタ: 無効	0 (MHz)	有効エッジ: Low	優先順位: レベル15					
IRQ3設定	<input type="checkbox"/> IRQ3	端子: P55	デジタルフィルタ: 無効	0 (MHz)	有効エッジ: Low	優先順位: レベル15					
IRQ4設定	<input checked="" type="checkbox"/> IRQ4	端子: P60	デジタルフィルタ: PCLK/8	5 (MHz)	有効エッジ: 立ち下がりエッジ	優先順位: レベル15					
IRQ5設定	<input type="checkbox"/> IRQ5	端子: P02	デジタルフィルタ: 無効	0 (MHz)	有効エッジ: Low	優先順位: レベル15					
IRQ6設定	<input type="checkbox"/> IRQ6	端子: P31	デジタルフィルタ: 無効	0 (MHz)	有効エッジ: Low	優先順位: レベル15					
IRQ7設定	<input type="checkbox"/> IRQ7	端子: P30	デジタルフィルタ: 無効	0 (MHz)	有効エッジ: Low	優先順位: レベル15					

図 4.9 割り込みコントローラの設定項目

4.3.4 マルチファンクションタイマパルスユニット 3 (MTU3d)

図 4.10～図 4.12 にマルチファンクションタイマパルスユニット 3 の設定項目を示します。



図 4.10 マルチファンクションタイマパルスユニット 3(一般設定)の設定項目

周辺機能

一般設定 MTU0 MTU1 MTU2 **MTU3** MTU4 MTU5 MTU6 MTU7 MTU9

相補PWMモードの説明

正相と逆相がノンオーバーラップの関係にあるPWM波形を各6相、合計12相出力します。ノンオーバーラップ時間を持たない設定も可能です。MTU3.TCNT、MTU4.TCNT、MTU6.TCNT、MTU7.TCNT はアップカウンタ/ダウンカウンタとして機能します。

同期動作設定

このチャンネルを同期動作に含める

カウントソース設定

カウンタクロックの選択 PCLK

クロックエッジ設定

立上りエッジ 立下りエッジ 両エッジ

TCNT3カウンタ設定

カウンタクリア要因 カウンタクリア無効

PWM出力設定

タイマー運転期間 100 μ s (実際の値: 100)

デッドタイム許可 デッドタイム 2 μ s (実際の値: 2)

レジスタ初期値(MTU3.TGRA) 4160

レジスタ初期値(MTU3.TGRB) 2000

レジスタ初期値(MTU4.TGRA) 2000

レジスタ初期値(MTU4.TGRB) 2000

ブラシレスDCモータ制御設定

ソフトウェアまたは外部信号入力によるU、V、W相の出力制御を有効にする

出力制御方法 外部入力

正相出力制御(初期値) レベル出力

逆相出力制御(初期値) レベル出力

バッファレジスタと同期クリア動作設定

MTU3/TGRAのコンペアマッチによるカウンタ同期クリアを有効にする

同期カウンタクリア時、直前の波形を保持する

バッファレジスタからテンポラリレジスタ転送タイミング 割り込み割り込み機能1と連動しない

出力端子設定

MTIOC3Aトグル出力を有効にする

MTIOC3A端子 P11

MTIOC3B端子 P71

MTIOC3D端子 P74

MTIOC4A端子 P72

MTIOC4B端子 P73

MTIOC4C端子 P75

MTIOC4D端子 P76

PWM出力レベルの設定のバッファ転送タイミング バッファ転送しない

U相: MTIOC3B端子の初期出力レベル(正相)
アクティブレベル: L(初期出力: H、カウントアップでコンペアマッチで出力: L、ダウンカウントにコンペアマッチ時の出力: H)

V相: MTIOC3D端子の初期出力レベル(逆相)

図 4.11 マルチファンクションタイマパルスユニット 3(チャンネル:MTU3)の設定項目

周辺機能

U相: MTIO03D端子の初期出力レベル(逆相)
 アクティブレベル: L(初期出力: H, カウントアップでコンペアマッチで出力: H, ダウンカウントにコンペアマッチ時の出力: L)

V相: MTIO04A端子の初期出力レベル(正相)
 アクティブレベル: L(初期出力: H, カウントアップでコンペアマッチで出力: L, ダウンカウントにコンペアマッチ時の出力: H)

V相: MTIO04C端子の初期出力レベル(逆相)
 アクティブレベル: L(初期出力: H, カウントアップでコンペアマッチで出力: H, ダウンカウントにコンペアマッチ時の出力: L)

W相: MTIO04B端子の初期出力レベル(正相)
 アクティブレベル: L(初期出力: H, カウントアップでコンペアマッチで出力: L, ダウンカウントにコンペアマッチ時の出力: H)

W相: MTIO04D端子の初期出力レベル(逆相)
 アクティブレベル: L(初期出力: H, カウントアップでコンペアマッチで出力: H, ダウンカウントにコンペアマッチ時の出力: L)

割り込み設定

割り込み間引きモード

割り込み間引き回数

コンペアマッチ割り込み(TGIA3)許可
 割り込み間引き回数

コンペアマッチ割り込み(TGIB3)許可
 優先順位

コンペアマッチ割り込み(TGIA4)許可
 コンペアマッチ割り込み(TGIB4)許可
 優先順位

アンダーフロー割り込み(TCIV4)許可
 割り込み間引き回数

優先順位

A/D変換開始トリガ設定

カウンタ値の山でA/D変換開始を要求(MTU3のトリガ信号 TRGA3N)

カウンタ値の谷でA/D変換開始を要求(MTU4のトリガ信号 TRGA4N)

周期レジスタ値とカウンタ値のコンペアマッチによりA/D変換開始を要求(MTU4のトリガ信号 TRG4ABN)

周期レジスタAによるコンペアマッチでA/D変換開始を要求(MTU4のトリガ信号 TRG4AN)

A/D変換トリガ出力条件

A/D変換開始要求周期レジスタA初期値

周期バッファレジスタA初期値

TGIA3割り込み間引き機能と連動

TCIV4割り込み間引き機能と連動

周期レジスタBによるコンペアマッチでA/D変換開始を要求(MTU4のトリガ信号 TRG4BN)

A/D変換トリガ出力条件

A/D変換開始要求周期レジスタB初期値

周期バッファレジスタB初期値

TGIA3割り込み間引き機能と連動

TCIV4割り込み間引き機能と連動

周期設定バッファレジスタから周期設定レジスタへ転送する

図 4.12 マルチファンクションタイムパルスユニット 3(チャンネル:MTU3)の設定項目

4.3.5 ポートアウトプットイネーブル 3 (POE3A)

図 4.13 と図 4.14 にポートアウトプットイネーブル 3 の設定項目を示します。本アプリケーションノートで使用しない設定箇所については記載を省略しています。

周辺機能

ポートアウトプットイネーブル3動作設定

使用しない
 使用する

注: MTU/GPTで設定している端子とアクティブレベルを選択してください

MTU0出力端子制御設定

本APNでは設定を行わないため、記載を省略しています

MTU9出力端子制御設定

本APNでは設定を行わないため、記載を省略しています

MTU3, MTU4/GPT0, GPT1, GPT2出力ポート7端子制御設定

ハイインピーダンス/ポート切り替え制御対象端子

MTU3/GPT0
MTIOC3B/GTIOC0AとMTIOC3D/GTIOC0B 端子 P71とP74端子ハイインピーダンス制御

MTU4/GPT1
MTIOC4A/GTIOC1AとMTIOC4C/GTIOC1B 端子 P72とP75端子ハイインピーダンス制御

MTU4/GPT2
MTIOC4B/GTIOC2AとMTIOC4D/GTIOC2B 端子 P78とP76端子ハイインピーダンス制御

ハイインピーダンス制御/ポートスイッチング制御条件の追加

コンパレータ検出(トグルCMADDMT34ZEビット)

コンパレータチャンネル0
 コンパレータチャンネル1
 コンパレータチャンネル2
 コンパレータチャンネル3

POE4# 入力レベル検出

POE8# 入力レベル検出

POE10# 入力レベル検出

POE11# 入力レベル検出

POE12# 入力レベル検出

ハイインピーダンス制御/ポートスイッチング制御条件

POE0# 端子入力

ポートP71~P76に割り当てられた3相の2相出力端子のいずれかが出力されているときに出力をハイインピーダンスにする
MTU相補PWM出力(MTU3とMTU4)またはGPT出力(GPT0~GPT2)が同時にアクティブレベルになる

MTU3とMTU4の短絡検出のアクティブレベルを指定

MTIOC3Bアクティブレベル	Lowアクティブ
MTIOC3Dアクティブレベル	Lowアクティブ
MTIOC4Aアクティブレベル	Lowアクティブ
MTIOC4Cアクティブレベル	Lowアクティブ
MTIOC4Bアクティブレベル	Lowアクティブ
MTIOC4Dアクティブレベル	Lowアクティブ

MTU3, MTU4/GPT0, GPT1, GPT2出力ポート1端子制御設定

本APNでは設定を行わないため、記載を省略しています

MTU6,7出力端子制御設定

本APNでは設定を行わないため、記載を省略しています

図 4.13 ポートアウトプットイネーブル 3 の設定項目

周辺機能

GPT0,GPT1,GPT2とGPT3出力端子制御設定

本APNでは設定を行わないため、記載を省略しています

POEn# 入力の設定

POE0# 端子 P70

POE0# 要求受付条件
POE0#入力の立ち下がりがエッジで要求を受け付ける

アウトプットイネーブル割り込み1許可 (OEI1: POE0FとOSF1による割り込み)

割り込み発生条件 POE0FとOSF1

POE4# 端子 P96

POE4 要求受付条件
POE4#入力の立ち下がりがエッジで要求を受け付ける

アウトプットイネーブル割り込み2許可 (OEI2: POE4FとOSF2による割り込み)

割り込み発生条件 POE4FとOSF2

POE8# 端子 PB4

POE8# 要求受付条件
POE8#入力の立ち下がりがエッジで要求を受け付ける

アウトプットイネーブル割り込み3許可 (OEI3: POE8Fによる割り込み)

POE10# 端子 PE2

POE10# 要求受付条件
POE10#入力の立ち下がりがエッジで要求を受け付ける

POE11# 端子 PE3

POE11 要求受付条件
POE11#入力の立ち下がりがエッジで要求を受け付ける

アウトプットイネーブル割り込み4許可 (OEI4: POE10F, POE11FとOSF3による割り込み)

割り込み発生条件 POE10F

POE12# 端子 P01

POE12 要求受付条件
POE12#入力の立ち下がりがエッジで要求を受け付ける

アウトプットイネーブル割り込み5許可 (OEI5: POE4FとPOE12Fによる割り込み)

割り込み発生条件 POE4FとPOE12F

優先度(OEI1, OEI2, OEI3, OEI4 と OEI5) レベル15

コンパレータ設定の検出

コンパレータチャンネル0出力検出による高インピーダンス制御の有効性

コンパレータチャンネル1出力検出による高インピーダンス制御の有効性

コンパレータチャンネル2出力検出による高インピーダンス制御の有効性

コンパレータチャンネル3出力検出による高インピーダンス制御の有効性

発振停止検出設定

発振停止検出によるハイインピーダンス制御有効

図 4.14 ポートアウトプットイネーブル3の設定項目

4.3.6 コンパレータ C (CMPC0)

図 4.15 と図 4.16 にコンパレータ C の設定項目を示します。

周辺機能

一般設定 コンパレータC0 コンパレータC1 コンパレータC2 コンパレータC3

動作設定

コンパレータ C0 を使用 コンパレータ C1 を使用

コンパレータ C2 を使用 コンパレータ C3 を使用

図 4.15 コンパレータ C(一般設定)の設定項目

周辺機能

一般設定 **コンパレータC0** コンパレータC1 コンパレータC2 コンパレータC3

アナログ入力チャンネル設定

コンパレータ入力切り替えビット AN000端子

リファレンス電圧設定

内蔵D/A0 (D/A0を設定してください) 内蔵D/A1 (D/A1を設定してください)

デジタルフィルタ設定

デジタルフィルタ許可

サンプリングクロック PCLK/8 5000 (kHz)

出力設定

出力極性 通常

出力許可(COMP0) PF3

コンパレータC0割り込み許可(CMPC0)

エッジ選択 立ち上がりエッジ

優先順位 レベル15

図 4.16 コンパレータ C(コンパレータ C0)の設定項目

4.3.7 D/A コンバータ (DAa)

図 4.17 に D/A コンバータの設定項目を示します。

周辺機能

D/A コンバータ 動作設定

使用しない 使用する

D/A 出力 設定

DA0を使用 DA1を使用

データ形式 右詰め

D/A A/D同期設定

使用しない 使用する

図 4.17 D/A コンバータの設定項目

4.4 ファイル構成

表 4.7 にサンプルコードで使用するファイルを示します。統合開発環境とコード生成プラグインによって自動生成されるファイルのうち、生成後に内容を変更していないファイルは除きます。

表 4.7 サンプルコードで使用するファイル

ファイル構成	概要	備考
r_cg_main.c	メイン処理、D/A コンバータ a スタート、コンパレータ C スタート、IRQ0 割り込みの許可、IRQ4 割り込みの許可、MTU3d スタート、OEI1 割り込みの許可、OEI4 割り込みの許可	コード生成プラグインにより生成されたファイル
r_cg_icu_user.c	IRQ0(SW0)、IRQ4(SW1)割り込み処理	コード生成プラグインにより生成されたファイル
r_cg_poe3_user.c	入力レベル検出割り込み処理(POE0#、POE10#)、出力レベル比較割り込み処理	コード生成プラグインにより生成されたファイル
r_cg_cmpc_user.c	コンパレータ出力検出割り込み処理	コード生成プラグインにより生成されたファイル
r_cg_cgc_user.c	発振停止検出割り込み処理(NMI)	コード生成プラグインにより生成されたファイル
r_cg_userdefine.h	コード生成後に追加された定数の一覧	コード生成プラグインにより生成されたファイル

4.5 オプション設定メモリ

表 4.8 にサンプルコードで使用するオプション設定メモリの状態を示します。必要に応じて、最適な値を設定してください。

表 4.8 サンプルコードで使用するオプション設定メモリの状態

シンボル	アドレス	設定値	内容
OFS0	FFFF FF8Ch ~ FFFF FF8Fh	FFFF FFFFh	リセット後、IWDT は停止
OFS1	FFFF FF88h ~ FFFF FF8Bh	FFFF FFFFh	リセット後、電圧監視 0 リセットは無効
MDE	FFFF FF80h ~ FFFF FF83h	FFFF FFFFh	リトルエンディアンを選択

4.6 定数一覧

表 4.9 にサンプルコードで使用する定数を示します。

表 4.9 サンプルコードで使用する定数

定数名	設定値	内容
LED_ON	0	LED が点灯状態
LED_OFF	1	LED が消灯状態
LOW_LEVEL	0	I/O ポートの出力レベルが Low
HIGH_LEVEL	1	I/O ポートの出力レベルが High
OUTPUT_STATE_NORMAL	0	PWM 出力状態は正常
OUTPUT_STATE_STOP	1	PWM 出力状態は停止(全ての停止要因を含む)
DETECTED	1	PWM 出力停止要因が検出された
NOT_DETECTED	0	PWM 出力停止要因が検出されていない
DA0_VALUE	80h	D/A0 の設定値

4.7 変数一覧

表 4.10 に変数を示します。

表 4.10 変数

型	変数名	内容	使用関数
uint8_t	poe_state_of_irq0	irq0 で使用する PWM 出力の状態変数	r_icu_irq0_interrupt
uint8_t	poe_flag_state	PWM 出力停止要因フラグの状態変数	get_poe_stop_flag
static uint8_t	poe0_state_of_detect	POE0#端子の入力レベル検出の状態変数	return_to_pwm_output
static uint8_t	poe10_state_of_detect	POE10#端子の入力レベル検出の状態変数	return_to_pwm_output
static uint8_t	comparator_state_of_detect	コンパレータ出力検出の状態変数	return_to_pwm_output

4.8 関数一覧

表 4.11 に関数を示します。

表 4.11 関数

関数	概要
main	メイン処理
R_MAIN_UserInit	初期設定
da0_set_output_value	D/A0 値設定
module_start	モジュールの起動
r_icu_irq0_interrupt	IRQ0 割り込み処理
r_icu_irq4_interrupt	IRQ4 割り込み処理
get_poe_stop_flag	PWM 出力停止フラグの状態取得
return_to_pwm_output	PWM 出力復帰処理
r_cmpc_cmpc0_interrupt	コンパレータ割り込み処理
r_poe3_oei1_interrupt	OEI1 割り込み処理
r_poe3_oei4_interrupt	OEI4 割り込み処理
r_cgc_oscillation_stop_nmi_interrupt	発振停止検出処理

4.9 関数仕様

main	
概要	メイン処理
ヘッダ	なし
宣言	void main(void)
説明	メイン処理を行います。
引数	なし
リターン値	なし
備考	コード生成プラグインで生成された関数です。 本サンプルプログラムでは初期設定以外の処理は割り込みで実行されます。

R_MAIN_UserInit	
概要	初期設定
ヘッダ	なし
宣言	void R_MAIN_UserInit(void)
説明	初期設定を行います
引数	なし
リターン値	なし
備考	コード生成プラグインで生成された関数です。

da0_set_output_value	
概要	D/A0値設定
ヘッダ	なし
宣言	static void da0_set_output_value(void)
説明	コンパレータのリファレンス入力電圧として使用されるD/A0の値を設定します。
引数	なし
リターン値	なし

module_start	
概要	モジュールの起動
ヘッダ	なし
宣言	static void module_start(void)
説明	使用する周辺機能の起動と割り込みの許可
引数	なし
リターン値	なし

r_icu_irq0_interrupt	
概要	IRQ0割り込み処理
ヘッダ	なし
宣言	static void r_icu_irq0_interrupt(void)
説明	PWM出力停止状態からの復帰を行います。
引数	なし
リターン値	なし
備考	コード生成プラグインで生成された割り込み関数です。 本処理はirq0割り込み発生時(SW0押下時)に実行されます。

r_icu_irq4_interrupt	
概要	IRQ4割り込み処理
ヘッダ	なし
宣言	static void r_icu_irq4_interrupt(void)
説明	SPOERレジスタによる出力停止処理を行います。
引数	なし
リターン値	なし
備考	コード生成プラグインで生成された割り込み関数です。 本処理はirq4割り込み発生時(SW1押下時)に実行されます。

get_poe_stop_flag	
概要	PWM出力停止フラグの状態取得
ヘッダ	なし
宣言	static uint8_t get_poe_stop_flag(void)
説明	PWM出力端子の状態を取得する関数です。
引数	なし
リターン値	OUTPUT_STATE_NORMAL - PWM出力状態は正常 OUTPUT_STATE_STOP - PWM出力状態は停止

return_to_pwm_output	
概要	PWM出力復帰処理
ヘッダ	なし
宣言	static void return_to_pwm_output(void)
説明	出力停止要因が取り除かれていた時、PWM出力状態への復帰を行う処理です。
引数	なし
リターン値	なし

r_cmpc_cmpc0_interrupt	
概要	コンパレータ割り込み処理
ヘッダ	なし
宣言	static void r_cmpc_cmpc0_interrupt(void)
説明	コンパレータ出力検出によるPWM出力停止処理に伴うLEDの点灯、MTUの停止制御を行います。
引数	なし
リターン値	なし
備考	コード生成プラグインで生成された割り込み関数です。 本処理はコンパレータ出力割り込み発生時に実行されます。

r_poe3_oei1_interrupt	
概要	OEI1割り込み処理
ヘッダ	なし
宣言	static void r_poe3_oei1_interrupt(void)
説明	POE0#入力レベル検出、P71~P76端子の出力レベル比較によるPWM出力停止制御に伴うLEDの点灯、MTUの停止制御を行います。
引数	なし
リターン値	なし
備考	コード生成プラグインで生成された割り込み関数です。 本処理はアウトプットイネーブル割り込み1発生時に実行されます。

r_poe3_oei4_interrupt	
概要	OEI4割り込み処理
ヘッダ	なし
宣言	static void r_poe3_oei4_interrupt(void)
説明	POE10#入力レベル検出によるPWM出力停止制御に伴うLEDの点灯とMTUの停止制御を行います。
引数	なし
リターン値	なし
備考	コード生成プラグインで生成された割り込み関数です。 本処理はアウトプットイネーブル割り込み4発生時に実行されます。

r_cgc_oscillation_stop_nmi_interrupt	
概要	発振停止検出処理
ヘッダ	r_cg_cgc.h
宣言	void r_cgc_oscillation_stop_nmi_interrupt(void)
説明	発振停止検出(NMI)によるPWM出力停止制御に伴うLEDの点灯とMTUの停止制御を行い、MCUがリセットされるまで待機します。
引数	なし
リターン値	なし
備考	コード生成プラグインで生成された割り込み関数です。 本処理はメインクロックが発振停止した時に実行されます。

4.10 フローチャート

4.10.1~4.10.12 にプログラムの動作フローについて示します。コード生成プラグインによって生成された関数のうち、生成後に変更を加えていない物については記載していません。コード生成プラグインによって生成された関数の詳細については、参考ドキュメントの「e²studio コード生成ツールユーザズマニュアル RX API リファレンス編」を参照してください。

4.10.1 メイン処理

図 4.18 にメイン処理フローを示します。

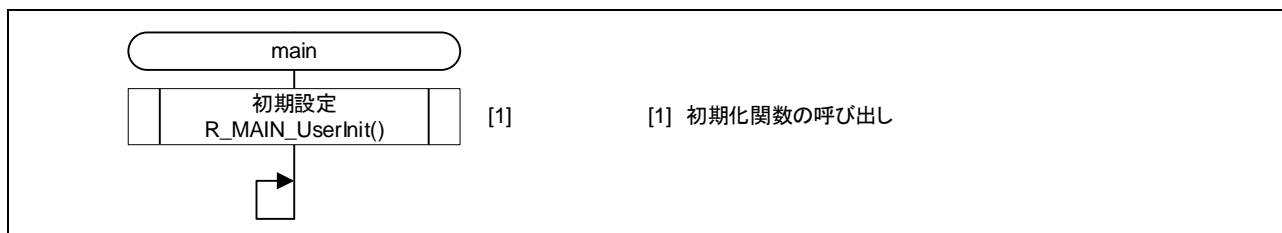


図 4.18 メイン処理フロー

4.10.2 初期設定

図 4.19 に初期設定フローを示します。

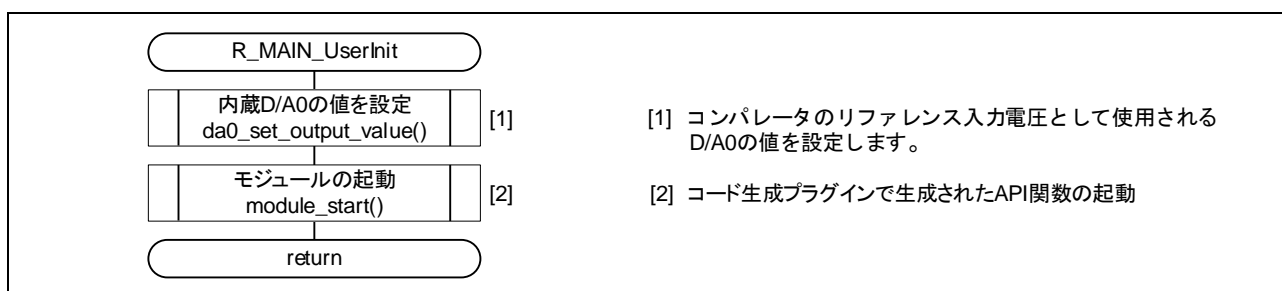


図 4.19 初期設定フロー

4.10.3 D/A0 出力電圧値設定フロー

図 4.20 に D/A0 出力電圧値設定フローを示します。

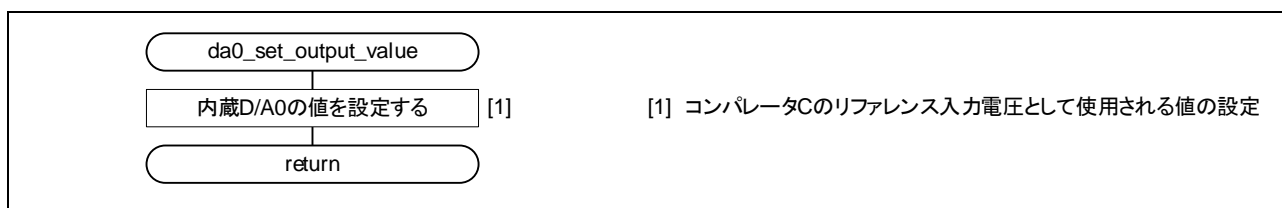


図 4.20 D/A0 出力電圧値設定フロー

4.10.4 モジュール起動

図 4.21 にモジュール起動フローを示します。

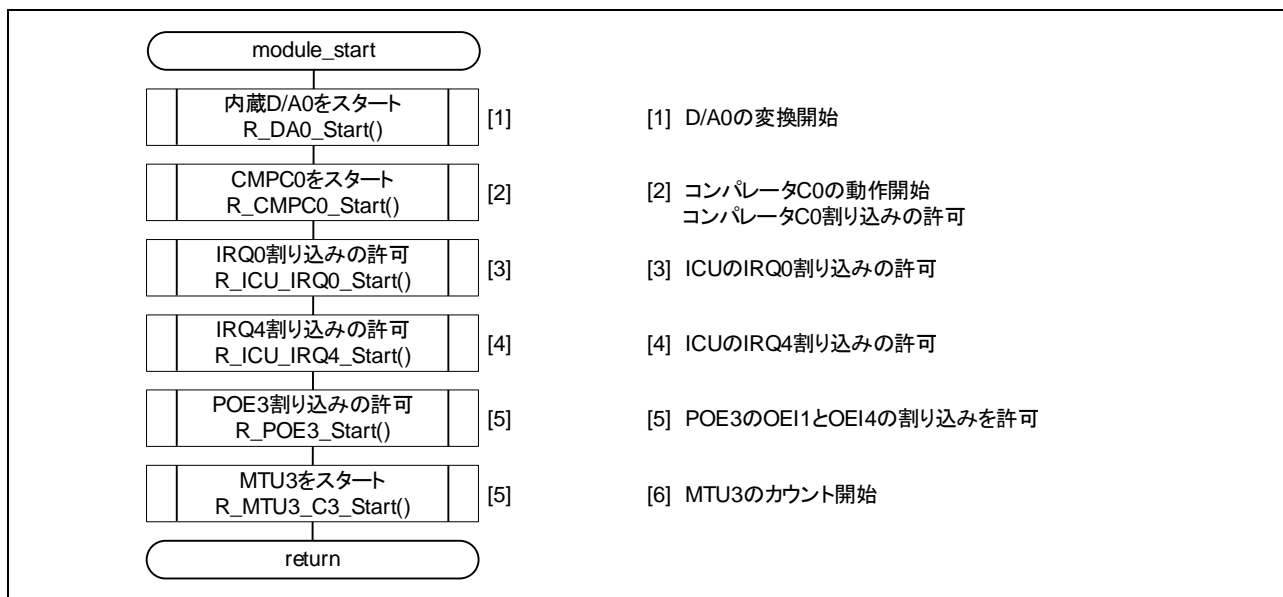


図 4.21 モジュール起動フロー

4.10.5 IRQ0 割り込み処理

図 4.22 に IRQ0 割り込み処理フローを示します。

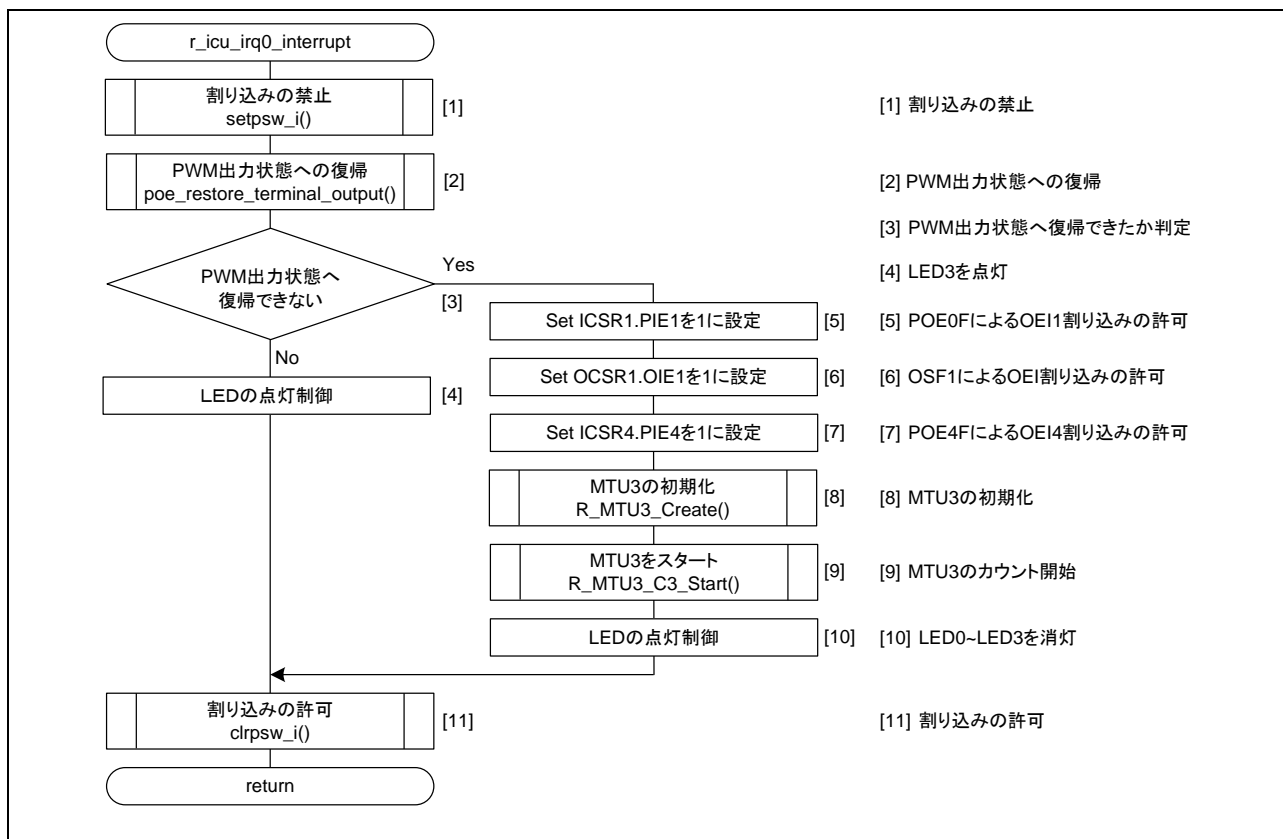


図 4.22 IRQ0 割り込み処理フロー

IRQ4 割り込み処理

図 4.23 に IRQ4 割り込み処理フローを示します。

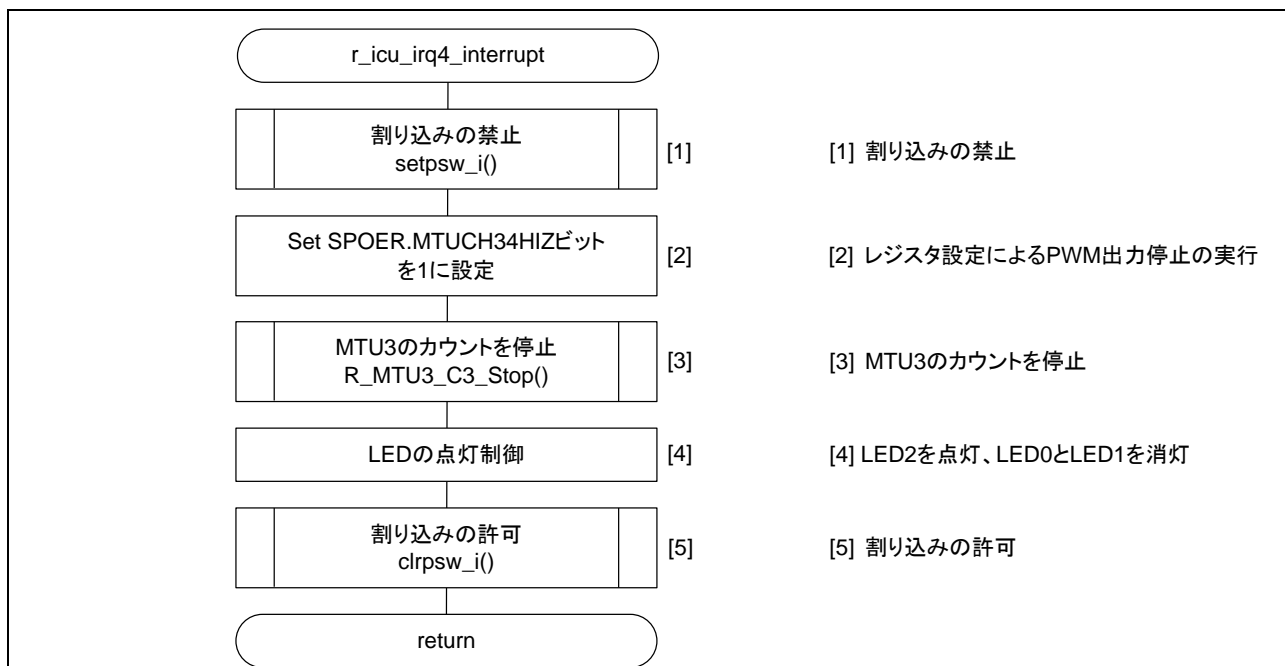


図 4.23 IRQ4 割り込み処理フロー

4.10.6 PWM 出力停止フラグの状態取得

図 4.24 に PWM 出力停止フラグの状態取得フローを示します。

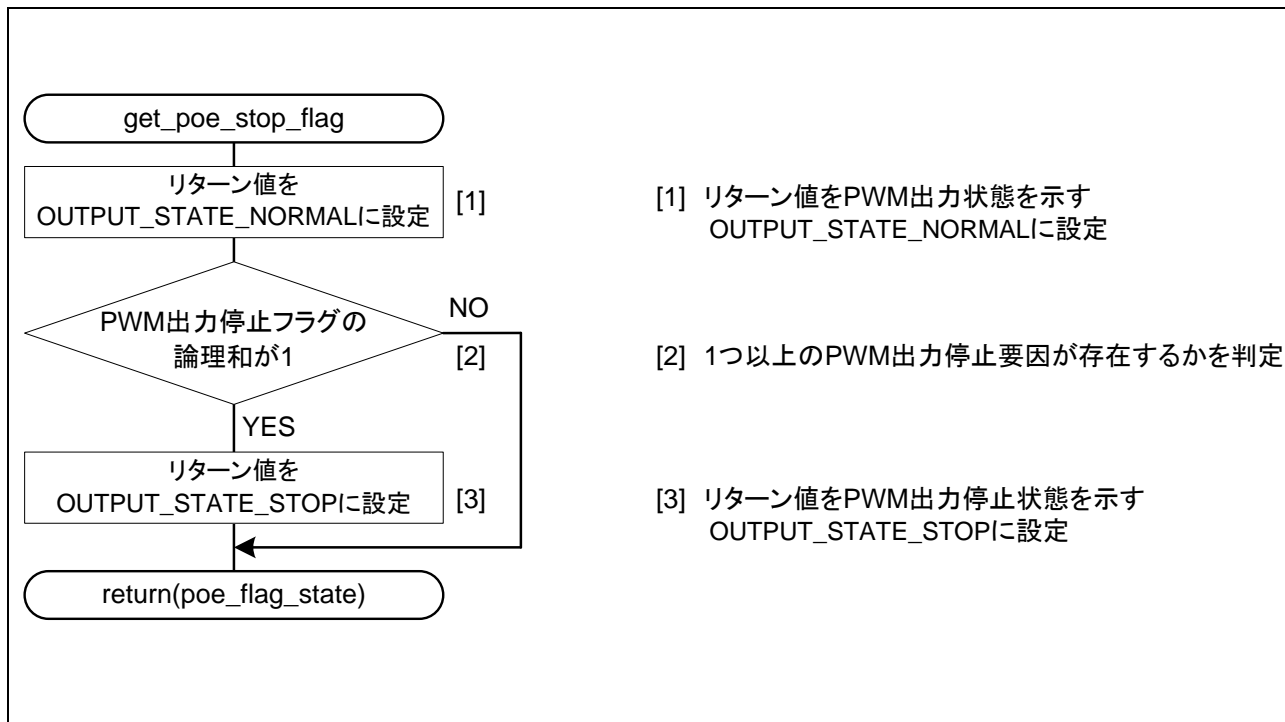
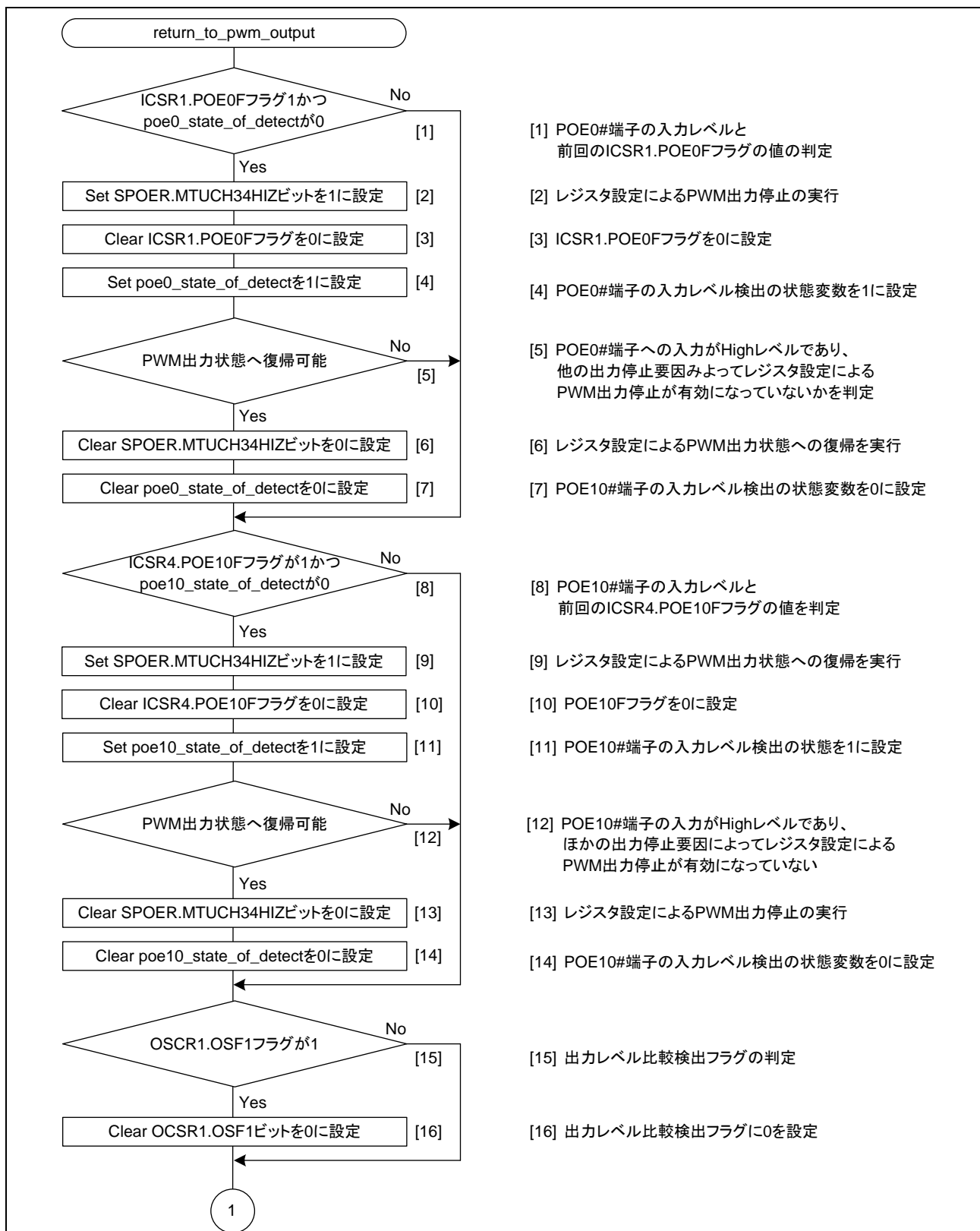


図 4.24 PWM 出力停止フラグの状態取得フロー

4.10.7 PWM 出力復帰処理

図 4.25 に PWM 出力復帰処理フローを示します。



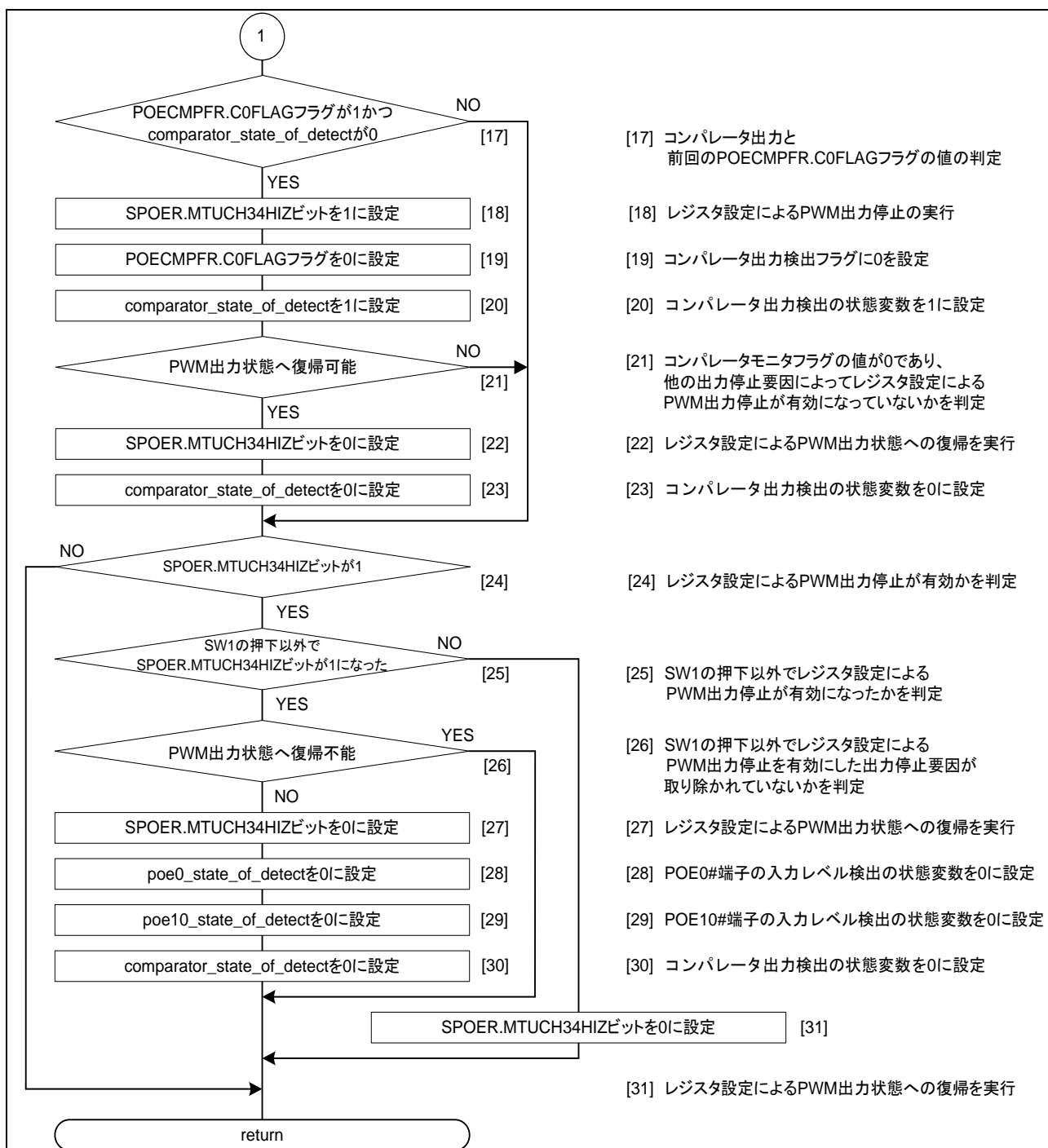


図 4.25 PWM 出力復帰処理フロー

4.10.8 コンパレータ割り込み処理

図 4.26 にコンパレータ割り込み処理フローを示します。

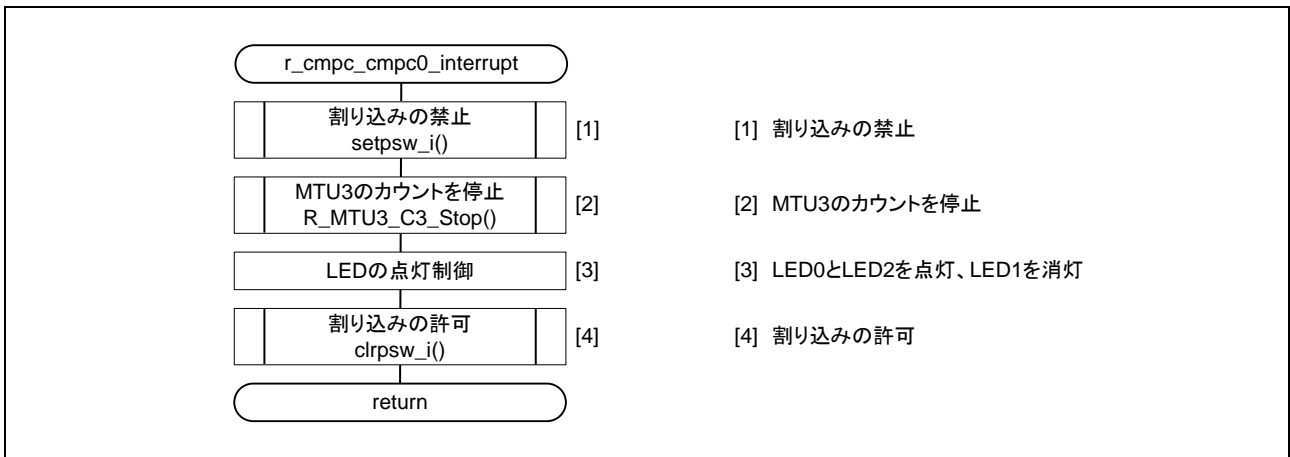


図 4.26 コンパレータ割り込み処理フロー

4.10.9 OEI1 割り込み処理

図 4.27 に OEI1 割り込み処理フローを示します。

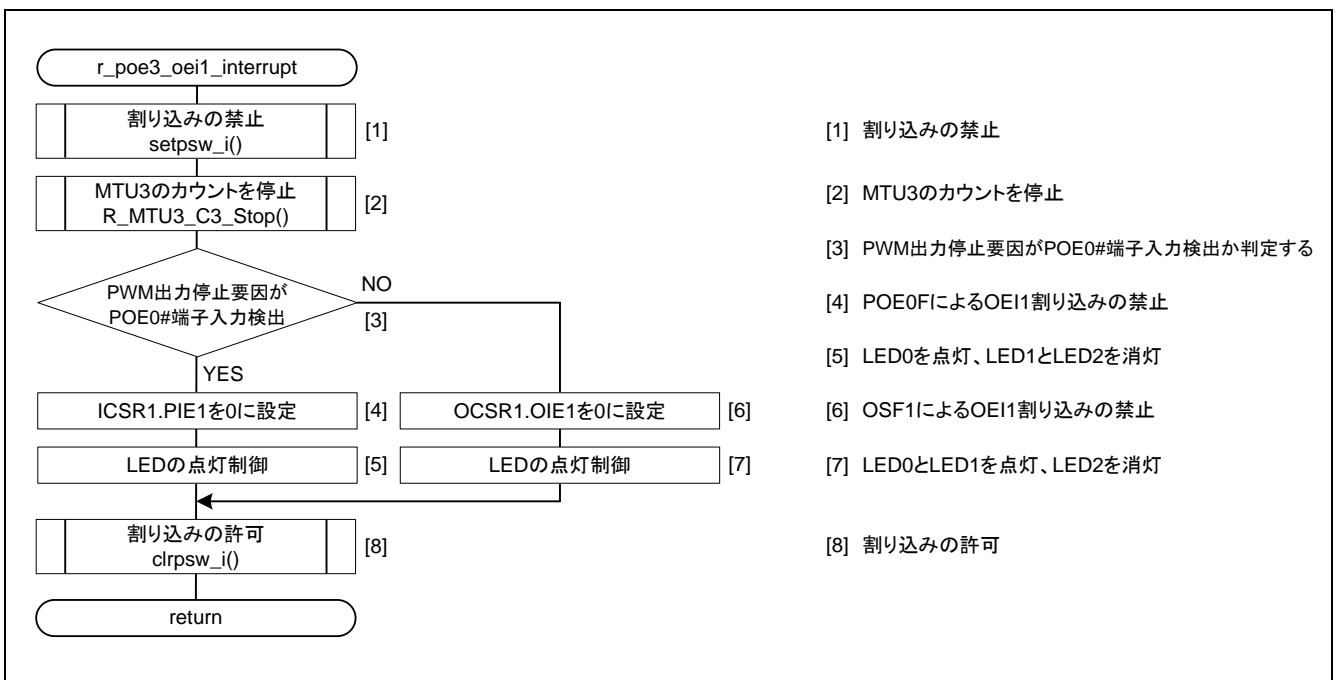


図 4.27 OEI1 割り込み処理フロー

4.10.10 OEI4 割り込み処理

図 4.28 を OEI4 割り込み処理フロー示します。

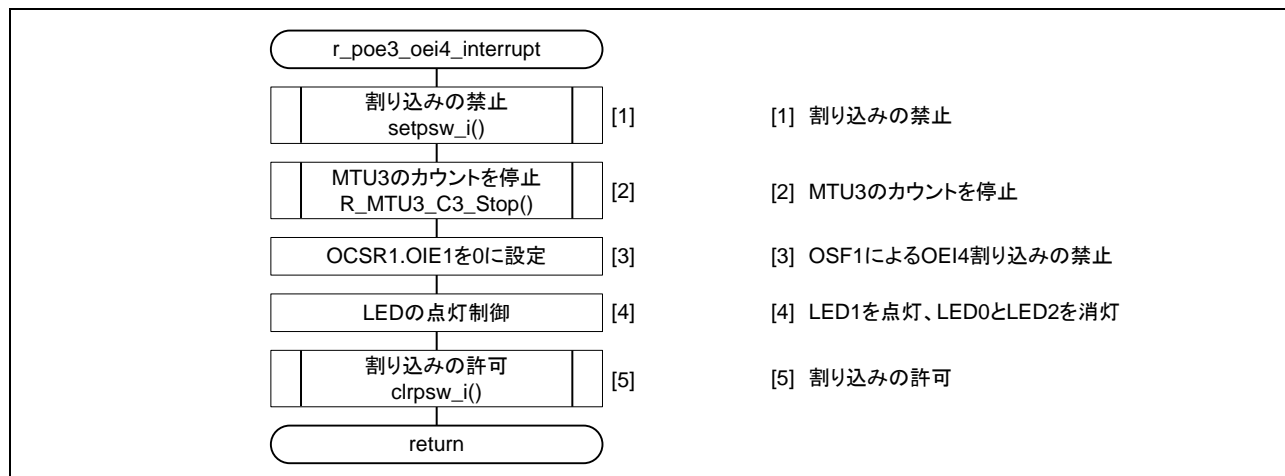


図 4.28 OEI4 割り込み処理フロー

4.10.11 発振停止検出処理

図 4.29 に発振停止検出処理フローを示します。

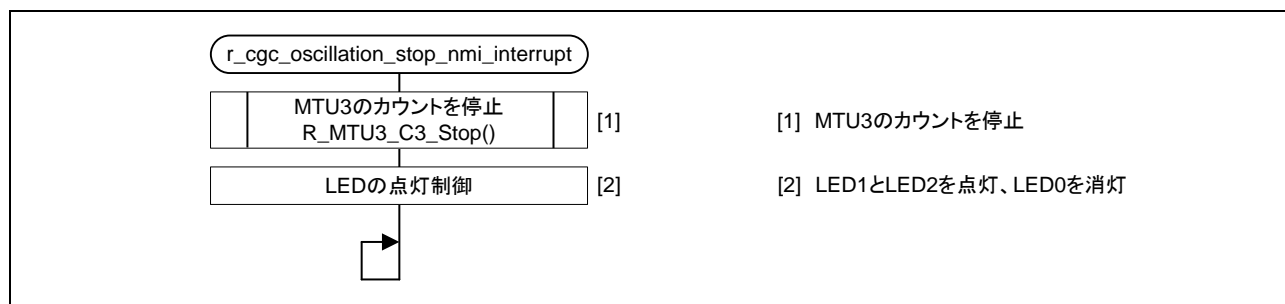


図 4.29 発振停止検出処理フロー

5. サンプルコード

サンプルコードは、ルネサスエレクトロニクスホームページから入手してください。

参考ドキュメント

ユーザーズマニュアル:ハードウェア

RX24U グループ ユーザーズマニュアル ハードウェア編 Rev1.00(R01UH0658)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

ユーザーズマニュアル:RX API リファレンス

e²studio コード生成ツールユーザーズマニュアル RX API リファレンス編 Rev1.30
(R20UT2864JJ0130)

ユーザーズマニュアル:Renesas Starter Kit

Renesas Starter Kit for RX24U ユーザーズマニュアル Rev1.00(R20UT3758JG0100)

CPU ボード回路図:Renesas Starter Kit

Renesas Starter Kit for RX24U CPU ボード回路図 Rev1.00(R20UT3757EG0100)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。
対応しているテクニカルアップデートはありません。

ホームページとサポート窓口

ルネサスエレクトロニクスホームページ

<https://www.renesas.com>

お問い合わせ先

<http://www.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2018.8.31	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子

（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、
金融端末基幹システム、各種安全制御装置等

- 当社製品は、データシート等により高信頼性、Harsh environment向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。
6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment向け製品と定義しているものを除き、耐放射線設計を行っていません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<https://www.renesas.com/contact/>