

## RL78/I1D

R01AN3997JJ0100

Rev.1.00

2017.11.09

## 低速オンチップ・オシレータ・クロックによる 高精度インターバル・タイマの実現 CC-RL

### 要旨

本アプリケーションノートでは、低速オンチップ・オシレータを利用したインターバル・タイマのインターバル時間の精度を高める方法を説明します。精度を高めるために、高い周波数精度を有する高速オンチップ・オシレータ・クロックを利用します。

### 対象デバイス

RL78/I1D

RL78/G11

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

## 目次

1. 仕様	3
2. 動作確認条件	4
3. 関連アプリケーションノート	5
4. ハードウェア説明	6
4.1 ハードウェア構成例	6
4.2 使用端子一覧	6
5. ソフトウェア説明	7
5.1 動作概要	7
5.2 補正方法	9
5.3 オプション・バイトの設定一覧	12
5.4 定数一覧	12
5.5 変数一覧	13
5.6 関数一覧	13
5.7 関数仕様	14
5.8 フローチャート	17
5.8.1 初期設定	17
5.8.2 周辺機能初期設定	18
5.8.3 入出力ポートの設定	19
5.8.4 CPUクロック初期設定	20
5.8.5 タイマ・アレイ・ユニット初期設定	25
5.8.6 8ビット・インターバル・タイマ0初期設定	33
5.8.7 ブザー出力初期設定	37
5.8.8 A/Dコンバータ初期設定	38
5.8.9 外部割り込み初期設定	39
5.8.10 メイン関数	40
5.8.11 メイン・ユーザー初期設定関数	41
5.8.12 A/D変換動作開始関数	42
5.8.13 ブザー出力開始関数	42
5.8.14 8ビット・インターバル・タイマ カウント停止関数	43
5.8.15 外部割り込み許可関数	43
5.8.16 補正処理関数	44
5.8.17 8ビット・インターバル・タイマ0 カウント開始関数	45
5.8.18 タイマ・アレイ・ユニット チャンネル1キャプチャ完了割り込み関数	45
5.8.19 A/D変換終了割り込み関数	46
5.8.20 外部割り込み関数	47
6. サンプルコード	48
7. 参考ドキュメント	48

### 1. 仕様

高い周波数精度を有する高速オンチップ・オシレータ・クロックで低速オンチップ・オシレータ・クロックの発振周期を測定します。

タイマ・アレイ・ユニットのチャンネル1の入力パルス間隔測定機能を使用して、低速オンチップ・オシレータ・クロックの発振周期を測定します。入力パルス間隔測定結果から、8ビット・インターバル・タイマ0のコンペア値を算出します。

算出したコンペア値を8ビット・インターバル・タイマ・コンペア・レジスタ0に設定し、インターバル時間を補正することでインターバル時間の精度を向上させます。

本アプリケーションノートでは、8ビット・インターバル・タイマ0のコンペア・マッチ割り込み要求を約20秒毎に発生させ、STOPモードから復帰してA/D変換を行います。A/D変換結果を判定し、A/D変換結果が基準値以上であればブザー出力を行います。ブザー出力はスイッチ押下によって停止します。また、8ビット・インターバル・タイマ0のインターバル時間を補正し、インターバル時間の精度を保ちます。

表 1.1 に使用する周辺機能と用途を、図 1.1 に8ビット・インターバル・タイマ0のインターバル時間の補正を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
タイマ・アレイ・ユニット	低速オンチップ・オシレータ・クロック発振周期の測定
8ビット・インターバル・タイマ0	インターバル時間のカウント
A/Dコンバータ	サーミスタの電圧を取得
ブザー出力	圧電ブザーへの出力

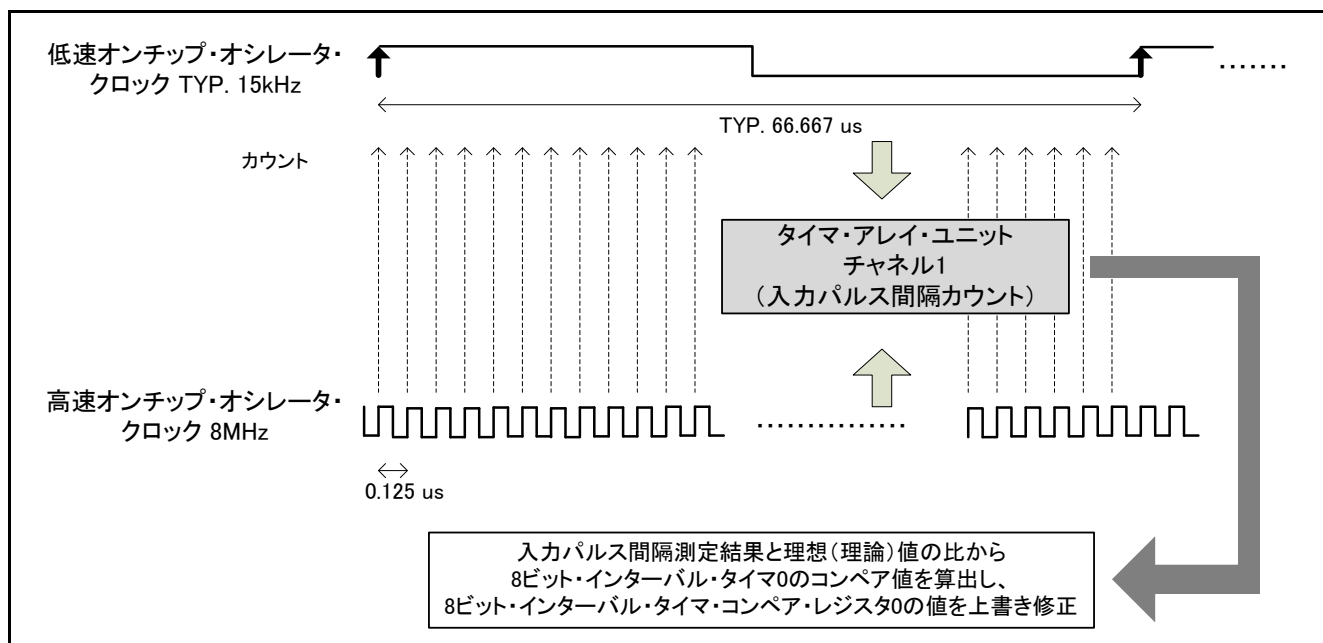


図 1.1 8ビット・インターバル・タイマ0のインターバル時間の補正

## 2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/I1D (R5F117GC)
動作周波数	・高速オンチップ・オシレータ・クロック ( $f_{IH}$ ) : 8MHz
動作電圧	3.3V (2.0V~3.6V で動作可能) LVD 動作 ( $V_{LVD}$ ) : リセット・モード 1.88V (1.84V~1.91V)
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V6.00.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.05.00
統合開発環境 (e <sup>2</sup> studio)	ルネサス エレクトロニクス製 e <sup>2</sup> studio V5.4.0.018
C コンパイラ (e <sup>2</sup> studio)	ルネサス エレクトロニクス製 CC-RL V1.05.00

### 3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。  
併せて参照してください。

RL78/I1D CPU クロックの切り替えとスタンバイ設定 (C 言語編) CC-RL (R01AN3528JJ)

RL78/G13 タイマ・アレイ・ユニット (パルス間隔測定) CC-RL (R01AN2702JJ)

## 4. ハードウェア説明

### 4.1 ハードウェア構成例

本アプリケーションノートで使用するハードウェアを図 4.1 に示します。

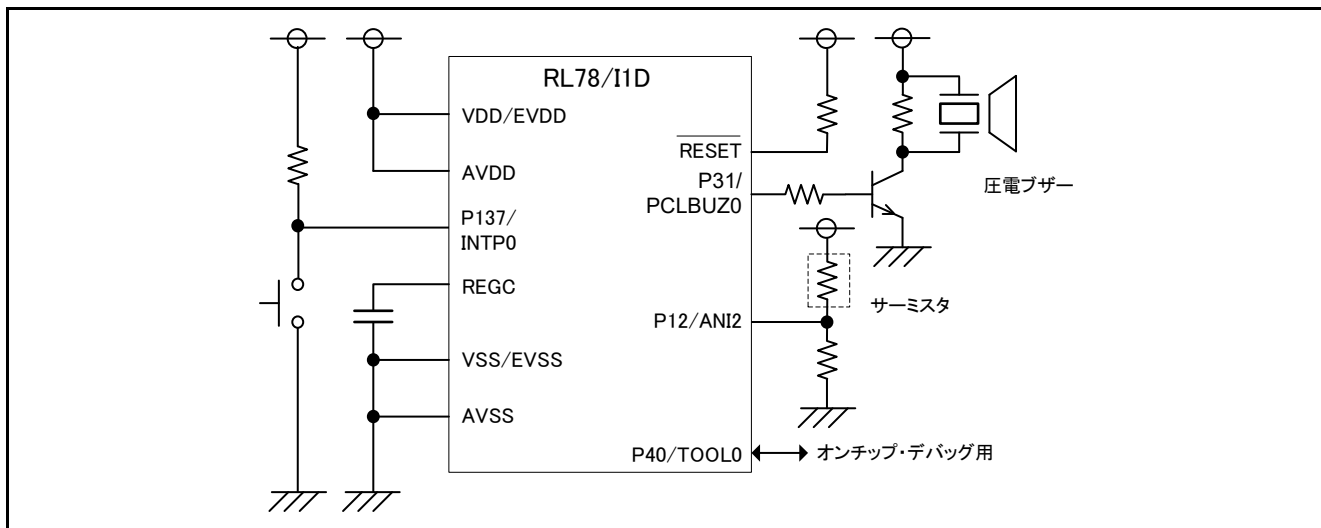


図 4.1 ハードウェア構成例

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。

実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。

(入力専用ポートは個別に抵抗を介して VDD 又は Vss に接続して下さい)。

### 4.2 使用端子一覧

使用端子と機能を表 4.1 に示します。

表 4.1 使用端子と機能

端子名	入出力	機能
P137/INTPO	入力	スイッチ入力ポート
P12/ANI2	入力	A/D コンバータ アナログ入力ポート
P31/PCLBUZ0	出力	ブザー出力

## 5. ソフトウェア説明

### 5.1 動作概要

本アプリケーションノートでは、8ビット・インターバル・タイマ0のコンペア・マッチ割り込み要求を約20秒毎に発生させ、STOPモードから復帰してA/D変換を行います。A/D変換結果が基準値(0x0E00)以上であればブザー出力を行います。ブザー出力はスイッチ押下によって停止します。

また、8ビット・インターバル・タイマ0のインターバル時間を補正し、インターバル時間の精度を保ちます。

詳細は下記①～④に記載します。

- ① タイマ・アレイ・ユニットの初期設定を行います。

<チャンネル1設定条件>

- 動作クロックを高速オンチップ・オシレータ・クロック 8MHz に設定します。
- 単独チャンネル動作に設定します。
- スタート・トリガ、キャプチャ・トリガを低速オンチップ・オシレータ・クロックに設定します。
- スタート・トリガ、キャプチャ・トリガの有効エッジを立ち下がりエッジに設定します。
- 入力パルス間隔測定モードに設定します。

- ② 8ビット・インターバル・タイマ0の初期設定を行います。

<8ビット・インターバル・タイマ0設定条件>

- 16ビット・カウント・モードに設定します。
- 分周選択を  $f_{H}/8$  に設定します。
- コンペア値を 0x927B とし、約20秒毎にコンペア・マッチ割り込み要求が発生するよう設定します。

- ③ クロック出力/ブザー出力制御回路の初期設定を行います。

<ブザー出力設定条件>

- PCLBUZ0端子の出力クロックを低速オンチップ・オシレータ・クロックに設定します。
- 分周を  $f_{H}/2^2$  に設定します。

- ④ A/Dコンバータの初期設定を行います。

<A/Dコンバータ設定条件>

- アナログ入力チャンネルを AN12 に設定します。
- A/D変換チャンネル選択モードをセレクト・モードに設定します。
- A/D変換動作モードをワンショット変換モードに設定します。
- A/D変換開始条件をソフトウェア・トリガに設定します。
- A/D変換時間を 6.75us に設定します。

⑤ 外部割り込みの初期設定を行います。

<外部割り込み設定条件>

- P137/INTP0 端子を使用します。
- INTP0 端子の有効エッジを立ち下がりエッジに設定します。

⑥ 初期設定終了後、低速オンチップ・オシレータ・クロックの発振精度安定待ち時間 (210us) を待ちます。

⑦ 入力パルス間隔測定を行うため、タイマ・アレイ・ユニットのチャンネル1のカウンタ動作を開始します。

⑧ 2回目のタイマ・アレイ・ユニットのキャプチャ完了割り込み要求発生時に、入力パルス間隔測定結果を取得します。

⑨ 入力パルス間隔測定結果をもとに、8ビット・インターバル・タイマ0のコンペア値を算出し、8ビット・インターバル・タイマ・コンペア・レジスタ0に設定します。

⑩ タイマ・アレイ・ユニットのチャンネル1のカウンタ動作を停止します。

⑪ 8ビット・インターバル・タイマ0のカウンタを開始します。

⑫ STOPモードへ移行します。

⑬ 8ビット・インターバル・タイマ0のコンペア・マッチ割り込み要求発生によって、STOPモードを解除します。

⑭ A/D変換を開始し、HALTモードに移行してA/D変換終了割り込み要求発生を待ちます。

⑮ A/D変換結果が基準値 (0x0E00) 未満の場合、⑯に移行します。A/D変換結果が基準値 (0x0E00) 以上の場合は下記を実行します。

- ブザー出力を許可します。
- 8ビット・インターバル・タイマを停止します。
- 外部割り込み処理を許可します。

外部割り込みが発生する (スイッチが押される) と、ブザー出力は停止します。

⑯ 8ビット・インターバル・タイマ0のインターバル時間の補正処理 (⑦~⑩相当) を実行して、8ビット・インターバル・タイマ0のカウンタを再開させ、⑫に戻ります。



## 5.2 補正方法

補正処理の具体的な方法について詳細を説明します。

### ① 低速オンチップ・オシレータ・クロックの発振周期の測定

図 1.1 に示したように、高速オンチップ・オシレータ・クロックで動作するタイマ・アレイ・ユニットのチャンネル 1 の入力パルス間隔測定機能を使用し、低速オンチップ・オシレータ・クロックの発振周期を測定します。

タイマ・アレイ・ユニットのチャンネル 1 のカウント開始後、1 回目のキャプチャ完了割り込み要求発生時は、入力パルス間隔測定結果が 1 周期分のカウントに満たないため、値を破棄します。2 回目のキャプチャ完了割り込み要求発生時に入力パルス間隔測定結果を取得します。

高速オンチップ・オシレータ・クロックを 8MHz で動作させた場合の入力パルス間隔測定結果は下記の式から求められ、表 5.1 に入力パルス間隔測定結果の範囲を示します。高速オンチップ・オシレータ・クロックは、周波数精度が±1%となるため、表 5.1 のように測定に誤差が生じます。

$$\begin{aligned} \text{入力パルス間隔測定結果} &= (\text{入力パルス間隔} / \text{カウント} \cdot \text{クロックの周期}) \\ &= ((1 / 15\text{kHz}) / (1 / 8\text{MHz})) \end{aligned}$$

注 入力パルス間隔測定結果 = TDR01 + 1

表 5.1 入力パルス間隔測定結果の範囲

		低速オンチップ・オシレータ・クロック (15kHz±15%)		
		min: 12.75 kHz	Typ: 15.00 kHz	Max: 17.25 kHz
高速オンチップ・オシレータ・クロック (8MHz±1%)	Max: 8.08 MHz	634	538	468
	Typ: 8.00 MHz	627	533	463
	min: 7.92 MHz	621	528	459

## ② 8ビット・インターバル・タイマ0のコンペア値の補正

本アプリケーションノートでは、8ビット・インターバル・タイマ0を使用して20秒をカウントします。このため、20秒をカウントする際の8ビット・インターバル・タイマ・コンペア・レジスタ0 (TRTCMP0) に設定するコンペア値を以下の式で求めます。

$$(TRTCMP0 + 1) = 20s / ((1 / 15kHz) * \text{分周})$$

さらに、低速オンチップ・オシレータ・クロックの周波数精度を考慮すると、以下の式になります。

理想値は表 5.1 の 533、分周は8ビット・インターバル・タイマのカウント・ソースの分周比となります。

$$\begin{aligned} (TRTCMP0 + 1) &= 20s / ((1 / 15kHz) * (\text{入力パルス間隔測定結果} / \text{理想値}) * \text{分周}) \\ &= (20s * 15kHz * \text{理想値} / \text{分周}) / \text{入力パルス間隔測定結果} \\ &= (20 * 15000 * 533 / 8) / \text{入力パルス間隔測定結果} \\ &= 19987500 / \text{入力パルス間隔測定結果} \end{aligned}$$

従って、TRTCMP0 レジスタに設定するコンペア値は下記式の計算結果となります。

$$TRTCMP0 = (19987500 / \text{入力パルス間隔測定結果}) - 1$$

注 理想値 = (1 / 15kHz) / (1/8MHz)、入力パルス間隔測定結果 = TDR01 +1

## ③ 補正のタイミングについて

低速オンチップ・オシレータ・クロックは、温度によって周波数変化します。従って、温度の変化に合わせて、8ビット・インターバル・タイマ0のインターバル時間を補正する必要があります。

参考として、図 5.1、図 5.2 に当社で測定した低速オンチップ・オシレータ・クロックの温度特性を示します。

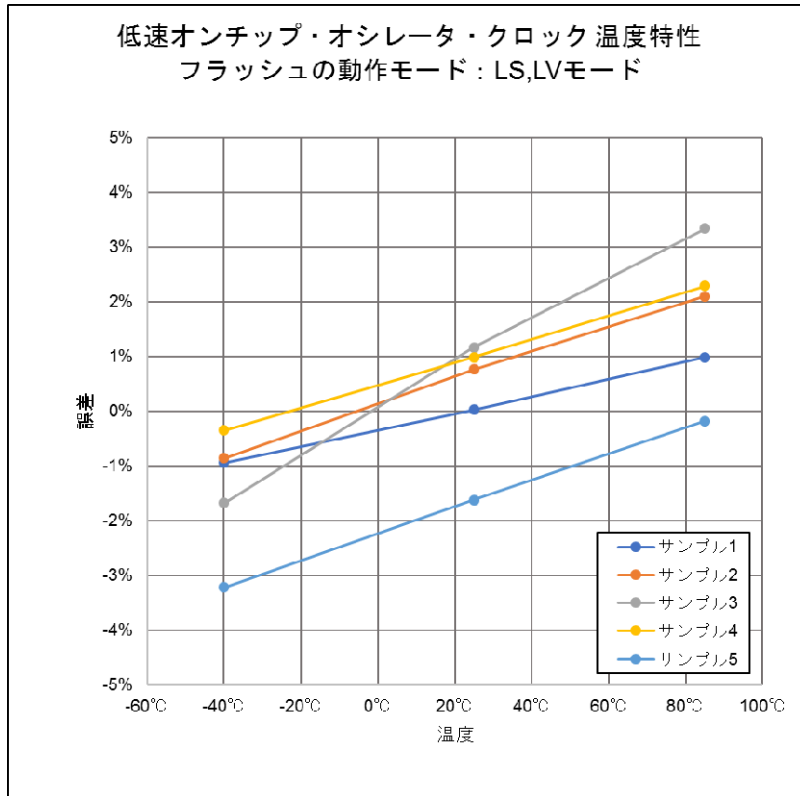


図 5.1 低速オンチップ・オシレータ・クロックの温度特性 (LS, LV モード)

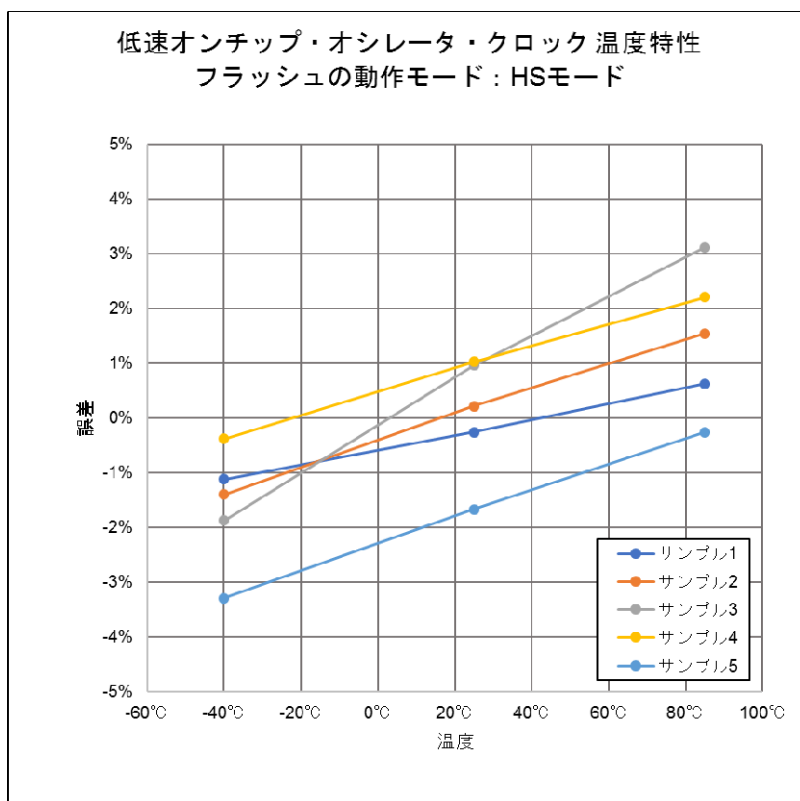


図 5.2 低速オンチップ・オシレータ・クロックの温度特性 (HS モード)

### 5.3 オプション・バイトの設定一覧

表 5.2 に、オプション・バイト設定を示します。

**表 5.2 オプション・バイト設定**

アドレス	設定値	内容
000C0H/010C0H	1110 1111B	ウォッチドッグ・タイマ動作禁止 (リセット解除後、カウント停止)
000C1H/010C1H	0111 1111B	LVD リセット・モード 1.88V(1.84V~1.91V)
000C2H/010C2H	1010 1010B	LS モード、高速オンチップ・オシレータ・ クロック : 8MHz
000C3H/010C3H	1000 0100B	オンチップ・デバッグ許可

### 5.4 定数一覧

表 5.3 にサンプルコードで使用する定数を示します。

**表 5.3 サンプルコードで使用する定数**

定数名	設定値	内容
g_it8bit_data	19987500	8 ビット・インターバル・タイマ 0 のコンペア値算出用 データ

## 5.5 変数一覧

表 5.4 にグローバル変数を示します。

表 5.4 グローバル変数

型	変数名	内容	使用関数
uint16_t	g_adcr_data	A/D 変換結果を格納	main, r_adc_interrupt
uint32_t	g_tau0_ch1_width	入力パルス間隔測定結果を格納	r_main_timer_correction, r_tau0_channel1_interrupt

## 5.6 関数一覧

表 5.5 に関数一覧を示します。

表 5.5 関数一覧

関数名	概要
main	メイン関数
R_MAIN_UserInit	メイン・ユーザー初期化関数
R_TAU0_Channel1_Start	タイマ・アレイ・ユニット チャンネル 1 動作開始関数
R_TAU0_Channel1_Stop	タイマ・アレイ・ユニット チャンネル 1 動作停止関数
R_IT8Bit0_Channel0_Start	8 ビット・インターバル・タイマ 0 カウント開始関数
R_IT8Bit0_Channel0_Stop	8 ビット・インターバル・タイマ 0 カウント停止関数
R_PCLBUZ0_Start	ブザー出力開始関数
R_PCLBUZ0_Stop	ブザー出力停止関数
R_ADC_Start	A/D 変換動作開始関数
R_INTC0_Start	外部割り込み許可関数
r_main_timer_correction	補正処理関数
r_tau0_channel1_interrupt	タイマ・アレイ・ユニット チャンネル 1 キャプチャ完了割り込み関数
r_adc_interrupt	A/D 変換終了割り込み関数
r_intc0_interrupt	外部割り込み関数

## 5.7 関数仕様

サンプルコードの関数仕様を示します。

<b>[関数名] main</b>	
概要	メイン関数
ヘッダ	r_cg_macrodriver.h、r_cg_cgc.h、r_cg_port.h、r_cg_tau.h、r_cg_it8bit.h、 r_cg_pclbuz.h、r_cg_adc.h、r_cg_intp.h、r_cg_userdefine.h
宣言	—
説明	メイン・ユーザー初期化関数を実行後、STOP モードへ移行します。約 20 秒経過すると 8 ビット・インターバル・タイマ 0 のコンペア・マッチ割り込み要求が発生し、STOP モードから復帰します。STOP モードから復帰後、A/D 変換を行います。A/D 変換結果を判定し、基準値 (0x0E00) 以上であれば、ブザー出力を行います。基準値 (0x0E00) 未満の場合は補正処理関数を実行し、再度 STOP モードへ移行します。
引数	なし
リターン値	なし
<b>[関数名] R_MAIN_UserInit</b>	
概要	メイン・ユーザー初期化関数
ヘッダ	r_cg_macrodriver.h、r_cg_cgc.h、r_cg_port.h、r_cg_tau.h、r_cg_it8bit.h、 r_cg_pclbuz.h、r_cg_adc.h、r_cg_intp.h、r_cg_userdefine.h
宣言	static void R_MAIN_UserInit(void);
説明	低速オンチップ・オシレータ・クロックの発振安定待ち時間 (210us) を待ちます。その後、EI 命令で割り込み許可にします。次に、補正処理関数を実行し、8 ビット・インターバル・タイマ 0 のカウントを開始します。
引数	なし
リターン値	なし
<b>[関数名] R_TAU0_Channel1_Start</b>	
概要	タイマ・アレイ・ユニット チャネル 1 動作開始関数
ヘッダ	r_cg_macrodriver.h、r_cg_tau.h
宣言	void R_TAU0_Channel1_Start(void);
説明	タイマ・アレイ・ユニット チャネル 1 のカウント動作を開始します。
引数	なし
リターン値	なし
<b>[関数名] R_TAU0_Channel1_Stop</b>	
概要	タイマ・アレイ・ユニット チャネル 1 動作停止関数
ヘッダ	r_cg_macrodriver.h、r_cg_tau.h
宣言	void R_TAU0_Channel1_Stop(void);
説明	タイマ・アレイ・ユニット チャネル 1 のカウント動作を停止します。
引数	なし
リターン値	なし

**[関数名] R\_IT8Bit0\_Channel0\_Start**

概要	8ビット・インターバル・タイマ0 カウント開始関数
ヘッダ	r_cg_macrodriver.h、r_cg_it8bit.h
宣言	void R_IT8Bit0_Channel0_Start(void);
説明	8ビット・インターバル・タイマ0のカウントを開始します。
引数	なし
リターン値	なし

**[関数名] R\_IT8Bit0\_Channel0\_Stop**

概要	8ビット・インターバル・タイマ0 カウント停止関数
ヘッダ	r_cg_macrodriver.h、r_cg_it8bit.h
宣言	void R_IT8Bit0_Channel0_Stop(void);
説明	8ビット・インターバル・タイマ0のカウントを停止します。
引数	なし
リターン値	なし

**[関数名] R\_PCLBUZ0\_Start**

概要	ブザー出力開始関数
ヘッダ	r_cg_macrodriver.h、r_cg_pclbuz.h
宣言	void R_PCLBUZ0_Start(void);
説明	ブザー出力を開始します。
引数	なし
リターン値	なし

**[関数名] R\_PCLBUZ0\_Stop**

概要	ブザー出力停止関数
ヘッダ	r_cg_macrodriver.h、r_cg_pclbuz.h
宣言	void R_PCLBUZ0_Stop(void);
説明	ブザー出力を停止します。
引数	なし
リターン値	なし

**[関数名] R\_ADC\_Start**

概要	A/D 変換動作開始関数
ヘッダ	r_cg_macrodriver.h、r_cg_adc.h
宣言	void R_ADC_Start(void);
説明	A/D 変換動作を開始します。
引数	なし
リターン値	なし

**[関数名] R\_INTC0\_Start**

概要	外部割り込み許可関数
ヘッダ	r_cg_macrodriver.h、r_cg_intp.h
宣言	void R_INTC0_Start(void);
説明	外部割り込みを許可します。
引数	なし
リターン値	なし

**[関数名]** r\_main\_timer\_correction

概要	補正処理関数
ヘッダ	r_cg_macrodriver.h、r_cg_tau.h、r_cg_it8bit.h
宣言	void r_main_timer_correction(void);
説明	タイマ・アレイ・ユニットのチャンネル1のカウンタ動作を開始し、2回目のキャプチャ完了割り込み要求発生時の入力パルス間隔測定結果を取得します。取得した入力パルス間隔測定結果をもとに、8ビット・インターバル・タイマ0のコンペア値を算出し、8ビット・インターバル・タイマ・コンペア・レジスタ0に設定します。その後、タイマ・アレイ・ユニットのチャンネル1のカウンタ動作を停止します。
引数	なし
リターン値	なし

**[関数名]** r\_tau0\_channel1\_interrupt

概要	タイマ・アレイ・ユニット チャンネル1キャプチャ完了割り込み関数
ヘッダ	r_cg_macrodriver.h、r_cg_tau.h
宣言	#pragma interrupt r_tau0_channel1_interrupt(vect=INTTM01)
説明	タイマ・アレイ・ユニット・チャンネル1による入力パルス間隔測定結果をグローバル変数に格納します。
引数	なし
リターン値	なし

**[関数名]** r\_adc\_interrupt

概要	A/D変換終了割り込み関数
ヘッダ	r_cg_macrodriver.h、r_cg_adc.h
宣言	static void __near r_adc_interrupt(void)
説明	A/D変換結果をグローバル変数に格納します。
引数	なし
リターン値	なし

**[関数名]** r\_intc0\_interrupt

概要	外部割り込み関数
ヘッダ	r_cg_macrodriver.h、r_cg_intp.h
宣言	#pragma interrupt r_intc0_interrupt(vect=INTP0)
説明	チャタリング対策処理を行います。その後、外部割り込みを禁止、ブザー出力を禁止、8ビット・インターバル・タイマ0のカウンタを開始します。
引数	なし
リターン値	なし



## 5.8 フローチャート

図 5.3 に本アプリケーションノートの全体フローを示します。

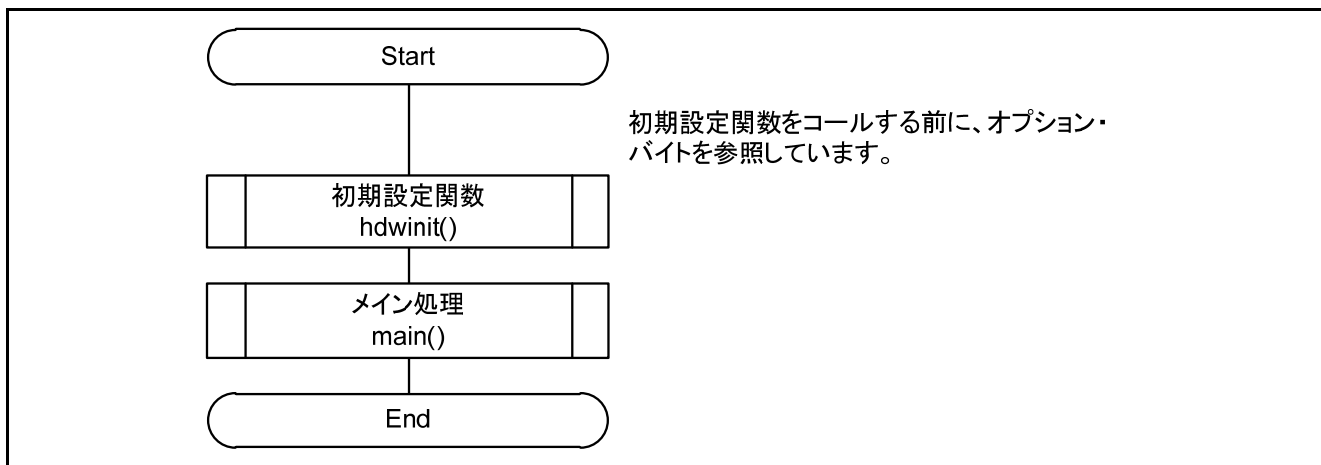


図 5.3 全体フロー

### 5.8.1 初期設定

図 5.4 に初期設定関数のフローチャートを示します。

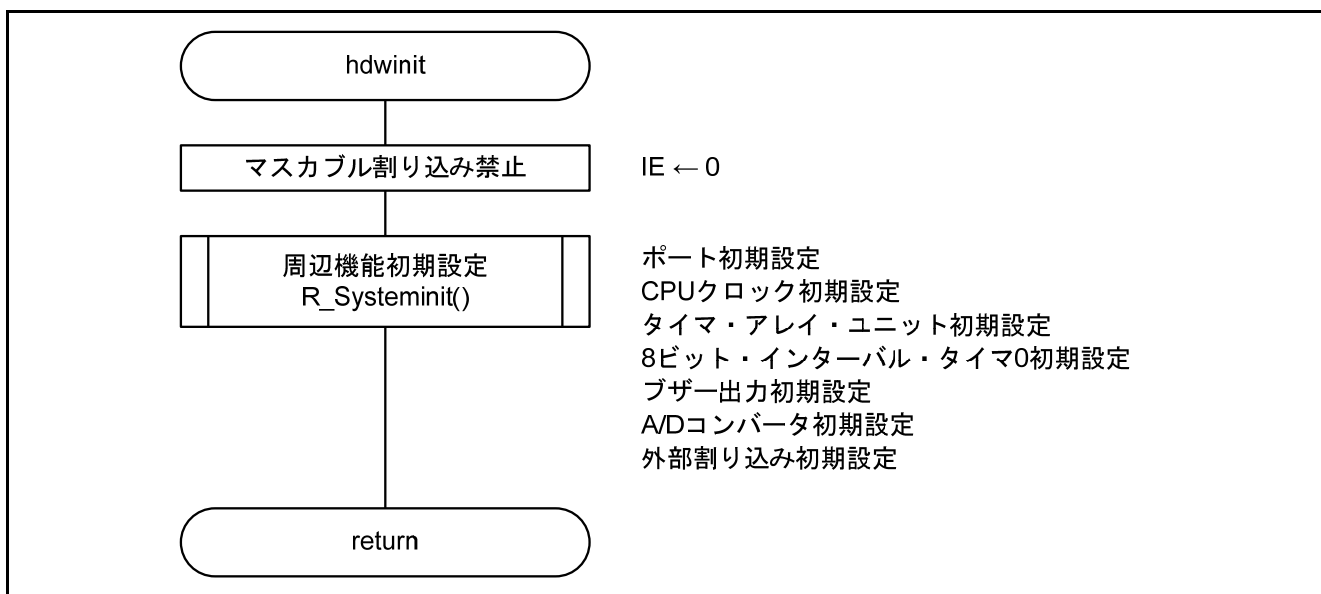


図 5.4 初期設定関数

### 5.8.2 周辺機能初期設定

図 5.5 に周辺機能初期設定関数のフローチャートを示します。

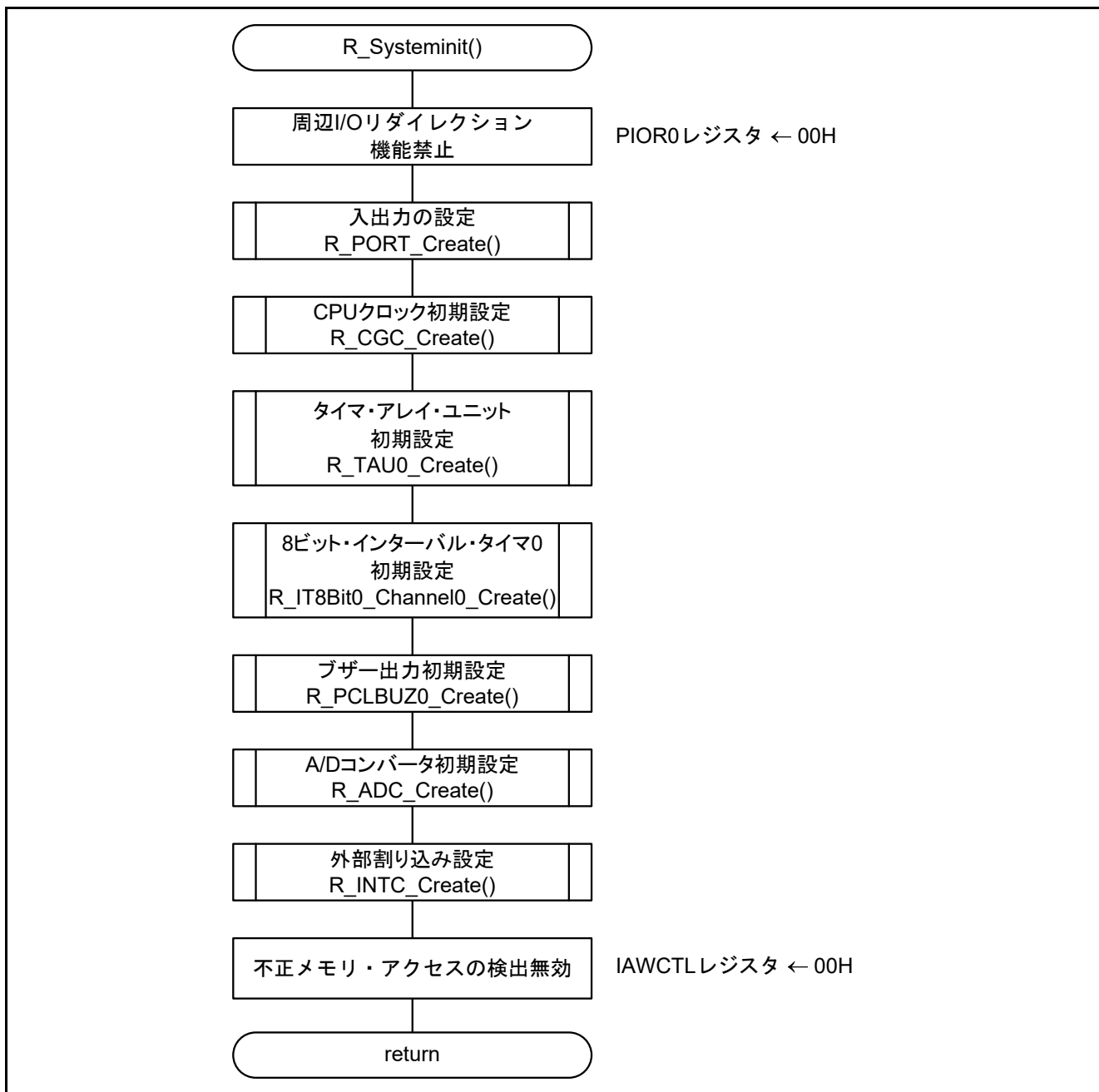


図 5.5 周辺機能初期設定関数

### 5.8.3 入出力ポートの設定

図 5.6 に入出力ポートのフローチャートを示します。

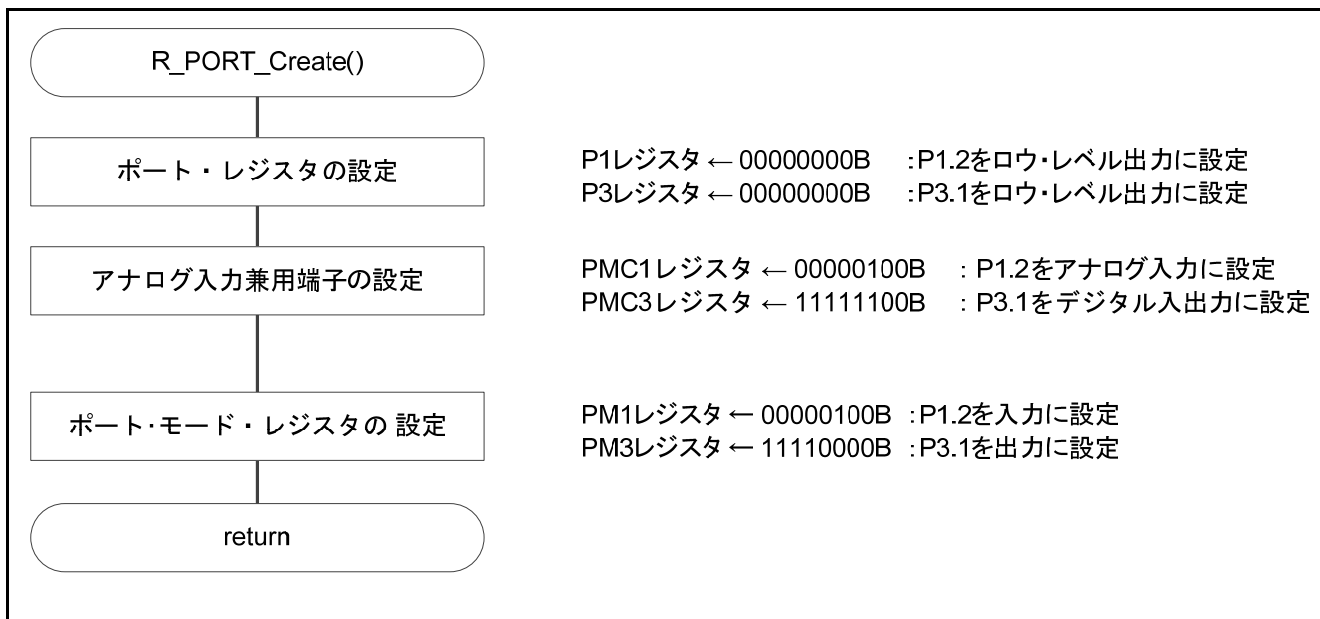


図 5.6 入出力ポートの設定

注 未使用ポートの設定については、RL78/G13 初期設定 (R01AN2575J) アプリケーションノート“フローチャート”を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続してください。

### 5.8.4 CPU クロック初期設定

図 5.7 に CPU クロック初期設定関数のフローチャートを示します。

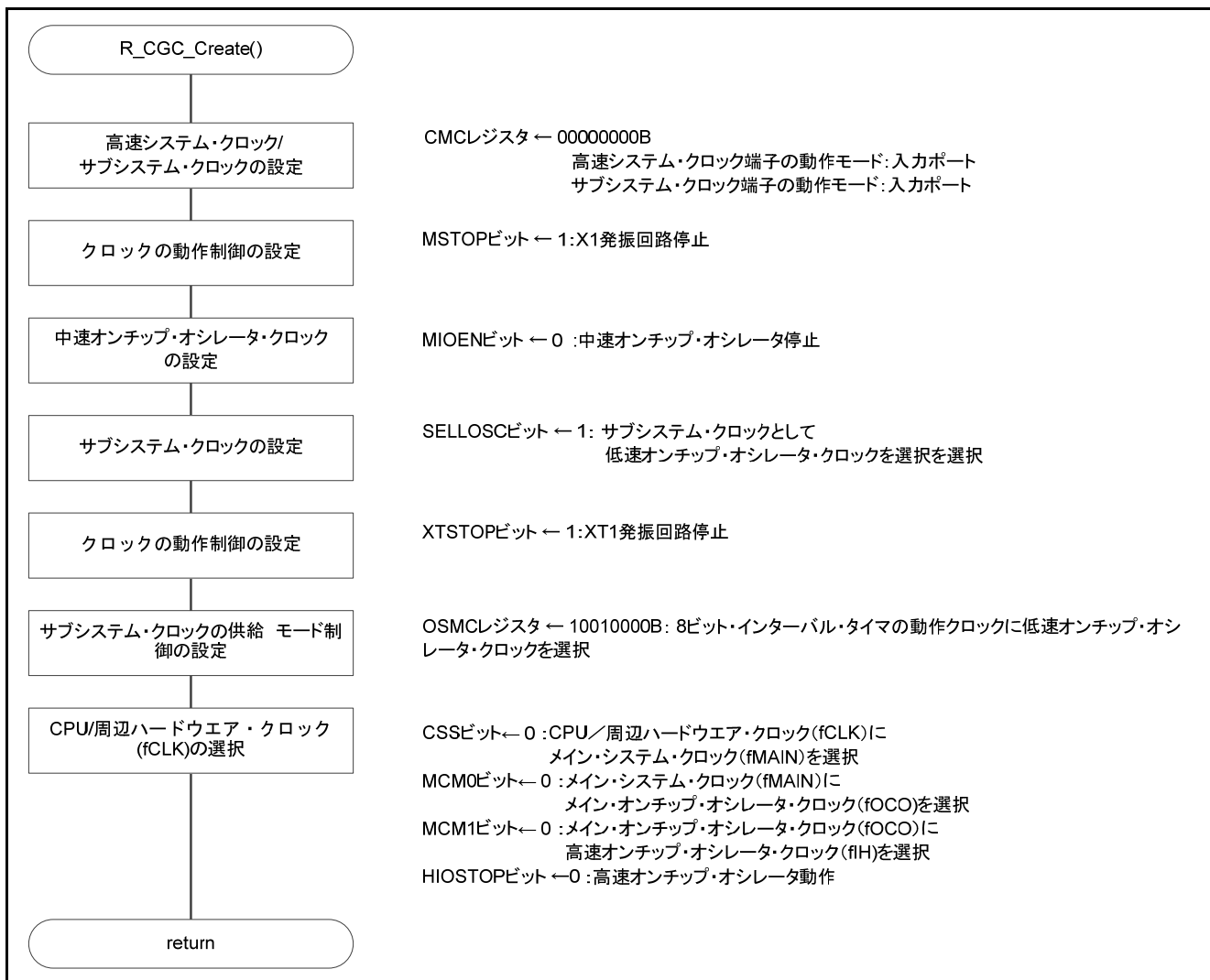


図 5.7 CPU クロック初期設定関数

### X1、XT1 発振回路設定

・クロック動作モード制御レジスタ (CMC)

高速システム・クロック端子の動作モードを入力ポートに設定します。

サブシステム・クロック端子の動作モードを入力ポートに設定します。

略号 : CMC

7	6	5	4	3	2	1	0
EXCLK	OSCSEL	EXCLKS	OSCSELS	0	AMPHS1	AMPHS0	AMPH
0	0	0	0	0	0	0	0

ビット7～6

EXCLK	OSCSEL	高速システム・クロック 端子の動作モード	X1/P121 端子	X2/EXCLK/P122 端子
0	0	入力ポート・モード	入力ポート	
0	1	X1 発振モード	水晶/セラミック発振子接続	
1	0	入力ポート・モード	入力ポート	
1	1	外部クロック入力モード	入力ポート	外部クロック入力

ビット5～4

EXCLKS	OSCSELS	サブシステム・クロック 端子の動作モード	XT1/P123 端子	XT2/EXCLKS/P124 端子
0	0	入力ポート・モード	入力ポート	
0	1	XT1 発振モード	水晶振動子接続	
1	0	入力ポート・モード	入力ポート	
1	1	外部クロック入力モード	入力ポート	外部クロック入力

ビット2～1

AMPHS1	AMPHS0	XT1 発振回路の発振モード選択
0	0	低消費発振 (デフォルト)
0	1	通常発振
1	0	超低消費発振
1	1	設定禁止

ビット0

AMPH	X1 クロック発振周波数の制御
0	$1 \text{ MHz} \leq f_X \leq 10 \text{ MHz}$
1	$10 \text{ MHz} < f_X \leq 20 \text{ MHz}$

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

### クロック動作の制御設定

- ・クロック動作ステータス制御レジスタ (CSC)  
 高速オンチップ・オシレータを動作します。  
 X1 発振回路と XT1 発振回路、中速オンチップ・オシレータを停止します。

略号 : CSC

7	6	5	4	3	2	1	0
MSTOP	XTSTOP	0	0	0	0	MIOEN	HIOSTOP
<b>1</b>	<b>1</b>	0	0	0	0	<b>0</b>	<b>0</b>

#### ビット7

MSTOP	高速システム・クロックの動作制御		
	X1 発振モード時	外部クロック入力モード時	入力ポート・モード時
0	X1 発振回路動作	EXCLK 端子からの外部クロック有効	入力ポート
<b>1</b>	<b>X1 発振回路停止</b>	EXCLK 端子からの外部クロック無効	

#### ビット6

XTSTOP	サブシステム・クロックの動作制御		
	XT1 発振モード時	外部クロック入力モード時	入力ポート・モード時
0	XT1 発振回路動作	EXCLKS 端子からの外部クロック有効	入力ポート
<b>1</b>	<b>XT1 発振回路停止</b>	EXCLKS 端子からの外部クロック無効	

#### ビット1

MIOEN	中速オンチップ・オシレータ・クロックの動作制御
<b>0</b>	<b>中速オンチップ・オシレータ停止</b>
1	中速オンチップ・オシレータ動作

#### ビット0

HIOSTOP	高速オンチップ・オシレータ・クロックの動作制御
<b>0</b>	<b>高速オンチップ・オシレータ動作</b>
1	高速オンチップ・オシレータ停止

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

### サブシステム・クロック設定

- ・サブシステム・クロック選択レジスタ (CKSEL)  
サブシステム・クロックとして低速オンチップ・オシレータ・クロックを選択します。

略号 : CKSEL

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	SELLOSC
0	0	0	0	0	0	0	<b>1</b>

ビット0

SELLOSC	サブ・クロック/低速オンチップ・オシレータ・クロック選択
0	サブ・クロック
<b>1</b>	<b>低速オンチップ・オシレータ・クロック</b>

### サブシステム・クロック供給モード設定

- ・サブシステム・クロック供給モード制御レジスタ (OSMC)  
STOP モード時の周辺機能へのサブシステム・クロック供給を禁止します。  
8ビット・インターバル・タイマ、12ビット・インターバル・タイマの動作クロックとして低速オンチップ・オシレータ・クロックを選択します。

略号 : OSMC

7	6	5	4	3	2	1	0
RTCLPC	0	0	WUTMMCK0	0	0	0	0
<b>1</b>	0	0	<b>1</b>	0	0	0	0

ビット7

RTCLPC	STOP モード時およびサブシステム・クロックで CPU 動作中の HALT モード時の設定
0	周辺機能へのサブシステム・クロック供給許可
<b>1</b>	<b>リアルタイム・クロック, 12ビット・インターバル・タイマ, 8ビット・インターバル・タイマ, クロック出力/プザー出力制御回路以外の周辺機能へのサブシステム・クロック供給停止</b>

ビット4

WUTMMCK0	リアルタイム・クロック, 周波数測定回路, 12ビット・インターバル・タイマ, 8ビット・インターバル・タイマ, クロック出力/プザー出力制御回路の動作クロックの選択
0	サブシステム・クロック
<b>1</b>	<b>低速オンチップ・オシレータ・クロック</b>

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

システム・クロック制御設定

・システム・クロック制御レジスタ (CKC)

CPU/周辺ハードウェア・クロックに高速オンチップ・オシレータ・クロックを選択します。

略号 : CKC

7	6	5	4	3	2	1	0
CLS	CSS	MCS	MCM0	0	0	MCS1	MCM1
<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	0	0	<b>0</b>	<b>0</b>

ビット 6

CSS	CPU/周辺ハードウェア・クロック (fCLK) の選択
<b>0</b>	<b>メイン・システム・クロック (f<sub>MAIN</sub>)</b>
1	サブシステム・クロック (f <sub>SUB</sub> )

ビット 1

MCM0	メイン・システム・クロック (f <sub>MAIN</sub> ) の動作制御
<b>0</b>	<b>メイン・システム・クロック (f<sub>MAIN</sub>) に高速オンチップ・オシレータ・クロック (f<sub>IH</sub>) を選択</b>
1	メイン・システム・クロック (f <sub>MAIN</sub> ) に高速システム・クロック (f <sub>MX</sub> ) を選択

ビット 0

MCM1	メイン・オンチップ・オシレータ・クロック (f <sub>OCO</sub> )の動作制御
<b>0</b>	<b>高速オンチップ・オシレータ・クロック</b>
1	中速オンチップ・オシレータ・クロック

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。



### 5.8.5 タイマ・アレイ・ユニット初期設定

図 5.8、図 5.9 にタイマ・アレイ・ユニット初期設定のフローチャートを示します。

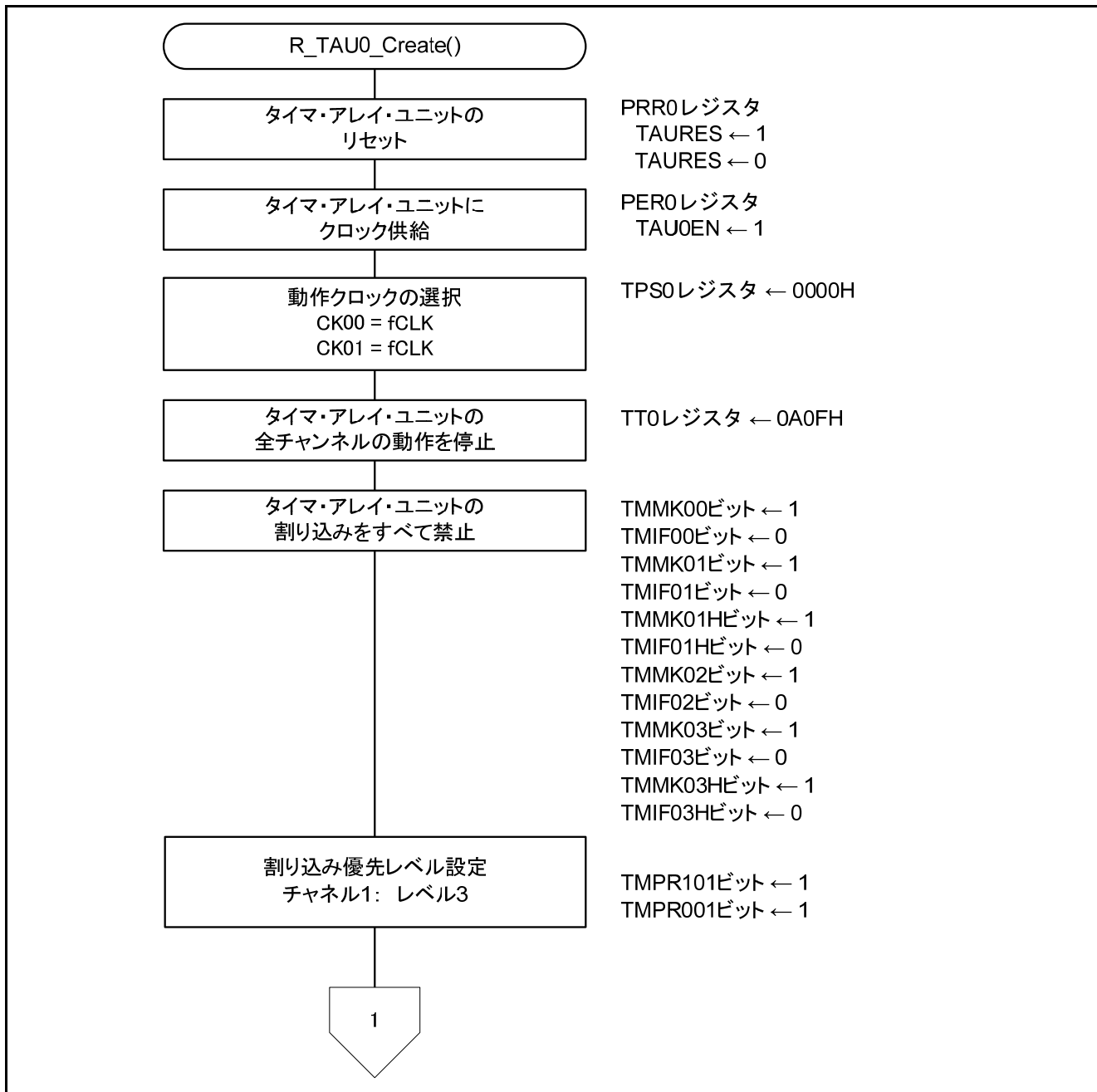


図 5.8 タイマ・アレイ・ユニット初期設定 (1/2)

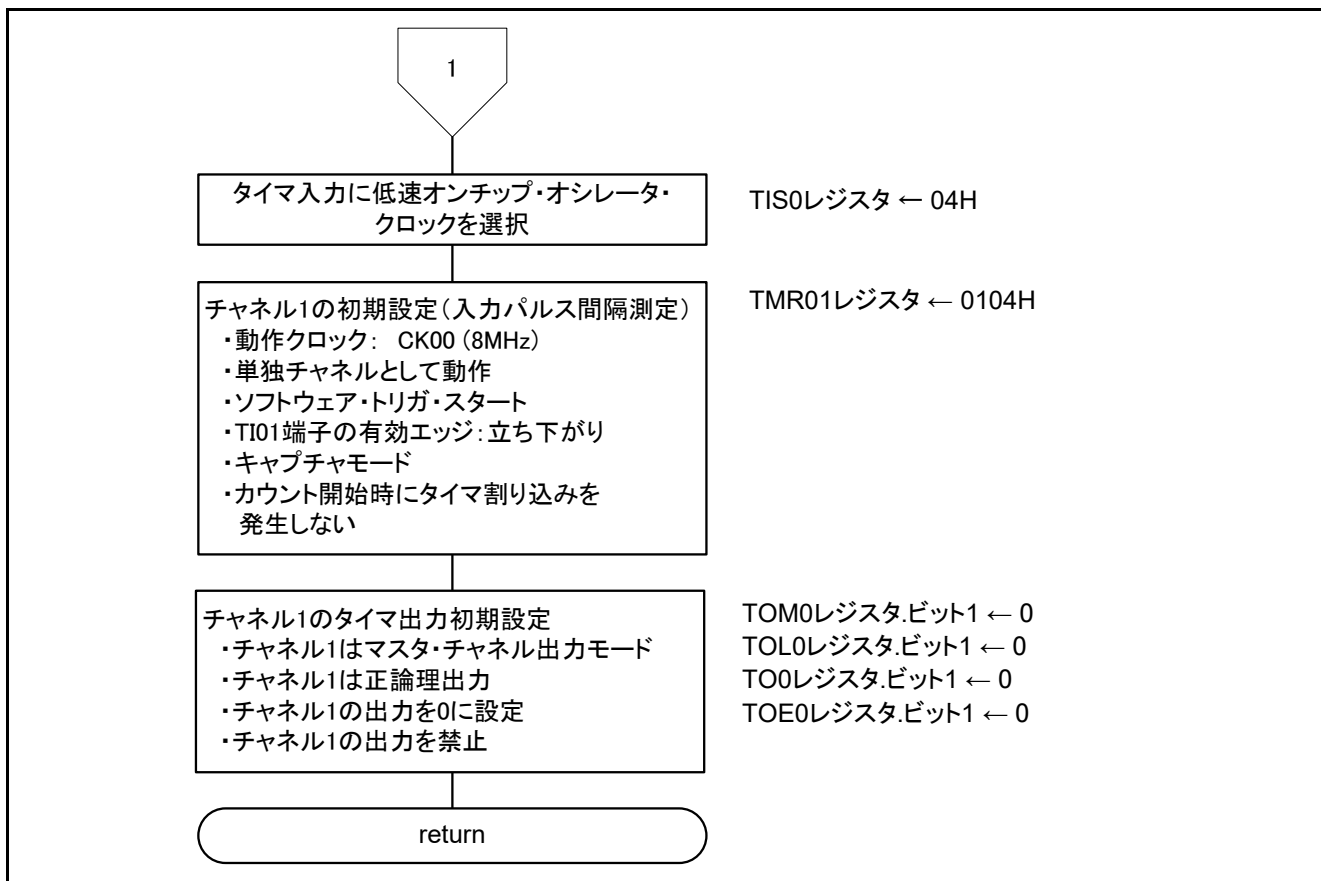


図 5.9 タイマ・アレイ・ユニット初期設定 (2/2)

タイマ・アレイ・ユニットのリセット制御

- ・周辺リセット制御レジスタ 0 (PRR0)
  - : タイマ・アレイ・ユニットのリセット

略号 : PRR0

7	6	5	4	3	2	1	0
0	0	ADCRES	0	0	SAU0RES	0	TAU0RES
0	0	x	0	0	x	0	<b>0</b>

ビット 0

TAU0RES	タイマ・アレイ・ユニット 0 のリセット制御
<b>0</b>	<b>タイマ・アレイ・ユニット 0 のリセット解除</b>
1	タイマ・アレイ・ユニット 0 のリセット状態

タイマ・アレイ・ユニットへのクロック供給開始

- ・周辺イネーブル・レジスタ 0 (PER0)
  - : タイマ・アレイ・ユニットへクロック供給

略号 : PER0

7	6	5	4	3	2	1	0
RTCWEN	0	ADCEN	0	0	SAU0EN	0	TAU0EN
x	0	x	0	0	x	0	<b>1</b>

ビット 0

TAU0EN	タイマ・アレイ・ユニットの入カクロックの制御
0	入カクロック供給停止
<b>1</b>	<b>入カクロック供給</b>

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

クロック周波数の設定

- ・タイマ・クロック選択レジスタ 0 (TPS0)  
: CK00 動作クロックの選択

略号 : TPS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	PRS 031	PRS 030	0	0	PRS 021	PRS 020	PRS 013	PRS 012	PRS 011	PRS 010	PRS 003	PRS 002	PRS 001	PRS 000
0	0	<b>0</b>	<b>0</b>	0	0	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>0</b>

PRS 003	PRS 002	PRS 001	PRS 000	動作クロック (CK00) の選択					
				$f_{CLK}$ = 2MHz	$f_{CLK}$ = 5MHz	$f_{CLK}$ = 10MHz	$f_{CLK}$ = 20MHz	$f_{CLK}$ = 24MHz	
<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	$f_{CLK}$	<b>2MHz</b>	<b>5MHz</b>	<b>10MHz</b>	<b>20MHz</b>	<b>24MHz</b>
0	0	0	1	$f_{CLK}/2$	1MHz	2.5MHz	5MHz	10MHz	12MHz
0	0	1	0	$f_{CLK}/2^2$	500kHz	1.25MHz	2.5MHz	5MHz	6MHz
0	0	1	1	$f_{CLK}/2^3$	250kHz	625kHz	1.25MHz	2.5MHz	3MHz
0	1	0	0	$f_{CLK}/2^4$	125kHz	312.5kHz	625kHz	1.25MHz	1.5MHz
0	1	0	1	$f_{CLK}/2^5$	62.5kHz	156.2kHz	312.5kHz	625kHz	750kHz
0	1	1	0	$f_{CLK}/2^6$	31.25kHz	78.1kHz	156.2kHz	312.5kHz	375kHz
0	1	1	1	$f_{CLK}/2^7$	15.62kHz	39.1kHz	78.1kHz	156.2kHz	187.5kHz
1	0	0	0	$f_{CLK}/2^8$	7.81kHz	19.5kHz	39.1kHz	78.1kHz	93.8kHz
1	0	0	1	$f_{CLK}/2^9$	3.91kHz	9.76kHz	19.5kHz	39.1kHz	46.9kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95kHz	4.88kHz	9.76kHz	19.5kHz	23.4kHz
1	0	1	1	$f_{CLK}/2^{11}$	976Hz	2.44kHz	4.88kHz	9.76kHz	11.7kHz
1	1	0	0	$f_{CLK}/2^{12}$	488Hz	1.22kHz	2.44kHz	4.88kHz	5.86kHz
1	1	0	1	$f_{CLK}/2^{13}$	244Hz	610Hz	1.22kHz	2.44kHz	2.93kHz
1	1	1	0	$f_{CLK}/2^{14}$	122Hz	305Hz	610Hz	1.22kHz	1.46kHz
1	1	1	1	$f_{CLK}/2^{15}$	61Hz	153Hz	305Hz	610Hz	732Hz

チャンネルの停止制御

- ・タイマ・チャンネル停止レジスタ 0 (TT0)  
: カウント動作の停止をチャンネルごとに設定

略号 : TT0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TT H03	0	TT H01	0	0	0	0	0	TT 03	TT 02	TT 01	TT 00
0	0	0	0	1	0	1	0	0	0	0	0	1	1	<b>1</b>	1

ビット 1

TT00	チャンネル 0 の停止トリガ
0	TE01 ビットを 0 にクリアし、カウント動作停止状態になる。
<b>1</b>	<b>動作停止(停止トリガ発生)</b>

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

タイマ・アレイ・ユニットのチャンネル1で使用するタイマ入力の選択

・タイマ入力選択レジスタ0 (TIS0)

：低速オンチップ・オシレータ・クロック ( $f_{IL}$ ) をチャンネル1のタイマ入力に選択

略号：TIS0

7	6	5	4	3	2	1	0
0	0	0	TIS04	0	TIS02	TIS01	TIS00
0	0	0	x	0	<b>1</b>	<b>0</b>	<b>0</b>

ビット2～0

TIS02	TIS01	TIS00	チャンネル1で使用するタイマ入力の選択
0	0	0	タイマ入力端子 (TI01) の入力信号
0	0	1	ELC からのイベント入力信号
0	1	0	タイマ入力端子 (TI01) の入力信号
0	1	1	中速オンチップ・オシレータ・クロック ( $f_{IM}$ )
<b>1</b>	<b>0</b>	<b>0</b>	<b>低速オンチップ・オシレータ・クロック (<math>f_{IL}</math>)</b>
1	0	1	サブシステム・クロック ( $f_{SUB}$ )
上記以外			設定禁止

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

チャンネル1の動作モードの設定

・タイマ・モード・レジスタ01 (TMR01)

：動作モードの選択、ソフトウェア・トリガ・スタート  
動作クロックの選択

略号：TMR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 011	CKS 010	0	CCS 01	SPLIT 01	STS 012	STS 011	STS 010	CIS 011	CIS 010	0	0	MD 013	MD 012	MD 011	MD 010
<b>0</b>	<b>0</b>	0	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>0</b>	<b>0</b>	0	0	<b>0</b>	<b>1</b>	<b>0</b>	<b>0</b>

ビット15～14

CKS011	CKS010	チャンネル1の動作クロック (fMCK) の選択
<b>0</b>	<b>0</b>	<b>PRSレジスタで設定した動作クロック CK00</b>
0	1	PRSレジスタで設定した動作クロック CK02
1	0	PRSレジスタで設定した動作クロック CK01
1	1	PRSレジスタで設定した動作クロック CK03

ビット12

CCS01	チャンネル1のカウント・クロック (fCLK) の選択
<b>0</b>	<b>CKS010、CKS011ビットで指定した動作クロック f<sub>MCK</sub></b>
1	TI01端子からの入力信号の有効エッジ

ビット11

SPLIT01	チャンネル1の8ビット・タイマ/16ビット・タイマ動作の選択
<b>0</b>	<b>16ビット・タイマとして動作</b>
1	8ビット・タイマとして動作

ビット10～8

STS 012	STS 011	STS 010	チャンネル1のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
<b>0</b>	<b>0</b>	<b>1</b>	<b>TI01端子入力の有効エッジを、スタート・トリガ、 キャプチャ・トリガの両方に使用</b>
0	1	0	TI01端子入力の両エッジを、スタート・トリガと キャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用 (連動動作機能のスレーブ・チャンネル時)
上記以外			設定禁止

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

略号 : TMR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 011	CKS 010	0	CCS 01	SPLIT 01	STS 012	STS 011	STS 010	CIS 011	CIS 010	0	0	MD 013	MD 012	MD 011	MD 010
0	0	0	0	0	0	0	1	0	0	0	0	0	1	0	0

ビット 7～6

CIS 011	CIS 010	TI01 端子の有効エッジ選択
0	0	立ち下がリエッジ
0	1	立ち上がりエッジ
1	0	両エッジ (ロウ・レベル幅測定時)
1	1	両エッジ (ハイ・レベル幅測定時)

ビット 3～0

MD 013	MD 012	MD 011	MD 010	チャンネル 1 の動作モードの設定
0	0	0	0	インターバル・タイマ・モード (カウント開始時にタイマ割り込みを発生しない)
			1	インターバル・タイマ・モード (カウント開始時にタイマ割り込みを発生する)
0	1	0	0	キャプチャ・モード (カウント開始時にタイマ割り込みを発生しない)
			1	キャプチャ・モード (カウント開始時にタイマ割り込みを発生する)
0	1	1	0	イベント・カウンタ・モード (カウント開始時にタイマ割り込みを発生しない)
1	0	0	0	ワンカウント・モード カウント動作中のスタート・トリガは無効とする
			1	ワンカウント・モード カウント動作中のスタート・トリガを有効とする
1	1	0	0	キャプチャ&ワンカウント・モード カウント開始時にタイマ割り込みを発生しない カウント動作中のスタート・トリガは無効とする
上記以外				設定禁止

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

### 割り込み要求フラグの設定

- ・割り込み要求フラグ・レジスタ (IF1L)
- ・タイマ割り込み要求フラグのクリア

略号： IF1L

7	6	5	4	3	2	1	0
0	0	TMIF03	TMIF02	TMIF01	TMIF03H	TMIF01H	FMIF
0	0	x	x	<b>0</b>	x	x	x

ビット 3

TMIF01	割り込み要求フラグ
<b>0</b>	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

### 割り込みマスク・フラグの設定

- ・割り込みマスク・フラグ・レジスタ (MK1L)
- ・割り込み処理許可に設定

略号： MK1L

7	6	5	4	3	2	1	0
0	0	TMMK03	TMMK02	TMMK01	TMMK03H	TMMK01H	FMMK
0	0	x	x	<b>0</b>	x	x	x

ビット 3

TMMF01	割り込み処理の制御
<b>0</b>	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。



### 5.8.6 8ビット・インターバル・タイマ0初期設定

図 5.10 に 8 ビット・インターバル・タイマ0 初期設定のフローチャートを示します。

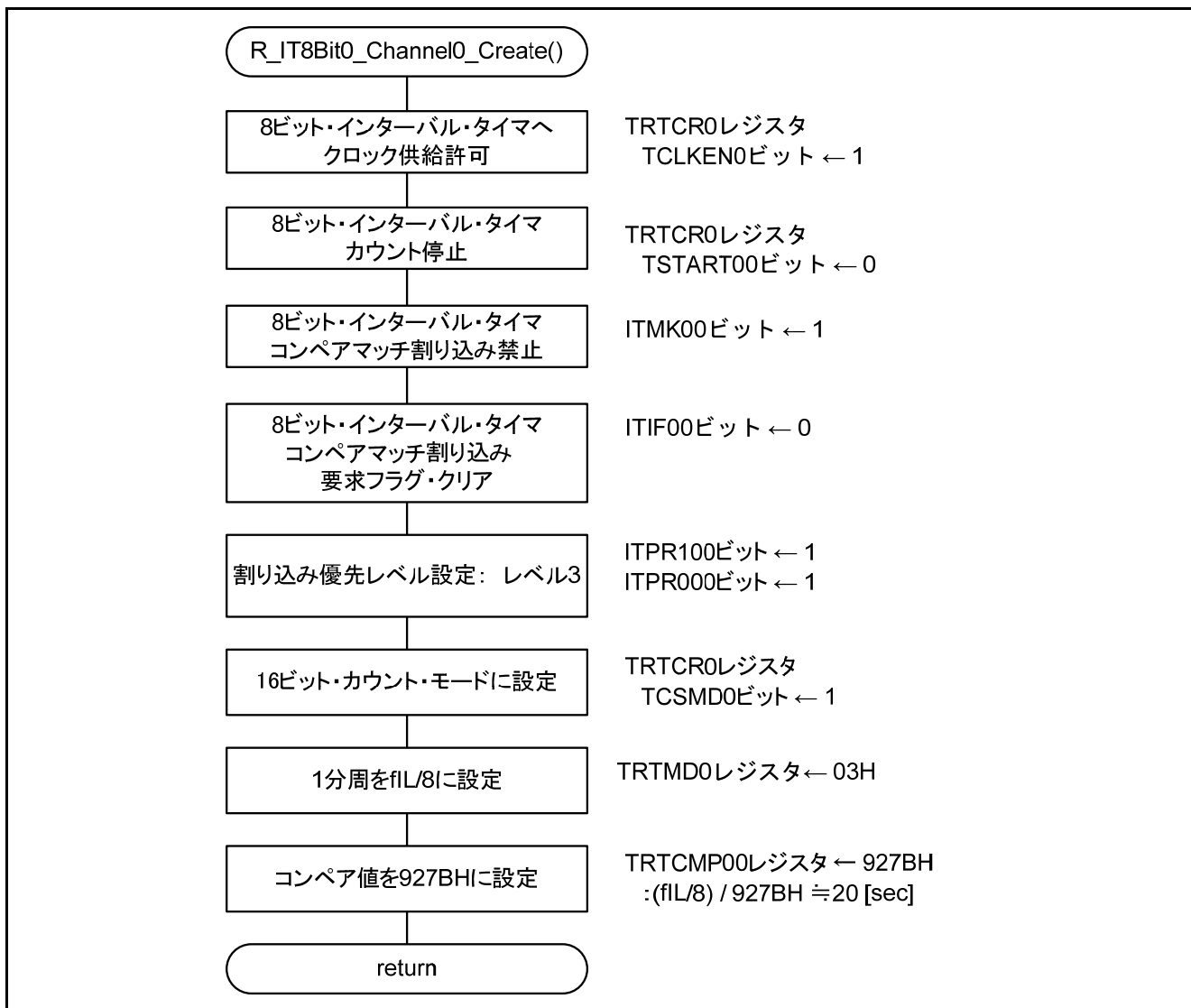


図 5.10 8ビット・インターバル・タイマ0初期設定

8 ビット・インターバル・タイマ 0 の制御設定

- ・ 8 ビット・インターバル・タイマ制御レジスタ 0 (TRTCR0)
- 16 ビットカウンタとしてクロック供給を開始します。

略号 : TRTCR0

	7	6	5	4	3	2	1	0
TCSMD0	0	0	TCLKEN0	0	TSTART01	0	TSTART00	
	<b>1</b>	0	0	<b>1</b>	0	x	0	<b>0</b>

ビット 7

TCSMD0	モード選択
0	8 ビット・カウンタとして動作
<b>1</b>	<b>16 ビット・カウンタとして動作(チャンネル 0, チャンネル 1 を連結)</b>

ビット 4

TCLKEN0	8 ビット・インターバル・タイマ・クロック許可
0	クロック停止
<b>1</b>	<b>クロック供給</b>

ビット 0

TSTART00	8 ビット・インターバル・タイマ 0 カウント開始
<b>0</b>	<b>カウント停止</b>
1	カウント開始

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

8 ビット・インターバル・タイマ 0 の割り込みの設定

- ・割り込みマスク・フラグ・レジスタ (MK2L)  
割り込み処理禁止
- ・割り込み要求フラグ・レジスタ (IF2L)  
割り込み要求フラグのクリア

略号 : MK2L

	7	6	5	4	3	2	1	0
FLMK	0	0	0	0	ITMK11	ITMK10	ITMK01	ITMK00
	x	0	0	0	x	x	x	<b>1</b>

ビット 0

ITMK00	割り込み処理の制御
0	割り込み処理許可
<b>1</b>	<b>割り込み処理禁止</b>

略号 : IF2L

	7	6	5	4	3	2	1	0
FLIF	0	0	0	0	ITIF11	ITIF10	ITIF01	ITIF00
	x	0	0	0	x	x	x	<b>0</b>

ビット 0

ITIF00	割り込み要求フラグ
<b>0</b>	<b>割り込み要求信号が発生していない</b>
1	割り込み要求信号が発生し、割り込み要求状態

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

8ビット・インターバル・タイマ0のカウンタ・ソース設定

・8ビット・インターバル・タイマ分周レジスタ0 (TRTMD0)  
 カウンタ値を設定します。

略号 : TRTMD0

7	6	5	4	3	2	1	0
0	TCK01			0	TCK00		
0	x	x	x	0	<b>011</b>		

ビット2～ビット0

TCK00			8ビット・インターバル・タイマ0分周選択
ビット2	ビット1	ビット	
0	0	0	fSXRまたはfIL
0	0	1	fSXR/2またはfIL/2
0	1	0	fSXR/4またはfIL/4
<b>0</b>	<b>1</b>	<b>1</b>	<b>fSXR/8またはfIL/8</b>
1	0	0	fSXR/16またはfIL/16
1	0	1	fSXR/32またはfIL/32
1	1	0	fSXR/64またはfIL/64
1	1	1	fSXR/128またはfIL/128

8ビット・インターバル・タイマ0のカウンタ設定

・8ビット・インターバル・タイマ・コンペア・レジスタ0 (TRTCMP0)  
 カウンタ値を設定します。

略号 : TRTCMP0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
<b>1</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>0</b>	<b>1</b>	<b>1</b>

ビット15～ビット0

機能
<b>16ビットのカウンタ</b>

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

### 5.8.7 ブザー出力初期設定

図 5.11 にブザー出力初期設定関数のフローチャートを示します。

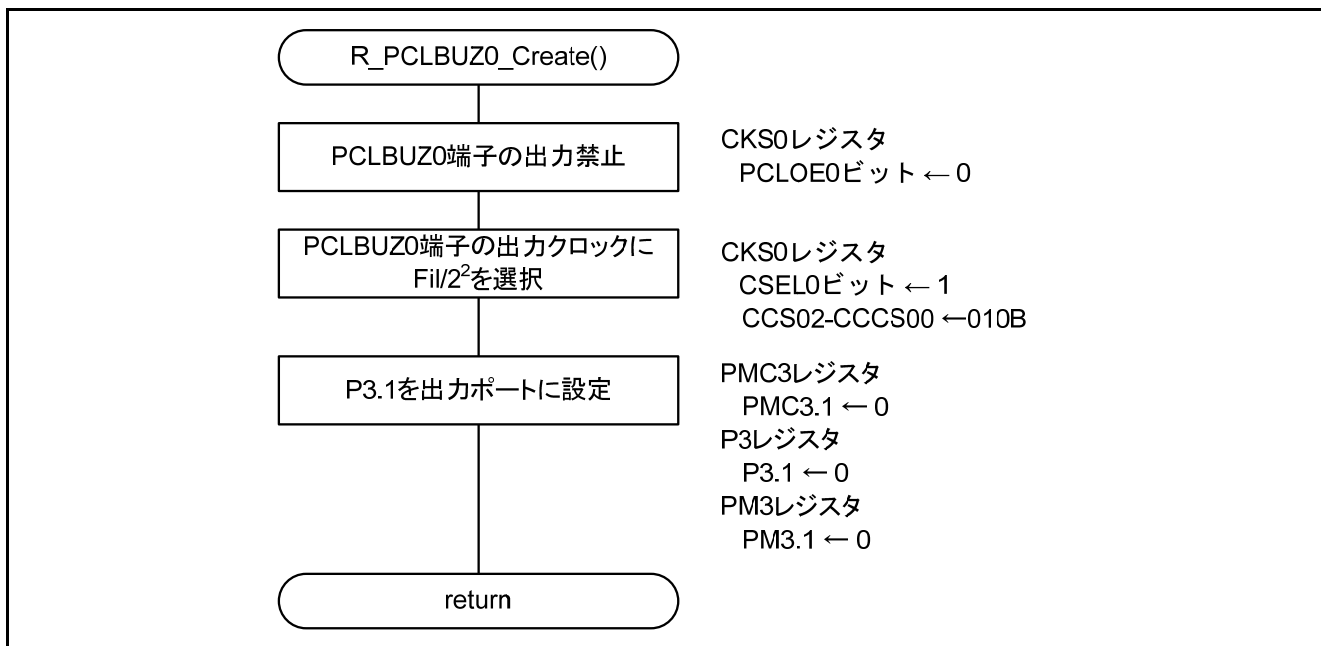


図 5.11 ブザー出力初期設定関数

### 5.8.8 A/D コンバータ初期設定

図 5.12 に A/D コンバータ初期設定のフローチャートを示します。



図 5.12 A/D コンバータ初期設定

### 5.8.9 外部割り込み初期設定

図 5.13 に外部割り込み初期設定のフローチャートを示します。

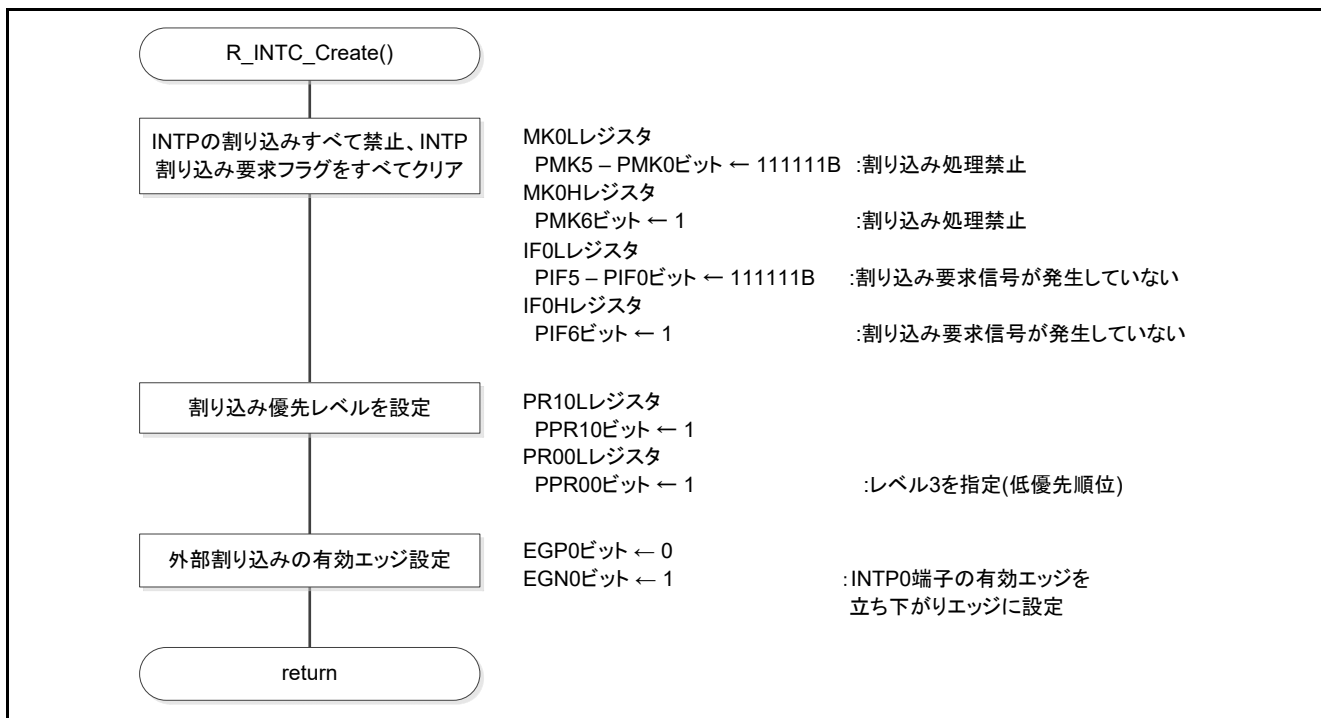


図 5.13 外部割り込み初期設定

### 5.8.10 メイン関数

図 5.14 にメイン関数のフローチャートを示します。

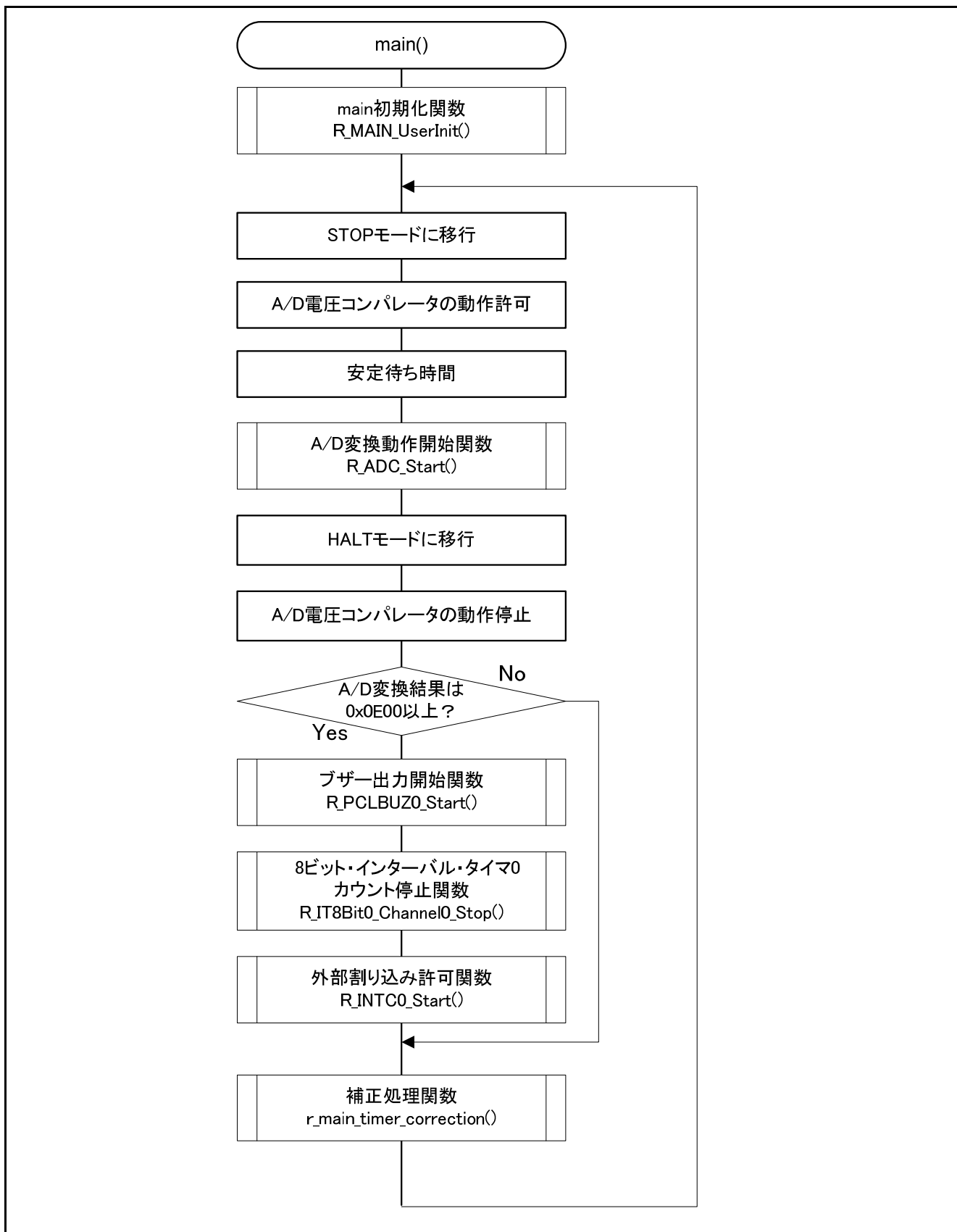


図 5.14 メイン関数



### 5.8.11 メイン・ユーザー初期設定関数

図 5.15 にメイン・ユーザー初期設定関数のフローチャートを示します。

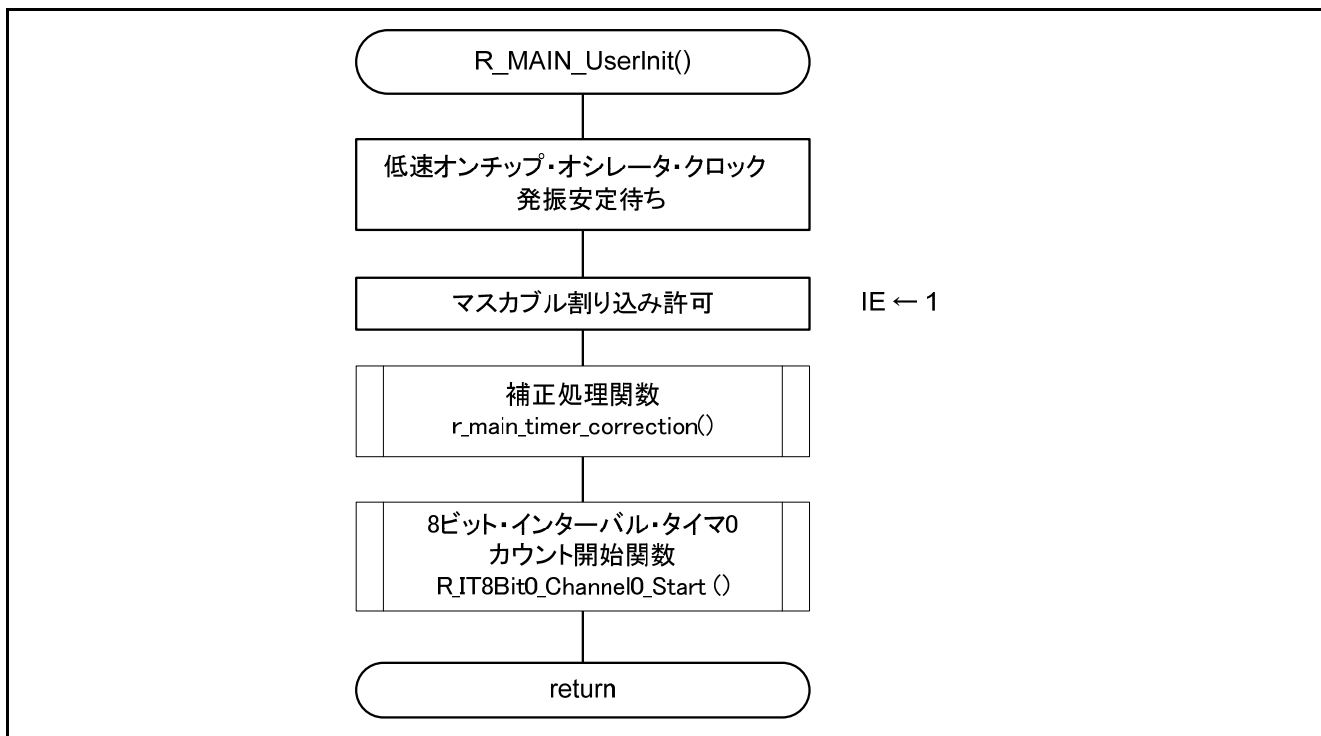


図 5.15 メイン・ユーザー初期設定関数

### 5.8.12 A/D 変換動作開始関数

図 5.16 に A/D 変換動作開始関数のフローチャートを示します。

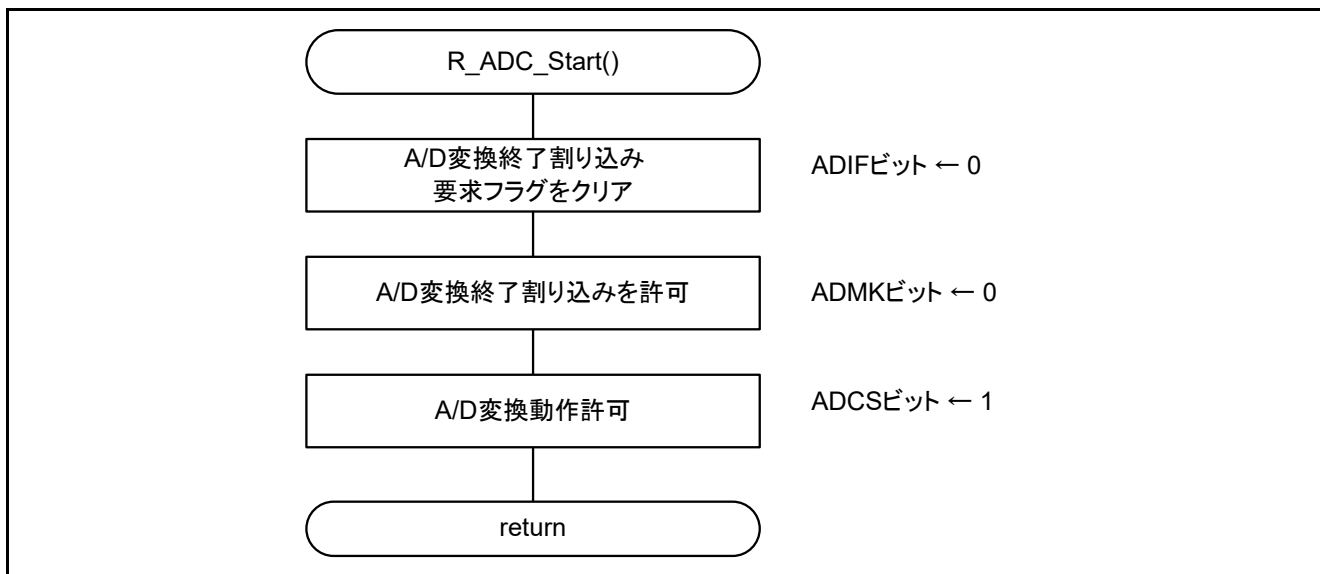


図 5.16 A/D 変換動作開始関数

### 5.8.13 ブザー出力開始関数

図 5.17 にブザー出力開始関数のフローチャートを示します。

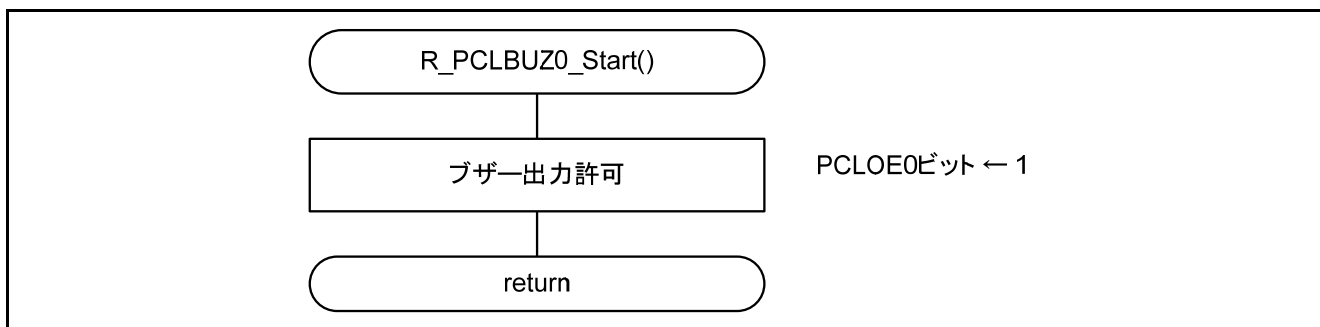


図 5.17 ブザー出力開始関数

### 5.8.14 8ビット・インターバル・タイマ カウント停止関数

図 5.18 に 8 ビット・インターバル・タイマ カウント停止関数のフローチャートを示します。

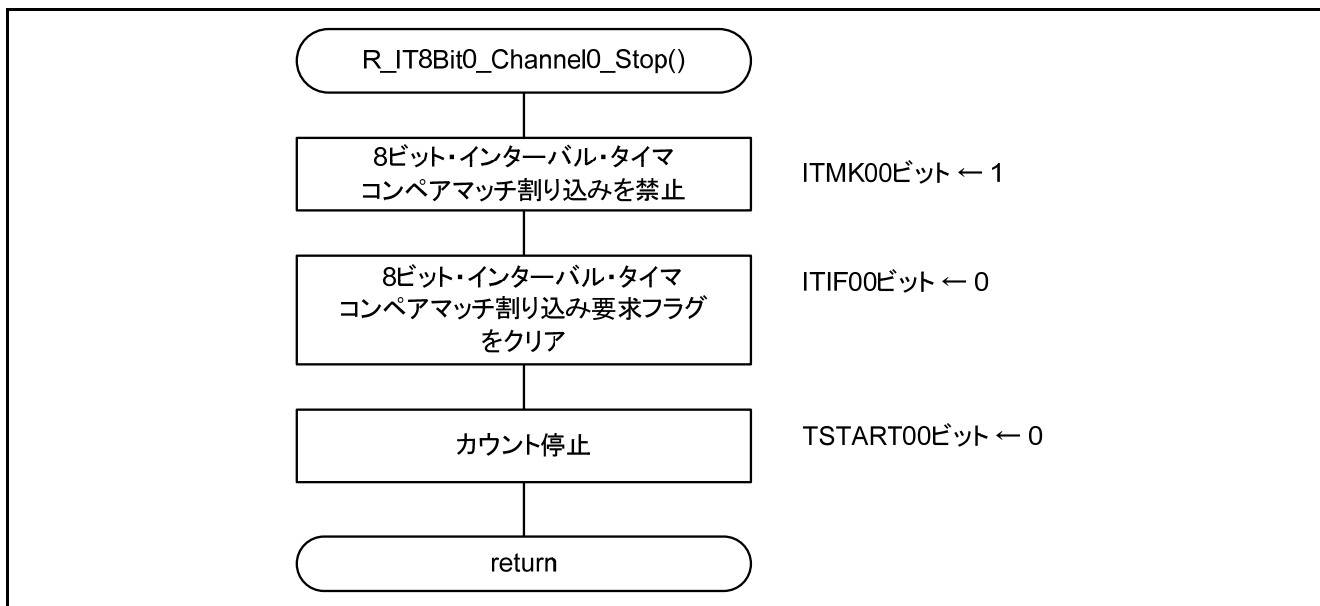


図 5.18 8 ビット・インターバル・タイマ カウント停止関数

### 5.8.15 外部割り込み許可関数

図 5.19 に外部割り込み許可関数のフローチャートを示します。

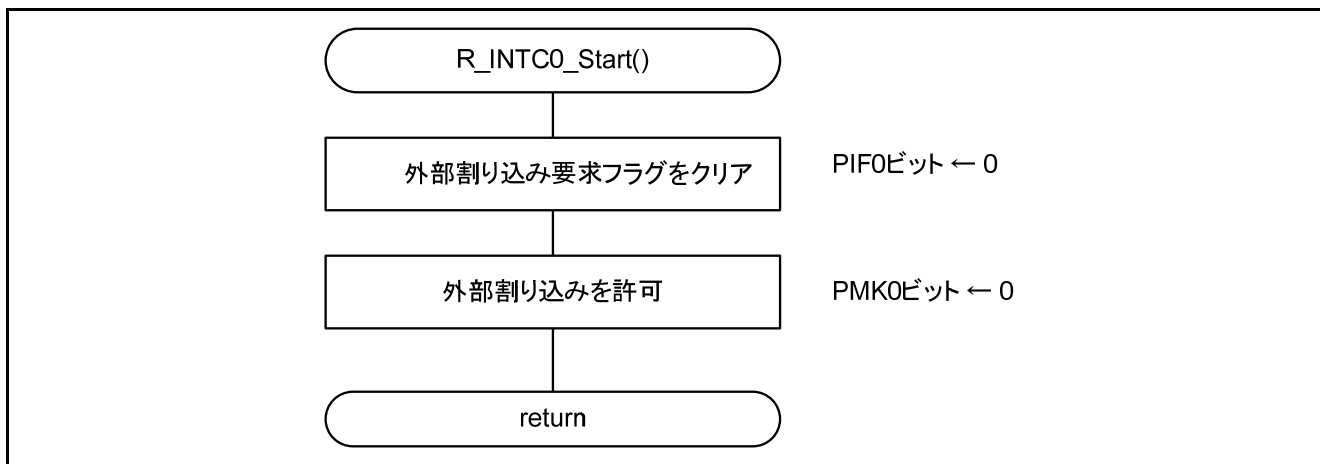


図 5.19 外部割り込み許可関数

5.8.16 補正処理関数

図 5.20 に補正処理関数のフローチャートを示します。

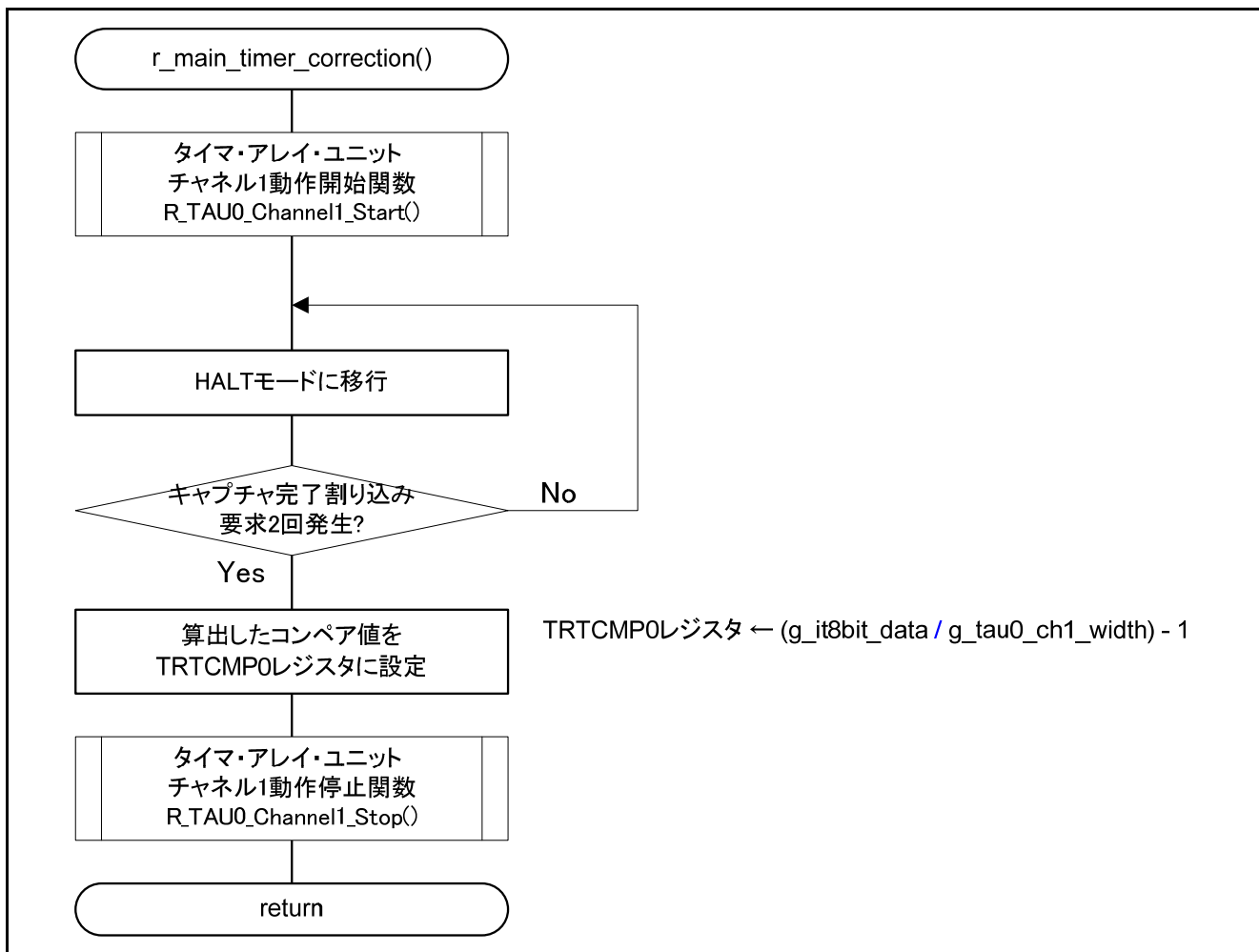


図 5.20 補正処理関数

### 5.8.17 8ビット・インターバル・タイマ0 カウント開始関数

図 5.21 に 8 ビット・インターバル・タイマ0 カウント開始関数のフローチャートを示します。

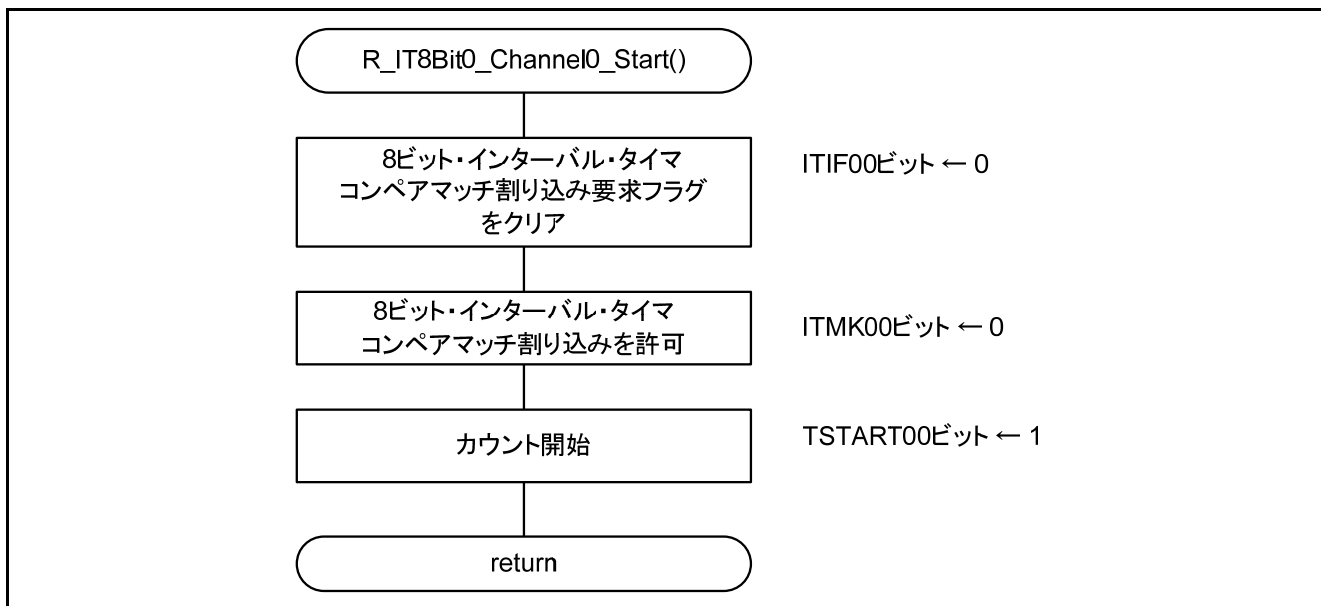


図 5.21 8ビット・インターバル・タイマ0 カウント開始関数

### 5.8.18 タイマ・アレイ・ユニット チャンネル1 キャプチャ完了割り込み関数

図 5.22 にタイマ・アレイ・ユニット チャンネル1 キャプチャ完了割り込み関数のフローチャートを示します。

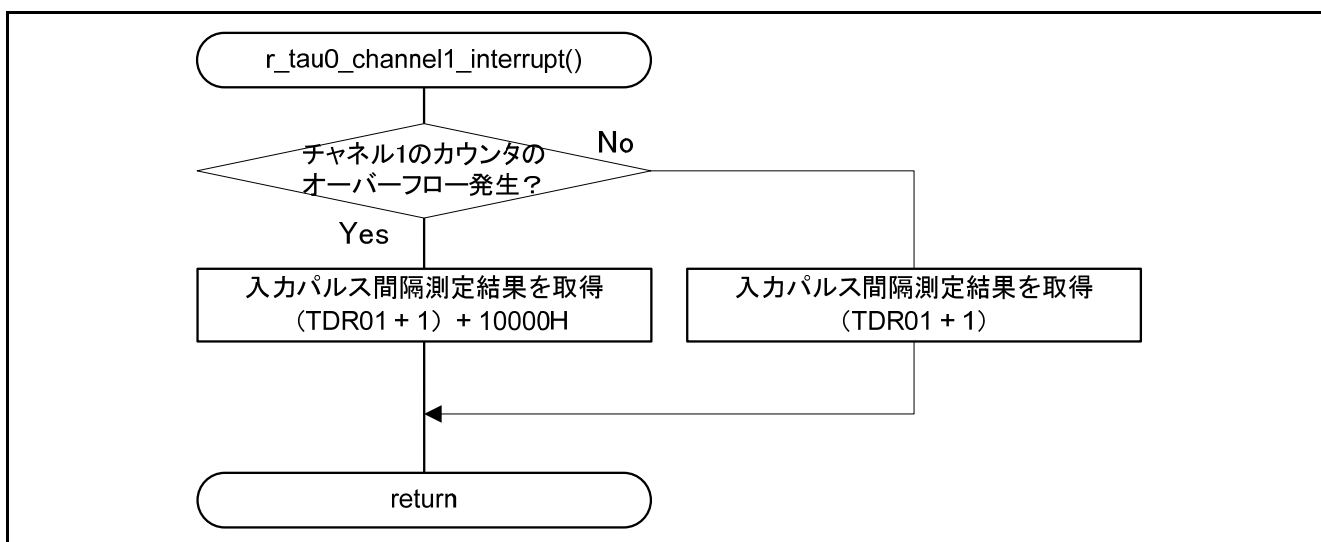


図 5.22 タイマ・アレイ・ユニット チャンネル1 キャプチャ完了割り込み関数

### 5.8.19 A/D 変換終了割り込み関数

図 5.23 に A/D 変換終了割り込み関数のフローチャートを示します。

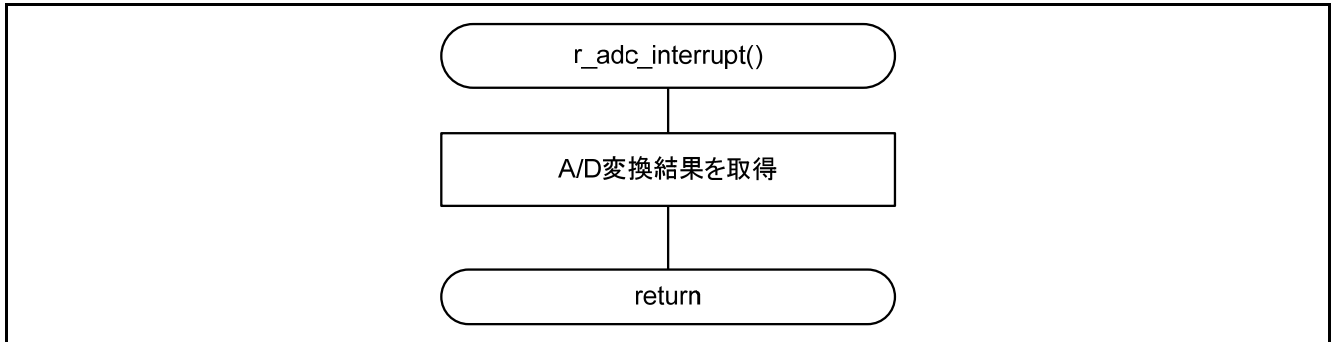


図 5.23 A/D 変換終了割り込み関数

### 5.8.20 外部割り込み関数

図 5.24 に外部割り込み関数のフローチャートを示します。

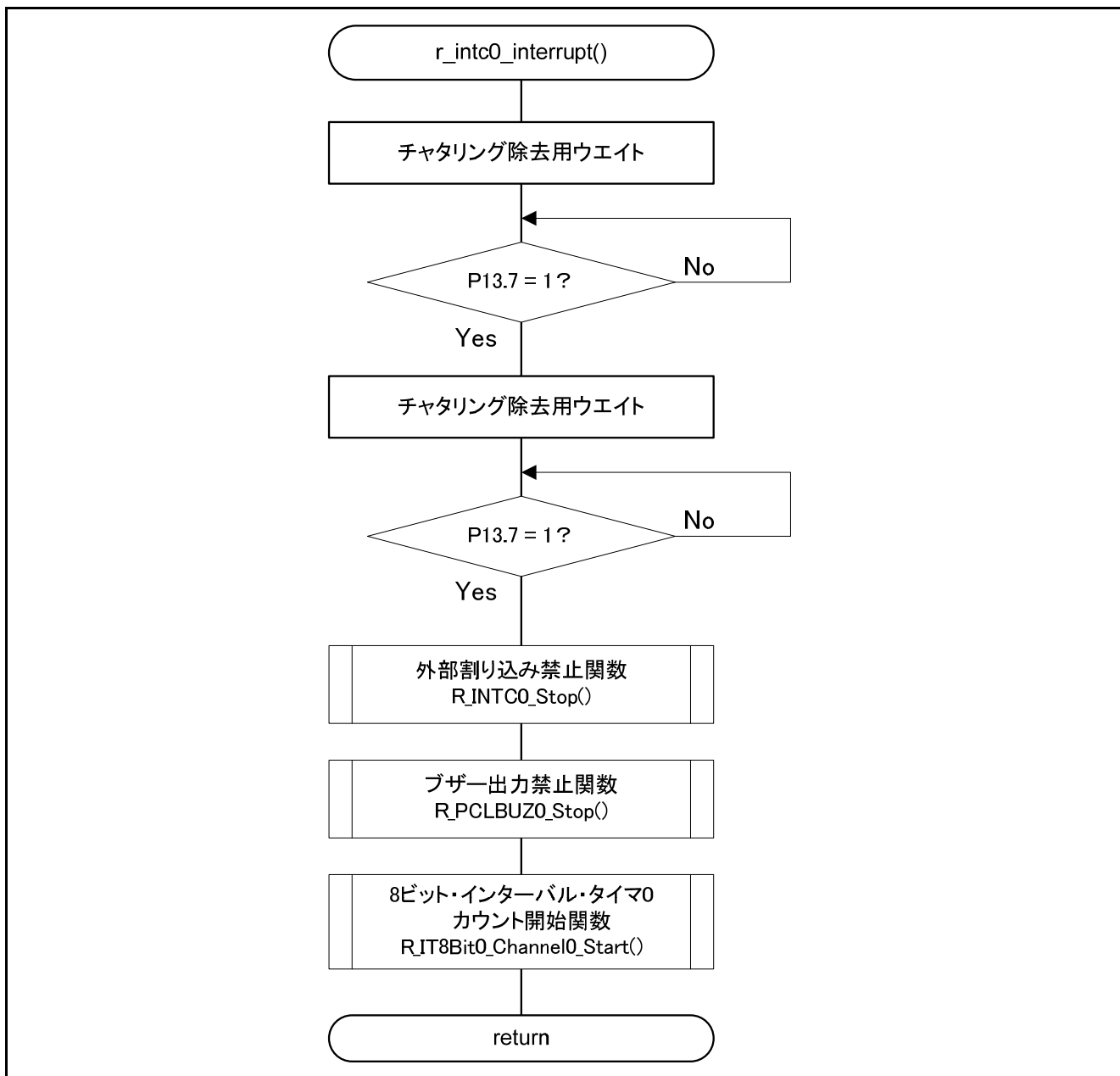


図 5.24 外部割り込み関数

## 6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

## 7. 参考ドキュメント

RL78/I1D ユーザーズマニュアル ハードウェア編 (R01UH0474J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

## ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問合せ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。



## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2017.11.09	—	初版発行

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）がありません。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、  
家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、  
防災・防犯装置、各種安全装置等  
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じて、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

営業お問合せ窓口

<http://www.renesas.com>

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

技術的なお問合せおよび資料のご請求は下記へどうぞ。  
総合お問合せ窓口：<https://www.renesas.com/contact/>