

---

## RL78/G14

R01AN2573JJ0100

Rev.1.00

### タイマ RG 位相計数モード CC-RL

2015.10.01

---

#### 要旨

本アプリケーションノートでは、RL78/G14のタイマ RG(位相計数モード)を使用して、TRGCLKA、TRGCLKB 端子からの外部入力信号の位相差を検出する方法を説明します。

#### 対象デバイス

RL78/G14

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

## 目次

1. 仕様.....	3
2. 動作確認条件 .....	4
3. ハードウェア説明 .....	4
3.1 ハードウェア構成例 .....	4
3.2 使用端子一覧.....	5
4. ソフトウェア説明 .....	5
4.1 動作概要 .....	5
4.2 オプション・バイトの設定 .....	6
4.3 変数一覧 .....	6
4.4 関数一覧 .....	7
4.5 関数仕様 .....	7
4.6 フローチャート .....	9
4.6.1 全体フローチャート .....	9
4.6.2 初期設定 .....	9
4.6.3 周辺機能初期設定.....	9
4.6.4 CPU クロック初期設定 .....	10
4.6.5 タイマ RG 初期設定 .....	11
4.6.6 メイン処理 .....	20
4.6.7 タイマ RG 動作開始設定 .....	20
4.6.8 タイマ RG 割り込み処理 .....	23
5. サンプルコード.....	25
6. 参考ドキュメント .....	25

1. 仕様

TRGCLKA、TRGCLKB 端子からの外部入力信号の位相差を検出し、カウント動作を行います。

表 1.1に使用する周辺機能と用途を、図 1.1に位相計数モードの動作概要を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
タイマ RG	TRGCLKA、TRGCLKB 端子の位相差を検出

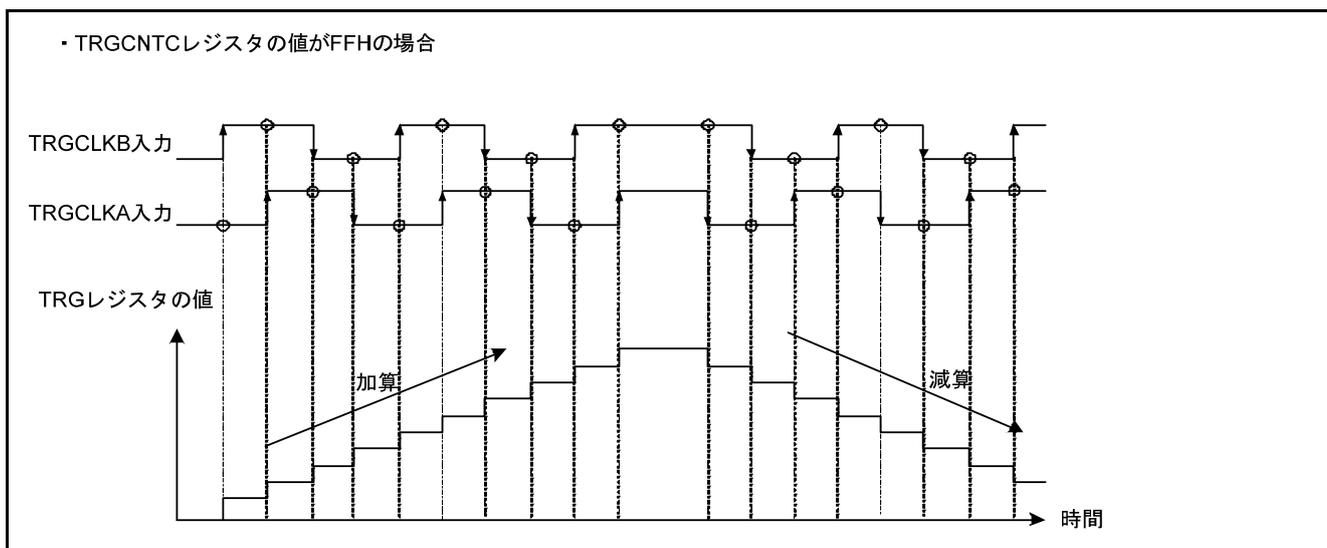


図 1.1 動作概要

## 2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表2.1 動作確認条件

項目	内容
使用マイコン	RL78G14(R5F104PJA)
動作周波数	・高速内蔵発振クロック( $f_{HOCO}$ ) : 16MHz(標準) ・CPU/周辺ハードウェア・クロック( $f_{CLK}$ ) : 16MHz
動作電圧	5.0V(2.9V~5.5V で動作可能) LVD 動作( $V_{LVD}$ ) : リセット・モード立ち上がり 2.81V/立ち下がり 2.75V
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ V3.01.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.01.00
統合開発環境 (e <sup>2</sup> studio)	ルネサス エレクトロニクス製 e <sup>2</sup> studio V4.0.0.26
C コンパイラ (e <sup>2</sup> studio)	ルネサス エレクトロニクス製 CC-RL V1.01.00

## 3. ハードウェア説明

### 3.1 ハードウェア構成例

図 3.1に本アプリケーションノートで使用するハードウェア構成例を示します。

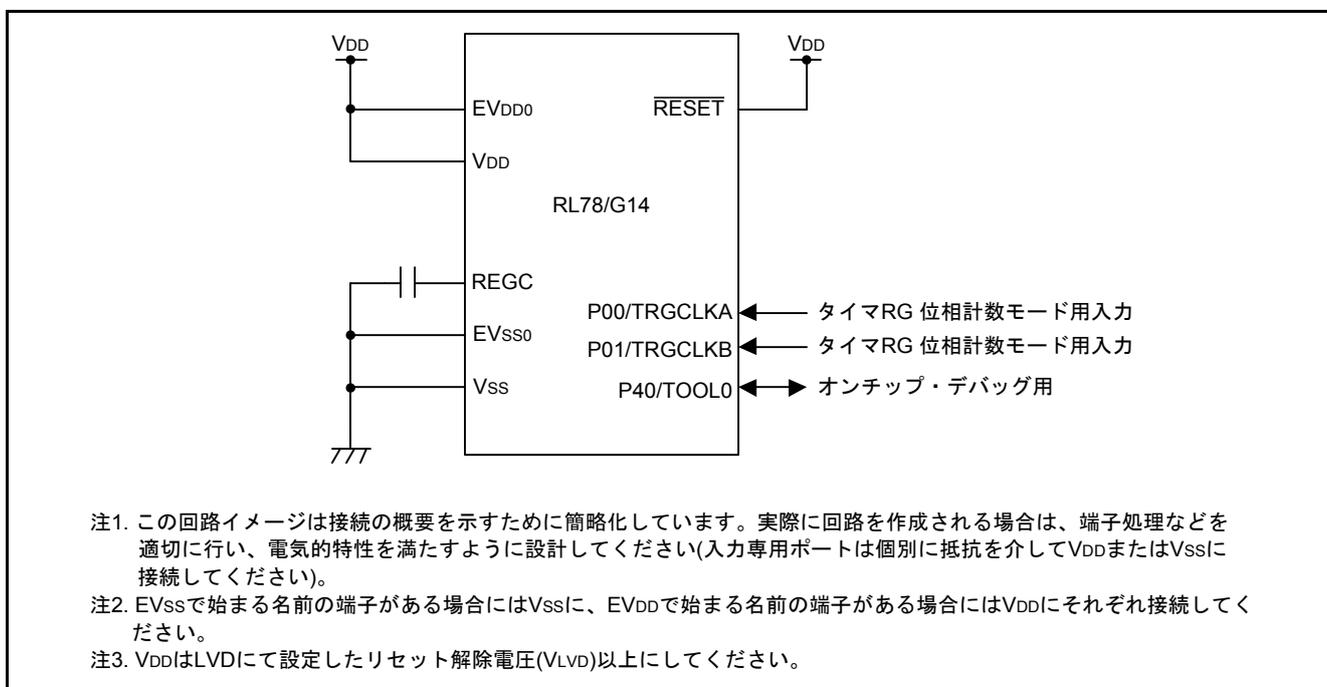


図3.1 ハードウェア構成

### 3.2 使用端子一覧

表 3.1に使用端子と機能を示します。

表3.1 使用端子と機能

端子名	入出力	内容
P00/TRGCLKA	入力	外部信号の入力
P01/TRGCLKB	入力	外部信号の入力

## 4. ソフトウェア説明

### 4.1 動作概要

タイマ RG(位相計数モード)を使用して TRGCLKA、TRGCLKB 端子からの外部入力信号の位相差を検出し、TRG レジスタをアップ/ダウンカウントします。

タイマ RG の設定を以下に示します。

<設定>

- ・ タイマ RG は位相計数モードで使用します。
- ・ TRG レジスタはクリア禁止とします。
- ・ TRGCLKA、TRGCLKB 端子ともデジタルフィルタ機能なしとします。
- ・ TRG レジスタの初期値に 0000H を設定します。
- ・ カウント許可ビットにアップ/ダウンカウントを設定します。
- ・ オーバフロー及びアンダフロー割り込みを許可します。
- ・ PM01 端子及び PM00 端子を入力モードに設定します。

表 4.1にTRG レジスタの加算/減算条件を示します。

表4.1 TRG レジスタの加算/減算条件

TRGCLKB 端子	↑	H	↓	L	H	↓	L	↑
TRGCLKA 端子	L	↑	H	↓	↓	L	↑	H
TRGCNTC レジスタの CNTEN7~CNTEN0 ビット	CNTEN7	CNTEN6	CNTEN5	CNTEN4	CNTEN3	CNTEN2	CNTEN1	CNTEN0
加算/減算	+1	+1	+1	+1	-1	-1	-1	-1

図 4.1に位相計数モードの動作を示します。

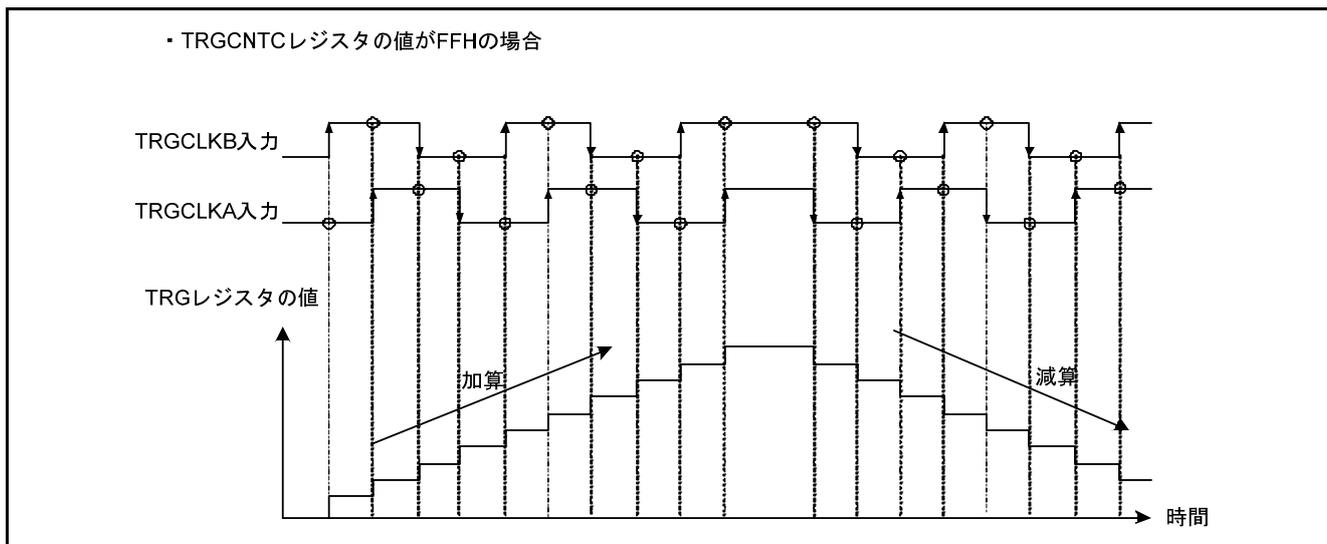


図4.1 位相計数モードの動作例

### 4.2 オプション・バイトの設定

表 4.2にオプション・バイト設定を示します。

表4.2 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	11101111B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 検出電圧：立ち上がり 2.81V/立ち下がり 2.75V
000C2H/010C2H	11101001B	高速内蔵発振 HS モード 16MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

### 4.3 変数一覧

表 4.3にグローバル変数を示します。

表4.3 グローバル変数

型	変数名	内容	使用関数
uint8_t	intrtg_over_cnt	オーバフロー回数	r_tmr_rg0_interrupt
uint8_t	intrtg_under_cnt	アンダフロー回数	r_tmr_rg0_interrupt

#### 4.4 関数一覧

表 4.4に関数を示します。

表4.4 関数

関数名	概要
hdwinit	初期設定
R_Systeminit	周辺機能初期設定
R_CGC_Create	CPU クロック初期設定
R_TMR_RG0_Create	タイマ RG 初期設定
main	メイン処理
R_TMR_RG0_Start	タイマ RG 動作開始設定
r_tmr_rg0_interrupt	タイマ RG 割り込み処理

#### 4.5 関数仕様

サンプルコードの関数仕様を示します。

hdwinit	
概要	初期設定
ヘッダ	なし
宣言	void hdwinit(void)
説明	周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_Systeminit	
概要	周辺機能初期設定
ヘッダ	なし
宣言	void R_Systeminit(void)
説明	本アプリケーションノートで使用する周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_CGC_Create	
概要	CPU クロック初期設定
ヘッダ	r_cg_cgc.h
宣言	void R_CGC_Create(void)
説明	CPU クロック初期設定を行います。
引数	なし
リターン値	なし

---

**R\_TMR\_RG0\_Create**

---

概要	タイマ RG 初期設定
ヘッダ	r_cg_timer.h
宣言	void R_TMR_RG0_Create(void)
説明	タイマ RG を位相計数モードで使用するための初期設定を行います。
引数	なし
リターン値	なし

---

**main**

---

概要	メイン処理
ヘッダ	なし
宣言	void main(void)
説明	メイン処理を行います。
引数	なし
リターン値	なし

---

**R\_TMR\_RG0\_Start**

---

概要	タイマ RG 動作開始設定
ヘッダ	r_cg_timer.h
宣言	void R_TMR_RG0_Start(void)
説明	タイマ RG の位相計数モードを開始します。
引数	なし
リターン値	なし

---

**r\_tmr\_rg0\_interrupt**

---

概要	タイマ RG 割り込み処理
ヘッダ	r_cg_timer.h
宣言	static void __near r_tmr_rg0_interrupt(void)
説明	オーバフローが発生した時は、オーバフローの発生回数を、アンダフローが発生した時はアンダフローの発生回数をカウントします。
引数	なし
リターン値	なし

## 4.6 フローチャート

### 4.6.1 全体フローチャート

図 4.2に全体フローチャートを示します。

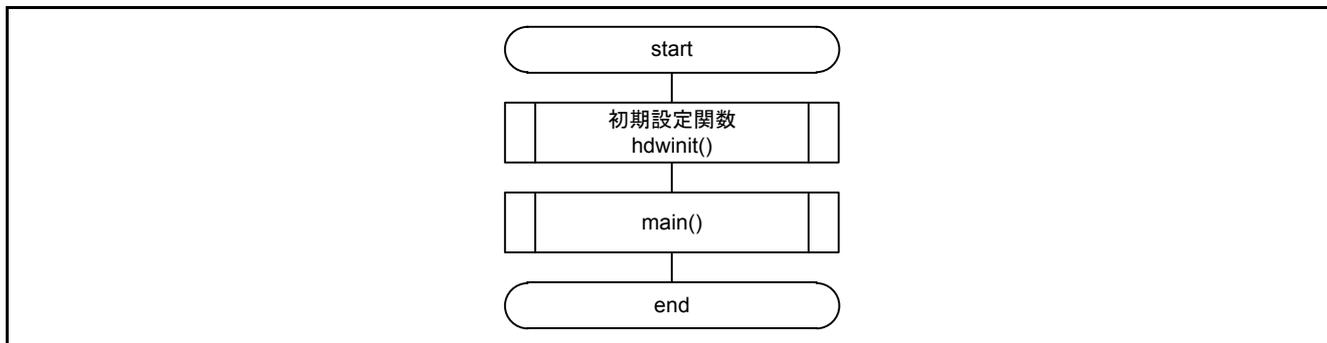


図4.2 全体フローチャート

### 4.6.2 初期設定

図 4.3に初期設定のフローチャートを示します。

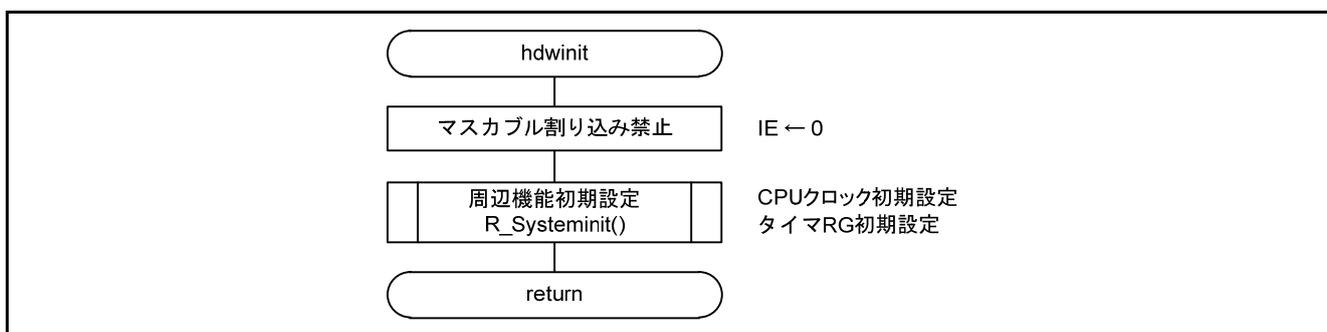


図4.3 初期設定

### 4.6.3 周辺機能初期設定

図 4.4に周辺機能初期設定のフローチャートを示します。

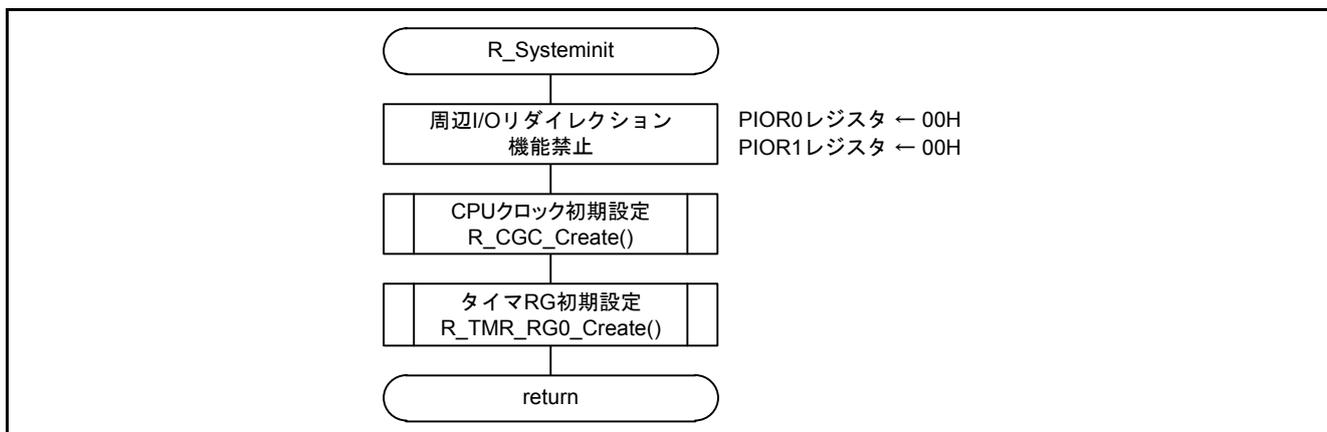


図4.4 周辺機能初期設定

## 4.6.4 CPU クロック初期設定

図 4.5に CPU クロック初期設定のフローチャートを示します。

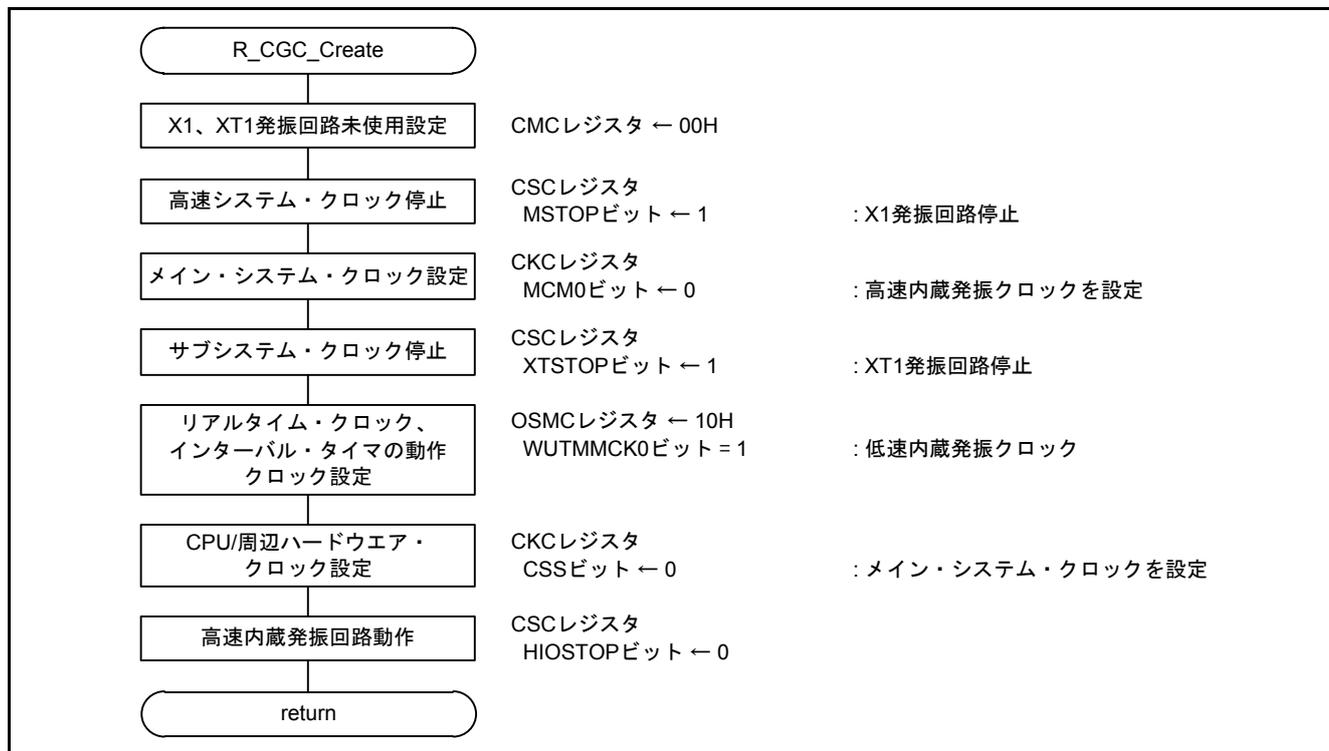


図4.5 CPU クロック初期設定

## 4.6.5 タイマ RG 初期設定

図 4.6にタイマ RG 初期設定のフローチャートを示します。

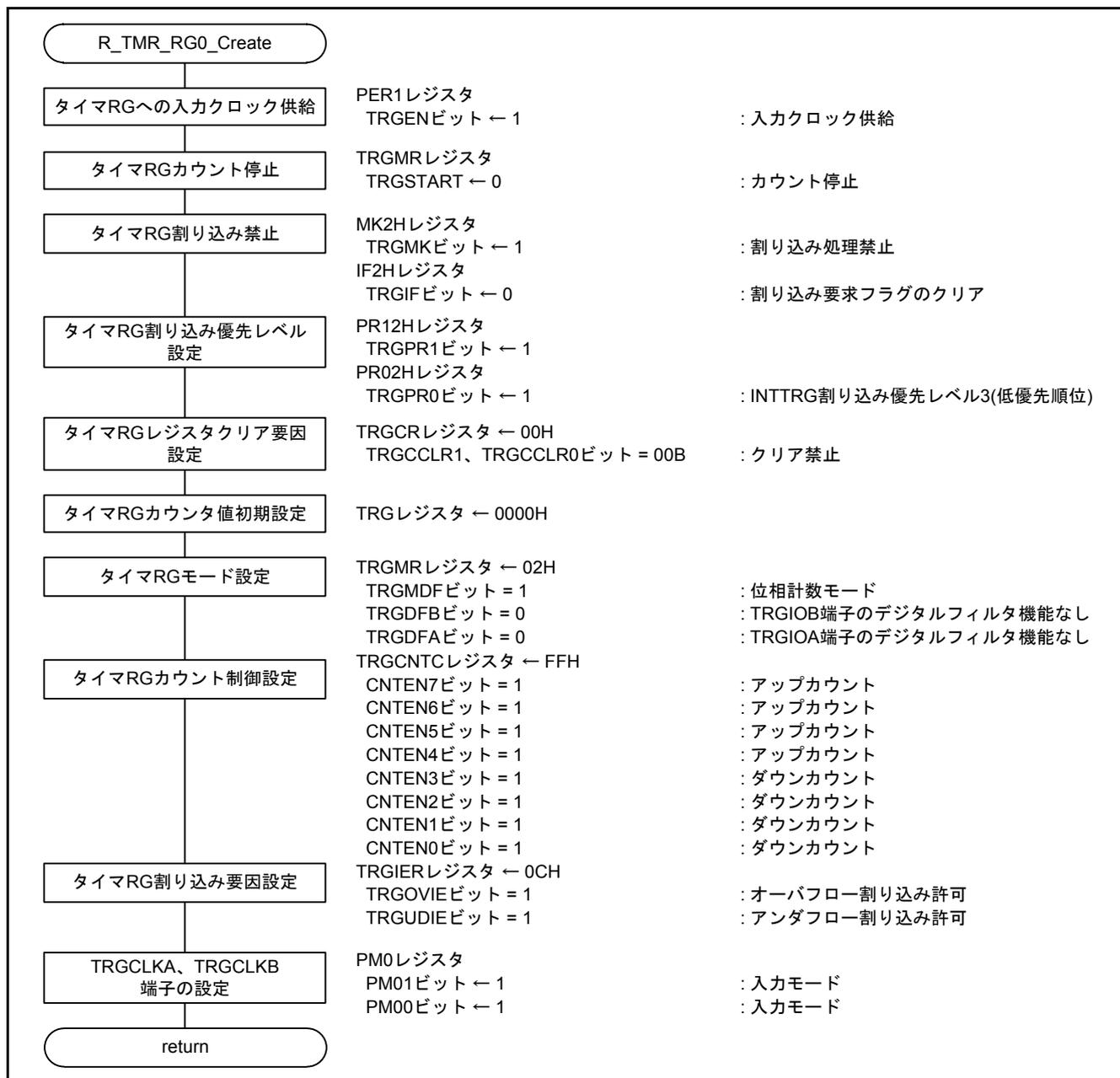


図4.6 タイマ RG 初期設定

### タイマ RG への入力クロック供給

- ・周辺イネーブルレジスタ 1(PER1)

タイマ RG へのクロック供給を許可します。

略号	7	6	5	4	3	2	1	0
PER1	DACEN	TRGEN	CMPEN	TRD0EN	DTCEN	0	0	TRJ0EN
設定値	×	1	×	×	×	—	—	×

#### ビット 6

TRGEN	タイマ RG の入力クロック供給の制御
0	入力クロック供給停止 ・タイマ RG で使用する SFR へのライト不可 ・タイマ RG はリセット状態
1	入力クロック供給 ・タイマ RG で使用する SFR へのリード/ライト可

### タイマ RG カウント停止

- ・タイマ RG モードレジスタ(TRGMR)

タイマ RG のカウントを停止します。

略号	7	6	5	4	3	2	1	0
TRGMR	TRGSTART	TRGELCICE	TRGDFCK1	TRGDFCK0	TRGDFB	TRGDFA	TRGMDF	TRGPWM
設定値	0	×	×	×				×

#### ビット 7

TRGSTART	TRG カウント開始
0	カウント停止、PWM 出力信号(TRGIOA 端子)を初期化(PWM モード時)
1	カウント開始

レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、—：予約ビットまたは、何も配置されていないビット

## タイマ RG 割り込み禁止

- ・割り込みマスク・フラグ・レジスタ(MK2H)

INTTRG 割り込みを禁止します。

略号	7	6	5	4	3	2	1	0
MK2H	FLMK	IICAMK1	1	SREMK3 TMMK13H	TRGMK	TRDMK1	TRDMK0	PMK11 CMPMK1
設定値	×	×	—	×	1	×	×	×

## ビット 3

TRGMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

- ・割り込み要求フラグ・レジスタ(IF2H)

INTTRG 割り込み要求フラグをクリアします。

略号	7	6	5	4	3	2	1	0
IF2H	FLIF	IICAIF1	0	SREIF3 TMIF13H	TRGIF	TRDIF1	TRDIF0	PIF11 CMPIF1
設定値	×	×	—	×	0	×	×	×

## ビット 3

TRGIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、—：予約ビットまたは、何も配置されていないビット

## タイマ RG 割り込み優先レベル設定

- 優先順位指定フラグ・レジスタ(PR12H、PR02H)

割り込み優先順位をレベル 3(低優先順位)に設定します。

略号	7	6	5	4	3	2	1	0
PR12H	FLPR1	IICAPR11	1	SREPR13 TMPR113H	TRGPR1	TRDPR11	TRDPR10	PPR111 CMPPR11
設定値	×	×	—	×	1	×	×	×

略号	7	6	5	4	3	2	1	0
PR02H	FLPR0	IICAPR01	1	SREPR03 TMPR013H	TRGPR0	TRDPR01	TRDPR00	PPR011 CMPPR01
設定値	×	×	—	×	1	×	×	×

TRGPR1	TRGPR0	優先順位レベルの選択
0	0	レベル 0 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル 3 を指定(低優先順位)

レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、—：予約ビットまたは、何も配置されていないビット

### タイマ RG レジスタクリア要因設定

- ・タイマ RG 制御レジスタ(TRGCR)

TRG レジスタクリア要因を設定します。

略号	7	6	5	4	3	2	1	0
TRGCR	—	TRGCCLR1	TRGCCLR0	TRGCKEG1	TRGCKEG0	TRGTCK2	TRGTCK1	TRGTCK0
設定値	—	0	0	×	×	×	×	×

#### ビット 6-5

TRGCCLR1	TRGCCLR0	TRG レジスタクリア要因選択
0	0	クリア禁止
0	1	TRGGRA のインプットキャプチャ/コンペア一致でクリア
1	0	TRGGRB のインプットキャプチャ/コンペア一致でクリア
1	1	設定しないでください

### タイマ RG カウンタ値初期設定

- ・タイマ RG カウンタ(TRG)

カウンタに初期値を設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TRG	TRG15	TRG14	TRG13	TRG12	TRG11	TRG10	TRG9	TRG8	TRG7	TRG6	TRG5	TRG4	TRG3	TRG2	TRG1	TRG0
設定値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TRG15~TRG0	機能	設定範囲
ビット 15~0	位相計数モードの場合、カウント動作はアップカウント/ダウンカウント。	0000H~FFFFH

レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、—：予約ビットまたは、何も配置されていないビット

## タイマ RG モード設定

- ・タイマ RG モードレジスタ (TRGMR)

位相計数モードに設定します。

略号	7	6	5	4	3	2	1	0
TRGMR	TRGSTART	TRGELCICE	TRGDFCK1	TRGDFCK0	TRGDFOB	TRGDFA	TRGMDF	TRGPWM
設定値		x	x	x	0	0	1	x

## ビット 3

TRGDFOB	TRGIOB 端子のデジタルフィルタ機能選択
0	デジタルフィルタ機能なし
1	デジタルフィルタ機能あり

## ビット 2

TRGDFA	TRGIOA 端子のデジタルフィルタ機能選択
0	デジタルフィルタ機能なし
1	デジタルフィルタ機能あり

## ビット 1

TRGMDF	位相計数モード選択
0	アップカウント
1	位相計数モード

レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、—：予約ビットまたは、何も配置されていないビット

## タイマ RG カウント制御設定

・タイマ RG カウント制御レジスタ(TRGCNTC)

位相計数モードのカウント条件を設定します。

略号	7	6	5	4	3	2	1	0
TRGCNTC	CNTEN7	CNTEN6	CNTEN5	CNTEN4	CNTEN3	CNTEN2	CNTEN1	CNTEN0
設定値	1	1	1	1	1	1	1	1

## ビット 7

CNTEN7	カウント許可 7
0	無効
1	アップカウント TRGCLKA 入力が L レベルで、TRGCLKB 入力の立ち上がりエッジのとき

## ビット 6

CNTEN6	カウント許可 6
0	無効
1	アップカウント TRGCLKB 入力が H レベルで、TRGCLKA 入力の立ち上がりエッジのとき

## ビット 5

CNTEN5	カウント許可 5
0	無効
1	アップカウント TRGCLKA 入力が H レベルで、TRGCLKB 入力の立ち下がりエッジのとき

## ビット 4

CNTEN4	カウント許可 4
0	無効
1	アップカウント TRGCLKB 入力が L レベルで、TRGCLKA 入力の立ち下がりエッジのとき

レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、—：予約ビットまたは、何も配置されていないビット

## ビット 3

CNTEN3	カウント許可 3
0	無効
1	ダウンカウント TRGCLKB 入力が H レベルで、TRGCLKA 入力の立ち下がリエッジのとき

## ビット 2

CNTEN2	カウント許可 2
0	無効
1	ダウンカウント TRGCLKA 入力が L レベルで、TRGCLKB 入力の立ち下がリエッジのとき

## ビット 1

CNTEN1	カウント許可 1
0	無効
1	ダウンカウント TRGCLKB 入力が L レベルで、TRGCLKA 入力の立ち上がリエッジのとき

## ビット 0

CNTEN0	カウント許可 0
0	無効
1	ダウンカウント TRGCLKA 入力が H レベルで、TRGCLKB 入力の立ち上がリエッジのとき

レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、—：予約ビットまたは、何も配置されていないビット

### タイマ RG 割り込み要因設定

- ・タイマ RG 割り込み許可レジスタ(TRGIER)

TRGOVF ビット、TRGUDF ビットによる割り込みを許可します。

略号	7	6	5	4	3	2	1	0
TRGIER	—	—	—	—	TRGOVIE	TRGUDIE	TRGIMIEB	TRGIMIEA
設定値	—	—	—	—	1	1	×	×

#### ビット 3

TRGOVIE	オーバフロー割り込み許可
0	TRGOVF ビットによる割り込みを禁止
1	TRGOVF ビットによる割り込みを有効

#### ビット 2

TRGUDIE	アンダフロー割り込み許可
0	TRGUDF ビットによる割り込みを禁止
1	TRGUDF ビットによる割り込みを有効

### TRGCLKA、TRGCLKB 端子の設定

- ・ポート・モード・レジスタ 0(PM0)

TRGCLKA、TRGCLKB 端子を入力モードに設定します。

略号	7	6	5	4	3	2	1	0
PM0	1	PM06	PM05	PM04	PM03	PM02	PM01	PM00
設定値	—	×	×	×	×	×	1	1

#### ビット 1

PM01	PM01 端子の入出力モードの選択
0	出力モード(出力バッファ・オン)
1	入力モード(出力バッファ・オフ)

#### ビット 0

PM00	PM00 端子の入出力モードの選択
0	出力モード(出力バッファ・オン)
1	入力モード(出力バッファ・オフ)

レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、—：予約ビットまたは、何も配置されていないビット

#### 4.6.6 メイン処理

図 4.7にメイン処理のフローチャートを示します。

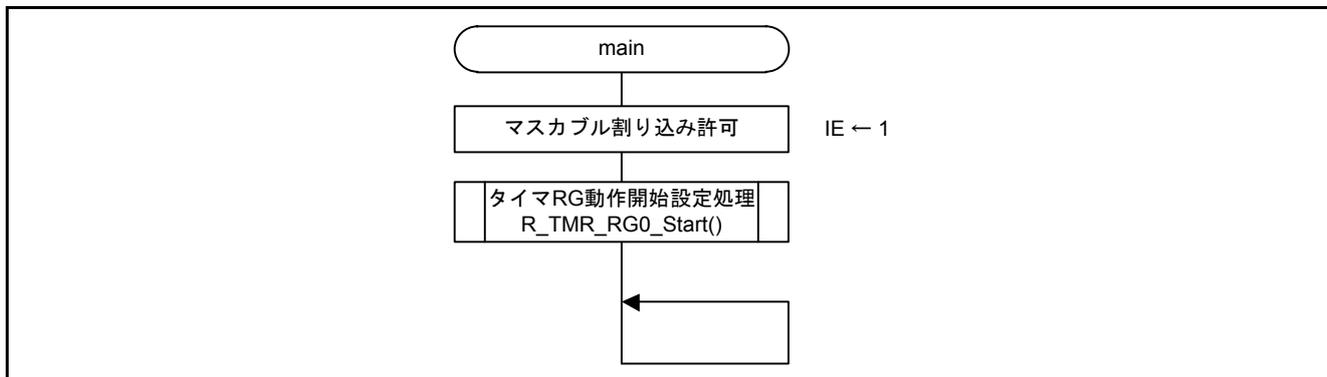


図4.7 メイン処理

#### 4.6.7 タイマ RG 動作開始設定

図 4.8にタイマ RG 動作開始設定のフローチャートを示します。

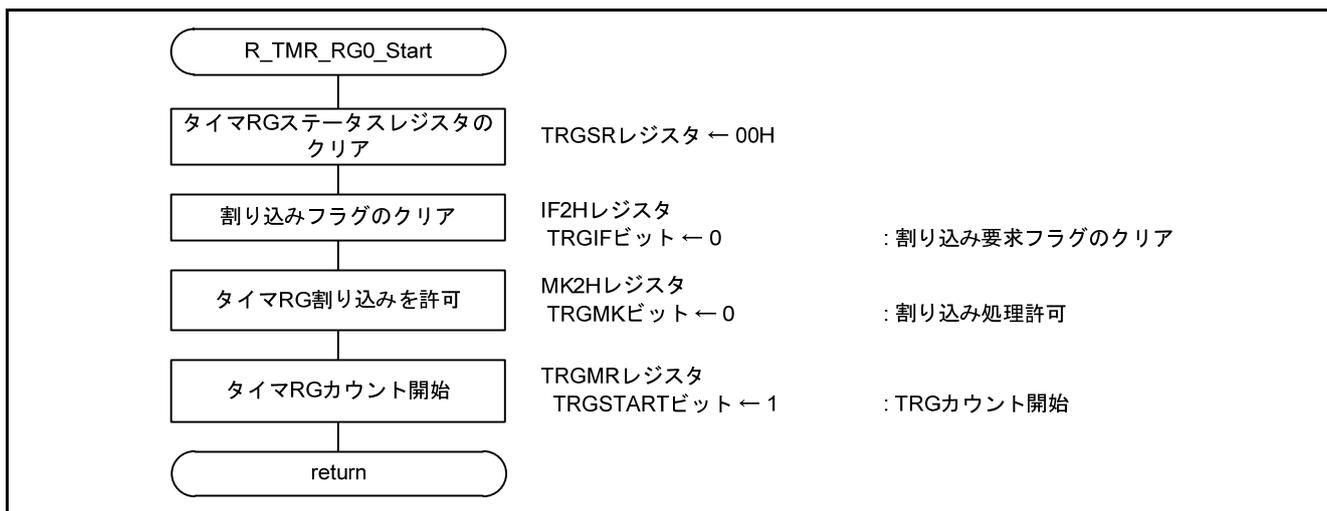


図4.8 タイマ RG 動作開始設定

### タイマ RG ステータスレジスタのクリア

- ・タイマ RG ステータスレジスタ(TRGSR)

タイマ RG ステータスレジスタを読んだ後、オーバフローフラグ、アンダフローフラグをクリアします。

略号	7	6	5	4	3	2	1	0
TRGSR	—	—	—	TRGDIRF	TRGOVF	TRGUDF	TRGIMFB	TRGIMFA
設定値	—	—	—	×	0	0	×	×

#### ビット 3

TRGOVF	オーバフローフラグ	R/W
[0 になる条件] 読んだ後、0 を書く		R/W

#### ビット 2

TRGUDF	アンダフローフラグ	R/W
[0 になる条件] 読んだ後、0 を書く		R/W

### 割り込みフラグのクリア

- ・割り込み要求フラグ・レジスタ(IF2H)

INTTRG 割り込み要求フラグをクリアします。

略号	7	6	5	4	3	2	1	0
IF2H	FLIF	IICAIF1	0	SREIF3 TMIF13H	TRGIF	TRDIF1	TRDIF0	PIF11 CMPIF1
設定値	×	×	—	×	0	×	×	×

#### ビット 3

TRGIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、—：予約ビットまたは、何も配置されていないビット

### タイマ RG 割り込みを許可

- ・割り込みマスク・フラグ・レジスタ(MK2H)

INTTRG 割り込みを許可します。

略号	7	6	5	4	3	2	1	0
MK2H	FLMK	IICAMK1	—	SREMK3 TMMK13H	TRGMK	TRDMK1	TRDMK0	PMK11 CMPMK1
設定値	x	x	—	x	0	x	x	x

### ビット 3

TRGMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

### タイマ RG カウント開始

- ・タイマ RG モードレジスタ(TRGMR)

タイマ RG のカウントを開始します。

略号	7	6	5	4	3	2	1	0
TRGMR	TRGSTART	TRGELCICE	TRGDFCK1	TRGDFCK0	TRGDFB	TRGDFA	TRGMDF	TRGPWM
設定値	1	x	x	x	x	x	x	x

### ビット 7

TRGSTART	TRG カウント開始
0	カウント停止、PWM 出力信号(TRGIOA 端子)を初期化(PWM モード時)
1	カウント開始

レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、—：予約ビットまたは、何も配置されていないビット

4.6.8 タイマ RG 割り込み処理

図 4.9にタイマ RG 割り込み処理のフローチャートを示します。

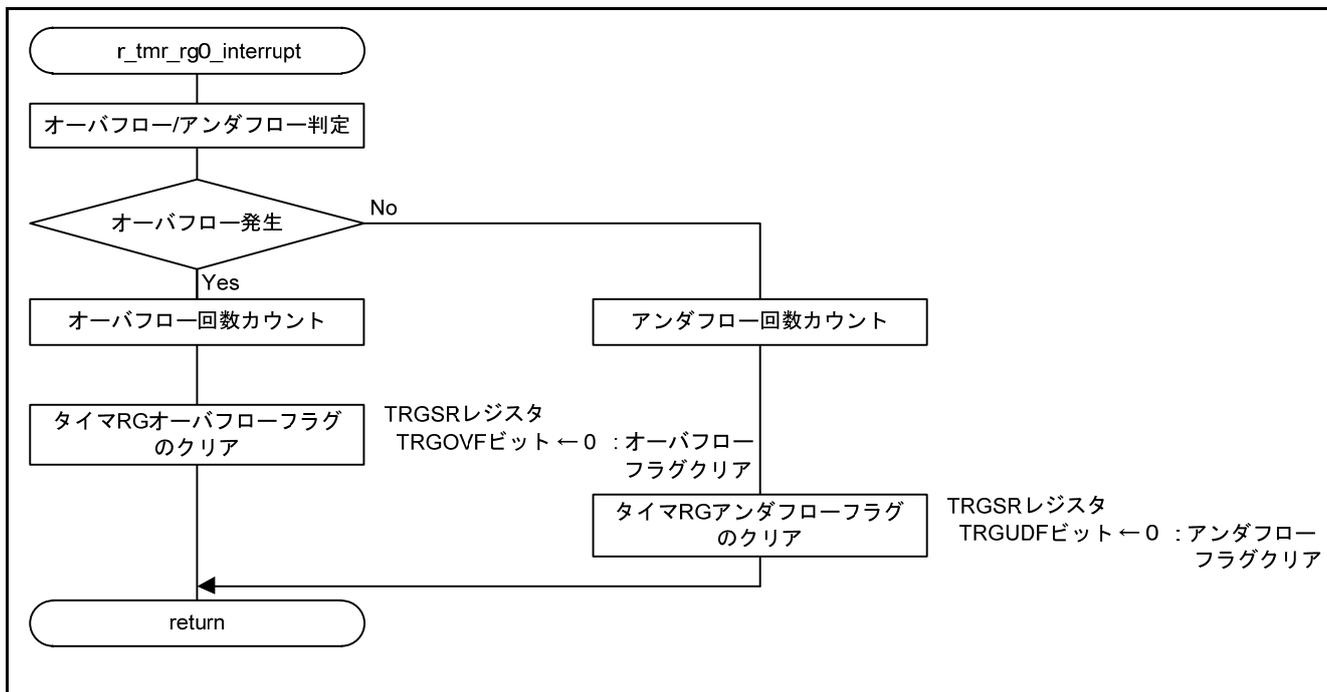


図4.9 タイマ RG 割り込み処理

タイマ RG オーバーフローフラグのクリア

- ・タイマ RG ステータスレジスタ(TRGSR)

タイマ RG ステータスレジスタを読んだ後、オーバーフローフラグをクリアします。

略号	7	6	5	4	3	2	1	0
TRGSR	—	—	—	TRGDIRF	TRGOVF	TRGUDF	TRGIMFB	TRGIMFA
設定値	—	—	—	x	0	x	x	x

ビット 3

TRGOVF	オーバーフローフラグ	R/W
[0 になる条件] 読んだ後、0 を書く		R/W

レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

× : 使用しないビット、空白 : 変更しないビット、— : 予約ビットまたは、何も配置されていないビット

### タイマ RG アンダフローフラグのクリア

- ・タイマ RG ステータスレジスタ(TRGSR)

タイマ RG ステータスレジスタを読んだ後、アンダフローフラグをクリアします。

略号	7	6	5	4	3	2	1	0
TRGSR	—	—	—	TRGDIRF	TRGOVF	TRGUDF	TRGIMFB	TRGIMFA
設定値	—	—	—	×	×	0	×	×

#### ビット 2

TRGUDF	アンダフローフラグ	R/W
[0 になる条件] 読んだ後、0 を書く		R/W

レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、—：予約ビットまたは、何も配置されていないビット

## 5. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

## 6. 参考ドキュメント

RL78/G14 ユーザーズマニュアル ハードウェア編 (R01UH0186J)

RL78 ファミリユーザーズマニュアルソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

## ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問合せ先

<http://japan.renesas.com/contact/>

改訂記録	RL78/G14 タイマ RG 位相計数モード
------	-------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2015.10.01	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電气的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、  
家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、  
防災・防犯装置、各種安全装置等  
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

営業お問合せ窓口

<http://www.renesas.com>

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24 (豊洲フォレシア)

技術的なお問合せおよび資料のご請求は下記へどうぞ。  
総合お問合せ窓口：<http://japan.renesas.com/contact/>