

---

# RL78/G13

R01AN4039JJ0100

Rev.1.00

2018.09.28

## スタンバイ・モードの電源電流の測定 CC-RL

---

### 要旨

本アプリケーションノートでは、STOP モードまたは HALT モード時の RL78/G13 の電源電流の測定方法について説明します。

### 対象デバイス

RL78/G13

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

## 目次

1. 仕様	3
1.1 スタンバイ・モードの機能	4
1.2 スタンバイ・モードの電源電流	5
1.3 スタンバイ・モードの電源電流を測定する回路構成例	6
1.4 電源電流を測定する際の注意点	7
2. 動作確認条件	8
3. 関連アプリケーションノート	9
4. ハードウェア説明	10
4.1 ハードウェア構成例	10
4.2 使用端子一覧	10
5. ソフトウェア説明	11
5.1 動作概要	11
5.2 オプション・バイトの設定一覧	12
5.3 関数一覧	12
5.4 関数仕様	13
5.5 フローチャート	14
5.5.1 初期設定関数	14
5.5.2 周辺機能初期設定関数	15
5.5.3 CPU クロック初期設定	16
5.5.4 入出力ポートの設定	21
5.5.5 メイン関数	22
5.5.6 メイン・ユーザー初期設定関数	23
6. サンプルコード	24
7. 参考ドキュメント	24

## 1. 仕様

本アプリケーションノートでは、リセット解除後、P137 端子の入力電圧値によってスタンバイ・モード (STOP モードまたはサブシステム・クロックで CPU 動作中の HALT モード) を選択します。

スタンバイ・モードへの移行は、P10 と P11 の出力状態で確認できます。スタンバイ・モード時の電源電流を正確に測定するために、P10 と P11 は出力モードかつ無接続 (オープン) にする必要があります。

表 1.1 に使用する周辺機能と用途を、図 1.1 に動作概要を、表 1.2 に各動作モードの動作内容を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
P137	スイッチ入力
P10-P11	状態表示

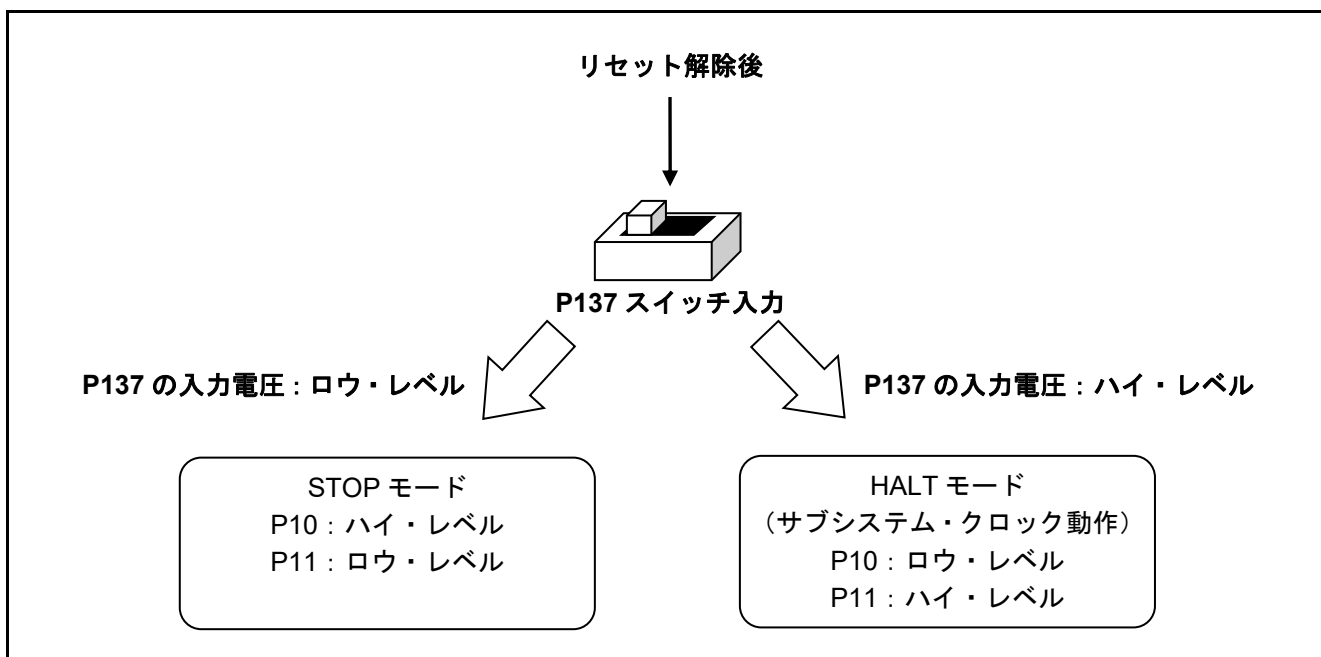


図 1.1 動作概要

表 1.2 スタンバイ・モードの状態 (本アプリケーションノートの場合)

スタンバイ・モード	CPU/周辺ハードウェア・クロック ( $f_{CLK}$ )	ポート出力	
		P10	P11
STOP モード	高速オンチップ・オシレータ・クロック ( $f_{IH}$ )	ハイ・レベル	ロウ・レベル
HALT モード (サブシステム・クロック動作)	サブシステム・クロック ( $f_{SUB}$ ) <sup>注1</sup>	ロウ・レベル	ハイ・レベル

注 1. XT1 発振回路の発振モードに超低消費発振 (発振余裕度 : 低) を選択しています。

## 1.1 スタンバイ・モードの機能

本アプリケーションノートで使用するスタンバイ・モードの機能は以下の通りです。

### ① STOP モード

STOP モードは、高速システム・クロック発振回路、高速オンチップ・オシレータを停止させ、システム全体のクロックを停止するモードです。CPU の動作電流を大幅に低減することができます。

また、割り込み要求によって STOP モードを解除できるため、通常動作とスタンバイ動作を周期的に切り替えることで電源動作電流の平均値を低減させることができます。ただし、STOP モード解除時に高速システム・クロック発振回路、高速オンチップ・オシレータの発振安定時間を確保する必要があります。

STOP 命令を実行することにより、STOP モードとなります。ただし、CPU クロックにサブシステム・クロックが選択されている状態では、STOP モードに移行できません。

### ② HALT モード (サブシステム・クロック動作)

HALT モードは、CPU の動作クロックを停止させるモードです。HALT モード設定前に動作しているリアルタイム・クロック (RTC) や 12 ビット・インターバル・タイマは、HALT モード中でも動作を継続できます。

このモードでは、発振安定時間を待たずに割り込み処理をすばやく実行したい場合や、頻繁に間欠動作をさせたい場合に有効です。

サブシステム・クロックでの通常動作中に HALT 命令を実行することにより、サブシステム・クロックで CPU 動作中の HALT モードとなります。

## 1.2 スタンバイ・モードの電源電流

RL78/G13 ユーザーズマニュアル ハードウェア編には、スタンバイ・モードの電源電流の TYP.値と MAX.値を記載しています。本アプリケーションノートで設定されるスタンバイ・モードの電源電流について、TYP.値と MAX.値に含まれる動作電流を表 1.3 と表 1.4 に示します。

表 1.3 STOP モードの電源電流 (TYP.値、MAX.値)

動作電流	TYP.値	MAX.値
VDD, EVDD0 に流れる電流	含む	含む
入力端子を VDD, EVDD0 または VSS, EVSS0 に固定した状態での入力リーク電流	含む	含む
A/D コンバータ動作電流	含まない	含まない
LVD 動作電流	含まない	含まない
I/O ポートに流れる電流	含まない	含まない
内蔵プルアップ/プルダウン抵抗に流れる電流	含まない	含まない
データ・フラッシュ書き換え時に流れる電流	含まない	含まない
リアルタイム・クロック動作電流	含まない	含まない
12 ビット・インターバル・タイマ動作電流	含まない	含まない
ウォッチドッグ・タイマ動作電流	含まない	含まない
その他周辺機能の動作電流	含まない	含む

表 1.4 HALT モード (サブシステム・クロック動作) の電源電流 (TYP.値、MAX.値)

動作電流	TYP.値	MAX.値
VDD, EVDD0 に流れる電流	含む	含む
入力端子を VDD, EVDD0 または VSS, EVSS0 に固定した状態での入力リーク電流	含む	含む
A/D コンバータ動作電流	含まない	含まない
LVD 動作電流	含まない	含まない
I/O ポートに流れる電流	含まない	含まない
内蔵プルアップ/プルダウン抵抗に流れる電流	含まない	含まない
データ・フラッシュ書き換え時に流れる電流	含まない	含まない
リアルタイム・クロック動作電流	含む	含む
12 ビット・インターバル・タイマ動作電流	含まない	含まない
ウォッチドッグ・タイマ動作電流	含まない	含まない
その他周辺機能の動作電流	含まない	含む

### 1.3 スタンバイ・モードの電源電流を測定する回路構成例

本アプリケーションノートは、図 1.2 のように構成された RL78/G13 の周辺回路を想定したサンプルコードです。図 1.2 の構成にすることで RL78/G13 ユーザーズマニュアル ハードウェア編に記載されているスタンバイ・モードの電源電流を測定することができます。

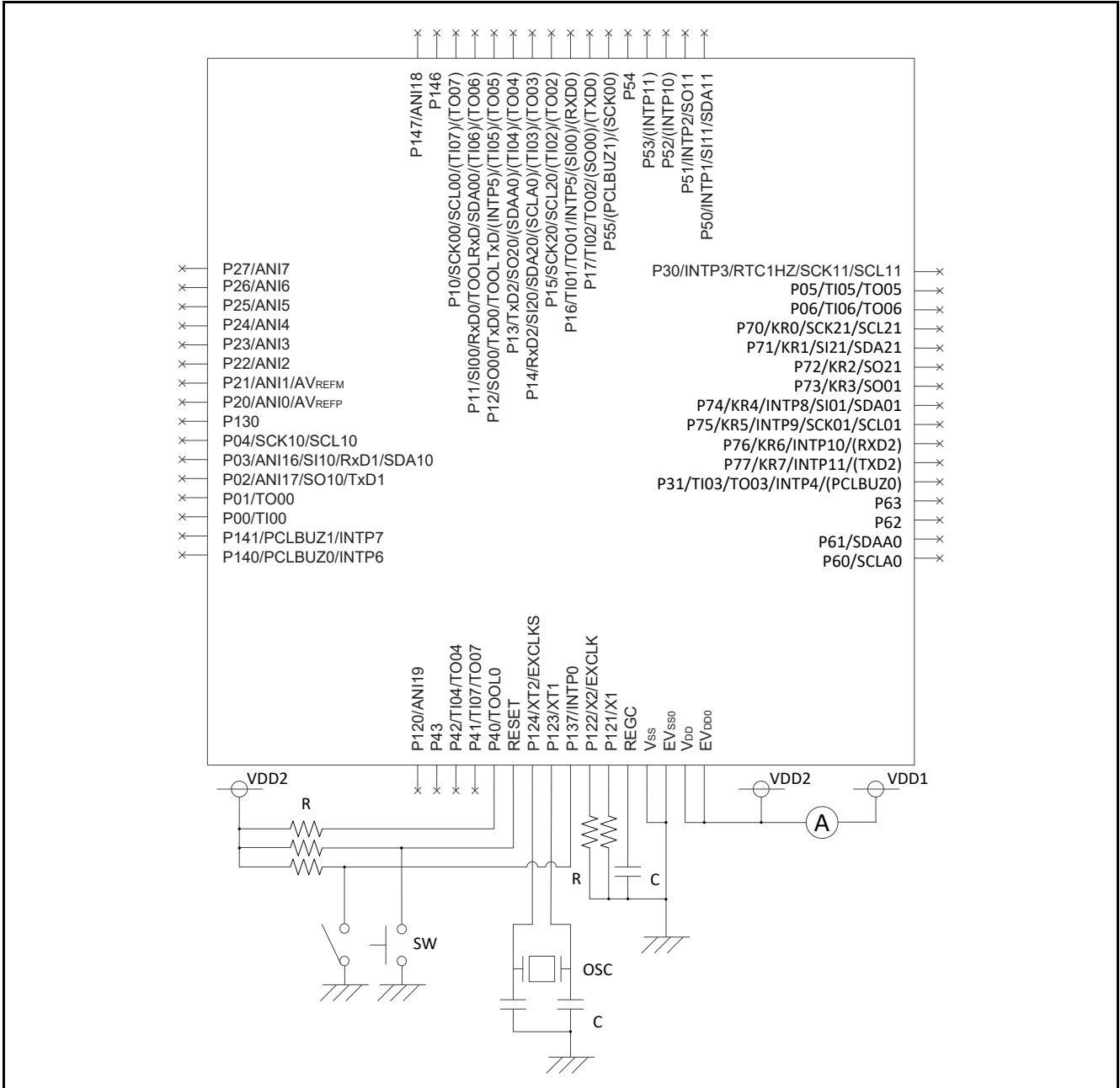


図 1.2 測定回路図

## 1.4 電源電流を測定する際の注意点

RL78/G13 ユーザーズマニュアル ハードウェア編に記載されている電源電流を測定する際の注意点を下記に示します。

### ① 未使用端子について

未使用端子処理を必ず実施してください。未使用端子処理せず、入力ポート設定でオープンの場合、中間電位が端子に印加されて貫通電流が流れる可能性があります。貫通電流が流れると、スタンバイ・モードの電源電流を正確に測定できません。

### ② ポートに流す電流について

電源電流を測定するときは、ポート電流が流れていないことを確認してください。

### ③ 動作周囲温度について

電源電流測定時の周囲温度を確認してください。RL78/G13 ユーザーズマニュアル ハードウェア編に記載されている電源電流の TYP.値は、周囲温度が 25°Cのときの値です。

### ④ 周辺ハードウェアへのクロックの供給について

PER0 レジスタの設定で、各周辺機能に対して「入力クロック供給停止」を選択してください。「入力クロック供給」を選択すると、周辺機能が動作を停止している状態でも動作電流が流れます。

### ⑤ サブシステム・クロックの供給について

OSMC レジスタの設定で、「リアルタイム・クロック、12 ビット・インターバル・タイマ以外の周辺機能へのサブシステム・クロック供給停止」を選択してください (RTCLPC = 1)。

「周辺機能へのサブシステム・クロック供給許可」を選択すると、周辺機能が動作を停止している状態でも、微小の動作電流が流れる可能性があります。

### ⑥ オンチップ・デバッグ動作について

E1 等のエミュレータを接続した状態では、動作電流を正確に測定することができません。マイコンにソフトウェアを書き込み、マイコン単体で動作電流を測定してください。

## 2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G13 (R5F100LE)
動作周波数	<ul style="list-style-type: none"><li>● 高速オンチップ・オシレータ・クロック (<math>f_{IH}</math>) : 8MHz</li><li>● CPU/周辺ハードウェア・クロック : 8MHz</li></ul>
動作電圧	3.3V (1.8V~5.5V で動作可能) LVD 動作 ( $V_{LVD}$ ) : ユーザ・オプション・バイトで「LVD オフ」を選択
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V6.00.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.06.00
統合開発環境 (e <sup>2</sup> studio)	ルネサス エレクトロニクス製 e <sup>2</sup> studio V6.3.0
C コンパイラ (e <sup>2</sup> studio)	ルネサス エレクトロニクス製 CC-RL V1.06.00



### 3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。  
併せて参照してください。

RL78/G13 CPU クロックの切り替えとスタンバイ設定 (C 言語編) CC-RL (R01AN3128JJ) アプリケーションノート

RL78/G13 低消費電力動作編 CC-RL (R01AN2591JJ) アプリケーションノート

## 4. ハードウェア説明

### 4.1 ハードウェア構成例

本アプリケーションノートで使用するハードウェアを図 4.1 に示します。

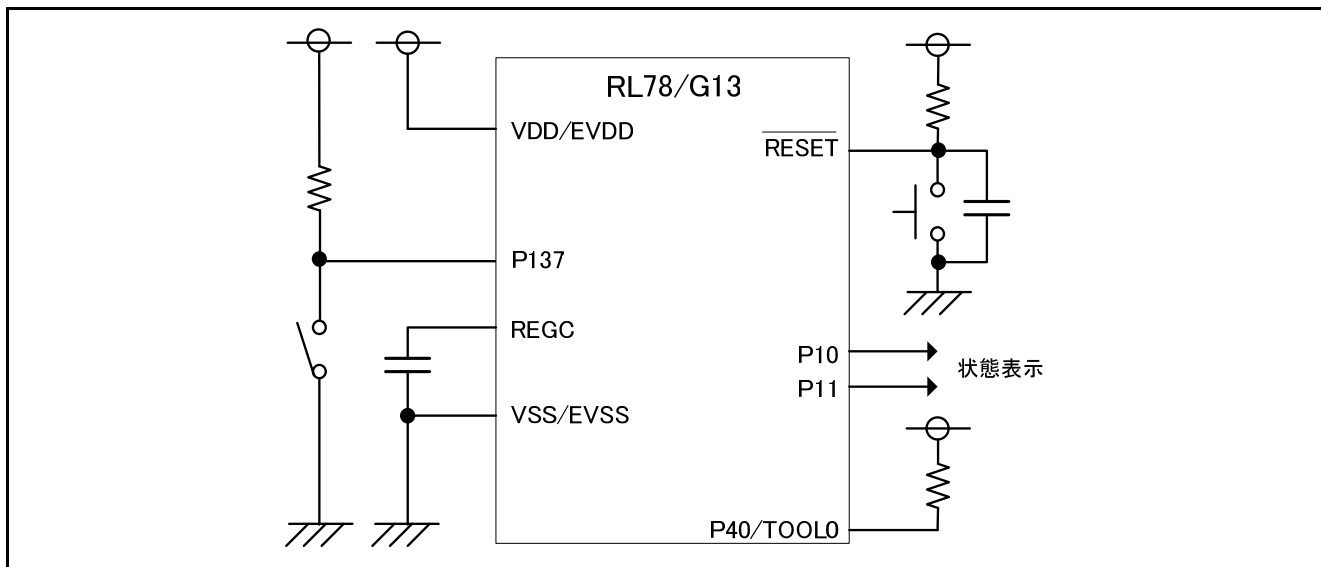


図 4.1 ハードウェア構成例

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。  
(入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続して下さい)。

### 4.2 使用端子一覧

使用端子と機能を表 4.1 に示します。

表 4.1 使用端子と機能

端子名	入出力	機能
P137	入力	スイッチ入力ポート
P10-P11	出力	状態表示出力

## 5. ソフトウェア説明

### 5.1 動作概要

本アプリケーションノートでは、リセット解除後、P137 端子の入力電圧値によってスタンバイ・モード (STOP モードまたはサブシステム・クロックで CPU 動作中の HALT モード) を選択します。スタンバイ・モードの状態は、P10 と P11 の出力状態で判断できます。

詳細は下記①～⑤に記載します。

- ① CPU クロックの初期設定を行います。

<CPU クロック設定条件>

- CPU/周辺ハードウェア・クロック ( $f_{CLK}$ ) に高速オンチップ・オシレータ・クロック 8MHz を設定します。
- サブシステム・クロック端子の動作モードを XT1 発振モードに設定します。

- ② 入出力ポートの初期設定を行います。

<入出力ポート設定条件>

- P10-P11 をロウ・レベルに設定します。
- P10-P11 出力モードに設定します。

- ③ P137 の入力レベルを確認します。P137 の入力レベルに応じてロウ・レベルの場合は STOP モード、ハイ・レベルの場合は HALT モード (サブシステム・クロック動作) に移行します。STOP モードは④、HALT モード (サブシステム・クロック動作) は⑤を実行します。
- ④ P10 をハイ・レベル出力、P11 をロウ・レベル出力に設定した後、STOP モードへ移行します。
- ⑤ CPU クロックを高速システム・クロックからサブシステム・クロックへ切り換えます。その後、P10 をロウ・レベル出力、P11 をハイ・レベル出力に設定して、HALT モードに移行します。

## 5.2 オプション・バイトの設定一覧

表 5.1 に、オプション・バイト設定を示します。

表 5.1 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	1110 1111B	ウォッチドッグ・タイマ動作禁止 (リセット解除後、カウント停止)
000C1H/010C1H	1111 1111B	LVD オフ
000C2H/010C2H	1010 1010B	LS モード、高速オンチップ・オシレータ・ クロック : 8MHz
000C3H/010C3H	0000 0100B	オンチップ・デバッグ動作禁止

## 5.3 関数一覧

表 5.2 に関数一覧を示します。

表 5.2 関数一覧

関数名	概要
main	メイン関数
R_MAIN_UserInit	メイン・ユーザー初期化関数

## 5.4 関数仕様

サンプルコードの関数仕様を示します。

---

[関数名] main	
概要	メイン関数
ヘッダ	r_cg_macrodriver.h、r_cg_cgc.h、r_cg_port.h、r_cg_intp.h、r_cg_userdefine.h
宣言	—
説明	メイン・ユーザー初期化関数を実行後、P137の入カレベルがロウ・レベルであればSTOPモード、ハイ・レベルであればHALTモード（サブシステム・クロック動作）に移行します。
引数	なし
リターン値	なし

---

[関数名] R_MAIN_UserInit	
概要	メイン・ユーザー初期化関数
ヘッダ	r_cg_macrodriver.h、r_cg_cgc.h、r_cg_port.h、r_cg_intp.h、r_cg_userdefine.h
宣言	void R_MAIN_UserInit(void);
説明	DI命令で割り込み禁止にします。
引数	なし
リターン値	なし

### 5.5 フローチャート

図 5.1 に本アプリケーションノートの全体フローを示します。

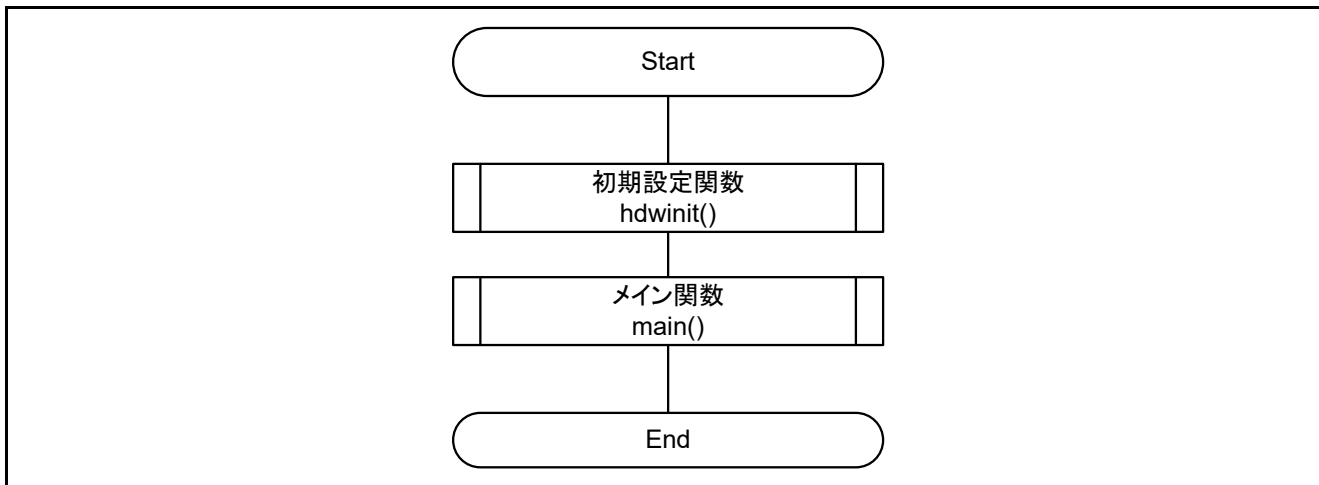


図 5.1 全体フロー

#### 5.5.1 初期設定関数

図 5.2 に初期設定関数のフローチャートを示します。

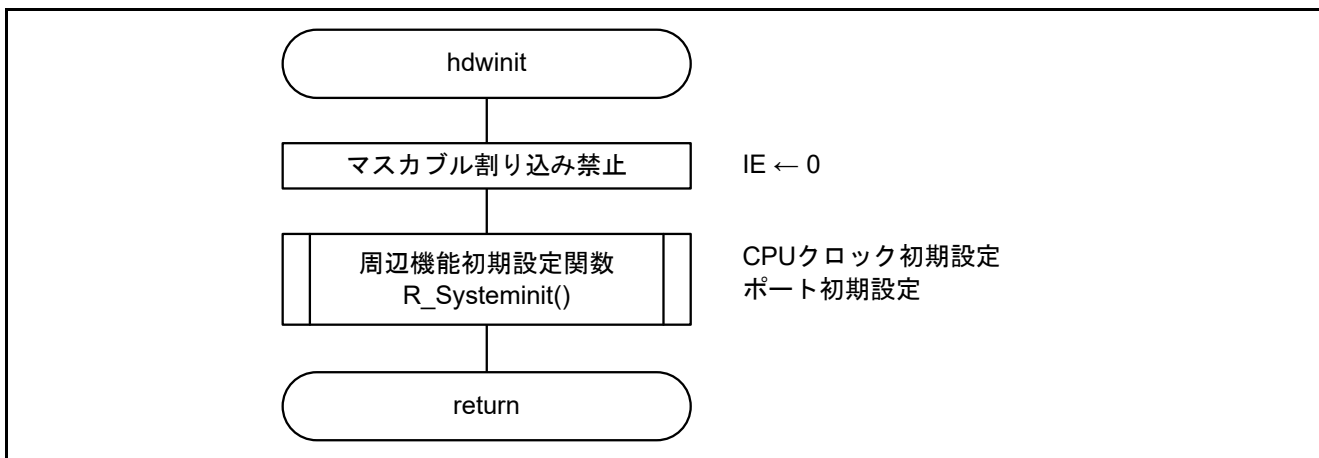


図 5.2 初期設定関数

## 5.5.2 周辺機能初期設定関数

図 5.3 に周辺機能初期設定関数のフローチャートを示します。

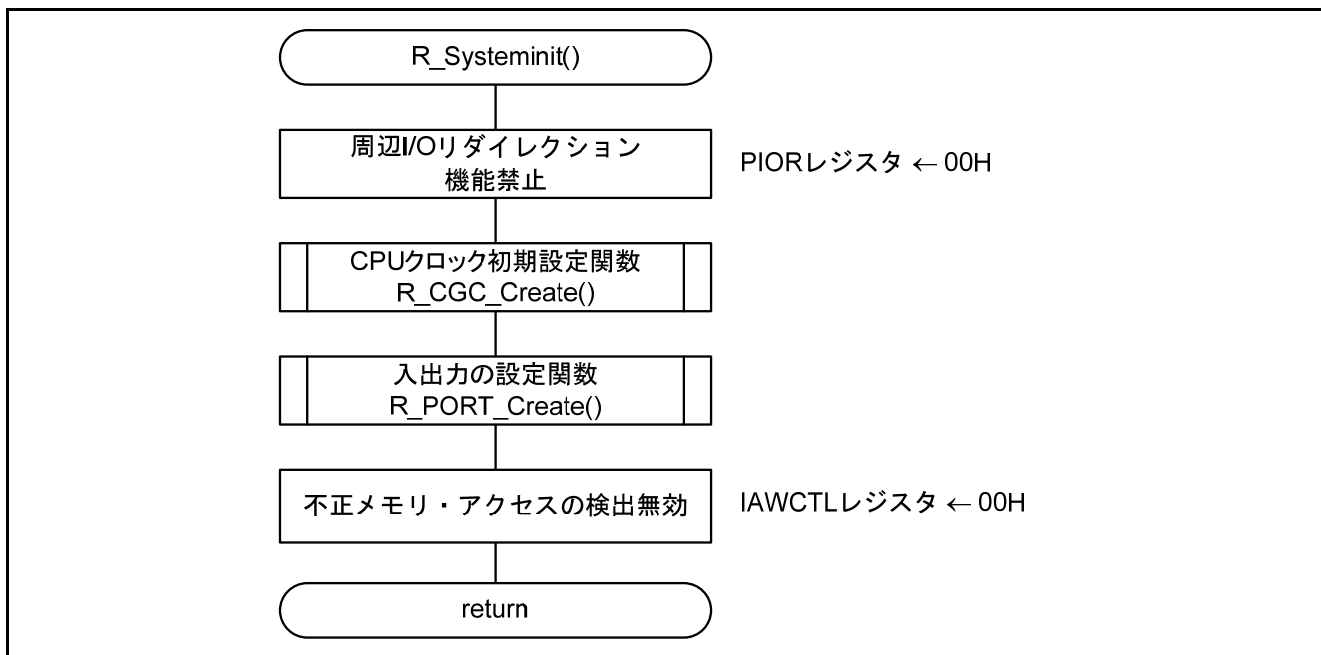


図 5.3 周辺機能初期設定関数

### 5.5.3 CPU クロック初期設定

図 5.4 に CPU クロック初期設定関数のフローチャートを示します。

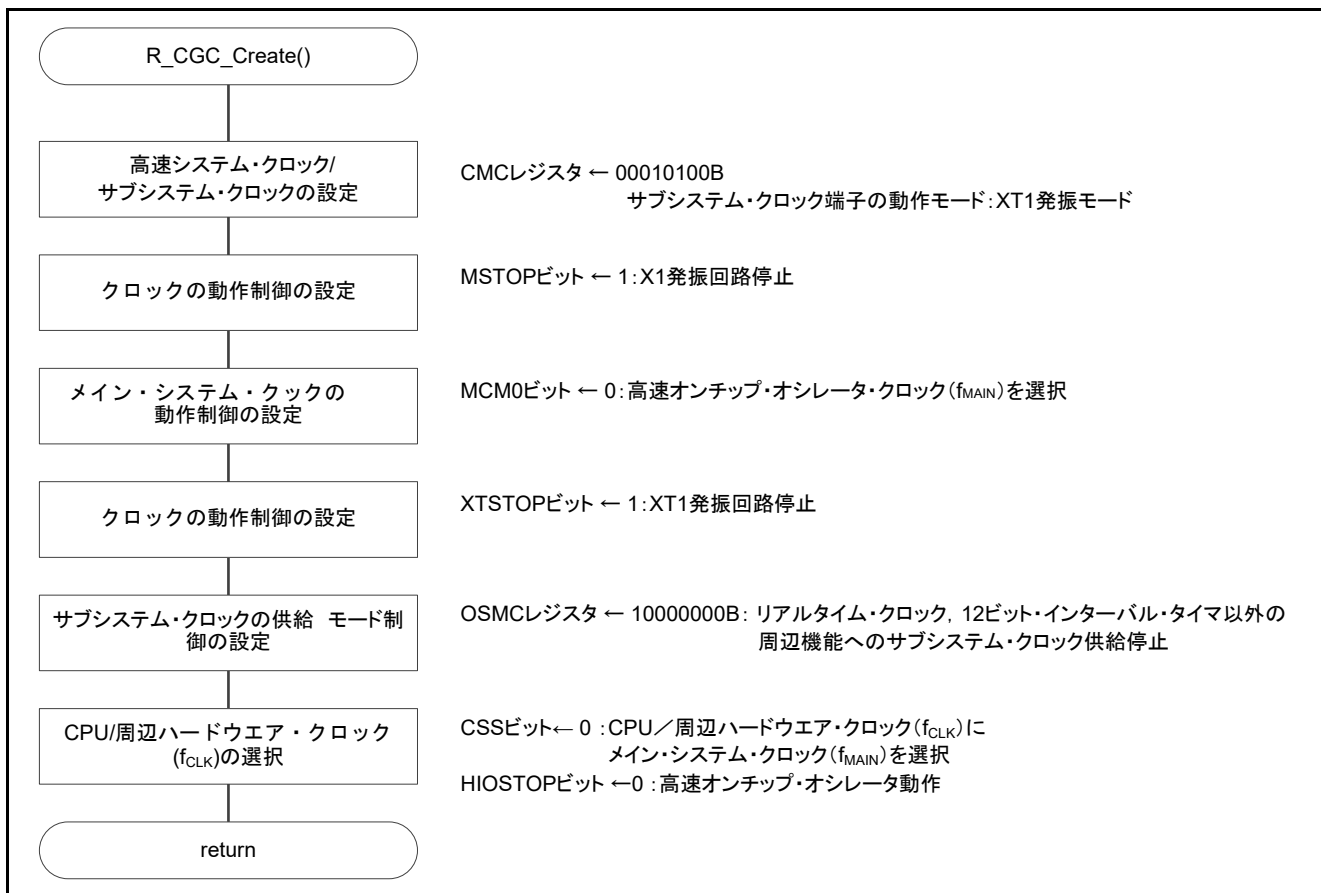


図 5.4 CPU クロック初期設定関数



## X1、XT1 発振回路設定

・クロック動作モード制御レジスタ (CMC)

高速システム・クロック端子の動作モードを入力ポート・モードに設定します。

サブシステム・クロック端子の動作モードをXT1 発振モードに設定します。

略号 : CMC

7	6	5	4	3	2	1	0
EXCLK	OSCSEL	EXCLKS	OSCSELS	0	AMPHS1	AMPHS0	AMPH
<b>0</b>	<b>0</b>	<b>0</b>	<b>1</b>	0	<b>1</b>	<b>0</b>	<b>0</b>

ビット7～6

EXCLK	OSCSEL	高速システム・クロック 端子の動作モード	X1/P121 端子	X2/EXCLK/P122 端子
<b>0</b>	<b>0</b>	<b>入力ポート・モード</b>	<b>入力ポート</b>	
0	1	X1 発振モード	水晶/セラミック発振子接続	
1	0	入力ポート・モード	入力ポート	
1	1	外部クロック入力モード	入力ポート	外部クロック入力

ビット5～4

EXCLKS	OSCSELS	サブシステム・クロック 端子の動作モード	XT1/P123 端子	XT2/EXCLKS/P124 端子
0	0	入力ポート・モード	入力ポート	
<b>0</b>	<b>1</b>	<b>XT1 発振モード</b>	<b>水晶振動子接続</b>	
1	0	入力ポート・モード	入力ポート	
1	1	外部クロック入力モード	入力ポート	外部クロック入力

ビット2～1

AMPHS1	AMPHS0	XT1 発振回路の発振モード選択
0	0	低消費発振 (デフォルト)
0	1	通常発振
<b>1</b>	<b>0</b>	<b>超低消費発振</b>
1	1	設定禁止

ビット0

AMPH	X1 クロック発振周波数の制御
<b>0</b>	<b>1 MHz ≤ f<sub>X</sub> ≤ 10 MHz</b>
1	10 MHz < f <sub>X</sub> ≤ 20 MHz

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

### クロック動作の制御設定

- ・クロック動作ステータス制御レジスタ (CSC)  
高速オンチップ・オシレータを動作します。  
X1 発振回路と XT1 発振回路を停止します。

略号 : CSC

7	6	5	4	3	2	1	0
MSTOP	XTSTOP	0	0	0	0	0	HIOSTOP
<b>1</b>	<b>1</b>	0	0	0	0	0	<b>0</b>

#### ビット7

MSTOP	高速システム・クロックの動作制御		
	X1 発振モード時	外部クロック入力モード時	入力ポート・モード時
0	X1 発振回路動作	EXCLK 端子からの外部クロック有効	入力ポート
<b>1</b>	<b>X1 発振回路停止</b>	EXCLK 端子からの外部クロック無効	

#### ビット6

XTSTOP	サブシステム・クロックの動作制御		
	XT1 発振モード時	外部クロック入力モード時	入力ポート・モード時
0	XT1 発振回路動作	EXCLKS 端子からの外部クロック有効	入力ポート
<b>1</b>	<b>XT1 発振回路停止</b>	EXCLKS 端子からの外部クロック無効	

#### ビット0

HIOSTOP	高速オンチップ・オシレータ・クロックの動作制御
<b>0</b>	<b>高速オンチップ・オシレータ動作</b>
1	高速オンチップ・オシレータ停止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

## サブシステム・クロック供給モード設定

- ・サブシステム・クロック供給モード制御レジスタ (OSMC)  
STOP モード時およびサブシステム・クロックで CPU 動作中の HALT モード時に、リアルタイム・クロック、12 ビット・インターバル・タイマ以外の周辺機能へのサブシステム・クロック供給を停止します。

略号 : OSMC

	7	6	5	4	3	2	1	0
RTCLPC	0	0	WUTMM CK0	0	0	0	0	0
<b>1</b>	0	0	0	0	0	0	0	0

ビット 7

RTCLPC	STOP モード時およびサブシステム・クロックで CPU 動作中の HALT モード時の設定
0	周辺機能へのサブシステム・クロック供給許可
<b>1</b>	リアルタイム・クロック、12 ビット・インターバル・タイマ以外の周辺機能へのサブシステム・クロック供給停止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

## システム・クロック制御設定

- ・システム・クロック制御レジスタ (CKC)

CPU/周辺ハードウェア・クロックに高速オンチップ・オシレータ・クロックを選択します。

略号 : CKC

7	6	5	4	3	2	1	0
CLS	CSS	MCS	MCM0	0	0	0	0
0	<b>0</b>	0	<b>0</b>	0	0	0	0

ビット 6

CSS	CPU/周辺ハードウェア・クロック (fCLK) の選択
<b>0</b>	メイン・システム・クロック (f <sub>MAIN</sub> )
1	サブシステム・クロック (f <sub>SUB</sub> )

ビット 4

MCM0	メイン・システム・クロック (f <sub>MAIN</sub> ) の動作制御
<b>0</b>	メイン・システム・クロック (f <sub>MAIN</sub> ) に高速オンチップ・オシレータ・クロック (f <sub>IH</sub> ) を選択
1	メイン・システム・クロック (f <sub>MAIN</sub> ) に高速システム・クロック (f <sub>MX</sub> ) を選択

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

### 5.5.4 入出力ポートの設定

図 5.5 に入出力ポートのフローチャートを示します。

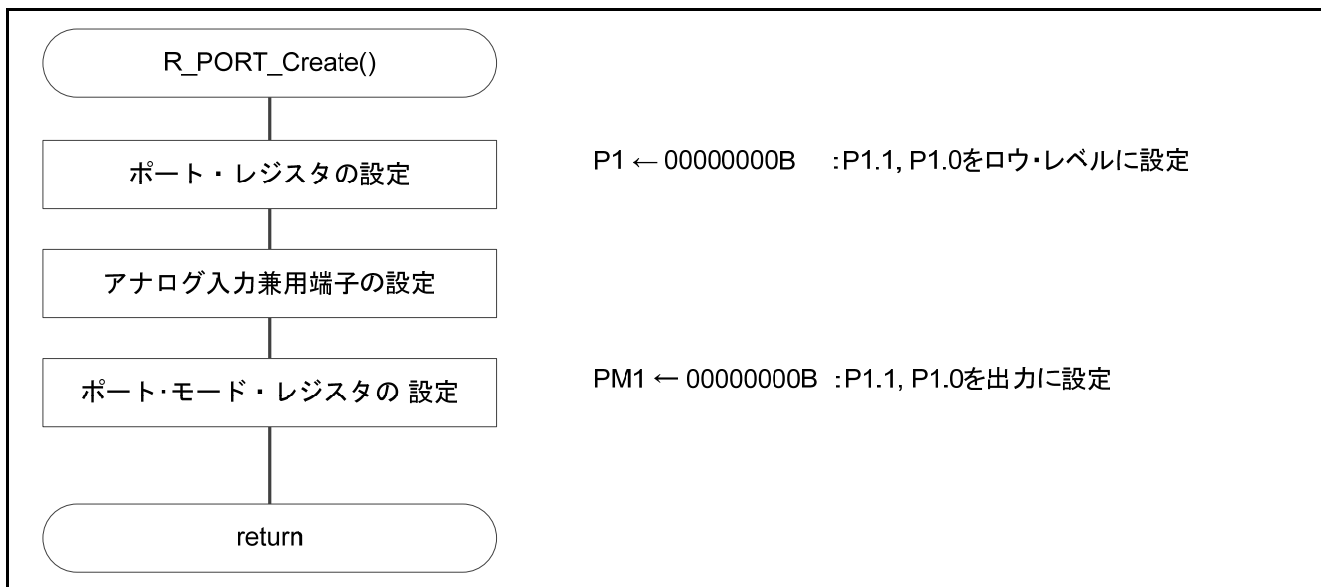


図 5.5 入出力ポートの設定

注 未使用ポートの設定については、RL78/G13 初期設定 (R01AN2575J) アプリケーションノート“フローチャート”を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続してください。

5.5.5 メイン関数

図 5.6 にメイン関数のフローチャートを示します。

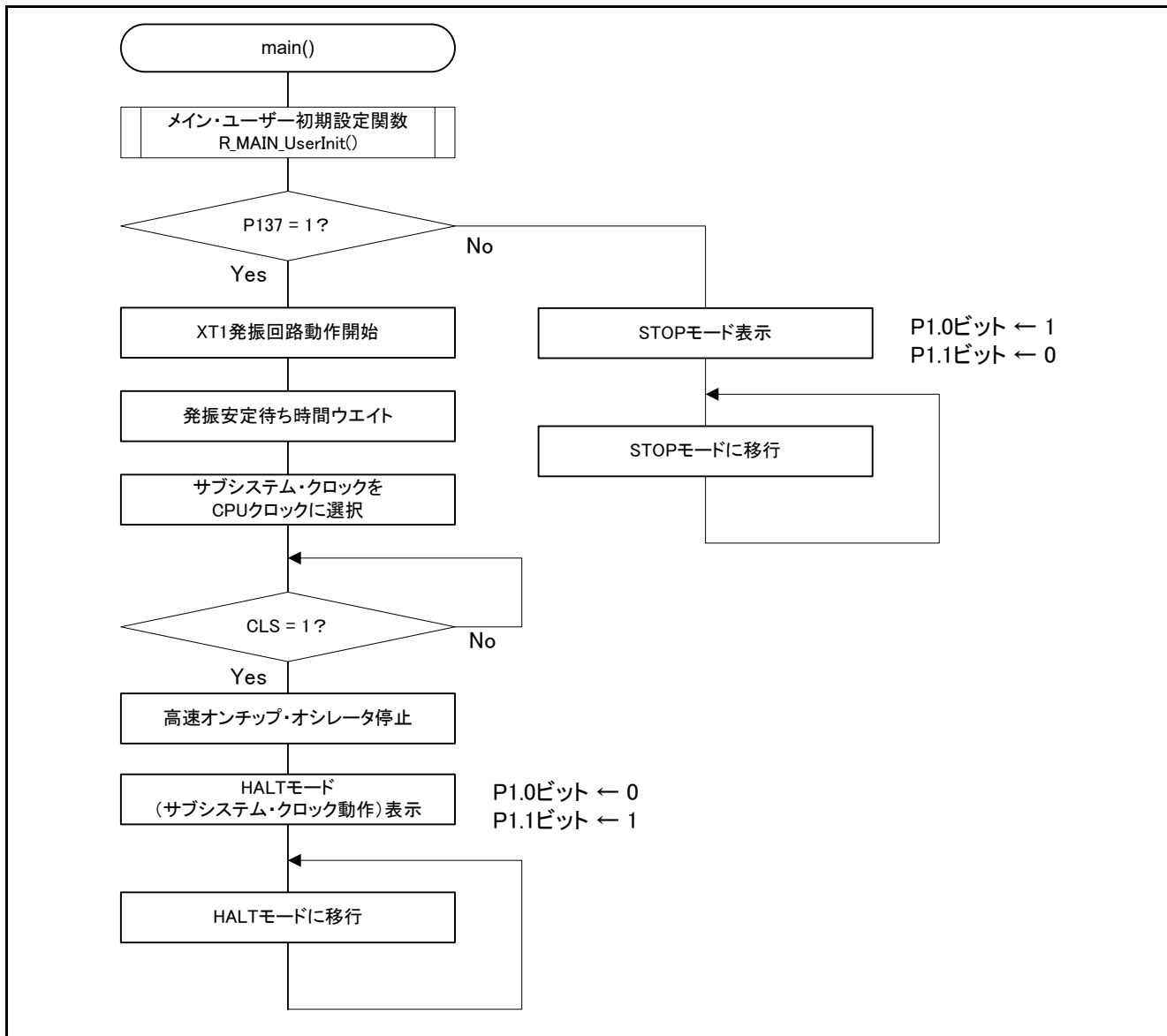


図 5.6 メイン関数

### 5.5.6 メイン・ユーザー初期設定関数

図 5.7 にメイン・ユーザー初期設定関数のフローチャートを示します。

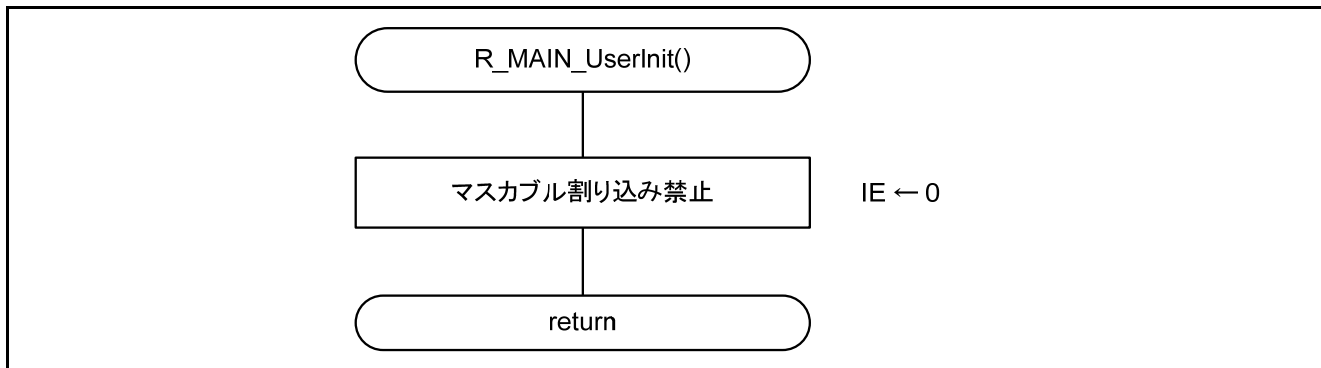


図 5.7 メイン・ユーザー初期設定関数

## 6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

## 7. 参考ドキュメント

RL78/G13 ユーザーズマニュアル ハードウェア編 (R01UH0146J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

## ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問合せ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。



## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2018.09.28	—	初版発行

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）がありません。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。