

RL78/F23, F24

R01AN6253JJ0100

Rev.1.00

特殊機能レジスタ（SFR : Special Function Register）一覧

2022.09.30

要旨

本アプリケーションノートでは、RL78/F23, F24マイクロコントローラの各モデルに搭載される全ての特殊機能レジスタ（SFR: Special Function Register）を列挙します。

SFRの詳細につきましては、RL78/F23, F24 ユーザーズマニュアル ハードウェア編を参照ください。

目次

1. RL78/F23, F24 SFR 一覧.....	2
2. RL78/F23, F24 拡張 SFR（2nd SFR）一覧.....	6
3. アプリケーション・アクセラレータ・ユニット（AAU）ウィンドウ・レジスター一覧.....	20
4. RS-CANFD lite ウィンドウ・レジスター一覧（RL78/F24 のみ）	21
5. A/D コンバータ・ウィンドウ・レジスター一覧	71
6. LIN/UART モジュール（RLIN3）ウィンドウ・レジスター一覧.....	75
7. 参考資料	77
改訂記録	78

1. RL78/F23, F24 SFR 一覧

以下に、RL78/F23, F24製品の特特殊機能レジスタ (SFR) の一覧を示します。

Table 1-1. RL78/F23, F24 SFR一覧 (1/4)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
FFF00H	ポート・レジスタ0	P0	00H	1, 8	√	√	√	√	—	√	√	√	—
FFF01H	ポート・レジスタ1	P1	00H	1, 8	√	√	√	√	√	√	√	√	√
FFF03H	ポート・レジスタ3	P3	00H	1, 8	√	√	√	√	√	√	√	√	√
FFF04H	ポート・レジスタ4	P4	00H	1, 8	√	√	√	√	√	√	√	√	√
FFF05H	ポート・レジスタ5	P5	00H	1, 8	√	√	√	—	—	√	√	—	—
FFF06H	ポート・レジスタ6	P6	00H	1, 8	√	√	√	√	√	√	√	√	√
FFF07H	ポート・レジスタ7	P7	00H	1, 8	√	√	√	√	—	√	√	√	—
FFF08H	ポート・レジスタ8	P8	00H	1, 8	√	√	√	√	√	√	√	√	√
FFF09H	ポート・レジスタ9	P9	00H	1, 8	√	√	√	√	—	√	√	√	—
FFF0AH	ポート・レジスタ10	P10	00H	1, 8	√	—	—	—	—	—	—	—	—
FFF0CH	ポート・レジスタ12	P12	UND	1, 8	√	√	√	√	√	√	√	√	√
FFF0DH	ポート・レジスタ13	P13	UND	1, 8	√	√	√	√	√	√	√	√	√
FFF0EH	ポート・レジスタ14	P14	00H	1, 8	√	√	√	√	—	√	√	√	—
FFF0FH	ポート・レジスタ15	P15	00H	1, 8	√	—	—	—	—	—	—	—	—
FFF10H	シリアル・データ・レジスタ00	SDR00	0000H	16	√	√	√	√	√	√	√	√	√
		SDR00L		8									
FFF11H		—		—									
FFF12H	シリアル・データ・レジスタ01	SDR01	0000H	16	√	√	√	√	√	√	√	√	√
		SDR01L		8									
FFF13H		—		—									
FFF18H FFF19H	タイマ・データ・レジスタ00	TDR00	0000H	16	√	√	√	√	√	√	√	√	√
FFF1AH	タイマ・データ・レジスタ01	TDR01	0000H	16	√	√	√	√	√	√	√	√	√
		TDR01L		8									
FFF1BH		TDR01H		8									
FFF20H	ポート・モード・レジスタ0	PM0	FFH	1, 8	√	√	√	√	—	√	√	√	—
FFF21H	ポート・モード・レジスタ1	PM1	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFF23H	ポート・モード・レジスタ3	PM3	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFF24H	ポート・モード・レジスタ4	PM4	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFF25H	ポート・モード・レジスタ5	PM5	FFH	1, 8	√	√	√	—	—	√	√	—	—
FFF26H	ポート・モード・レジスタ6	PM6	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFF27H	ポート・モード・レジスタ7	PM7	FFH	1, 8	√	√	√	√	—	√	√	√	—
FFF28H	ポート・モード・レジスタ8	PM8	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFF29H	ポート・モード・レジスタ9	PM9	FFH	1, 8	√	√	√	√	—	√	√	√	—
FFF2AH	ポート・モード・レジスタ10	PM10	FFH	1, 8	√	—	—	—	—	—	—	—	—
FFF2CH	ポート・モード・レジスタ12	PM12	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFF2EH	ポート・モード・レジスタ14	PM14	FFH	1, 8	√	√	√	√	—	√	√	√	—
FFF2FH	ポート・モード・レジスタ15	PM15	FFH	1, 8	√	—	—	—	—	—	—	—	—
FFF30H	A/Dコンバータ・アクセス・ウィンドウ 選択レジスタ	ADWINR	00H	8	√	√	√	√	√	√	√	√	√
FFF32H	AAUアクセス・ウィンドウ選択レジスタ	AAUWINR	00H	8	√	√	√	√	√	√	√	√	√
FFF34H	D/A変換値設定レジスタ0	DACS0	00H	8	√	√	√	√	√	—	—	—	—
FFF36H	D/Aコンバータ・モード・レジスタ	DAM	00H	1, 8	√	√	√	√	√	—	—	—	—
FFF37H	キー・リターン・モード・レジスタ	KRM	00H	1, 8	√	√	√	√	√	√	√	√	√
FFF38H	外部割り込み立ち上がりエッジ許可レジスタ0	EGP0	00H	1, 8	√	√	√	√	√	√	√	√	√
FFF39H	外部割り込み立ち下がりエッジ許可レジスタ0	EGN0	00H	1, 8	√	√	√	√	√	√	√	√	√
FFF3AH	外部割り込み立ち上がりエッジ許可レジスタ1	EGP1	00H	1, 8	√	√	√	√	√	√	√	√	√
FFF3BH	外部割り込み立ち下がりエッジ許可レジスタ1	EGN1	00H	1, 8	√	√	√	√	√	√	√	√	√

“UND” Undefined value

Table 1-1. RL78/F23, F24 SFR一覧 (2/4)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
FFF48H	シリアル・データ・レジスタ10	SDR10	0000H	16	√	√	√	√	√	√	√	√	√
		SDR10L		8									
FFF49H		—		—									
FFF4AH	シリアル・データ・レジスタ11	SDR11	0000H	16	√	√	√	√	√	√	√	√	√
		SDR11L		8									
FFF4BH		—		—									
FFF50H	IICAシフト・レジスタ0	IICA0	00H	8	√	√	√	√	√	√	√	√	√
FFF51H	IICAステータス・レジスタ0	IICS0	00H	1, 8	√	√	√	√	√	√	√	√	√
FFF52H	IICAフラグ・レジスタ0	IICF0	00H	1, 8	√	√	√	√	√	√	√	√	√
FFF54H FFF55H	16ビット時計誤差補正レジスタ	SUBCUDW	0000H	16	√	√	√	√	√	√	√	√	√
FFF58H FFF59H	タイマRDeジェネラル・レジスタC0	TRDGRC0	FFFFH	16	√	√	√	√	√	√	√	√	√
FFF5AH FFF5BH	タイマRDeジェネラル・レジスタD0	TRDGRD0	FFFFH	16	√	√	√	√	√	√	√	√	√
FFF5CH FFF5DH	タイマRDeジェネラル・レジスタC1	TRDGRC1	FFFFH	16	√	√	√	√	√	√	√	√	√
FFF5EH FFF5FH	タイマRDeジェネラル・レジスタD1	TRDGRD1	FFFFH	16	√	√	√	√	√	√	√	√	√
FFF60H FFF61H	タイマRDe拡張コンペア・レジスタD0	TRDCMPD0	FFFFH	16	√	√	√	√	√	√	√	√	√
FFF62H FFF63H	タイマRDe拡張コンペア・レジスタC1	TRDCMPC1	FFFFH	16	√	√	√	√	√	√	√	√	√
FFF64H FFF65H	タイマRDe拡張コンペア・レジスタD1	TRDCMPD1	FFFFH	16	√	√	√	√	√	√	√	√	√
FFF66H FFF67H	タイマRDe A/Dトリガ・バッファ・レジスタ0	TRDADTB0	FFFFH	16	√	√	√	√	√	√	√	√	√
FFF68H FFF69H	タイマRDe A/Dトリガ・バッファ・レジスタ1	TRDADTB1	FFFFH	16	√	√	√	√	√	√	√	√	√
FFF6AH	タイマRDe一斉書き換えトリガ・レジスタ	TRDRDT01	0000H	16	√	√	√	√	√	√	√	√	√
	タイマRDe一斉書き換えトリガ・レジスタ0	TRDRDT0		1, 8									
FFF6BH	タイマRDe一斉書き換えトリガ・レジスタ1	TRDRDT1		1, 8									
FFF6CH	タイマRDeディザリングノゲート制御レジスタ0	TRDDGCR0	0000H	16	√	√	√	√	√	√	√	√	√
	タイマRDeディザリング・ナンバー・レジスタ0	TRDDNR0		1, 8									
FFF6DH	タイマRDeゲート・パターン・レジスタ0	TRDGPR0		1, 8									
FFF6EH	タイマRDeディザリングノゲート制御レジスタ1	TRDDGCR1	0000H	16	√	√	√	√	√	√	√	√	√
	タイマRDeディザリング・ナンバー・レジスタ1	TRDDNR1		1, 8									
FFF6FH	タイマRDeゲート・パターン・レジスタ1	TRDGPR1		1, 8									
FFF74H FFF75H	タイマ・データ・レジスタ02	TDR02	0000H	16	√	√	√	√	√	√	√	√	√
FFF76H	タイマ・データ・レジスタ03	TDR03	0000H	16	√	√	√	√	√	√	√	√	√
		TDR03L		8									
FFF77H		TDR03H		8									
FFF78H FFF79H	タイマ・データ・レジスタ04	TDR04	0000H	16	√	√	√	√	√	√	√	√	√
FFF7AH FFF7BH	タイマ・データ・レジスタ05	TDR05	0000H	16	√	√	√	√	√	√	√	√	√
FFF7CH FFF7DH	タイマ・データ・レジスタ06	TDR06	0000H	16	√	√	√	√	√	√	√	√	√
FFF7EH FFF7FH	タイマ・データ・レジスタ07	TDR07	0000H	16	√	√	√	√	√	√	√	√	√
FFF80H FFF81H	タイマ・データ・レジスタ10	TDR10	0000H	16	√	√	√	√	√	√	√	√	√
FFF82H	タイマ・データ・レジスタ11	TDR11	0000H	16	√	√	√	√	√	√	√	√	√
		TDR11L		8									
FFF83H		TDR11H		8									
FFF84H FFF85H	タイマ・データ・レジスタ12	TDR12	0000H	16	√	√	√	√	√	√	√	√	√

Table 1-1. RL78/F23, F24 SFR一覧 (3/4)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
FFF86H	タイマ・データ・レジスタ13	TDR13	0000H	16	√	√	√	√	√	√	√	√	√
		TDR13L		8									
FFF87H		TDR13H		8									
FFF88H FFF89H	タイマ・データ・レジスタ14	TDR14	0000H	16	√	√	√	√	√	—	—	—	—
FFF8AH FFF8BH	タイマ・データ・レジスタ15	TDR15	0000H	16	√	√	√	√	√	—	—	—	—
FFF8CH FFF8DH	タイマ・データ・レジスタ16	TDR16	0000H	16	√	√	√	√	√	—	—	—	—
FFF8EH FFF8FH	タイマ・データ・レジスタ17	TDR17	0000H	16	√	√	√	√	√	—	—	—	—
FFF92H	秒カウント・レジスタ	SEC	00H	8	√	√	√	√	√	√	√	√	√
FFF93H	分カウント・レジスタ	MIN	00H	8	√	√	√	√	√	√	√	√	√
FFF94H	時カウント・レジスタ	HOURL	12H ^{Note 1}	8	√	√	√	√	√	√	√	√	√
FFF95H	曜日カウント・レジスタ	WEEK	00H	8	√	√	√	√	√	√	√	√	√
FFF96H	日カウント・レジスタ	DAY	01H	8	√	√	√	√	√	√	√	√	√
FFF97H	月カウント・レジスタ	MONTH	01H	8	√	√	√	√	√	√	√	√	√
FFF98H	年カウント・レジスタ	YEAR	00H	8	√	√	√	√	√	√	√	√	√
FFF99H	時計誤差補正レジスタ	SUBCUD	00H	8	√	√	√	√	√	√	√	√	√
FFF9AH	アラーム分レジスタ	ALARMWM	00H	8	√	√	√	√	√	√	√	√	√
FFF9BH	アラーム時レジスタ	ALARMWH	12H	8	√	√	√	√	√	√	√	√	√
FFF9CH	アラーム曜日レジスタ	ALARMWW	00H	8	√	√	√	√	√	√	√	√	√
FFF9DH	リアルタイム・クロック・コントロール・レジスタ0	RTCC0	00H	1, 8	√	√	√	√	√	√	√	√	√
FFF9EH	リアルタイム・クロック・コントロール・レジスタ1	RTCC1	00H	1, 8	√	√	√	√	√	√	√	√	√
FFFA0H	クロック動作モード制御レジスタ	CMC	00H	8	√	√	√	√	√	√	√	√	√
FFFA1H	クロック動作ステータス制御レジスタ	CSC	C0H	1, 8	√	√	√	√	√	√	√	√	√
FFFA2H	発振安定時間カウンタ状態レジスタ	OSTC	00H	1, 8	√	√	√	√	√	√	√	√	√
FFFA3H	発振安定時間選択レジスタ	OSTS	07H	8	√	√	√	√	√	√	√	√	√
FFFA4H	システム・クロック制御レジスタ	CKC	00H	1, 8	√	√	√	√	√	√	√	√	√
FFFA5H	クロック出力選択レジスタ0	CKS0	00H	1, 8	√	√	√	√	√	√	√	√	√
FFFA8H	リセット・コントロール・フラグ・レジスタ	RESF	(Note 2)	8	√	√	√	√	√	√	√	√	√
FFFA9H	電圧検出レジスタ	LVIM	(Note 3)	1, 8	√	√	√	√	√	√	√	√	√
FFFAAH	電圧検出レベル・レジスタ	LVIS	(Note 4)	1, 8	√	√	√	√	√	√	√	√	√
FFFABH	ウォッチドッグ・タイマ・イネーブル・レジスタ	WDTE	(Note 5)	8	√	√	√	√	√	√	√	√	√
FFFACH	CRC入力レジスタ	CRCIN	00H	8	√	√	√	√	√	√	√	√	√
FFFB0H FFFB1H	フラッシュ・セキュリティ・フラグ・モニタ・レジスタ	FLSEC	(Note 6)	16	√	√	√	√	√	√	√	√	√
FFFB2H FFFB3H	フラッシュFSWモニタ・レジスタS	FLFSWS	(Note 7)	16	√	√	√	√	√	√	√	√	√
FFFB4H FFFB5H	フラッシュFSWモニタ・レジスタE	FLFSWE	(Note 7)	16	√	√	√	√	√	√	√	√	√
FFFB6H	フラッシュ・メモリ・シーケンサ初期設定レジスタ	FSSET	00H	8	√	√	√	√	√	√	√	√	√
FFFB7H	エクストラ領域シーケンサ制御レジスタ	FSSE	00H	1, 8	√	√	√	√	√	√	√	√	√
FFFC0H	フラッシュ・プロテクト・コマンド・レジスタ	PFCMD	UND	8	√	√	√	√	√	√	√	√	√
FFFC1H	フラッシュ・ステータス・レジスタ	PFS	00H	1, 8	√	√	√	√	√	√	√	√	√
FFFC6H	フラッシュECCライト・バッファ・レジスタ	FLWE	00H	8	√	√	√	√	√	√	√	√	√

"UND" Undefined value

- Notes**
- The value of the HOUR register is 00H if the AMPM bit of the RTCC0 register is set to 1 after reset.
 - The value after reset varies depending on the reset source.
 - The reset value changes depending on the reset source.
 - The reset value changes depending on the reset source and the setting of the user option byte (000C1H/040C1H).
 - The value of the WDTE register is 1AH or 9AH. The value changes depending on the user option byte (000C0H/040C0H).
 - The reset value changes depending on the security flag setting.
 - The reset value changes depending on the flash shield window setting.

Table 1-1. RL78/F23, F24 SFR一覧 (4/4)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
FFFD0H	割り込み要求フラグ・レジスタ2L	IF2L	00H	1, 8	√	√	√	√	√	√	√	√	√
FFFD1H	割り込み要求フラグ・レジスタ2H	IF2H	00H	1, 8	√	√	√	√	√	√	√	√	√
FFFD2H	割り込み要求フラグ・レジスタ3L	IF3L	00H	1, 8	√	√	√	√	√	√	√	—	—
FFFD3H	割り込み要求フラグ・レジスタ3H	IF3H	00H	1, 8	√	√	√	√	√	√	√	√	√
FFFD4H	割り込みマスク・フラグ・レジスタ2L	MK2L	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFD5H	割り込みマスク・フラグ・レジスタ2H	MK2H	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFD6H	割り込みマスク・フラグ・レジスタ3L	MK3L	FFH	1, 8	√	√	√	√	√	√	√	—	—
FFFD7H	割り込みマスク・フラグ・レジスタ3H	MK3H	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFD8H	優先順位指定フラグ・レジスタ02L	PR02L	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFD9H	優先順位指定フラグ・レジスタ02H	PR02H	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFDAH	優先順位指定フラグ・レジスタ03L	PR03L	FFH	1, 8	√	√	√	√	√	√	√	—	—
FFFDBH	優先順位指定フラグ・レジスタ03H	PR03H	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFDC	優先順位指定フラグ・レジスタ12L	PR12L	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFDDH	優先順位指定フラグ・レジスタ12H	PR12H	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFDEH	優先順位指定フラグ・レジスタ13L	PR13L	FFH	1, 8	√	√	√	√	√	√	√	—	—
FFDFH	優先順位指定フラグ・レジスタ13H	PR13H	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFE0H	割り込み要求フラグ・レジスタ0L	IF0L	00H	1, 8	√	√	√	√	√	√	√	√	√
FFFE1H	割り込み要求フラグ・レジスタ0H	IF0H	00H	1, 8	√	√	√	√	√	√	√	√	√
FFFE2H	割り込み要求フラグ・レジスタ1L	IF1L	00H	1, 8	√	√	√	√	√	√	√	√	√
FFFE3H	割り込み要求フラグ・レジスタ1H	IF1H	00H	1, 8	√	√	√	√	√	√	√	√	√
FFFE4H	割り込みマスク・フラグ・レジスタ0L	MK0L	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFE5H	割り込みマスク・フラグ・レジスタ0H	MK0H	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFE6H	割り込みマスク・フラグ・レジスタ1L	MK1L	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFE7H	割り込みマスク・フラグ・レジスタ1H	MK1H	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFE8H	優先順位指定フラグ・レジスタ00L	PR00L	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFE9H	優先順位指定フラグ・レジスタ00H	PR00H	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFEAH	優先順位指定フラグ・レジスタ01L	PR01L	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFEBH	優先順位指定フラグ・レジスタ01H	PR01H	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFECH	優先順位指定フラグ・レジスタ10L	PR10L	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFEDH	優先順位指定フラグ・レジスタ10H	PR10H	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFEH	優先順位指定フラグ・レジスタ11L	PR11L	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFEFH	優先順位指定フラグ・レジスタ11H	PR11H	FFH	1, 8	√	√	√	√	√	√	√	√	√
FFFF0H	積和レジスタ (L)	MACRL	0000H	16	√	√	√	√	√	√	√	√	√
FFFF1H													
FFFF2H	積和レジスタ (H)	MACRH	0000H	16	√	√	√	√	√	√	√	√	√
FFFF3H													
FFFFEH	プロセッサ・モード・コントロール・レジスタ	PMC	00H	1, 8	√	√	√	√	√	√	√	√	√

2. RL78/F23, F24 拡張 SFR (2nd SFR) 一覧

以下に、RL78/F23, F24製品の拡張特殊機能レジスタ (2nd SFR) の一覧を示します。

Table 2-1. RL78/F23, F24 拡張SFR (2nd SFR) 一覧 (1/14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F0016H	周辺I/Oリダイレクション・レジスタ0	PIOR0	00H	8	√	√	√	√	—	√	√	√	—
F0017H	周辺I/Oリダイレクション・レジスタ1	PIOR1	00H	8	√	√	√	√	√	√	√	√	√
F0018H	周辺I/Oリダイレクション・レジスタ2	PIOR2	00H	8	√	√	—	—	—	√	—	—	—
F0019H	周辺I/Oリダイレクション・レジスタ3	PIOR3	00H	8	√	√	—	—	—	√	—	—	—
F001AH	周辺I/Oリダイレクション・レジスタ4	PIOR4	00H	8	√	√	√	√	√	√	√	√	√
F001BH	周辺I/Oリダイレクション・レジスタ5	PIOR5	00H	8	√	√	√	√	√	√	√	√	√
F001CH	周辺I/Oリダイレクション・レジスタ6	PIOR6	00H	8	√	√	—	—	—	√	—	—	—
F001DH	周辺I/Oリダイレクション・レジスタ7	PIOR7	00H	8	√	√	√	√	√	√	√	√	√
F001EH	周辺I/Oリダイレクション・レジスタ8	PIOR8	00H	8	√	—	—	—	—	—	—	—	—
F001FH	周辺I/Oリダイレクション・レジスタ9	PIOR9	00H	8	√	√	√	√	√	√	√	√	√
F0021H	ポート入力閾値制御レジスタ1	PITHL1	00H	1, 8	√	√	√	√	√	√	√	√	√
F0023H	ポート入力閾値制御レジスタ3	PITHL3	00H	1, 8	√	√	√	√	√	√	√	√	√
F0024H	ポート入力閾値制御レジスタ4	PITHL4	00H	1, 8	√	√	√	√	√	√	√	√	√
F0025H	ポート入力閾値制御レジスタ5	PITHL5	00H	1, 8	√	√	√	—	—	√	√	—	—
F0026H	ポート入力閾値制御レジスタ6	PITHL6	00H	1, 8	√	√	√	√	√	√	√	√	√
F0027H	ポート入力閾値制御レジスタ7	PITHL7	00H	1, 8	√	√	√	√	—	√	√	√	—
F002AH	ポート入力閾値制御レジスタ10	PITHL10	00H	1, 8	√	—	—	—	—	—	—	—	—
F002CH	ポート入力閾値制御レジスタ12	PITHL12	00H	1, 8	√	√	√	√	√	√	√	√	√
F002FH	ポート入力閾値制御レジスタ15	PITHL15	00H	1, 8	√	—	—	—	—	—	—	—	—
F0030H	ブルアップ抵抗オプション・レジスタ0	PU0	00H	1, 8	√	√	√	√	—	√	√	√	—
F0031H	ブルアップ抵抗オプション・レジスタ1	PU1	00H	1, 8	√	√	√	√	√	√	√	√	√
F0033H	ブルアップ抵抗オプション・レジスタ3	PU3	00H	1, 8	√	√	√	√	√	√	√	√	√
F0034H	ブルアップ抵抗オプション・レジスタ4	PU4	01H	1, 8	√	√	√	√	√	√	√	√	√
F0035H	ブルアップ抵抗オプション・レジスタ5	PU5	00H	1, 8	√	√	√	—	—	√	√	—	—
F0036H	ブルアップ抵抗オプション・レジスタ6	PU6	00H	1, 8	√	√	√	√	√	√	√	√	√
F0037H	ブルアップ抵抗オプション・レジスタ7	PU7	00H	1, 8	√	√	√	√	—	√	√	√	—
F003AH	ブルアップ抵抗オプション・レジスタ10	PU10	00H	1, 8	√	—	—	—	—	—	—	—	—
F003CH	ブルアップ抵抗オプション・レジスタ12	PU12	00H	1, 8	√	√	√	√	√	√	√	√	√
F003EH	ブルアップ抵抗オプション・レジスタ14	PU14	00H	1, 8	√	√	√	√	—	√	√	√	—
F003FH	ブルアップ抵抗オプション・レジスタ15	PU15	00H	1, 8	√	—	—	—	—	—	—	—	—
F0041H	ポート入力モード・レジスタ1	PIM1	00H	1, 8	√	√	√	√	√	√	√	√	√
F0043H	ポート入力モード・レジスタ3	PIM3	00H	1, 8	√	√	√	√	√	√	√	√	√
F0045H	ポート入力モード・レジスタ5	PIM5	00H	1, 8	√	√	—	—	—	√	—	—	—
F0046H	ポート入力モード・レジスタ6	PIM6	00H	1, 8	√	√	√	√	√	√	√	√	√
F0047H	ポート入力モード・レジスタ7	PIM7	00H	1, 8	√	√	√	√	—	√	√	√	—
F004CH	ポート入力モード・レジスタ12	PIM12	00H	1, 8	√	√	√	√	√	√	√	√	√
F0051H	ポート出力モード・レジスタ1	POM1	00H	1, 8	√	√	√	√	√	√	√	√	√
F0053H	ポート出力モード・レジスタ3	POM3	00H	1, 8	√	√	√	√	—	√	√	√	—
F0056H	ポート出力モード・レジスタ6	POM6	00H	1, 8	√	√	√	√	√	√	√	√	√
F0057H	ポート出力モード・レジスタ7	POM7	00H	1, 8	√	√	√	√	—	√	√	√	—
F005CH	ポート出力モード・レジスタ12	POM12	00H	1, 8	√	√	√	√	√	√	√	√	√
F0063H	ポート・モード・コントロール・レジスタ3	PMC3	FFH	1, 8	√	√	√	√	√	√	√	√	√
F0067H	ポート・モード・コントロール・レジスタ7	PMC7	FFH	1, 8	√	√	√	√	—	√	√	√	—
F0068H	ポート・モード・コントロール・レジスタ8	PMC8	FFH	1, 8	√	√	√	√	√	√	√	√	√
F0069H	ポート・モード・コントロール・レジスタ9	PMC9	FFH	1, 8	√	√	√	√	—	√	√	√	—
F006AH	ポート・モード・コントロール・レジスタ10	PMC10	FFH	1, 8	√	—	—	—	—	—	—	—	—
F006CH	ポート・モード・コントロール・レジスタ12	PMC12	FFH	1, 8	√	√	√	√	√	√	√	√	√

Table 2-1. RL78/F23, F24 拡張SFR (2nd SFR) 一覧 (2/14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F0070H	ノイズ・フィルタ許可レジスタ0	NFEN0	00H	1, 8	√	√	√	√	√	√	√	√	√
F0071H	ノイズ・フィルタ許可レジスタ1	NFEN1	00H	1, 8	√	√	√	√	√	√	√	√	√
F0072H	ノイズ・フィルタ許可レジスタ2	NFEN2	00H	1, 8	√	√	√	√	√	√	√	√	√
F0073H	入力切り替え制御レジスタ	ISC	00H	1, 8	√	√	√	√	√	√	√	√	√
F0074H	タイマ入力選択レジスタ0	TIS0	00H	8	√	√	√	√	√	√	√	√	√
F0075H	タイマ入力選択レジスタ1	TIS1	00H	8	√	√	√	√	√	√	√	√	√
F0076H	RAMスタート・アドレス設定レジスタ	RAMSAR	EFH	8	√	√	√	√	√	√	√	√	√
F0077H	ポート・モード選択レジスタ	PMS	00H	1, 8	√	√	√	√	√	√	√	√	√
F0078H	不正メモリ・アクセス検出制御レジスタ	IAWCTL	00H	8	√	√	√	√	√	√	√	√	√
F0079H	割り込み要因判別フラグ・レジスタ0	INTFLG0	00H	8	√	√	√	√	√	√	√	√	√
F007AH	タイマ入力選択レジスタ2	TIS2	00H	8	√	√	√	√	√	√	√	√	√
F007BH	LINチャネル選択レジスタ	LCHSEL	00H	8	√	√	√	√	√	√	√	√	√
F007CH	割り込みマスク・レジスタ	INTMSK	FFH	8	√	√	√	√	√	√	√	√	√
F0090H	データ・フラッシュ制御レジスタ	DFLCTL	00H	1, 8	√	√	√	√	√	√	√	√	√
F00A0H	高速オンチップ・オシレータ・トリミング・レジスタ	HIOTRM	UND	8	√	√	√	√	√	√	√	√	√
F00A8H	高速オンチップ・オシレータ周波数選択レジスタ	HOCODIV	(Note 1)	8	√	√	√	√	√	√	√	√	√
F00B8H	コード・フラッシュ・ビット・エラー検出機能 制御レジスタ	CFERRCTLR	00H	8	√	√	√	√	√	√	√	√	√
F00B9H	コード・フラッシュ・ビット・エラー検出機能 ステータス・レジスタ	CFERRSTR	00H	8	√	√	√	√	√	√	√	√	√
F00BAH F00BBH	コード・フラッシュ・ビット・エラー検出アドレス・ レジスタL/ コード・フラッシュ・ビット・エラー検出アドレス・ レジスタnL [n = 1 to 3]	ERRADR _L / ERRADR _{nL}	FFFCH	16	√	√	√	√	√	√	√	√	√
F00BCH F00BDH	コード・フラッシュ・ビット・エラー検出アドレス・ レジスタH/ コード・フラッシュ・ビット・エラー検出アドレス・ レジスタnH [n = 1 to 3]	ERRADR _H / ERRADR _{nH}	3F0FH	16	√	√	√	√	√	√	√	√	√
F00C0H	フラッシュ・プログラミング・モード制御レジスタ	FLPMC	08H	8	√	√	√	√	√	√	√	√	√
F00C1H	フラッシュ・エリア選択レジスタ	FLARS	00H	1, 8	√	√	√	√	√	√	√	√	√
F00C2H F00C3H	フラッシュ・アドレス・ポインタL	FLAPL	0000H	16	√	√	√	√	√	√	√	√	√
F00C4H	フラッシュ・アドレス・ポインタH	FLAPH	00H	8	√	√	√	√	√	√	√	√	√
F00C5H	フラッシュ・メモリ・シーケンサ制御レジスタ	FSSQ	00H	1, 8	√	√	√	√	√	√	√	√	√
F00C6H F00C7H	フラッシュ終了アドレス・ポインタL	FLSEDL	0000H	16	√	√	√	√	√	√	√	√	√
F00C8H	フラッシュ終了アドレス・ポインタH	FLSEDH	00H	8	√	√	√	√	√	√	√	√	√
F00C9H	フラッシュ・レジスタ初期化レジスタ	FLRST	00H	1, 8	√	√	√	√	√	√	√	√	√
F00CAH	フラッシュ・メモリ・シーケンサ・ステータス・ レジスタL	FSASTL	(Note 2)	1, 8	√	√	√	√	√	√	√	√	√
F00CBH	フラッシュ・メモリ・シーケンサ・ステータス・ レジスタH	FSASTH	00H	1, 8	√	√	√	√	√	√	√	√	√
F00CCH F00CDH	フラッシュ・ライト・バッファ・レジスタL	FLWL	0000H	16	√	√	√	√	√	√	√	√	√
F00CEH F00CFH	フラッシュ・ライト・バッファ・レジスタH	FLWH	0000H	16	√	√	√	√	√	√	√	√	√
F00D8H	SPMコントロール・レジスタ	SPMCTRL	00H	8	√	√	√	√	√	√	√	√	√
F00DAH F00DBH	SPオーバフロー・アドレス設定レジスタ	SPOFR	FFFEH	16	√	√	√	√	√	√	√	√	√
F00DCH F00DDH	SPアンダフロー・アドレス設定レジスタ	SPUFR	0000H	16	√	√	√	√	√	√	√	√	√
F00E0H	A/D変換クロック制御レジスタ	ADCKS	00H	8	√	√	√	√	√	√	√	√	√
F00F0H	周辺イネーブル・レジスタ0	PER0	00H	1, 8	√	√	√	√	√	√	√	√	√
F00F3H	動作スピード・モード制御レジスタ	OSMC	00H	8	√	√	√	√	√	√	√	√	√

“UND” Undefined value

- Notes**
1. The value set with the FRQSEL2 to FRQSEL0 bits of the user option byte (000C2H/040C2H).
 2. The value of the MBTSEL bit depends on the value of the BTFLG bit stored in the extra area.

Table 2-1. RL78/F23, F24 拡張SFR (2nd SFR) 一覧 (3/14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F00FEH	BCD補正結果レジスタ	BCDADJ	UND	8	√	√	√	√	√	√	√	√	√
F0100H	シリアル・ステータス・レジスタ00	SSR00	0000H	16	√	√	√	√	√	√	√	√	√
		SSR00L		8									
F0101H		—		—									
F0102H	シリアル・ステータス・レジスタ01	SSR01	0000H	16	√	√	√	√	√	√	√	√	√
		SSR01L		8									
F0103H		—		—									
F0104H	シリアル・フラグ・クリア・トリガ・レジスタ00	SIR00	0000H	16	√	√	√	√	√	√	√	√	√
		SIR00L		8									
F0105H		—		—									
F0106H	シリアル・フラグ・クリア・トリガ・レジスタ01	SIR01	0000H	16	√	√	√	√	√	√	√	√	√
		SIR01L		8									
F0107H		—		—									
F0108H F0109H	シリアル・モード・レジスタ00	SMR00	0020H	16	√	√	√	√	√	√	√	√	√
F010AH F010BH	シリアル・モード・レジスタ01	SMR01	0020H	16	√	√	√	√	√	√	√	√	√
F010CH F010DH	シリアル通信動作設定レジスタ00	SCR00	0087H	16	√	√	√	√	√	√	√	√	√
F010EH F010FH	シリアル通信動作設定レジスタ01	SCR01	0087H	16	√	√	√	√	√	√	√	√	√
F0110H	シリアル・チャンネル許可ステータス・レジスタ0	SE0	0000H	16	√	√	√	√	√	√	√	√	√
		SE0L		1, 8									
F0111H		—		—									
F0112H	シリアル・チャンネル開始レジスタ0	SS0	0000H	16	√	√	√	√	√	√	√	√	√
		SS0L		1, 8									
F0113H		—		—									
F0114H	シリアル・チャンネル停止レジスタ0	ST0	0000H	16	√	√	√	√	√	√	√	√	√
		ST0L		1, 8									
F0115H		—		—									
F0116H	シリアル・クロック選択レジスタ0	SPS0	0000H	16	√	√	√	√	√	√	√	√	√
		SPS0L		8									
F0117H		—		—									
F0118H F0119H	シリアル出力レジスタ0	SO0	0303H	16	√	√	√	√	√	√	√	√	√
F011AH	シリアル出力許可レジスタ0	SOE0	0000H	16	√	√	√	√	√	√	√	√	√
		SOE0L		1, 8									
F011BH		—		—									
F0120H	シリアル出力レベル・レジスタ0	SOL0	0000H	16	√	√	√	√	√	√	√	√	√
		SOL0L		8									
F0121H		—		—									
F0122H	シリアル・スレーブ選択許可レジスタ0	SSE0	0000H	16	√	√	√	√	√	√	√	√	√
		SSE0L		8									
F0123H		—		—									
F0140H	シリアル・ステータス・レジスタ10	SSR10	0000H	16	√	√	√	√	√	√	√	√	√
		SSR10L		8									
F0141H		—		—									
F0142H	シリアル・ステータス・レジスタ11	SSR11	0000H	16	√	√	√	√	√	√	√	√	√
		SSR11L		8									
F0143H		—		—									
F0144H	シリアル・フラグ・クリア・トリガ・レジスタ10	SIR10	0000H	16	√	√	√	√	√	√	√	√	√
		SIR10L		8									
F0145H		—		—									

“UND” Undefined value

Table 2-1. RL78/F23, F24 拡張SFR (2nd SFR) 一覧 (4/14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F0146H	シリアル・フラグ・クリア・トリガ・レジスタ11	SIR11	0000H	16	√	√	√	√	√	√	√	√	√
		SIR11L		8									
F0147H		—		—									
F0148H F0149H	シリアル・モード・レジスタ10	SMR10	0020H	16	√	√	√	√	√	√	√	√	√
F014AH F014BH	シリアル・モード・レジスタ11	SMR11	0020H	16	√	√	√	√	√	√	√	√	√
F014CH F014DH	シリアル通信動作設定レジスタ10	SCR10	0087H	16	√	√	√	√	√	√	√	√	√
F014EH F014FH	シリアル通信動作設定レジスタ11	SCR11	0087H	16	√	√	√	√	√	√	√	√	√
F0150H	シリアル・チャンネル許可ステータス・レジスタ1	SE1	0000H	16	√	√	√	√	√	√	√	√	√
		SE1L		1, 8									
F0151H		—		—									
F0152H	シリアル・チャンネル開始レジスタ1	SS1	0000H	16	√	√	√	√	√	√	√	√	√
		SS1L		1, 8									
F0153H		—		—									
F0154H	シリアル・チャンネル停止レジスタ1	ST1	0000H	16	√	√	√	√	√	√	√	√	√
		ST1L		1, 8									
F0155H		—		—									
F0156H	シリアル・クロック選択レジスタ1	SPS1	0000H	16	√	√	√	√	√	√	√	√	√
		SPS1L		8									
F0157H		—		—									
F0158H F0159H	シリアル出力レジスタ1	SO1	0303H	16	√	√	√	√	√	√	√	√	√
F015AH	シリアル出力許可レジスタ1	SOE1	0000H	16	√	√	√	√	√	√	√	√	√
		SOE1L		1, 8									
F015BH		—		—									
F0160H	シリアル出力レベル・レジスタ1	SOL1	0000H	16	√	√	√	√	√	√	√	√	√
		SOL1L		8									
F0161H		—		—									
F0162H	シリアル・スレーブ選択許可レジスタ1	SSE1	0000H	16	√	√	√	√	√	√	√	√	√
		SSE1L		8									
F0163H		—		—									
F0180H F0181H	タイマ・カウント・レジスタ00	TCR00	FFFFH	16	√	√	√	√	√	√	√	√	√
F0182H F0183H	タイマ・カウント・レジスタ01	TCR01	FFFFH	16	√	√	√	√	√	√	√	√	√
F0184H F0185H	タイマ・カウント・レジスタ02	TCR02	FFFFH	16	√	√	√	√	√	√	√	√	√
F0186H F0187H	タイマ・カウント・レジスタ03	TCR03	FFFFH	16	√	√	√	√	√	√	√	√	√
F0188H F0189H	タイマ・カウント・レジスタ04	TCR04	FFFFH	16	√	√	√	√	√	√	√	√	√
F018AH F018BH	タイマ・カウント・レジスタ05	TCR05	FFFFH	16	√	√	√	√	√	√	√	√	√
F018CH F018DH	タイマ・カウント・レジスタ06	TCR06	FFFFH	16	√	√	√	√	√	√	√	√	√
F018EH F018FH	タイマ・カウント・レジスタ07	TCR07	FFFFH	16	√	√	√	√	√	√	√	√	√
F0190H F0191H	タイマ・モード・レジスタ00	TMR00	0000H	16	√	√	√	√	√	√	√	√	√
F0192H F0193H	タイマ・モード・レジスタ01	TMR01	0000H	16	√	√	√	√	√	√	√	√	√
F0194H F0195H	タイマ・モード・レジスタ02	TMR02	0000H	16	√	√	√	√	√	√	√	√	√
F0196H F0197H	タイマ・モード・レジスタ03	TMR03	0000H	16	√	√	√	√	√	√	√	√	√

Table 2-1. RL78/F23, F24 拡張SFR (2nd SFR) 一覧 (5/14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23				
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin	
F0198H F0199H	タイマ・モード・レジスタ04	TMR04	0000H	16	√	√	√	√	√	√	√	√	√	
F019AH F019BH	タイマ・モード・レジスタ05	TMR05	0000H	16	√	√	√	√	√	√	√	√	√	
F019CH F019DH	タイマ・モード・レジスタ06	TMR06	0000H	16	√	√	√	√	√	√	√	√	√	
F019EH F019FH	タイマ・モード・レジスタ07	TMR07	0000H	16	√	√	√	√	√	√	√	√	√	
F01A0H	タイマ・ステータス・レジスタ00	TSR00	0000H	16	√	√	√	√	√	√	√	√	√	√
		TSR00L		8										
F01A1H		—		—										
F01A2H	タイマ・ステータス・レジスタ01	TSR01	0000H	16	√	√	√	√	√	√	√	√	√	√
		TSR01L		8										
F01A3H		—		—										
F01A4H	タイマ・ステータス・レジスタ02	TSR02	0000H	16	√	√	√	√	√	√	√	√	√	√
		TSR02L		8										
F01A5H		—		—										
F01A6H	タイマ・ステータス・レジスタ03	TSR03	0000H	16	√	√	√	√	√	√	√	√	√	√
		TSR03L		8,										
F01A7H		—		—										
F01A8H	タイマ・ステータス・レジスタ04	TSR04	0000H	16	√	√	√	√	√	√	√	√	√	√
		TSR04L		8										
F01A9H		—		—										
F01AAH	タイマ・ステータス・レジスタ05	TSR05	0000H	16	√	√	√	√	√	√	√	√	√	√
		TSR05L		8										
F01ABH		—		—										
F01ACH	タイマ・ステータス・レジスタ06	TSR06	0000H	16	√	√	√	√	√	√	√	√	√	√
		TSR06L		8										
F01ADH		—		—										
F01AEH	タイマ・ステータス・レジスタ07	TSR07	0000H	16	√	√	√	√	√	√	√	√	√	√
		TSR07L		8										
F01AFH		—		—										
F01B0H	タイマ・チャンネル許可ステータス・レジスタ0	TE0	0000H	16	√	√	√	√	√	√	√	√	√	√
		TE0L		1, 8										
F01B1H		—		—										
F01B2H	タイマ・チャンネル開始レジスタ0	TS0	0000H	16	√	√	√	√	√	√	√	√	√	√
		TS0L		1, 8										
F01B3H		—		—										
F01B4H	タイマ・チャンネル停止レジスタ0	TT0	0000H	16	√	√	√	√	√	√	√	√	√	√
		TT0L		1, 8										
F01B5H		—		—										
F01B6H F01B7H	タイマ・クロック選択レジスタ0	TPS0	0000H	16	√	√	√	√	√	√	√	√	√	√
F01B8H	タイマ出力レジスタ0	TO0	0000H	16	√	√	√	√	√	√	√	√	√	√
		TO0L		8										
F01B9H		—		—										
F01BAH	タイマ出力許可レジスタ0	TOE0	0000H	16	√	√	√	√	√	√	√	√	√	√
		TOE0L		1, 8										
F01BBH		—		—										
F01BCH	タイマ出力レベル・レジスタ0	TOL0	0000H	16	√	√	√	√	√	√	√	√	√	√
		TOL0L		8										
F01BDH		—		—										
F01BEH	タイマ出力モード・レジスタ0	TOM0	0000H	16	√	√	√	√	√	√	√	√	√	√
		TOM0L		8										
F01BFH		—		—										

Table 2-1. RL78/F23, F24 拡張SFR (2nd SFR) 一覧 (6/14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F01C0H F01C1H	タイマ・カウント・レジスタ10	TCR10	FFFFH	16	√	√	√	√	√	√	√	√	√
F01C2H F01C3H	タイマ・カウント・レジスタ11	TCR11	FFFFH	16	√	√	√	√	√	√	√	√	√
F01C4H F01C5H	タイマ・カウント・レジスタ12	TCR12	FFFFH	16	√	√	√	√	√	√	√	√	√
F01C6H F01C7H	タイマ・カウント・レジスタ13	TCR13	FFFFH	16	√	√	√	√	√	√	√	√	√
F01C8H F01C9H	タイマ・カウント・レジスタ14	TCR14	FFFFH	16	√	√	√	√	√	—	—	—	—
F01CAH F01CBH	タイマ・カウント・レジスタ15	TCR15	FFFFH	16	√	√	√	√	√	—	—	—	—
F01CCH F01CDH	タイマ・カウント・レジスタ16	TCR16	FFFFH	16	√	√	√	√	√	—	—	—	—
F01CEH F01CFH	タイマ・カウント・レジスタ17	TCR17	FFFFH	16	√	√	√	√	√	—	—	—	—
F01D0H F01D1H	タイマ・モード・レジスタ10	TMR10	0000H	16	√	√	√	√	√	√	√	√	√
F01D2H F01D3H	タイマ・モード・レジスタ11	TMR11	0000H	16	√	√	√	√	√	√	√	√	√
F01D4H F01D5H	タイマ・モード・レジスタ12	TMR12	0000H	16	√	√	√	√	√	√	√	√	√
F01D6H F01D7H	タイマ・モード・レジスタ13	TMR13	0000H	16	√	√	√	√	√	√	√	√	√
F01D8H F01D9H	タイマ・モード・レジスタ14	TMR14	0000H	16	√	√	√	√	√	—	—	—	—
F01DAH F01DBH	タイマ・モード・レジスタ15	TMR15	0000H	16	√	√	√	√	√	—	—	—	—
F01DCH F01DDH	タイマ・モード・レジスタ16	TMR16	0000H	16	√	√	√	√	√	—	—	—	—
F01DEH F01DFH	タイマ・モード・レジスタ17	TMR17	0000H	16	√	√	√	√	√	—	—	—	—
F01E0H	タイマ・ステータス・レジスタ10	TSR10	0000H	8, 16	√	√	√	√	√	√	√	√	√
		TSR10L											
F01E1H		—		—									
F01E2H	タイマ・ステータス・レジスタ11	TSR11	0000H	16	√	√	√	√	√	√	√	√	√
		TSR11L		8									
F01E3H		—		—									
F01E4H	タイマ・ステータス・レジスタ12	TSR12	0000H	16	√	√	√	√	√	√	√	√	√
		TSR12L		8									
F01E5H		—		—									
F01E6H	タイマ・ステータス・レジスタ13	TSR13	0000H	16	√	√	√	√	√	√	√	√	√
		TSR13L		8									
F01E7H		—		—									
F01E8H	タイマ・ステータス・レジスタ14	TSR14	0000H	16	√	√	√	√	√	—	—	—	—
		TSR14L		8									
F01E9H		—		—									
F01EAH	タイマ・ステータス・レジスタ15	TSR15	0000H	16	√	√	√	√	√	—	—	—	—
		TSR15L		8									
F01EBH		—		—									
F01ECH	タイマ・ステータス・レジスタ16	TSR16	0000H	16	√	√	√	√	√	—	—	—	—
		TSR16L		8									
F01EDH		—		—									
F01EEH	タイマ・ステータス・レジスタ17	TSR17	0000H	16	√	√	√	√	√	—	—	—	—
		TSR17L		8									
F01EFH		—		—									
F01F0H	タイマ・チャンネル許可ステータス・レジスタ1	TE1	0000H	16	√	√	√	√	√	√	√	√	√
		TE1L		1, 8									
F01F1H		—		—									

Table 2-1. RL78/F23, F24 拡張SFR (2nd SFR) 一覧 (7/14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F01F2H	タイマ・チャネル開始レジスタ1	TS1	0000H	16	√	√	√	√	√	√	√	√	√
		TS1L		1, 8									
F01F3H		—		—									
F01F4H	タイマ・チャネル停止レジスタ1	TT1	0000H	16	√	√	√	√	√	√	√	√	√
		TT1L		1, 8									
F01F5H		—		—									
F01F6H F01F7H	タイマ・クロック選択レジスタ1	TPS1	0000H	16	√	√	√	√	√	√	√	√	√
F01F8H	タイマ出力レジスタ1	TO1	0000H	16	√	√	√	√	√	√	√	√	√
		TO1L		8									
F01F9H		—		—									
F01FAH	タイマ出力許可レジスタ1	TOE1	0000H	16	√	√	√	√	√	√	√	√	√
		TOE1L		1, 8									
F01FBH		—		—									
F01FCH	タイマ出力レベル・レジスタ1	TOL1	0000H	16	√	√	√	√	√	√	√	√	√
		TOL1L		8									
F01FDH		—		—									
F01FEH	タイマ出力モード・レジスタ1	TOM1	0000H	16	√	√	√	√	√	√	√	√	√
		TOM1L		8									
F01FFH		—		—									
F0200H F0201H	エラー・アドレス格納レジスタ	ERADR	0000H	16	√	√	√	√	√	√	√	√	√
F0202H	1ビット・エラー検出割り込み許可レジスタ	ECCIER	00H	8	√	√	√	√	√	√	√	√	√
F0203H	ビット・エラー検出レジスタ	ECCER	00H	8	√	√	√	√	√	√	√	√	√
F0204H	ECCテスト・プロテクト・レジスタ	ECCTPR	00H	8	√	√	√	√	√	√	√	√	√
F0205H	ECCテスト・モード・レジスタ	ECCTMDR	00H	8	√	√	√	√	√	√	√	√	√
F0206H F0207H	ライトデータ反転レジスタ	ECCDWRVR	0000H	16	√	√	√	√	√	√	√	√	√
F0220H	ポート出力スルー・レート選択レジスタ	PSRSEL	00H	1, 8	√	√	√	√	√	√	√	√	√
F0222H	SNOOZEステータス出力制御レジスタ0	PSNZCNT0	00H	1, 8	√	√	√	√	√	√	√	√	√
F0223H	SNOOZEステータス出力制御レジスタ1	PSNZCNT1	00H	1, 8	√	√	√	√	√	√	√	√	√
F0224H	SNOOZEステータス出力制御レジスタ2	PSNZCNT2	00H	1, 8	√	√	√	√	—	√	√	√	—
F0225H	SNOOZEステータス出力制御レジスタ3	PSNZCNT3	00H	1, 8	√	√	√	√	—	√	√	√	—
F0227H	D/Aコンバータ・モード・レジスタ2	DAM2	00H	1, 8	√	√	√	√	√	—	—	—	—
F0228H F0229H	PWM出力遅延制御レジスタ0	PWMDLY0	0000H	16	√	√	√	√	√	√	√	√	√
F022AH F022BH	PWM出力遅延制御レジスタ1	PWMDLY1	0000H	16	√	√	√	√	√	√	√	√	√
F022CH F022DH	PWM出力遅延制御レジスタ2	PWMDLY2	0000H	16	√	√	√	√	√	√	√	√	√
F0230H	IICAコントロール・レジスタ00	IICCTL00	00H	1, 8	√	√	√	√	√	√	√	√	√
F0231H	IICAコントロール・レジスタ01	IICCTL01	00H	1, 8	√	√	√	√	√	√	√	√	√
F0232H	IICAロウ・レベル幅設定レジスタ0	IICWL0	FFH	8	√	√	√	√	√	√	√	√	√
F0233H	IICAハイ・レベル幅設定レジスタ0	IICWH0	FFH	8	√	√	√	√	√	√	√	√	√
F0234H	スレーブ・アドレス・レジスタ0	SVA0	00H	8	√	√	√	√	√	√	√	√	√
F0240H	タイマRJ制御レジスタ0	TRJCR0	00H	8	√	√	√	√	√	√	√	√	√
F0241H	タイマRJ I/O制御レジスタ0	TRJIOC0	00H	1, 8	√	√	√	√	√	√	√	√	√
F0242H	タイマRJモード・レジスタ0	TRJMR0	00H	1, 8	√	√	√	√	√	√	√	√	√
F0243H	タイマRJイベント端子選択レジスタ0	TRJISR0	00H	1, 8	√	√	√	√	√	√	√	√	√
F0248H	PWMOPA制御レジスタ0	OPCTL0	00H	1, 8	√	√	√	√	√	√	√	√	√
F0249H	PWMOPA遮断制御レジスタ0	OPDF0	00H	8	√	√	√	√	√	√	√	√	√
F024AH	PWMOPA遮断制御レジスタ1	OPDF1	00H	8	√	√	√	√	√	√	√	√	√
F024BH	PWMOPAエッジ選択レジスタ	OPEDGE	00H	8	√	√	√	√	√	√	√	√	√

Table 2-1. RL78/F23, F24 拡張SFR (2nd SFR) 一覧 (8/14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F024CH	PWMOPASステータス・レジスタ	OPSR	00H	1, 8	√	√	√	√	√	√	√	√	√
F024EH	タイマRDe間引き制御レジスタ	TRDMBKCTL	00H	8	√	√	√	√	√	√	√	√	√
F024FH	タイマRDe間引き回数設定レジスタ	TRDMBKCOMP	00H	8	√	√	√	√	√	√	√	√	√
F0250H	タイマRDe ELCレジスタ	TRDEL	00H	1, 8	√	√	√	√	√	√	√	√	√
F0253H	タイマRDeスタート・レジスタ	TRDSTR	0CH	8	√	√	√	√	√	√	√	√	√
F0254H	タイマRDeモード・レジスタ	TRDMR	00H	1, 8	√	√	√	√	√	√	√	√	√
F0255H	タイマRDe PWM機能選択レジスタ	TRDPMR	00H	1, 8	√	√	√	√	√	√	√	√	√
F0256H	タイマRDe機能制御レジスタ	TRDFCR	80H	1, 8	√	√	√	√	√	√	√	√	√
F0257H	タイマRDe出力マスタ許可レジスタ1	TRDOER1	FFH	1, 8	√	√	√	√	√	√	√	√	√
F0258H	タイマRDe出力マスタ許可レジスタ2	TRDOER2	00H	1, 8	√	√	√	√	√	√	√	√	√
F0259H	タイマRDe出力制御レジスタ	TRDOCR	00H	1, 8	√	√	√	√	√	√	√	√	√
F025AH	タイマRDeデジタル・フィルタ機能選択レジスタ0	TRDDF0	00H	1, 8	√	√	√	√	√	√	√	√	√
F025BH	タイマRDeデジタル・フィルタ機能選択レジスタ1	TRDDF1	00H	1, 8	√	√	√	√	√	√	√	√	√
F0260H	タイマRDe制御レジスタ0	TRDCR0	00H	1, 8	√	√	√	√	√	√	√	√	√
F0261H	タイマRDe I/O制御レジスタA0	TRDIORA0	00H	1, 8	√	√	√	√	√	√	√	√	√
F0262H	タイマRDe I/O制御レジスタC0	TRDIORC0	88H	1, 8	√	√	√	√	√	√	√	√	√
F0263H	タイマRDeステータス・レジスタ0	TRDSR0	00H	1, 8	√	√	√	√	√	√	√	√	√
F0264H	タイマRDe割り込み許可レジスタ0	TRDIER0	00H	1, 8	√	√	√	√	√	√	√	√	√
F0265H	タイマRDe PWM機能出力レベル制御レジスタ0	TRDPOCR0	00H	1, 8	√	√	√	√	√	√	√	√	√
F0266H F0267H	タイマRDeカウンタ0	TRD0	0000H	16	√	√	√	√	√	√	√	√	√
F0268H F0269H	タイマRDeジェネラル・レジスタA0	TRDGRA0	FFFFH	16	√	√	√	√	√	√	√	√	√
F026AH F026BH	タイマRDeジェネラル・レジスタB0	TRDGRB0	FFFFH	16	√	√	√	√	√	√	√	√	√
F0270H	タイマRDe制御レジスタ1	TRDCR1	00H	1, 8	√	√	√	√	√	√	√	√	√
F0271H	タイマRDe I/O制御レジスタA1	TRDIORA1	00H	1, 8	√	√	√	√	√	√	√	√	√
F0272H	タイマRDe I/O制御レジスタC1	TRDIORC1	88H	1, 8	√	√	√	√	√	√	√	√	√
F0273H	タイマRDeステータス・レジスタ1	TRDSR1	40H	1, 8	√	√	√	√	√	√	√	√	√
F0274H	タイマRDe割り込み許可レジスタ1	TRDIER1	00H	1, 8	√	√	√	√	√	√	√	√	√
F0275H	タイマRDe PWM機能出力レベル制御レジスタ1	TRDPOCR1	00H	1, 8	√	√	√	√	√	√	√	√	√
F0276H F0277H	タイマRDeカウンタ1	TRD1	0000H	16	√	√	√	√	√	√	√	√	√
F0278H F0279H	タイマRDeジェネラル・レジスタA1	TRDGRA1	FFFFH	16	√	√	√	√	√	√	√	√	√
F027AH F027BH	タイマRDeジェネラル・レジスタB1	TRDGRB1	FFFFH	16	√	√	√	√	√	√	√	√	√
F0280H F0281H	タイマRDe拡張コンペア・レジスタB0	TRDCMPB0	FFFFH	16	√	√	√	√	√	√	√	√	√
F0284H F0285H	タイマRDe拡張コンペア・レジスタA1	TRDCMPA1	FFFFH	16	√	√	√	√	√	√	√	√	√
F0288H F0289H	タイマRDe拡張コンペア・レジスタB1	TRDCMPB1	FFFFH	16	√	√	√	√	√	√	√	√	√
F028CH F028DH	タイマRDe A/Dトリガ・コンペア・レジスタ0	TRDADTC0	FFFFH	16	√	√	√	√	√	√	√	√	√
F0290H F0291H	タイマRDe A/Dトリガ・コンペア・レジスタ1	TRDADTC1	FFFFH	16	√	√	√	√	√	√	√	√	√
F0296H F0297H	タイマRDe一書き換えフラグ・レジスタ	TRDRSF01	0000H	16	√	√	√	√	√	√	√	√	√
	タイマRDe一書き換えフラグ・レジスタ0	TRDRSF0		1, 8									
	タイマRDe一書き換えフラグ・レジスタ1	TRDRSF1		1, 8									
F0298H	タイマRDe A/Dトリガ制御レジスタ	TRDADCR	00H	1, 8	√	√	√	√	√	√	√	√	√
F029AH	タイマRDe拡張PWMモード・レジスタ0	TRDEMR0	00H	1, 8	√	√	√	√	√	√	√	√	√
F029BH	タイマRDe拡張PWMモード・レジスタ1	TRDEMR1	00H	1, 8	√	√	√	√	√	√	√	√	√
F02A0H	コンパレータ制御レジスタ	CMPCTL	00H	1, 8	√	√	√	√	√	—	—	—	—
F02A1H	コンパレータ入出力切替レジスタ	CMPSEL	00H	1, 8	√	√	√	√	√	—	—	—	—
F02A2H	コンパレータ出力モニタ・レジスタ	CMPMON	00H	1, 8	√	√	√	√	√	—	—	—	—

Table 2-1. RL78/F23, F24 拡張SFR (2nd SFR) 一覧 (9/14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F02B0H to F02BFH	アプリケーション・アクセラレータ・ユニット (AAU) ウィンドウ・レジスタ Table 3-1からTable 3-3を参照	—	—	—	√	√	√	√	√	√	√	√	√
F02C0H	周辺イネーブル・レジスタ1	PER1	00H	1, 8	√	√	√	√	√	√	√	√	√
F02C1H	周辺イネーブル・レジスタ2	PER2	00H	1, 8	√	√	√	√	√	√	√	√	√
F02C2H	CANクロック選択レジスタ	CANCKSEL	00H	1, 8	√	√	√	√	√	—	—	—	—
F02C3H	LINクロック選択レジスタ	LINCKSEL	00H	1, 8	√	√	√	√	√	√	√	√	√
F02C4H	クロック選択レジスタ	CKSEL	00H	1, 8	√	√	√	√	√	√	√	√	√
F02C5H	PLL制御レジスタ	PLLCTL	00H	1, 8	√	√	√	√	√	√	√	√	√
F02C6H	PLL状態レジスタ	PLLSTS	00H	1, 8	√	√	√	√	√	√	√	√	√
F02C7H	f _{MP} クロック分周レジスタ	MDIV	00H/ 01H	8	√	√	√	√	√	√	√	√	√
F02C8H	RTCクロック選択レジスタ	RTCCL	00H	1, 8	√	√	√	√	√	√	√	√	√
F02C9H	POR/CLMリセット確認レジスタ	POCRES	00H	1, 8	√	√	√	√	√	√	√	√	√
F02CAH	STOPステータス出力制御レジスタ	STPSTC	00H	1, 8	√	√	√	√	—	√	√	√	—
F02CCH	クロック・モニタ・テスト・レジスタ	CLMTES	00H	1, 8	√	√	√	√	√	√	√	√	√
F02D0H	高速DTC制御レジスタ0	HDTCCR0	00H	1, 8	√	√	√	√	√	√	√	√	√
F02D2H	高速DTC転送回数レジスタ0	HDTCCCT0	00H	1, 8	√	√	√	√	√	√	√	√	√
F02D3H	高速DTC転送回数リロード・レジスタ0	HDTRLDO	00H	1, 8	√	√	√	√	√	√	√	√	√
F02D4H F02D5H	高速DTCソース・アドレス・レジスタ0	HDTSAR0	0000H	16	√	√	√	√	√	√	√	√	√
F02D6H F02D7H	高速DTCデスティネーション・アドレス・レジスタ0	HDTDAR0	0000H	16	√	√	√	√	√	√	√	√	√
F02D8H	高速DTC制御レジスタ1	HDTCCR1	00H	1, 8	√	√	√	√	√	√	√	√	√
F02DAH	高速DTC転送回数レジスタ1	HDTCCCT1	00H	1, 8	√	√	√	√	√	√	√	√	√
F02DBH	高速DTC転送回数リロード・レジスタ1	HDTRLDO1	00H	1, 8	√	√	√	√	√	√	√	√	√
F02DCH F02DDH	高速DTCソース・アドレス・レジスタ1	HDTSAR1	0000H	16	√	√	√	√	√	√	√	√	√
F02DEH F02DFH	高速DTCデスティネーション・アドレス・レジスタ1	HDTDAR1	0000H	16	√	√	√	√	√	√	√	√	√
F02E0H	DTCベース・アドレス・レジスタ	DTCBAR	FDH	8	√	√	√	√	√	√	√	√	√
F02E1H	高速DTCチャネル選択レジスタ0	SELHS0	3FH	1, 8	√	√	√	√	√	√	√	√	√
F02E2H	高速DTCチャネル選択レジスタ1	SELHS1	3FH	1, 8	√	√	√	√	√	√	√	√	√
F02E8H	DTC起動許可レジスタ0	DTCEN0	00H	1, 8	√	√	√	√	√	√	√	√	√
F02E9H	DTC起動許可レジスタ1	DTCEN1	00H	1, 8	√	√	√	√	√	√	√	√	√
F02EAH	DTC起動許可レジスタ2	DTCEN2	00H	1, 8	√	√	√	√	√	√	√	√	√
F02EBH	DTC起動許可レジスタ3	DTCEN3	00H	1, 8	√	√	√	√	√	√	√	√	√
F02ECH	DTC起動許可レジスタ4	DTCEN4	00H	1, 8	√	√	√	√	√	√	√	√	√
F02EDH	DTC起動許可レジスタ5	DTCEN5	00H	1, 8	√	√	√	√	√	—	—	—	—
F02F0H	フラッシュ・メモリCRC制御レジスタ	CRC0CTL	00H	1, 8	√	√	√	√	√	√	√	√	√
F02F2H F02F3H	フラッシュ・メモリCRC演算結果レジスタ	PGCRCL	0000H	16	√	√	√	√	√	√	√	√	√
F02F9H	CRC演算モード制御レジスタ	CRCMD	00H	8	√	√	√	√	√	√	√	√	√
F02FAH F02FBH	CRCデータ・レジスタ	CRCD	0000H	16	√	√	√	√	√	√	√	√	√
F0300H	CAN0ノミナル・ビット・コンフィグレーション・レジスタL	C0NCFGL	0000H	16	√	√	√	√	√	—	—	—	—
		C0NCFGLL		8									
F0301H		C0NCFGLH		8									
F0302H	CAN0ノミナル・ビット・コンフィグレーション・レジスタH	C0NCFGH	0000H	16	√	√	√	√	√	—	—	—	—
		C0NCFGHL		8									
F0303H		C0NCFGHH		8									
F0304H	CAN0制御レジスタL	C0CTRL	0005H	16	√	√	√	√	√	—	—	—	—
		C0CTRLH		8									
F0305H		C0CTRLH		8									
F0306H	CAN0制御レジスタH	C0CTRHL	0000H	16	√	√	√	√	√	—	—	—	—
		C0CTRHL		8									
F0307H		C0CTRHH		8									

Table 2-1. RL78/F23, F24 拡張SFR (2nd SFR) 一覧 (10/14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F0308H	CAN0ステータス・レジスタL	C0STSL	0005H	16	√	√	√	√	√	—	—	—	—
		C0STSLH		8									
F0309H		C0STSLH		8									
F030AH	CAN0ステータス・レジスタH	C0STSH	0000H	16	√	√	√	√	√	—	—	—	—
		C0STSHL		8									
F030BH		C0STSHH		8									
F030CH	CAN0エラー・フラグ・レジスタL	C0ERFLL	0000H	16	√	√	√	√	√	—	—	—	—
		C0ERFLLH		8									
F030DH		C0ERFLLH		8									
F030EH	CAN0エラー・フラグ・レジスタH	C0ERFLH	0000H	16	√	√	√	√	√	—	—	—	—
		C0ERFLHL		8									
F030FH		C0ERFLHH		8									
F0310H	CANバージョン・レジスタL	GIPVL	8143H	16	√	√	√	√	√	—	—	—	—
		GIPVLL		8									
F0311H		GIPVLH		8									
F0312H	CANバージョン・レジスタH	GIPVH	3C8BH	16	√	√	√	√	√	—	—	—	—
		GIPVHL		8									
F0313H		GIPVHH		8									
F0314H	CANコンフィグレーション・レジスタL	GCFGL	0000H	16	√	√	√	√	√	—	—	—	—
		GCFGLH		8									
F0315H		GCFGLH		8									
F0316H	CANコンフィグレーション・レジスタH	GCFGH	0000H	16	√	√	√	√	√	—	—	—	—
		GCFGHL		8									
F0317H		GCFGHH		8									
F0318H	CAN制御レジスタL	GCTRL	0000H	16	√	√	√	√	√	—	—	—	—
		GCTRLH		8									
F0319H		GCTRLH		8									
F031AH	CAN制御レジスタH	GCTRH	0000H	16	√	√	√	√	√	—	—	—	—
		GCTRHL		8									
F031BH		—		—									
F031CH	CANステータス・レジスタ	GSTS	000DH	16	√	√	√	√	√	—	—	—	—
		GSTSL		8									
F031DH		—		—									
F0320H	CANエラー・フラグ・レジスタL	GERFLL	0000H	16	√	√	√	√	√	—	—	—	—
		GERFLLH		8									
F0321H		—		—									
F0322H	CANエラー・フラグ・レジスタH	GERFLH	0000H	16	√	√	√	√	√	—	—	—	—
		GERFLHL		8									
F0323H		—		—									
F0324H F0325H	CANタイム・スタンプ・レジスタ	GTSC	0000H	16	√	√	√	√	√	—	—	—	—
F0328H	CAN受信ルール登録制御レジスタ	GAFLLECTR	0000H	16	√	√	√	√	√	—	—	—	—
		—		—									
F0329H		GAFLLECTRH		8									
F032EH	CAN受信ルール・コンフィグレーション・レジスタ	GAFLCFG	0000H	16	√	√	√	√	√	—	—	—	—
		GAFLCFGH		8									
F032FH		—		—									
F0330H	CAN受信バッファ数設定レジスタ	RMNB	0000H	16	√	√	√	√	√	—	—	—	—
		RMNBL		8									
F0331H		RMNBH		8									

Table 2-1. RL78/F23, F24 拡張SFR (2nd SFR) 一覧 (11/14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F0334H	CAN受信バッファ受信完了フラグ・レジスタ	RMND	0000H	16	√	√	√	√	√	—	—	—	—
		RMNDL		8									
F0335H		RMNDH		8									
F0338H	CAN受信バッファ割り込み許可レジスタ	RMIEC	0000H	16	√	√	√	√	√	—	—	—	—
		RMIECL		8									
F0339H		RMIECH		8									
F033CH	CAN受信FIFO制御レジスタ0	RFCC0	0000H	16	√	√	√	√	√	—	—	—	—
		RFCC0L		8									
F033DH		RFCC0H		8									
F0340H	CAN受信FIFO制御レジスタ1	RFCC1	0000H	16	√	√	√	√	√	—	—	—	—
		RFCC1L		8									
F0341H		RFCC1H		8									
F0344H	CAN受信FIFOステータス・レジスタ0	RFSTS0	0000H	16	√	√	√	√	√	—	—	—	—
		RFSTS0L		8									
F0345H		RFSTS0H		8									
F0348H	CAN受信FIFOステータス・レジスタ1	RFSTS1	0000H	16	√	√	√	√	√	—	—	—	—
		RFSTS1L		8									
F0349H		RFSTS1H		8									
F034CH	CAN受信FIFOポインタ制御レジスタ0	RFPCTR0	0000H	16	√	√	√	√	√	—	—	—	—
		RFPCTR0L		8									
F034DH		—		—									
F0350H	CAN受信FIFOポインタ制御レジスタ1	RFPCTR1	0000H	16	√	√	√	√	√	—	—	—	—
		RFPCTR1L		8									
F0351H		—		—									
F0354H	CAN送受信FIFO制御レジスタL	CFCCL	0000H	16	√	√	√	√	√	—	—	—	—
		CFCCLL		8									
F0355H		CFCCLH		8									
F0356H	CAN送受信FIFO制御レジスタH	CFCCH	0000H	16	√	√	√	√	√	—	—	—	—
		CFCCHL		8									
F0357H		CFCCHH		8									
F0358H	CAN送受信FIFOステータス・レジスタ	CFSTS	0000H	16	√	√	√	√	√	—	—	—	—
		CFSTSL		8									
F0359H		CFSTSH		8									
F035CH	CAN送受信FIFOポインタ制御レジスタ	CFPCTR	0000H	16	√	√	√	√	√	—	—	—	—
		CFPCTRL		8									
F035D		—		—									
F0360H	CAN FIFOバッファ・エンプティ・ステータス・レジスタ	FESTS	0103H	16	√	√	√	√	√	—	—	—	—
		FESTSL		8									
F0361H		FESTSH		8									
F0364H	CAN FIFOバッファ・フル・ステータス・レジスタ	FFSTS	0000H	16	√	√	√	√	√	—	—	—	—
		FFSTSL		8									
F0365H		FFSTSH		8									
F0368H	CAN FIFOバッファ・メッセージ・ロスト・ステータス・レジスタ	FMSTS	0000H	16	√	√	√	√	√	—	—	—	—
		FMSTSL		8									
F0369H		FMSTSH		8									
F036CH	CAN受信FIFO割り込みフラグ・ステータス・レジスタ	RFISTS	0000H	16	√	√	√	√	√	—	—	—	—
		RFISTSL		8									
F036DH		—		—									
F0370H	CAN0送信バッファ制御レジスタ0	TMC0	00H	8	√	√	√	√	√	—	—	—	—
F0371H	CAN0送信バッファ制御レジスタ1	TMC1	00H	8	√	√	√	√	√	—	—	—	—
F0372H	CAN0送信バッファ制御レジスタ2	TMC2	00H	8	√	√	√	√	√	—	—	—	—
F0373H	CAN0送信バッファ制御レジスタ3	TMC3	00H	8	√	√	√	√	√	—	—	—	—

Table 2-1. RL78/F23, F24 拡張SFR (2nd SFR) 一覧 (12/14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F0374H	CAN0送信バッファ・ステータス・レジスタ0	TMSTS0	00H	8	√	√	√	√	√	—	—	—	—
F0375H	CAN0送信バッファ・ステータス・レジスタ1	TMSTS1	00H	8	√	√	√	√	√	—	—	—	—
F0376H	CAN0送信バッファ・ステータス・レジスタ2	TMSTS2	00H	8	√	√	√	√	√	—	—	—	—
F0377H	CAN0送信バッファ・ステータス・レジスタ3	TMSTS3	00H	8	√	√	√	√	√	—	—	—	—
F0378H	CAN0送信バッファ送信要求ステータス・レジスタ	TMTRSTS	0000H	16	√	√	√	√	√	—	—	—	—
		TMTRSTSL		8									
F0379H		—		—									
F037CH	CAN0送信バッファ・アボート要求ステータス・レジスタ	TMTARSTS	0000H	16	√	√	√	√	√	—	—	—	—
		TMTARSTSL		8									
F037DH		—		—									
F0380H	CAN0送信バッファ送信完了ステータス・レジスタ	TMTCSTS	0000H	16	√	√	√	√	√	—	—	—	—
		TMTCSTSL		8									
F0381H		—		—									
F0384H	CAN0送信バッファ・アボート・ステータス・レジスタ	TMTASTS	0000H	16	√	√	√	√	√	—	—	—	—
		TMTASTSL		8									
F0385H		—		—									
F0388H	CAN0送信バッファ割り込み許可レジスタ	TMIEC	0000H	16	√	√	√	√	√	—	—	—	—
		TMIECL		8									
F0389H		—		—									
F0398H	CAN0送信履歴制御レジスタ	THLCC	0000H	16	√	√	√	√	√	—	—	—	—
		THLCCL		8									
F0399H		THLCCH		8									
F039CH	CAN0送信履歴ステータス・レジスタ	THLSTS	0001H	16	√	√	√	√	√	—	—	—	—
		THLSTSL		8									
F039DH		THLSTSH		8									
F03A0H	CAN0送信履歴ポインタ制御レジスタ	THLPCTR	0000H	16	√	√	√	√	√	—	—	—	—
		THLPCTRL		8									
F03A1H		—		—									
F03A4H	CAN送信割り込みステータス・レジスタ	GTINTSTS	0000H	16	√	√	√	√	√	—	—	—	—
		GTINTSTSL		8									
F03A5H		—		—									
F03AAH	CANテスト・コンフィグレーション・レジスタ	GTSTCFG	0000H	16	√	√	√	√	√	—	—	—	—
		GTSTCFGL		8									
F03ABH		—		—									
F03ACH	CANテスト制御レジスタ	GTSTCTR	0000H	16	√	√	√	√	√	—	—	—	—
		GTSTCTRL		8									
F03ADH		—		—									
F03B0H	CAN-FDコンフィグレーション・レジスタ	GFDCFG	0000H	16	√	√	√	√	√	—	—	—	—
		GFDCFGL		8									
F03B1H		GFDCFGH		8									
F03B8H F03B9H	CANテスト・プロテクト解除レジスタ	GLOCKK	0000H	16	√	√	√	√	√	—	—	—	—
F03C0H	CAN無効ルール設定レジスタ	GAFLIGNENT	0000H	16	√	√	√	√	√	—	—	—	—
		GAFLIGNENTL		8									
F03C1H		—		—									
F03C4H F03C5H	CAN無効ルール制御レジスタ	GAFLIGNCTR	0000H	16	√	√	√	√	√	—	—	—	—
F03D0H	CAN PNF受信ルール登録制御レジスタ	GPFLCTR	0000H	16	√	√	√	√	√	—	—	—	—
		—		—									
F03D1H		GPFLCTRHR		8									
F03D6H	CAN PNF受信ルール・コンフィグレーション・レジスタ	GPFLCFG	0000H	16	√	√	√	√	√	—	—	—	—
		—		—									
F03D7H		GPFLCFGH		8									

Table 2-1. RL78/F23, F24 拡張SFR (2nd SFR) 一覧 (13/14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F03D8H F03D9H	CANリセット制御レジスタ	GRSTC	0000H	16	√	√	√	√	√	—	—	—	—
F03DCH F03DDH	CANアクセス・ウィンドウ制御レジスタ	CFDGRWC	0000H	16	√	√	√	√	√	—	—	—	—
F0400H	CAN0データ・ビット・コンフィグレーション・レジスタL	C0DCFGFL	0000H	16	√	√	√	√	√	—	—	—	—
		C0DCFGLL		8									
F0401H		C0DCFGHL		8									
F0402H	CAN0データ・ビット・コンフィグレーション・レジスタH	C0DCFGH	0000H	16	√	√	√	√	√	—	—	—	—
		C0DCFGHL		8									
F0403H		C0DCFGHH		8									
F0404H	CAN0 CAN-FDコンフィグレーション・レジスタL	C0FDCFGFL	0000H	16	√	√	√	√	√	—	—	—	—
		C0FDCFGLL		8									
F0405H		C0FDCFGHL		8									
F0406H	CAN0 CAN-FDコンフィグレーション・レジスタH	C0FDCFGH	0000H	16	√	√	√	√	√	—	—	—	—
		C0FDCFGHL		8									
F0407H		C0FDCFGHH		8									
F0408H	CAN0 CAN-FD制御レジスタL	C0FDCTRL	0000H	16	√	√	√	√	√	—	—	—	—
		C0FDCTRLL		8									
F0409H		—		—									
F040AH F040BH	CAN0 CAN-FD制御レジスタH	C0FDCTRH	0000H	16	√	√	√	√	√	—	—	—	—
F040CH	CAN0 CAN-FDステータス・レジスタL	C0FDSTSL	0000H	16	√	√	√	√	√	—	—	—	—
		C0FDSTSL		8									
F040DH		C0FDSTSLH		8									
F040EH	CAN0 CAN-FDステータス・レジスタH	C0FDSTSH	0000H	16	√	√	√	√	√	—	—	—	—
		C0FDSTSHL		8									
F040FH		C0FDSTSHH		8									
F0410H F0411H	CAN0 CAN-FD CRCデータ・レジスタL	C0FDCRCL	0000H	16	√	√	√	√	√	—	—	—	—
F0412H F0413H	CAN0 CAN-FD CRCデータ・レジスタH	C0FDCRCH	0000H	16	√	√	√	√	√	—	—	—	—
F0420H to F067FH	RS CAN-FD liteウィンドウ・レジスタ Table 4-1からTable 4-4を参照	—	—	—	√	√	√	√	√	—	—	—	—
F06A0H F06A1H	A/Dデータ・レジスタ0 (ミラー領域)	ADDR0M	0000H	16	√	√	√	√	√	√	√	√	√
F06A2H F06A3H	A/Dデータ・レジスタ1 (ミラー領域)	ADDR1M	0000H	16	√	√	√	√	√	√	√	√	√
F06A4H F06A5H	A/Dデータ・レジスタ2 (ミラー領域)	ADDR2M	0000H	16	√	√	√	√	√	√	√	√	√
F06A6H F06A7H	A/Dデータ・レジスタ3 (ミラー領域)	ADDR3M	0000H	16	√	√	√	√	√	√	√	√	√
F06A8H F06A9H	A/Dデータ・レジスタ4 (ミラー領域)	ADDR4M	0000H	16	√	√	√	√	√	√	√	√	√
F06AAH F06ABH	A/Dデータ・レジスタ5 (ミラー領域)	ADDR5M	0000H	16	√	√	√	√	√	√	√	√	√
F06ACH F06ADH	A/Dデータ・レジスタ6 (ミラー領域)	ADDR6M	0000H	16	√	√	√	√	√	√	√	√	√
F06AEH F06AFH	A/Dデータ・レジスタ7 (ミラー領域)	ADDR7M	0000H	16	√	√	√	√	√	√	√	√	√
F06B0H to F06BFH	A/Dコンバータ・ウィンドウ・レジスタ Table 5-1からTable 5-11を参照	—	—	—	√	√	√	√	√	√	√	√	√
F06C1H to F06EEH	LIN/UARTモジュール (RLIN3) ウィンドウ・レジスタ Table 6-1、Table 6-2を参照	—	—	—	√	√	√	√	√	√	√	√	√

Table 2-1. RL78/F23, F24 拡張SFR (2nd SFR) 一覧 (14/14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23				
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin	
F06F0H F06F1H	タイマRJカウンタ・レジスタ0	TRJ0	FFFFH	16	√	√	√	√	√	√	√	√	√	
F0780H	イベント出力先選択レジスタ00	ELSELR00	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0781H	イベント出力先選択レジスタ01	ELSELR01	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0782H	イベント出力先選択レジスタ02	ELSELR02	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0783H	イベント出力先選択レジスタ03	ELSELR03	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0784H	イベント出力先選択レジスタ04	ELSELR04	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0785H	イベント出力先選択レジスタ05	ELSELR05	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0786H	イベント出力先選択レジスタ06	ELSELR06	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0787H	イベント出力先選択レジスタ07	ELSELR07	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0788H	イベント出力先選択レジスタ08	ELSELR08	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0789H	イベント出力先選択レジスタ09	ELSELR09	00H	1, 8	√	√	√	√	√	—	—	—	—	
F078AH	イベント出力先選択レジスタ10	ELSELR10	00H	1, 8	√	√	√	√	√	—	—	—	—	
F078BH	イベント出力先選択レジスタ11	ELSELR11	00H	1, 8	√	√	√	√	√	—	—	—	—	
F078CH	イベント出力先選択レジスタ12	ELSELR12	00H	1, 8	√	√	√	√	√	—	—	—	—	
F078DH	イベント出力先選択レジスタ13	ELSELR13	00H	1, 8	√	√	√	√	√	—	—	—	—	
F078EH	イベント出力先選択レジスタ14	ELSELR14	00H	1, 8	√	√	√	√	√	—	—	—	—	
F078FH	イベント出力先選択レジスタ15	ELSELR15	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0790H	イベント出力先選択レジスタ16	ELSELR16	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0791H	イベント出力先選択レジスタ17	ELSELR17	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0792H	イベント出力先選択レジスタ18	ELSELR18	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0793H	イベント出力先選択レジスタ19	ELSELR19	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0794H	イベント出力先選択レジスタ20	ELSELR20	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0795H	イベント出力先選択レジスタ21	ELSELR21	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0796H	イベント出力先選択レジスタ22	ELSELR22	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0797H	イベント出力先選択レジスタ23	ELSELR23	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0798H	イベント出力先選択レジスタ24	ELSELR24	00H	1, 8	√	√	√	√	√	—	—	—	—	
F0799H	イベント出力先選択レジスタ25	ELSELR25	00H	1, 8	√	√	√	√	√	—	—	—	—	
F07C0H	CAN-RAM ECC制御レジスタ	CFDECCTL	0010H	16	√	√	√	√	√	—	—	—	—	
		CFDECCTL		8										
F07C1H		CFDECCTLH		8										
F07C4H	CAN-RAM ECCテスト・モード制御レジスタ	CFDECTMC	0000H	16	√	√	√	√	√	—	—	—	—	
		CFDECTMCL		8										
F07C5H		CFDECTMCH		8										
F07C8H	CAN-RAM ECCデコーダ入力ECCビット置換 テスト・レジスタ	CFDECERDB	00H	8	√	√	√	√	√	—	—	—	—	
F07CAH	CAN-RAM ECC冗長ビット・テスト・レジスタ	CFDECHORD	00H	8	√	√	√	√	√	—	—	—	—	
F07CBH	CAN-RAM ECCシンドローム・テスト・レジスタ	CFDECSYND	00H	8	√	√	√	√	√	—	—	—	—	
F07CCH F07CDH	CAN-RAM ECCデコーダ入力データ置換テスト・ レジスタL	CFDECTEDL	0000H	16	√	√	√	√	√	—	—	—	—	
F07CEH F07CFH	CAN-RAM ECCデコーダ入力データ置換テスト・ レジスタH	CFDECTEDH	0000H	16	√	√	√	√	√	—	—	—	—	
F07D0H F07D1H	CAN-RAM ECCエラー・アドレス・レジスタ	CFDECEAD	0000H	16	√	√	√	√	√	—	—	—	—	

3. アプリケーション・アクセラレータ・ユニット (AAU) ウィンドウ・レジスタ一覧

以下に、RL78/F23, F24製品のアプリケーション・アクセラレータ・ユニット (AAU) ウィンドウ・レジスタ一覧を示します。

Table 3-1. AAUウィンドウ・レジスタ一覧 (Page.0)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]
F02B0H F02B1H	AAUデータ・レジスタ0	ADTREG0	0000H	16
F02B2H F02B3H	AAUデータ・レジスタ1	ADTREG1	0000H	16
F02B4H F02B5H	AAUデータ・レジスタ2	ADTREG2	0000H	16
F02B6H F02B7H	AAUデータ・レジスタ3	ADTREG3	0000H	16
F02BAH	AAU制御レジスタ	ACTLREG	00H	1, 8
F02BBH	PI制御比例定数範囲設定レジスタ/ デューティ最大値設定レジスタ	AKRAG / ADUTYMX	00H	8
F02BCH F02BDH	D軸電流基準設定レジスタ/ チャンネル1基準電流設定レジスタ	AIDREF / AL1REF	0000H	16
F02BEH F02BFH	Q軸基準電流設定レジスタ/ チャンネル2基準電流設定レジスタ	AIQREF / AL2REF	0000H	16

Note AAUWINR.AAUPAGE[1:0] bits are the condition of 00B (page.0 access selection).

Table 3-2. AAUウィンドウ・レジスタ一覧 (Page.1)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]
F02B0H F02B1H	D軸比例定数設定レジスタ/ チャンネル3基準値設定レジスタ	AKPD / AL3REF	0000H	16
F02B2H F02B3H	D軸積分定数設定レジスタ/ チャンネル1オフセット電流設定レジスタ	AKID / AL1OFS	0000H	16
F02B4H F02B5H	Q軸比例定数設定レジスタ/ チャンネル2オフセット電流設定レジスタ	AKPQ / AL2OFS	0000H	16
F02B6H F02B7H	Q軸積分定数設定レジスタ/ チャンネル3オフセット電流設定レジスタ	AKIQ / AL3OFS	0000H	16
F02BCH F02BDH	電流制限値設定レジスタ/ 比例定数1設定レジスタ	AILIM / AKI1	0000H	16
F02BEH F02BFH	PI制御電流制限値設定レジスタ/ 比例定数2設定レジスタ	APILIM / AKI2	0000H	16

Note AAUWINR.AAUPAGE[1:0] bits are the condition of 01B (page.1 access selection).

Table 3-3. AAUウィンドウ・レジスタ一覧 (Page.2)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]
F02B0H F02B1H	D軸電流初期値レジスタL/ チャンネル1デューティ値 (前回) レジスタ	AIDBFL / ADUTYL1	0000H	16
F02B2H F02B3H	D軸電流初期値レジスタH/ チャンネル2デューティ値 (前回) レジスタ	AIDBFH / ADUTYL2	0000H	16
F02B4H F02B5H	Q軸電流初期値レジスタL/ チャンネル3デューティ値 (前回) レジスタ	AIQBFL / ADUTYL3	0000H	16
F02B6H F02B7H	Q軸電流初期値レジスタH/ チャンネル1電流値 (前回) レジスタ	AIQBFH / AIPL1	0000H	16
F02B8H F02B9H	D軸電流上限値設定レジスタ/ チャンネル2電流値 (前回) レジスタ	ADOVER / AIPL2	0000H	16
F02BAH F02BBH	Q軸電流上限値設定レジスタ/ チャンネル3電流値 (前回) レジスタ	AQOVER / AIPL3	0000H	16

Note AAUWINR.AAUPAGE[1:0] bits are the condition of 10B (page.2 access selection).

4. RS-CANFD lite ウィンドウ・レジスタ一覧

以下に、RL78/F24製品のRS-CANFD liteウィンドウ・レジスタ一覧を示します。

Table 4-1. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.0) (1/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0420H	CAN受信ルールIDレジスタ0L	GAFLID0LL	GAFLID0L	0000H	8, 16
F0421H		GAFLID0LH			
F0422H	CAN受信ルールIDレジスタ0H	GAFLID0HL	GAFLID0H	0000H	8, 16
F0423H		GAFLID0HH			
F0424H	CAN受信ルール・マスク・レジスタ0L	GAFLM0LL	GAFLM0L	0000H	8, 16
F0425H		GAFLM0LH			
F0426H	CAN受信ルール・マスク・レジスタ0H	GAFLM0HL	GAFLM0H	0000H	8, 16
F0427H		GAFLM0HH			
F0428H	CAN受信ルール・ポインタ0・レジスタ0L	GAFLP00LL	GAFLP00L	0000H	8, 16
F0429H		GAFLP00LH			
F042AH	CAN受信ルール・ポインタ0・レジスタ0H	GAFLP00HL	GAFLP00H	0000H	8, 16
F042BH		GAFLP00HH			
F042CH	CAN受信ルール・ポインタ1・レジスタ0L	GAFLP10LL	GAFLP10L	0000H	8, 16
F042DH		GAFLP10LH			
F0430H	CAN受信ルールIDレジスタ1L	GAFLID1LL	GAFLID1L	0000H	8, 16
F0431H		GAFLID1LH			
F0432H	CAN受信ルールIDレジスタ1H	GAFLID1HL	GAFLID1H	0000H	8, 16
F0433H		GAFLID1HH			
F0434H	CAN受信ルール・マスク・レジスタ1L	GAFLM1LL	GAFLM1L	0000H	8, 16
F0435H		GAFLM1LH			
F0436H	CAN受信ルール・マスク・レジスタ1H	GAFLM1HL	GAFLM1H	0000H	8, 16
F0437H		GAFLM1HH			
F0438H	CAN受信ルール・ポインタ0・レジスタ1L	GAFLP01LL	GAFLP01L	0000H	8, 16
F0439H		GAFLP01LH			
F043AH	CAN受信ルール・ポインタ0・レジスタ1H	GAFLP01HL	GAFLP01H	0000H	8, 16
F043BH		GAFLP01HH			
F043CH	CAN受信ルール・ポインタ1・レジスタ1L	GAFLP11LL	GAFLP11L	0000H	8, 16
F043DH		GAFLP11LH			
F0440H	CAN受信ルールIDレジスタ2L	GAFLID2LL	GAFLID2L	0000H	8, 16
F0441H		GAFLID2LH			
F0442H	CAN受信ルールIDレジスタ2H	GAFLID2HL	GAFLID2H	0000H	8, 16
F0443H		GAFLID2HH			
F0444H	CAN受信ルール・マスク・レジスタ2L	GAFLM2LL	GAFLM2L	0000H	8, 16
F0445H		GAFLM2LH			
F0446H	CAN受信ルール・マスク・レジスタ2H	GAFLM2HL	GAFLM2H	0000H	8, 16
F0447H		GAFLM2HH			
F0448H	CAN受信ルール・ポインタ0・レジスタ2L	GAFLP02LL	GAFLP02L	0000H	8, 16
F0449H		GAFLP02LH			
F044AH	CAN受信ルール・ポインタ0・レジスタ2H	GAFLP02HL	GAFLP02H	0000H	8, 16
F044BH		GAFLP02HH			
F044CH	CAN受信ルール・ポインタ1・レジスタ2L	GAFLP12LL	GAFLP12L	0000H	8, 16
F044DH		GAFLP12LH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 00B (page.0 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-1. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.0) (2/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0450H	CAN受信ルールIDレジスタ3L	GAFLID3LL	GAFLID3L	0000H	8, 16
F0451H		GAFLID3LH			
F0452H	CAN受信ルールIDレジスタ3H	GAFLID3HL	GAFLID3H	0000H	8, 16
F0453H		GAFLID3HH			
F0454H	CAN受信ルール・マスク・レジスタ3L	GAFLM3LL	GAFLM3L	0000H	8, 16
F0455H		GAFLM3LH			
F0456H	CAN受信ルール・マスク・レジスタ3H	GAFLM3HL	GAFLM3H	0000H	8, 16
F0457H		GAFLM3HH			
F0458H	CAN受信ルール・ポインタ0・レジスタ3L	GAFLP03LL	GAFLP03L	0000H	8, 16
F0459H		GAFLP03LH			
F045AH	CAN受信ルール・ポインタ0・レジスタ3H	GAFLP03HL	GAFLP03H	0000H	8, 16
F045BH		GAFLP03HH			
F045CH	CAN受信ルール・ポインタ1・レジスタ3L	GAFLP13LL	GAFLP13L	0000H	8, 16
F045DH		GAFLP13LH			
F0460H	CAN受信ルールIDレジスタ4L	GAFLID4LL	GAFLID4L	0000H	8, 16
F0461H		GAFLID4LH			
F0462H	CAN受信ルールIDレジスタ4H	GAFLID4HL	GAFLID4H	0000H	8, 16
F0463H		GAFLID4HH			
F0464H	CAN受信ルール・マスク・レジスタ4L	GAFLM4LL	GAFLM4L	0000H	8, 16
F0465H		GAFLM4LH			
F0466H	CAN受信ルール・マスク・レジスタ4H	GAFLM4HL	GAFLM4H	0000H	8, 16
F0467H		GAFLM4HH			
F0468H	CAN受信ルール・ポインタ0・レジスタ4L	GAFLP04LL	GAFLP04L	0000H	8, 16
F0469H		GAFLP04LH			
F046AH	CAN受信ルール・ポインタ0・レジスタ4H	GAFLP04HL	GAFLP04H	0000H	8, 16
F046BH		GAFLP04HH			
F046CH	CAN受信ルール・ポインタ1・レジスタ4L	GAFLP14LL	GAFLP14L	0000H	8, 16
F046DH		GAFLP14LH			
F0470H	CAN受信ルールIDレジスタ5L	GAFLID5LL	GAFLID5L	0000H	8, 16
F0471H		GAFLID5LH			
F0472H	CAN受信ルールIDレジスタ5H	GAFLID5HL	GAFLID5H	0000H	8, 16
F0473H		GAFLID5HH			
F0474H	CAN受信ルール・マスク・レジスタ5L	GAFLM5LL	GAFLM5L	0000H	8, 16
F0475H		GAFLM5LH			
F0476H	CAN受信ルール・マスク・レジスタ5H	GAFLM5HL	GAFLM5H	0000H	8, 16
F0477H		GAFLM5HH			
F0478H	CAN受信ルール・ポインタ0・レジスタ5L	GAFLP05LL	GAFLP05L	0000H	8, 16
F0479H		GAFLP05LH			
F047AH	CAN受信ルール・ポインタ0・レジスタ5H	GAFLP05HL	GAFLP05H	0000H	8, 16
F047BH		GAFLP05HH			
F047CH	CAN受信ルール・ポインタ1・レジスタ5L	GAFLP15LL	GAFLP15L	0000H	8, 16
F047DH		GAFLP15LH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 00B (page.0 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-1. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.0) (3/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0480H	CAN受信ルールIDレジスタ6L	GAFLID6LL	GAFLID6L	0000H	8, 16
F0481H		GAFLID6LH			
F0482H	CAN受信ルールIDレジスタ6H	GAFLID6HL	GAFLID6H	0000H	8, 16
F0483H		GAFLID6HH			
F0484H	CAN受信ルール・マスク・レジスタ6L	GAFLM6LL	GAFLM6L	0000H	8, 16
F0485H		GAFLM6LH			
F0486H	CAN受信ルール・マスク・レジスタ6H	GAFLM6HL	GAFLM6H	0000H	8, 16
F0487H		GAFLM6HH			
F0488H	CAN受信ルール・ポインタ0・レジスタ6L	GAFLP06LL	GAFLP06L	0000H	8, 16
F0489H		GAFLP06LH			
F048AH	CAN受信ルール・ポインタ0・レジスタ6H	GAFLP06HL	GAFLP06H	0000H	8, 16
F048BH		GAFLP06HH			
F048CH	CAN受信ルール・ポインタ1・レジスタ6L	GAFLP16LL	GAFLP16L	0000H	8, 16
F048DH		GAFLP16LH			
F0490H	CAN受信ルールIDレジスタ7L	GAFLID7LL	GAFLID7L	0000H	8, 16
F0491H		GAFLID7LH			
F0492H	CAN受信ルールIDレジスタ7H	GAFLID7HL	GAFLID7H	0000H	8, 16
F0493H		GAFLID7HH			
F0494H	CAN受信ルール・マスク・レジスタ7L	GAFLM7LL	GAFLM7L	0000H	8, 16
F0495H		GAFLM7LH			
F0496H	CAN受信ルール・マスク・レジスタ7H	GAFLM7HL	GAFLM7H	0000H	8, 16
F0497H		GAFLM7HH			
F0498H	CAN受信ルール・ポインタ0・レジスタ7L	GAFLP07LL	GAFLP07L	0000H	8, 16
F0499H		GAFLP07LH			
F049AH	CAN受信ルール・ポインタ0・レジスタ7H	GAFLP07HL	GAFLP07H	0000H	8, 16
F049BH		GAFLP07HH			
F049CH	CAN受信ルール・ポインタ1・レジスタ7L	GAFLP17LL	GAFLP17L	0000H	8, 16
F049DH		GAFLP17LH			
F04A0H	CAN受信ルールIDレジスタ8L	GAFLID8LL	GAFLID8L	0000H	8, 16
F04A1H		GAFLID8LH			
F04A2H	CAN受信ルールIDレジスタ8H	GAFLID8HL	GAFLID8H	0000H	8, 16
F04A3H		GAFLID8HH			
F04A4H	CAN受信ルール・マスク・レジスタ8L	GAFLM8LL	GAFLM8L	0000H	8, 16
F04A5H		GAFLM8LH			
F04A6H	CAN受信ルール・マスク・レジスタ8H	GAFLM8HL	GAFLM8H	0000H	8, 16
F04A7H		GAFLM8HH			
F04A8H	CAN受信ルール・ポインタ0・レジスタ8L	GAFLP08LL	GAFLP08L	0000H	8, 16
F04A9H		GAFLP08LH			
F04AAH	CAN受信ルール・ポインタ0・レジスタ8H	GAFLP08HL	GAFLP08H	0000H	8, 16
F04ABH		GAFLP08HH			
F04ACH	CAN受信ルール・ポインタ1・レジスタ8L	GAFLP18LL	GAFLP18L	0000H	8, 16
F04ADH		GAFLP18LH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 00B (page.0 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-1. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.0) (4/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F04B0H	CAN受信ルールIDレジスタ9L	GAFLID9LL	GAFLID9L	0000H	8, 16
F04B1H		GAFLID9LH			
F04B2H	CAN受信ルールIDレジスタ9H	GAFLID9HL	GAFLID9H	0000H	8, 16
F04B3H		GAFLID9HH			
F04B4H	CAN受信ルール・マスク・レジスタ9L	GAFLM9LL	GAFLM9L	0000H	8, 16
F04B5H		GAFLM9LH			
F04B6H	CAN受信ルール・マスク・レジスタ9H	GAFLM9HL	GAFLM9H	0000H	8, 16
F04B7H		GAFLM9HH			
F04B8H	CAN受信ルール・ポインタ0・レジスタ9L	GAFLP09LL	GAFLP09L	0000H	8, 16
F04B9H		GAFLP09LH			
F04BAH	CAN受信ルール・ポインタ0・レジスタ9H	GAFLP09HL	GAFLP09H	0000H	8, 16
F04BBH		GAFLP09HH			
F04BCH	CAN受信ルール・ポインタ1・レジスタ9L	GAFLP19LL	GAFLP19L	0000H	8, 16
F04BDH		GAFLP19LH			
F04C0H	CAN受信ルールIDレジスタ10L	GAFLID10LL	GAFLID10L	0000H	8, 16
F04C1H		GAFLID10LH			
F04C2H	CAN受信ルールIDレジスタ10H	GAFLID10HL	GAFLID10H	0000H	8, 16
F04C3H		GAFLID10HH			
F04C4H	CAN受信ルール・マスク・レジスタ10L	GAFLM10LL	GAFLM10L	0000H	8, 16
F04C5H		GAFLM10LH			
F04C6H	CAN受信ルール・マスク・レジスタ10H	GAFLM10HL	GAFLM10H	0000H	8, 16
F04C7H		GAFLM10HH			
F04C8H	CAN受信ルール・ポインタ0・レジスタ10L	GAFLP10LL	GAFLP10L	0000H	8, 16
F04C9H		GAFLP10LH			
F04CAH	CAN受信ルール・ポインタ0・レジスタ10H	GAFLP10HL	GAFLP10H	0000H	8, 16
F04CBH		GAFLP10HH			
F04CCH	CAN受信ルール・ポインタ1・レジスタ10L	GAFLP110LL	GAFLP110L	0000H	8, 16
F04CDH		GAFLP110LH			
F04D0H	CAN受信ルールIDレジスタ11L	GAFLID11LL	GAFLID11L	0000H	8, 16
F04D1H		GAFLID11LH			
F04D2H	CAN受信ルールIDレジスタ11H	GAFLID11HL	GAFLID11H	0000H	8, 16
F04D3H		GAFLID11HH			
F04D4H	CAN受信ルール・マスク・レジスタ11L	GAFLM11LL	GAFLM11L	0000H	8, 16
F04D5H		GAFLM11LH			
F04D6H	CAN受信ルール・マスク・レジスタ11H	GAFLM11HL	GAFLM11H	0000H	8, 16
F04D7H		GAFLM11HH			
F04D8H	CAN受信ルール・ポインタ0・レジスタ11L	GAFLP011LL	GAFLP011L	0000H	8, 16
F04D9H		GAFLP011LH			
F04DAH	CAN受信ルール・ポインタ0・レジスタ11H	GAFLP011HL	GAFLP011H	0000H	8, 16
F04DBH		GAFLP011HH			
F04DCH	CAN受信ルール・ポインタ1・レジスタ11L	GAFLP111LL	GAFLP111L	0000H	8, 16
F04DDH		GAFLP111LH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 00B (page.0 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-1. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.0) (5/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F04E0H	CAN受信ルールIDレジスタ12L	GAFLID12LL	GAFLID12L	0000H	8, 16
F04E1H		GAFLID12LH			
F04E2H	CAN受信ルールIDレジスタ12H	GAFLID12HL	GAFLID12H	0000H	8, 16
F04E3H		GAFLID12HH			
F04E4H	CAN受信ルール・マスク・レジスタ12L	GAFLM12LL	GAFLM12L	0000H	8, 16
F04E5H		GAFLM12LH			
F04E6H	CAN受信ルール・マスク・レジスタ12H	GAFLM12HL	GAFLM12H	0000H	8, 16
F04E7H		GAFLM12HH			
F04E8H	CAN受信ルール・ポインタ0・レジスタ12L	GAFLP012LL	GAFLP012L	0000H	8, 16
F04E9H		GAFLP012LH			
F04EAH	CAN受信ルール・ポインタ0・レジスタ12H	GAFLP012HL	GAFLP012H	0000H	8, 16
F04EBH		GAFLP012HH			
F04ECH	CAN受信ルール・ポインタ1・レジスタ12L	GAFLP112LL	GAFLP112L	0000H	8, 16
F04EDH		GAFLP112LH			
F04F0H	CAN受信ルールIDレジスタ13L	GAFLID13LL	GAFLID13L	0000H	8, 16
F04F1H		GAFLID13LH			
F04F2H	CAN受信ルールIDレジスタ13H	GAFLID13HL	GAFLID13H	0000H	8, 16
F04F3H		GAFLID13HH			
F04F4H	CAN受信ルール・マスク・レジスタ13L	GAFLM13LL	GAFLM13L	0000H	8, 16
F04F5H		GAFLM13LH			
F04F6H	CAN受信ルール・マスク・レジスタ13H	GAFLM13HL	GAFLM13H	0000H	8, 16
F04F7H		GAFLM13HH			
F04F8H	CAN受信ルール・ポインタ0・レジスタ13L	GAFLP013LL	GAFLP013L	0000H	8, 16
F04F9H		GAFLP013LH			
F04FAH	CAN受信ルール・ポインタ0・レジスタ13H	GAFLP013HL	GAFLP013H	0000H	8, 16
F04FBH		GAFLP013HH			
F04FCH	CAN受信ルール・ポインタ1・レジスタ13L	GAFLP113LL	GAFLP113L	0000H	8, 16
F04FDH		GAFLP113LH			
F0500H	CAN受信ルールIDレジスタ14L	GAFLID14LL	GAFLID14L	0000H	8, 16
F0501H		GAFLID14LH			
F0502H	CAN受信ルールIDレジスタ14H	GAFLID14HL	GAFLID14H	0000H	8, 16
F0503H		GAFLID14HH			
F0504H	CAN受信ルール・マスク・レジスタ14L	GAFLM14LL	GAFLM14L	0000H	8, 16
F0505H		GAFLM14LH			
F0506H	CAN受信ルール・マスク・レジスタ14H	GAFLM14HL	GAFLM14H	0000H	8, 16
F0507H		GAFLM14HH			
F0508H	CAN受信ルール・ポインタ0・レジスタ14L	GAFLP014LL	GAFLP014L	0000H	8, 16
F0509H		GAFLP014LH			
F050AH	CAN受信ルール・ポインタ0・レジスタ14H	GAFLP014HL	GAFLP014H	0000H	8, 16
F050BH		GAFLP014HH			
F050CH	CAN受信ルール・ポインタ1・レジスタ14L	GAFLP114LL	GAFLP114L	0000H	8, 16
F050DH		GAFLP114LH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 00B (page.0 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-1. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.0) (6/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0510H	CAN受信ルールIDレジスタ15L	GAFLID15LL	GAFLID15L	0000H	8, 16
F0511H		GAFLID15LH			
F0512H	CAN受信ルールIDレジスタ15H	GAFLID15HL	GAFLID15H	0000H	8, 16
F0513H		GAFLID15HH			
F0514H	CAN受信ルール・マスク・レジスタ15L	GAFLM15LL	GAFLM15L	0000H	8, 16
F0515H		GAFLM15LH			
F0516H	CAN受信ルール・マスク・レジスタ15H	GAFLM15HL	GAFLM15H	0000H	8, 16
F0517H		GAFLM15HH			
F0518H	CAN受信ルール・ポインタ0・レジスタ15L	GAFLP015LL	GAFLP015L	0000H	8, 16
F0519H		GAFLP015LH			
F051AH	CAN受信ルール・ポインタ0・レジスタ15H	GAFLP015HL	GAFLP015H	0000H	8, 16
F051BH		GAFLP015HH			
F051CH	CAN受信ルール・ポインタ1・レジスタ15L	GAFLP115LL	GAFLP115L	0000H	8, 16
F051DH		GAFLP115LH			
F0520H	PNF受信ルールIDレジスタ0L	GPFLID0LL	GPFLID0L	0000H	8, 16
F0521H		GPFLID0LH			
F0522H	PNF受信ルールIDレジスタ0H	GPFLID0HL	GPFLID0H	0000H	8, 16
F0523H		GPFLID0HH			
F0524H	PNF受信ルール・マスク・レジスタ0L	GPFLM0LL	GPFLM0L	0000H	8, 16
F0525H		GPFLM0LH			
F0526H	PNF受信ルール・マスク・レジスタ0H	GPFLM0HL	GPFLM0H	0000H	8, 16
F0527H		GPFLM0HH			
F0528H	PNF受信ルール・ポインタ0・レジスタ0L	GPFLP00LL	GPFLP00L	0000H	8, 16
F0529H		GPFLP00LH			
F052AH	PNF受信ルール・ポインタ0・レジスタ0H	GPFLP00HL	GPFLP00H	0000H	8, 16
F052BH		GPFLP00HH			
F052CH	PNF受信ルール・ポインタ1・レジスタ0L	GPFLP10LL	GPFLP10L	0000H	8, 16
F052DH		GPFLP10LH			
F0530H	PNF受信ルール・ペイロード・タイプ・レジスタ0L	GPFLPT0LL	GPFLPT0L	0000H	8, 16
F0531H		GPFLPT0LH			
F0532H	PNF受信ルール・ペイロード・タイプ・レジスタ0H	GPFLPT0HL	GPFLPT0H	0000H	8, 16
F0533H		GPFLPT0HH			
F0534H	PNF受信ルール・ペイロード・データ0・レジスタ0L	GPFLPD00LL	GPFLPD00L	0000H	8, 16
F0535H		GPFLPD00LH			
F0536H	PNF受信ルール・ペイロード・データ0・レジスタ0H	GPFLPD00HL	GPFLPD00H	0000H	8, 16
F0537H		GPFLPD00HH			
F0538H	PNF受信ルール・ペイロード・マスク0・レジスタ0L	GPFLPM00LL	GPFLPM00L	0000H	8, 16
F0539H		GPFLPM00LH			
F053AH	PNF受信ルール・ペイロード・マスク0・レジスタ0H	GPFLPM00HL	GPFLPM00H	0000H	8, 16
F053BH		GPFLPM00HH			
F053CH	PNF受信ルール・ペイロード・データ1・レジスタ0L	GPFLPD10LL	GPFLPD10L	0000H	8, 16
F053DH		GPFLPD10LH			
F053EH	PNF受信ルール・ペイロード・データ1・レジスタ0H	GPFLPD10HL	GPFLPD10H	0000H	8, 16
F053FH		GPFLPD10HH			
F0540H	PNF受信ルール・ペイロード・マスク1・レジスタ0L	GPFLM10LL	GPFLM10L	0000H	8, 16
F0541H		GPFLM10LH			
F0542H	PNF受信ルール・ペイロード・マスク1・レジスタ0H	GPFLM10HL	GPFLM10H	0000H	8, 16
F0543H		GPFLM10HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 00B (page.0 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-1. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.0) (7/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0544H	PNF受信ルールIDレジスタ1L	GPFLID1LL	GPFLID1L	0000H	8, 16
F0545H		GPFLID1LH			
F0546H	PNF受信ルールIDレジスタ1H	GPFLID1HL	GPFLID1H	0000H	8, 16
F0547H		GPFLID1HH			
F0548H	PNF受信ルール・マスク・レジスタ1L	GPFLM1LL	GPFLM1L	0000H	8, 16
F0549H		GPFLM1LH			
F054AH	PNF受信ルール・マスク・レジスタ1H	GPFLM1HL	GPFLM1H	0000H	8, 16
F054BH		GPFLM1HH			
F054CH	PNF受信ルール・ポインタ0・レジスタ1L	GPFLP01LL	GPFLP01L	0000H	8, 16
F054DH		GPFLP01LH			
F054EH	PNF受信ルール・ポインタ0・レジスタ1H	GPFLP01HL	GPFLP01H	0000H	8, 16
F054FH		GPFLP01HH			
F0550H	PNF受信ルール・ポインタ1・レジスタ1L	GPFLP11LL	GPFLP11L	0000H	8, 16
F0551H		GPFLP11LH			
F0554H	PNF受信ルール・ペイロード・タイプ・レジスタ1L	GPFLPT1LL	GPFLPT1L	0000H	8, 16
F0555H		GPFLPT1LH			
F0556H	PNF受信ルール・ペイロード・タイプ・レジスタ1H	GPFLPT1HL	GPFLPT1H	0000H	8, 16
F0557H		GPFLPT1HH			
F0558H	PNF受信ルール・ペイロード・データ0・レジスタ1L	GPFLPD01LL	GPFLPD01L	0000H	8, 16
F0559H		GPFLPD01LH			
F055AH	PNF受信ルール・ペイロード・データ0・レジスタ1H	GPFLPD01HL	GPFLPD01H	0000H	8, 16
F055BH		GPFLPD01HH			
F055CH	PNF受信ルール・ペイロード・マスク0・レジスタ1L	GPFLPM01LL	GPFLPM01L	0000H	8, 16
F055DH		GPFLPM01LH			
F055EH	PNF受信ルール・ペイロード・マスク0・レジスタ1H	GPFLPM01HL	GPFLPM01H	0000H	8, 16
F055FH		GPFLPM01HH			
F0560H	PNF受信ルール・ペイロード・データ1・レジスタ1L	GPFLPD11LL	GPFLPD11L	0000H	8, 16
F0561H		GPFLPD11LH			
F0562H	PNF受信ルール・ペイロード・データ1・レジスタ1H	GPFLPD11HL	GPFLPD11H	0000H	8, 16
F0563H		GPFLPD11HH			
F0564H	PNF受信ルール・ペイロード・マスク1・レジスタ1L	GPFLM11LL	GPFLM11L	0000H	8, 16
F0565H		GPFLM11LH			
F0566H	PNF受信ルール・ペイロード・マスク1・レジスタ1H	GPFLM11HL	GPFLM11H	0000H	8, 16
F0567H		GPFLM11HH			
F0580H	CAN用RAMテスト・レジスタ0L	RPGACC0LL	RPGACC0L	0000H	8, 16
F0581H		RPGACC0LH			
F0582H	CAN用RAMテスト・レジスタ0H	RPGACC0HL	RPGACC0H	0000H	8, 16
F0583H		RPGACC0HH			
F0584H	CAN用RAMテスト・レジスタ1L	RPGACC1LL	RPGACC1L	0000H	8, 16
F0585H		RPGACC1LH			
F0586H	CAN用RAMテスト・レジスタ1H	RPGACC1HL	RPGACC1H	0000H	8, 16
F0587H		RPGACC1HH			
F0588H	CAN用RAMテスト・レジスタ2L	RPGACC2LL	RPGACC2L	0000H	8, 16
F0589H		RPGACC2LH			
F058AH	CAN用RAMテスト・レジスタ2H	RPGACC2HL	RPGACC2H	0000H	8, 16
F058BH		RPGACC2HH			
F058CH	CAN用RAMテスト・レジスタ3L	RPGACC3LL	RPGACC3L	0000H	8, 16
F058DH		RPGACC3LH			
F058EH	CAN用RAMテスト・レジスタ3H	RPGACC3HL	RPGACC3H	0000H	8, 16
F058FH		RPGACC3HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 00B (page.0 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-1. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.0) (8/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0590H	CAN用RAMテスト・レジスタ4L	RPGACC4LL	RPGACC4L	0000H	8, 16
F0591H		RPGACC4LH			
F0592H	CAN用RAMテスト・レジスタ4H	RPGACC4HL	RPGACC4H	0000H	8, 16
F0593H		RPGACC4HH			
F0594H	CAN用RAMテスト・レジスタ5L	RPGACC5LL	RPGACC5L	0000H	8, 16
F0595H		RPGACC5LH			
F0596H	CAN用RAMテスト・レジスタ5H	RPGACC5HL	RPGACC5H	0000H	8, 16
F0597H		RPGACC5HH			
F0598H	CAN用RAMテスト・レジスタ6L	RPGACC6LL	RPGACC6L	0000H	8, 16
F0599H		RPGACC6LH			
F059AH	CAN用RAMテスト・レジスタ6H	RPGACC6HL	RPGACC6H	0000H	8, 16
F059BH		RPGACC6HH			
F059CH	CAN用RAMテスト・レジスタ7L	RPGACC7LL	RPGACC7L	0000H	8, 16
F059DH		RPGACC7LH			
F059EH	CAN用RAMテスト・レジスタ7H	RPGACC7HL	RPGACC7H	0000H	8, 16
F059FH		RPGACC7HH			
F05A0H	CAN用RAMテスト・レジスタ8L	RPGACC8LL	RPGACC8L	0000H	8, 16
F05A1H		RPGACC8LH			
F05A2H	CAN用RAMテスト・レジスタ8H	RPGACC8HL	RPGACC8H	0000H	8, 16
F05A3H		RPGACC8HH			
F05A4H	CAN用RAMテスト・レジスタ9L	RPGACC9LL	RPGACC9L	0000H	8, 16
F05A5H		RPGACC9LH			
F05A6H	CAN用RAMテスト・レジスタ9H	RPGACC9HL	RPGACC9H	0000H	8, 16
F05A7H		RPGACC9HH			
F05A8H	CAN用RAMテスト・レジスタ10L	RPGACC10LL	RPGACC10L	0000H	8, 16
F05A9H		RPGACC10LH			
F05AAH	CAN用RAMテスト・レジスタ10H	RPGACC10HL	RPGACC10H	0000H	8, 16
F05ABH		RPGACC10HH			
F05ACH	CAN用RAMテスト・レジスタ11L	RPGACC11LL	RPGACC11L	0000H	8, 16
F05ADH		RPGACC11LH			
F05AEH	CAN用RAMテスト・レジスタ11H	RPGACC11HL	RPGACC11H	0000H	8, 16
F05AFH		RPGACC11HH			
F05B0H	CAN用RAMテスト・レジスタ12L	RPGACC12LL	RPGACC12L	0000H	8, 16
F05B1H		RPGACC12LH			
F05B2H	CAN用RAMテスト・レジスタ12H	RPGACC12HL	RPGACC12H	0000H	8, 16
F05B3H		RPGACC12HH			
F05B4H	CAN用RAMテスト・レジスタ13L	RPGACC13LL	RPGACC13L	0000H	8, 16
F05B5H		RPGACC13LH			
F05B6H	CAN用RAMテスト・レジスタ13H	RPGACC13HL	RPGACC13H	0000H	8, 16
F05B7H		RPGACC13HH			
F05B8H	CAN用RAMテスト・レジスタ14L	RPGACC14LL	RPGACC14L	0000H	8, 16
F05B9H		RPGACC14LH			
F05BAH	CAN用RAMテスト・レジスタ14H	RPGACC14HL	RPGACC14H	0000H	8, 16
F05BBH		RPGACC14HH			
F05BCH	CAN用RAMテスト・レジスタ15L	RPGACC15LL	RPGACC15L	0000H	8, 16
F05BDH		RPGACC15LH			
F05BEH	CAN用RAMテスト・レジスタ15H	RPGACC15HL	RPGACC15H	0000H	8, 16
F05BFH		RPGACC15HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 00B (page.0 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-1. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.0) (9/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F05C0H	CAN用RAMテスト・レジスタ16L	RPGACC16LL	RPGACC16L	0000H	8, 16
F05C1H		RPGACC16LH			
F05C2H	CAN用RAMテスト・レジスタ16H	RPGACC16HL	RPGACC16H	0000H	8, 16
F05C3H		RPGACC16HH			
F05C4H	CAN用RAMテスト・レジスタ17L	RPGACC17LL	RPGACC17L	0000H	8, 16
F05C5H		RPGACC17LH			
F05C6H	CAN用RAMテスト・レジスタ17H	RPGACC17HL	RPGACC17H	0000H	8, 16
F05C7H		RPGACC17HH			
F05C8H	CAN用RAMテスト・レジスタ18L	RPGACC18LL	RPGACC18L	0000H	8, 16
F05C9H		RPGACC18LH			
F05CAH	CAN用RAMテスト・レジスタ18H	RPGACC18HL	RPGACC18H	0000H	8, 16
F05CBH		RPGACC18HH			
F05CCH	CAN用RAMテスト・レジスタ19L	RPGACC19LL	RPGACC19L	0000H	8, 16
F05CDH		RPGACC19LH			
F05CEH	CAN用RAMテスト・レジスタ19H	RPGACC19HL	RPGACC19H	0000H	8, 16
F05CFH		RPGACC19HH			
F05D0H	CAN用RAMテスト・レジスタ20L	RPGACC20LL	RPGACC20L	0000H	8, 16
F05D1H		RPGACC20LH			
F05D2H	CAN用RAMテスト・レジスタ20H	RPGACC20HL	RPGACC20H	0000H	8, 16
F05D3H		RPGACC20HH			
F05D4H	CAN用RAMテスト・レジスタ21L	RPGACC21LL	RPGACC21L	0000H	8, 16
F05D5H		RPGACC21LH			
F05D6H	CAN用RAMテスト・レジスタ21H	RPGACC21HL	RPGACC21H	0000H	8, 16
F05D7H		RPGACC21HH			
F05D8H	CAN用RAMテスト・レジスタ22L	RPGACC22LL	RPGACC22L	0000H	8, 16
F05D9H		RPGACC22LH			
F05DAH	CAN用RAMテスト・レジスタ22H	RPGACC22HL	RPGACC22H	0000H	8, 16
F05DBH		RPGACC22HH			
F05DCH	CAN用RAMテスト・レジスタ23L	RPGACC23LL	RPGACC23L	0000H	8, 16
F05DDH		RPGACC23LH			
F05DEH	CAN用RAMテスト・レジスタ23H	RPGACC23HL	RPGACC23H	0000H	8, 16
F05DFH		RPGACC23HH			
F05E0H	CAN用RAMテスト・レジスタ24L	RPGACC24LL	RPGACC24L	0000H	8, 16
F05E1H		RPGACC24LH			
F05E2H	CAN用RAMテスト・レジスタ24H	RPGACC24HL	RPGACC24H	0000H	8, 16
F05E3H		RPGACC24HH			
F05E4H	CAN用RAMテスト・レジスタ25L	RPGACC25LL	RPGACC25L	0000H	8, 16
F05E5H		RPGACC25LH			
F05E6H	CAN用RAMテスト・レジスタ25H	RPGACC25HL	RPGACC25H	0000H	8, 16
F05E7H		RPGACC25HH			
F05E8H	CAN用RAMテスト・レジスタ26L	RPGACC26LL	RPGACC26L	0000H	8, 16
F05E9H		RPGACC26LH			
F05EAH	CAN用RAMテスト・レジスタ26H	RPGACC26HL	RPGACC26H	0000H	8, 16
F05EBH		RPGACC26HH			
F05ECH	CAN用RAMテスト・レジスタ27L	RPGACC27LL	RPGACC27L	0000H	8, 16
F05EDH		RPGACC27LH			
F05EEH	CAN用RAMテスト・レジスタ27H	RPGACC27HL	RPGACC27H	0000H	8, 16
F05EFH		RPGACC27HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 00B (page.0 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-1. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.0) (10/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F05F0H	CAN用RAMテスト・レジスタ28L	RPGACC28LL	RPGACC28L	0000H	8, 16
F05F1H		RPGACC28LH			
F05F2H	CAN用RAMテスト・レジスタ28H	RPGACC28HL	RPGACC28H	0000H	8, 16
F05F3H		RPGACC28HH			
F05F4H	CAN用RAMテスト・レジスタ29L	RPGACC29LL	RPGACC29L	0000H	8, 16
F05F5H		RPGACC29LH			
F05F6H	CAN用RAMテスト・レジスタ29H	RPGACC29HL	RPGACC29H	0000H	8, 16
F05F7H		RPGACC29HH			
F05F8H	CAN用RAMテスト・レジスタ30L	RPGACC30LL	RPGACC30L	0000H	8, 16
F05F9H		RPGACC30LH			
F05FAH	CAN用RAMテスト・レジスタ30H	RPGACC30HL	RPGACC30H	0000H	8, 16
F05FBH		RPGACC30HH			
F05FCH	CAN用RAMテスト・レジスタ31L	RPGACC31LL	RPGACC31L	0000H	8, 16
F05FDH		RPGACC31LH			
F05FEH	CAN用RAMテスト・レジスタ31H	RPGACC31HL	RPGACC31H	0000H	8, 16
F05FFH		RPGACC31HH			
F0600H	CAN用RAMテスト・レジスタ32L	RPGACC32LL	RPGACC32L	0000H	8, 16
F0601H		RPGACC32LH			
F0602H	CAN用RAMテスト・レジスタ32H	RPGACC32HL	RPGACC32H	0000H	8, 16
F0603H		RPGACC32HH			
F0604H	CAN用RAMテスト・レジスタ33L	RPGACC33LL	RPGACC33L	0000H	8, 16
F0605H		RPGACC33LH			
F0606H	CAN用RAMテスト・レジスタ33H	RPGACC33HL	RPGACC33H	0000H	8, 16
F0607H		RPGACC33HH			
F0608H	CAN用RAMテスト・レジスタ34L	RPGACC34LL	RPGACC34L	0000H	8, 16
F0609H		RPGACC34LH			
F060AH	CAN用RAMテスト・レジスタ34H	RPGACC34HL	RPGACC34H	0000H	8, 16
F060BH		RPGACC34HH			
F060CH	CAN用RAMテスト・レジスタ35L	RPGACC35LL	RPGACC35L	0000H	8, 16
F060DH		RPGACC35LH			
F060EH	CAN用RAMテスト・レジスタ35H	RPGACC35HL	RPGACC35H	0000H	8, 16
F060FH		RPGACC35HH			
F0610H	CAN用RAMテスト・レジスタ36L	RPGACC36LL	RPGACC36L	0000H	8, 16
F0611H		RPGACC36LH			
F0612H	CAN用RAMテスト・レジスタ36H	RPGACC36HL	RPGACC36H	0000H	8, 16
F0613H		RPGACC36HH			
F0614H	CAN用RAMテスト・レジスタ37L	RPGACC37LL	RPGACC37L	0000H	8, 16
F0615H		RPGACC37LH			
F0616H	CAN用RAMテスト・レジスタ37H	RPGACC37HL	RPGACC37H	0000H	8, 16
F0617H		RPGACC37HH			
F0618H	CAN用RAMテスト・レジスタ38L	RPGACC38LL	RPGACC38L	0000H	8, 16
F0619H		RPGACC38LH			
F061AH	CAN用RAMテスト・レジスタ38H	RPGACC38HL	RPGACC38H	0000H	8, 16
F061BH		RPGACC38HH			
F061CH	CAN用RAMテスト・レジスタ39L	RPGACC39LL	RPGACC39L	0000H	8, 16
F061DH		RPGACC39LH			
F061EH	CAN用RAMテスト・レジスタ39H	RPGACC39HL	RPGACC39H	0000H	8, 16
F061FH		RPGACC39HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 00B (page.0 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-1. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.0) (11/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0620H	CAN用RAMテスト・レジスタ40L	RPGACC40LL	RPGACC40L	0000H	8, 16
F0621H		RPGACC40LH			
F0622H	CAN用RAMテスト・レジスタ40H	RPGACC40HL	RPGACC40H	0000H	8, 16
F0623H		RPGACC40HH			
F0624H	CAN用RAMテスト・レジスタ41L	RPGACC41LL	RPGACC41L	0000H	8, 16
F0625H		RPGACC41LH			
F0626H	CAN用RAMテスト・レジスタ41H	RPGACC41HL	RPGACC41H	0000H	8, 16
F0627H		RPGACC41HH			
F0628H	CAN用RAMテスト・レジスタ42L	RPGACC42LL	RPGACC42L	0000H	8, 16
F0629H		RPGACC42LH			
F062AH	CAN用RAMテスト・レジスタ42H	RPGACC42HL	RPGACC42H	0000H	8, 16
F062BH		RPGACC42HH			
F062CH	CAN用RAMテスト・レジスタ43L	RPGACC43LL	RPGACC43L	0000H	8, 16
F062DH		RPGACC43LH			
F062EH	CAN用RAMテスト・レジスタ43H	RPGACC43HL	RPGACC43H	0000H	8, 16
F062FH		RPGACC43HH			
F0630H	CAN用RAMテスト・レジスタ44L	RPGACC44LL	RPGACC44L	0000H	8, 16
F0631H		RPGACC44LH			
F0632H	CAN用RAMテスト・レジスタ44H	RPGACC44HL	RPGACC44H	0000H	8, 16
F0633H		RPGACC44HH			
F0634H	CAN用RAMテスト・レジスタ45L	RPGACC45LL	RPGACC45L	0000H	8, 16
F0635H		RPGACC45LH			
F0636H	CAN用RAMテスト・レジスタ45H	RPGACC45HL	RPGACC45H	0000H	8, 16
F0637H		RPGACC45HH			
F0638H	CAN用RAMテスト・レジスタ46L	RPGACC46LL	RPGACC46L	0000H	8, 16
F0639H		RPGACC46LH			
F063AH	CAN用RAMテスト・レジスタ46H	RPGACC46HL	RPGACC46H	0000H	8, 16
F063BH		RPGACC46HH			
F063CH	CAN用RAMテスト・レジスタ47L	RPGACC47LL	RPGACC47L	0000H	8, 16
F063DH		RPGACC47LH			
F063EH	CAN用RAMテスト・レジスタ47H	RPGACC47HL	RPGACC47H	0000H	8, 16
F063FH		RPGACC47HH			
F0640H	CAN用RAMテスト・レジスタ48L	RPGACC48LL	RPGACC48L	0000H	8, 16
F0641H		RPGACC48LH			
F0642H	CAN用RAMテスト・レジスタ48H	RPGACC48HL	RPGACC48H	0000H	8, 16
F0643H		RPGACC48HH			
F0644H	CAN用RAMテスト・レジスタ49L	RPGACC49LL	RPGACC49L	0000H	8, 16
F0645H		RPGACC49LH			
F0646H	CAN用RAMテスト・レジスタ49H	RPGACC49HL	RPGACC49H	0000H	8, 16
F0647H		RPGACC49HH			
F0648H	CAN用RAMテスト・レジスタ50L	RPGACC50LL	RPGACC50L	0000H	8, 16
F0649H		RPGACC50LH			
F064AH	CAN用RAMテスト・レジスタ50H	RPGACC50HL	RPGACC50H	0000H	8, 16
F064BH		RPGACC50HH			
F064CH	CAN用RAMテスト・レジスタ51L	RPGACC51LL	RPGACC51L	0000H	8, 16
F064DH		RPGACC51LH			
F064EH	CAN用RAMテスト・レジスタ51H	RPGACC51HL	RPGACC51H	0000H	8, 16
F064FH		RPGACC51HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 00B (page.0 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-1. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.0) (12/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0650H	CAN用RAMテスト・レジスタ52L	RPGACC52LL	RPGACC52L	0000H	8, 16
F0651H		RPGACC52LH			
F0652H	CAN用RAMテスト・レジスタ52H	RPGACC52HL	RPGACC52H	0000H	8, 16
F0653H		RPGACC52HH			
F0654H	CAN用RAMテスト・レジスタ53L	RPGACC53LL	RPGACC53L	0000H	8, 16
F0655H		RPGACC53LH			
F0656H	CAN用RAMテスト・レジスタ53H	RPGACC53HL	RPGACC53H	0000H	8, 16
F0657H		RPGACC53HH			
F0658H	CAN用RAMテスト・レジスタ54L	RPGACC54LL	RPGACC54L	0000H	8, 16
F0659H		RPGACC54LH			
F065AH	CAN用RAMテスト・レジスタ54H	RPGACC54HL	RPGACC54H	0000H	8, 16
F065BH		RPGACC54HH			
F065CH	CAN用RAMテスト・レジスタ55L	RPGACC55LL	RPGACC55L	0000H	8, 16
F065DH		RPGACC55LH			
F065EH	CAN用RAMテスト・レジスタ55H	RPGACC55HL	RPGACC55H	0000H	8, 16
F065FH		RPGACC55HH			
F0660H	CAN用RAMテスト・レジスタ56L	RPGACC56LL	RPGACC56L	0000H	8, 16
F0661H		RPGACC56LH			
F0662H	CAN用RAMテスト・レジスタ56H	RPGACC56HL	RPGACC56H	0000H	8, 16
F0663H		RPGACC56HH			
F0664H	CAN用RAMテスト・レジスタ57L	RPGACC57LL	RPGACC57L	0000H	8, 16
F0665H		RPGACC57LH			
F0666H	CAN用RAMテスト・レジスタ57H	RPGACC57HL	RPGACC57H	0000H	8, 16
F0667H		RPGACC57HH			
F0668H	CAN用RAMテスト・レジスタ58L	RPGACC58LL	RPGACC58L	0000H	8, 16
F0669H		RPGACC58LH			
F066AH	CAN用RAMテスト・レジスタ58H	RPGACC58HL	RPGACC58H	0000H	8, 16
F066BH		RPGACC58HH			
F066CH	CAN用RAMテスト・レジスタ59L	RPGACC59LL	RPGACC59L	0000H	8, 16
F066DH		RPGACC59LH			
F066EH	CAN用RAMテスト・レジスタ59H	RPGACC59HL	RPGACC59H	0000H	8, 16
F066FH		RPGACC59HH			
F0670H	CAN用RAMテスト・レジスタ60L	RPGACC60LL	RPGACC60L	0000H	8, 16
F0671H		RPGACC60LH			
F0672H	CAN用RAMテスト・レジスタ60H	RPGACC60HL	RPGACC60H	0000H	8, 16
F0673H		RPGACC60HH			
F0674H	CAN用RAMテスト・レジスタ61L	RPGACC61LL	RPGACC61L	0000H	8, 16
F0675H		RPGACC61LH			
F0676H	CAN用RAMテスト・レジスタ61H	RPGACC61HL	RPGACC61H	0000H	8, 16
F0677H		RPGACC61HH			
F0678H	CAN用RAMテスト・レジスタ62L	RPGACC62LL	RPGACC62L	0000H	8, 16
F0679H		RPGACC62LH			
F067AH	CAN用RAMテスト・レジスタ62H	RPGACC62HL	RPGACC62H	0000H	8, 16
F067BH		RPGACC62HH			
F067CH	CAN用RAMテスト・レジスタ63L	RPGACC63LL	RPGACC63L	0000H	8, 16
F067DH		RPGACC63LH			
F067EH	CAN用RAMテスト・レジスタ63H	RPGACC63HL	RPGACC63H	0000H	8, 16
F067FH		RPGACC63HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 00B (page.0 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-2. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.1) (1/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0420H	CAN受信FIFOアクセスIDレジスタ0L	RFID0LL	RFID0L	0000H	8, 16
F0421H		RFID0LH			
F0422H	CAN受信FIFOアクセスIDレジスタ0H	RFID0HL	RFID0H	0000H	8, 16
F0423H		RFID0HH			
F0424H	CAN受信FIFOアクセス・ポインタ・レジスタ0L	RFPTR0LL	RFPTR0L	0000H	8, 16
F0425H		RFPTR0LH			
F0426H	CAN受信FIFOアクセス・ポインタ・レジスタ0H	—	RFPTR0H	0000H	8, 16
F0427H		RFPTR0HH			
F0428H	CAN受信FIFOアクセスCAN-FDステータス・レジスタ0L	RFFDSTS0LL	RFFDSTS0L	0000H	8, 16
F0429H		RFFDSTS0LH			
F042AH	CAN受信FIFOアクセスCAN-FDステータス・レジスタ0H	RFFDSTS0HL	RFFDSTS0H	0000H	8, 16
F042BH		RFFDSTS0HH			
F042CH	CAN受信FIFOアクセス・データ・フィールド0・レジスタ0L	RFDF0_0LL	RFDF0_0L	0000H	8, 16
F042DH		RFDF0_0LH			
F042EH	CAN受信FIFOアクセス・データ・フィールド0・レジスタ0H	RFDF0_0HL	RFDF0_0H	0000H	8, 16
F042FH		RFDF0_0HH			
F0430H	CAN受信FIFOアクセス・データ・フィールド1・レジスタ0L	RFDF0_1LL	RFDF0_1L	0000H	8, 16
F0431H		RFDF0_1LH			
F0432H	CAN受信FIFOアクセス・データ・フィールド1・レジスタ0H	RFDF0_1HL	RFDF0_1H	0000H	8, 16
F0433H		RFDF0_1HH			
F0434H	CAN受信FIFOアクセス・データ・フィールド2・レジスタ0L	RFDF0_2LL	RFDF0_2L	0000H	8, 16
F0435H		RFDF0_2LH			
F0436H	CAN受信FIFOアクセス・データ・フィールド2・レジスタ0H	RFDF0_2HL	RFDF0_2H	0000H	8, 16
F0437H		RFDF0_2HH			
F0438H	CAN受信FIFOアクセス・データ・フィールド3・レジスタ0L	RFDF0_3LL	RFDF0_3L	0000H	8, 16
F0439H		RFDF0_3LH			
F043AH	CAN受信FIFOアクセス・データ・フィールド3・レジスタ0H	RFDF0_3HL	RFDF0_3H	0000H	8, 16
F043BH		RFDF0_3HH			
F043CH	CAN受信FIFOアクセス・データ・フィールド4・レジスタ0L	RFDF0_4LL	RFDF0_4L	0000H	8, 16
F043DH		RFDF0_4LH			
F043EH	CAN受信FIFOアクセス・データ・フィールド4・レジスタ0H	RFDF0_4HL	RFDF0_4H	0000H	8, 16
F043FH		RFDF0_4HH			
F0440H	CAN受信FIFOアクセス・データ・フィールド5・レジスタ0L	RFDF0_5LL	RFDF0_5L	0000H	8, 16
F0441H		RFDF0_5LH			
F0442H	CAN受信FIFOアクセス・データ・フィールド5・レジスタ0H	RFDF0_5HL	RFDF0_5H	0000H	8, 16
F0443H		RFDF0_5HH			
F0444H	CAN受信FIFOアクセス・データ・フィールド6・レジスタ0L	RFDF0_6LL	RFDF0_6L	0000H	8, 16
F0445H		RFDF0_6LH			
F0446H	CAN受信FIFOアクセス・データ・フィールド6・レジスタ0H	RFDF0_6HL	RFDF0_6H	0000H	8, 16
F0447H		RFDF0_6HH			
F0448H	CAN受信FIFOアクセス・データ・フィールド7・レジスタ0L	RFDF0_7LL	RFDF0_7L	0000H	8, 16
F0449H		RFDF0_7LH			
F044AH	CAN受信FIFOアクセス・データ・フィールド7・レジスタ0H	RFDF0_7HL	RFDF0_7H	0000H	8, 16
F044BH		RFDF0_7HH			
F044CH	CAN受信FIFOアクセス・データ・フィールド8・レジスタ0L	RFDF0_8LL	RFDF0_8L	0000H	8, 16
F044DH		RFDF0_8LH			
F044EH	CAN受信FIFOアクセス・データ・フィールド8・レジスタ0H	RFDF0_8HL	RFDF0_8H	0000H	8, 16
F044FH		RFDF0_8HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 01B (page.1 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-2. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.1) (2/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0450H	CAN受信FIFOアクセス・データ・フィールド9・レジスタ0L	RFDF0_9LL	RFDF0_9L	0000H	8, 16
F0451H		RFDF0_9LH			
F0452H	CAN受信FIFOアクセス・データ・フィールド9・レジスタ0H	RFDF0_9HL	RFDF0_9H	0000H	8, 16
F0453H		RFDF0_9HH			
F0454H	CAN受信FIFOアクセス・データ・フィールド10・レジスタ0L	RFDF0_10LL	RFDF0_10L	0000H	8, 16
F0455H		RFDF0_10LH			
F0456H	CAN受信FIFOアクセス・データ・フィールド10・レジスタ0H	RFDF0_10HL	RFDF0_10H	0000H	8, 16
F0457H		RFDF0_10HH			
F0458H	CAN受信FIFOアクセス・データ・フィールド11・レジスタ0L	RFDF0_11LL	RFDF0_11L	0000H	8, 16
F0459H		RFDF0_11LH			
F045AH	CAN受信FIFOアクセス・データ・フィールド11・レジスタ0H	RFDF0_11HL	RFDF0_11H	0000H	8, 16
F045BH		RFDF0_11HH			
F045CH	CAN受信FIFOアクセス・データ・フィールド12・レジスタ0L	RFDF0_12LL	RFDF0_12L	0000H	8, 16
F045DH		RFDF0_12LH			
F045EH	CAN受信FIFOアクセス・データ・フィールド12・レジスタ0H	RFDF0_12HL	RFDF0_12H	0000H	8, 16
F045FH		RFDF0_12HH			
F0460H	CAN受信FIFOアクセス・データ・フィールド13・レジスタ0L	RFDF0_13LL	RFDF0_13L	0000H	8, 16
F0461H		RFDF0_13LH			
F0462H	CAN受信FIFOアクセス・データ・フィールド13・レジスタ0H	RFDF0_13HL	RFDF0_13H	0000H	8, 16
F0463H		RFDF0_13HH			
F0464H	CAN受信FIFOアクセス・データ・フィールド14・レジスタ0L	RFDF0_14LL	RFDF0_14L	0000H	8, 16
F0465H		RFDF0_14LH			
F0466H	CAN受信FIFOアクセス・データ・フィールド14・レジスタ0H	RFDF0_14HL	RFDF0_14H	0000H	8, 16
F0467H		RFDF0_14HH			
F0468H	CAN受信FIFOアクセス・データ・フィールド15・レジスタ0L	RFDF0_15LL	RFDF0_15L	0000H	8, 16
F0469H		RFDF0_15LH			
F046AH	CAN受信FIFOアクセス・データ・フィールド15・レジスタ0H	RFDF0_15HL	RFDF0_15H	0000H	8, 16
F046BH		RFDF0_15HH			
F046CH	CAN受信FIFOアクセスIDレジスタ1L	RFID1LL	RFID1L	0000H	8, 16
F046DH		RFID1LH			
F046EH	CAN受信FIFOアクセスIDレジスタ1H	RFID1HL	RFID1H	0000H	8, 16
F046FH		RFID1HH			
F0470H	CAN受信FIFOアクセス・ポインタ・レジスタ1L	RFPTR1LL	RFPTR1L	0000H	8, 16
F0471H		RFPTR1LH			
F0472H	CAN受信FIFOアクセス・ポインタ・レジスタ1H	—	RFPTR1H	0000H	8, 16
F0473H		RFPTR1HH			
F0474H	CAN受信FIFOアクセスCAN-FDステータス・レジスタ1L	RFFDSTS1LL	RFFDSTS1L	0000H	8, 16
F0475H		RFFDSTS1LH			
F0476H	CAN受信FIFOアクセスCAN-FDステータス・レジスタ1H	RFFDSTS1HL	RFFDSTS1H	0000H	8, 16
F0477H		RFFDSTS1H			
F0478H	CAN受信FIFOアクセス・データ・フィールド0・レジスタ1L	RFDF1_0LL	RFDF1_0L	0000H	8, 16
F0479H		RFDF1_0LH			
F047AH	CAN受信FIFOアクセス・データ・フィールド0・レジスタ1H	RFDF1_0HL	RFDF1_0H	0000H	8, 16
F047BH		RFDF1_0HH			
F047CH	CAN受信FIFOアクセス・データ・フィールド1・レジスタ1L	RFDF1_1LL	RFDF1_1L	0000H	8, 16
F047DH		RFDF1_1LH			
F047EH	CAN受信FIFOアクセス・データ・フィールド1・レジスタ1H	RFDF1_1HL	RFDF1_1H	0000H	8, 16
F047FH		RFDF1_1HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 01B (page.1 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-2. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.1) (3/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0480H	CAN受信FIFOアクセス・データ・フィールド2・レジスタ1L	RFDF1_2LL	RFDF1_2L	0000H	8, 16
F0481H		RFDF1_2LH			
F0482H	CAN受信FIFOアクセス・データ・フィールド2・レジスタ1H	RFDF1_2HL	RFDF1_2H	0000H	8, 16
F0483H		RFDF1_2HH			
F0484H	CAN受信FIFOアクセス・データ・フィールド3・レジスタ1L	RFDF1_3LL	RFDF1_3L	0000H	8, 16
F0485H		RFDF1_3LH			
F0486H	CAN受信FIFOアクセス・データ・フィールド3・レジスタ1H	RFDF1_3HL	RFDF1_3H	0000H	8, 16
F0487H		RFDF1_3HH			
F0488H	CAN受信FIFOアクセス・データ・フィールド4・レジスタ1L	RFDF1_4LL	RFDF1_4L	0000H	8, 16
F0489H		RFDF1_4LH			
F048AH	CAN受信FIFOアクセス・データ・フィールド4・レジスタ1H	RFDF1_4HL	RFDF1_4H	0000H	8, 16
F048BH		RFDF1_4HH			
F048CH	CAN受信FIFOアクセス・データ・フィールド5・レジスタ1L	RFDF1_5LL	RFDF1_5L	0000H	8, 16
F048DH		RFDF1_5LH			
F048EH	CAN受信FIFOアクセス・データ・フィールド5・レジスタ1H	RFDF1_5HL	RFDF1_5H	0000H	8, 16
F048FH		RFDF1_5HH			
F0490H	CAN受信FIFOアクセス・データ・フィールド6・レジスタ1L	RFDF1_6LL	RFDF1_6L	0000H	8, 16
F0491H		RFDF1_6LH			
F0492H	CAN受信FIFOアクセス・データ・フィールド6・レジスタ1H	RFDF1_6HL	RFDF1_6H	0000H	8, 16
F0493H		RFDF1_6HH			
F0494H	CAN受信FIFOアクセス・データ・フィールド7・レジスタ1L	RFDF1_7LL	RFDF1_7L	0000H	8, 16
F0495H		RFDF1_7LH			
F0496H	CAN受信FIFOアクセス・データ・フィールド7・レジスタ1H	RFDF1_7HL	RFDF1_7H	0000H	8, 16
F0497H		RFDF1_7HH			
F0498H	CAN受信FIFOアクセス・データ・フィールド8・レジスタ1L	RFDF1_8LL	RFDF1_8L	0000H	8, 16
F0499H		RFDF1_8LH			
F049AH	CAN受信FIFOアクセス・データ・フィールド8・レジスタ1H	RFDF1_8HL	RFDF1_8H	0000H	8, 16
F049BH		RFDF1_8HH			
F049CH	CAN受信FIFOアクセス・データ・フィールド9・レジスタ1L	RFDF1_9LL	RFDF1_9L	0000H	8, 16
F049DH		RFDF1_9LH			
F049EH	CAN受信FIFOアクセス・データ・フィールド9・レジスタ1H	RFDF1_9HL	RFDF1_9H	0000H	8, 16
F049FH		RFDF1_9HH			
F04A0H	CAN受信FIFOアクセス・データ・フィールド10・レジスタ1L	RFDF1_10LL	RFDF1_10L	0000H	8, 16
F04A1H		RFDF1_10LH			
F04A2H	CAN受信FIFOアクセス・データ・フィールド10・レジスタ1H	RFDF1_10HL	RFDF1_10H	0000H	8, 16
F04A3H		RFDF1_10HH			
F04A4H	CAN受信FIFOアクセス・データ・フィールド11・レジスタ1L	RFDF1_11LL	RFDF1_11L	0000H	8, 16
F04A5H		RFDF1_11LH			
F04A6H	CAN受信FIFOアクセス・データ・フィールド11・レジスタ1H	RFDF1_11HL	RFDF1_11H	0000H	8, 16
F04A7H		RFDF1_11HH			
F04A8H	CAN受信FIFOアクセス・データ・フィールド12・レジスタ1L	RFDF1_12LL	RFDF1_12L	0000H	8, 16
F04A9H		RFDF1_12LH			
F04AAH	CAN受信FIFOアクセス・データ・フィールド12・レジスタ1H	RFDF1_12HL	RFDF1_12H	0000H	8, 16
F04ABH		RFDF1_12HH			
F04ACH	CAN受信FIFOアクセス・データ・フィールド13・レジスタ1L	RFDF1_13LL	RFDF1_13L	0000H	8, 16
F04ADH		RFDF1_13LH			
F04AEH	CAN受信FIFOアクセス・データ・フィールド13・レジスタ1H	RFDF1_13HL	RFDF1_13H	0000H	8, 16
F04AFH		RFDF1_13HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 01B (page.1 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-2. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.1) (4/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F04B0H	CAN受信FIFOアクセス・データ・フィールド14・レジスタ1L	RFDF1_14LL	RFDF1_14L	0000H	8, 16
F04B1H		RFDF1_14LH			
F04B2H	CAN受信FIFOアクセス・データ・フィールド14・レジスタ1H	RFDF1_14HL	RFDF1_14H	0000H	8, 16
F04B3H		RFDF1_14HH			
F04B4H	CAN受信FIFOアクセス・データ・フィールド15・レジスタ1L	RFDF1_15LL	RFDF1_15L	0000H	8, 16
F04B5H		RFDF1_15LH			
F04B6H	CAN受信FIFOアクセス・データ・フィールド15・レジスタ1H	RFDF1_15HL	RFDF1_15H	0000H	8, 16
F04B7H		RFDF1_15HH			
F04B8H	CAN送受信FIFOアクセスIDレジスタL	CFIDLL	CFIDL	0000H	8, 16
F04B9H		CFIDLH			
F04BAH	CAN送受信FIFOアクセスIDレジスタH	CFIDHL	CFIDH	0000H	8, 16
F04BBH		CFIDHH			
F04BCH	CAN送受信FIFOアクセス・ポインタ・レジスタL	CFPTRLL	CFPTL	0000H	8, 16
F04BDH		CFPTLH			
F04BEH	CAN送受信FIFOアクセス・ポインタ・レジスタH	—	CFPTRH	0000H	8, 16
F04BFH		CFPTRHH			
F04C0H	CAN送受信FIFOアクセスCAN-FD制御／ステータス・レジスタL	CFFDCSTSL	CFFDCSTSL	0000H	8, 16
F04C1H		CFFDCSTSLH			
F04C2H	CAN送受信FIFOアクセスCAN-FD制御／ステータス・レジスタH	CFFDCSTSHL	CFFDCSTSH	0000H	8, 16
F04C3H		CFFDCSTSHH			
F04C4H	CAN送受信FIFOアクセス・データ・フィールド0・レジスタL	CFDF0LL	CFDF0L	0000H	8, 16
F04C5H		CFDF0LH			
F04C6H	CAN送受信FIFOアクセス・データ・フィールド0・レジスタH	CFDF0HL	CFDF0H	0000H	8, 16
F04C7H		CFDF0HH			
F04C8H	CAN送受信FIFOアクセス・データ・フィールド1・レジスタL	CFDF1LL	CFDF1L	0000H	8, 16
F04C9H		CFDF1LH			
F04CAH	CAN送受信FIFOアクセス・データ・フィールド1・レジスタH	CFDF1HL	CFDF1H	0000H	8, 16
F04CBH		CFDF1HH			
F04CCH	CAN送受信FIFOアクセス・データ・フィールド2・レジスタL	CFDF2LL	CFDF2L	0000H	8, 16
F04CDH		CFDF2LH			
F04CEH	CAN送受信FIFOアクセス・データ・フィールド2・レジスタH	CFDF2HL	CFDF2H	0000H	8, 16
F04CFH		CFDF2HH			
F04D0H	CAN送受信FIFOアクセス・データ・フィールド3・レジスタL	CFDF3LL	CFDF3L	0000H	8, 16
F04D1H		CFDF3LH			
F04D2H	CAN送受信FIFOアクセス・データ・フィールド3・レジスタH	CFDF3HL	CFDF3H	0000H	8, 16
F04D3H		CFDF3HH			
F04D4H	CAN送受信FIFOアクセス・データ・フィールド4・レジスタL	CFDF4LL	CFDF4L	0000H	8, 16
F04D5H		CFDF4LH			
F04D6H	CAN送受信FIFOアクセス・データ・フィールド4・レジスタH	CFDF4HL	CFDF4H	0000H	8, 16
F04D7H		CFDF4HH			
F04D8H	CAN送受信FIFOアクセス・データ・フィールド5・レジスタL	CFDF5LL	CFDF5L	0000H	8, 16
F04D9H		CFDF5LH			
F04DAH	CAN送受信FIFOアクセス・データ・フィールド5・レジスタH	CFDF5HL	CFDF5H	0000H	8, 16
F04DBH		CFDF5HH			
F04DCH	CAN送受信FIFOアクセス・データ・フィールド6・レジスタL	CFDF6LL	CFDF6L	0000H	8, 16
F04DDH		CFDF6LH			
F04DEH	CAN送受信FIFOアクセス・データ・フィールド6・レジスタH	CFDF6HL	CFDF6H	0000H	8, 16
F04DFH		CFDF6HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 01B (page.1 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-2. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.1) (5/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F04E0H	CAN送受信FIFOアクセス・データ・フィールド7・レジスタL	CFDF7LL	CFDF7L	0000H	8, 16
F04E1H		CFDF7LH			
F04E2H	CAN送受信FIFOアクセス・データ・フィールド7・レジスタH	CFDF7HL	CFDF7H	0000H	8, 16
F04E3H		CFDF7HH			
F04E4H	CAN送受信FIFOアクセス・データ・フィールド8・レジスタL	CFDF8LL	CFDF8L	0000H	8, 16
F04E5H		CFDF8LH			
F04E6H	CAN送受信FIFOアクセス・データ・フィールド8・レジスタH	CFDF8HL	CFDF8H	0000H	8, 16
F04E7H		CFDF8HH			
F04E8H	CAN送受信FIFOアクセス・データ・フィールド9・レジスタL	CFDF9LL	CFDF9L	0000H	8, 16
F04E9H		CFDF9LH			
F04EAH	CAN送受信FIFOアクセス・データ・フィールド9・レジスタH	CFDF9HL	CFDF9H	0000H	8, 16
F04EBH		CFDF9HH			
F04ECH	CAN送受信FIFOアクセス・データ・フィールド10・レジスタL	CFDF10LL	CFDF10L	0000H	8, 16
F04EDH		CFDF10LH			
F04EEH	CAN送受信FIFOアクセス・データ・フィールド10・レジスタH	CFDF10HL	CFDF10H	0000H	8, 16
F04EFH		CFDF10HH			
F04F0H	CAN送受信FIFOアクセス・データ・フィールド11・レジスタL	CFDF11LL	CFDF11L	0000H	8, 16
F04F1H		CFDF11LH			
F04F2H	CAN送受信FIFOアクセス・データ・フィールド11・レジスタH	CFDF11HL	CFDF11H	0000H	8, 16
F04F3H		CFDF11HH			
F04F4H	CAN送受信FIFOアクセス・データ・フィールド12・レジスタL	CFDF12LL	CFDF12L	0000H	8, 16
F04F5H		CFDF12LH			
F04F6H	CAN送受信FIFOアクセス・データ・フィールド12・レジスタH	CFDF12HL	CFDF12H	0000H	8, 16
F04F7H		CFDF12HH			
F04F8H	CAN送受信FIFOアクセス・データ・フィールド13・レジスタL	CFDF13LL	CFDF13L	0000H	8, 16
F04F9H		CFDF13LH			
F04FAH	CAN送受信FIFOアクセス・データ・フィールド13・レジスタH	CFDF13HL	CFDF13H	0000H	8, 16
F04FBH		CFDF13HH			
F04FCH	CAN送受信FIFOアクセス・データ・フィールド14・レジスタL	CFDF14LL	CFDF14L	0000H	8, 16
F04FDH		CFDF14LH			
F04FEH	CAN送受信FIFOアクセス・データ・フィールド14・レジスタH	CFDF14HL	CFDF14H	0000H	8, 16
F04FFH		CFDF14HH			
F0500H	CAN送受信FIFOアクセス・データ・フィールド15・レジスタL	CFDF15LL	CFDF15L	0000H	8, 16
F0501H		CFDF15LH			
F0502H	CAN送受信FIFOアクセス・データ・フィールド15・レジスタH	CFDF15HL	CFDF15H	0000H	8, 16
F0503H		CFDF15HH			
F0504H	CAN0送信バッファIDレジスタ0L	TMID0LL	TMID0L	0000H	8, 16
F0505H		TMID0LH			
F0506H	CAN0送信バッファIDレジスタ0H	TMID0HL	TMID0H	0000H	8, 16
F0507H		TMID0HH			
F050AH	CAN0送信バッファ・ポインタ・レジスタ0H	—	TMPTR0H	0000H	8, 16
F050BH		TMPTR0HH			
F050CH	CAN0送信バッファCAN-FD制御レジスタ0L	TMFDCTR0LL	TMFDCTR0L	0000H	8, 16
F050DH		TMFDCTR0LH			
F050EH	CAN0送信バッファCAN-FD制御レジスタ0H	TMFDCTR0HL	TMFDCTR0H	0000H	8, 16
F050FH		TMFDCTR0HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 01B (page.1 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-2. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.1) (6/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0510H	CAN0送信バッファ・データ・フィールド0・レジスタ0L	TMDF0_0LL	TMDF0_0L	0000H	8, 16
F0511H		TMDF0_0LH			
F0512H	CAN0送信バッファ・データ・フィールド0・レジスタ0H	TMDF0_0HL	TMDF0_0H	0000H	8, 16
F0513H		TMDF0_0HH			
F0514H	CAN0送信バッファ・データ・フィールド1・レジスタ0L	TMDF0_1LL	TMDF0_1L	0000H	8, 16
F0515H		TMDF0_1LH			
F0516H	CAN0送信バッファ・データ・フィールド1・レジスタ0H	TMDF0_1HL	TMDF0_1H	0000H	8, 16
F0517H		TMDF0_1HH			
F0518H	CAN0送信バッファ・データ・フィールド2・レジスタ0L	TMDF0_2LL	TMDF0_2L	0000H	8, 16
F0519H		TMDF0_2LH			
F051AH	CAN0送信バッファ・データ・フィールド2・レジスタ0H	TMDF0_2HL	TMDF0_2H	0000H	8, 16
F051BH		TMDF0_2HH			
F051CH	CAN0送信バッファ・データ・フィールド3・レジスタ0L	TMDF0_3LL	TMDF0_3L	0000H	8, 16
F051DH		TMDF0_3LH			
F051EH	CAN0送信バッファ・データ・フィールド3・レジスタ0H	TMDF0_3HL	TMDF0_3H	0000H	8, 16
F051FH		TMDF0_3HH			
F0520H	CAN0送信バッファ・データ・フィールド4・レジスタ0L	TMDF0_4LL	TMDF0_4L	0000H	8, 16
F0521H		TMDF0_4LH			
F0522H	CAN0送信バッファ・データ・フィールド4・レジスタ0H	TMDF0_4HL	TMDF0_4H	0000H	8, 16
F0523H		TMDF0_4HH			
F0524H	CAN0送信バッファ・データ・フィールド5・レジスタ0L	TMDF0_5LL	TMDF0_5L	0000H	8, 16
F0525H		TMDF0_5LH			
F0526H	CAN0送信バッファ・データ・フィールド5・レジスタ0H	TMDF0_5HL	TMDF0_5H	0000H	8, 16
F0527H		TMDF0_5HH			
F0528H	CAN0送信バッファ・データ・フィールド6・レジスタ0L	TMDF0_6LL	TMDF0_6L	0000H	8, 16
F0529H		TMDF0_6LH			
F052AH	CAN0送信バッファ・データ・フィールド6・レジスタ0H	TMDF0_6HL	TMDF0_6H	0000H	8, 16
F052BH		TMDF0_6HH			
F052CH	CAN0送信バッファ・データ・フィールド7・レジスタ0L	TMDF0_7LL	TMDF0_7L	0000H	8, 16
F052DH		TMDF0_7LH			
F052EH	CAN0送信バッファ・データ・フィールド7・レジスタ0H	TMDF0_7HL	TMDF0_7H	0000H	8, 16
F052FH		TMDF0_7HH			
F0530H	CAN0送信バッファ・データ・フィールド8・レジスタ0L	TMDF0_8LL	TMDF0_8L	0000H	8, 16
F0531H		TMDF0_8LH			
F0532H	CAN0送信バッファ・データ・フィールド8・レジスタ0H	TMDF0_8HL	TMDF0_8H	0000H	8, 16
F0533H		TMDF0_8HH			
F0534H	CAN0送信バッファ・データ・フィールド9・レジスタ0L	TMDF0_9LL	TMDF0_9L	0000H	8, 16
F0535H		TMDF0_9LH			
F0536H	CAN0送信バッファ・データ・フィールド9・レジスタ0H	TMDF0_9HL	TMDF0_9H	0000H	8, 16
F0537H		TMDF0_9HH			
F0538H	CAN0送信バッファ・データ・フィールド10・レジスタ0L	TMDF0_10LL	TMDF0_10L	0000H	8, 16
F0539H		TMDF0_10LH			
F053AH	CAN0送信バッファ・データ・フィールド10・レジスタ0H	TMDF0_10HL	TMDF0_10H	0000H	8, 16
F053BH		TMDF0_10HH			
F053CH	CAN0送信バッファ・データ・フィールド11・レジスタ0L	TMDF0_11LL	TMDF0_11L	0000H	8, 16
F053DH		TMDF0_11LH			
F053EH	CAN0送信バッファ・データ・フィールド11・レジスタ0H	TMDF0_11HL	TMDF0_11H	0000H	8, 16
F053FH		TMDF0_11HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 01B (page.1 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-2. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.1) (7/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0540H	CAN0送信バッファ・データ・フィールド12・レジスタ0L	TMDF0_12LL	TMDF0_12L	0000H	8, 16
F0541H		TMDF0_12LH			
F0542H	CAN0送信バッファ・データ・フィールド12・レジスタ0H	TMDF0_12HL	TMDF0_12H	0000H	8, 16
F0543H		TMDF0_12HH			
F0544H	CAN0送信バッファ・データ・フィールド13・レジスタ0L	TMDF0_13LL	TMDF0_13L	0000H	8, 16
F0545H		TMDF0_13LH			
F0546H	CAN0送信バッファ・データ・フィールド13・レジスタ0H	TMDF0_13HL	TMDF0_13H	0000H	8, 16
F0547H		TMDF0_13HH			
F0548H	CAN0送信バッファ・データ・フィールド14・レジスタ0L	TMDF0_14LL	TMDF0_14L	0000H	8, 16
F0549H		TMDF0_14LH			
F054AH	CAN0送信バッファ・データ・フィールド14・レジスタ0H	TMDF0_14HL	TMDF0_14H	0000H	8, 16
F054BH		TMDF0_14HH			
F054CH	CAN0送信バッファ・データ・フィールド15・レジスタ0L	TMDF0_15LL	TMDF0_15L	0000H	8, 16
F054DH		TMDF0_15LH			
F054EH	CAN0送信バッファ・データ・フィールド15・レジスタ0H	TMDF0_15HL	TMDF0_15H	0000H	8, 16
F054FH		TMDF0_15HH			
F0550H	CAN0送信バッファIDレジスタ1L	TMID1LL	TMID1L	0000H	8, 16
F0551H		TMID1LH			
F0552H	CAN0送信バッファIDレジスタ1H	TMID1HL	TMID1H	0000H	8, 16
F0553H		TMID1HH			
F0556H	CAN0送信バッファ・ポインタ・レジスタ1H	—	TMPTR1H	0000H	8, 16
F0557H		TMPTR1HH			
F0558H	CAN0送信バッファCAN-FD制御レジスタ1L	TMFDCTR1LL	TMFDCTR1L	0000H	8, 16
F0559H		TMFDCTR1LH			
F055AH	CAN0送信バッファCAN-FD制御レジスタ1H	TMFDCTR1HL	TMFDCTR1H	0000H	8, 16
F055BH		TMFDCTR1HH			
F055CH	CAN0送信バッファ・データ・フィールド0・レジスタ1L	TMDF1_0LL	TMDF1_0L	0000H	8, 16
F055DH		TMDF1_0LH			
F055EH	CAN0送信バッファ・データ・フィールド0・レジスタ1H	TMDF1_0HL	TMDF1_0H	0000H	8, 16
F055FH		TMDF1_0HH			
F0560H	CAN0送信バッファ・データ・フィールド1・レジスタ1L	TMDF1_1LL	TMDF1_1L	0000H	8, 16
F0561H		TMDF1_1LH			
F0562H	CAN0送信バッファ・データ・フィールド1・レジスタ1H	TMDF1_1HL	TMDF1_1H	0000H	8, 16
F0563H		TMDF1_1HH			
F0564H	CAN0送信バッファ・データ・フィールド2・レジスタ1L	TMDF1_2LL	TMDF1_2L	0000H	8, 16
F0565H		TMDF1_2LH			
F0566H	CAN0送信バッファ・データ・フィールド2・レジスタ1H	TMDF1_2HL	TMDF1_2H	0000H	8, 16
F0567H		TMDF1_2HH			
F0568H	CAN0送信バッファ・データ・フィールド3・レジスタ1L	TMDF1_3LL	TMDF1_3L	0000H	8, 16
F0569H		TMDF1_3LH			
F056AH	CAN0送信バッファ・データ・フィールド3・レジスタ1H	TMDF1_3HL	TMDF1_3H	0000H	8, 16
F056BH		TMDF1_3HH			
F056CH	CAN0送信バッファ・データ・フィールド4・レジスタ1L	TMDF1_4LL	TMDF1_4L	0000H	8, 16
F056DH		TMDF1_4LH			
F056EH	CAN0送信バッファ・データ・フィールド4・レジスタ1H	TMDF1_4HL	TMDF1_4H	0000H	8, 16
F056FH		TMDF1_4HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 01B (page.1 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-2. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.1) (8/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0570H	CAN0送信バッファ・データ・フィールド5・レジスタ1L	TMDF1_5LL	TMDF1_5L	0000H	8, 16
F0571H		TMDF1_5LH			
F0572H	CAN0送信バッファ・データ・フィールド5・レジスタ1H	TMDF1_5HL	TMDF1_5H	0000H	8, 16
F0573H		TMDF1_5HH			
F0574H	CAN0送信バッファ・データ・フィールド6・レジスタ1L	TMDF1_6LL	TMDF1_6L	0000H	8, 16
F0575H		TMDF1_6LH			
F0576H	CAN0送信バッファ・データ・フィールド6・レジスタ1H	TMDF1_6HL	TMDF1_6H	0000H	8, 16
F0577H		TMDF1_6HH			
F0578H	CAN0送信バッファ・データ・フィールド7・レジスタ1L	TMDF1_7LL	TMDF1_7L	0000H	8, 16
F0579H		TMDF1_7LH			
F057AH	CAN0送信バッファ・データ・フィールド7・レジスタ1H	TMDF1_7HL	TMDF1_7H	0000H	8, 16
F057BH		TMDF1_7HH			
F057CH	CAN0送信バッファ・データ・フィールド8・レジスタ1L	TMDF1_8LL	TMDF1_8L	0000H	8, 16
F057DH		TMDF1_8LH			
F057EH	CAN0送信バッファ・データ・フィールド8・レジスタ1H	TMDF1_8HL	TMDF1_8H	0000H	8, 16
F057FH		TMDF1_8HH			
F0580H	CAN0送信バッファ・データ・フィールド9・レジスタ1L	TMDF1_9LL	TMDF1_9L	0000H	8, 16
F0581H		TMDF1_9LH			
F0582H	CAN0送信バッファ・データ・フィールド9・レジスタ1H	TMDF1_9HL	TMDF1_9H	0000H	8, 16
F0583H		TMDF1_9HH			
F0584H	CAN0送信バッファ・データ・フィールド10・レジスタ1L	TMDF1_10LL	TMDF1_10L	0000H	8, 16
F0585H		TMDF1_10LH			
F0586H	CAN0送信バッファ・データ・フィールド10・レジスタ1H	TMDF1_10HL	TMDF1_10H	0000H	8, 16
F0587H		TMDF1_10HH			
F0588H	CAN0送信バッファ・データ・フィールド11・レジスタ1L	TMDF1_11LL	TMDF1_11L	0000H	8, 16
F0589H		TMDF1_11LH			
F058AH	CAN0送信バッファ・データ・フィールド11・レジスタ1H	TMDF1_11HL	TMDF1_11H	0000H	8, 16
F058BH		TMDF1_11HH			
F058CH	CAN0送信バッファ・データ・フィールド12・レジスタ1L	TMDF1_12LL	TMDF1_12L	0000H	8, 16
F058DH		TMDF1_12LH			
F058EH	CAN0送信バッファ・データ・フィールド12・レジスタ1H	TMDF1_12HL	TMDF1_12H	0000H	8, 16
F058FH		TMDF1_12HH			
F0590H	CAN0送信バッファ・データ・フィールド13・レジスタ1L	TMDF1_13LL	TMDF1_13L	0000H	8, 16
F0591H		TMDF1_13LH			
F0592H	CAN0送信バッファ・データ・フィールド13・レジスタ1H	TMDF1_13HL	TMDF1_13H	0000H	8, 16
F0593H		TMDF1_13HH			
F0594H	CAN0送信バッファ・データ・フィールド14・レジスタ1L	TMDF1_14LL	TMDF1_14L	0000H	8, 16
F0595H		TMDF1_14LH			
F0596H	CAN0送信バッファ・データ・フィールド14・レジスタ1H	TMDF1_14HL	TMDF1_14H	0000H	8, 16
F0597H		TMDF1_14HH			
F0598H	CAN0送信バッファ・データ・フィールド15・レジスタ1L	TMDF1_15LL	TMDF1_15L	0000H	8, 16
F0599H		TMDF1_15LH			
F059AH	CAN0送信バッファ・データ・フィールド15・レジスタ1H	TMDF1_15HL	TMDF1_15H	0000H	8, 16
F059BH		TMDF1_15HH			
F059CH	CAN0送信バッファIDレジスタ2L	TMID2LL	TMID2L	0000H	8, 16
F059DH		TMID2LH			
F059EH	CAN0送信バッファIDレジスタ2H	TMID2HL	TMID2H	0000H	8, 16
F059FH		TMID2HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 01B (page.1 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-2. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.1) (9/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F05A2H	CAN0送信バッファ・ポインタ・レジスタ2H	—	TMPTR2H	0000H	8, 16
F05A3H		TMPTR2HH			
F05A4H	CAN0送信バッファCAN-FD制御レジスタ2L	TMFDCTR2LL	TMFDCTR2L	0000H	8, 16
F05A5H		TMFDCTR2LH			
F05A6H	CAN0送信バッファCAN-FD制御レジスタ2H	TMFDCTR2HL	TMFDCTR2H	0000H	8, 16
F05A7H		TMFDCTR2HH			
F05A8H	CAN0送信バッファ・データ・フィールド0・レジスタ2L	TMDF2_0LL	TMDF2_0L	0000H	8, 16
F05A9H		TMDF2_0LH			
F05AAH	CAN0送信バッファ・データ・フィールド0・レジスタ2H	TMDF2_0HL	TMDF2_0H	0000H	8, 16
F05ABH		TMDF2_0HH			
F05ACH	CAN0送信バッファ・データ・フィールド1・レジスタ2L	TMDF2_1LL	TMDF2_1L	0000H	8, 16
F05ADH		TMDF2_1LH			
F05AEH	CAN0送信バッファ・データ・フィールド1・レジスタ2H	TMDF2_1HL	TMDF2_1H	0000H	8, 16
F05AFH		TMDF2_1HH			
F05B0H	CAN0送信バッファ・データ・フィールド2・レジスタ2L	TMDF2_2LL	TMDF2_2L	0000H	8, 16
F05B1H		TMDF2_2LH			
F05B2H	CAN0送信バッファ・データ・フィールド2・レジスタ2H	TMDF2_2HL	TMDF2_2H	0000H	8, 16
F05B3H		TMDF2_2HH			
F05B4H	CAN0送信バッファ・データ・フィールド3・レジスタ2L	TMDF2_3LL	TMDF2_3L	0000H	8, 16
F05B5H		TMDF2_3LH			
F05B6H	CAN0送信バッファ・データ・フィールド3・レジスタ2H	TMDF2_3HL	TMDF2_3H	0000H	8, 16
F05B7H		TMDF2_3HH			
F05B8H	CAN0送信バッファ・データ・フィールド4・レジスタ2L	TMDF2_4LL	TMDF2_4L	0000H	8, 16
F05B9H		TMDF2_4LH			
F05BAH	CAN0送信バッファ・データ・フィールド4・レジスタ2H	TMDF2_4HL	TMDF2_4H	0000H	8, 16
F05BBH		TMDF2_4HH			
F05BCH	CAN0送信バッファ・データ・フィールド5・レジスタ2L	TMDF2_5LL	TMDF2_5L	0000H	8, 16
F05BDH		TMDF2_5LH			
F05BEH	CAN0送信バッファ・データ・フィールド5・レジスタ2H	TMDF2_5HL	TMDF2_5H	0000H	8, 16
F05BFH		TMDF2_5HH			
F05C0H	CAN0送信バッファ・データ・フィールド6・レジスタ2L	TMDF2_6LL	TMDF2_6L	0000H	8, 16
F05C1H		TMDF2_6LH			
F05C2H	CAN0送信バッファ・データ・フィールド6・レジスタ2H	TMDF2_6HL	TMDF2_6H	0000H	8, 16
F05C3H		TMDF2_6HH			
F05C4H	CAN0送信バッファ・データ・フィールド7・レジスタ2L	TMDF2_7LL	TMDF2_7L	0000H	8, 16
F05C5H		TMDF2_7LH			
F05C6H	CAN0送信バッファ・データ・フィールド7・レジスタ2H	TMDF2_7HL	TMDF2_7H	0000H	8, 16
F05C7H		TMDF2_7HH			
F05C8H	CAN0送信バッファ・データ・フィールド8・レジスタ2L	TMDF2_8LL	TMDF2_8L	0000H	8, 16
F05C9H		TMDF2_8LH			
F05CAH	CAN0送信バッファ・データ・フィールド8・レジスタ2H	TMDF2_8HL	TMDF2_8H	0000H	8, 16
F05CBH		TMDF2_8HH			
F05CCH	CAN0送信バッファ・データ・フィールド9・レジスタ2L	TMDF2_9LL	TMDF2_9L	0000H	8, 16
F05CDH		TMDF2_9LH			
F05CEH	CAN0送信バッファ・データ・フィールド9・レジスタ2H	TMDF2_9HL	TMDF2_9H	0000H	8, 16
F05CFH		TMDF2_9HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 01B (page.1 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-2. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.1) (10/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F05D0H	CAN0送信バッファ・データ・フィールド10・レジスタ2L	TMDF2_10LL	TMDF2_10L	0000H	8, 16
F05D1H		TMDF2_10LH			
F05D2H	CAN0送信バッファ・データ・フィールド10・レジスタ2H	TMDF2_10HL	TMDF2_10H	0000H	8, 16
F05D3H		TMDF2_10HH			
F05D4H	CAN0送信バッファ・データ・フィールド11・レジスタ2L	TMDF2_11LL	TMDF2_11L	0000H	8, 16
F05D5H		TMDF2_11LH			
F05D6H	CAN0送信バッファ・データ・フィールド11・レジスタ2H	TMDF2_11HL	TMDF2_11H	0000H	8, 16
F05D7H		TMDF2_11HH			
F05D8H	CAN0送信バッファ・データ・フィールド12・レジスタ2L	TMDF2_12LL	TMDF2_12L	0000H	8, 16
F05D9H		TMDF2_12LH			
F05DAH	CAN0送信バッファ・データ・フィールド12・レジスタ2H	TMDF2_12HL	TMDF2_12H	0000H	8, 16
F05DBH		TMDF2_12HH			
F05DCH	CAN0送信バッファ・データ・フィールド13・レジスタ2L	TMDF2_13LL	TMDF2_13L	0000H	8, 16
F05DDH		TMDF2_13LH			
F05DEH	CAN0送信バッファ・データ・フィールド13・レジスタ2H	TMDF2_13HL	TMDF2_13H	0000H	8, 16
F05DFH		TMDF2_13HH			
F05E0H	CAN0送信バッファ・データ・フィールド14・レジスタ2L	TMDF2_14LL	TMDF2_14L	0000H	8, 16
F05E1H		TMDF2_14LH			
F05E2H	CAN0送信バッファ・データ・フィールド14・レジスタ2H	TMDF2_14HL	TMDF2_14H	0000H	8, 16
F05E3H		TMDF2_14HH			
F05E4H	CAN0送信バッファ・データ・フィールド15・レジスタ2L	TMDF2_15LL	TMDF2_15L	0000H	8, 16
F05E5H		TMDF2_15LH			
F05E6H	CAN0送信バッファ・データ・フィールド15・レジスタ2H	TMDF2_15HL	TMDF2_15H	0000H	8, 16
F05E7H		TMDF2_15HH			
F05E8H	CAN0送信バッファIDレジスタ3L	TMID3LL	TMID3L	0000H	8, 16
F05E9H		TMID3LH			
F05EAH	CAN0送信バッファIDレジスタ3H	TMID3HL	TMID3H	0000H	8, 16
F05EBH		TMID3HH			
F05EEH	CAN0送信バッファ・ポインタ・レジスタ3H	—	TMPTR3H	0000H	8, 16
F05EFH		TMPTR3HH			
F05F0H	CAN0送信バッファCAN-FD制御レジスタ3L	TMFDCTR3LL	TMFDCTR3L	0000H	8, 16
F05F1H		TMFDCTR3LH			
F05F2H	CAN0送信バッファCAN-FD制御レジスタ3H	TMFDCTR3HL	TMFDCTR3H	0000H	8, 16
F05F3H		TMFDCTR3HH			
F05F4H	CAN0送信バッファ・データ・フィールド0・レジスタ3L	TMDF3_0LL	TMDF3_0L	0000H	8, 16
F05F5H		TMDF3_0LH			
F05F6H	CAN0送信バッファ・データ・フィールド0・レジスタ3H	TMDF3_0HL	TMDF3_0H	0000H	8, 16
F05F7H		TMDF3_0HH			
F05F8H	CAN0送信バッファ・データ・フィールド1・レジスタ3L	TMDF3_1LL	TMDF3_1L	0000H	8, 16
F05F9H		TMDF3_1LH			
F05FAH	CAN0送信バッファ・データ・フィールド1・レジスタ3H	TMDF3_1HL	TMDF3_1H	0000H	8, 16
F05FBH		TMDF3_1HH			
F05FCH	CAN0送信バッファ・データ・フィールド2・レジスタ3L	TMDF3_2LL	TMDF3_2L	0000H	8, 16
F05FDH		TMDF3_2LH			
F05FEH	CAN0送信バッファ・データ・フィールド2・レジスタ3H	TMDF3_2HL	TMDF3_2H	0000H	8, 16
F05FFH		TMDF3_2HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 01B (page.1 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-2. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.1) (11/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0600H	CAN0送信バッファ・データ・フィールド3・レジスタ3L	TMDF3_3LL	TMDF3_3L	0000H	8, 16
F0601H		TMDF3_3LH			
F0602H	CAN0送信バッファ・データ・フィールド3・レジスタ3H	TMDF3_3HL	TMDF3_3H	0000H	8, 16
F0603H		TMDF3_3HH			
F0604H	CAN0送信バッファ・データ・フィールド4・レジスタ3L	TMDF3_4LL	TMDF3_4L	0000H	8, 16
F0605H		TMDF3_4LH			
F0606H	CAN0送信バッファ・データ・フィールド4・レジスタ3H	TMDF3_4HL	TMDF3_4H	0000H	8, 16
F0607H		TMDF3_4HH			
F0608H	CAN0送信バッファ・データ・フィールド5・レジスタ3L	TMDF3_5LL	TMDF3_5L	0000H	8, 16
F0609H		TMDF3_5LH			
F060AH	CAN0送信バッファ・データ・フィールド5・レジスタ3H	TMDF3_5HL	TMDF3_5H	0000H	8, 16
F060BH		TMDF3_5HH			
F060CH	CAN0送信バッファ・データ・フィールド6・レジスタ3L	TMDF3_6LL	TMDF3_6L	0000H	8, 16
F060DH		TMDF3_6LH			
F060EH	CAN0送信バッファ・データ・フィールド6・レジスタ3H	TMDF3_6HL	TMDF3_6H	0000H	8, 16
F060FH		TMDF3_6HH			
F0610H	CAN0送信バッファ・データ・フィールド7・レジスタ3L	TMDF3_7LL	TMDF3_7L	0000H	8, 16
F0611H		TMDF3_7LH			
F0612H	CAN0送信バッファ・データ・フィールド7・レジスタ3H	TMDF3_7HL	TMDF3_7H	0000H	8, 16
F0613H		TMDF3_7HH			
F0614H	CAN0送信バッファ・データ・フィールド8・レジスタ3L	TMDF3_8LL	TMDF3_8L	0000H	8, 16
F0615H		TMDF3_8LH			
F0616H	CAN0送信バッファ・データ・フィールド8・レジスタ3H	TMDF3_8HL	TMDF3_8H	0000H	8, 16
F0617H		TMDF3_8HH			
F0618H	CAN0送信バッファ・データ・フィールド9・レジスタ3L	TMDF3_9LL	TMDF3_9L	0000H	8, 16
F0619H		TMDF3_9LH			
F061AH	CAN0送信バッファ・データ・フィールド9・レジスタ3H	TMDF3_9HL	TMDF3_9H	0000H	8, 16
F061BH		TMDF3_9HH			
F061CH	CAN0送信バッファ・データ・フィールド10・レジスタ3L	TMDF3_10LL	TMDF3_10L	0000H	8, 16
F061DH		TMDF3_10LH			
F061EH	CAN0送信バッファ・データ・フィールド10・レジスタ3H	TMDF3_10HL	TMDF3_10H	0000H	8, 16
F061FH		TMDF3_10HH			
F0620H	CAN0送信バッファ・データ・フィールド11・レジスタ3L	TMDF3_11LL	TMDF3_11L	0000H	8, 16
F0621H		TMDF3_11LH			
F0622H	CAN0送信バッファ・データ・フィールド11・レジスタ3H	TMDF3_11HL	TMDF3_11H	0000H	8, 16
F0623H		TMDF3_11HH			
F0624H	CAN0送信バッファ・データ・フィールド12・レジスタ3L	TMDF3_12LL	TMDF3_12L	0000H	8, 16
F0625H		TMDF3_12LH			
F0626H	CAN0送信バッファ・データ・フィールド12・レジスタ3H	TMDF3_12HL	TMDF3_12H	0000H	8, 16
F0627H		TMDF3_12HH			
F0628H	CAN0送信バッファ・データ・フィールド13・レジスタ3L	TMDF3_13LL	TMDF3_13L	0000H	8, 16
F0629H		TMDF3_13LH			
F062AH	CAN0送信バッファ・データ・フィールド13・レジスタ3H	TMDF3_13HL	TMDF3_13H	0000H	8, 16
F062BH		TMDF3_13HH			
F062CH	CAN0送信バッファ・データ・フィールド14・レジスタ3L	TMDF3_14LL	TMDF3_14L	0000H	8, 16
F062DH		TMDF3_14LH			
F062EH	CAN0送信バッファ・データ・フィールド14・レジスタ3H	TMDF3_14HL	TMDF3_14H	0000H	8, 16
F062FH		TMDF3_14HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 01B (page.1 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-2. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.1) (12/12)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0630H	CAN0送信バッファ・データ・フィールド15・レジスタ3L	TMDF3_15LL	TMDF3_15L	0000H	8, 16
F0631H		TMDF3_15LH			
F0632H	CAN0送信バッファ・データ・フィールド15・レジスタ3H	TMDF3_15HL	TMDF3_15H	0000H	8, 16
F0633H		TMDF3_15HH			
F0640H	CAN0送信履歴アクセス・レジスタ0L	THLACC0LL	THLACC0L	0000H	8, 16
F0641H		—			
F0642H	CAN0送信履歴アクセス・レジスタ0H	THLACC0HL	THLACC0H	0000H	8, 16
F0643H		THLACC0HH			
F0644H	CAN0送信履歴アクセス・レジスタ1L	THLACC1LL	THLACC1L	0000H	8, 16
F0645H		THLACC1LH			
F0646H	CAN0送信履歴アクセス・レジスタ1H	THLACC1HL	THLACC1H	0000H	8, 16
F0647H		—			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 01B (page.1 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-3. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.2) (1/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0420H	CAN受信バッファIDレジスタ0L	RMID0LL	RMID0L	0000H	8, 16
F0421H		RMID0LH			
F0422H	CAN受信バッファIDレジスタ0H	RMID0HL	RMID0H	0000H	8, 16
F0423H		RMID0HH			
F0424H	CAN受信バッファ・ポインタ・レジスタ0L	RMPTR0LL	RMPTR0L	0000H	8, 16
F0425H		RMPTR0LH			
F0426H	CAN受信バッファ・ポインタ・レジスタ0H	—	RMPTR0H	0000H	8, 16
F0427H		RMPTR0HH			
F0428H	CAN受信バッファCAN-FDステータス・レジスタ0L	RMFDSTS0LL	RMFDSTS0L	0000H	8, 16
F0429H		RMFDSTS0LH			
F042AH	CAN受信バッファCAN-FDステータス・レジスタ0H	RMFDSTS0HL	RMFDSTS0H	0000H	8, 16
F042BH		RMFDSTS0HH			
F042CH	CAN受信バッファ・データ・フィールド0・レジスタ0L	RMDF0_0LL	RMDF0_0L	0000H	8, 16
F042DH		RMDF0_0LH			
F042EH	CAN受信バッファ・データ・フィールド0・レジスタ0H	RMDF0_0HL	RMDF0_0H	0000H	8, 16
F042FH		RMDF0_0HH			
F0430H	CAN受信バッファ・データ・フィールド1・レジスタ0L	RMDF0_1LL	RMDF0_1L	0000H	8, 16
F0431H		RMDF0_1LH			
F0432H	CAN受信バッファ・データ・フィールド1・レジスタ0H	RMDF0_1HL	RMDF0_1H	0000H	8, 16
F0433H		RMDF0_1HH			
F0434H	CAN受信バッファ・データ・フィールド2・レジスタ0L	RMDF0_2LL	RMDF0_2L	0000H	8, 16
F0435H		RMDF0_2LH			
F0436H	CAN受信バッファ・データ・フィールド2・レジスタ0H	RMDF0_2HL	RMDF0_2H	0000H	8, 16
F0437H		RMDF0_2HH			
F0438H	CAN受信バッファ・データ・フィールド3・レジスタ0L	RMDF0_3LL	RMDF0_3L	0000H	8, 16
F0439H		RMDF0_3LH			
F043AH	CAN受信バッファ・データ・フィールド3・レジスタ0H	RMDF0_3HL	RMDF0_3H	0000H	8, 16
F043BH		RMDF0_3HH			
F043CH	CAN受信バッファ・データ・フィールド4・レジスタ0L	RMDF0_4LL	RMDF0_4L	0000H	8, 16
F043DH		RMDF0_4LH			
F043EH	CAN受信バッファ・データ・フィールド4・レジスタ0H	RMDF0_4HL	RMDF0_4H	0000H	8, 16
F043FH		RMDF0_4HH			
F0440H	CAN受信バッファ・データ・フィールド5・レジスタ0L	RMDF0_5LL	RMDF0_5L	0000H	8, 16
F0441H		RMDF0_5LH			
F0442H	CAN受信バッファ・データ・フィールド5・レジスタ0H	RMDF0_5HL	RMDF0_5H	0000H	8, 16
F0443H		RMDF0_5HH			
F0444H	CAN受信バッファ・データ・フィールド6・レジスタ0L	RMDF0_6LL	RMDF0_6L	0000H	8, 16
F0445H		RMDF0_6LH			
F0446H	CAN受信バッファ・データ・フィールド6・レジスタ0H	RMDF0_6HL	RMDF0_6H	0000H	8, 16
F0447H		RMDF0_6HH			
F0448H	CAN受信バッファ・データ・フィールド7・レジスタ0L	RMDF0_7LL	RMDF0_7L	0000H	8, 16
F0449H		RMDF0_7LH			
F044AH	CAN受信バッファ・データ・フィールド7・レジスタ0H	RMDF0_7HL	RMDF0_7H	0000H	8, 16
F044BH		RMDF0_7HH			
F044CH	CAN受信バッファ・データ・フィールド8・レジスタ0L	RMDF0_8LL	RMDF0_8L	0000H	8, 16
F044DH		RMDF0_8LH			
F044EH	CAN受信バッファ・データ・フィールド8・レジスタ0H	RMDF0_8HL	RMDF0_8H	0000H	8, 16
F044FH		RMDF0_8HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 10B (page.2 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-3. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.2) (2/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0450H	CAN受信バッファ・データ・フィールド9・レジスタ0L	RMDF0_9LL	RMDF0_9L	0000H	8, 16
F0451H		RMDF0_9LH			
F0452H	CAN受信バッファ・データ・フィールド9・レジスタ0H	RMDF0_9HL	RMDF0_9H	0000H	8, 16
F0453H		RMDF0_9HH			
F0454H	CAN受信バッファ・データ・フィールド10・レジスタ0L	RMDF0_10LL	RMDF0_10L	0000H	8, 16
F0455H		RMDF0_10LH			
F0456H	CAN受信バッファ・データ・フィールド10・レジスタ0H	RMDF0_10HL	RMDF0_10H	0000H	8, 16
F0457H		RMDF0_10HH			
F0458H	CAN受信バッファ・データ・フィールド11・レジスタ0L	RMDF0_11LL	RMDF0_11L	0000H	8, 16
F0459H		RMDF0_11LH			
F045AH	CAN受信バッファ・データ・フィールド11・レジスタ0H	RMDF0_11HL	RMDF0_11H	0000H	8, 16
F045BH		RMDF0_11HH			
F045CH	CAN受信バッファ・データ・フィールド12・レジスタ0L	RMDF0_12LL	RMDF0_12L	0000H	8, 16
F045DH		RMDF0_12LH			
F045EH	CAN受信バッファ・データ・フィールド12・レジスタ0H	RMDF0_12HL	RMDF0_12H	0000H	8, 16
F045FH		RMDF0_12HH			
F0460H	CAN受信バッファ・データ・フィールド13・レジスタ0L	RMDF0_13LL	RMDF0_13L	0000H	8, 16
F0461H		RMDF0_13LH			
F0462H	CAN受信バッファ・データ・フィールド13・レジスタ0H	RMDF0_13HL	RMDF0_13H	0000H	8, 16
F0463H		RMDF0_13HH			
F0464H	CAN受信バッファ・データ・フィールド14・レジスタ0L	RMDF0_14LL	RMDF0_14L	0000H	8, 16
F0465H		RMDF0_14LH			
F0466H	CAN受信バッファ・データ・フィールド14・レジスタ0H	RMDF0_14HL	RMDF0_14H	0000H	8, 16
F0467H		RMDF0_14HH			
F0468H	CAN受信バッファ・データ・フィールド15・レジスタ0L	RMDF0_15LL	RMDF0_15L	0000H	8, 16
F0469H		RMDF0_15LH			
F046AH	CAN受信バッファ・データ・フィールド15・レジスタ0H	RMDF0_15HL	RMDF0_15H	0000H	8, 16
F046BH		RMDF0_15HH			
F046CH	CAN受信バッファIDレジスタ1L	RMID1LL	RMID1L	0000H	8, 16
F046DH		RMID1LH			
F046EH	CAN受信バッファIDレジスタ1H	RMID1HL	RMID1H	0000H	8, 16
F046FH		RMID1HH			
F0470H	CAN受信バッファ・ポインタ・レジスタ1L	RMPTR1LL	RMPTR1L	0000H	8, 16
F0471H		RMPTR1LH			
F0472H	CAN受信バッファ・ポインタ・レジスタ1H	—	RMPTR1H	0000H	8, 16
F0473H		RMPTR1HH			
F0474H	CAN受信バッファCAN-FDステータス・レジスタ1L	RMFDSTS1LL	RMFDSTS1L	0000H	8, 16
F0475H		RMFDSTS1LH			
F0476H	CAN受信バッファCAN-FDステータス・レジスタ1H	RMFDSTS1HL	RMFDSTS1H	0000H	8, 16
F0477H		RMFDSTS1HH			
F0478H	CAN受信バッファ・データ・フィールド0・レジスタ1L	RMDF1_0LL	RMDF1_0L	0000H	8, 16
F0479H		RMDF1_0LH			
F047AH	CAN受信バッファ・データ・フィールド0・レジスタ1H	RMDF1_0HL	RMDF1_0H	0000H	8, 16
F047BH		RMDF1_0HH			
F047CH	CAN受信バッファ・データ・フィールド1・レジスタ1L	RMDF1_1LL	RMDF1_1L	0000H	8, 16
F047DH		RMDF1_1LH			
F047EH	CAN受信バッファ・データ・フィールド1・レジスタ1H	RMDF1_1HL	RMDF1_1H	0000H	8, 16
F047FH		RMDF1_1HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 10B (page.2 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-3. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.2) (3/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0480H	CAN受信バッファ・データ・フィールド2・レジスタ1L	RMDF1_2LL	RMDF1_2L	0000H	8, 16
F0481H		RMDF1_2LH			
F0482H	CAN受信バッファ・データ・フィールド2・レジスタ1H	RMDF1_2HL	RMDF1_2H	0000H	8, 16
F0483H		RMDF1_2HH			
F0484H	CAN受信バッファ・データ・フィールド3・レジスタ1L	RMDF1_3LL	RMDF1_3L	0000H	8, 16
F0485H		RMDF1_3LH			
F0486H	CAN受信バッファ・データ・フィールド3・レジスタ1H	RMDF1_3HL	RMDF1_3H	0000H	8, 16
F0487H		RMDF1_3HH			
F0488H	CAN受信バッファ・データ・フィールド4・レジスタ1L	RMDF1_4LL	RMDF1_4L	0000H	8, 16
F0489H		RMDF1_4LH			
F048AH	CAN受信バッファ・データ・フィールド4・レジスタ1H	RMDF1_4HL	RMDF1_4H	0000H	8, 16
F048BH		RMDF1_4HH			
F048CH	CAN受信バッファ・データ・フィールド5・レジスタ1L	RMDF1_5LL	RMDF1_5L	0000H	8, 16
F048DH		RMDF1_5LH			
F048EH	CAN受信バッファ・データ・フィールド5・レジスタ1H	RMDF1_5HL	RMDF1_5H	0000H	8, 16
F048FH		RMDF1_5HH			
F0490H	CAN受信バッファ・データ・フィールド6・レジスタ1L	RMDF1_6LL	RMDF1_6L	0000H	8, 16
F0491H		RMDF1_6LH			
F0492H	CAN受信バッファ・データ・フィールド6・レジスタ1H	RMDF1_6HL	RMDF1_6H	0000H	8, 16
F0493H		RMDF1_6HH			
F0494H	CAN受信バッファ・データ・フィールド7・レジスタ1L	RMDF1_7LL	RMDF1_7L	0000H	8, 16
F0495H		RMDF1_7LH			
F0496H	CAN受信バッファ・データ・フィールド7・レジスタ1H	RMDF1_7HL	RMDF1_7H	0000H	8, 16
F0497H		RMDF1_7HH			
F0498H	CAN受信バッファ・データ・フィールド8・レジスタ1L	RMDF1_8LL	RMDF1_8L	0000H	8, 16
F0499H		RMDF1_8LH			
F049AH	CAN受信バッファ・データ・フィールド8・レジスタ1H	RMDF1_8HL	RMDF1_8H	0000H	8, 16
F049BH		RMDF1_8HH			
F049CH	CAN受信バッファ・データ・フィールド9・レジスタ1L	RMDF1_9LL	RMDF1_9L	0000H	8, 16
F049DH		RMDF1_9LH			
F049EH	CAN受信バッファ・データ・フィールド9・レジスタ1H	RMDF1_9HL	RMDF1_9H	0000H	8, 16
F049FH		RMDF1_9HH			
F04A0H	CAN受信バッファ・データ・フィールド10・レジスタ1L	RMDF1_10LL	RMDF1_10L	0000H	8, 16
F04A1H		RMDF1_10LH			
F04A2H	CAN受信バッファ・データ・フィールド10・レジスタ1H	RMDF1_10HL	RMDF1_10H	0000H	8, 16
F04A3H		RMDF1_10HH			
F04A4H	CAN受信バッファ・データ・フィールド11・レジスタ1L	RMDF1_11LL	RMDF1_11L	0000H	8, 16
F04A5H		RMDF1_11LH			
F04A6H	CAN受信バッファ・データ・フィールド11・レジスタ1H	RMDF1_11HL	RMDF1_11H	0000H	8, 16
F04A7H		RMDF1_11HH			
F04A8H	CAN受信バッファ・データ・フィールド12・レジスタ1L	RMDF1_12LL	RMDF1_12L	0000H	8, 16
F04A9H		RMDF1_12LH			
F04AAH	CAN受信バッファ・データ・フィールド12・レジスタ1H	RMDF1_12HL	RMDF1_12H	0000H	8, 16
F04ABH		RMDF1_12HH			
F04ACH	CAN受信バッファ・データ・フィールド13・レジスタ1L	RMDF1_13LL	RMDF1_13L	0000H	8, 16
F04ADH		RMDF1_13LH			
F04AEH	CAN受信バッファ・データ・フィールド13・レジスタ1H	RMDF1_13HL	RMDF1_13H	0000H	8, 16
F04AFH		RMDF1_13HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 10B (page.2 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-3. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.2) (4/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F04B0H	CAN受信バッファ・データ・フィールド14・レジスタ1L	RMDF1_14LL	RMDF1_14L	0000H	8, 16
F04B1H		RMDF1_14LH			
F04B2H	CAN受信バッファ・データ・フィールド14・レジスタ1H	RMDF1_14HL	RMDF1_14H	0000H	8, 16
F04B3H		RMDF1_14HH			
F04B4H	CAN受信バッファ・データ・フィールド15・レジスタ1L	RMDF1_15LL	RMDF1_15L	0000H	8, 16
F04B5H		RMDF1_15LH			
F04B6H	CAN受信バッファ・データ・フィールド15・レジスタ1H	RMDF1_15HL	RMDF1_15H	0000H	8, 16
F04B7H		RMDF1_15HH			
F04B8H	CAN受信バッファIDレジスタ2L	RMID2LL	RMID2L	0000H	8, 16
F04B9H		RMID2LH			
F04BAH	CAN受信バッファIDレジスタ2H	RMID2HL	RMID2H	0000H	8, 16
F04BBH		RMID2HH			
F04BCH	CAN受信バッファ・ポインタ・レジスタ2L	RMPTR2LL	RMPTR2L	0000H	8, 16
F04BDH		RMPTR2LH			
F04BEH	CAN受信バッファ・ポインタ・レジスタ2H	—	RMPTR2H	0000H	8, 16
F04BFH		RMPTR2HH			
F04C0H	CAN受信バッファCAN-FDステータス・レジスタ2L	RMFDSTS2LL	RMFDSTS2L	0000H	8, 16
F04C1H		RMFDSTS2LH			
F04C2H	CAN受信バッファCAN-FDステータス・レジスタ2H	RMFDSTS2HL	RMFDSTS2H	0000H	8, 16
F04C3H		RMFDSTS2HH			
F04C4H	CAN受信バッファ・データ・フィールド0・レジスタ2L	RMDF2_0LL	RMDF2_0L	0000H	8, 16
F04C5H		RMDF2_0LH			
F04C6H	CAN受信バッファ・データ・フィールド0・レジスタ2H	RMDF2_0HL	RMDF2_0H	0000H	8, 16
F04C7H		RMDF2_0HH			
F04C8H	CAN受信バッファ・データ・フィールド1・レジスタ2L	RMDF2_1LL	RMDF2_1L	0000H	8, 16
F04C9H		RMDF2_1LH			
F04CAH	CAN受信バッファ・データ・フィールド1・レジスタ2H	RMDF2_1HL	RMDF2_1H	0000H	8, 16
F04CBH		RMDF2_1HH			
F04CCH	CAN受信バッファ・データ・フィールド2・レジスタ2L	RMDF2_2LL	RMDF2_2L	0000H	8, 16
F04CDH		RMDF2_2LH			
F04CEH	CAN受信バッファ・データ・フィールド2・レジスタ2H	RMDF2_2HL	RMDF2_2H	0000H	8, 16
F04CFH		RMDF2_2HH			
F04D0H	CAN受信バッファ・データ・フィールド3・レジスタ2L	RMDF2_3LL	RMDF2_3L	0000H	8, 16
F04D1H		RMDF2_3LH			
F04D2H	CAN受信バッファ・データ・フィールド3・レジスタ2H	RMDF2_3HL	RMDF2_3H	0000H	8, 16
F04D3H		RMDF2_3HH			
F04D4H	CAN受信バッファ・データ・フィールド4・レジスタ2L	RMDF2_4LL	RMDF2_4L	0000H	8, 16
F04D5H		RMDF2_4LH			
F04D6H	CAN受信バッファ・データ・フィールド4・レジスタ2H	RMDF2_4HL	RMDF2_4H	0000H	8, 16
F04D7H		RMDF2_4HH			
F04D8H	CAN受信バッファ・データ・フィールド5・レジスタ2L	RMDF2_5LL	RMDF2_5L	0000H	8, 16
F04D9H		RMDF2_5LH			
F04DAH	CAN受信バッファ・データ・フィールド5・レジスタ2H	RMDF2_5HL	RMDF2_5H	0000H	8, 16
F04DBH		RMDF2_5HH			
F04DCH	CAN受信バッファ・データ・フィールド6・レジスタ2L	RMDF2_6LL	RMDF2_6L	0000H	8, 16
F04DDH		RMDF2_6LH			
F04DEH	CAN受信バッファ・データ・フィールド6・レジスタ2H	RMDF2_6HL	RMDF2_6H	0000H	8, 16
F04DFH		RMDF2_6HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 10B (page.2 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-3. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.2) (5/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F04E0H	CAN受信バッファ・データ・フィールド7・レジスタ2L	RMDF2_7LL	RMDF2_7L	0000H	8, 16
F04E1H		RMDF2_7LH			
F04E2H	CAN受信バッファ・データ・フィールド7・レジスタ2H	RMDF2_7HL	RMDF2_7H	0000H	8, 16
F04E3H		RMDF2_7HH			
F04E4H	CAN受信バッファ・データ・フィールド8・レジスタ2L	RMDF2_8LL	RMDF2_8L	0000H	8, 16
F04E5H		RMDF2_8LH			
F04E6H	CAN受信バッファ・データ・フィールド8・レジスタ2H	RMDF2_8HL	RMDF2_8H	0000H	8, 16
F04E7H		RMDF2_8HH			
F04E8H	CAN受信バッファ・データ・フィールド9・レジスタ2L	RMDF2_9LL	RMDF2_9L	0000H	8, 16
F04E9H		RMDF2_9LH			
F04EAH	CAN受信バッファ・データ・フィールド9・レジスタ2H	RMDF2_9HL	RMDF2_9H	0000H	8, 16
F04EBH		RMDF2_9HH			
F04ECH	CAN受信バッファ・データ・フィールド10・レジスタ2L	RMDF2_10LL	RMDF2_10L	0000H	8, 16
F04EDH		RMDF2_10LH			
F04EEH	CAN受信バッファ・データ・フィールド10・レジスタ2H	RMDF2_10HL	RMDF2_10H	0000H	8, 16
F04EFH		RMDF2_10HH			
F04F0H	CAN受信バッファ・データ・フィールド11・レジスタ2L	RMDF2_11LL	RMDF2_11L	0000H	8, 16
F04F1H		RMDF2_11LH			
F04F2H	CAN受信バッファ・データ・フィールド11・レジスタ2H	RMDF2_11HL	RMDF2_11H	0000H	8, 16
F04F3H		RMDF2_11HH			
F04F4H	CAN受信バッファ・データ・フィールド12・レジスタ2L	RMDF2_12LL	RMDF2_12L	0000H	8, 16
F04F5H		RMDF2_12LH			
F04F6H	CAN受信バッファ・データ・フィールド12・レジスタ2H	RMDF2_12HL	RMDF2_12H	0000H	8, 16
F04F7H		RMDF2_12HH			
F04F8H	CAN受信バッファ・データ・フィールド13・レジスタ2L	RMDF2_13LL	RMDF2_13L	0000H	8, 16
F04F9H		RMDF2_13LH			
F04FAH	CAN受信バッファ・データ・フィールド13・レジスタ2H	RMDF2_13HL	RMDF2_13H	0000H	8, 16
F04FBH		RMDF2_13HH			
F04FCH	CAN受信バッファ・データ・フィールド14・レジスタ2L	RMDF2_14LL	RMDF2_14L	0000H	8, 16
F04FDH		RMDF2_14LH			
F04FEH	CAN受信バッファ・データ・フィールド14・レジスタ2H	RMDF2_14HL	RMDF2_14H	0000H	8, 16
F04FFH		RMDF2_14HH			
F0500H	CAN受信バッファ・データ・フィールド15・レジスタ2L	RMDF2_15LL	RMDF2_15L	0000H	8, 16
F0501H		RMDF2_15LH			
F0502H	CAN受信バッファ・データ・フィールド15・レジスタ2H	RMDF2_15HL	RMDF2_15H	0000H	8, 16
F0503H		RMDF2_15HH			
F0504H	CAN受信バッファIDレジスタ3L	RMID3LL	RMID3L	0000H	8, 16
F0505H		RMID3LH			
F0506H	CAN受信バッファIDレジスタ3H	RMID3HL	RMID3H	0000H	8, 16
F0507H		RMID3HH			
F0508H	CAN受信バッファ・ポインタ・レジスタ3L	RMPTR3LL	RMPTR3L	0000H	8, 16
F0509H		RMPTR3LH			
F050AH	CAN受信バッファ・ポインタ・レジスタ3H	—	RMPTR3H	0000H	8, 16
F050BH		RMPTR3HH			
F050CH	CAN受信バッファCAN-FDステータス・レジスタ3L	RMFDSTS3LL	RMFDSTS3L	0000H	8, 16
F050DH		RMFDSTS3LH			
F050EH	CAN受信バッファCAN-FDステータス・レジスタ3H	RMFDSTS3HL	RMFDSTS3H	0000H	8, 16
F050FH		RMFDSTS3HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 10B (page.2 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-3. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.2) (6/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0510H	CAN受信バッファ・データ・フィールド0・レジスタ3L	RMDF3_0LL	RMDF3_0L	0000H	8, 16
F0511H		RMDF3_0LH			
F0512H	CAN受信バッファ・データ・フィールド0・レジスタ3H	RMDF3_0HL	RMDF3_0H	0000H	8, 16
F0513H		RMDF3_0HH			
F0514H	CAN受信バッファ・データ・フィールド1・レジスタ3L	RMDF3_1LL	RMDF3_1L	0000H	8, 16
F0515H		RMDF3_1LH			
F0516H	CAN受信バッファ・データ・フィールド1・レジスタ3H	RMDF3_1HL	RMDF3_1H	0000H	8, 16
F0517H		RMDF3_1HH			
F0518H	CAN受信バッファ・データ・フィールド2・レジスタ3L	RMDF3_2LL	RMDF3_2L	0000H	8, 16
F0519H		RMDF3_2LH			
F051AH	CAN受信バッファ・データ・フィールド2・レジスタ3H	RMDF3_2HL	RMDF3_2H	0000H	8, 16
F051BH		RMDF3_2HH			
F051CH	CAN受信バッファ・データ・フィールド3・レジスタ3L	RMDF3_3LL	RMDF3_3L	0000H	8, 16
F051DH		RMDF3_3LH			
F051EH	CAN受信バッファ・データ・フィールド3・レジスタ3H	RMDF3_3HL	RMDF3_3H	0000H	8, 16
F051FH		RMDF3_3HH			
F0520H	CAN受信バッファ・データ・フィールド4・レジスタ3L	RMDF3_4LL	RMDF3_4L	0000H	8, 16
F0521H		RMDF3_4LH			
F0522H	CAN受信バッファ・データ・フィールド4・レジスタ3H	RMDF3_4HL	RMDF3_4H	0000H	8, 16
F0523H		RMDF3_4HH			
F0524H	CAN受信バッファ・データ・フィールド5・レジスタ3L	RMDF3_5LL	RMDF3_5L	0000H	8, 16
F0525H		RMDF3_5LH			
F0526H	CAN受信バッファ・データ・フィールド5・レジスタ3H	RMDF3_5HL	RMDF3_5H	0000H	8, 16
F0527H		RMDF3_5HH			
F0528H	CAN受信バッファ・データ・フィールド6・レジスタ3L	RMDF3_6LL	RMDF3_6L	0000H	8, 16
F0529H		RMDF3_6LH			
F052AH	CAN受信バッファ・データ・フィールド6・レジスタ3H	RMDF3_6HL	RMDF3_6H	0000H	8, 16
F052BH		RMDF3_6HH			
F052CH	CAN受信バッファ・データ・フィールド7・レジスタ3L	RMDF3_7LL	RMDF3_7L	0000H	8, 16
F052DH		RMDF3_7LH			
F052EH	CAN受信バッファ・データ・フィールド7・レジスタ3H	RMDF3_7HL	RMDF3_7H	0000H	8, 16
F052FH		RMDF3_7HH			
F0530H	CAN受信バッファ・データ・フィールド8・レジスタ3L	RMDF3_8LL	RMDF3_8L	0000H	8, 16
F0531H		RMDF3_8LH			
F0532H	CAN受信バッファ・データ・フィールド8・レジスタ3H	RMDF3_8HL	RMDF3_8H	0000H	8, 16
F0533H		RMDF3_8HH			
F0534H	CAN受信バッファ・データ・フィールド9・レジスタ3L	RMDF3_9LL	RMDF3_9L	0000H	8, 16
F0535H		RMDF3_9LH			
F0536H	CAN受信バッファ・データ・フィールド9・レジスタ3H	RMDF3_9HL	RMDF3_9H	0000H	8, 16
F0537H		RMDF3_9HH			
F0538H	CAN受信バッファ・データ・フィールド10・レジスタ3L	RMDF3_10LL	RMDF3_10L	0000H	8, 16
F0539H		RMDF3_10LH			
F053AH	CAN受信バッファ・データ・フィールド10・レジスタ3H	RMDF3_10HL	RMDF3_10H	0000H	8, 16
F053BH		RMDF3_10HH			
F053CH	CAN受信バッファ・データ・フィールド11・レジスタ3L	RMDF3_11LL	RMDF3_11L	0000H	8, 16
F053DH		RMDF3_11LH			
F053EH	CAN受信バッファ・データ・フィールド11・レジスタ3H	RMDF3_11HL	RMDF3_11H	0000H	8, 16
F053FH		RMDF3_11HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 10B (page.2 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-3. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.2) (7/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0540H	CAN受信バッファ・データ・フィールド12・レジスタ3L	RMDF3_12LL	RMDF3_12L	0000H	8, 16
F0541H		RMDF3_12LH			
F0542H	CAN受信バッファ・データ・フィールド12・レジスタ3H	RMDF3_12HL	RMDF3_12H	0000H	8, 16
F0543H		RMDF3_12HH			
F0544H	CAN受信バッファ・データ・フィールド13・レジスタ3L	RMDF3_13LL	RMDF3_13L	0000H	8, 16
F0545H		RMDF3_13LH			
F0546H	CAN受信バッファ・データ・フィールド13・レジスタ3H	RMDF3_13HL	RMDF3_13H	0000H	8, 16
F0547H		RMDF3_13HH			
F0548H	CAN受信バッファ・データ・フィールド14・レジスタ3L	RMDF3_14LL	RMDF3_14L	0000H	8, 16
F0549H		RMDF3_14LH			
F054AH	CAN受信バッファ・データ・フィールド14・レジスタ3H	RMDF3_14HL	RMDF3_14H	0000H	8, 16
F054BH		RMDF3_14HH			
F054CH	CAN受信バッファ・データ・フィールド15・レジスタ3L	RMDF3_15LL	RMDF3_15L	0000H	8, 16
F054DH		RMDF3_15LH			
F054EH	CAN受信バッファ・データ・フィールド15・レジスタ3H	RMDF3_15HL	RMDF3_15H	0000H	8, 16
F054FH		RMDF3_15HH			
F0550H	CAN受信バッファIDレジスタ4L	RMID4LL	RMID4L	0000H	8, 16
F0551H		RMID4LH			
F0552H	CAN受信バッファIDレジスタ4H	RMID4HL	RMID4H	0000H	8, 16
F0553H		RMID4HH			
F0554H	CAN受信バッファ・ポインタ・レジスタ4L	RMPTR4LL	RMPTR4L	0000H	8, 16
F0555H		RMPTR4LH			
F0556H	CAN受信バッファ・ポインタ・レジスタ4H	—	RMPTR4H	0000H	8, 16
F0557H		RMPTR4HH			
F0558H	CAN受信バッファCAN-FDステータス・レジスタ4L	RMFDSTS4LL	RMFDSTS4L	0000H	8, 16
F0559H		RMFDSTS4LH			
F055AH	CAN受信バッファCAN-FDステータス・レジスタ4H	RMFDSTS4HL	RMFDSTS4H	0000H	8, 16
F055BH		RMFDSTS4HH			
F055CH	CAN受信バッファ・データ・フィールド0・レジスタ4L	RMDF4_0LL	RMDF4_0L	0000H	8, 16
F055DH		RMDF4_0LH			
F055EH	CAN受信バッファ・データ・フィールド0・レジスタ4H	RMDF4_0HL	RMDF4_0H	0000H	8, 16
F055FH		RMDF4_0HH			
F0560H	CAN受信バッファ・データ・フィールド1・レジスタ4L	RMDF4_1LL	RMDF4_1L	0000H	8, 16
F0561H		RMDF4_1LH			
F0562H	CAN受信バッファ・データ・フィールド1・レジスタ4H	RMDF4_1HL	RMDF4_1H	0000H	8, 16
F0563H		RMDF4_1HH			
F0564H	CAN受信バッファ・データ・フィールド2・レジスタ4L	RMDF4_2LL	RMDF4_2L	0000H	8, 16
F0565H		RMDF4_2LH			
F0566H	CAN受信バッファ・データ・フィールド2・レジスタ4H	RMDF4_2HL	RMDF4_2H	0000H	8, 16
F0567H		RMDF4_2HH			
F0568H	CAN受信バッファ・データ・フィールド3・レジスタ4L	RMDF4_3LL	RMDF4_3L	0000H	8, 16
F0569H		RMDF4_3LH			
F056AH	CAN受信バッファ・データ・フィールド3・レジスタ4H	RMDF4_3HL	RMDF4_3H	0000H	8, 16
F056BH		RMDF4_3HH			
F056CH	CAN受信バッファ・データ・フィールド4・レジスタ4L	RMDF4_4LL	RMDF4_4L	0000H	8, 16
F056DH		RMDF4_4LH			
F056EH	CAN受信バッファ・データ・フィールド4・レジスタ4H	RMDF4_4HL	RMDF4_4H	0000H	8, 16
F056FH		RMDF4_4HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 10B (page.2 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-3. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.2) (8/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0570H	CAN受信バッファ・データ・フィールド5・レジスタ4L	RMDF4_5LL	RMDF4_5L	0000H	8, 16
F0571H		RMDF4_5LH			
F0572H	CAN受信バッファ・データ・フィールド5・レジスタ4H	RMDF4_5HL	RMDF4_5H	0000H	8, 16
F0573H		RMDF4_5HH			
F0574H	CAN受信バッファ・データ・フィールド6・レジスタ4L	RMDF4_6LL	RMDF4_6L	0000H	8, 16
F0575H		RMDF4_6LH			
F0576H	CAN受信バッファ・データ・フィールド6・レジスタ4H	RMDF4_6HL	RMDF4_6H	0000H	8, 16
F0577H		RMDF4_6HH			
F0578H	CAN受信バッファ・データ・フィールド7・レジスタ4L	RMDF4_7LL	RMDF4_7L	0000H	8, 16
F0579H		RMDF4_7LH			
F057AH	CAN受信バッファ・データ・フィールド7・レジスタ4H	RMDF4_7HL	RMDF4_7H	0000H	8, 16
F057BH		RMDF4_7HH			
F057CH	CAN受信バッファ・データ・フィールド8・レジスタ4L	RMDF4_8LL	RMDF4_8L	0000H	8, 16
F057DH		RMDF4_8LH			
F057EH	CAN受信バッファ・データ・フィールド8・レジスタ4H	RMDF4_8HL	RMDF4_8H	0000H	8, 16
F057FH		RMDF4_8HH			
F0580H	CAN受信バッファ・データ・フィールド9・レジスタ4L	RMDF4_9LL	RMDF4_9L	0000H	8, 16
F0581H		RMDF4_9LH			
F0582H	CAN受信バッファ・データ・フィールド9・レジスタ4H	RMDF4_9HL	RMDF4_9H	0000H	8, 16
F0583H		RMDF4_9HH			
F0584H	CAN受信バッファ・データ・フィールド10・レジスタ4L	RMDF4_10LL	RMDF4_10L	0000H	8, 16
F0585H		RMDF4_10LH			
F0586H	CAN受信バッファ・データ・フィールド10・レジスタ4H	RMDF4_10HL	RMDF4_10H	0000H	8, 16
F0587H		RMDF4_10HH			
F0588H	CAN受信バッファ・データ・フィールド11・レジスタ4L	RMDF4_11LL	RMDF4_11L	0000H	8, 16
F0589H		RMDF4_11LH			
F058AH	CAN受信バッファ・データ・フィールド11・レジスタ4H	RMDF4_11HL	RMDF4_11H	0000H	8, 16
F058BH		RMDF4_11HH			
F058CH	CAN受信バッファ・データ・フィールド12・レジスタ4L	RMDF4_12LL	RMDF4_12L	0000H	8, 16
F058DH		RMDF4_12LH			
F058EH	CAN受信バッファ・データ・フィールド12・レジスタ4H	RMDF4_12HL	RMDF4_12H	0000H	8, 16
F058FH		RMDF4_12HH			
F0590H	CAN受信バッファ・データ・フィールド13・レジスタ4L	RMDF4_13LL	RMDF4_13L	0000H	8, 16
F0591H		RMDF4_13LH			
F0592H	CAN受信バッファ・データ・フィールド13・レジスタ4H	RMDF4_13HL	RMDF4_13H	0000H	8, 16
F0593H		RMDF4_13HH			
F0594H	CAN受信バッファ・データ・フィールド14・レジスタ4L	RMDF4_14LL	RMDF4_14L	0000H	8, 16
F0595H		RMDF4_14LH			
F0596H	CAN受信バッファ・データ・フィールド14・レジスタ4H	RMDF4_14HL	RMDF4_14H	0000H	8, 16
F0597H		RMDF4_14HH			
F0598H	CAN受信バッファ・データ・フィールド15・レジスタ4L	RMDF4_15LL	RMDF4_15L	0000H	8, 16
F0599H		RMDF4_15LH			
F059AH	CAN受信バッファ・データ・フィールド15・レジスタ4H	RMDF4_15HL	RMDF4_15H	0000H	8, 16
F059BH		RMDF4_15HH			
F059CH	CAN受信バッファIDレジスタ5L	RMID5LL	RMID5L	0000H	8, 16
F059DH		RMID5LH			
F059EH	CAN受信バッファIDレジスタ5H	RMID5HL	RMID5H	0000H	8, 16
F059FH		RMID5HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 10B (page.2 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-3. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.2) (9/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F05A0H	CAN受信バッファ・ポインタ・レジスタ5L	RMPTR5LL	RMPTR5L	0000H	8, 16
F05A1H		RMPTR5LH			
F05A2H	CAN受信バッファ・ポインタ・レジスタ5H	—	RMPTR5H	0000H	8, 16
F05A3H		RMPTR5HH			
F05A4H	CAN受信バッファCAN-FDステータス・レジスタ5L	RMFDSTS5LL	RMFDSTS5L	0000H	8, 16
F05A5H		RMFDSTS5LH			
F05A6H	CAN受信バッファCAN-FDステータス・レジスタ5H	RMFDSTS5HL	RMFDSTS5H	0000H	8, 16
F05A7H		RMFDSTS5HH			
F05A8H	CAN受信バッファ・データ・フィールド0・レジスタ5L	RMDF5_0LL	RMDF5_0L	0000H	8, 16
F05A9H		RMDF5_0LH			
F05AAH	CAN受信バッファ・データ・フィールド0・レジスタ5H	RMDF5_0HL	RMDF5_0H	0000H	8, 16
F05ABH		RMDF5_0HH			
F05ACH	CAN受信バッファ・データ・フィールド1・レジスタ5L	RMDF5_1LL	RMDF5_1L	0000H	8, 16
F05ADH		RMDF5_1LH			
F05AEH	CAN受信バッファ・データ・フィールド1・レジスタ5H	RMDF5_1HL	RMDF5_1H	0000H	8, 16
F05AFH		RMDF5_1HH			
F05B0H	CAN受信バッファ・データ・フィールド2・レジスタ5L	RMDF5_2LL	RMDF5_2L	0000H	8, 16
F05B1H		RMDF5_2LH			
F05B2H	CAN受信バッファ・データ・フィールド2・レジスタ5H	RMDF5_2HL	RMDF5_2H	0000H	8, 16
F05B3H		RMDF5_2HH			
F05B4H	CAN受信バッファ・データ・フィールド3・レジスタ5L	RMDF5_3LL	RMDF5_3L	0000H	8, 16
F05B5H		RMDF5_3LH			
F05B6H	CAN受信バッファ・データ・フィールド3・レジスタ5H	RMDF5_3HL	RMDF5_3H	0000H	8, 16
F05B7H		RMDF5_3HH			
F05B8H	CAN受信バッファ・データ・フィールド4・レジスタ5L	RMDF5_4LL	RMDF5_4L	0000H	8, 16
F05B9H		RMDF5_4LH			
F05BAH	CAN受信バッファ・データ・フィールド4・レジスタ5H	RMDF5_4HL	RMDF5_4H	0000H	8, 16
F05BBH		RMDF5_4HH			
F05BCH	CAN受信バッファ・データ・フィールド5・レジスタ5L	RMDF5_5LL	RMDF5_5L	0000H	8, 16
F05BDH		RMDF5_5LH			
F05BEH	CAN受信バッファ・データ・フィールド5・レジスタ5H	RMDF5_5HL	RMDF5_5H	0000H	8, 16
F05BFH		RMDF5_5HH			
F05C0H	CAN受信バッファ・データ・フィールド6・レジスタ5L	RMDF5_6LL	RMDF5_6L	0000H	8, 16
F05C1H		RMDF5_6LH			
F05C2H	CAN受信バッファ・データ・フィールド6・レジスタ5H	RMDF5_6HL	RMDF5_6H	0000H	8, 16
F05C3H		RMDF5_6HH			
F05C4H	CAN受信バッファ・データ・フィールド7・レジスタ5L	RMDF5_7LL	RMDF5_7L	0000H	8, 16
F05C5H		RMDF5_7LH			
F05C6H	CAN受信バッファ・データ・フィールド7・レジスタ5H	RMDF5_7HL	RMDF5_7H	0000H	8, 16
F05C7H		RMDF5_7HH			
F05C8H	CAN受信バッファ・データ・フィールド8・レジスタ5L	RMDF5_8LL	RMDF5_8L	0000H	8, 16
F05C9H		RMDF5_8LH			
F05CAH	CAN受信バッファ・データ・フィールド8・レジスタ5H	RMDF5_8HL	RMDF5_8H	0000H	8, 16
F05CBH		RMDF5_8HH			
F05CCH	CAN受信バッファ・データ・フィールド9・レジスタ5L	RMDF5_9LL	RMDF5_9L	0000H	8, 16
F05CDH		RMDF5_9LH			
F05CEH	CAN受信バッファ・データ・フィールド9・レジスタ5H	RMDF5_9HL	RMDF5_9H	0000H	8, 16
F05CFH		RMDF5_9HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 10B (page.2 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-3. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.2) (10/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F05D0H	CAN受信バッファ・データ・フィールド10・レジスタ5L	RMDF5_10LL	RMDF5_10L	0000H	8, 16
F05D1H		RMDF5_10LH			
F05D2H	CAN受信バッファ・データ・フィールド10・レジスタ5H	RMDF5_10HL	RMDF5_10H	0000H	8, 16
F05D3H		RMDF5_10HH			
F05D4H	CAN受信バッファ・データ・フィールド11・レジスタ5L	RMDF5_11LL	RMDF5_11L	0000H	8, 16
F05D5H		RMDF5_11LH			
F05D6H	CAN受信バッファ・データ・フィールド11・レジスタ5H	RMDF5_11HL	RMDF5_11H	0000H	8, 16
F05D7H		RMDF5_11HH			
F05D8H	CAN受信バッファ・データ・フィールド12・レジスタ5L	RMDF5_12LL	RMDF5_12L	0000H	8, 16
F05D9H		RMDF5_12LH			
F05DAH	CAN受信バッファ・データ・フィールド12・レジスタ5H	RMDF5_12HL	RMDF5_12H	0000H	8, 16
F05DBH		RMDF5_12HH			
F05DCH	CAN受信バッファ・データ・フィールド13・レジスタ5L	RMDF5_13LL	RMDF5_13L	0000H	8, 16
F05DDH		RMDF5_13LH			
F05DEH	CAN受信バッファ・データ・フィールド13・レジスタ5H	RMDF5_13HL	RMDF5_13H	0000H	8, 16
F05DFH		RMDF5_13HH			
F05E0H	CAN受信バッファ・データ・フィールド14・レジスタ5L	RMDF5_14LL	RMDF5_14L	0000H	8, 16
F05E1H		RMDF5_14LH			
F05E2H	CAN受信バッファ・データ・フィールド14・レジスタ5H	RMDF5_14HL	RMDF5_14H	0000H	8, 16
F05E3H		RMDF5_14HH			
F05E4H	CAN受信バッファ・データ・フィールド15・レジスタ5L	RMDF5_15LL	RMDF5_15L	0000H	8, 16
F05E5H		RMDF5_15LH			
F05E6H	CAN受信バッファ・データ・フィールド15・レジスタ5H	RMDF5_15HL	RMDF5_15H	0000H	8, 16
F05E7H		RMDF5_15HH			
F05E8H	CAN受信バッファIDレジスタ6L	RMID6LL	RMID6L	0000H	8, 16
F05E9H		RMID6LH			
F05EAH	CAN受信バッファIDレジスタ6H	RMID6HL	RMID6H	0000H	8, 16
F05EBH		RMID6HH			
F05ECH	CAN受信バッファ・ポインタ・レジスタ6L	RMPTR6LL	RMPTR6L	0000H	8, 16
F05EDH		RMPTR6LH			
F05EEH	CAN受信バッファ・ポインタ・レジスタ6H	—	RMPTR6H	0000H	8, 16
F05EFH		RMPTR6HH			
F05F0H	CAN受信バッファCAN-FDステータス・レジスタ6L	RMFDSTS6LL	RMFDSTS6L	0000H	8, 16
F05F1H		RMFDSTS6LH			
F05F2H	CAN受信バッファCAN-FDステータス・レジスタ6H	RMFDSTS6HL	RMFDSTS6H	0000H	8, 16
F05F3H		RMFDSTS6HH			
F05F4H	CAN受信バッファ・データ・フィールド0・レジスタ6L	RMDF6_0LL	RMDF6_0L	0000H	8, 16
F05F5H		RMDF6_0LH			
F05F6H	CAN受信バッファ・データ・フィールド0・レジスタ6H	RMDF6_0HL	RMDF6_0H	0000H	8, 16
F05F7H		RMDF6_0HH			
F05F8H	CAN受信バッファ・データ・フィールド1・レジスタ6L	RMDF6_1LL	RMDF6_1L	0000H	8, 16
F05F9H		RMDF6_1LH			
F05FAH	CAN受信バッファ・データ・フィールド1・レジスタ6H	RMDF6_1HL	RMDF6_1H	0000H	8, 16
F05FBH		RMDF6_1HH			
F05FCH	CAN受信バッファ・データ・フィールド2・レジスタ6L	RMDF6_2LL	RMDF6_2L	0000H	8, 16
F05FDH		RMDF6_2LH			
F05FEH	CAN受信バッファ・データ・フィールド2・レジスタ6H	RMDF6_2HL	RMDF6_2H	0000H	8, 16
F05FFH		RMDF6_2HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 10B (page.2 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-3. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.2) (11/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0600H	CAN受信バッファ・データ・フィールド3・レジスタ6L	RMDF6_3LL	RMDF6_3L	0000H	8, 16
F0601H		RMDF6_3LH			
F0602H	CAN受信バッファ・データ・フィールド3・レジスタ6H	RMDF6_3HL	RMDF6_3H	0000H	8, 16
F0603H		RMDF6_3HH			
F0604H	CAN受信バッファ・データ・フィールド4・レジスタ6L	RMDF6_4LL	RMDF6_4L	0000H	8, 16
F0605H		RMDF6_4LH			
F0606H	CAN受信バッファ・データ・フィールド4・レジスタ6H	RMDF6_4HL	RMDF6_4H	0000H	8, 16
F0607H		RMDF6_4HH			
F0608H	CAN受信バッファ・データ・フィールド5・レジスタ6L	RMDF6_5LL	RMDF6_5L	0000H	8, 16
F0609H		RMDF6_5LH			
F060AH	CAN受信バッファ・データ・フィールド5・レジスタ6H	RMDF6_5HL	RMDF6_5H	0000H	8, 16
F060BH		RMDF6_5HH			
F060CH	CAN受信バッファ・データ・フィールド6・レジスタ6L	RMDF6_6LL	RMDF6_6L	0000H	8, 16
F060DH		RMDF6_6LH			
F060EH	CAN受信バッファ・データ・フィールド6・レジスタ6H	RMDF6_6HL	RMDF6_6H	0000H	8, 16
F060FH		RMDF6_6HH			
F0610H	CAN受信バッファ・データ・フィールド7・レジスタ6L	RMDF6_7LL	RMDF6_7L	0000H	8, 16
F0611H		RMDF6_7LH			
F0612H	CAN受信バッファ・データ・フィールド7・レジスタ6H	RMDF6_7HL	RMDF6_7H	0000H	8, 16
F0613H		RMDF6_7HH			
F0614H	CAN受信バッファ・データ・フィールド8・レジスタ6L	RMDF6_8LL	RMDF6_8L	0000H	8, 16
F0615H		RMDF6_8LH			
F0616H	CAN受信バッファ・データ・フィールド8・レジスタ6H	RMDF6_8HL	RMDF6_8H	0000H	8, 16
F0617H		RMDF6_8HH			
F0618H	CAN受信バッファ・データ・フィールド9・レジスタ6L	RMDF6_9LL	RMDF6_9L	0000H	8, 16
F0619H		RMDF6_9LH			
F061AH	CAN受信バッファ・データ・フィールド9・レジスタ6H	RMDF6_9HL	RMDF6_9H	0000H	8, 16
F061BH		RMDF6_9HH			
F061CH	CAN受信バッファ・データ・フィールド10・レジスタ6L	RMDF6_10LL	RMDF6_10L	0000H	8, 16
F061DH		RMDF6_10LH			
F061EH	CAN受信バッファ・データ・フィールド10・レジスタ6H	RMDF6_10HL	RMDF6_10H	0000H	8, 16
F061FH		RMDF6_10HH			
F0620H	CAN受信バッファ・データ・フィールド11・レジスタ6L	RMDF6_11LL	RMDF6_11L	0000H	8, 16
F0621H		RMDF6_11LH			
F0622H	CAN受信バッファ・データ・フィールド11・レジスタ6H	RMDF6_11HL	RMDF6_11H	0000H	8, 16
F0623H		RMDF6_11HH			
F0624H	CAN受信バッファ・データ・フィールド12・レジスタ6L	RMDF6_12LL	RMDF6_12L	0000H	8, 16
F0625H		RMDF6_12LH			
F0626H	CAN受信バッファ・データ・フィールド12・レジスタ6H	RMDF6_12HL	RMDF6_12H	0000H	8, 16
F0627H		RMDF6_12HH			
F0628H	CAN受信バッファ・データ・フィールド13・レジスタ6L	RMDF6_13LL	RMDF6_13L	0000H	8, 16
F0629H		RMDF6_13LH			
F062AH	CAN受信バッファ・データ・フィールド13・レジスタ6H	RMDF6_13HL	RMDF6_13H	0000H	8, 16
F062BH		RMDF6_13HH			
F062CH	CAN受信バッファ・データ・フィールド14・レジスタ6L	RMDF6_14LL	RMDF6_14L	0000H	8, 16
F062DH		RMDF6_14LH			
F062EH	CAN受信バッファ・データ・フィールド14・レジスタ6H	RMDF6_14HL	RMDF6_14H	0000H	8, 16
F062FH		RMDF6_14HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 10B (page.2 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-3. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.2) (12/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0630H	CAN受信バッファ・データ・フィールド15・レジスタ6L	RMDF6_15LL	RMDF6_15L	0000H	8, 16
F0631H		RMDF6_15LH			
F0632H	CAN受信バッファ・データ・フィールド15・レジスタ6H	RMDF6_15HL	RMDF6_15H	0000H	8, 16
F0633H		RMDF6_15HH			
F0634H	CAN受信バッファIDレジスタ7L	RMID7LL	RMID7L	0000H	8, 16
F0635H		RMID7LH			
F0636H	CAN受信バッファIDレジスタ7H	RMID7HL	RMID7H	0000H	8, 16
F0637H		RMID7HH			
F0638H	CAN受信バッファ・ポインタ・レジスタ7L	RMPTR7LL	RMPTR7L	0000H	8, 16
F0639H		RMPTR7LH			
F063AH	CAN受信バッファ・ポインタ・レジスタ7H	—	RMPTR7H	0000H	8, 16
F063BH		RMPTR7HH			
F063CH	CAN受信バッファCAN-FDステータス・レジスタ7L	RMFDSTS7LL	RMFDSTS7L	0000H	8, 16
F063DH		RMFDSTS7LH			
F063EH	CAN受信バッファCAN-FDステータス・レジスタ7H	RMFDSTS7HL	RMFDSTS7H	0000H	8, 16
F063FH		RMFDSTS7HH			
F0640H	CAN受信バッファ・データ・フィールド0・レジスタ7L	RMDF7_0LL	RMDF7_0L	0000H	8, 16
F0641H		RMDF7_0LH			
F0642H	CAN受信バッファ・データ・フィールド0・レジスタ7H	RMDF7_0HL	RMDF7_0H	0000H	8, 16
F0643H		RMDF7_0HH			
F0644H	CAN受信バッファ・データ・フィールド1・レジスタ7L	RMDF7_1LL	RMDF7_1L	0000H	8, 16
F0645H		RMDF7_1LH			
F0646H	CAN受信バッファ・データ・フィールド1・レジスタ7H	RMDF7_1HL	RMDF7_1H	0000H	8, 16
F0647H		RMDF7_1HH			
F0648H	CAN受信バッファ・データ・フィールド2・レジスタ7L	RMDF7_2LL	RMDF7_2L	0000H	8, 16
F0649H		RMDF7_2LH			
F064AH	CAN受信バッファ・データ・フィールド2・レジスタ7H	RMDF7_2HL	RMDF7_2H	0000H	8, 16
F064BH		RMDF7_2HH			
F064CH	CAN受信バッファ・データ・フィールド3・レジスタ7L	RMDF7_3LL	RMDF7_3L	0000H	8, 16
F064DH		RMDF7_3LH			
F064EH	CAN受信バッファ・データ・フィールド3・レジスタ7H	RMDF7_3HL	RMDF7_3H	0000H	8, 16
F064FH		RMDF7_3HH			
F0650H	CAN受信バッファ・データ・フィールド4・レジスタ7L	RMDF7_4LL	RMDF7_4L	0000H	8, 16
F0651H		RMDF7_4LH			
F0652H	CAN受信バッファ・データ・フィールド4・レジスタ7H	RMDF7_4HL	RMDF7_4H	0000H	8, 16
F0653H		RMDF7_4HH			
F0654H	CAN受信バッファ・データ・フィールド5・レジスタ7L	RMDF7_5LL	RMDF7_5L	0000H	8, 16
F0655H		RMDF7_5LH			
F0656H	CAN受信バッファ・データ・フィールド5・レジスタ7H	RMDF7_5HL	RMDF7_5H	0000H	8, 16
F0657H		RMDF7_5HH			
F0658H	CAN受信バッファ・データ・フィールド6・レジスタ7L	RMDF7_6LL	RMDF7_6L	0000H	8, 16
F0659H		RMDF7_6LH			
F065AH	CAN受信バッファ・データ・フィールド6・レジスタ7H	RMDF7_6HL	RMDF7_6H	0000H	8, 16
F065BH		RMDF7_6HH			
F065CH	CAN受信バッファ・データ・フィールド7・レジスタ7L	RMDF7_7LL	RMDF7_7L	0000H	8, 16
F065DH		RMDF7_7LH			
F065EH	CAN受信バッファ・データ・フィールド7・レジスタ7H	RMDF7_7HL	RMDF7_7H	0000H	8, 16
F065FH		RMDF7_7HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 10B (page.2 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-3. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.2) (13/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0660H	CAN受信バッファ・データ・フィールド8・レジスタ7L	RMDF7_8LL	RMDF7_8L	0000H	8, 16
F0661H		RMDF7_8LH			
F0662H	CAN受信バッファ・データ・フィールド8・レジスタ7H	RMDF7_8HL	RMDF7_8H	0000H	8, 16
F0663H		RMDF7_8HH			
F0664H	CAN受信バッファ・データ・フィールド9・レジスタ7L	RMDF7_9LL	RMDF7_9L	0000H	8, 16
F0665H		RMDF7_9LH			
F0666H	CAN受信バッファ・データ・フィールド9・レジスタ7H	RMDF7_9HL	RMDF7_9H	0000H	8, 16
F0667H		RMDF7_9HH			
F0668H	CAN受信バッファ・データ・フィールド10・レジスタ7L	RMDF7_10LL	RMDF7_10L	0000H	8, 16
F0669H		RMDF7_10LH			
F066AH	CAN受信バッファ・データ・フィールド10・レジスタ7H	RMDF7_10HL	RMDF7_10H	0000H	8, 16
F066BH		RMDF7_10HH			
F066CH	CAN受信バッファ・データ・フィールド11・レジスタ7L	RMDF7_11LL	RMDF7_11L	0000H	8, 16
F066DH		RMDF7_11LH			
F066EH	CAN受信バッファ・データ・フィールド11・レジスタ7H	RMDF7_11HL	RMDF7_11H	0000H	8, 16
F066FH		RMDF7_11HH			
F0670H	CAN受信バッファ・データ・フィールド12・レジスタ7L	RMDF7_12LL	RMDF7_12L	0000H	8, 16
F0671H		RMDF7_12LH			
F0672H	CAN受信バッファ・データ・フィールド12・レジスタ7H	RMDF7_12HL	RMDF7_12H	0000H	8, 16
F0673H		RMDF7_12HH			
F0674H	CAN受信バッファ・データ・フィールド13・レジスタ7L	RMDF7_13LL	RMDF7_13L	0000H	8, 16
F0675H		RMDF7_13LH			
F0676H	CAN受信バッファ・データ・フィールド13・レジスタ7H	RMDF7_13HL	RMDF7_13H	0000H	8, 16
F0677H		RMDF7_13HH			
F0678H	CAN受信バッファ・データ・フィールド14・レジスタ7L	RMDF7_14LL	RMDF7_14L	0000H	8, 16
F0679H		RMDF7_14LH			
F067AH	CAN受信バッファ・データ・フィールド14・レジスタ7H	RMDF7_14HL	RMDF7_14H	0000H	8, 16
F067BH		RMDF7_14HH			
F067CH	CAN受信バッファ・データ・フィールド15・レジスタ7L	RMDF7_15LL	RMDF7_15L	0000H	8, 16
F067DH		RMDF7_15LH			
F067EH	CAN受信バッファ・データ・フィールド15・レジスタ7H	RMDF7_15HL	RMDF7_15H	0000H	8, 16
F067FH		RMDF7_15HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 10B (page.2 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-4. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.3) (1/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0420H	CAN受信バッファIDレジスタ8L	RMID8LL	RMID8L	0000H	8, 16
F0421H		RMID8LH			
F0422H	CAN受信バッファIDレジスタ8H	RMID8HL	RMID8H	0000H	8, 16
F0423H		RMID8HH			
F0424H	CAN受信バッファ・ポインタ・レジスタ8L	RMPTR8LL	RMPTR8L	0000H	8, 16
F0425H		RMPTR8LH			
F0426H	CAN受信バッファ・ポインタ・レジスタ8H	—	RMPTR8H	0000H	8, 16
F0427H		RMPTR8HH			
F0428H	CAN受信バッファCAN-FDステータス・レジスタ8L	RMFDSTS8LL	RMFDSTS8L	0000H	8, 16
F0429H		RMFDSTS8LH			
F042AH	CAN受信バッファCAN-FDステータス・レジスタ8H	RMFDSTS8HL	RMFDSTS8H	0000H	8, 16
F042BH		RMFDSTS8HH			
F042CH	CAN受信バッファ・データ・フィールド0・レジスタ8L	RMDF8_0LL	RMDF8_0L	0000H	8, 16
F042DH		RMDF8_0LH			
F042EH	CAN受信バッファ・データ・フィールド0・レジスタ8H	RMDF8_0HL	RMDF8_0H	0000H	8, 16
F042FH		RMDF8_0HH			
F0430H	CAN受信バッファ・データ・フィールド1・レジスタ8L	RMDF8_1LL	RMDF8_1L	0000H	8, 16
F0431H		RMDF8_1LH			
F0432H	CAN受信バッファ・データ・フィールド1・レジスタ8H	RMDF8_1HL	RMDF8_1H	0000H	8, 16
F0433H		RMDF8_1HH			
F0434H	CAN受信バッファ・データ・フィールド2・レジスタ8L	RMDF8_2LL	RMDF8_2L	0000H	8, 16
F0435H		RMDF8_2LH			
F0436H	CAN受信バッファ・データ・フィールド2・レジスタ8H	RMDF8_2HL	RMDF8_2H	0000H	8, 16
F0437H		RMDF8_2HH			
F0438H	CAN受信バッファ・データ・フィールド3・レジスタ8L	RMDF8_3LL	RMDF8_3L	0000H	8, 16
F0439H		RMDF8_3LH			
F043AH	CAN受信バッファ・データ・フィールド3・レジスタ8H	RMDF8_3HL	RMDF8_3H	0000H	8, 16
F043BH		RMDF8_3HH			
F043CH	CAN受信バッファ・データ・フィールド4・レジスタ8L	RMDF8_4LL	RMDF8_4L	0000H	8, 16
F043DH		RMDF8_4LH			
F043EH	CAN受信バッファ・データ・フィールド4・レジスタ8H	RMDF8_4HL	RMDF8_4H	0000H	8, 16
F043FH		RMDF8_4HH			
F0440H	CAN受信バッファ・データ・フィールド5・レジスタ8L	RMDF8_5LL	RMDF8_5L	0000H	8, 16
F0441H		RMDF8_5LH			
F0442H	CAN受信バッファ・データ・フィールド5・レジスタ8H	RMDF8_5HL	RMDF8_5H	0000H	8, 16
F0443H		RMDF8_5HH			
F0444H	CAN受信バッファ・データ・フィールド6・レジスタ8L	RMDF8_6LL	RMDF8_6L	0000H	8, 16
F0445H		RMDF8_6LH			
F0446H	CAN受信バッファ・データ・フィールド6・レジスタ8H	RMDF8_6HL	RMDF8_6H	0000H	8, 16
F0447H		RMDF8_6HH			
F0448H	CAN受信バッファ・データ・フィールド7・レジスタ8L	RMDF8_7LL	RMDF8_7L	0000H	8, 16
F0449H		RMDF8_7LH			
F044AH	CAN受信バッファ・データ・フィールド7・レジスタ8H	RMDF8_7HL	RMDF8_7H	0000H	8, 16
F044BH		RMDF8_7HH			
F044CH	CAN受信バッファ・データ・フィールド8・レジスタ8L	RMDF8_8LL	RMDF8_8L	0000H	8, 16
F044DH		RMDF8_8LH			
F044EH	CAN受信バッファ・データ・フィールド8・レジスタ8H	RMDF8_8HL	RMDF8_8H	0000H	8, 16
F044FH		RMDF8_8HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 11B (page.3 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-4. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.3) (2/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0450H	CAN受信バッファ・データ・フィールド9・レジスタ8L	RMDF8_9LL	RMDF8_9L	0000H	8, 16
F0451H		RMDF8_9LH			
F0452H	CAN受信バッファ・データ・フィールド9・レジスタ8H	RMDF8_9HL	RMDF8_9H	0000H	8, 16
F0453H		RMDF8_9HH			
F0454H	CAN受信バッファ・データ・フィールド10・レジスタ8L	RMDF8_10LL	RMDF8_10L	0000H	8, 16
F0455H		RMDF8_10LH			
F0456H	CAN受信バッファ・データ・フィールド10・レジスタ8H	RMDF8_10HL	RMDF8_10H	0000H	8, 16
F0457H		RMDF8_10HH			
F0458H	CAN受信バッファ・データ・フィールド11・レジスタ8L	RMDF8_11LL	RMDF8_11L	0000H	8, 16
F0459H		RMDF8_11LH			
F045AH	CAN受信バッファ・データ・フィールド11・レジスタ8H	RMDF8_11HL	RMDF8_11H	0000H	8, 16
F045BH		RMDF8_11HH			
F045CH	CAN受信バッファ・データ・フィールド12・レジスタ8L	RMDF8_12LL	RMDF8_12L	0000H	8, 16
F045DH		RMDF8_12LH			
F045EH	CAN受信バッファ・データ・フィールド12・レジスタ8H	RMDF8_12HL	RMDF8_12H	0000H	8, 16
F045FH		RMDF8_12HH			
F0460H	CAN受信バッファ・データ・フィールド13・レジスタ8L	RMDF8_13LL	RMDF8_13L	0000H	8, 16
F0461H		RMDF8_13LH			
F0462H	CAN受信バッファ・データ・フィールド13・レジスタ8H	RMDF8_13HL	RMDF8_13H	0000H	8, 16
F0463H		RMDF8_13HH			
F0464H	CAN受信バッファ・データ・フィールド14・レジスタ8L	RMDF8_14LL	RMDF8_14L	0000H	8, 16
F0465H		RMDF8_14LH			
F0466H	CAN受信バッファ・データ・フィールド14・レジスタ8H	RMDF8_14HL	RMDF8_14H	0000H	8, 16
F0467H		RMDF8_14HH			
F0468H	CAN受信バッファ・データ・フィールド15・レジスタ8L	RMDF8_15LL	RMDF8_15L	0000H	8, 16
F0469H		RMDF8_15LH			
F046AH	CAN受信バッファ・データ・フィールド15・レジスタ8H	RMDF8_15HL	RMDF8_15H	0000H	8, 16
F046BH		RMDF8_15HH			
F046CH	CAN受信バッファIDレジスタ9L	RMID9LL	RMID9L	0000H	8, 16
F046DH		RMID9LH			
F046EH	CAN受信バッファIDレジスタ9H	RMID9HL	RMID9H	0000H	8, 16
F046FH		RMID9HH			
F0470H	CAN受信バッファ・ポインタ・レジスタ9L	RMPTR9LL	RMPTR9L	0000H	8, 16
F0471H		RMPTR9LH			
F0472H	CAN受信バッファ・ポインタ・レジスタ9H	—	RMPTR9H	0000H	8, 16
F0473H		RMPTR9HH			
F0474H	CAN受信バッファCAN-FDステータス・レジスタ9L	RMFDSTS9LL	RMFDSTS9L	0000H	8, 16
F0475H		RMFDSTS9LH			
F0476H	CAN受信バッファCAN-FDステータス・レジスタ9H	RMFDSTS9HL	RMFDSTS9H	0000H	8, 16
F0477H		RMFDSTS9HH			
F0478H	CAN受信バッファ・データ・フィールド0・レジスタ9L	RMDF9_0LL	RMDF9_0L	0000H	8, 16
F0479H		RMDF9_0LH			
F047AH	CAN受信バッファ・データ・フィールド0・レジスタ9H	RMDF9_0HL	RMDF9_0H	0000H	8, 16
F047BH		RMDF9_0HH			
F047CH	CAN受信バッファ・データ・フィールド1・レジスタ9L	RMDF9_1LL	RMDF9_1L	0000H	8, 16
F047DH		RMDF9_1LH			
F047EH	CAN受信バッファ・データ・フィールド1・レジスタ9H	RMDF9_1HL	RMDF9_1H	0000H	8, 16
F047FH		RMDF9_1HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 11B (page.3 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-4. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.3) (3/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0480H	CAN受信バッファ・データ・フィールド2・レジスタ9L	RMDF9_2LL	RMDF9_2L	0000H	8, 16
F0481H		RMDF9_2LH			
F0482H	CAN受信バッファ・データ・フィールド2・レジスタ9H	RMDF9_2HL	RMDF9_2H	0000H	8, 16
F0483H		RMDF9_2HH			
F0484H	CAN受信バッファ・データ・フィールド3・レジスタ9L	RMDF9_3LL	RMDF9_3L	0000H	8, 16
F0485H		RMDF9_3LH			
F0486H	CAN受信バッファ・データ・フィールド3・レジスタ9H	RMDF9_3HL	RMDF9_3H	0000H	8, 16
F0487H		RMDF9_3HH			
F0488H	CAN受信バッファ・データ・フィールド4・レジスタ9L	RMDF9_4LL	RMDF9_4L	0000H	8, 16
F0489H		RMDF9_4LH			
F048AH	CAN受信バッファ・データ・フィールド4・レジスタ9H	RMDF9_4HL	RMDF9_4H	0000H	8, 16
F048BH		RMDF9_4HH			
F048CH	CAN受信バッファ・データ・フィールド5・レジスタ9L	RMDF9_5LL	RMDF9_5L	0000H	8, 16
F048DH		RMDF9_5LH			
F048EH	CAN受信バッファ・データ・フィールド5・レジスタ9H	RMDF9_5HL	RMDF9_5H	0000H	8, 16
F048FH		RMDF9_5HH			
F0490H	CAN受信バッファ・データ・フィールド6・レジスタ9L	RMDF9_6LL	RMDF9_6L	0000H	8, 16
F0491H		RMDF9_6LH			
F0492H	CAN受信バッファ・データ・フィールド6・レジスタ9H	RMDF9_6HL	RMDF9_6H	0000H	8, 16
F0493H		RMDF9_6HH			
F0494H	CAN受信バッファ・データ・フィールド7・レジスタ9L	RMDF9_7LL	RMDF9_7L	0000H	8, 16
F0495H		RMDF9_7LH			
F0496H	CAN受信バッファ・データ・フィールド7・レジスタ9H	RMDF9_7HL	RMDF9_7H	0000H	8, 16
F0497H		RMDF9_7HH			
F0498H	CAN受信バッファ・データ・フィールド8・レジスタ9L	RMDF9_8LL	RMDF9_8L	0000H	8, 16
F0499H		RMDF9_8LH			
F049AH	CAN受信バッファ・データ・フィールド8・レジスタ9H	RMDF9_8HL	RMDF9_8H	0000H	8, 16
F049BH		RMDF9_8HH			
F049CH	CAN受信バッファ・データ・フィールド9・レジスタ9L	RMDF9_9LL	RMDF9_9L	0000H	8, 16
F049DH		RMDF9_9LH			
F049EH	CAN受信バッファ・データ・フィールド9・レジスタ9H	RMDF9_9HL	RMDF9_9H	0000H	8, 16
F049FH		RMDF9_9HH			
F04A0H	CAN受信バッファ・データ・フィールド10・レジスタ9L	RMDF9_10LL	RMDF9_10L	0000H	8, 16
F04A1H		RMDF9_10LH			
F04A2H	CAN受信バッファ・データ・フィールド10・レジスタ9H	RMDF9_10HL	RMDF9_10H	0000H	8, 16
F04A3H		RMDF9_10HH			
F04A4H	CAN受信バッファ・データ・フィールド11・レジスタ9L	RMDF9_11LL	RMDF9_11L	0000H	8, 16
F04A5H		RMDF9_11LH			
F04A6H	CAN受信バッファ・データ・フィールド11・レジスタ9H	RMDF9_11HL	RMDF9_11H	0000H	8, 16
F04A7H		RMDF9_11HH			
F04A8H	CAN受信バッファ・データ・フィールド12・レジスタ9L	RMDF9_12LL	RMDF9_12L	0000H	8, 16
F04A9H		RMDF9_12LH			
F04AAH	CAN受信バッファ・データ・フィールド12・レジスタ9H	RMDF9_12HL	RMDF9_12H	0000H	8, 16
F04ABH		RMDF9_12HH			
F04ACH	CAN受信バッファ・データ・フィールド13・レジスタ9L	RMDF9_13LL	RMDF9_13L	0000H	8, 16
F04ADH		RMDF9_13LH			
F04AEH	CAN受信バッファ・データ・フィールド13・レジスタ9H	RMDF9_13HL	RMDF9_13H	0000H	8, 16
F04AFH		RMDF9_13HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 11B (page.3 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-4. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.3) (4/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F04B0H	CAN受信バッファ・データ・フィールド14・レジスタ9L	RMDF9_14LL	RMDF9_14L	0000H	8, 16
F04B1H		RMDF9_14LH			
F04B2H	CAN受信バッファ・データ・フィールド14・レジスタ9H	RMDF9_14HL	RMDF9_14H	0000H	8, 16
F04B3H		RMDF9_14HH			
F04B4H	CAN受信バッファ・データ・フィールド15・レジスタ9L	RMDF9_15LL	RMDF9_15L	0000H	8, 16
F04B5H		RMDF9_15LH			
F04B6H	CAN受信バッファ・データ・フィールド15・レジスタ9H	RMDF9_15HL	RMDF9_15H	0000H	8, 16
F04B7H		RMDF9_15HH			
F04B8H	CAN受信バッファIDレジスタ10L	RMID10LL	RMID10L	0000H	8, 16
F04B9H		RMID10LH			
F04BAH	CAN受信バッファIDレジスタ10H	RMID10HL	RMID10H	0000H	8, 16
F04BBH		RMID10HH			
F04BCH	CAN受信バッファ・ポインタ・レジスタ10L	RMPTR10LL	RMPTR10L	0000H	8, 16
F04BDH		RMPTR10LH			
F04BEH	CAN受信バッファ・ポインタ・レジスタ10H	—	RMPTR10H	0000H	8, 16
F04BFH		RMPTR10HH			
F04C0H	CAN受信バッファCAN-FDステータス・レジスタ10L	RMFDSTS10LL	RMFDSTS10L	0000H	8, 16
F04C1H		RMFDSTS10LH			
F04C2H	CAN受信バッファCAN-FDステータス・レジスタ10H	RMFDSTS10HL	RMFDSTS10H	0000H	8, 16
F04C3H		RMFDSTS10HH			
F04C4H	CAN受信バッファ・データ・フィールド0・レジスタ10L	RMDF10_0LL	RMDF10_0L	0000H	8, 16
F04C5H		RMDF10_0LH			
F04C6H	CAN受信バッファ・データ・フィールド0・レジスタ10H	RMDF10_0HL	RMDF10_0H	0000H	8, 16
F04C7H		RMDF10_0HH			
F04C8H	CAN受信バッファ・データ・フィールド1・レジスタ10L	RMDF10_1LL	RMDF10_1L	0000H	8, 16
F04C9H		RMDF10_1LH			
F04CAH	CAN受信バッファ・データ・フィールド1・レジスタ10H	RMDF10_1HL	RMDF10_1H	0000H	8, 16
F04CBH		RMDF10_1HH			
F04CCH	CAN受信バッファ・データ・フィールド2・レジスタ10L	RMDF10_2LL	RMDF10_2L	0000H	8, 16
F04CDH		RMDF10_2LH			
F04CEH	CAN受信バッファ・データ・フィールド2・レジスタ10H	RMDF10_2HL	RMDF10_2H	0000H	8, 16
F04CFH		RMDF10_2HH			
F04D0H	CAN受信バッファ・データ・フィールド3・レジスタ10L	RMDF10_3LL	RMDF10_3L	0000H	8, 16
F04D1H		RMDF10_3LH			
F04D2H	CAN受信バッファ・データ・フィールド3・レジスタ10H	RMDF10_3HL	RMDF10_3H	0000H	8, 16
F04D3H		RMDF10_3HH			
F04D4H	CAN受信バッファ・データ・フィールド4・レジスタ10L	RMDF10_4LL	RMDF10_4L	0000H	8, 16
F04D5H		RMDF10_4LH			
F04D6H	CAN受信バッファ・データ・フィールド4・レジスタ10H	RMDF10_4HL	RMDF10_4H	0000H	8, 16
F04D7H		RMDF10_4HH			
F04D8H	CAN受信バッファ・データ・フィールド5・レジスタ10L	RMDF10_5LL	RMDF10_5L	0000H	8, 16
F04D9H		RMDF10_5LH			
F04DAH	CAN受信バッファ・データ・フィールド5・レジスタ10H	RMDF10_5HL	RMDF10_5H	0000H	8, 16
F04DBH		RMDF10_5HH			
F04DCH	CAN受信バッファ・データ・フィールド6・レジスタ10L	RMDF10_6LL	RMDF10_6L	0000H	8, 16
F04DDH		RMDF10_6LH			
F04DEH	CAN受信バッファ・データ・フィールド6・レジスタ10H	RMDF10_6HL	RMDF10_6H	0000H	8, 16
F04DFH		RMDF10_6HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 11B (page.3 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-4. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.3) (5/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F04E0H	CAN受信バッファ・データ・フィールド7・レジスタ10L	RMDF10_7LL	RMDF10_7L	0000H	8, 16
F04E1H		RMDF10_7LH			
F04E2H	CAN受信バッファ・データ・フィールド7・レジスタ10H	RMDF10_7HL	RMDF10_7H	0000H	8, 16
F04E3H		RMDF10_7HH			
F04E4H	CAN受信バッファ・データ・フィールド8・レジスタ10L	RMDF10_8LL	RMDF10_8L	0000H	8, 16
F04E5H		RMDF10_8LH			
F04E6H	CAN受信バッファ・データ・フィールド8・レジスタ10H	RMDF10_8HL	RMDF10_8H	0000H	8, 16
F04E7H		RMDF10_8HH			
F04E8H	CAN受信バッファ・データ・フィールド9・レジスタ10L	RMDF10_9LL	RMDF10_9L	0000H	8, 16
F04E9H		RMDF10_9LH			
F04EAH	CAN受信バッファ・データ・フィールド9・レジスタ10H	RMDF10_9HL	RMDF10_9H	0000H	8, 16
F04EBH		RMDF10_9HH			
F04ECH	CAN受信バッファ・データ・フィールド10・レジスタ10L	RMDF10_10LL	RMDF10_10L	0000H	8, 16
F04EDH		RMDF10_10LH			
F04EEH	CAN受信バッファ・データ・フィールド10・レジスタ10H	RMDF10_10HL	RMDF10_10H	0000H	8, 16
F04EFH		RMDF10_10HH			
F04F0H	CAN受信バッファ・データ・フィールド11・レジスタ10L	RMDF10_11LL	RMDF10_11L	0000H	8, 16
F04F1H		RMDF10_11LH			
F04F2H	CAN受信バッファ・データ・フィールド11・レジスタ10H	RMDF10_11HL	RMDF10_11H	0000H	8, 16
F04F3H		RMDF10_11HH			
F04F4H	CAN受信バッファ・データ・フィールド12・レジスタ10L	RMDF10_12LL	RMDF10_12L	0000H	8, 16
F04F5H		RMDF10_12LH			
F04F6H	CAN受信バッファ・データ・フィールド12・レジスタ10H	RMDF10_12HL	RMDF10_12H	0000H	8, 16
F04F7H		RMDF10_12HH			
F04F8H	CAN受信バッファ・データ・フィールド13・レジスタ10L	RMDF10_13LL	RMDF10_13L	0000H	8, 16
F04F9H		RMDF10_13LH			
F04FAH	CAN受信バッファ・データ・フィールド13・レジスタ10H	RMDF10_13HL	RMDF10_13H	0000H	8, 16
F04FBH		RMDF10_13HH			
F04FCH	CAN受信バッファ・データ・フィールド14・レジスタ10L	RMDF10_14LL	RMDF10_14L	0000H	8, 16
F04FDH		RMDF10_14LH			
F04FEH	CAN受信バッファ・データ・フィールド14・レジスタ10H	RMDF10_14HL	RMDF10_14H	0000H	8, 16
F04FFH		RMDF10_14HH			
F0500H	CAN受信バッファ・データ・フィールド15・レジスタ10L	RMDF10_15LL	RMDF10_15L	0000H	8, 16
F0501H		RMDF10_15LH			
F0502H	CAN受信バッファ・データ・フィールド15・レジスタ10H	RMDF10_15HL	RMDF10_15H	0000H	8, 16
F0503H		RMDF10_15HH			
F0504H	CAN受信バッファIDレジスタ11L	RMID11LL	RMID11L	0000H	8, 16
F0505H		RMID11LH			
F0506H	CAN受信バッファIDレジスタ11H	RMID11HL	RMID11H	0000H	8, 16
F0507H		RMID11HH			
F0508H	CAN受信バッファ・ポインタ・レジスタ11L	RMPTR11LL	RMPTR11L	0000H	8, 16
F0509H		RMPTR11LH			
F050AH	CAN受信バッファ・ポインタ・レジスタ11H	—	RMPTR11H	0000H	8, 16
F050BH		RMPTR11HH			
F050CH	CAN受信バッファCAN-FDステータス・レジスタ11L	RMFDSTS11LL	RMFDSTS11L	0000H	8, 16
F050DH		RMFDSTS11LH			
F050EH	CAN受信バッファCAN-FDステータス・レジスタ11H	RMFDSTS11HL	RMFDSTS11H	0000H	8, 16
F050FH		RMFDSTS11HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 11B (page.3 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-4. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.3) (6/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0510H	CAN受信バッファ・データ・フィールド0・レジスタ11L	RMDF11_0LL	RMDF11_0L	0000H	8, 16
F0511H		RMDF11_0LH			
F0512H	CAN受信バッファ・データ・フィールド0・レジスタ11H	RMDF11_0HL	RMDF11_0H	0000H	8, 16
F0513H		RMDF11_0HH			
F0514H	CAN受信バッファ・データ・フィールド1・レジスタ11L	RMDF11_1LL	RMDF11_1L	0000H	8, 16
F0515H		RMDF11_1LH			
F0516H	CAN受信バッファ・データ・フィールド1・レジスタ11H	RMDF11_1HL	RMDF11_1H	0000H	8, 16
F0517H		RMDF11_1HH			
F0518H	CAN受信バッファ・データ・フィールド2・レジスタ11L	RMDF11_2LL	RMDF11_2L	0000H	8, 16
F0519H		RMDF11_2LH			
F051AH	CAN受信バッファ・データ・フィールド2・レジスタ11H	RMDF11_2HL	RMDF11_2H	0000H	8, 16
F051BH		RMDF11_2HH			
F051CH	CAN受信バッファ・データ・フィールド3・レジスタ11L	RMDF11_3LL	RMDF11_3L	0000H	8, 16
F051DH		RMDF11_3LH			
F051EH	CAN受信バッファ・データ・フィールド3・レジスタ11H	RMDF11_3HL	RMDF11_3H	0000H	8, 16
F051FH		RMDF11_3HH			
F0520H	CAN受信バッファ・データ・フィールド4・レジスタ11L	RMDF11_4LL	RMDF11_4L	0000H	8, 16
F0521H		RMDF11_4LH			
F0522H	CAN受信バッファ・データ・フィールド4・レジスタ11H	RMDF11_4HL	RMDF11_4H	0000H	8, 16
F0523H		RMDF11_4HH			
F0524H	CAN受信バッファ・データ・フィールド5・レジスタ11L	RMDF11_5LL	RMDF11_5L	0000H	8, 16
F0525H		RMDF11_5LH			
F0526H	CAN受信バッファ・データ・フィールド5・レジスタ11H	RMDF11_5HL	RMDF11_5H	0000H	8, 16
F0527H		RMDF11_5HH			
F0528H	CAN受信バッファ・データ・フィールド6・レジスタ11L	RMDF11_6LL	RMDF11_6L	0000H	8, 16
F0529H		RMDF11_6LH			
F052AH	CAN受信バッファ・データ・フィールド6・レジスタ11H	RMDF11_6HL	RMDF11_6H	0000H	8, 16
F052BH		RMDF11_6HH			
F052CH	CAN受信バッファ・データ・フィールド7・レジスタ11L	RMDF11_7LL	RMDF11_7L	0000H	8, 16
F052DH		RMDF11_7LH			
F052EH	CAN受信バッファ・データ・フィールド7・レジスタ11H	RMDF11_7HL	RMDF11_7H	0000H	8, 16
F052FH		RMDF11_7HH			
F0530H	CAN受信バッファ・データ・フィールド8・レジスタ11L	RMDF11_8LL	RMDF11_8L	0000H	8, 16
F0531H		RMDF11_8LH			
F0532H	CAN受信バッファ・データ・フィールド8・レジスタ11H	RMDF11_8HL	RMDF11_8H	0000H	8, 16
F0533H		RMDF11_8HH			
F0534H	CAN受信バッファ・データ・フィールド9・レジスタ11L	RMDF11_9LL	RMDF11_9L	0000H	8, 16
F0535H		RMDF11_9LH			
F0536H	CAN受信バッファ・データ・フィールド9・レジスタ11H	RMDF11_9HL	RMDF11_9H	0000H	8, 16
F0537H		RMDF11_9HH			
F0538H	CAN受信バッファ・データ・フィールド10・レジスタ11L	RMDF11_10LL	RMDF11_10L	0000H	8, 16
F0539H		RMDF11_10LH			
F053AH	CAN受信バッファ・データ・フィールド10・レジスタ11H	RMDF11_10HL	RMDF11_10H	0000H	8, 16
F053BH		RMDF11_10HH			
F053CH	CAN受信バッファ・データ・フィールド11・レジスタ11L	RMDF11_11LL	RMDF11_11L	0000H	8, 16
F053DH		RMDF11_11LH			
F053EH	CAN受信バッファ・データ・フィールド11・レジスタ11H	RMDF11_11HL	RMDF11_11H	0000H	8, 16
F053FH		RMDF11_11HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 11B (page.3 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-4. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.3) (7/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0540H	CAN受信バッファ・データ・フィールド12・レジスタ11L	RMDF11_12LL	RMDF11_12L	0000H	8, 16
F0541H		RMDF11_12LH			
F0542H	CAN受信バッファ・データ・フィールド12・レジスタ11H	RMDF11_12HL	RMDF11_12H	0000H	8, 16
F0543H		RMDF11_12HH			
F0544H	CAN受信バッファ・データ・フィールド13・レジスタ11L	RMDF11_13LL	RMDF11_13L	0000H	8, 16
F0545H		RMDF11_13LH			
F0546H	CAN受信バッファ・データ・フィールド13・レジスタ11H	RMDF11_13HL	RMDF11_13H	0000H	8, 16
F0547H		RMDF11_13HH			
F0548H	CAN受信バッファ・データ・フィールド14・レジスタ11L	RMDF11_14LL	RMDF11_14L	0000H	8, 16
F0549H		RMDF11_14LH			
F054AH	CAN受信バッファ・データ・フィールド14・レジスタ11H	RMDF11_14HL	RMDF11_14H	0000H	8, 16
F054BH		RMDF11_14HH			
F054CH	CAN受信バッファ・データ・フィールド15・レジスタ11L	RMDF11_15LL	RMDF11_15L	0000H	8, 16
F054DH		RMDF11_15LH			
F054EH	CAN受信バッファ・データ・フィールド15・レジスタ11H	RMDF11_15HL	RMDF11_15H	0000H	8, 16
F054FH		RMDF11_15HH			
F0550H	CAN受信バッファIDレジスタ12L	RMID12LL	RMID12L	0000H	8, 16
F0551H		RMID12LH			
F0552H	CAN受信バッファIDレジスタ12H	RMID12HL	RMID12H	0000H	8, 16
F0553H		RMID12HH			
F0554H	CAN受信バッファ・ポインタ・レジスタ12L	RMPTR12LL	RMPTR12L	0000H	8, 16
F0555H		RMPTR12LH			
F0556H	CAN受信バッファ・ポインタ・レジスタ12H	—	RMPTR12H	0000H	8, 16
F0557H		RMPTR12HH			
F0558H	CAN受信バッファCAN-FDステータス・レジスタ12L	RMFDSTS12LL	RMFDSTS12L	0000H	8, 16
F0559H		RMFDSTS12LH			
F055AH	CAN受信バッファCAN-FDステータス・レジスタ12H	RMFDSTS12HL	RMFDSTS12H	0000H	8, 16
F055BH		RMFDSTS12HH			
F055CH	CAN受信バッファ・データ・フィールド0・レジスタ12L	RMDF12_0LL	RMDF12_0L	0000H	8, 16
F055DH		RMDF12_0LH			
F055EH	CAN受信バッファ・データ・フィールド0・レジスタ12H	RMDF12_0HL	RMDF12_0H	0000H	8, 16
F055FH		RMDF12_0HH			
F0560H	CAN受信バッファ・データ・フィールド1・レジスタ12L	RMDF12_1LL	RMDF12_1L	0000H	8, 16
F0561H		RMDF12_1LH			
F0562H	CAN受信バッファ・データ・フィールド1・レジスタ12H	RMDF12_1HL	RMDF12_1H	0000H	8, 16
F0563H		RMDF12_1HH			
F0564H	CAN受信バッファ・データ・フィールド2・レジスタ12L	RMDF12_2LL	RMDF12_2L	0000H	8, 16
F0565H		RMDF12_2LH			
F0566H	CAN受信バッファ・データ・フィールド2・レジスタ12H	RMDF12_2HL	RMDF12_2H	0000H	8, 16
F0567H		RMDF12_2HH			
F0568H	CAN受信バッファ・データ・フィールド3・レジスタ12L	RMDF12_3LL	RMDF12_3L	0000H	8, 16
F0569H		RMDF12_3LH			
F056AH	CAN受信バッファ・データ・フィールド3・レジスタ12H	RMDF12_3HL	RMDF12_3H	0000H	8, 16
F056BH		RMDF12_3HH			
F056CH	CAN受信バッファ・データ・フィールド4・レジスタ12L	RMDF12_4LL	RMDF12_4L	0000H	8, 16
F056DH		RMDF12_4LH			
F056EH	CAN受信バッファ・データ・フィールド4・レジスタ12H	RMDF12_4HL	RMDF12_4H	0000H	8, 16
F056FH		RMDF12_4HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 11B (page.3 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-4. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.3) (8/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0570H	CAN受信バッファ・データ・フィールド5・レジスタ12L	RMDF12_5LL	RMDF12_5L	0000H	8, 16
F0571H		RMDF12_5LH			
F0572H	CAN受信バッファ・データ・フィールド5・レジスタ12H	RMDF12_5HL	RMDF12_5H	0000H	8, 16
F0573H		RMDF12_5HH			
F0574H	CAN受信バッファ・データ・フィールド6・レジスタ12L	RMDF12_6LL	RMDF12_6L	0000H	8, 16
F0575H		RMDF12_6LH			
F0576H	CAN受信バッファ・データ・フィールド6・レジスタ12H	RMDF12_6HL	RMDF12_6H	0000H	8, 16
F0577H		RMDF12_6HH			
F0578H	CAN受信バッファ・データ・フィールド7・レジスタ12L	RMDF12_7LL	RMDF12_7L	0000H	8, 16
F0579H		RMDF12_7LH			
F057AH	CAN受信バッファ・データ・フィールド7・レジスタ12H	RMDF12_7HL	RMDF12_7H	0000H	8, 16
F057BH		RMDF12_7HH			
F057CH	CAN受信バッファ・データ・フィールド8・レジスタ12L	RMDF12_8LL	RMDF12_8L	0000H	8, 16
F057DH		RMDF12_8LH			
F057EH	CAN受信バッファ・データ・フィールド8・レジスタ12H	RMDF12_8HL	RMDF12_8H	0000H	8, 16
F057FH		RMDF12_8HH			
F0580H	CAN受信バッファ・データ・フィールド9・レジスタ12L	RMDF12_9LL	RMDF12_9L	0000H	8, 16
F0581H		RMDF12_9LH			
F0582H	CAN受信バッファ・データ・フィールド9・レジスタ12H	RMDF12_9HL	RMDF12_9H	0000H	8, 16
F0583H		RMDF12_9HH			
F0584H	CAN受信バッファ・データ・フィールド10・レジスタ12L	RMDF12_10LL	RMDF12_10L	0000H	8, 16
F0585H		RMDF12_10LH			
F0586H	CAN受信バッファ・データ・フィールド10・レジスタ12H	RMDF12_10HL	RMDF12_10H	0000H	8, 16
F0587H		RMDF12_10HH			
F0588H	CAN受信バッファ・データ・フィールド11・レジスタ12L	RMDF12_11LL	RMDF12_11L	0000H	8, 16
F0589H		RMDF12_11LH			
F058AH	CAN受信バッファ・データ・フィールド11・レジスタ12H	RMDF12_11HL	RMDF12_11H	0000H	8, 16
F058BH		RMDF12_11HH			
F058CH	CAN受信バッファ・データ・フィールド12・レジスタ12L	RMDF12_12LL	RMDF12_12L	0000H	8, 16
F058DH		RMDF12_12LH			
F058EH	CAN受信バッファ・データ・フィールド12・レジスタ12H	RMDF12_12HL	RMDF12_12H	0000H	8, 16
F058FH		RMDF12_12HH			
F0590H	CAN受信バッファ・データ・フィールド13・レジスタ12L	RMDF12_13LL	RMDF12_13L	0000H	8, 16
F0591H		RMDF12_13LH			
F0592H	CAN受信バッファ・データ・フィールド13・レジスタ12H	RMDF12_13HL	RMDF12_13H	0000H	8, 16
F0593H		RMDF12_13HH			
F0594H	CAN受信バッファ・データ・フィールド14・レジスタ12L	RMDF12_14LL	RMDF12_14L	0000H	8, 16
F0595H		RMDF12_14LH			
F0596H	CAN受信バッファ・データ・フィールド14・レジスタ12H	RMDF12_14HL	RMDF12_14H	0000H	8, 16
F0597H		RMDF12_14HH			
F0598H	CAN受信バッファ・データ・フィールド15・レジスタ12L	RMDF12_15LL	RMDF12_15L	0000H	8, 16
F0599H		RMDF12_15LH			
F059AH	CAN受信バッファ・データ・フィールド15・レジスタ12H	RMDF12_15HL	RMDF12_15H	0000H	8, 16
F059BH		RMDF12_15HH			
F059CH	CAN受信バッファIDレジスタ13L	RMID13LL	RMID13L	0000H	8, 16
F059DH		RMID13LH			
F059EH	CAN受信バッファIDレジスタ13H	RMID13HL	RMID13H	0000H	8, 16
F059FH		RMID13HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 11B (page.3 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-4. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.3) (9/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F05A0H	CAN受信バッファ・ポインタ・レジスタ13L	RMPTR13LL	RMPTR13L	0000H	8, 16
F05A1H		RMPTR13LH			
F05A2H	CAN受信バッファ・ポインタ・レジスタ13H	—	RMPTR13H	0000H	8, 16
F05A3H		RMPTR13HH			
F05A4H	CAN受信バッファCAN-FDステータス・レジスタ13L	RMFDSTS13LL	RMFDSTS13L	0000H	8, 16
F05A5H		RMFDSTS13LH			
F05A6H	CAN受信バッファCAN-FDステータス・レジスタ13H	RMFDSTS13HL	RMFDSTS13H	0000H	8, 16
F05A7H		RMFDSTS13HH			
F05A8H	CAN受信バッファ・データ・フィールド0・レジスタ13L	RMDF13_0LL	RMDF13_0L	0000H	8, 16
F05A9H		RMDF13_0LH			
F05AAH	CAN受信バッファ・データ・フィールド0・レジスタ13H	RMDF13_0HL	RMDF13_0H	0000H	8, 16
F05ABH		RMDF13_0HH			
F05ACH	CAN受信バッファ・データ・フィールド1・レジスタ13L	RMDF13_1LL	RMDF13_1L	0000H	8, 16
F05ADH		RMDF13_1LH			
F05AEH	CAN受信バッファ・データ・フィールド1・レジスタ13H	RMDF13_1HL	RMDF13_1H	0000H	8, 16
F05AFH		RMDF13_1HH			
F05B0H	CAN受信バッファ・データ・フィールド2・レジスタ13L	RMDF13_2LL	RMDF13_2L	0000H	8, 16
F05B1H		RMDF13_2LH			
F05B2H	CAN受信バッファ・データ・フィールド2・レジスタ13H	RMDF13_2HL	RMDF13_2H	0000H	8, 16
F05B3H		RMDF13_2HH			
F05B4H	CAN受信バッファ・データ・フィールド3・レジスタ13L	RMDF13_3LL	RMDF13_3L	0000H	8, 16
F05B5H		RMDF13_3LH			
F05B6H	CAN受信バッファ・データ・フィールド3・レジスタ13H	RMDF13_3HL	RMDF13_3H	0000H	8, 16
F05B7H		RMDF13_3HH			
F05B8H	CAN受信バッファ・データ・フィールド4・レジスタ13L	RMDF13_4LL	RMDF13_4L	0000H	8, 16
F05B9H		RMDF13_4LH			
F05BAH	CAN受信バッファ・データ・フィールド4・レジスタ13H	RMDF13_4HL	RMDF13_4H	0000H	8, 16
F05BBH		RMDF13_4HH			
F05BCH	CAN受信バッファ・データ・フィールド5・レジスタ13L	RMDF13_5LL	RMDF13_5L	0000H	8, 16
F05BDH		RMDF13_5LH			
F05BEH	CAN受信バッファ・データ・フィールド5・レジスタ13H	RMDF13_5HL	RMDF13_5H	0000H	8, 16
F05BFH		RMDF13_5HH			
F05C0H	CAN受信バッファ・データ・フィールド6・レジスタ13L	RMDF13_6LL	RMDF13_6L	0000H	8, 16
F05C1H		RMDF13_6LH			
F05C2H	CAN受信バッファ・データ・フィールド6・レジスタ13H	RMDF13_6HL	RMDF13_6H	0000H	8, 16
F05C3H		RMDF13_6HH			
F05C4H	CAN受信バッファ・データ・フィールド7・レジスタ13L	RMDF13_7LL	RMDF13_7L	0000H	8, 16
F05C5H		RMDF13_7LH			
F05C6H	CAN受信バッファ・データ・フィールド7・レジスタ13H	RMDF13_7HL	RMDF13_7H	0000H	8, 16
F05C7H		RMDF13_7HH			
F05C8H	CAN受信バッファ・データ・フィールド8・レジスタ13L	RMDF13_8LL	RMDF13_8L	0000H	8, 16
F05C9H		RMDF13_8LH			
F05CAH	CAN受信バッファ・データ・フィールド8・レジスタ13H	RMDF13_8HL	RMDF13_8H	0000H	8, 16
F05CBH		RMDF13_8HH			
F05CCH	CAN受信バッファ・データ・フィールド9・レジスタ13L	RMDF13_9LL	RMDF13_9L	0000H	8, 16
F05CDH		RMDF13_9LH			
F05CEH	CAN受信バッファ・データ・フィールド9・レジスタ13H	RMDF13_9HL	RMDF13_9H	0000H	8, 16
F05CFH		RMDF13_9HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 11B (page.3 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-4. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.3) (10/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F05D0H	CAN受信バッファ・データ・フィールド10・レジスタ13L	RMDF13_10LL	RMDF13_10L	0000H	8, 16
F05D1H		RMDF13_10LH			
F05D2H	CAN受信バッファ・データ・フィールド10・レジスタ13H	RMDF13_10HL	RMDF13_10H	0000H	8, 16
F05D3H		RMDF13_10HH			
F05D4H	CAN受信バッファ・データ・フィールド11・レジスタ13L	RMDF13_11LL	RMDF13_11L	0000H	8, 16
F05D5H		RMDF13_11LH			
F05D6H	CAN受信バッファ・データ・フィールド11・レジスタ13H	RMDF13_11HL	RMDF13_11H	0000H	8, 16
F05D7H		RMDF13_11HH			
F05D8H	CAN受信バッファ・データ・フィールド12・レジスタ13L	RMDF13_12LL	RMDF13_12L	0000H	8, 16
F05D9H		RMDF13_12LH			
F05DAH	CAN受信バッファ・データ・フィールド12・レジスタ13H	RMDF13_12HL	RMDF13_12H	0000H	8, 16
F05DBH		RMDF13_12HH			
F05DCH	CAN受信バッファ・データ・フィールド13・レジスタ13L	RMDF13_13LL	RMDF13_13L	0000H	8, 16
F05DDH		RMDF13_13LH			
F05DEH	CAN受信バッファ・データ・フィールド13・レジスタ13H	RMDF13_13HL	RMDF13_13H	0000H	8, 16
F05DFH		RMDF13_13HH			
F05E0H	CAN受信バッファ・データ・フィールド14・レジスタ13L	RMDF13_14LL	RMDF13_14L	0000H	8, 16
F05E1H		RMDF13_14LH			
F05E2H	CAN受信バッファ・データ・フィールド14・レジスタ13H	RMDF13_14HL	RMDF13_14H	0000H	8, 16
F05E3H		RMDF13_14HH			
F05E4H	CAN受信バッファ・データ・フィールド15・レジスタ13L	RMDF13_15LL	RMDF13_15L	0000H	8, 16
F05E5H		RMDF13_15LH			
F05E6H	CAN受信バッファ・データ・フィールド15・レジスタ13H	RMDF13_15HL	RMDF13_15H	0000H	8, 16
F05E7H		RMDF13_15HH			
F05E8H	CAN受信バッファIDレジスタ14L	RMID14LL	RMID14L	0000H	8, 16
F05E9H		RMID14LH			
F05EAH	CAN受信バッファIDレジスタ14H	RMID14HL	RMID14H	0000H	8, 16
F05EBH		RMID14HH			
F05ECH	CAN受信バッファ・ポインタ・レジスタ14L	RMPTR14LL	RMPTR14L	0000H	8, 16
F05EDH		RMPTR14LH			
F05EEH	CAN受信バッファ・ポインタ・レジスタ14H	—	RMPTR14H	0000H	8, 16
F05EFH		RMPTR14HH			
F05F0H	CAN受信バッファCAN-FDステータス・レジスタ14L	RMFDSTS14LL	RMFDSTS14L	0000H	8, 16
F05F1H		RMFDSTS14LH			
F05F2H	CAN受信バッファCAN-FDステータス・レジスタ14H	RMFDSTS14HL	RMFDSTS14H	0000H	8, 16
F05F3H		RMFDSTS14HH			
F05F4H	CAN受信バッファ・データ・フィールド0・レジスタ14L	RMDF14_0LL	RMDF14_0L	0000H	8, 16
F05F5H		RMDF14_0LH			
F05F6H	CAN受信バッファ・データ・フィールド0・レジスタ14H	RMDF14_0HL	RMDF14_0H	0000H	8, 16
F05F7H		RMDF14_0HH			
F05F8H	CAN受信バッファ・データ・フィールド1・レジスタ14L	RMDF14_1LL	RMDF14_1L	0000H	8, 16
F05F9H		RMDF14_1LH			
F05FAH	CAN受信バッファ・データ・フィールド1・レジスタ14H	RMDF14_1HL	RMDF14_1H	0000H	8, 16
F05FBH		RMDF14_1HH			
F05FCH	CAN受信バッファ・データ・フィールド2・レジスタ14L	RMDF14_2LL	RMDF14_2L	0000H	8, 16
F05FDH		RMDF14_2LH			
F05FEH	CAN受信バッファ・データ・フィールド2・レジスタ14H	RMDF14_2HL	RMDF14_2H	0000H	8, 16
F05FFH		RMDF14_2HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 11B (page.3 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-4. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.3) (11/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0600H	CAN受信バッファ・データ・フィールド3・レジスタ14L	RMDF14_3LL	RMDF14_3L	0000H	8, 16
F0601H		RMDF14_3LH			
F0602H	CAN受信バッファ・データ・フィールド3・レジスタ14H	RMDF14_3HL	RMDF14_3H	0000H	8, 16
F0603H		RMDF14_3HH			
F0604H	CAN受信バッファ・データ・フィールド4・レジスタ14L	RMDF14_4LL	RMDF14_4L	0000H	8, 16
F0605H		RMDF14_4LH			
F0606H	CAN受信バッファ・データ・フィールド4・レジスタ14H	RMDF14_4HL	RMDF14_4H	0000H	8, 16
F0607H		RMDF14_4HH			
F0608H	CAN受信バッファ・データ・フィールド5・レジスタ14L	RMDF14_5LL	RMDF14_5L	0000H	8, 16
F0609H		RMDF14_5LH			
F060AH	CAN受信バッファ・データ・フィールド5・レジスタ14H	RMDF14_5HL	RMDF14_5H	0000H	8, 16
F060BH		RMDF14_5HH			
F060CH	CAN受信バッファ・データ・フィールド6・レジスタ14L	RMDF14_6LL	RMDF14_6L	0000H	8, 16
F060DH		RMDF14_6LH			
F060EH	CAN受信バッファ・データ・フィールド6・レジスタ14H	RMDF14_6HL	RMDF14_6H	0000H	8, 16
F060FH		RMDF14_6HH			
F0610H	CAN受信バッファ・データ・フィールド7・レジスタ14L	RMDF14_7LL	RMDF14_7L	0000H	8, 16
F0611H		RMDF14_7LH			
F0612H	CAN受信バッファ・データ・フィールド7・レジスタ14H	RMDF14_7HL	RMDF14_7H	0000H	8, 16
F0613H		RMDF14_7HH			
F0614H	CAN受信バッファ・データ・フィールド8・レジスタ14L	RMDF14_8LL	RMDF14_8L	0000H	8, 16
F0615H		RMDF14_8LH			
F0616H	CAN受信バッファ・データ・フィールド8・レジスタ14H	RMDF14_8HL	RMDF14_8H	0000H	8, 16
F0617H		RMDF14_8HH			
F0618H	CAN受信バッファ・データ・フィールド9・レジスタ14L	RMDF14_9LL	RMDF14_9L	0000H	8, 16
F0619H		RMDF14_9LH			
F061AH	CAN受信バッファ・データ・フィールド9・レジスタ14H	RMDF14_9HL	RMDF14_9H	0000H	8, 16
F061BH		RMDF14_9HH			
F061CH	CAN受信バッファ・データ・フィールド10・レジスタ14L	RMDF14_10LL	RMDF14_10L	0000H	8, 16
F061DH		RMDF14_10LH			
F061EH	CAN受信バッファ・データ・フィールド10・レジスタ14H	RMDF14_10HL	RMDF14_10H	0000H	8, 16
F061FH		RMDF14_10HH			
F0620H	CAN受信バッファ・データ・フィールド11・レジスタ14L	RMDF14_11LL	RMDF14_11L	0000H	8, 16
F0621H		RMDF14_11LH			
F0622H	CAN受信バッファ・データ・フィールド11・レジスタ14H	RMDF14_11HL	RMDF14_11H	0000H	8, 16
F0623H		RMDF14_11HH			
F0624H	CAN受信バッファ・データ・フィールド12・レジスタ14L	RMDF14_12LL	RMDF14_12L	0000H	8, 16
F0625H		RMDF14_12LH			
F0626H	CAN受信バッファ・データ・フィールド12・レジスタ14H	RMDF14_12HL	RMDF14_12H	0000H	8, 16
F0627H		RMDF14_12HH			
F0628H	CAN受信バッファ・データ・フィールド13・レジスタ14L	RMDF14_13LL	RMDF14_13L	0000H	8, 16
F0629H		RMDF14_13LH			
F062AH	CAN受信バッファ・データ・フィールド13・レジスタ14H	RMDF14_13HL	RMDF14_13H	0000H	8, 16
F062BH		RMDF14_13HH			
F062CH	CAN受信バッファ・データ・フィールド14・レジスタ14L	RMDF14_14LL	RMDF14_14L	0000H	8, 16
F062DH		RMDF14_14LH			
F062EH	CAN受信バッファ・データ・フィールド14・レジスタ14H	RMDF14_14HL	RMDF14_14H	0000H	8, 16
F062FH		RMDF14_14HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 11B (page.3 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-4. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.3) (12/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0630H	CAN受信バッファ・データ・フィールド15・レジスタ14L	RMDF14_15LL	RMDF14_15L	0000H	8, 16
F0631H		RMDF14_15LH			
F0632H	CAN受信バッファ・データ・フィールド15・レジスタ14H	RMDF14_15HL	RMDF14_15H	0000H	8, 16
F0633H		RMDF14_15HH			
F0634H	CAN受信バッファIDレジスタ15L	RMID15LL	RMID15L	0000H	8, 16
F0635H		RMID15LH			
F0636H	CAN受信バッファIDレジスタ15H	RMID15HL	RMID15H	0000H	8, 16
F0637H		RMID15HH			
F0638H	CAN受信バッファ・ポインタ・レジスタ15L	RMPTR15LL	RMPTR15L	0000H	8, 16
F0639H		RMPTR15LH			
F063AH	CAN受信バッファ・ポインタ・レジスタ15H	—	RMPTR15H	0000H	8, 16
F063BH		RMPTR15HH			
F063CH	CAN受信バッファCAN-FDステータス・レジスタ15L	RMFDSTS15LL	RMFDSTS15L	0000H	8, 16
F063DH		RMFDSTS15LH			
F063EH	CAN受信バッファCAN-FDステータス・レジスタ15H	RMFDSTS15HL	RMFDSTS15H	0000H	8, 16
F063FH		RMFDSTS15HH			
F0640H	CAN受信バッファ・データ・フィールド0・レジスタ15L	RMDF15_0LL	RMDF15_0L	0000H	8, 16
F0641H		RMDF15_0LH			
F0642H	CAN受信バッファ・データ・フィールド0・レジスタ15H	RMDF15_0HL	RMDF15_0H	0000H	8, 16
F0643H		RMDF15_0HH			
F0644H	CAN受信バッファ・データ・フィールド1・レジスタ15L	RMDF15_1LL	RMDF15_1L	0000H	8, 16
F0645H		RMDF15_1LH			
F0646H	CAN受信バッファ・データ・フィールド1・レジスタ15H	RMDF15_1HL	RMDF15_1H	0000H	8, 16
F0647H		RMDF15_1HH			
F0648H	CAN受信バッファ・データ・フィールド2・レジスタ15L	RMDF15_2LL	RMDF15_2L	0000H	8, 16
F0649H		RMDF15_2LH			
F064AH	CAN受信バッファ・データ・フィールド2・レジスタ15H	RMDF15_2HL	RMDF15_2H	0000H	8, 16
F064BH		RMDF15_2HH			
F064CH	CAN受信バッファ・データ・フィールド3・レジスタ15L	RMDF15_3LL	RMDF15_3L	0000H	8, 16
F064DH		RMDF15_3LH			
F064EH	CAN受信バッファ・データ・フィールド3・レジスタ15H	RMDF15_3HL	RMDF15_3H	0000H	8, 16
F064FH		RMDF15_3HH			
F0650H	CAN受信バッファ・データ・フィールド4・レジスタ15L	RMDF15_4LL	RMDF15_4L	0000H	8, 16
F0651H		RMDF15_4LH			
F0652H	CAN受信バッファ・データ・フィールド4・レジスタ15H	RMDF15_4HL	RMDF15_4H	0000H	8, 16
F0653H		RMDF15_4HH			
F0654H	CAN受信バッファ・データ・フィールド5・レジスタ15L	RMDF15_5LL	RMDF15_5L	0000H	8, 16
F0655H		RMDF15_5LH			
F0656H	CAN受信バッファ・データ・フィールド5・レジスタ15H	RMDF15_5HL	RMDF15_5H	0000H	8, 16
F0657H		RMDF15_5HH			
F0658H	CAN受信バッファ・データ・フィールド6・レジスタ15L	RMDF15_6LL	RMDF15_6L	0000H	8, 16
F0659H		RMDF15_6LH			
F065AH	CAN受信バッファ・データ・フィールド6・レジスタ15H	RMDF15_6HL	RMDF15_6H	0000H	8, 16
F065BH		RMDF15_6HH			
F065CH	CAN受信バッファ・データ・フィールド7・レジスタ15L	RMDF15_7LL	RMDF15_7L	0000H	8, 16
F065DH		RMDF15_7LH			
F065EH	CAN受信バッファ・データ・フィールド7・レジスタ15H	RMDF15_7HL	RMDF15_7H	0000H	8, 16
F065FH		RMDF15_7HH			

Note CFDGRWC.RPAGE[1:0] bits are the condition of 11B (page.3 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

Table 4-4. RS-CANFD liteウィンドウ・レジスタ一覧 (Page.3) (13/13)

Address	Register Name	Register Symbol		After Reset	Access Size [unit: bit]
F0660H	CAN受信バッファ・データ・フィールド8・レジスタ15L	RMDF15_8LL	RMDF15_8L	0000H	8, 16
F0661H		RMDF15_8LH			
F0662H	CAN受信バッファ・データ・フィールド8・レジスタ15H	RMDF15_8HL	RMDF15_8H	0000H	8, 16
F0663H		RMDF15_8HH			
F0664H	CAN受信バッファ・データ・フィールド9・レジスタ15L	RMDF15_9LL	RMDF15_9L	0000H	8, 16
F0665H		RMDF15_9LH			
F0666H	CAN受信バッファ・データ・フィールド9・レジスタ15H	RMDF15_9HL	RMDF15_9H	0000H	8, 16
F0667H		RMDF15_9HH			
F0668H	CAN受信バッファ・データ・フィールド10・レジスタ15L	RMDF15_10LL	RMDF15_10L	0000H	8, 16
F0669H		RMDF15_10LH			
F066AH	CAN受信バッファ・データ・フィールド10・レジスタ15H	RMDF15_10HL	RMDF15_10H	0000H	8, 16
F066BH		RMDF15_10HH			
F066CH	CAN受信バッファ・データ・フィールド11・レジスタ15L	RMDF15_11LL	RMDF15_11L	0000H	8, 16
F066DH		RMDF15_11LH			
F066EH	CAN受信バッファ・データ・フィールド11・レジスタ15H	RMDF15_11HL	RMDF15_11H	0000H	8, 16
F066FH		RMDF15_11HH			
F0670H	CAN受信バッファ・データ・フィールド12・レジスタ15L	RMDF15_12LL	RMDF15_12L	0000H	8, 16
F0671H		RMDF15_12LH			
F0672H	CAN受信バッファ・データ・フィールド12・レジスタ15H	RMDF15_12HL	RMDF15_12H	0000H	8, 16
F0673H		RMDF15_12HH			
F0674H	CAN受信バッファ・データ・フィールド13・レジスタ15L	RMDF15_13LL	RMDF15_13L	0000H	8, 16
F0675H		RMDF15_13LH			
F0676H	CAN受信バッファ・データ・フィールド13・レジスタ15H	RMDF15_13HL	RMDF15_13H	0000H	8, 16
F0677H		RMDF15_13HH			
F0678H	CAN受信バッファ・データ・フィールド14・レジスタ15L	RMDF15_14LL	RMDF15_14L	0000H	8, 16
F0679H		RMDF15_14LH			
F067AH	CAN受信バッファ・データ・フィールド14・レジスタ15H	RMDF15_14HL	RMDF15_14H	0000H	8, 16
F067BH		RMDF15_14HH			
F067CH	CAN受信バッファ・データ・フィールド15・レジスタ15L	RMDF15_15LL	RMDF15_15L	0000H	8, 16
F067DH		RMDF15_15LH			
F067EH	CAN受信バッファ・データ・フィールド15・レジスタ15H	RMDF15_15HL	RMDF15_15H	0000H	8, 16
F067FH		RMDF15_15HH			

Note CFDRWC.RPAGE[1:0] bits are the condition of 11B (page.3 access selection).

Caution When the CAN0EN bit in the PER2 register is 0 or CAN RAM initialization has not been performed, the read value is undefined. When the CAN0EN bit is 1 and the initialization of the CAN RAM area is completed, the read value is the initial value listed above.

5. A/D コンバータ・ウィンドウ・レジスタ一覧

以下に、RL78/F23, F24製品の12ビットA/Dコンバータ・ウィンドウ・レジスタ一覧を示します。

Table 5-1. A/Dコンバータ・ウィンドウ・レジスタ一覧 (Page.0)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F06B0H F06B1H	A/Dコントロール・レジスタ	ADCSR	0000H	16	√	√	√	√	√	√	√	√	√
F06B4H F06B5H	A/Dチャンネル選択レジスタA0	ADANSA0	0000H	16	√	√	√	√	√	√	√	√	√
F06B6H F06B7H	A/Dチャンネル選択レジスタA1	ADANSA1	0000H	16	√	√	√	√	√	√	√	√	√
F06B8H F06B9H	A/D加算／平均機能チャンネル選択レジスタ0	ADADS0	0000H	16	√	√	√	√	√	√	√	√	√
F06BAH F06BBH	A/D加算／平均機能チャンネル選択レジスタ1	ADADS1	0000H	16	√	√	√	√	√	√	√	√	√
F06BCH	A/D加算／平均機能回数選択レジスタ	ADADC	00H	1, 8	√	√	√	√	√	√	√	√	√
F06BEH F06BFH	A/D拡張コントロール・レジスタ	ADCER	0000H	16	√	√	√	√	√	√	√	√	√

Note ADWINR.ADPAGE[3:0] bits are the condition of 0000B (page.0 access selection).

Table 5-2. A/Dコンバータ・ウィンドウ・レジスタ一覧 (Page.1)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F06B0H F06B1H	A/D開始トリガ選択レジスタ	ADSTRGR	0000H	16	√	√	√	√	√	√	√	√	√
F06B2H F06B3H	A/D拡張入力コントロール・レジスタ	ADEXICR	0000H	16	√	√	√	√	√	√	√	√	√
F06B4H F06B5H	A/Dチャンネル選択レジスタB0	ADANSB0	0000H	16	√	√	√	√	√	√	√	√	√
F06B6H F06B7H	A/Dチャンネル選択レジスタB1	ADANSB1	0000H	16	√	√	√	√	√	√	√	√	√
F06BCH F06BDH	A/D内部基準電圧データ・レジスタ	ADOCDR	0000H	16	√	√	√	√	√	√	√	√	√
F06BEH F06BFH	A/D自己診断データ・レジスタ	ADRD	0000H	16	√	√	√	√	√	√	√	√	√

Note ADWINR.ADPAGE[3:0] bits are the condition of 0001B (page.1 access selection).

Table 5-3. A/Dコンバータ・ウィンドウ・レジスタ一覧 (Page.2)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F06B0H F06B1H	A/Dデータ・レジスタ0	ADDR0	0000H	16	√	√	√	√	√	√	√	√	√
F06B2H F06B3H	A/Dデータ・レジスタ1	ADDR1	0000H	16	√	√	√	√	√	√	√	√	√
F06B4H F06B5H	A/Dデータ・レジスタ2	ADDR2	0000H	16	√	√	√	√	√	√	√	√	√
F06B6H F06B7H	A/Dデータ・レジスタ3	ADDR3	0000H	16	√	√	√	√	√	√	√	√	√
F06B8H F06B9H	A/Dデータ・レジスタ4	ADDR4	0000H	16	√	√	√	√	√	√	√	√	√
F06BAH F06BBH	A/Dデータ・レジスタ5	ADDR5	0000H	16	√	√	√	√	√	√	√	√	√
F06BCH F06BDH	A/Dデータ・レジスタ6	ADDR6	0000H	16	√	√	√	√	√	√	√	√	√
F06BEH F06BFH	A/Dデータ・レジスタ7	ADDR7	0000H	16	√	√	√	√	√	√	√	√	√

Note ADWINR.ADPAGE[3:0] bits are the condition of 0010B (page.2 access selection).

Table 5-4. A/Dコンバータ・ウィンドウ・レジスタ一覧 (Page.3)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F06B0H F06B1H	A/Dデータ・レジスタ8	ADDR8	0000H	16	√	√	√	√	—	√	√	√	—
F06B2H F06B3H	A/Dデータ・レジスタ9	ADDR9	0000H	16	√	√	√	√	—	√	√	√	—
F06B4H F06B5H	A/Dデータ・レジスタ10	ADDR10	0000H	16	√	√	√	√	—	√	√	√	—
F06B6H F06B7H	A/Dデータ・レジスタ11	ADDR11	0000H	16	√	√	√	√	—	√	√	√	—
F06B8H F06B9H	A/Dデータ・レジスタ12	ADDR12	0000H	16	√	√	√	√	—	√	√	√	—
F06BAH F06BBH	A/Dデータ・レジスタ13	ADDR13	0000H	16	√	√	√	—	—	√	√	—	—
F06BCH F06BDH	A/Dデータ・レジスタ14	ADDR14	0000H	16	√	√	√	—	—	√	√	—	—
F06BEH F06BFH	A/Dデータ・レジスタ15	ADDR15	0000H	16	√	√	√	—	—	√	√	—	—

Note ADWINR.ADPAGE[3:0] bits are the condition of 0011B (page.3 access selection).

Table 5-5. A/Dコンバータ・ウィンドウ・レジスタ一覧 (Page.4)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F06B0H F06B1H	A/Dデータ・レジスタ16	ADDR16	0000H	16	√	√	√	—	—	√	√	—	—
F06B2H F06B3H	A/Dデータ・レジスタ17	ADDR17	0000H	16	√	√	—	—	—	√	—	—	—
F06B4H F06B5H	A/Dデータ・レジスタ18	ADDR18	0000H	16	√	—	—	—	—	—	—	—	—
F06B6H F06B7H	A/Dデータ・レジスタ19	ADDR19	0000H	16	√	—	—	—	—	—	—	—	—
F06B8H F06B9H	A/Dデータ・レジスタ20	ADDR20	0000H	16	√	—	—	—	—	—	—	—	—
F06BAH F06BBH	A/Dデータ・レジスタ21	ADDR21	0000H	16	√	—	—	—	—	—	—	—	—
F06BCH F06BDH	A/Dデータ・レジスタ22	ADDR22	0000H	16	√	—	—	—	—	—	—	—	—
F06BEH F06BFH	A/Dデータ・レジスタ23	ADDR23	0000H	16	√	—	—	—	—	—	—	—	—

Note ADWINR.ADPAGE[3:0] bits are the condition of 0100B (page.4 access selection).

Table 5-6. A/Dコンバータ・ウィンドウ・レジスタ一覧 (Page.5)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F06B0H F06B1H	A/Dデータ・レジスタ24	ADDR24	0000H	16	√	√	√	√	√	√	√	√	√
F06B2H F06B3H	A/Dデータ・レジスタ25	ADDR25	0000H	16	√	√	√	√	√	√	√	√	√
F06B4H F06B5H	A/Dデータ・レジスタ26	ADDR26	0000H	16	√	√	√	√	—	√	√	√	—
F06B6H F06B7H	A/Dデータ・レジスタ27	ADDR27	0000H	16	√	√	√	√	—	√	√	√	—
F06B8H F06B9H	A/Dデータ・レジスタ28	ADDR28	0000H	16	√	√	√	√	—	√	√	√	—
F06BAH F06BBH	A/Dデータ・レジスタ29	ADDR29	0000H	16	√	√	√	√	—	√	√	√	—
F06BCH F06BDH	A/Dデータ・レジスタ30	ADDR30	0000H	16	√	√	√	—	—	√	√	—	—

Note ADWINR.ADPAGE[3:0] bits are the condition of 0101B (page.5 access selection).

Table 5-7. A/Dコンバータ・ウィンドウ・レジスタ一覧 (Page.6)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F06B6H F06B7H	A/Dサンプル&ホールド回路コントロール・レジスタ	ADSHCR	001AH	16	√	√	√	√	√	√	√	√	√

Note ADWINR.ADPAGE[3:0] bits are the condition of 0110B (page.6 access selection).

Table 5-8. A/Dコンバータ・ウィンドウ・レジスタ一覧 (Page.7)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23				
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin	
F06BAH	A/D断線検出コントロール・レジスタ	ADDISCR	00H	8	√	√	√	√	√	√	√	√	√	√

Note ADWINR.ADPAGE[3:0] bits are the condition of 0111B (page.7 access selection).

Table 5-9. A/Dコンバータ・ウィンドウ・レジスタ一覧 (Page.8)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23				
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin	
F06B0H F06B1H	A/Dグループ・スキャン優先コントロール・レジスタ	ADGSPCR	0000H	16	√	√	√	√	√	√	√	√	√	√
F06BAH	A/D高電位／低電位基準電圧コントロール・レジスタ	ADHVREFCNT	00H	1, 8	√	√	√	√	√	√	√	√	√	√

Note ADWINR.ADPAGE[3:0] bits are the condition of 1000B (page.8 access selection).

Table 5-10. A/Dコンバータ・ウィンドウ・レジスタ一覧 (Page.13)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23				
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin	
F06BDH	A/Dサンプリング・ステート・レジスタL	ADSSTRL	0DH	8	√	√	√	√	√	√	√	√	√	√
F06BFH	A/D内部基準電圧サンプリング・ステート・レジスタ	ADSSTRO	0DH	8	√	√	√	√	√	√	√	√	√	√

Note ADWINR.ADPAGE[3:0] bits are the condition of 1101B (page.13 access selection).

Table 5-11. A/Dコンバータ・ウィンドウ・レジスタ一覧 (Page.14)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23				
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin	
F06B0H	A/Dサンプリング・ステート・レジスタ0	ADSSTR0	0DH	8	√	√	√	√	√	√	√	√	√	√
F06B1H	A/Dサンプリング・ステート・レジスタ1	ADSSTR1	0DH	8	√	√	√	√	√	√	√	√	√	√
F06B2H	A/Dサンプリング・ステート・レジスタ2	ADSSTR2	0DH	8	√	√	√	√	√	√	√	√	√	√
F06B3H	A/Dサンプリング・ステート・レジスタ3	ADSSTR3	0DH	8	√	√	√	√	√	√	√	√	√	√
F06B4H	A/Dサンプリング・ステート・レジスタ4	ADSSTR4	0DH	8	√	√	√	√	√	√	√	√	√	√
F06B5H	A/Dサンプリング・ステート・レジスタ5	ADSSTR5	0DH	8	√	√	√	√	√	√	√	√	√	√
F06B6H	A/Dサンプリング・ステート・レジスタ6	ADSSTR6	0DH	8	√	√	√	√	√	√	√	√	√	√
F06B7H	A/Dサンプリング・ステート・レジスタ7	ADSSTR7	0DH	8	√	√	√	√	√	√	√	√	√	√
F06B8H	A/Dサンプリング・ステート・レジスタ8	ADSSTR8	0DH	8	√	√	√	√	—	√	√	√	—	—
F06B9H	A/Dサンプリング・ステート・レジスタ9	ADSSTR9	0DH	8	√	√	√	√	—	√	√	√	—	—
F06BAH	A/Dサンプリング・ステート・レジスタ10	ADSSTR10	0DH	8	√	√	√	√	—	√	√	√	—	—
F06BBH	A/Dサンプリング・ステート・レジスタ11	ADSSTR11	0DH	8	√	√	√	√	—	√	√	√	—	—
F06BCH	A/Dサンプリング・ステート・レジスタ12	ADSSTR12	0DH	8	√	√	√	√	—	√	√	√	—	—
F06BDH	A/Dサンプリング・ステート・レジスタ13	ADSSTR13	0DH	8	√	√	√	—	—	√	√	—	—	—
F06BEH	A/Dサンプリング・ステート・レジスタ14	ADSSTR14	0DH	8	√	√	√	—	—	√	√	—	—	—
F06BFH	A/Dサンプリング・ステート・レジスタ15	ADSSTR15	0DH	8	√	√	√	—	—	√	√	—	—	—

Note ADWINR.ADPAGE[3:0] bits are the condition of 1110B (page.14 access selection).

6. LIN/UART モジュール (RLIN3) ウィンドウ・レジスタ一覧

以下に、RL78/F23, F24製品のLIN/UARTモジュール (RLIN3) ウィンドウ・レジスタ一覧を示します。

Table 6-1. LIN/UARTモジュール (RLIN3) ウィンドウ・レジスタ一覧 (channel.0)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23			
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin
F06C1H	LIN0ウェイクアップ・ポー・レート選択レジスタ	LWBR0	00H	8	√	√	√	√	√	√	√	√	√
F06C2H	LIN/UART0ポー・レート・プリスケアラ・レジスタ	LBRP0	0000H	16	√	√	√	√	√	√	√	√	√
	LIN/UART0ポー・レート・プリスケアラ0レジスタ	LBRP00		8									
F06C3H	LIN/UART0ポー・レート・プリスケアラ1レジスタ	LBRP01		8									
F06C4H	LIN0セルフテスト・コントロール・レジスタ	LSTC0	00H	8	√	√	√	√	√	√	√	√	√
F06C5H	UART0スタンバイ・コントロール・レジスタ	LUSC0	00H	8	√	√	√	√	√	√	√	√	√
F06C8H	LIN/UART0モード・レジスタ	LMD0	00H	8	√	√	√	√	√	√	√	√	√
F06C9H	LIN0ブレーク・フィールド・コンフィグレーション・レジスタ UART0コンフィグレーション・レジスタ	LBFC0	00H	8	√	√	√	√	√	√	√	√	√
F06CAH	LIN/UART0スペース・コンフィグレーション・レジスタ	LSC0	00H	8	√	√	√	√	√	√	√	√	√
F06CBH	LIN0ウェイクアップ・コンフィグレーション・レジスタ	LWUP0	00H	8	√	√	√	√	√	√	√	√	√
F06CCH	LIN0割り込み許可レジスタ	LIE0	00H	8	√	√	√	√	√	√	√	√	√
F06CDH	LIN/UART0エラー検出許可レジスタ	LEDE0	00H	8	√	√	√	√	√	√	√	√	√
F06CEH	LIN/UART0コントロール・レジスタ	LCUC0	00H	8	√	√	√	√	√	√	√	√	√
F06D0H	LIN/UART0送信コントロール・レジスタ	LTRC0	00H	8	√	√	√	√	√	√	√	√	√
F06D1H	LIN/UART0モード・ステータス・レジスタ	LMST0	00H	8	√	√	√	√	√	√	√	√	√
F06D2H	LIN/UART0ステータス・レジスタ	LST0	00H	8	√	√	√	√	√	√	√	—	—
F06D3H	LIN/UART0エラー・ステータス・レジスタ	LEST0	00H	8	√	√	√	√	√	√	√	√	√
F06D4H	LIN/UART0データ・フィールド・コンフィグレーション・レジスタ	LDFC0	00H	8	√	√	√	√	√	√	√	√	√
F06D5H	LIN/UART0 IDバッファ・レジスタ	LIDB0	00H	8	√	√	√	√	√	√	√	√	√
F06D6H	LIN0チェックサム・バッファ・レジスタ	LCBR0	00H	8	√	√	√	√	√	√	√	√	√
F06D7H	UART0データ・バッファ0レジスタ	LUDB00	00H	8	√	√	√	√	√	√	√	√	√
F06D8H	LIN/UART0データ・バッファ1レジスタ	LDB01	00H	8	√	√	√	√	√	√	√	√	√
F06D9H	LIN/UART0データ・バッファ2レジスタ	LDB02	00H	8	√	√	√	√	√	√	√	√	√
F06DAH	LIN/UART0データ・バッファ3レジスタ	LDB03	00H	8	√	√	√	√	√	√	√	√	√
F06DBH	LIN/UART0データ・バッファ4レジスタ	LDB04	00H	8	√	√	√	√	√	√	√	√	√
F06DCH	LIN/UART0データ・バッファ5レジスタ	LDB05	00H	8	√	√	√	√	√	√	√	√	√
F06DDH	LIN/UART0データ・バッファ6レジスタ	LDB06	00H	8	√	√	√	√	√	√	√	√	√
F06DEH	LIN/UART0データ・バッファ7レジスタ	LDB07	00H	8	√	√	√	√	√	√	√	√	√
F06DFH	LIN/UART0データ・バッファ8レジスタ	LDB08	00H	8	√	√	√	√	√	√	√	√	√
F06E0H	UART0オペレーション許可レジスタ	LUOER0	00H	8	√	√	√	√	√	√	√	√	√
F06E1H	UART0オプション・レジスタ1	LUOR01	00H	8	√	√	√	√	√	√	√	√	√
F06E4H	UART0送信データ・レジスタ	LUTDR0	0000H	16	√	√	√	√	√	√	√	√	√
		LUTDR0L		8									
F06E5H		LUTDR0H		8									
F06E6H	UART0受信データ・レジスタ	LURDR0	0000H	16	√	√	√	√	√	√	√	√	√
		LURDR0L		8									
F06E7H		LURDR0H		8									
F06E8H	UART0ウェイト用送信データ・レジスタ	LUWTDRO	0000H	16	√	√	√	√	√	√	√	√	√
		LUWTDRO0L		8									
F06E9H		LUWTDRO0H		8									
F06ECH	LIN0ブレーク/シンク・フィールド検出ステータス・レジスタ	LBSS0	00H	8	√	√	√	√	√	√	√	√	√
F06EEH	LIN0レスポンス・スペース・ドミナント検出ステータス・レジスタ	LRSS0	00H	8	√	√	√	√	√	√	√	√	√

Note LCHSEL.LSEL0 bit is the condition of 0 (channel.0 access selection).

Table 6-2. LIN/UARTモジュール (RLIN3) ウィンドウ・レジスタ一覧 (channel.1) (RL78/F24のみ)

Address	Register Name	Register Symbol	After Reset	Access Size [unit: bit]	RL78/F24					RL78/F23				
					100-pin	80-pin	64-pin	48-pin	32-pin	80-pin	64-pin	48-pin	32-pin	
F06C1H	LIN1ウェイクアップ・ボー・レート選択レジスタ	LWBR1	00H	8	√	√	√	√	√	—	—	—	—	
F06C2H	LIN/UART1ボー・レート・プリスケアラ・レジスタ	LBRP1	0000H	16	√	√	√	√	√	—	—	—	—	
	LIN/UART1ボー・レート・プリスケアラ0レジスタ	LBRP10		8										
F06C3H	LIN/UART1ボー・レート・プリスケアラ1レジスタ	LBRP11		8										
F06C4H	LIN1セルフテスト・コントロール・レジスタ	LSTC1	00H	8	√	√	√	√	√	—	—	—	—	
F06C5H	UART1スタンバイ・コントロール・レジスタ	LUSC1	00H	8	√	√	√	√	√	—	—	—	—	
F06C8H	LIN/UART1モード・レジスタ	LMD1	00H	8	√	√	√	√	√	—	—	—	—	
F06C9H	LIN1ブレーク・フィールド・コンフィグレーション・レジスタ / UART1コンフィグレーション・レジスタ	LBFC1	00H	8	√	√	√	√	√	—	—	—	—	
F06CAH	LIN/UART1スペース・コンフィグレーション・レジスタ	LSC1	00H	8	√	√	√	√	√	—	—	—	—	
F06CBH	LIN1ウェイクアップ・コンフィグレーション・レジスタ	LWUP1	00H	8	√	√	√	√	√	—	—	—	—	
F06CCH	LIN1割り込み許可レジスタ	LIE1	00H	8	√	√	√	√	√	—	—	—	—	
F06CDH	LIN/UART1エラー検出許可レジスタ	LEDE1	00H	8	√	√	√	√	√	—	—	—	—	
F06CEH	LIN/UART1コントロール・レジスタ	LCUC1	00H	8	√	√	√	√	√	—	—	—	—	
F06D0H	LIN/UART1送信コントロール・レジスタ	LTRC1	00H	8	√	√	√	√	√	—	—	—	—	
F06D1H	LIN/UART1モード・ステータス・レジスタ	LMST1	00H	8	√	√	√	√	√	—	—	—	—	
F06D2H	LIN/UART1ステータス・レジスタ	LST1	00H	8	√	√	√	√	√	—	—	—	—	
F06D3H	LIN/UART1エラー・ステータス・レジスタ	LEST1	00H	8	√	√	√	√	√	—	—	—	—	
F06D4H	LIN/UART1データ・フィールド・コンフィグレーション・レジスタ	LDFC1	00H	8	√	√	√	√	√	—	—	—	—	
F06D5H	LIN/UART1 IDバッファ・レジスタ	LIDB1	00H	8	√	√	√	√	√	—	—	—	—	
F06D6H	LIN1チェックサム・バッファ・レジスタ	LCBR1	00H	8	√	√	√	√	√	—	—	—	—	
F06D7H	UART1データ・バッファ0レジスタ	LUDB10	00H	8	√	√	√	√	√	—	—	—	—	
F06D8H	LIN/UART1データ・バッファ1レジスタ	LDB11	00H	8	√	√	√	√	√	—	—	—	—	
F06D9H	LIN/UART1データ・バッファ2レジスタ	LDB12	00H	8	√	√	√	√	√	—	—	—	—	
F06DAH	LIN/UART1データ・バッファ3レジスタ	LDB13	00H	8	√	√	√	√	√	—	—	—	—	
F06DBH	LIN/UART1データ・バッファ4レジスタ	LDB14	00H	8	√	√	√	√	√	—	—	—	—	
F06DCH	LIN/UART1データ・バッファ5レジスタ	LDB15	00H	8	√	√	√	√	√	—	—	—	—	
F06DDH	LIN/UART1データ・バッファ6レジスタ	LDB16	00H	8	√	√	√	√	√	—	—	—	—	
F06DEH	LIN/UART1データ・バッファ7レジスタ	LDB17	00H	8	√	√	√	√	√	—	—	—	—	
F06DFH	LIN/UART1データ・バッファ8レジスタ	LDB18	00H	8	√	√	√	√	√	—	—	—	—	
F06E0H	UART1オペレーション許可レジスタ	LUOER1	00H	8	√	√	√	√	√	—	—	—	—	
F06E1H	UART1オプション・レジスタ1	LUOR11	00H	8	√	√	√	√	√	—	—	—	—	
F06E4H	UART1送信データ・レジスタ	LUTDR1	0000H	16	√	√	√	√	√	—	—	—	—	
		LUTDR1L		8										
		LUTDR1H		8										
F06E5H	UART1受信データ・レジスタ	LURDR1	0000H	16	√	√	√	√	√	—	—	—	—	
		LURDR1L		8										
		LURDR1H		8										
F06E8H	UART1ウェイト用送信データ・レジスタ	LUWTDR1	0000H	16	√	√	√	√	√	—	—	—	—	
		LUWTDR1L		8										
		LUWTDR1H		8										
F06ECH	LIN1ブレークノシンク・フィールド検出ステータス・レジスタ	LBSS1	00H	8	√	√	√	√	√	—	—	—	—	
F06EEH	LIN1レスポンス・スペース・ドミナント検出ステータス・レジスタ	LRSS1	00H	8	√	√	√	√	√	—	—	—	—	

Note LCHSEL.LSEL0 bit is the condition of 1 (channel.1 access selection).

7. 参考資料

本アプリケーションノートにおける参考資料を以下に示します。参照の際は、ルネサスエレクトロニクスホームページから最新版を入手してください。

- RL78/F23, F24 ユーザーズマニュアル ハードウェア編 Rev. 1.00

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2022.09.30	-	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違くと、フラッシュ・メモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限られません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとしします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。