

【ドキュメント修正】

E1/E20 エミュレータ ユーザーズマニュアル別冊

(RH850/D1L、RH850/D1M グループ接続時の注意事項) Rev2.00

概要

E1/E20 エミュレータ ユーザーズマニュアル別冊 (RH850/D1L、RH850/D1M グループ接続時の注意事項) Rev2.00 の追加を連絡します。

1. 対象ドキュメント

タイトル : E1/E20 エミュレータ ユーザーズマニュアル別冊  
(RH850/D1L、RH850/D1M グループ接続時の注意事項)

資料番号 : R20UT3120JJ0200

リビジョン番号 : Rev2.00

2. 改訂箇所

「4.2 デバッグ時の注意」に以下内容を追加します。

(1/3)

No.		
1	項目	ハードウェアブレイク [リード/ライトアクセス検出不可]
	内容	以下の命令によるリード/ライトアクセス条件が成立してもブレイクは発生しません。 ・CAXI、SET1、CLR1、NOT1、TST1 命令 以下の命令ではリードアクセスのアドレス条件のみはブレイクします。 ・PREPARE、DISPOASE、PUSHSP、POPSP、SWITCH、CALLT、SYSCALL 命令
2	項目	ハードウェアブレイク [EIINT テーブル]
	内容	EIINT のテーブルアドレスをブレイク条件に設定しないでください。 ブレイクすると EIRET で割込み処理から元のプログラムに戻れない場合があります。
3	項目	内蔵フラッシュメモリ書き換え時の制限事項(クロックモニタ)
	内容	デバッグは、フラッシュメモリ書き換え時(注)に PLL の設定を変更します。 このため、フラッシュメモリ書き換え時の周波数は、ご使用の周波数より高速になる可能性があります。クロックモニタ(CLMA)で設定した周波数の上限を超える場合は、フラッシュメモリ書き換えを抑制します。 注：フラッシュメモリ書き換えは、下記の操作時に発生します。 ・内蔵フラッシュメモリへのダウンロード ・メモリパネル操作による内蔵フラッシュメモリの変更 ・ソフトウェアブレイクの設定・解除 ・ソフトウェアブレイク成立後の再実行 (ステップ含む)

No.		
4	項目	クロック設定中にブレイクした場合の制限事項
	内容	<p>クロック設定中にブレイクした場合、デバッグからフラッシュメモリの書き換えができません。クロック設定中にブレイクした状態で下記の操作を実施する場合は、「フラッシュ書き込み時にクロックを変更しない」に設定してください。</p> <ul style="list-style-type: none"> <li>・再ダウンロードなどフラッシュメモリの書き換えを伴う操作</li> <li>・ソフトウェアブレイクの設定および解除</li> </ul> <p>また、クロック設定処理にソフトウェアブレイクを設定しないでください。</p>
5	項目	ブレイク条件成立の競合
	内容	<p>強制ブレイクやイベントブレイク等でブレイク状態に遷移する直前に別のリードアクセスイベントを検出した場合、再実行時にリードアクセスイベントによるブレイク要求が受け付けられ、再実行してすぐに再ブレイクする可能性があります。</p>
6	項目	イベント機能(イベント検出順)
	内容	<p>以下の場合には命令順とイベント検出順が前後する可能性があるため、シーケンシャルイベント、任意区間の時間測定/パフォーマンス測定ができない場合があります。</p> <ul style="list-style-type: none"> <li>・連続する命令に設定したイベント(2命令を同時に実行する場合があるため)</li> <li>・接近したリード命令とライト命令が検出対象となるアクセスイベント (ライトアクセスとリードアクセスのイベント検出タイミングが異なるため、ライト→リードの順に命令を実行してもリード→ライトの順で検出される場合がある)</li> </ul>
7	項目	イベント機能(ビット操作命令)
	内容	<p>イベントとしてリード/ライトアクセスを条件に設定している場合、ビット操作命令による Read-Modify-Write のライトサイクルが条件成立しても、イベント検出されません。この条件でブレイクやトレース取得、パフォーマンス測定のトリガとしては使用できません。</p>
8	項目	イベント機能(64bit アクセス)
	内容	<p>64bit サイズを条件としたアクセスイベントを設定しないでください。 64bit アクセスサイズ以外のアクセスを検出したり、別のイベントが正常に動作しなくなる可能性があります。</p>
9	項目	パワーセーブモード使用時
	内容	<ul style="list-style-type: none"> <li>・デバッグ時は、プログラム上で WUFMSK0[0]=0 を設定してください。</li> <li>・ユーザプログラム実行中に下記の操作および条件の発生で DEEPSTOP モードは解除されます。 ブレイク成立 メモリアクセス イベントの成立</li> <li>・デバッグ中は、DEEPSTOP モードにおいても、ISO 領域 (CPU、RAM、周辺モジュール等) の電源供給は停止しません。そのため、初期値が不定な RAM の値やレジスタの値は保持されます。 実際のデバイスでは RUN モードに復帰後に不定となるので、必ず初期化を行ってください。</li> </ul>

No.		
10	項目	リセット
	内容	ユーザプログラム実行中に CPU リセットが発生した場合、デバッグ機能(ブレーク、イベント、タイマなど)および、マイコンの動作が不安定になる可能性があります。
11	項目	内蔵フラッシュメモリ書き換え時の制限事項(レジスタ値)
	内容	<p>デバッガは、フラッシュメモリ書き換え時 (注) に PLL0 の設定をします。そのため、CKSC_IPLL0S_ACT.PLL0SACT の値が初期値の「0」から「1」に変わってしまいます。</p> <p>レジスタ値の変更が問題になる場合、「フラッシュ書き込み時にクロックを変更しない」に設定してください。</p> <p>注：フラッシュメモリ書き換えは、下記の操作時に発生します。</p> <ul style="list-style-type: none"> <li>・内蔵フラッシュメモリへのダウンロード</li> <li>・メモリパネル操作による内蔵フラッシュメモリの変更</li> <li>・ソフトウェアブレークの設定・解除</li> <li>・ソフトウェアブレーク成立後の再実行 (ステップ含む)</li> </ul>
12	項目	シリアルフラッシュメモリインタフェース A(SFMA)および CAN インタフェース (RS-CAN)、CANFD インタフェース(RS-CANFD)のレジスタについて
	内容	<p>SFMA および RS-CANFD へのクロック供給設定がない状態、または正常な供給設定ではない状態で、SFMA レジスタにデバッガからアクセス(I/O レジスタウィンドウからのアクセス)した場合、タイムアウトする場合があります。</p> <p>SFMA および RS-CAN、RS-CANFD レジスタには、正常なクロック供給設定を行ったうえで、デバッガからアクセスするよう注意してください。</p>
13	項目	PBG
	内容	<p>エミュレータ使用時、PBG の FSGDxxPROTn レジスタの PROTDEB ビットは、「1」(デバッグマスタアクセスを許可する)から変更しないでください。</p> <p>初期値と異なる場合は、メモリアクセスが正常に行えない場合があります。</p>

### 3. ドキュメント改善計画

本内容については、次回改版時に反映予定です。

以上

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2016.04.16	-	新規発行

ルネサスエレクトロニクス株式会社  
 〒135-0061 東京都江東区豊洲 3-2-24 (豊洲フォレシア)

■総合お問い合わせ先  
<http://www.renesas.com/ja-jp/support/contact.html>

本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。

過去のニュース内容は発行当時の情報をもとにしており、現時点では変更された情報や無効な情報が含まれている場合があります。

ニュース本文中の URL を予告なしに変更または中止することがありますので、あらかじめご承知ください。

すべての商標および登録商標は、それぞれの所有者に帰属します。