

# RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア  
ルネサス エレクトロニクス株式会社  
問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RA*-A0062A/J	Rev.	第1版
題名	CoreSight レジスタに関する RA2 シリーズユーザーズマニュアル 記載訂正		情報分類	技術情報	
適用製品	対象ロット等		関連資料	Renesas RA2L1 グループ ユーザーズマニュアル ハードウェア編： R01UH0853JJ0120 Rev. 1.20	
	全ロット			Renesas RA2E1 グループ ユーザーズマニュアル ハードウェア編： R01UH0852JJ0120 Rev. 1.20 Renesas RA2E2 グループ ユーザーズマニュアル ハードウェア編： R01UH0919JJ0110 Rev. 1.10	

## 2.5.4.2 章 CoreSight レジスタ

### 表 2.8 CoreSight ROM テーブルの CoreSight レジスタ

PID0 の初期値を訂正

#### 【修正前】

### 表 2.8 CoreSight ROM テーブルの CoreSight レジスタ

名称	アドレス	アクセスサイズ	R/W	初期値
DEVTYPE	0xE00F_FFCC	32 ビット	R	0x00000001
PID4	0xE00F_FFD0	32 ビット	R	0x00000004
PID5	0xE00F_FFD4	32 ビット	R	0x00000000
PID6	0xE00F_FFD8	32 ビット	R	0x00000000
PID7	0xE00F_FFDC	32 ビット	R	0x00000000
PID0	0xE00F_FFE0	32 ビット	R	0x0000001B
PID1	0xE00F_FFE4	32 ビット	R	0x00000030
PID2	0xE00F_FFE8	32 ビット	R	0x0000000A
PID3	0xE00F_FFEC	32 ビット	R	0x00000000
CID0	0xE00F_FFF0	32 ビット	R	0x0000000D
CID1	0xE00F_FFF4	32 ビット	R	0x00000010
CID2	0xE00F_FFF8	32 ビット	R	0x00000005
CID3	0xE00F_FFFC	32 ビット	R	0x000000B1

【修正後】

1. RA2L1 グループ

PID0 の初期値を 0x0000002F に訂正

表 2.8 CoreSight ROM テーブルの CoreSight レジスタ

名称	アドレス	アクセスサイズ	R/W	初期値
DEVTYPE	0xE00F_FFCC	32 ビット	R	0x00000001
PID4	0xE00F_FFD0	32 ビット	R	0x00000004
PID5	0xE00F_FFD4	32 ビット	R	0x00000000
PID6	0xE00F_FFD8	32 ビット	R	0x00000000
PID7	0xE00F_FFDC	32 ビット	R	0x00000000
PID0	0xE00F_FFE0	32 ビット	R	0x0000002F
PID1	0xE00F_FFE4	32 ビット	R	0x00000030
PID2	0xE00F_FFE8	32 ビット	R	0x0000000A
PID3	0xE00F_FFEC	32 ビット	R	0x00000000
CID0	0xE00F_FFF0	32 ビット	R	0x0000000D
CID1	0xE00F_FFF4	32 ビット	R	0x00000010
CID2	0xE00F_FFF8	32 ビット	R	0x00000005
CID3	0xE00_FFFC	32 ビット	R	0x000000B1

2. RA2E1 グループ

PID0 の初期値を 0x00000039 に訂正

表 2.8 CoreSight ROM テーブルの CoreSight レジスタ

名称	アドレス	アクセスサイズ	R/W	初期値
DEVTYPE	0xE00F_FFCC	32 ビット	R	0x00000001
PID4	0xE00F_FFD0	32 ビット	R	0x00000004
PID5	0xE00F_FFD4	32 ビット	R	0x00000000
PID6	0xE00F_FFD8	32 ビット	R	0x00000000
PID7	0xE00F_FFDC	32 ビット	R	0x00000000
PID0	0xE00F_FFE0	32 ビット	R	0x00000039
PID1	0xE00F_FFE4	32 ビット	R	0x00000030
PID2	0xE00F_FFE8	32 ビット	R	0x0000000A
PID3	0xE00F_FFEC	32 ビット	R	0x00000000
CID0	0xE00F_FFF0	32 ビット	R	0x0000000D
CID1	0xE00F_FFF4	32 ビット	R	0x00000010
CID2	0xE00F_FFF8	32 ビット	R	0x00000005
CID3	0xE00F_FFFC	32 ビット	R	0x000000B1

## 3. RA2E2 グループ

PID0 の初期値を 0x0000003D に訂正

表 2.8 CoreSight ROM テーブルの CoreSight レジスタ

名称	アドレス	アクセスサイズ	R/W	初期値
DEVTYPE	0xE00F_FFCC	32 ビット	R	0x00000001
PID4	0xE00F_FFD0	32 ビット	R	0x00000004
PID5	0xE00F_FFD4	32 ビット	R	0x00000000
PID6	0xE00F_FFD8	32 ビット	R	0x00000000
PID7	0xE00F_FFDC	32 ビット	R	0x00000000
PID0	0xE00F_FFE0	32 ビット	R	0x0000003D
PID1	0xE00F_FFE4	32 ビット	R	0x00000030
PID2	0xE00F_FFE8	32 ビット	R	0x0000000A
PID3	0xE00F_FFEC	32 ビット	R	0x00000000
CID0	0xE00F_FFF0	32 ビット	R	0x0000000D
CID1	0xE00F_FFF4	32 ビット	R	0x00000010
CID2	0xE00F_FFF8	32 ビット	R	0x00000005
CID3	0xE00_FFFC	32 ビット	R	0x000000B1