
V850E2/MN4

R01AN0925JJ0100

Rev.1.00

2012.01.30

DMA コントローラ制御編

要旨

本アプリケーションノートは、DMA (Direct Memory Access) 機能の設定方法、およびサンプルコードの動作概要や使用方法を説明したものです。サンプルコードでは、内蔵メモリ間または内蔵メモリと内蔵周辺 IO の間で DMA 転送方法について説明します。

動作確認デバイス

V850E2/MN4 マイクロコントローラ

目次

1. 概要	2
2. 利用環境	5
3. ソフトウェアについて	6
4. アプリケーション例	7

1. 概要

このサンプルコードでは、DMAC (Direct Memory Access Controller) および DTFR (DMA Trigger Factor Register) の使用例を示しています。

DMAC は、データ転送に必要なパラメータを保持し、DMA 転送要求に対してデータ転送を実施します。ソフトウェア DMA 転送要求の例として、メモリ間でデータ転送を行うソフトウェアのおもな内容は下図のとおりです。

各処理の詳細については 4.1 フローチャートで説明します。

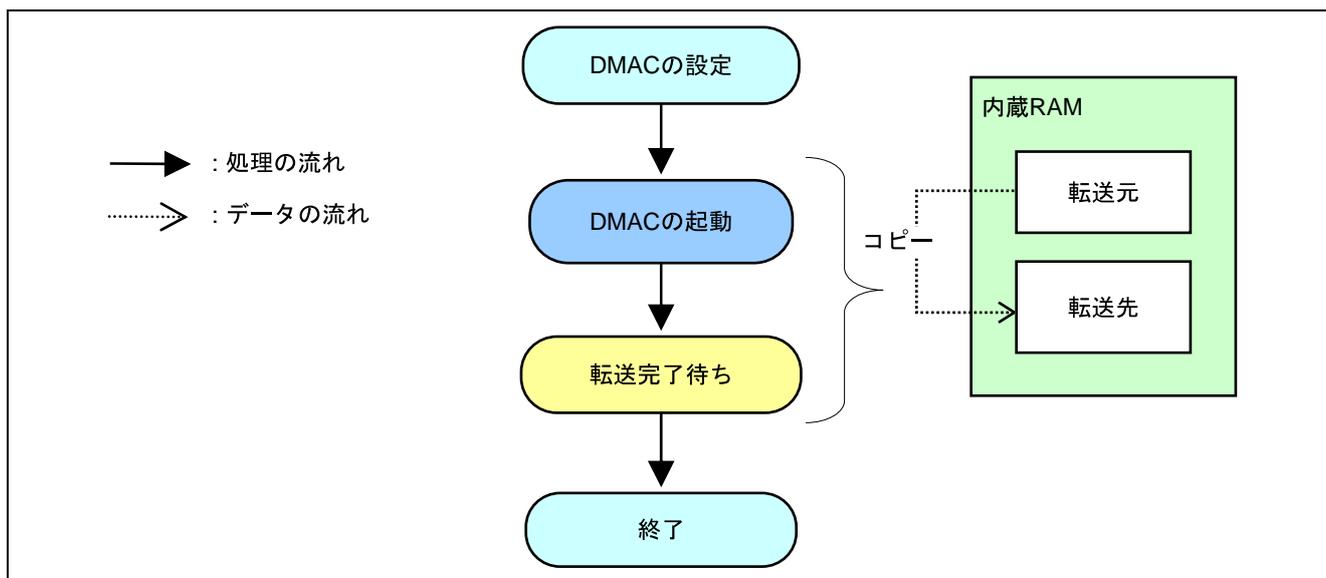


図 1.1 ソフトウェア DMA 転送要求の例

DTFR (DMA Trigger Factor Register) は、割り込み信号の中から DMA 起動要因となる割り込み信号を設定するレジスタです。DMAC に対して DMA 転送要求を行います。入力される割り込み信号 (128 本) の中から DMA 転送要求とする信号を選択し、DTFRn (n = 15-0) レジスタに設定します。ハードウェア DMA 転送要求の例として、タイマ割り込みをトリガとしてデータ転送を行う処理のおもな内容は下図のとおりです。内蔵 RAM 上のデータがポート P0 を通じて出力します。

各処理の詳細については 4.1 フローチャートで説明します。

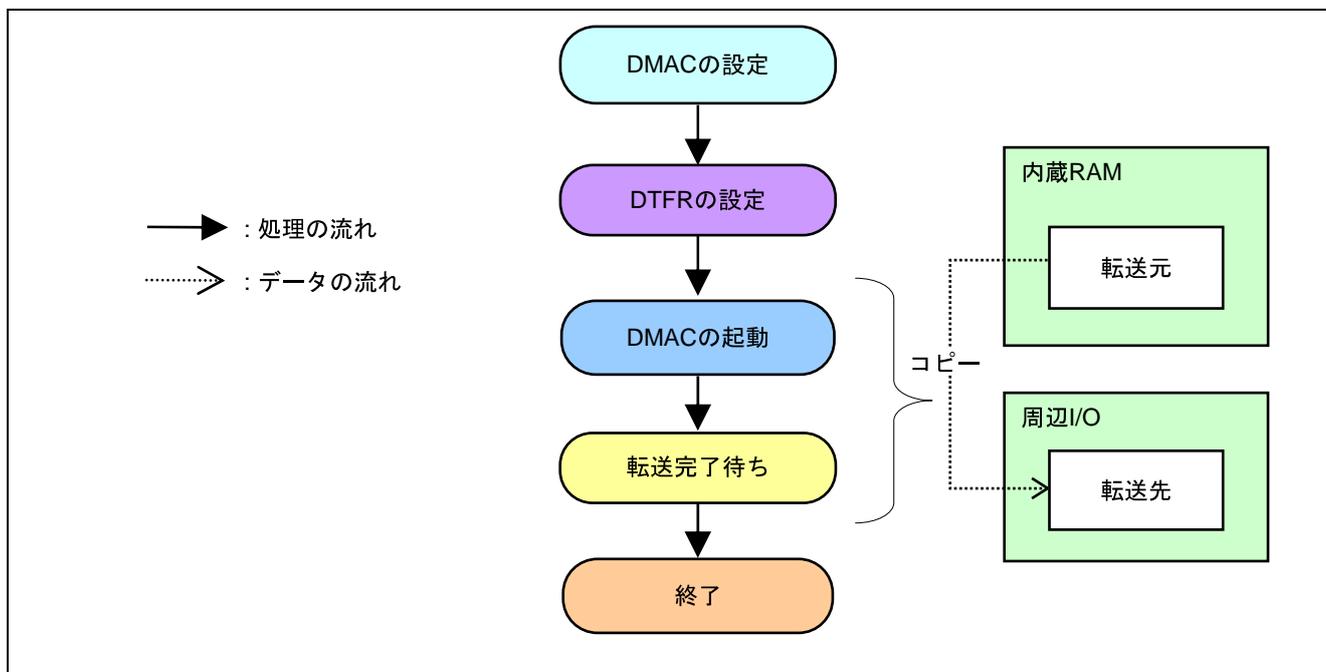


図 1.2 ハードウェア DMA 転送要求の例

1.1 初期化

汎用レジスタや機能端子などの初期化処理を行います。

<ポートの設定>

- ポート n・ファンクション・コントロール・エクспанション・レジスタ (PFCE_n)
- ポート n・ファンクション・コントロール・レジスタ (PFC_n)
- ポート n・モード・コントロール・レジスタ (PMC_n)
- ポート n・モード・レジスタ (PM_n)

1.2 DMAC の設定

転送に必要なパラメータを DMAC に設定します。詳細は 4.2 節を参照。

- 転送元アドレス、転送先アドレス、転送サイズ
- 転送元および転送先のチップセレクト信号
- 次に転送を行うの転送元アドレス、転送先アドレス、転送サイズ (必要な場合)

1.3 TFR の設定

DMA 転送要因となる割り込み信号を設定します。

1.4 DMAC の起動

ソフトウェア転送要求の場合は、DMA 転送許可とソフトウェア要求を同時に設定して DMAC を起動します。

ソフトウェア転送要求以外の場合は DMA 転送許可のみ行い、実際のデータ転送は割り込み信号をトリガとした DTFR からの転送要求で開始されます。

1.5 転送完了待ちおよび終了

DMA 転送完了後の転送完了割り込みで転送完了を確認、DMA 転送完了ステータスをクリアして DMA 転送を終了します。ネクスト・アドレス設定機能を使うことで、次の転送パラメータを自動で設定することができます。

2. 利用環境

この章では、このサンプルコードで使用する場合の回路図および利用環境を説明します。

2.1 回路図

回路図の詳細は V850E2/MN4 ターゲット・ボード QB-V850E2MN4DUAL-TB ユーザーズマニュアル (R20UT0683XJ) を参照してください。

内蔵メモリと内蔵周辺 I/O 転送する時、P0 は転送先としてデータを出力しています。

LED はポート 13 と接続しています。LED1 は P13_7、LED2 は P13_6 を使用しています。

2.2 開発環境

サンプルコードを動作させるために、次の開発ツールをインストールする必要があります。

- **CubeSuite+**

ルネサス エレクトロニクス社製統合開発環境 CubeSuite+は、コーディング、アセンブル/コンパイル、エミュレータやシミュレータを使ったデバッグ、フラッシュプログラミング等のお客様のアプリケーション開発に必要なあらゆるソフトウェア開発ツールをシームレスかつ簡単に操作することができます。

- **MINICUBE**

ルネサス エレクトロニクス社製 JTAG 接続方式の汎用型インサーキットエミュレータです。実プロセッサをオンボードの状態でのデバッグでき、透過性の高い安定したエミュレーション機能を提供しています。

MINICUBE と TB ボードを接続するには、変換アダプタが必要です。

- **Multi**

Green Hills software, Inc.製統合開発ツール

- **IAR Embedded Workbench**

IAR システムズ社製統合開発ツール

3. ソフトウェアについて

この章では、ダウンロードする圧縮ファイルのファイル構成について説明します。

3.1 ファイル構成

ダウンロードする圧縮ファイルのファイル構成は、次のようになっています。

ファイル名 (ツール構造)	説明	共通ソース ファイル	CubeSuite+用 ファイル	Multi 用 ファイル
crtE.s	ハードウェア初期化処理		●	
startup.s				●
V850E2MN4.dir	リンク・ディレクティブ・ファイル		●	
V850E2_MN4 DMA.ld				●
vector.s	ベクタ・テーブル			●
dma.h	変数、関数宣言	●		
main.c	メイン処理	●		
initial.c	ソフトウェア初期化処理	●		
dma_control.c	DMA 制御処理	●		
taua0_control.c	DMA 起動トリガとしてタイマ制御処理	●		
interrupt.c	割り込み処理	●		

4. アプリケーション例

この章では、DMAC および DTFR の設定について説明します。

4.1 フローチャート

このサンプルコードのフローチャートを、次に示します。

4.1.1 メイン処理フロー

メイン処理フローでは内蔵 RAM 間の転送と内蔵 RAM--内蔵周辺 IO 間の転送を実行して、処理を終了します。

それぞれの転送処理の詳細については、4.1.2 および 4.1.3 を参照してください。

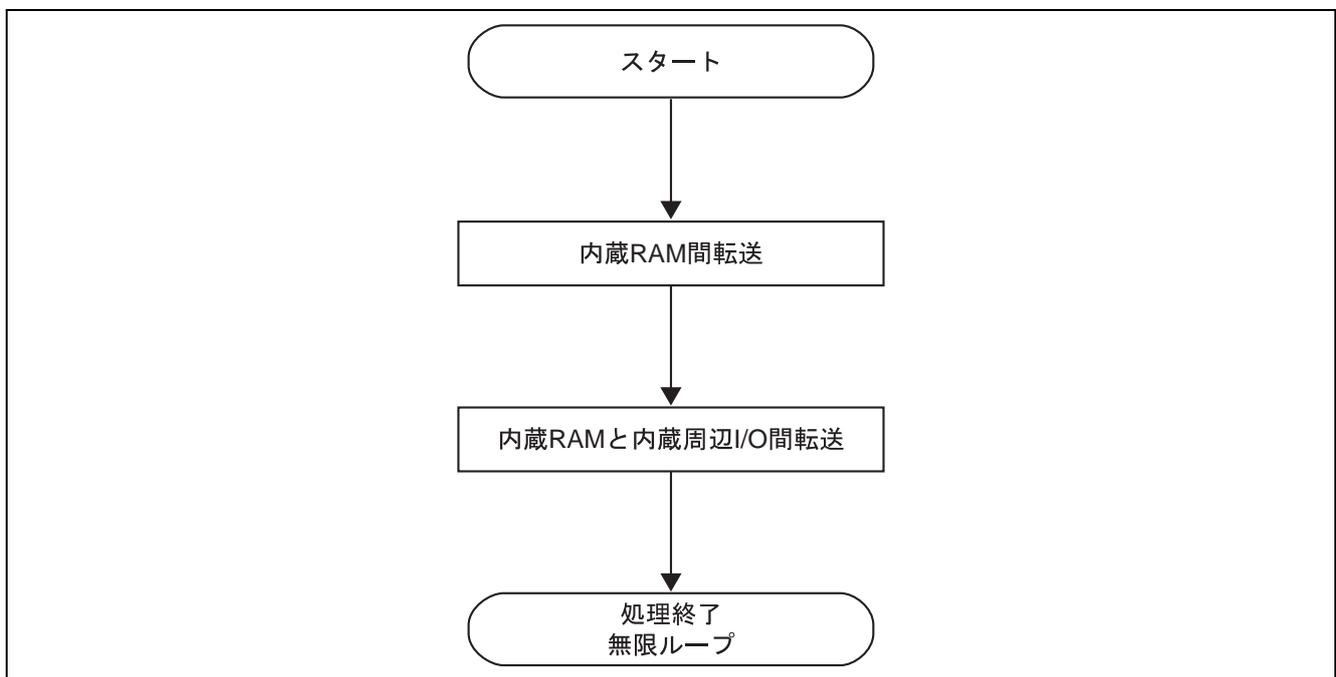


図 4.1 メイン処理フロー

4.1.2 メモリ間転送処理

指定された転送元アドレスから転送先アドレスへ、指定サイズの内蔵 RAM 間転送を実行します。ここではソフトウェアで転送を起動する例を示します。

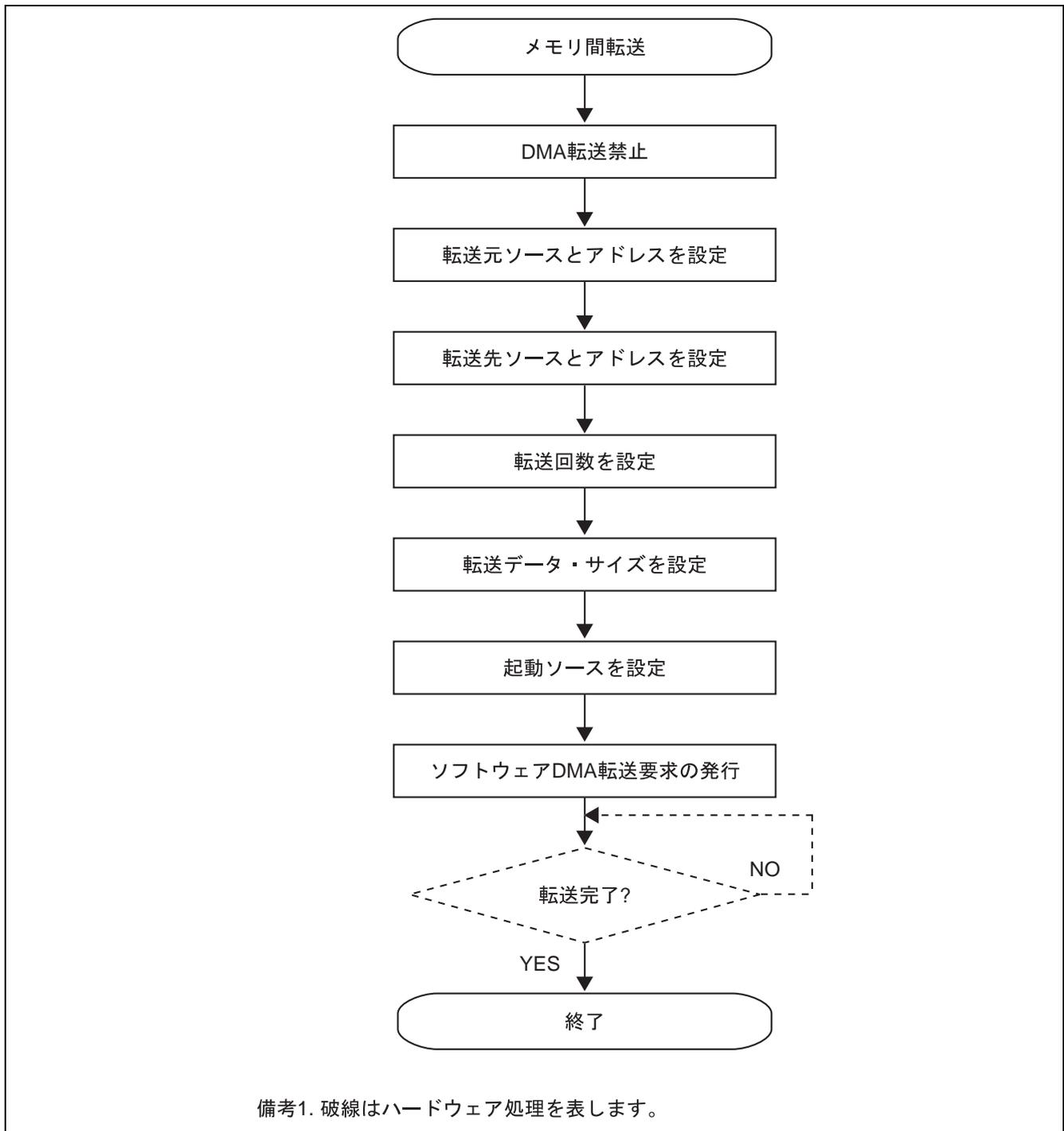


図 4.2 メモリ間転送処理

4.1.3 メモリと周辺 IO 間転送処理

内蔵 RAM と内蔵周辺 IO 間転送では、転送元アドレスから周辺 IO へデータ転送を実行します。ここではタイマ割り込みを使って DMA を起動する例を示します。

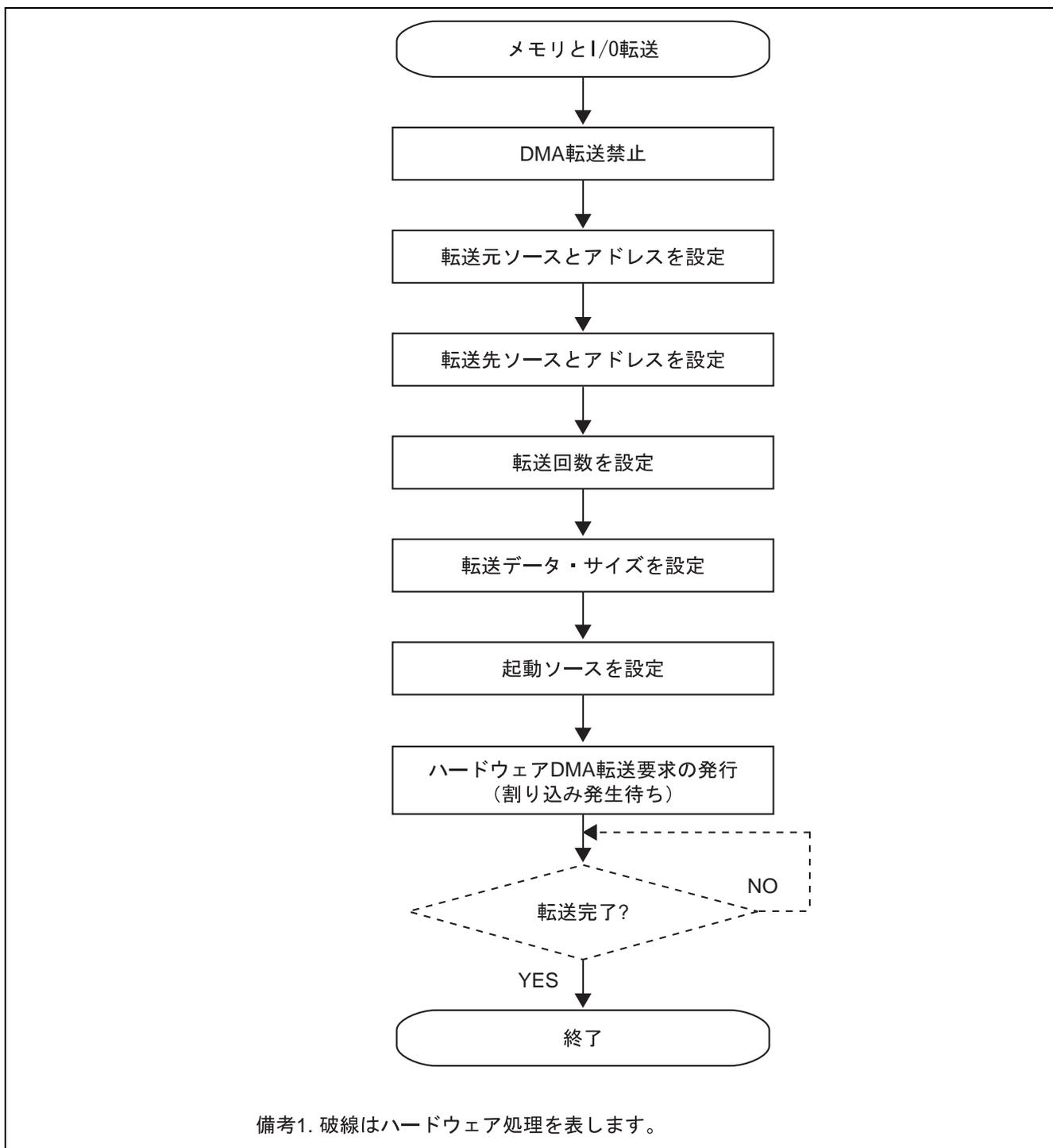


図 4.3 メモリと周辺 IO 間転送処理

4.1.4 割り込み処理

V850E2/MN4 は DMA 転送完了、または転送回数の一致で、割り込みを発生させることができます。

内蔵 RAM 間転送のときは、転送回数コンペア用レジスタ (DTCC) で指定した回数だけ転送が行われると割り込み信号 (INTDMACT0) が発生する例です。転送回数一致割り込み関数 `int_dmact0` で LED1 を点灯します。

内蔵 RAM—内蔵周辺 IO 間転送のときは、転送回数レジスタ (DTC) で指定した回数分の DMA 転送が完了した時点で、転送完了割り込み信号 (INTDMA1) が発生する例です。転送完了割り込み関数 `int_dma1` で転送完了フラグをクリアと LED2 を点灯します。

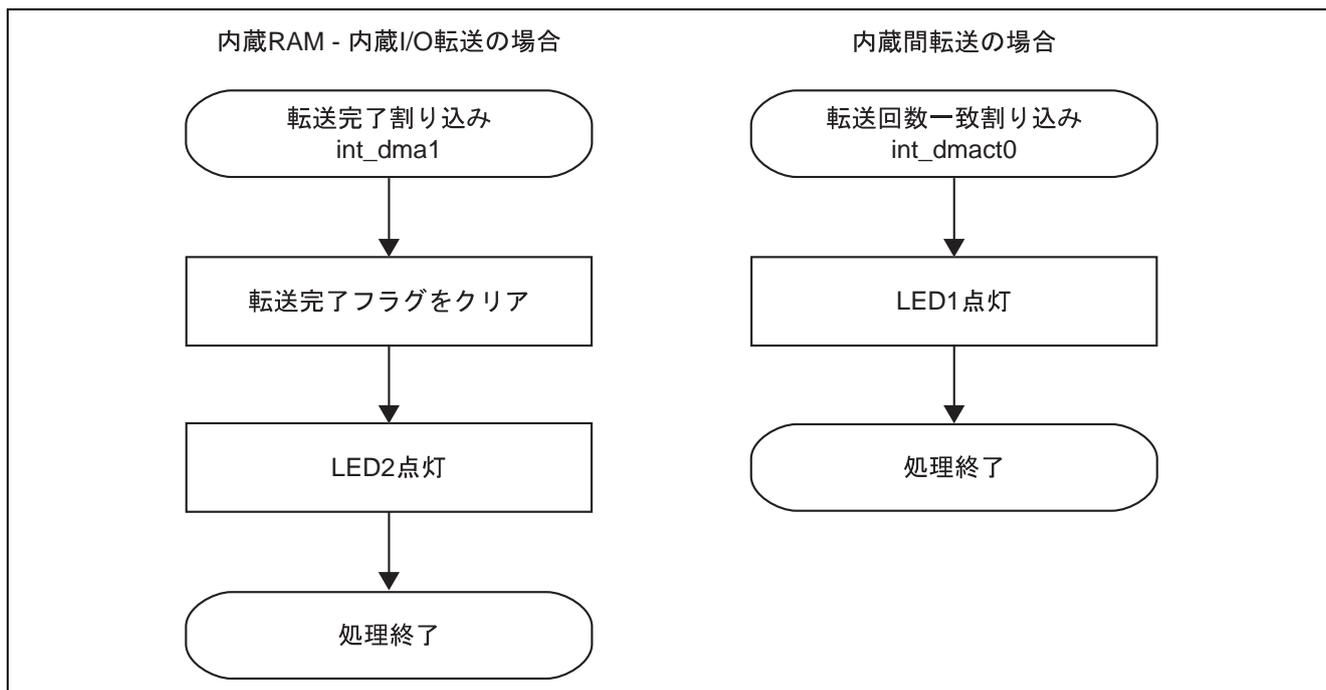


図 4.4 割り込み処理

4.2 レジスタの設定

この節では、4.1 フローチャートにもとづき、各レジスタの設定について説明します。DMAC を制御するために、以下のレジスタを設定します。

4.2.1 ポート設定

このアプリケーションノートでは、内蔵 RAM と内蔵周辺 IO の間で DMA 転送する時、内蔵 RAM のデータを P0 に転送して出力させます。LED はポート 13 と接続していますので、制御レジスタは以下のとおり設定してください。LED1 は P13_7、LED2 は P13_6 を使用しています。

マクロ	端子	PMC	PFCE	PFC	PM	対応機能
PORT	P0_0~15	0	0	0	0	ポート・モード、出力
	P13_6	0	0	0	0	ポート・モード、出力
	P13_7	0	0	0	0	ポート・モード、出力

設定例：

```

/* P0: io,output */
PFCE0 = 0x0000;
PFC0 = 0x0000;
PMC0 = 0x0000;
PM0 = 0x0000;

/* P13_6,7: LEDs,io,OUTPUT */
PFCE13 = 0x0000;
PFC13 = 0x0000;
PMC13 = 0x0000;
PM13 = 0x0000;

```

4.2.2 DMA 転送ステータス・レジスタ (DTSn)

DTSn レジスタには、DMA 転送完了ステータス、DMA 転送ステータス、DMA 転送エラー・フラグ、ハードウェア DMA 転送要求フラグがあります。また、DTE ビットで DMA 転送の禁止或いは許可を設定します。SR ビットではソフトウェア DMA 転送の起動と停止を制御します。

アクセス 8/1 ビット単位でリード/ライト可能です。

アドレス DTS15: FFFF768A_H, DTS14: FFFF765A_H, DTS13: FFFF762A_H,
DTS12: FFFF75FA_H, DTS11: FFFF75CA_H, DTS10: FFFF759A_H,
DTS9: FFFF756A_H, DTS8: FFFF753A_H, DTS7: FFFF748A_H,
DTS6: FFFF745A_H, DTS5: FFFF742A_H, DTS4: FFFF73FA_H,
DTS3: FFFF73CA_H, DTS2: FFFF739A_H, DTS1: FFFF736A_H,
DTS0: FFFF733A_H

初期値 00_H

7	6	5	4	3	2	1	0
DTSnTC	DTSnDT	0	0	DTSnER	DTSnDR	DTSnSR	DTSnDTE
R/W	R/W	R	R	R	R	R/W	R/W

表 10-27 DTSn レジスタの内容 (1/2)

ビット位置	ビット名	意味
7	DTSnTC	DMA 転送完了ステータス DMA 転送が完了したことを示します。ユーザによる“1”読み出し後、“0”書き込みによりクリアしてください。CLR1 などのビット操作による書き込みを推奨します。 0: DMA 転送未完了 1: DMA 転送完了
6	DTSnDT	DMA 転送ステータス DMA 転送が受け付けられて DMA 転送中であることを示します。DMA 転送要求があるだけではセットしません。DMA 転送完了によりクリアします。また、DTSnDTE ビットが“0”のときは、ユーザによるクリアが可能です (DTSnDTE ビットとの同時書き込みも可能)。 0: DMA 転送要求受け付け 1: DMA 転送中
3	DTSnER	DMA 転送エラー・フラグ チャンネル n で DMA 転送エラーが発生したことを示します。DTRCx.DTRCxERR ビットをクリアするとクリアされます。また、DTSnER ビットは Read Only です。 0: DMA 転送エラーなし 1: DMA 転送エラーあり
2	DTSnDR	ハードウェア DMA 転送要求フラグ チャンネル n にハードウェア DMA 転送要求があることを示します。ハードウェア DMA 転送要求がインアクティブになるとクリアします。DTSnDTE ビットの状態にかかわらず動作します。ソフトウェア DMA 転送要求や、DMA 転送要求選択レジスタでソフトウェア DMA 転送要求を選択している場合のハードウェア DMA 転送要求ではセットしません。また、DTSnDR ビットは Read Only です。 0: ハードウェア DMA 転送要求なし 1: ハードウェア DMA 転送要求あり
1	DTSnSR	ソフトウェア DMA 転送要求 ソフトウェア DMA 転送要求を設定します。DMA 転送要求選択レジスタにおいてソフトウェア DMA 転送要求を選択している場合、DTSnSR ビットと DTSnDTE ビットに“1”を書き込むと DMA 転送を行います。DMA 転送が完了すると自動的にクリアします。また、DTSnSR ビットに“0”を書き込むと DMA 転送を中断します。 0: ソフトウェア DMA 転送要求なし 1: ソフトウェア DMA 転送要求あり

図 4.5 DTSn レジスタのフォーマット (1/2)

表 10-27 DTSn レジスタの内容 (2/2)

ビット位置	ビット名	意味
0	DTSnDTE	DMA 転送許可 DMA 転送許可を設定します。DTSnDTE ビットに“1”を書き込み、DMA 転送要求があった場合に DMA 転送を行います。DMA 転送完了時に MLE ビットが“0”の場合、自動的にクリアします。また、DMA 転送中に DTSnDTE ビットに“0”を書き込むと、DMA 転送を中断します。 0 : DMA 転送禁止 1 : DMA 転送許可

図 4.6 DTSn レジスタのフォーマット (2/2)

DTS0DTE = 0x0; /* prohibit DMA transfer */
DTS0DTE = 0x1; /* permit DMA transfer */
DTS0SR = 0x1; /* transfer start */

4.2.3 DMA ソース・アドレス・レジスタ (DSAnL、DSAnH)

DMA 転送の転送元アドレスを設定します。

アクセス 16 ビット単位でリード/ライト可能です。

アドレス DSA15L: FFFF7664_H, DSA14L: FFFF7634_H, DSA13L: FFFF7604_H,
 DSA12L: FFFF75D4_H, DSA11L: FFFF75A4_H, DSA10L: FFFF7574_H,
 DSA9L: FFFF7544_H, DSA8L: FFFF7514_H, DSA7L: FFFF7464_H,
 DSA6L: FFFF7434_H, DSA5L: FFFF7404_H, DSA4L: FFFF73D4_H,
 DSA3L: FFFF73A4_H, DSA2L: FFFF7374_H, DSA1L: FFFF7344_H,
 DSA0L: FFFF7314_H

初期値 0000_H

15	14	13	12	11	10	9	8
SA15	SA14	SA13	SA12	SA11	SA10	SA9	SA8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
7	6	5	4	3	2	1	0
SA7	SA6	SA5	SA4	SA3	SA2	SA1	SA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

表 10-11 DSAnL レジスタの内容

ビット位置	ビット名	意味
15-0	SA15-SA0	DMA ソース・アドレス チャンネル n の転送元アドレスの下位 16 ビットを設定します。DMA 転送中に参照すると、次に DMA 転送するアドレスが読み出せます。参照する場合、DSAnL、DSAnH を 32 ビットでアクセスすることを推奨します。DNSAnH.NSAV ビットをセットしていない場合、DMA 転送が完了すると、DMA 転送開始時の設定値に戻ります。

- 注意
1. DMA 転送許可状態 (DTSn.DTSnDTE ビット = 1) での書き込みは禁止です。書き込んだ場合の動作は保証しません。
 2. アドレスは、設定途中のアドレスで転送しないために、DTSnDTE ビットが "0" の状態で 32 ビット・アクセスにより設定してください。
 3. ミスアライン・データの DMA 転送はサポートしていません。転送データ・サイズに対応するアドレスの下位 4 ビットは次のとおりです (x は任意の 1 ビットを表します)。

下記以外の設定を行った場合の動作は保証しません。

データ・サイズ	SA3	SA2	SA1	SA0
8 ビット	x	x	x	x
16 ビット	x	x	x	0
32 ビット	x	x	0	0
128 ビット	0	0	0	0

図 4.7 DSAnL レジスタのフォーマット

アクセス 16 ビット単位でリード/ライト可能です。

アドレス DSA15H: FFFF7666_H, DSA14H: FFFF7636_H, DSA13H: FFFF7606_H,
 DSA12H: FFFF75D6_H, DSA11H: FFFF75A6_H, DSA10H: FFFF7576_H,
 DSA9H: FFFF7546_H, DSA8H: FFFF7516_H, DSA7H: FFFF7466_H,
 DSA6H: FFFF7436_H, DSA5H: FFFF7406_H, DSA4H: FFFF73D6_H,
 DSA3H: FFFF73A6_H, DSA2H: FFFF7376_H, DSA1H: FFFF7346_H,
 DSA0H: FFFF7316_H

初期値 0000_H

15	14	13	12	11	10	9	8
0	0	0	SA28	SA27	SA26	SA25	SA24
R	R	R	R/W	R/W	R/W	R/W	R/W
7	6	5	4	3	2	1	0
SA23	SA22	SA21	SA20	SA19	SA18	SA17	SA16
R/W							

表 10-12 DSAnH レジスタの内容

ビット位置	ビット名	意味
12-0	SA28-SA16	DMA ソース・アドレス チャンネル n の転送元アドレスの上位 13 ビットを設定します。DMA 転送中に参照すると、次に DMA 転送するアドレスが読み出せます。参照する場合、DSAnL、DSAnH を 32 ビットでアクセスすることを推奨します。DNSAnH.NSAV ビットをセットしていない場合、DMA 転送が完了すると、DMA 転送開始時の設定値に戻ります。

- 注意
1. DMA 転送許可状態 (DTSn.DTSnDTE ビット = 1) での書き込みは禁止です。書き込んだ場合の動作は保証しません。
 2. アドレスは、設定途中のアドレスで転送しないために、DTSnDTE ビットが "0" の状態で 32 ビット・アクセスにより設定してください。

図 4.8 DSAnH レジスタのフォーマット

DSA0 = 0x1EDFA000; /* set transfer source address */

4.2.4 DMA デスティネーション・アドレス・レジスタ (DDAnL、DDAnH)

DMA 転送の転送先アドレスを設定します。

アクセス 16ビット単位でリード/ライト可能です。

アドレス DDA15L: FFFF7674_h, DDA14L: FFFF7644_h, DDA13L: FFFF7614_h,
DDA12L: FFFF75E4_h, DDA11L: FFFF75B4_h, DDA10L: FFFF7584_h,
DDA9L: FFFF7554_h, DDA8L: FFFF7524_h, DDA7L: FFFF7474_h,
DDA6L: FFFF7444_h, DDA5L: FFFF7414_h, DDA4L: FFFF73E4_h,
DDA3L: FFFF73B4_h, DDA2L: FFFF7384_h, DDA1L: FFFF7354_h,
DDA0L: FFFF7324_h

初期値 0000_h

15	14	13	12	11	10	9	8
DA15	DA14	DA13	DA12	DA11	DA10	DA9	DA8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
7	6	5	4	3	2	1	0
DA7	DA6	DA5	DA4	DA3	DA2	DA1	DA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

表 10-17 DDAnL レジスタの内容

ビット位置	ビット名	意味
15-0	DA15-DA0	DMA デスティネーション・アドレス チャンネル n の転送先アドレスの下位 16 ビットを設定します。DMA 転送中に参照すると、次に DMA 転送するアドレスが読み出せます。参照する場合、DDAnL、DDAnH を 32 ビットでアクセスすることを推奨します。DNDAnH.NDAV ビットをセットしていない場合、DMA 転送が完了すると、DMA 転送開始時の設定値に戻ります。

- 注意
1. DMA 転送許可状態 (DTSn.DTSnDTE ビット = 1) での書き込みは禁止です。書き込んだ場合の動作は保証しません。
 2. アドレスは、設定途中のアドレスで転送しないために、DTSnDTE ビットが "0" の状態で 32 ビット・アクセスにより設定してください。
 3. DMA 転送のリード・サイクルで転送対象にエラーが発生すると、ライト・サイクルは実行しませんが、デスティネーション・アドレスは更新しません。
 4. ミスアライン・データの DMA 転送はサポートしていません。転送データ・サイズに対応するアドレスの下位 4 ビットは次のとおりです (x は任意の 1 ビットを表します)。
下記以外の設定を行った場合の動作は保証しません。

データ・サイズ	DA3	DA2	DA1	DA0
8 ビット	x	x	x	x
16 ビット	x	x	x	0
32 ビット	x	x	0	0
128 ビット	0	0	0	0

図 4.9 DDAnL レジスタのフォーマット

アクセス 16 ビット単位でリード/ライト可能です。

アドレス DDA15H: FFFF7676_H, DDA14H: FFFF7646_H, DDA13H: FFFF7616_H,
DDA12H: FFFF75E6_H, DDA11H: FFFF75B6_H, DDA10H: FFFF7586_H,
DDA9H: FFFF7556_H, DDA8H: FFFF7526_H, DDA7H: FFFF7476_H,
DDA6H: FFFF7446_H, DDA5H: FFFF7416_H, DDA4H: FFFF73E6_H,
DDA3H: FFFF73B6_H, DDA2H: FFFF7386_H, DDA1H: FFFF7356_H,
DDA0H: FFFF7326_H

初期値 0000_H

15	14	13	12	11	10	9	8
0	0	0	DA28	DA27	DA26	DA25	DA24
R	R	R	R/W	R/W	R/W	R/W	R/W
7	6	5	4	3	2	1	0
DA23	DA22	DA21	DA20	DA19	DA18	DA17	DA16
R/W							

表 10-18 DDA_nH レジスタの内容

ビット位置	ビット名	意味
12-0	DA28-DA16	DMA デスティネーション・アドレス チャンネル n の転送先アドレスの上位 13 ビットを設定します。DMA 転送中に参照すると、次に DMA 転送するアドレスが読み出せます。参照する場合、DDA _n L、DDA _n H を 32 ビットでアクセスすることを推奨します。DND _n H.NDAV ビットをセットしていない場合、DMA 転送が完了すると、DMA 転送開始時の設定値に戻ります。

- 注意
1. DMA 転送許可状態 (DTS_n.DTS_nDTE ビット = 1) での書き込みは禁止です。書き込んだ場合の動作は保証しません。
 2. アドレスは、設定途中のアドレスで転送しないために、DTS_nDTE ビットが "0" の状態で 32 ビット・アクセスにより設定してください。
 3. DMA 転送のリード・サイクルで転送対象にエラーが発生すると、ライト・サイクルは実行しませんが、デスティネーション・アドレスは更新しません。

図 4.10 DDA_nH レジスタのフォーマット

DDA0 = 0x1EDFB000; /* set transfer destination address */

4.2.5 DMA ソース・チップ・セレクト・レジスタ (DSCn)

チャンネル n の転送元として選択する領域を設定します。

アクセス 16 ビット単位でリード/ライト可能です。

アドレス DSC15: FFFF7668_H, DSC14: FFFF7638_H, DSC13: FFFF7608_H,
DSC12: FFFF75D8_H, DSC11: FFFF75A8_H, DSC10: FFFF7578_H,
DSC9: FFFF7548_H, DSC8: FFFF7518_H, DSC7: FFFF7468_H,
DSC6: FFFF7438_H, DSC5: FFFF7408_H, DSC4: FFFF73D8_H,
DSC3: FFFF73A8_H, DSC2: FFFF7378_H, DSC1: FFFF7348_H,
DSC0: FFFF7318_H

初期値 0001_H

15	14	13	12	11	10	9	8
0	0	0	0	0	0	0	0
R	R	R	R	R	R	R	R
7	6	5	4	3	2	1	0
0	0	0	0	0	SCS1	SCS0	SCSE
R	R	R	R	R	R/W	R/W	R/W

表 10-13 DSCn レジスタの内容

ビット位置	ビット名	意味																
2	SCS1	DMA ソース・チップ・セレクト チャンネル n の転送元として選択する領域を設定します。																
1	SCS0																	
0	SESE																	
		<table border="1"> <thead> <tr> <th>SCS1</th><th>SCS0</th><th>SCSE</th><th>選択領域</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>1</td><td>外部メモリ領域, Pバス周辺機能領域, Hバス周辺機能領域</td></tr> <tr> <td>0</td><td>1</td><td>0</td><td>内蔵フラッシュ・メモリ, 内蔵 RAM</td></tr> <tr> <td colspan="3">上記以外</td><td>設定禁止</td></tr> </tbody> </table>	SCS1	SCS0	SCSE	選択領域	0	0	1	外部メモリ領域, Pバス周辺機能領域, Hバス周辺機能領域	0	1	0	内蔵フラッシュ・メモリ, 内蔵 RAM	上記以外			設定禁止
SCS1	SCS0	SCSE	選択領域															
0	0	1	外部メモリ領域, Pバス周辺機能領域, Hバス周辺機能領域															
0	1	0	内蔵フラッシュ・メモリ, 内蔵 RAM															
上記以外			設定禁止															

- 注意
1. DMA 転送許可状態 (DTSn.DTSnDTE ビット = 1) での書き込みは禁止です。書き込んだ場合の動作は保証しません。
 2. SCS0, SCSE ビットは、単一ビットが 1 になるように設定してください。複数ビットを 1 に設定した場合の動作は保証しません。
 3. SCS1 ビットは、必ず 0 を設定してください。

図 4.11 DSCn レジスタのフォーマット

DSC0 = 0x0002; /* set DMA source is inner RAM */

4.2.6 DMA デスティネーション・チップ・セレクト・レジスタ (DDCn)

チャンネル n の転送先として選択する領域を設定します。

アクセス 16ビット単位でリード/ライト可能です。

アドレス DDC15: FFFF7678_H, DDC14: FFFF7648_H, DDC13: FFFF7618_H,
 DDC12: FFFF75E8_H, DDC11: FFFF75B8_H, DDC10: FFFF7588_H,
 DDC9: FFFF7558_H, DDC8: FFFF7528_H, DDC7: FFFF7478_H,
 DDC6: FFFF7448_H, DDC5: FFFF7418_H, DDC4: FFFF73E8_H,
 DDC3: FFFF73B8_H, DDC2: FFFF7388_H, DDC1: FFFF7358_H,
 DDC0: FFFF7328_H

初期値 0001_H

15	14	13	12	11	10	9	8
0	0	0	0	0	0	0	0
R	R	R	R	R	R	R	R
7	6	5	4	3	2	1	0
0	0	0	0	0	DCS1	DCS0	DCSE
R	R	R	R	R	R/W	R/W	R/W

表 10-19 DDCn レジスタの内容

ビット位置	ビット名	意味																
2	DCS1	DMA デスティネーション・チップ・セレクト チャンネル n の転送先として選択する領域を設定します。																
1	DCS0																	
0	DCSE																	
		<table border="1"> <thead> <tr> <th>DCS1</th><th>DCS0</th><th>DCSE</th><th>選択領域</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>1</td><td>外部メモリ領域、Pバス周辺機能領域、 Hバス周辺機能領域</td></tr> <tr> <td>0</td><td>1</td><td>0</td><td>内蔵フラッシュ・メモリ、 内蔵 RAM</td></tr> <tr> <td colspan="3">上記以外</td><td>設定禁止</td></tr> </tbody> </table>	DCS1	DCS0	DCSE	選択領域	0	0	1	外部メモリ領域、Pバス周辺機能領域、 Hバス周辺機能領域	0	1	0	内蔵フラッシュ・メモリ、 内蔵 RAM	上記以外			設定禁止
DCS1	DCS0	DCSE	選択領域															
0	0	1	外部メモリ領域、Pバス周辺機能領域、 Hバス周辺機能領域															
0	1	0	内蔵フラッシュ・メモリ、 内蔵 RAM															
上記以外			設定禁止															

- 注意
1. DMA 転送許可状態 (DTSn.DTSnDTE ビット = 1) での書き込みは禁止です。書き込んだ場合の動作は保証しません。
 2. DCS0, DCSE ビットは、単一ビットが 1 になるように設定してください。複数ビットを 1 に設定した場合の動作は保証しません。
 3. DCS1 ビットは、必ず 0 を設定してください。

図 4.12 DDCn レジスタのフォーマット

DDC0 = 0x0002; /* set DMA destination is inner RAM */
 DDC1 = 0x0001; /* set DMA destination is IO */

4.2.7 DMA 転送カウント・レジスタ (DTCn)

DMA 転送回数を設定します。DMA 転送中に参照すると、残り転送回数が読み出せます。

アクセス 16 ビット単位でリード/ライト可能です。

アドレス DCT15: FFFF7682_H, DCT14: FFFF7652_H, DCT13: FFFF7622_H,
DCT12: FFFF75F2_H, DCT11: FFFF75C2_H, DCT10: FFFF7592_H,
DCT9: FFFF7562_H, DCT8: FFFF7532_H, DCT7: FFFF7482_H,
DCT6: FFFF7452_H, DCT5: FFFF7422_H, DCT4: FFFF73F2_H,
DCT3: FFFF73C2_H, DCT2: FFFF7392_H, DCT1: FFFF7362_H,
DCT0: FFFF7332_H

初期値 0000_H

15	14	13	12	11	10	9	8
0	DTC14	DTC13	DTC12	DTC11	DTC10	DTC9	DTC8
R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
7	6	5	4	3	2	1	0
DTC7	DTC6	DTC5	DTC4	DTC3	DTC2	DTC1	DTC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

表 10-23 DTCn レジスタの内容

ビット位置	ビット名	意味										
14-0	DTC14- DTC0	DMA 転送カウント チャンネル n の DMA 転送回数を設定します。DMA 転送中に参照すると、残り転送回数が読み出せます。 DNTCn.NTCV ビットをセットしていない場合、DMA 転送が完了すると、完了時の値 (0000H) を保持します。										
		<table border="1"> <thead> <tr> <th>DTC[14:0]</th><th>動作</th></tr> </thead> <tbody> <tr> <td>0000H</td><td>32768 回転送, または転送完了</td></tr> <tr> <td>0001H</td><td>1 回転送, または残り転送回数 1 回</td></tr> <tr> <td>:</td><td>:</td></tr> <tr> <td>7FFFH</td><td>32767 回転送, または残り転送回数 32767 回</td></tr> </tbody> </table>	DTC[14:0]	動作	0000H	32768 回転送, または転送完了	0001H	1 回転送, または残り転送回数 1 回	:	:	7FFFH	32767 回転送, または残り転送回数 32767 回
DTC[14:0]	動作											
0000H	32768 回転送, または転送完了											
0001H	1 回転送, または残り転送回数 1 回											
:	:											
7FFFH	32767 回転送, または残り転送回数 32767 回											

- 注意
1. DMA 転送許可状態 (DTSn.DTSnDTE ビット = 1) での書き込みは禁止です。書き込んだ場合の動作は保証しません。
 2. DMA 転送のリード・サイクルで転送対象にエラーが発生すると、ライト・サイクルは実行しませんが、デスティネーション・アドレスは更新します。

図 4.13 DTCn レジスタのフォーマット

DTC0 = 0x0004; /* set times of DMA transfer */
DTC1 = 0x0001; /* set times of DMA transfer */

4.2.8 DMA 転送制御レジスタ (DTCTn)

DMA 転送データサイズなどパラメータを設定します。

アクセス 16 ビット単位でリード/ライト可能です。

アドレス DTCT15: FFFF7688_H, DTCT14: FFFF7658_H, DTCT13: FFFF7628_H,
DTCT12: FFFF75F8_H, DTCT11: FFFF75C8_H, DTCT10: FFFF7598_H,
DTCT9: FFFF7568_H, DTCT8: FFFF7538_H, DTCT7: FFFF7488_H,
DTCT6: FFFF7458_H, DTCT5: FFFF7428_H, DTCT4: FFFF73F8_H,
DTCT3: FFFF73C8_H, DTCT2: FFFF7398_H, DTCT1: FFFF7368_H,
DTCT0: FFFF7338_H

初期値 0000_H

15	14	13	12	11	10	9	8
0	DS1	DS0	MLE	0	0	0	0
R	R/W	R/W	R/W	R	R	R	R
7	6	5	4	3	2	1	0
SACM1	SACM0	DACM1	DACM0	0	0	0	DMS
R/W	R/W	R/W	R/W	R	R	R	R/W

表 10-26 DTCTn レジスタの内容 (1/2)

ビット位置	ビット名	意味															
14 13	DS1 DS0	DMA 転送データ・サイズ チャンネル n の DMA 転送データ・サイズを設定します。 <table border="1"> <thead> <tr> <th>DS1</th><th>DS0</th><th>転送データ・サイズ</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>8 ビット</td></tr> <tr> <td>0</td><td>1</td><td>16 ビット</td></tr> <tr> <td>1</td><td>0</td><td>32 ビット</td></tr> <tr> <td>1</td><td>1</td><td>128 ビット</td></tr> </tbody> </table>	DS1	DS0	転送データ・サイズ	0	0	8 ビット	0	1	16 ビット	1	0	32 ビット	1	1	128 ビット
DS1	DS0	転送データ・サイズ															
0	0	8 ビット															
0	1	16 ビット															
1	0	32 ビット															
1	1	128 ビット															
12	MLE	マルチリンク・イネーブル DMA 転送完了後、DTSnTC ビットをクリアしなくても次の DMA 転送要求を受け付けるかどうかを設定します。 このビットをセットすると、DMA 転送完了時に DTSnDTE ビットをクリアしません。また、DTSnTC ビットをクリアしなくても、DMA 転送要求があれば DMA 転送を行います。 0: DMA 転送完了時に DTSnDTE ビットをクリアします 1: DMA 転送完了時に DTSnDTE ビットをクリアしません															
7 6	SACM1 SACM0	DMA 転送元アドレス・カウント方向 チャンネル n の転送元アドレスのカウント方向を設定します。 <table border="1"> <thead> <tr> <th>SACM1</th><th>SACM0</th><th>カウント方向</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>インクリメント</td></tr> <tr> <td>0</td><td>1</td><td>デクリメント</td></tr> <tr> <td>1</td><td>0</td><td>固定</td></tr> <tr> <td>1</td><td>1</td><td>設定禁止</td></tr> </tbody> </table>	SACM1	SACM0	カウント方向	0	0	インクリメント	0	1	デクリメント	1	0	固定	1	1	設定禁止
SACM1	SACM0	カウント方向															
0	0	インクリメント															
0	1	デクリメント															
1	0	固定															
1	1	設定禁止															

図 4.14 DTCTn レジスタのフォーマット (1/2)

表 10-26 DTCTn レジスタの内容 (2/2)

ビット位置	ビット名	意味															
5 4	DACM1 DACM0	DMA 転送先アドレス・カウント方向 チャンネル n の転送先アドレスのカウント方向を設定します。 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>DACM1</th> <th>DACM0</th> <th>カウント方向</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>インクリメント</td> </tr> <tr> <td>0</td> <td>1</td> <td>デクリメント</td> </tr> <tr> <td>1</td> <td>0</td> <td>固定</td> </tr> <tr> <td>1</td> <td>1</td> <td>設定禁止</td> </tr> </tbody> </table>	DACM1	DACM0	カウント方向	0	0	インクリメント	0	1	デクリメント	1	0	固定	1	1	設定禁止
DACM1	DACM0	カウント方向															
0	0	インクリメント															
0	1	デクリメント															
1	0	固定															
1	1	設定禁止															
0	DSM	DMA シグナル・モード DMAAK[0:5], DMATC[0:5] 出力端子の出力タイミングを設定します。 0: リード・サイクルで出力します。 1: ライト・サイクルで出力します。 DSM ビットは DTCT0 ~ DTCT5 レジスタのみ有効です。DTC6 から DTC15 レジスタにはありません。															

- 注意
1. DMA 転送許可状態 (DTSn.DTSnDTE ビット = 1) での書き込みは禁止です。書き込んだ場合の動作は保証しません。
 2. SACM[1:0], DACM[1:0] ビットを設定禁止の状態に設定した場合の動作は保証しません。
 3. DTCTn レジスタのビット 11 およびビット 0 は必ず“0”を設定してください。

図 4.15 DTCTn レジスタのフォーマット (2/2)

```

DTCT0  = 0x1000;    /* 8bit data size;donot clear DTE;
                    increment at tranfer source;
                    increment at tranfer destination;
                    output at read cycle */
DTCT1  = 0x3000;    /* 16bit data size;donot clear DTE;
                    increment at tranfer source;
                    increment at tranfer destination;
                    output at read cycle */

```

4.2.9 DMA 転送要求選択レジスタ (DTRSn)

DTRSn (DMA 転送要求選択レジスタ) は、DMA 転送要求の割り付けを設定します。DMA 転送要求としてソフトウェアまたはハードウェアを選択できます。

アクセス 16 ビット単位でリード/ライト可能です。

アドレス DTRS15: FFFF7660_H, DTRS14: FFFF7630_H, DTRS13: FFFF7600_H,
DTRS12: FFFF75D0_H, DTRS11: FFFF75A0_H, DTRS10: FFFF7570_H,
DTRS9: FFFF7540_H, DTRS8: FFFF7510_H, DTRS7: FFFF7460_H,
DTRS6: FFFF7430_H, DTRS5: FFFF7400_H, DTRS4: FFFF73D0_H,
DTRS3: FFFF73A0_H, DTRS2: FFFF7370_H, DTRS1: FFFF7340_H,
DTRS0: FFFF7310_H

初期値 0000_H

15	14	13	12	11	10	9	8
0	0	0	0	0	0	0	0
R	R	R	R	R	R	R	R
7	6	5	4	3	2	1	0
0	0	0	0	DTR3	DTR2	DTR1	DTR1
R	R	R	R	R/W	R/W	R/W	R/W

表 10-10 DTRSn レジスタの内容

ビット位置	ビット名	意味																				
3-0	DTR3- DTR0	DMA 転送要求割り付け チャンネル n の DMA 転送要求の割り付けを設定します。 <table border="1"> <thead> <tr> <th>DTR3</th><th>DTR2</th><th>DTR1</th><th>DTR0</th><th>DMA 転送要求</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>0</td><td>0</td><td>ソフトウェア DMA 転送要求</td></tr> <tr> <td>0</td><td>0</td><td>0</td><td>1</td><td>ハードウェア DMA 転送要求</td></tr> <tr> <td colspan="4">上記以外</td><td>設定禁止</td></tr> </tbody> </table>	DTR3	DTR2	DTR1	DTR0	DMA 転送要求	0	0	0	0	ソフトウェア DMA 転送要求	0	0	0	1	ハードウェア DMA 転送要求	上記以外				設定禁止
DTR3	DTR2	DTR1	DTR0	DMA 転送要求																		
0	0	0	0	ソフトウェア DMA 転送要求																		
0	0	0	1	ハードウェア DMA 転送要求																		
上記以外				設定禁止																		

- 注意
1. DMA 転送許可状態 (DTRSn.DTRnDTE ビット = 1) での書き込みは禁止です。書き込んだ場合の動作は保証しません。
 2. DTR[3:0] を設定禁止の状態に設定した場合の動作は保証しません。

図 4.16 DTRSn レジスタのフォーマット

DTRS0 = 0x0000;
DTRS1 = 0x0001;

/* software transfer request */
/* hardware transfer request */

4.2.10 DTFR 制御レジスタ (DTFRn)

チャンネル n の DMA 要因選択回路の動作禁止または許可の設定、および起動要因となる割り込みを設定できます。

アクセス 16ビット単位でリード/ライト可能です。

アドレス DTFR0: FFFF7B00_H, DTFR1: FFFF7B02_H, DTFR2: FFFF7B04_H,
DTFR3: FFFF7B06_H, DTFR4: FFFF7B08_H, DTFR5: FFFF7B0A_H,
DTFR6: FFFF7B0C_H, DTFR7: FFFF7B0E_H, DTFR8: FFFF7B10_H,
DTFR9: FFFF7B12_H, DTFR10: FFFF7B14_H, DTFR11: FFFF7B16_H,
DTFR12: FFFF7B18_H, DTFR13: FFFF7B1A_H, DTFR14: FFFF7B1C_H,
DTFR15: FFFF7B1E_H

初期値 0000H

15	14	13	12	11	10	9	8
REQEN	0	0	0	0	0	0	0
R/W	R	R	R	R	R	R	R
7	6	5	4	3	2	1	0
0	IFCn6	IFCn5	IFCn4	IFCn3	IFCn2	IFCn1	IFCn0
R	R/W						

表 10-29 DTFRn レジスタの内容

ビット位置	ビット名	意味
15	REQEN	チャンネル n の DMA 要因選択回路の動作許可 1: 要因選択回路の動作許可。 0: 要因選択回路の動作停止。DMA 転送要求 (DMARQ) は発生しない。 IFCn6-IFCn0 の設定は有効です。要求のサンプリングは常に行います。
6-0	IFCn6-IFCn0	転送要因を選択します。 設定値は、表 10-2 「DMA 起動要因 (0 ~ 63)」 とおりです。

図 4.17 DTFRn レジスタのフォーマット

DTFR0 = 0x0000;
DTFR1 = 0x8020;

/* software transfer request */
/* set hardware transfer request of dmac1 is taua0i0*/

表 4.1 DMA 転送要因一覧 (1/2)

DTFRn.IFCn[6:0]	DMA 開始要因となる 割り込み	DTFRn.IFCn[6:0]	DMA 開始要因となる 割り込み
0	INTP0	32	INTTAUA010
1	INTP1	33	INTTAUA011
2	INTP2	34	INTTAUA012
3	INTP3	35	INTTAUA013
4	INTP4	36	INTTAUA014
5	INTP5	37	INTTAUA015
6	INTP6	38	INTTAUA016
7	INTP7	39	INTTAUA017
8	INTP8	40	INTTAUA018
9	INTP9	41	INTTAUA019
10	INTP10	42	INTTAUA0110
11	INTP11	43	INTTAUA0111
12	INTP12	44	INTTAUA0112
13	INTP13	45	INTTAUA0113
14	INTP14	46	INTTAUA0114
15	INTP15	47	INTTAUA0115
16	INTP16	48	INTTAUA110
17	INTP17	49	INTTAUA111
18	INTP18	50	INTTAUA112
19	INTP19	51	INTTAUA113
20	INTP20	52	INTTAUA114
21	INTP21	53	INTTAUA115
22	INTP22	54	INTTAUA116
23	INTP23	55	INTTAUA117
24	INTP24	56	INTTAUA118
25	INTP25	57	INTTAUA119
26	INTP26	58	INTTAUA1110
27	INTP27	59	INTTAUA1111
28	INTADCA010	60	INTTAUA1112
29	INTADCA011	61	INTTAUA1113
30	INTADCA012	62	INTTAUA1114
31	INTADCA01LLT	63	INTTAUA1115

表 4.2 DMA 転送要因一覧 (2/2)

DTFRn.IFCn[6:0]	DMA 開始要因となる 割り込み	DTFRn.IFCn[6:0]	DMA 開始要因となる 割り込み
64	INTTAUA2I2	96	INTENCA1I1
65	INTTAUA2I3	97	INTENCA1IEC
66	INTTAUA2I4	98	INTTAPA0IPEK0
67	INTTAUA2I5	99	INTTAPA0IVLY0
68	INTTAUA3I0	100	INTTAPA2ADOUT0
69	INTTAUA3I1	101	INTTAPA0ADOUT0
70	INTTAUA3I2	102	INTTAPA0ADOUT1
71	INTTAUA3I3	103	INTTAPA1IPEK0
72	INTTAUA3I4	104	INTTAPA1IVLY0
73	INTTAUA3I5	105	INTTAPA3ADOUT0
74	INTTAUA3I6	106	INTTAPA1ADOUT0
75	INTTAUA3I7	107	INTTAPA1ADOUT1
76	INTTAUA3I8	108	INTCSIH0IR
77	INTTAUA3I9	109	INTCSIH0IC
78	INTTAUA3I10	110	INTCSIH1IR
79	INTTAUA3I11	111	INTCSIH1IC
80	INTTAUA3I12	112	INTCSIH2IR
81	INTTAUA3I13	113	INTCSIH2IC
82	INTTAUA3I14	114	INTCSIH3IR
83	INTTAUA3I15	115	INTCSIH3IC
84	INTTAUJ0I0	116	INTCSIG0IR
85	INTTAUJ0I1	117	INTCSIG0IC
86	INTTAUJ0I2	118	INTCSIG1IR
87	INTTAUJ0I3	119	INTCSIG1IC
88	INTENCA0IOV	120	INTCSIG2IR
89	INTENCA0IUD	121	INTCSIG2IC
90	INTENCA0I0	122	INTCSIG3IR
91	INTENCA0I1	123	INTCSIG3IC
92	INTENCA0IEC	124	INTCSIG4IR
93	INTENCA1IOV	125	INTCSIG4IC
94	INTENCA1IUD	126	INTCSIG5IR
95	INTENCA1I0	127	INTCSIG5IC

4.3 関数仕様

今回のプログラムで使用する関数の仕様について説明します。

4.3.1 メイン (main.c)

【関数名】	main ()
【機能】	各初期化処理関数を呼び出したあと、永久ループに入る
【引数】	なし
【戻り値】	なし
【起動方法】	ハードウェア初期化完了したあと自動的にメイン関数に入る
【使用 SFR】	DTS0SR, TAUA0TS
【call 関数】	なし
【変数】	なし
【ファイル名】	main.c
【注意事項】	なし

4.3.2 初期化処理 (initial.c)

【関数名】	port_initial()
【機能】	ポート・モードの設定を行う
【引数】	なし
【戻り値】	なし
【起動方法】	コールする
【使用 SFR】	PFCE0, PFC0, PMC0, PM0, PFCE13, PFC13, PMC13, PM13
【call 関数】	main()
【変数】	なし
【ファイル名】	initial.c
【注意事項】	なし

【関数名】	cg_initial()
【機能】	特殊クロック周波数制御レジスタの初期化設定を行う
【引数】	なし
【戻り値】	なし
【起動方法】	コールする
【使用 SFR】	SFRCTL3
【call 関数】	main()
【変数】	なし
【ファイル名】	initial.c
【注意事項】	なし

【関数名】 hbus_initial()
【機能】 AHB バスの初期化設定を行う
【引数】 なし
【戻り値】 なし
【起動方法】 コールする
【使用 SFR】 ETARCFG0, ETARADRS0, ETARMASK0
【call 関数】 main()
【変数】 なし
【ファイル名】 initial.c
【注意事項】 なし

【関数名】 board_initial()
【機能】 LED 初期状態の設定を行う
【引数】 なし
【戻り値】 なし
【起動方法】 コールする
【使用 SFR】 P13
【call 関数】 main()
【変数】 なし
【ファイル名】 initial.c
【注意事項】 なし

【関数名】 ram_initial()
【機能】 内蔵 RAM 初期状態の設定を行う
【引数】 なし
【戻り値】 なし
【起動方法】 コールする
【使用 SFR】 なし
【call 関数】 main()
【変数】 DMA_source, DMA_IO
【ファイル名】 initial.c
【注意事項】 なし

4.3.3 DMA 制御 (dma_control.c)

【関数名】	dma0_initial()
【機能】	DMA の動作設定を行う
【引数】	なし
【戻り値】	なし
【起動方法】	コールする
【使用 SFR】	ICDMA0, ICDMACT0, DTS0, DSA0, DDA0, DSC0, DDC0, DTC0, DTCC0, DTCT0, DTRS0
【call 関数】	main()
【変数】	なし
【ファイル名】	dma_control.c
【注意事項】	なし

【関数名】	dma1_initial()
【機能】	DMA の動作設定を行う
【引数】	なし
【戻り値】	なし
【起動方法】	コールする
【使用 SFR】	ICDMA1, ICDMACT1, DTS1, DSA1, DDA1, DSC1, DDC1, DTC1, DTCT1, DTRS1, DTFR1
【call 関数】	main()
【変数】	なし
【ファイル名】	dma_control.c
【注意事項】	なし

4.3.4 割り込み (interrupt.c)

【関数名】	int_dma1()
【機能】	DMA 転送完了割り込み処理を行う
【引数】	なし
【戻り値】	なし
【起動方法】	マスクをされていない状態で、INTDMA1 要求がある
【使用 SFR】	DTS1TC、P13
【call 関数】	なし
【変数】	なし
【ファイル名】	interrupt.c
【注意事項】	なし

【関数名】	int_dmact0()
【機能】	DMA 転送回数一致割り込み処理を行う
【引数】	なし
【戻り値】	なし
【起動方法】	マスクをされていない状態で、INTDMACT0 要求がある
【使用 SFR】	P13
【call 関数】	なし
【変数】	なし
【ファイル名】	interrupt.c
【注意事項】	なし

4.3.5 タイマ制御 (taua0_control.c)

【関数名】	taua0_initial()
【機能】	INTTAUA0I0 は DMA1 起動トリガになる、インバータ機能を設定する
【引数】	なし
【戻り値】	なし
【起動方法】	コールする
【使用 SFR】	TAUA0TPS, TAUA0BRS, TAUA0CMOR0, TAUA0CMUR0, TAUA0CDR0, TAUA0TOE, TAUA0TOM, TAUA0TOC, TAUA0TOL, TAUA0TDE, TAUA0TDM, TAUA0TDL, TAUA0TRE, TAUA0TRO, TAUA0TRC, TAUA0TME, TAUA0RDE, TAUA0RDS, TAUA0RDM, TAUA0RDC
【call 関数】	main()
【変数】	なし
【ファイル名】	taua0_control.c
【注意事項】	なし

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/inquiry>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2012.01.30	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違っていると、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連して発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/inquiry>