

## 要旨

本アプリケーションノートでは、RL78/G14のDTC(リピートモード)とA/Dコンバータ(ソフトウェア・トリガ、スキャン、ワンショット・変換モード)を組み合わせる使用する方法を説明します。

## 対象デバイス

RL78/G14

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの使用にあわせて変更し、十分評価してください。

## 目次

1. 仕様.....	3
2. 動作確認条件 .....	4
3. 関連アプリケーションノート .....	4
4. ハードウェア説明 .....	5
4.1 ハードウェア構成例 .....	5
4.2 使用端子一覧 .....	5
5. ソフトウェア説明 .....	6
5.1 動作概要 .....	6
5.2 オプション・バイトの設定一覧 .....	8
5.3 定数一覧 .....	8
5.4 変数一覧 .....	8
5.5 関数一覧 .....	9
5.6 関数仕様 .....	9
5.7 フローチャート.....	12
5.7.1 全体フローチャート .....	12
5.7.2 初期設定 .....	12
5.7.3 周辺機能初期設定.....	13
5.7.4 CPU初期設定 .....	14
5.7.5 A/Dコンバータ初期設定 .....	15
5.7.6 DTC初期設定処理 .....	24
5.7.7 メイン処理.....	30
5.7.8 DTC起動.....	31
5.7.9 A/D変換開始 .....	32
5.7.10 A/D変換割り込み.....	35
6. サンプルコード.....	36
7. 参考ドキュメント .....	36

### 1. 仕様

本アプリケーションノートでは、リピートモードでのDTC転送と、A/Dコンバータ(ソフトウェア・トリガ、スキャン、ワンショット・変換モード)を組み合わせた使用例を示します。P20/ANI0～P23/ANI3端子に入力されたアナログ入力電圧をスキャン・モードでA/D変換し、DTC転送を使用してA/D変換値をRAMに格納します。各端子のA/D変換は連続して行われ、1端子の変換が完了するごとに、変換結果が10ビットA/D変換結果レジスタ(ADCR)に格納されてDTCが起動し、A/D変換結果がADCRレジスタからRAMに転送されます。全端子のA/D変換とDTC転送が完了すれば、A/D変換終了割り込み要求が発生します。

表 1.1に使用する周辺機能と用途を、図 1.1に動作概要を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
DTC	A/D変換結果をRAMに転送する
A/Dコンバータ	アナログ入力電圧をA/D変換する

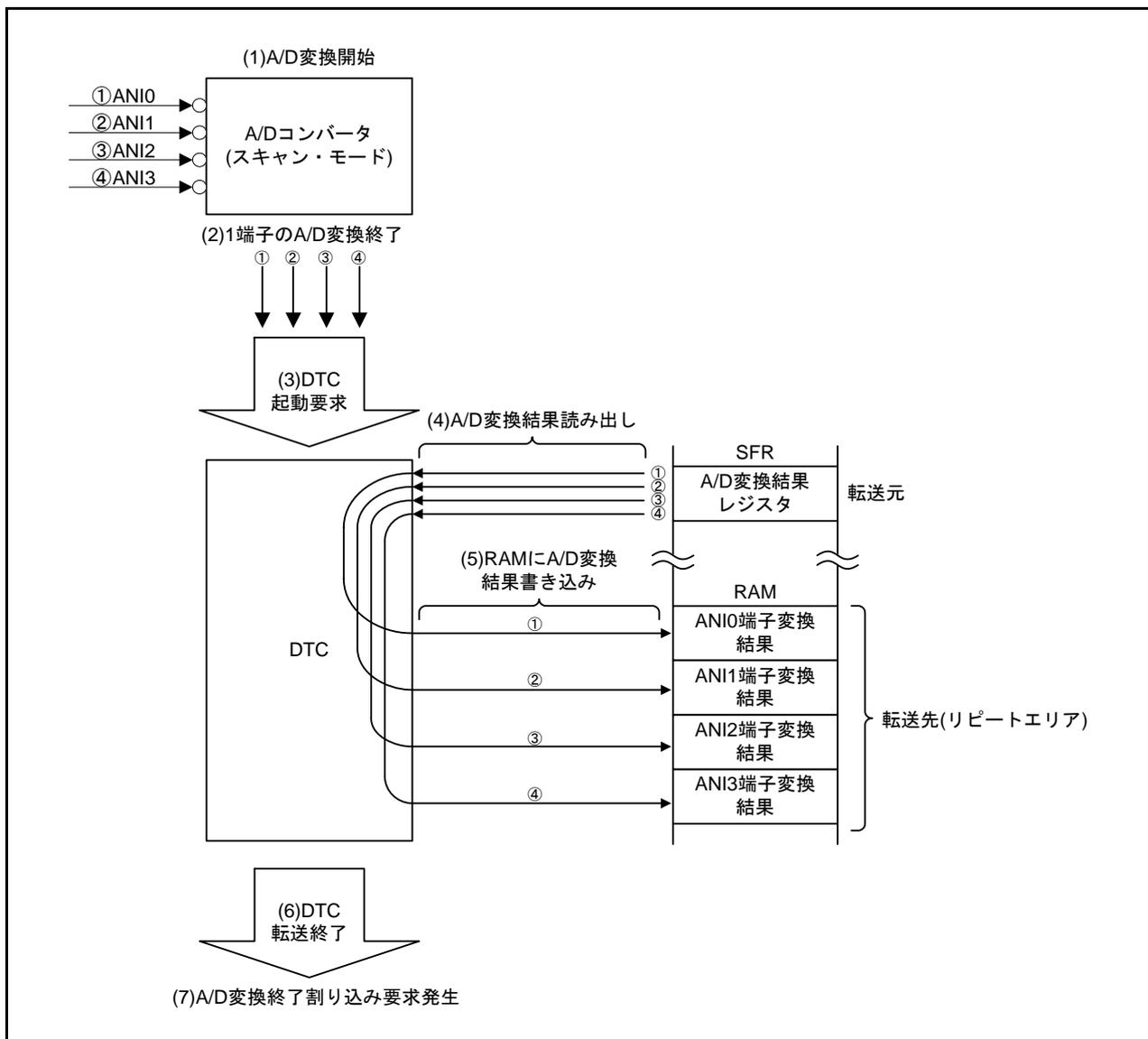


図 1.1 動作概要

## 2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G14(R5F104LEA)
動作周波数	•高速内蔵発振クロック ( $f_{HOCO}$ ) : 64MHz(標準) •CPU/周辺ハードウェア・クロック ( $f_{CLK}$ ) : 32MHz
動作電圧	5.0V(2.9V ~ 5.5Vで動作可能) LVD動作 ( $V_{LVD}$ ) : リセット・モード 立ち上がり 2.81V/立ち下がり 2.75V
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ V3.01.00
Cコンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.01.00
統合開発環境 (e <sup>2</sup> studio)	ルネサス エレクトロニクス製 e <sup>2</sup> studio V4.0.0.26
Cコンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.01.00

## 3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

- RL78/G14 初めてのRL78/G14 DTC (R01AN0861JJ)

## 4. ハードウェア説明

### 4.1 ハードウェア構成例

図 4.1に本アプリケーションで使用するハードウェア構成例を示します。

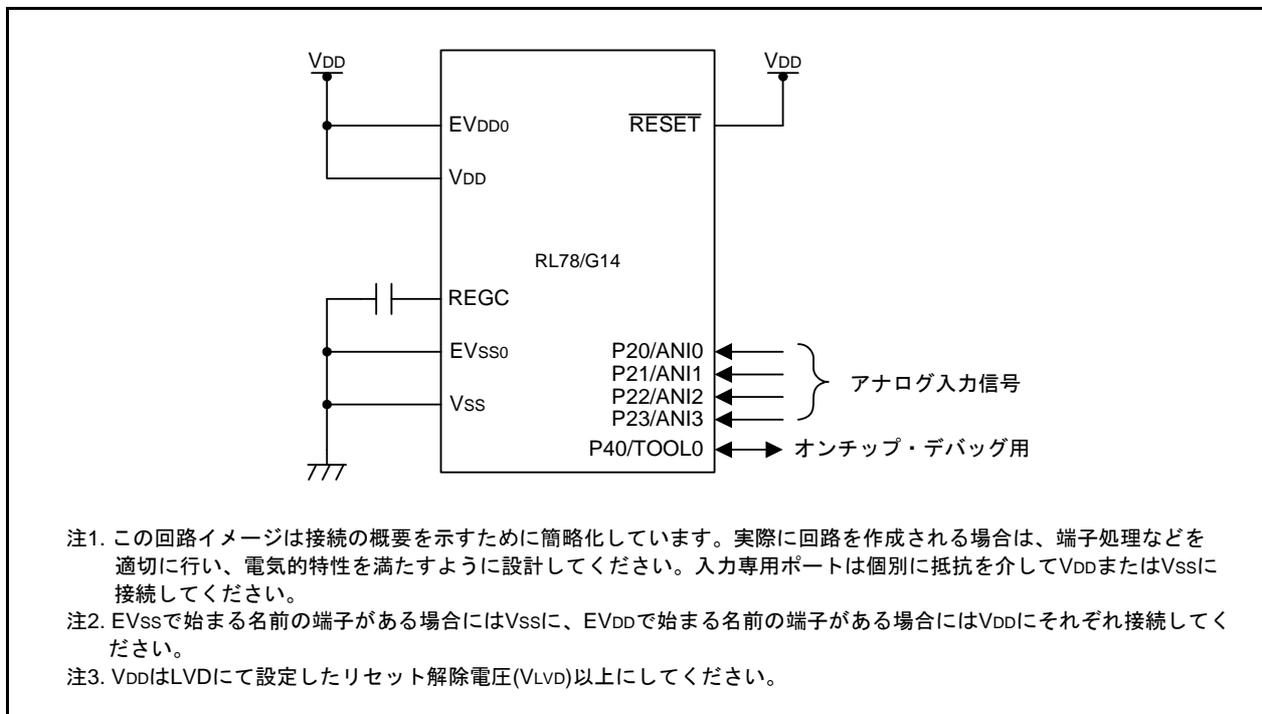


図 4.1 ハードウェア構成

### 4.2 使用端子一覧

表 4.1に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	内容
P20/ANI0	入力	A/Dコンバータ入力(ANI0)
P21/ANI1	入力	A/Dコンバータ入力(ANI1)
P22/ANI2	入力	A/Dコンバータ入力(ANI2)
P23/ANI3	入力	A/Dコンバータ入力(ANI3)

## 5. ソフトウェア説明

### 5.1 動作概要

本サンプルプログラムでは、スキャンモードでA/D変換された4端子のA/D変換結果をDTC転送によりRAMに格納します。DTCのリピートモードを使用してリピートエリアを転送先に設定し、4端子のA/D変換結果を順次RAMに格納します。

ANI0端子のA/D変換終了時に、転送元アドレス(ADCRレジスタ(FFFF1EH、FFFF1FH))から、転送先アドレス(ad\_value[0](FFF500H~FFF501H))へ1回目のDTC転送が行われます。ANI1端子のA/D変換終了時には、2回目のDTC転送が行われます。転送先をリピートエリアに設定しているため、ad\_value[1](FFF502H~FFF503H)へ転送されます。同様に、ANI3端子、ANI4端子のA/D変換結果のDTC転送が行われ、4回分の転送が終了したとき、A/D変換終了割り込みが発生します。

表 5.1にDTC設定内容を、表 5.2にA/Dコンバータの設定内容を示します。

表 5.1 DTC設定内容

設定項目	設定値
	コントロールデータ0
転送モード	リピートモード
リピートモード割り込み	許可
ソースアドレス制御	固定
ディスティネーションアドレス制御	リピートエリア
チェイン転送	禁止
転送ブロックサイズ	2バイト
DTC転送回数	4回
転送元アドレス	ADCR (FFF1EH~FFF1FH)
転送先アドレス	ad_value[0] (FF500H~FF501H)、 ad_value[1] (FF502H~FF503H)、 ad_value[2] (FF504H~FF505H)、 ad_value[3] (FF506H~FF507H)

表 5.2 A/Dコンバータの設定内容

設定項目	設定値
変換クロック( $f_{AD}$ )	$f_{CLK}/64$
A/D変換モード	・A/D変換トリガ・モード：ソフトウェア・トリガ ・A/D変換チャンネル選択モード：スキャン・モード ・A/D変換動作モード：ワンショット変換モード
分解能	10ビット
アナログ入力チャンネル	・スキャン0：ANI0 ・スキャン1：ANI1 ・スキャン2：ANI2 ・スキャン3：ANI3
変換結果比較上限値(ADULレジスタ)	FFH
変換結果比較下限値(ADLLレジスタ)	00H
変換結果上限/下限チェック	ADLLレジスタ $\leq$ ADCRレジスタ $\leq$ ADULレジスタのときINTADが発生

- (1) A/DコンバータとDTCの初期設定を行います。
- (2) ADM0レジスタのADCSビットに“1”(変換動作許可)を設定し、A/D変換を開始します。
- (3) 各端子(ANI0、ANI1、ANI2、ANI3端子)のA/D変換終了時に、DTCが起動します。
- (4) DTCは、ADCRレジスタからA/D変換結果を読み出し、A/D変換結果を各端子に対応するRAM(ad\_value[0]～ad\_value[3])に転送します。
- (5) 4回のDTC転送終了時に、A/D変換終了割り込みが発生します。割り込み処理内でA/D変換結果ad\_value[0]～ad\_value[3]を6ビット分シフトし、変数an0\_value～an3\_valueに格納します。
- (6) プログラムでDTC起動禁止状態を判定し、再度DTC起動許可とA/D変換開始を設定します。
- (7) 以降、(2)～(6)を繰り返します。

図 5.1にDTC転送とA/D変換のタイミング図を示します。

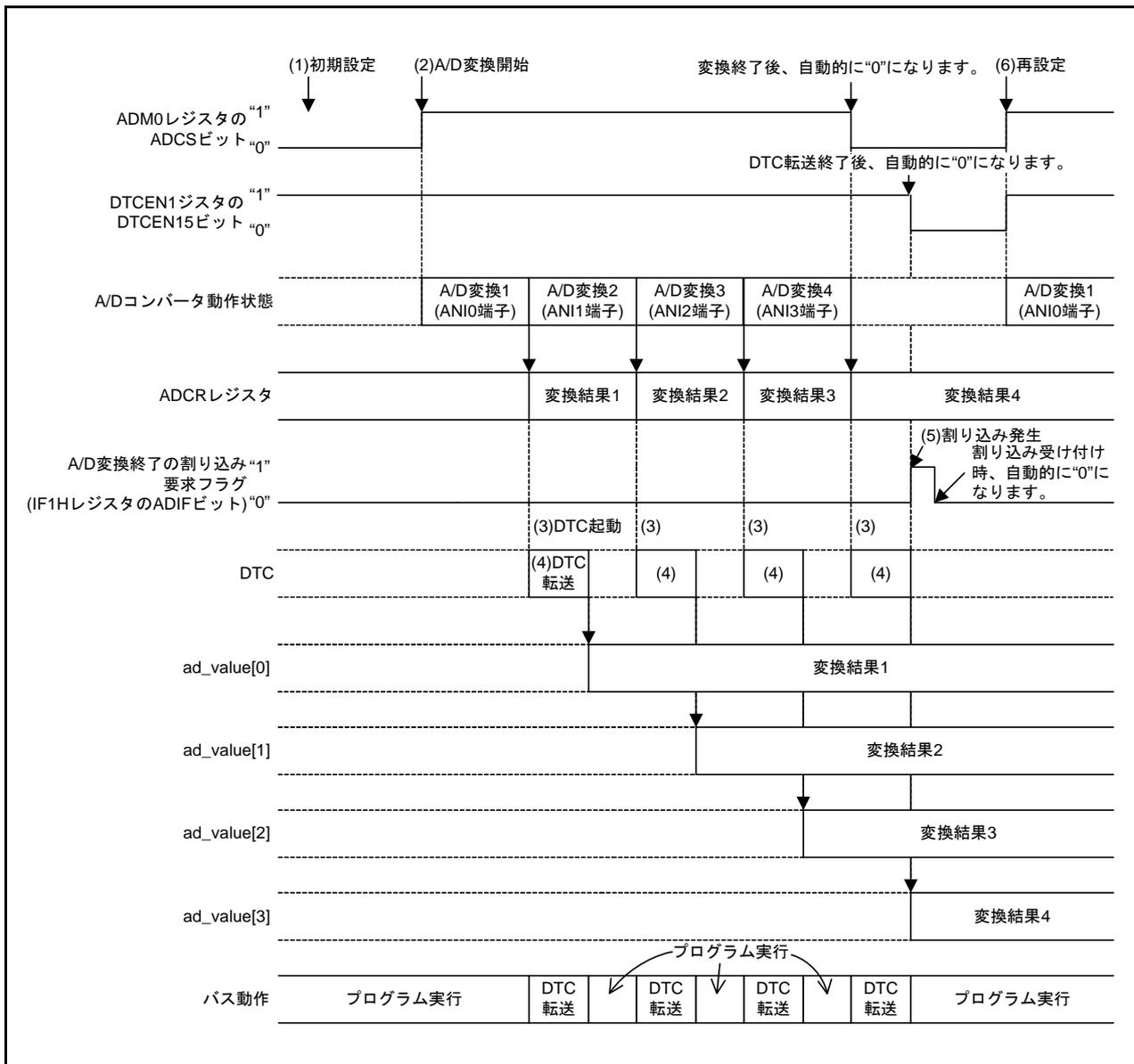


図 5.1 DTC 転送と A/D 変換のタイミング図

## 5.2 オプション・バイトの設定一覧

表 5.3にオプション・バイト設定を示します。

表 5.3 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	11101111B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 検出電圧：立ち上がり2.81V/立ち下がり2.75V
000C2H/010C2H	11111000B	高速内蔵発振 HSモード 64MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

## 5.3 定数一覧

表 5.4にサンプルコードで使用する定数を示します。

表 5.4 サンプルコードで使用する定数

定数名	設定値	内容
ad_value	0FF500H	DTC転送先アドレス

## 5.4 変数一覧

表 5.5にグローバル変数を示します。

表 5.5 グローバル変数

型	変数名	内容	使用関数
int16_t __near	ad_value[4]	ANI0～ANI3のA/D変換結果格納 アドレス	r_adc_interrupt
uint16_t	an0_value	ANI0のA/D変換結果格納	r_adc_interrupt
uint16_t	an1_value	ANI1のA/D変換結果格納	r_adc_interrupt
uint16_t	an2_value	ANI2のA/D変換結果格納	r_adc_interrupt
uint16_t	an3_value	ANI3のA/D変換結果格納	r_adc_interrupt

## 5.5 関数一覧

表 5.6に関数を示します。

表 5.6 関数

関数名	概要
hdwinit	初期設定
R_Systeminit	周辺機能初期設定
R_CGC_Create	CPU初期設定
R_ADC_Create	A/Dコンバータ初期設定
R_DTC_Create	DTC初期設定
main	メイン処理
R_DTCD0_Start	DTC起動
R_ADC_Start	A/D変換開始
r_adc_interrupt	A/D変換割り込み

## 5.6 関数仕様

サンプルコードの関数仕様を示します。

---

### hdwinit

---

概要	初期設定
ヘッダ	なし
宣言	void hdwinit(void)
説明	周辺機能の初期設定を行います。
引数	なし
リターン値	なし

---

### R\_Systeminit

---

概要	周辺機能初期設定
ヘッダ	なし
宣言	void R_Systeminit(void)
説明	本アプリケーションノートで使用する周辺機能の初期設定を行います。
引数	なし
リターン値	なし

---

### R\_CGC\_Create

---

概要	CPU初期設定
ヘッダ	なし
宣言	void R_CGC_Create(void)
説明	CPU初期設定を行います。
引数	なし
リターン値	なし

---

**R\_ADC\_Create**

---

概要	A/Dコンバータ初期設定
ヘッダ	なし
宣言	void R_ADC_Create(void)
説明	A/Dコンバータをソフトウェア・トリガ、スキャン、ワンショット・変換モードで使用するための初期設定を行います。
引数	なし
リターン値	なし

---

**R\_DTC\_Create**

---

概要	DTC初期設定
ヘッダ	なし
宣言	void R_DTC_Create(void)
説明	DTCをリポートモードで使用するための初期設定を行います。
引数	なし
リターン値	なし

---

**main**

---

概要	メイン処理
ヘッダ	なし
宣言	void main(void)
説明	メイン処理を行います。
引数	なし
リターン値	なし

---

**R\_DTCD0\_Start**

---

概要	DTC起動
ヘッダ	なし
宣言	void R_DTCD0_Start(void)
説明	DTC起動許可設定を行います。
引数	なし
リターン値	なし

---

**R\_ADC\_Start**

---

概要	A/D変換開始
ヘッダ	なし
宣言	void R_ADC_Start(void)
説明	A/D変換を行います。
引数	なし
リターン値	なし

---

r\_adc\_interrupt

---

概要	A/D変換割り込み
ヘッダ	なし
宣言	static void __near r_adc_interrupt(void)
説明	A/D変換割り込み処理を行います。
引数	なし
リターン値	なし

## 5.7 フローチャート

### 5.7.1 全体フローチャート

図 5.2に全体フローチャートを示します。

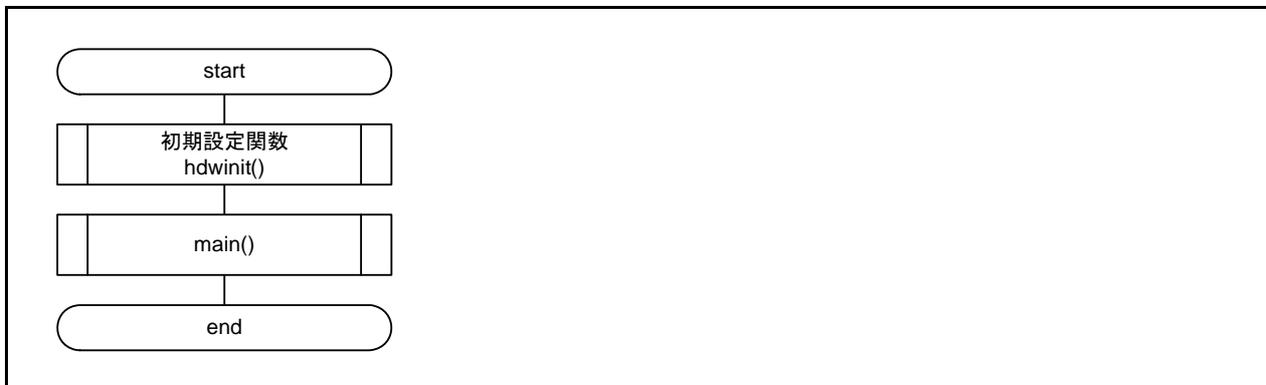


図 5.2 全体フローチャート

### 5.7.2 初期設定

図 5.3に初期設定のフローチャートを示します。

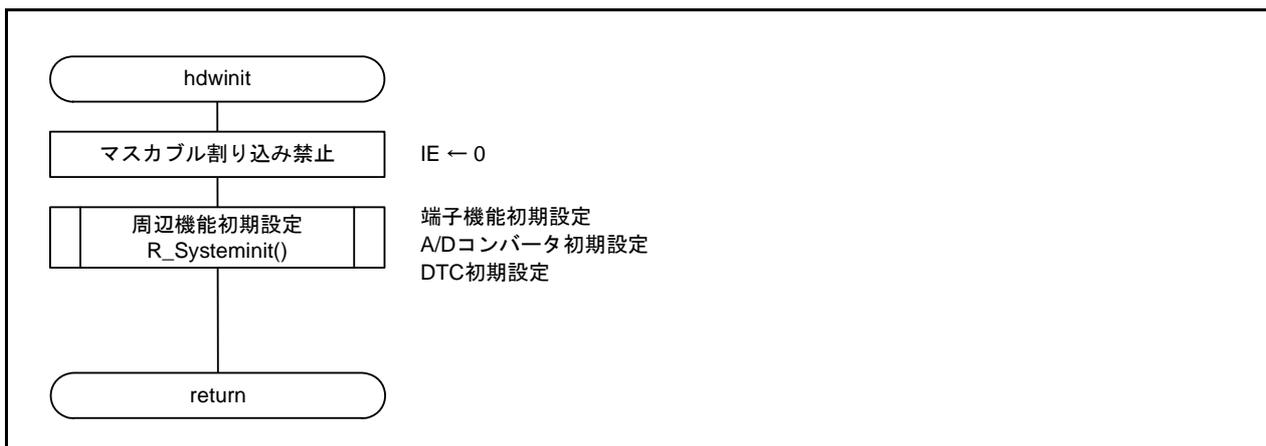


図 5.3 初期設定

### 5.7.3 周辺機能初期設定

図 5.4に周辺機能初期設定のフローチャートを示します。

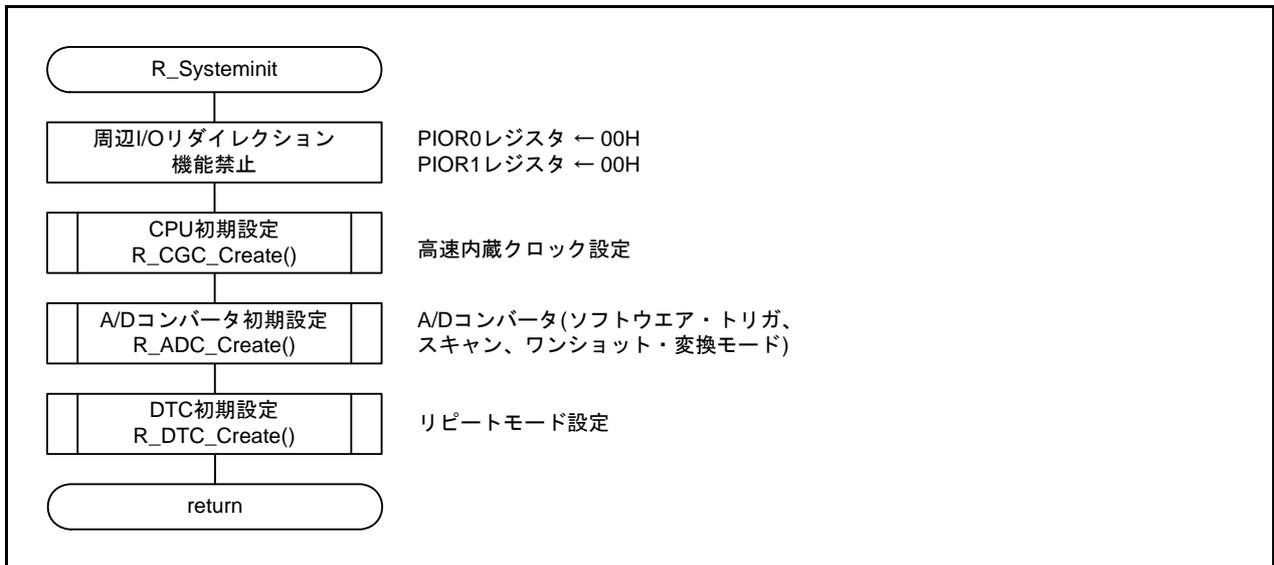


図 5.4 周辺機能初期設定

### 5.7.4 CPU初期設定

図 5.5にCPU初期設定のフローチャートを示します。

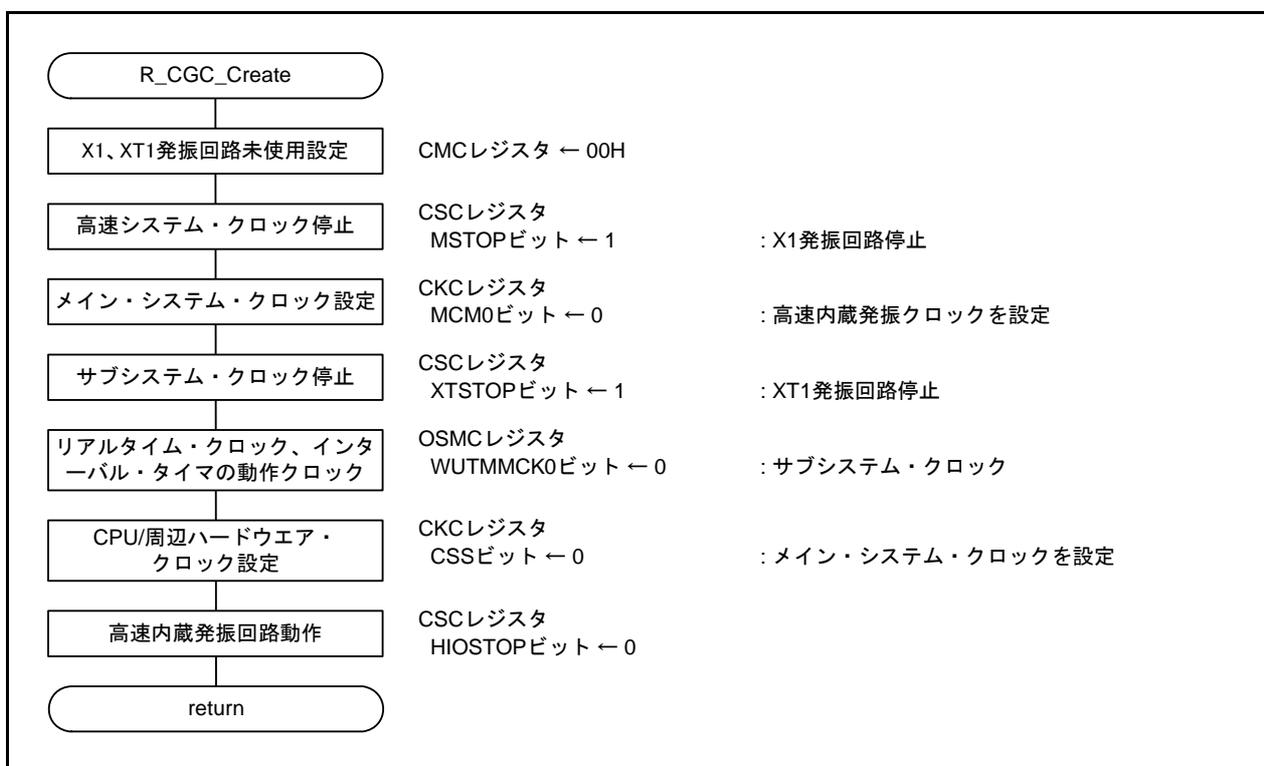


図 5.5 CPU初期設定

### 5.7.5 A/Dコンバータ初期設定

図 5.6にA/Dコンバータ初期設定のフローチャートを示します。

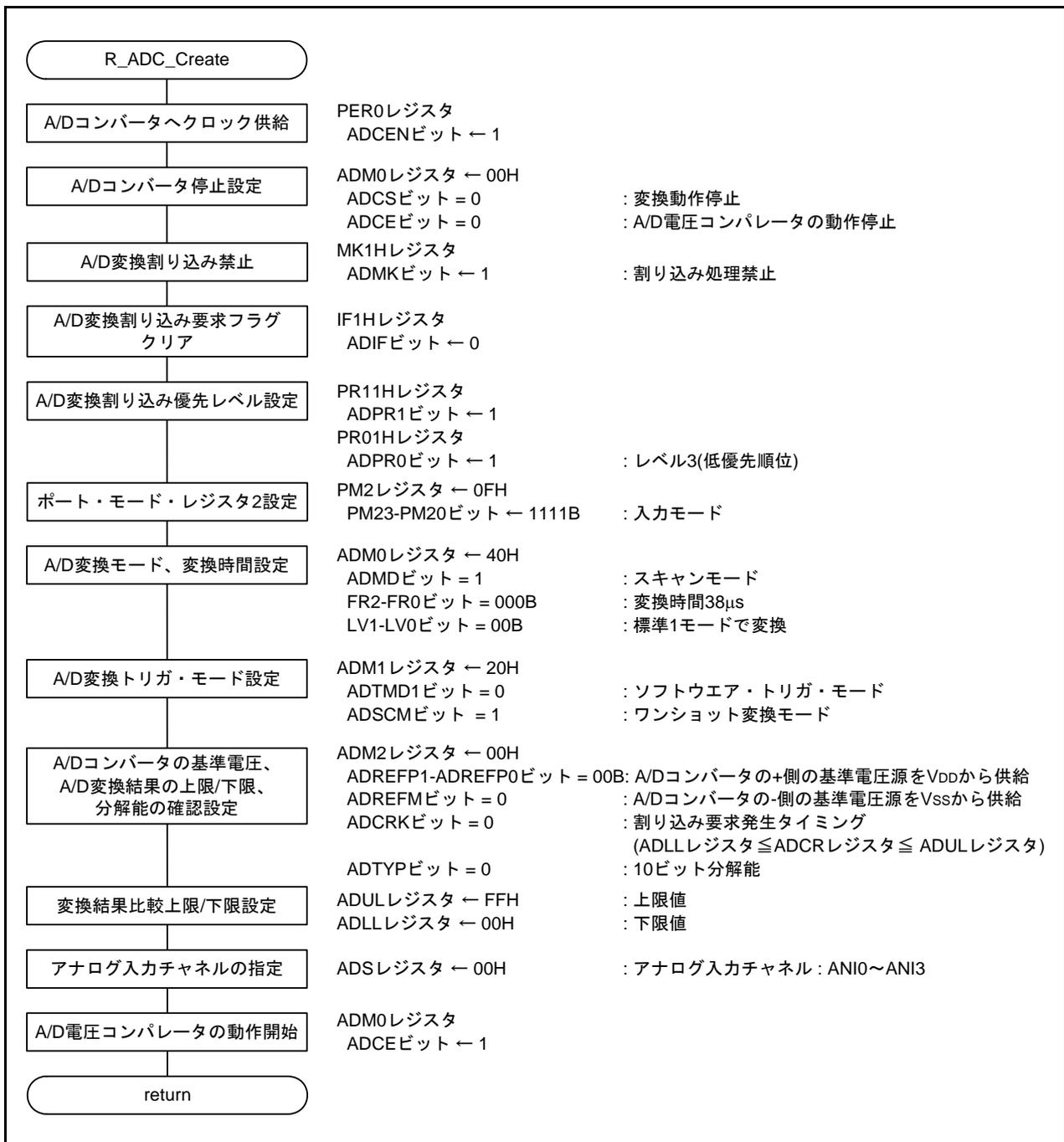


図 5.6 A/Dコンバータ初期設定

## A/Dコンバータへのクロック供給開始

- 周辺イネーブル・レジスタ0(PER0)

A/Dコンバータへのクロック供給をします

略号	7	6	5	4	3	2	1	0
PER0	RTCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
設定値	x	x	1	x	x	x	x	x

## ビット5

ADCEN	A/Dコンバータの入カクロックの制御
0	入カクロック供給停止 ・ A/Dコンバータで使用するSFRへのライト不可 ・ A/Dコンバータはリセット状態
1	入カクロック供給 ・ A/Dコンバータで使用するSFRへのリード/ライト可

## A/Dコンバータ動作停止

- A/Dコンバータ・モード・レジスタ0(ADM0)

A/Dコンバータを停止します

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	0							0

## ビット7

ADCS	A/D変換動作の制御
0	変換動作停止 [リード時] 変換動作停止/待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時: 変換動作状態 ハードウェア・トリガ・ウェイト・モード時: 安定待ち状態+変換動作状態

## ビット0

ADCE	A/D電圧コンパレータの動作制御
0	A/D電圧コンパレータの動作停止
1	A/D電圧コンパレータの動作許可

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

x: 使用しないビット、空白: 変更しないビット、-: 予約ビットまたは、何も配置されていないビット

## A/D変換割り込み禁止設定

- 割り込みマスク・フラグ・レジスタ (MK1H)

A/D変換割り込みを禁止に設定します

略号	7	6	5	4	3	2	1	0
MK1H	TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
設定値	x	x	x	x	x	x	x	1

ビット0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

## A/D変換割り込み要求フラグ設定

- 割り込み要求フラグ・レジスタ (IF1H)

A/D変換割り込み要求フラグをクリアします

略号	7	6	5	4	3	2	1	0
IF1H	TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	TIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
設定値	x	x	x	x	x	x	x	0

ビット0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

x: 使用しないビット、空白: 変更しないビット、-: 予約ビットまたは、何も配置されていないビット

## A/D変換割り込み優先レベル設定

- 優先順位指定フラグ・レジスタ (PR11H、PR01H)  
レベル3(低優先順位)に設定します

略号	7	6	5	4	3	2	1	0
PR11H	TMPR110	TRJPR10	SRPR13 CSIPR131 IICPR131	STPR13 CSIPR130 IICPR130	KRPR1	ITPR1	RTCPR1	ADPR1
設定値	x	x	x	x	x	x	x	1

略号	7	6	5	4	3	2	1	0
PR01H	TMPR010	TRJPR00	SRPR03 CSIPR031 IICPR031	STPR03 CSIPR030 IICPR030	KRPR0	ITPR0	RTCPR0	ADPR0
設定値	x	x	x	x	x	x	x	1

## ビット0

ADPR1	ADPR0	優先順位レベルの選択
0	0	レベル0を指定 (高優先順位)
0	1	レベル1を指定
1	0	レベル2を指定
1	1	レベル3を指定 (低優先順位)

## ポート・モード・レジスタ2設定

- ポート・モード・レジスタ2 (PM2)  
ポート・モード・レジスタ2を入力モードに設定します

略号	7	6	5	4	3	2	1	0
PM2	PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20
設定値	x	x	x	x	1	1	1	1

## ビット3

PM23	P23端子の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

## ビット2

PM22	P22端子の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

x: 使用しないビット、空白: 変更しないビット、-: 予約ビットまたは、何も配置されていないビット

## ビット1

PM21	P21 端子の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

## ビット0

PM20	P20 端子の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

## A/D変換モード、変換時間設定

- A/Dコンバータ・モード・レジスタ0(ADM0)

A/D変換モードと変換時間を設定します

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値		1	0	0	0	0	0	

## ビット6

ADMD	A/D変換チャンネル選択モードを設定
0	セレクト・モード
1	スキャン・モード

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×: 使用しないビット、空白: 変更しないビット、-: 予約ビットまたは、何も配置されていないビット

ビット5-1

A/D コンバータ・モード・レジスタ 0 (ADM0)					モード	変換時間の選択						変換クロック (f <sub>AD</sub> )		
FR2	FR1	FR0	LV1	LV0		f <sub>CLK</sub> = 1 MHz	f <sub>CLK</sub> = 2 MHz	f <sub>CLK</sub> = 4 MHz	f <sub>CLK</sub> = 8 MHz	f <sub>CLK</sub> = 16 MHz	f <sub>CLK</sub> = 32 MHz			
0	0	0	0	0	標準 1	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	38 μs	f <sub>CLK</sub> /64		
0	0	1							38 μs	19 μs	19 μs	f <sub>CLK</sub> /32		
0	1	0							38 μs	19 μs	9.5 μs	f <sub>CLK</sub> /16		
0	1	1						38 μs	19 μs	9.5 μs	4.75 μs	f <sub>CLK</sub> /8		
1	0	0						28.5 μs	14.25 μs	7.125 μs	3.5625 μs	f <sub>CLK</sub> /6		
1	0	1						23.75 μs	11.875 μs	5.938 μs	2.9688 μs	f <sub>CLK</sub> /5		
1	1	0						38 μs	19 μs	9.5 μs	4.75 μs	2.375 μs	f <sub>CLK</sub> /4	
1	1	1						38 μs	19 μs	9.5 μs	4.75 μs	2.375 μs	設定禁止	f <sub>CLK</sub> /2
0	0	0	0	1	標準 2	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	34 μs	f <sub>CLK</sub> /64		
0	0	1									34 μs	17 μs	f <sub>CLK</sub> /32	
0	1	0									34 μs	17 μs	8.5 μs	f <sub>CLK</sub> /16
0	1	1						34 μs	17 μs	8.5 μs	4.25 μs	f <sub>CLK</sub> /8		
1	0	0						25.5 μs	12.75 μs	6.375 μs	3.1875 μs	f <sub>CLK</sub> /6		
1	0	1						21.25 μs	10.625 μs	5.3125 μs	2.6563 μs	f <sub>CLK</sub> /5		
1	1	0						34 μs	17 μs	8.5 μs	4.25 μs	2.125 μs	f <sub>CLK</sub> /4	
1	1	1						34 μs	17 μs	8.5 μs	4.25 μs	2.125 μs	設定禁止	f <sub>CLK</sub> /2
×	×	×	1	0	低電圧 1	設定禁止						—		
×	×	×	1	1	低電圧 2	設定禁止						—		

A/D変換トリガ・モード設定

・A/Dコンバータ・モード・レジスタ1(ADM1)

A/D変換トリガを選択します

略号	7	6	5	4	3	2	1	0
ADM1	ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
設定値	0	×	1	—	—	—	×	×

ビット7-6

ADTMD1	ADTMD0	A/D変換トリガ・モードの選択
0	—	ソフトウェア・トリガ・モード
1	0	ハードウェア・トリガ・ノーウエイト・モード
1	1	ハードウェア・トリガ・ウエイト・モード

ビット5

ADSCM	A/D変換動作モードの設定
0	連続変換モード
1	ワンショット変換モード

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、—：予約ビットまたは、何も配置されていないビット

## A/D変換トリガ・モード設定

## • A/Dコンバータ・モード・レジスタ2(ADM2)

A/Dコンバータの基準電圧、変換結果条件上限/下限、分解能を設定します

略号	7	6	5	4	3	2	1	0
ADM2	ADREFP1	ADREFP0	ADREFM	0	ADCRK	AWC	0	ADTYP
設定値	0	0	0	—	0	x	—	0

## ビット7-6

ADREFP1	ADREFP0	A/Dコンバータの+側の基準電圧源の選択
0	0	V <sub>DD</sub> から供給
0	1	P20/AV <sub>REFP</sub> /ANI0から供給
1	0	内部基準電圧(1.44V)から供給
1	1	設定禁止

ADREFP1, ADREFP0 ビットを書き換える場合、一度 ADREFP1, ADREFP0 = 0, 0 に設定後、設定を変更してください。  
ただし、ADREFP1, ADREFP0 = 1, 0 へ書き換える場合は、次の手順で設定してください。

- ① ADCE = 0 に設定
- ② ADREFP1, ADREFP0 = 1, 0 に設定
- ③ ADCE = 1 に設定

なお、①~③の間には待ち時間(T.B.D)が必要です。

ADREFP1, ADREFP0 = 1, 0 に設定した場合、温度センサ出力をA/D変換することはできません。

必ず ADISS = 0 として A/D 変換を行なってください。

## ビット5

ADREFM	A/Dコンバータの-側の基準電圧源の選択
0	V <sub>SS</sub> から供給
1	P21/AV <sub>REFM</sub> /ANI1から供給

## ビット3

ADCRK	変換結果上限/下限値チェック
0	ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタのとき割り込み信号(INTAD)が発生。
1	ADCR レジスタ < ADLL レジスタ, ADUL レジスタ < ADCR レジスタのとき割り込み信号(INTAD)が発生。

## ビット0

ADTYP	A/D変換分解能の選択
0	10ビット分解能
1	8ビット分解能

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

x: 使用しないビット、空白: 変更しないビット、—: 予約ビットまたは、何も配置されていないビット

変換結果比較上限設定

- 変換結果比較上限設定レジスタ (ADUL)  
変換結果比較上限にFFHを設定します

略号	7	6	5	4	3	2	1	0
ADUL	ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
設定値	1	1	1	1	1	1	1	1

変換結果比較下限設定

- 変換結果比較下限設定レジスタ (ADLL)  
変換結果比較下限に00Hを設定します

略号	7	6	5	4	3	2	1	0
ADLL	ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
設定値	0	0	0	0	0	0	0	0

アナログ入力チャンネル設定

- アナログ入力チャンネル指定レジスタ (ADS)  
アナログ入力チャンネルをANI0～ANI3に設定します

略号	7	6	5	4	3	2	1	0
ADS	ADISS	0	0	ADS4	ADS3	ADS2	ADS1	ADS0
設定値	x	—	—	0	0	0	0	0

ビット3-0

ADS4	ADS3	ADS2	ADS1	ADS0	アナログ入力チャンネル			
					スキャン0	スキャン1	スキャン2	スキャン3
0	0	0	0	0	ANI0	ANI1	ANI2	ANI3
0	0	0	0	1	ANI1	ANI2	ANI3	ANI4
0	0	0	1	0	ANI2	ANI3	ANI4	ANI5
0	0	0	1	1	ANI3	ANI4	ANI5	ANI6
0	0	1	0	0	ANI4	ANI5	ANI6	ANI7
0	0	1	0	1	ANI5	ANI6	ANI7	ANI8
0	0	1	1	0	ANI6	ANI7	ANI8	ANI9
0	0	1	1	1	ANI7	ANI8	ANI9	ANI10
0	1	0	0	0	ANI8	ANI9	ANI10	ANI11
0	1	0	0	1	ANI9	ANI10	ANI11	ANI12
0	1	0	1	0	ANI10	ANI11	ANI12	ANI13
0	1	0	1	1	ANI11	ANI12	ANI13	ANI14
上記以外					設定禁止			

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

x: 使用しないビット、空白: 変更しないビット、—: 予約ビットまたは、何も配置されていないビット

## A/D 電圧コンパレータ設定

- A/D コンバータ・モード・レジスタ 0(ADM0)

A/D 電圧コンパレータ動作開始します

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値								1

## ビット0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、－：予約ビットまたは、何も配置されていないビット

### 5.7.6 DTC初期設定処理

図 5.7にDTC初期設定処理のフローチャートを示します。

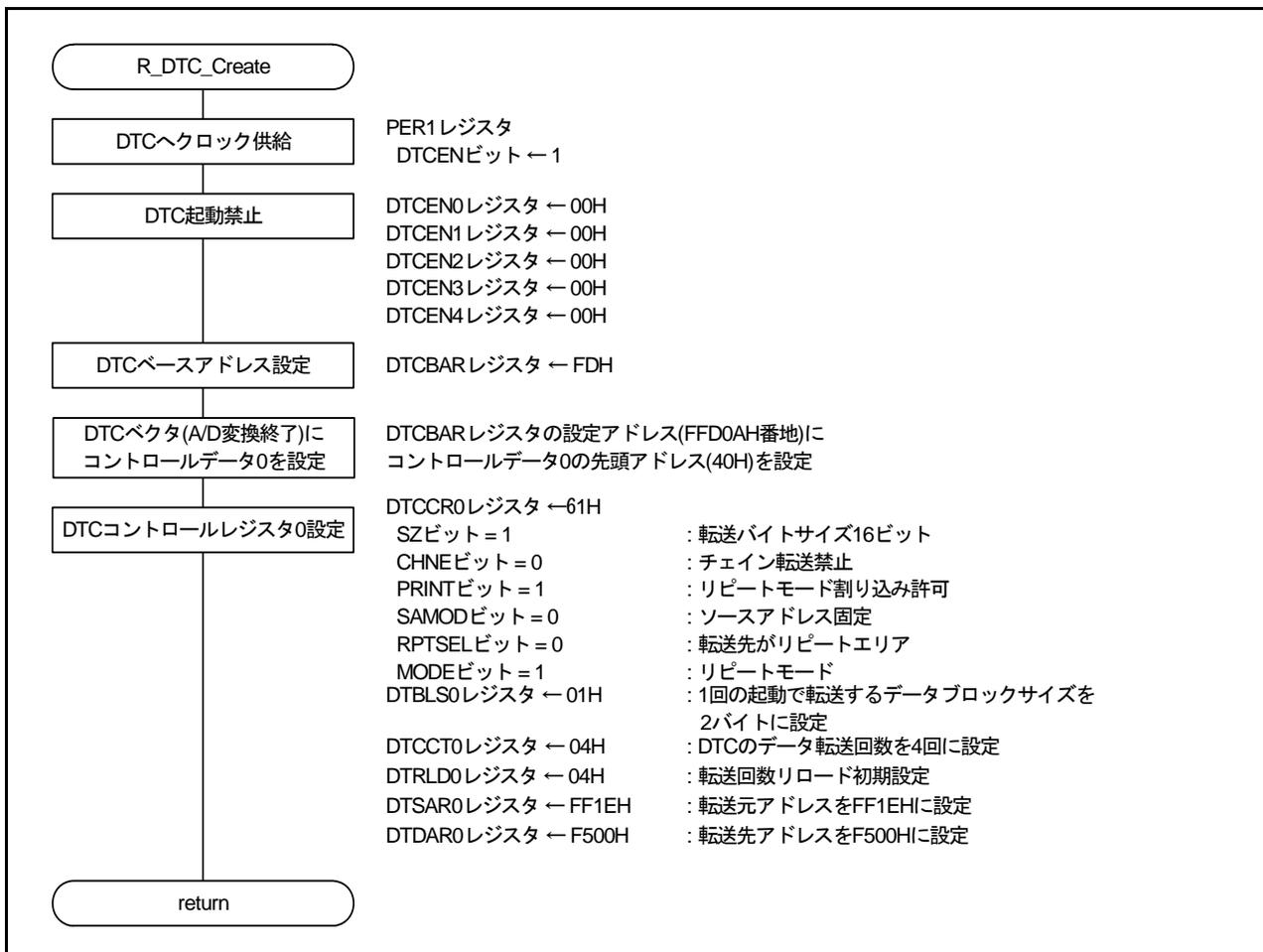


図 5.7 DTC初期設定処理

## DTCへのクロック供給開始

- 周辺イネーブル・レジスタ1(PER1)

DTCへのクロック供給をします

略号	7	6	5	4	3	2	1	0
PER1	DACEN	TRGEN	CMPEN	TRD0EN	DTCEN	0	0	TRJ0EN
設定値	x	x	x	x	1	—	—	x

## ビット3

DTCEN	DTCの入カクロック供給の制御
0	入カクロック供給停止
1	入カクロック供給

## DTC起動禁止

- DTC起動許可レジスタ*i*(DTCENi)(*i*=0~4)

DTC起動を禁止します

略号	7	6	5	4	3	2	1	0
DTCENi	DTCENi7	DTCENi6	DTCENi5	DTCENi4	DTCENi3	DTCENi2	DTCENi1	DTCENi0
設定値	0	0	0	0	0	0	0	0

## ビット7

DTCENi7	DTC 起動許可 i7
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi7 ビットは 0 (起動禁止) になります。	

## ビット6

DTCENi6	DTC 起動許可 i6
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi6 ビットは 0 (起動禁止) になります。	

## ビット5

DTCENi5	DTC 起動許可 i5
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi5 ビットは 0 (起動禁止) になります。	

## ビット4

DTCENi4	DTC 起動許可 i4
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi4 ビットは 0 (起動禁止) になります。	

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

x: 使用しないビット、空白: 変更しないビット、—: 予約ビットまたは、何も配置されていないビット

## ビット3

DTCENi3	DTC 起動許可 i3
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi3 ビットは 0 (起動禁止) になります。	

## ビット2

DTCENi2	DTC 起動許可 i2
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi2 ビットは 0 (起動禁止) になります。	

## ビット1

DTCENi1	DTC 起動許可 i1
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi1 ビットは 0 (起動禁止) になります。	

## ビット0

DTCENi0	DTC 起動許可 i0
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi0 ビットは 0 (起動禁止) になります。	

## DTC ベースアドレス設定

- DTC ベースアドレスレジスタ (DTCBAR)

DTC ベースアドレスに“FDH”を設定します

略号	7	6	5	4	3	2	1	0
DTCBAR	DTCBAR7	DTCBAR6	DTCBAR5	DTCBAR4	DTCBAR3	DTCBAR2	DTCBAR1	DTCBAR0
設定値	1	1	1	1	1	1	0	1

## DTC 制御レジスタ設定

- DTC 制御レジスタ 0 (DTCCR0)

DTC 制御レジスタ 0 を設定します

略号	7	6	5	4	3	2	1	0
DTCCR0	0	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
設定値	—	1	1	0	0	0	0	1

## ビット6

SZ	データサイズの選択
0	8 ビット
1	16 ビット

レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、—：予約ビットまたは、何も配置されていないビット

## ビット5

RPTINT	リピートモード割り込みの許可・禁止
0	割り込み発生禁止
1	割り込み発生許可

MODE ビットが0（ノーマルモード）のとき RPTINT ビットの設定は無効です。

## ビット4

CHNE	チェイン転送の許可・禁止
0	チェイン転送禁止
1	チェイン転送許可

DTCCR23 レジスタの CHNE ビットは0（チェイン転送禁止）にしてください。

## ビット2

SAMOD	転送元アドレスの制御
0	固定
1	加算

MODE ビットが1（リピートモード）で RPTSEL ビットが1（転送元がリピートエリア）のとき SAMOD ビットの設定は無効です。

## ビット1

RPTSEL	リピートエリアの選択
0	転送先がリピートエリア
1	転送元がリピートエリア

MODE ビットが0（ノーマルモード）のとき RPTSEL ビットの設定は無効です。

## ビット0

MODE	転送モードの選択
0	ノーマルモード
1	リピートモード

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、－：予約ビットまたは、何も配置されていないビット

## DTCブロックサイズレジスタ0設定

- DTCブロックサイズレジスタ0(DTBLS0)

DTCブロックサイズレジスタ0に“01H”(2バイト)を設定します

略号	7	6	5	4	3	2	1	0
DTBLS0	DTBLS07	DTBLS06	DTBLS05	DTBLS04	DTBLS03	DTBLS02	DTBLS01	DTBLS00
設定値	0	0	0	0	0	0	0	1

DTBLS0	転送ブロックサイズ	
	8ビット転送	16ビット転送
00H	256バイト	512バイト
01H	1バイト	2バイト
02H	2バイト	4バイト
03H	3バイト	6バイト
.	.	.
.	.	.
.	.	.
FDH	253バイト	506バイト
FEH	254バイト	508バイト
FFH	255バイト	510バイト

## DTC転送回数レジスタ0設定

- DTC転送回数レジスタ(DTCCT0)

DTC転送回数レジスタに“04H”(4回)を設定します

略号	7	6	5	4	3	2	1	0
DTCCT0	DTCCT07	DTCCT06	DTCCT05	DTCCT04	DTCCT03	DTCCT02	DTCCT01	DTCCT00
設定値	0	0	0	0	0	1	0	0

DTCCT0	転送回数
00H	256回
01H	1回
02H	2回
03H	3回
.	.
.	.
.	.
FDH	253回
FEH	254回
FFH	255回

## DTC転送回数リロードレジスタ0設定

- DTC転送回数リロードレジスタ0(DTRLDO)

DTC転送回数リロードレジスタ0に“04H”(4回)を設定します

略号	7	6	5	4	3	2	1	0
DTRLDO	DTRLDO7	DTRLDO6	DTRLDO5	DTRLDO4	DTRLDO3	DTRLDO2	DTRLDO1	DTRLDO0
設定値	0	0	0	0	0	1	0	0

レジスタ設定の詳細については、RL78/G14ユーザズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×: 使用しないビット、空白: 変更しないビット、-: 予約ビットまたは、何も配置されていないビット

## DTCソースアドレスレジスタ0設定

- DTCソースアドレスレジスタ0(DTSAR0)

DTCソース転送元アドレス0に“FF1EH”を設定します

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTSAR0	DTS	DTS	DTS	DTS	DTS	DTS	DTSA									
	AR015	AR014	AR013	AR012	AR011	AR010	R09	R08	R07	R06	R05	R04	R03	R02	R01	R00
設定値	1	1	1	1	1	1	1	1	0	0	0	1	1	1	1	0

## DTCディスティネーションアドレスレジスタ0設定

- DTCディスティネーションアドレスレジスタ0(DTDAR0)

DTCディスティネーションアドレスレジスタ0に“F500H”を設定します

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTDAR0	DTDA	DTD	DTD	DTD	DTD	DTD	DTDA									
	R015	AR014	AR013	AR012	AR011	AR010	R09	R08	R07	R06	R05	R04	R03	R02	R01	R00
設定値	1	1	1	1	0	1	0	1	0	0	0	0	0	0	0	0

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、－：予約ビットまたは、何も配置されていないビット

### 5.7.7 メイン処理

図 5.8にメイン処理のフローチャートを示します。

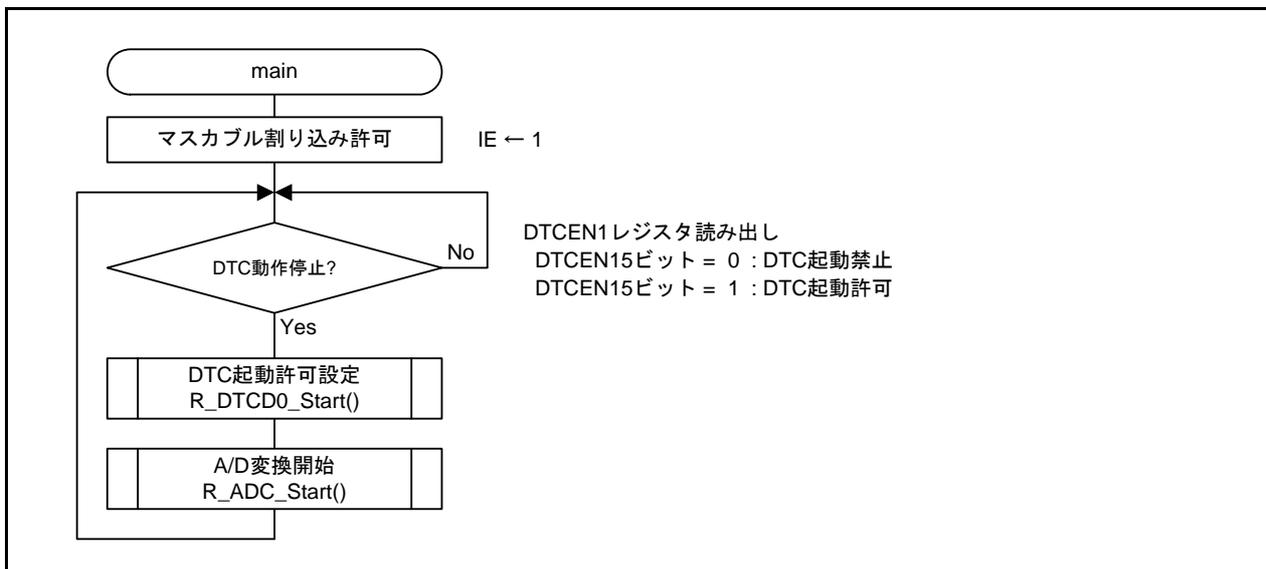


図 5.8 メイン処理

### 5.7.8 DTC起動

図 5.9にDTC起動のフローチャートを示します。

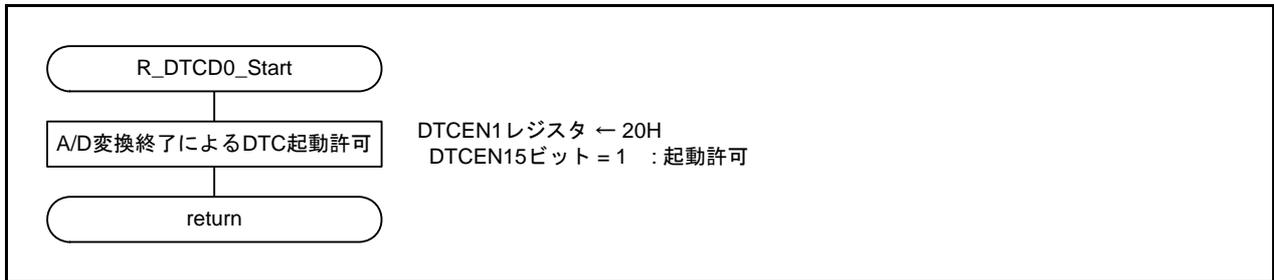


図 5.9 DTC起動

DTC 起動許可

- DTC 起動許可レジスタ 1(DTCEN1)  
DTC 起動を許可します

略号	7	6	5	4	3	2	1	0
DTCEN1	DTCEN17	DTCEN16	DTCEN15	DTCEN14	DTCEN13	DTCEN12	DTCEN11	DTCEN10
設定値			1					

ビット5

DTCEN1 5	DTC 起動許可 15
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCEN15 ビットは 0 (起動禁止) になります。	

5.7.9 A/D 変換開始

図 5.10 に A/D 変換開始のフローチャートを示します。

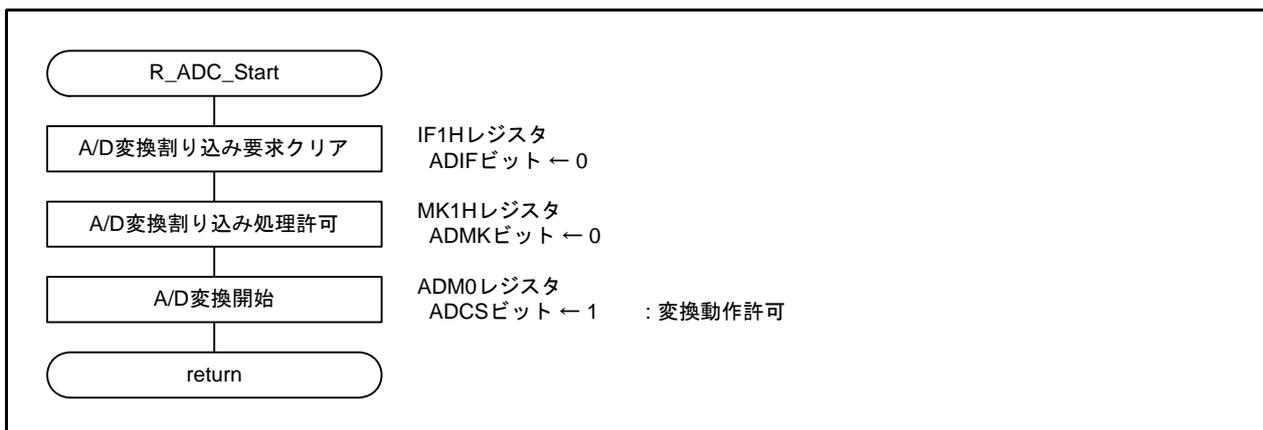


図 5.10 A/D 変換開始

## A/D変換割り込み要求フラグ設定

- 割り込み要求フラグ・レジスタ (IF1H)

A/D変換割り込み要求フラグをクリアします

略号	7	6	5	4	3	2	1	0
IF1H	TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	TIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
設定値	x	x	x	x	x	x	x	0

ビット0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

## A/D変換割り込み禁止設定

- 割り込みマスク・フラグ・レジスタ (MK1H)

A/D変換割り込みを禁止に設定します

略号	7	6	5	4	3	2	1	0
MK1H	TMMK10	TRJMK0	SRMK3 CSMK31 IICMK31	STMK3 CSMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
設定値	x	x	x	x	x	x	x	1

ビット0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

x: 使用しないビット、空白: 変更しないビット、-: 予約ビットまたは、何も配置されていないビット

## A/Dコンバータ動作

- A/Dコンバータ・モード・レジスタ0(ADM0)

A/Dコンバータ変換を開始します

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	1							

## ビット7

ADCS	A/D変換動作の制御
0	変換動作停止 [リード時] 変換動作停止/待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時：変換動作状態 ハードウェア・トリガ・ウェイト・モード時：安定待ち状態+変換動作状態

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、－：予約ビットまたは、何も配置されていないビット

### 5.7.10 A/D変換割り込み

図 5.11 に A/D 変換割り込みのフローチャートを示します。

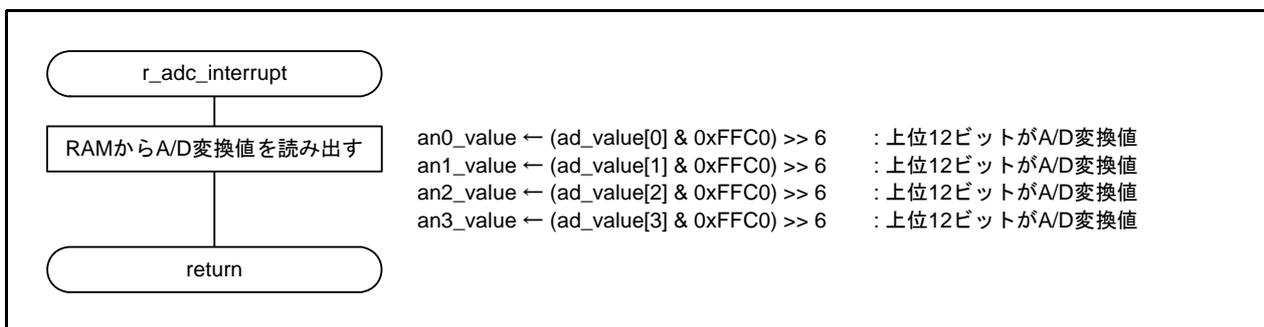


図 5.11 A/D変換割り込み

## 6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

## 7. 参考ドキュメント

RL78/G14 ユーザーズマニュアル ハードウェア編 (R01UH0186J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

## ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact>

改訂記録	RL78/G14 DTCによるA/D変換結果転送
------	-----------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2015.12.01	-	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）がありません。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、  
家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、  
防災・防犯装置、各種安全装置等  
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問い合わせください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

営業お問い合わせ窓口

<http://www.renesas.com>

営業お問い合わせ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24 (豊洲フォレシア)

技術的なお問合せおよび資料のご請求は下記へどうぞ。  
総合お問い合わせ窓口：<http://japan.renesas.com/contact/>