

RX72T グループ RX24T/RX24U グループ

RX72T グループと RX24T/RX24U グループの相違点

要旨

本アプリケーションノートは、主に RX72T グループ、RX24T/RX24U グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートでは、特に記載のない箇所については、それぞれのマイコンの最大仕様として、RX72T グループの 144 ピンパッケージ(プログラマブルゲインアンプ(PGA)疑似差動入力あり、USB 端子あり)、RX24T グループの 100 ピンパッケージ、RX24U グループの 144 ピンパッケージについて記載しています。電気的特性、注意事項、設定手順等の詳細な仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

RX72T グループ、RX24T グループ、RX24U グループ

目次

1. RX72T グループと RX24T/RX24U グループの搭載機能比較	4
2. 仕様の概要比較	6
2.1 CPU	6
2.2 動作モード	7
2.3 アドレス空間	8
2.4 リセット	9
2.5 オプション設定メモリ	10
2.6 電圧検出回路	12
2.7 クロック発生回路	25
2.8 消費電力低減機能	31
2.9 レジスタライトプロテクション機能	35
2.10 割り込みコントローラ	36
2.11 バス	39
2.12 データトランスファコントローラ	42
2.13 I/O ポート	43
2.14 マルチファンクションピンコントローラ	47
2.15 マルチファンクションタイマパルスユニット 3	101
2.16 ポートアウトプットイネーブル 3	103
2.17 汎用 PWM タイマ	120
2.18 8 ビットタイマ	131
2.19 コンペアマッチタイマ	133
2.20 独立ウォッチドッグタイマ	134
2.21 シリアルコミュニケーションインタフェース	137
2.22 I ² C バスインタフェース	142
2.23 CAN モジュール	144
2.24 シリアルペリフェラルインタフェース	150
2.25 CRC 演算器	153
2.26 12 ビット A/D コンバータ	155
2.27 D/A コンバータ/12 ビット D/A コンバータ	169
2.28 コンパレータ C	170
2.29 データ演算回路	173
2.30 RAM	174
2.31 フラッシュメモリ	177
2.32 パッケージ	182
3. 端子機能の比較	183
3.1 144 ピンパッケージ	183
3.2 100 ピンパッケージ(RX24T : チップバージョン B、RX72T : PGA 疑似差動入力あり USB 端子あり)	189
3.3 100 ピンパッケージ(RX24T : チップバージョン B、RX72T : PGA 疑似差動入力あり USB 端子なし)	193
3.4 100 ピンパッケージ(RX24T : チップバージョン B、RX72T : PGA 疑似差動入力なし USB 端子なし)	198
3.5 100 ピンパッケージ(RX24T : チップバージョン A、RX72T : PGA 疑似差動入力あり USB 端子あり)	202

3.6	100 ピンパッケージ(RX24T : チップバージョン A、RX72T : PGA 疑似差動入力あり USB 端子なし)	206
3.7	100 ピンパッケージ(RX24T : チップバージョン A、RX72T : PGA 疑似差動入力なし USB 端子なし)	211
3.8	100 ピンパッケージ(RX24U、RX72T : PGA 疑似差動入力あり USB 端子あり)	215
3.9	100 ピンパッケージ(RX24U、RX72T : PGA 疑似差動入力あり USB 端子なし)	219
3.10	100 ピンパッケージ(RX24U、RX72T : PGA 疑似差動入力なし USB 端子なし)	224
4.	移行の際の留意点	228
4.1	端子設計の留意点	228
4.1.1	VCL 端子(外付け容量)	228
4.1.2	モード設定端子	228
4.1.3	PGA 疑似差動入力関連端子(P40~42、P44~46、PH0、PH4)	228
4.1.4	AVCC 端子と AVSS 端子間のデカップリング容量挿入方法	228
4.1.5	アナログ電源端子に接続するコンデンサ	228
4.2	機能設計の留意点	229
4.2.1	レジスタ退避バンク内 RAM の自己診断	229
4.2.2	RIIC 動作電圧設定	229
4.2.3	USB 動作電圧設定	229
4.2.4	電圧レベル設定	229
4.2.5	オプション設定メモリ	229
4.2.6	クロック周波数設定	230
4.2.7	PLL 回路	230
4.2.8	MTU3d/GPTW 動作周波数	230
4.2.9	全モジュールクロックストップモード	230
4.2.10	DIRQnE ビット(n = 0~15)による入力バッファ制御	230
4.2.11	選択型割り込み	230
4.2.12	ポート方向レジスタ(PDR)の初期化	231
4.2.13	POE3 の汎用入出力ポート切り替え制御の注意事項	231
4.2.14	ウォッチドッグタイマ/独立ウォッチドッグタイマ	231
4.2.15	MTU による DMAC 起動	231
4.2.16	ELC イベント入力の時タイマモードレジスタ設定の注意事項	231
4.2.17	ポートアウトプットイネーブル	231
4.2.18	MTU/GPTW 反転出力設定時のアクティブレベル設定について	231
4.2.19	ハイインピーダンス時の端子の読み出しについて	231
4.2.20	POE と POEG を併用した場合の注意事項	232
4.2.21	汎用 PWM タイマ	232
4.2.22	CAN モジュール	232
4.2.23	I ² C バスインタフェースのノイズ除去	232
4.2.24	12 ビット A/D コンバータ	232
4.2.25	コンペア機能制約	232
4.2.26	12 ビット A/D コンバータがモジュールストップ中の PGA 出力	233
4.2.27	フラッシュメモリのコマンド使用方法	233
5.	参考ドキュメント	234
	改訂記録	236

1. RX72T グループと RX24T/RX24U グループの搭載機能比較

RX72T グループと RX24T/RX24U グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX24T/RX24U/RX72T 搭載機能比較を示します。

表 1.1 RX24T/RX24U/RX72T 搭載機能比較

機能名	RX24T		RX24U	RX72T
	チップバージョン A	チップバージョン B		
CPU			●	
動作モード			●	
アドレス空間			▲	
リセット			●	
オプション設定メモリ (OFSM)			●	
電圧検出回路 (LVDAb):RX24T/RX24U、(LVDA):RX72T			●/▲	
クロック発生回路			●	
クロック周波数精度測定回路 (CAC)			○	
消費電力低減機能			●/■	
レジスタライトプロテクション機能			●/■	
例外処理			○	
割り込みコントローラ (ICUb):RX24T/RX24U、(ICUC):RX72T			●	
バス			●	
メモリプロテクションユニット (MPU)			○	
DMA コントローラ (DMACa)		×		○
データトランスファコントローラ (DTCa)			●	
イベントリンクコントローラ (ELC)		×		○
I/O ポート			●/■	
マルチファンクションピンコントローラ (MPC)			●/■	
マルチファンクションタイマパルスユニット 3 (MTU3d)			▲	
ポートアウトプットイネーブル 3 (POE3b, POE3A):RX24T、(POE3A):RX24U、(POE3B):RX72T			● (注 1)	
汎用 PWM タイマ (GPTB):RX24T/RX24U、(GPTW):RX72T	×		●	
高分解能 PWM 波形生成回路 (HRPWM)		×		○
GPTW 用ポートアウトプットイネーブル (POEG)		×		○
8 ビットタイマ (TMR)			●	
コンペアマッチタイマ (CMT)			●	
ウォッチドッグタイマ (WDTA)		×		○
独立ウォッチドッグタイマ (IWDTa)			●/▲	
USB2.0FS ホスト/ファンクションモジュール (USBb)		×		○
シリアルコミュニケーションインタフェース (SCIg):RX24T/RX24U、(SCIj, SCli, SCih):RX72T			●	
I²C バスインタフェース (RIICa)			●	
CAN モジュール (RSCAN):RX24T/RX24U、(CAN):RX72T	×		●/▲/■	

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

機能名	RX24T		RX24U	RX72T
	チップバージョン A	チップバージョン B		
シリアルペリフェラルインタフェース (RSPib):RX24T/RX24U、(RSPic):RX72T	●			
CRC 演算器 (CRC):RX24T/RX24U、(CRCA):RX72T	●			
三角関数演算器 (TFU)	×			○
Trusted Secure IP (TSIP-Lite)	×			○
12 ビット A/D コンバータ (S12ADF):RX24T/RX24U、(S12ADH):RX72T	●/▲			
D/A コンバータ (DA, DAa):RX24T、(DAa):RX24U 12 ビット D/A コンバータ (R12DAb):RX72T	● (注 2)			
温度センサ (TEMPS)	×			○
コンパレータ C (CMPC)	●/▲			
データ演算回路 (DOC)	●			
RAM	●			
フラッシュメモリ	●/■			
パッケージ	●/■			

○:機能搭載、×:機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

■:機能削除による差分あり

注 1. RX24T グループではチップバージョン A に POE3b、チップバージョン B に POE3A を搭載しています。

注 2. RX24T グループではチップバージョン A に DA、チップバージョン B に DAa を搭載しています。

2. 仕様の概要比較

以下に概要の比較、レジスタの比較を示します。

概要の比較では、いずれかのグループにしか存在しない、または両方のグループに存在するが相違点がある項目は**赤字**にしています。

レジスタの比較では、両方のグループに存在するが相違点がある項目は**赤字**に、いずれかのグループにしか存在しない項目は**黒字**でレジスタ名のみ記載しています。レジスタ仕様に相違点がない項目は記載していません。

2.1 CPU

表 2.1 に CPU の概要比較を示します。

表 2.1 CPU の概要比較

項目	RX24T/RX24U	RX72T
中央演算処理装置	- 最大動作周波数：80MHz 32 ビット RX CPU (RXv2) - 最小命令実行時間：1 命令 1 クロック - アドレス空間： 4G バイト・リニアアドレス - レジスタ —汎用レジスタ：32 ビット×16 本 —制御レジスタ：32 ビット×10 本 —アキュムレータ：72 ビット×2 本 - 基本命令：75 種類 可変長命令形式 - 浮動小数点演算命令：11 種類 - DSP 機能命令：23 種類 - アドレッシングモード：11 種類 - データ配置 —命令：リトルエンディアン —データ：リトルエンディアン/ ビッグエンディアンを選択可能 32 ビット乗算器： 32 ビット×32 ビット→64 ビット - 除算器： 32 ビット÷32 ビット→32 ビット - バレルシフタ：32 ビット - ROM キャッシュ 2KB (デフォルト無効)	- 最大動作周波数：200MHz 32 ビット RX CPU (RXv3) - 最小命令実行時間：1 命令 1 クロック - アドレス空間： 4G バイト・リニアアドレス - レジスタ —汎用レジスタ：32 ビット×16 本 —制御レジスタ：32 ビット×10 本 —アキュムレータ：72 ビット×2 本 - 基本命令：77 命令 - 単精度浮動小数点演算命令：11 命令 - DSP 機能命令：23 命令 レジスター括退避機能命令：2 命令 - アドレッシングモード：11 種類 - データ配置 —命令：リトルエンディアン —データ：リトルエンディアン/ ビッグエンディアンを選択可能 32 ビット乗算器： 32 ビット×32 ビット→64 ビット - 除算器： 32 ビット÷ 32 ビット→32 ビット - バレルシフタ：32 ビット - ROM キャッシュ 8KB (デフォルト：禁止)
FPU	- 単精度浮動小数点数(32 ビット) - IEEE754 に準拠したデータタイプ、および例外	- 単精度浮動小数点数(32 ビット) - IEEE754 に準拠したデータタイプ、および例外
レジスター括退避機能	-	CPU レジスタの退避・復帰を一括して高速に行う 16 個のレジスタ退避バンクを搭載

2.2 動作モード

表 2.2 に動作モードの概要比較を、表 2.3 に動作モードのレジスタ比較を示します。

表 2.2 動作モードの概要比較

項目	RX24T/RX24U	RX72T
モード設定端子による動作モード	シングルチップモード	シングルチップモード
	ブートモード(SCI インタフェース)	ブートモード(SCI インタフェース)
	-	ブートモード(USB インタフェース)
	-	ブートモード(FINE インタフェース)
	-	ユーザブートモード
レジスタによる動作モード	-	シングルチップモード
		ユーザブートモード
		内蔵 ROM 無効拡張モード
		内蔵 ROM 有効拡張モード
エンディアンの選択	MDE レジスタ	MDE レジスタ

表 2.3 動作モードのレジスタ比較

レジスタ	ビット	RX24T/RX24U	RX72T
MDSR	-	-	モードステータスレジスタ
SYSCR0	-	-	システムコントロールレジスタ 0
SYSCR1	-	システムコントロールレジスタ 1	システムコントロールレジスタ 1
	-	リセット後の初期値が異なります	
	ECCRAME	-	ECCRAM 有効ビット
VOLSR	-	-	電圧レベル設定レジスタ

2.3 アドレス空間

図 2.1 にシングルチップモードのメモリマップ比較を示します。

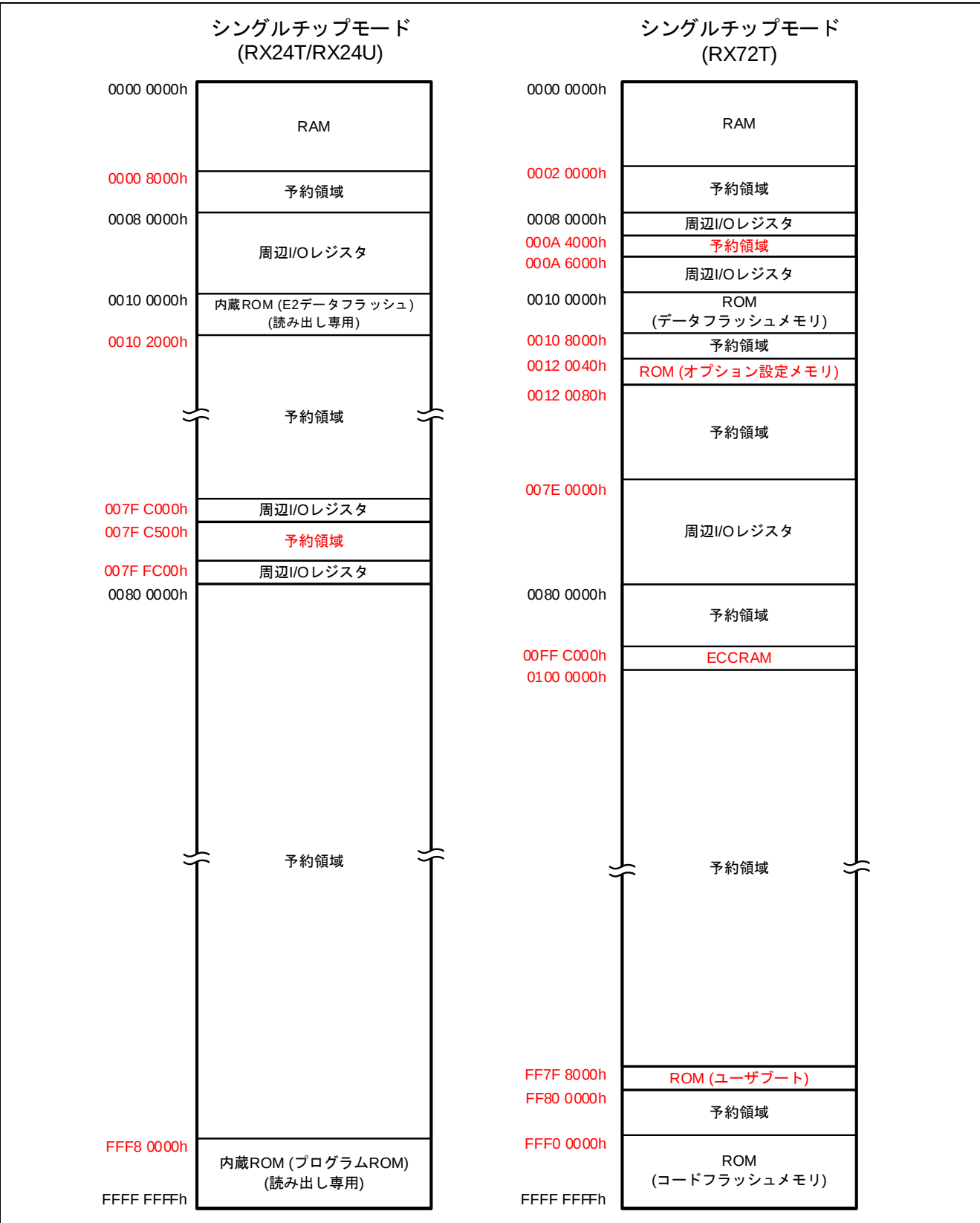


図 2.1 シングルチップモードのメモリマップ比較

2.4 リセット

表 2.4 にリセットの概要比較を、表 2.5 にリセットのレジスタ比較を示します。

表 2.4 リセットの概要比較

項目	RX24T/RX24U	RX72T
RES#端子リセット	RES#端子の入力電圧が Low	RES#端子の入力電圧が Low
パワーオンリセット	VCC の上昇 (監視電圧 : VPOR)	VCC の上昇(監視電圧 : VPOR)
電圧監視 0 リセット	VCC の下降 (監視電圧 : Vdet0)	VCC の下降(監視電圧 : Vdet0)
電圧監視 1 リセット	VCC の下降 (監視電圧 : Vdet1)	VCC の下降(監視電圧 : Vdet1)
電圧監視 2 リセット	VCC の下降 (監視電圧 : Vdet2)	VCC の下降(監視電圧 : Vdet2)
ディープソフトウェアスタンバイリセット	-	割り込みによるディープソフトウェアスタンバイモードの解除
独立ウォッチドッグタイマリセット	独立ウォッチドッグタイマのアンダフローまたはリフレッシュエラー	独立ウォッチドッグタイマのアンダフローまたはリフレッシュエラー
ウォッチドッグタイマリセット	-	ウォッチドッグタイマのアンダフローまたはリフレッシュエラー
ソフトウェアリセット	レジスタ設定	レジスタ設定

表 2.5 リセットのレジスタ比較

レジスタ	ビット	RX24T/RX24U	RX72T
RSTSR0	DPSRSTF	-	ディープソフトウェアスタンバイリセットフラグ
RSTSR2	WDTRF	-	ウォッチドッグタイマリセット検出フラグ

2.5 オプション設定メモリ

図 2.2 にオプション設定メモリ領域比較を、表 2.6 にオプション設定メモリのレジスタ比較を示します。

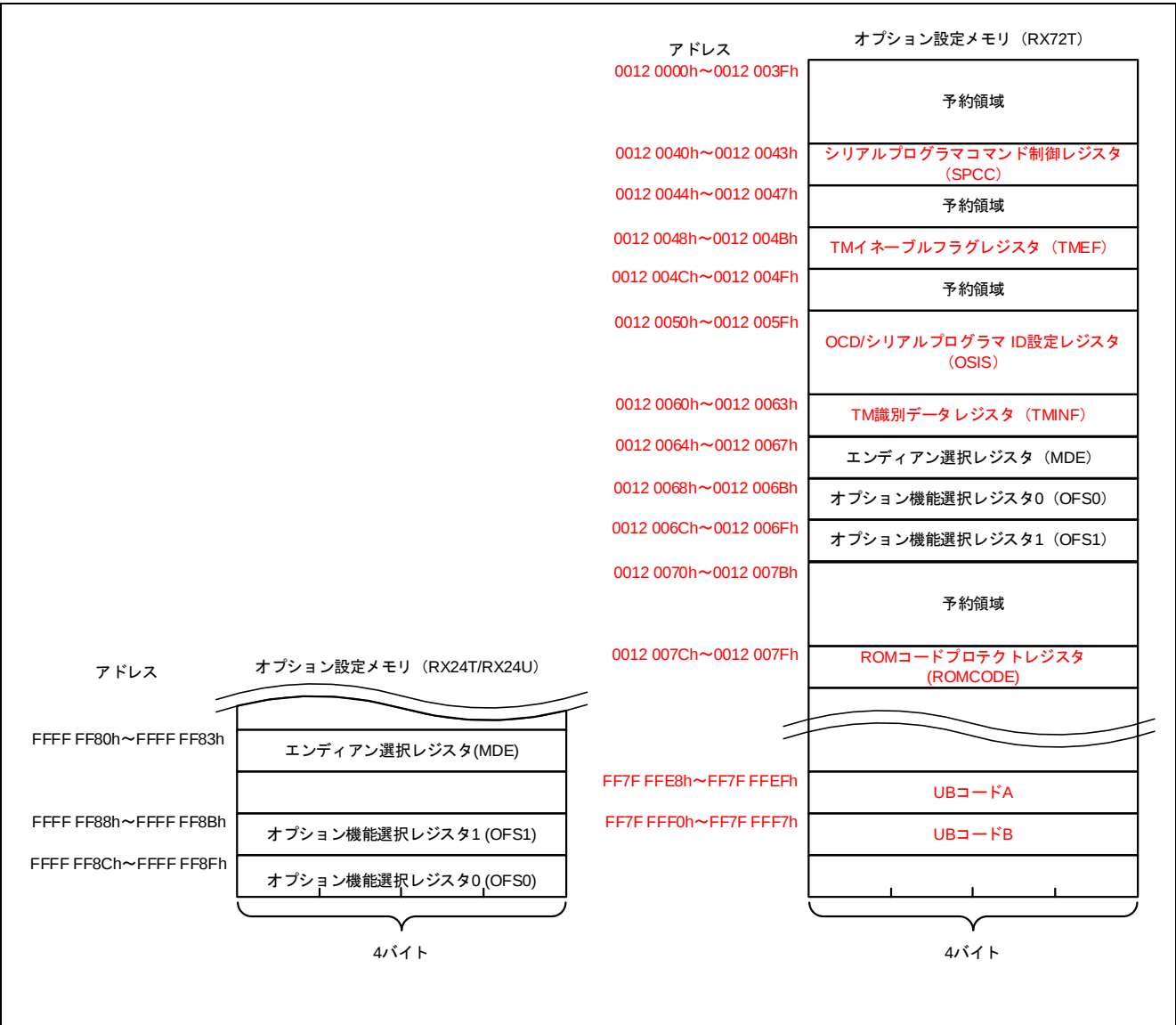


図 2.2 オプション設定メモリ領域比較

表 2.6 オプション設定メモリのレジスタ比較

レジスタ	ビット	RX24T/RX24U	RX72T(OFSM)
SPCC	-	-	シリアルプログラマコマンド制御レジスタ
OSIS	-	-	OCD/シリアルプログラマ ID 設定レジスタ
OFS0	IWDTTOPS[1:0]	IWDT タイムアウト期間選択ビット b3 b2 0 0 : 128 サイクル (007Fh) 0 1 : 512 サイクル (01FFh) 1 0 : 1024 サイクル (03FFh) 1 1 : 2048 サイクル (07FFh)	IWDT タイムアウト期間選択ビット b3 b2 0 0 : 1024 サイクル (03FFh) 0 1 : 4096 サイクル (0FFFh) 1 0 : 8192 サイクル (1FFFh) 1 1 : 16384 サイクル (3FFFh)
	IWDRSTIRQS	IWDT リセット割り込み要求選択ビット 0 : ノンマスカブル割り込み要求を許可 1 : リセットを許可	IWDT リセット割り込み要求選択ビット 0 : ノンマスカブル割り込み要求、または 割り込み要求を許可 1 : リセットを許可
	IWDTSLCSTP	IWDT スリープモードカウント停止制御ビット 0 : カウント停止無効 1 : スリープモード、ソフトウェアスタンバイモード、およびディープスリープモード移行時のカウント停止有効	IWDT スリープモードカウント停止制御ビット 0 : カウント停止無効 1 : スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、および全モジュールクロックストップモード移行時のカウント停止有効
	WDTSTRT	-	WDT スタートモード選択ビット
	WDTTOPS[1:0]	-	WDT タイムアウト期間選択ビット
	WDTCKS[3:0]	-	WDT クロック分周比選択ビット
	WDTRPES[1:0]	-	WDT ウィンドウ終了位置選択ビット
	WDTRPSS[1:0]	-	WDT ウィンドウ開始位置選択ビット
	WDRSTIRQS	-	WDT リセット割り込み要求選択ビット
OFS1	VDSEL[1:0]	電圧検出 0 レベル選択ビット b1 b0 0 0 : 3.84V を選択 0 1 : 2.82V を選択 1 0 : 2.51V を選択 電圧検出 0 回路を使用する場合は、上記以外は設定しない ください	電圧検出 0 レベル選択ビット b1 b0 0 0 : 予約 0 1 : 予約 1 0 : 2.83V を選択 1 1 : 4.22V を選択
TMEF	-	-	TM イネーブルフラグレジスタ
TMINF	-	-	TM 識別データレジスタ
ROMCODE	-	-	ROM コードプロテクトレジスタ

2.6 電圧検出回路

表 2.7 に電圧検出回路の概要比較を、表 2.8 に電圧検出回路のレジスタ比較を示します。

また、表 2.9 に Vdet1 のモニタの設定手順比較を、表 2.10 に Vdet2 のモニタの設定手順比較を、表 2.11 ~ 表 2.14 に電圧監視 1/2 割り込み、電圧監視 1/2 リセット関連ビットの設定手順比較を示します。

表 2.7 電圧検出回路の概要比較

項目		RX24T/RX24U(LVDAb)			RX72T(LVDA)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
VCC 監視	監視する電圧	Vdet0	Vdet1	Vdet2	Vdet0	Vdet1	Vdet2
	検出対象	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合
	検出電圧	OFS1 レジスタで 3 レベルから選択可能	LVD1LVL. LVD1LVL[3:0] ビットで 9 レベルから選択可能	LVD2LVL. LVD2LVL[1:0] ビットで 4 レベルから選択可能	OFS1.VDSEL [1:0] ビットで 2 レベル から選択可能	LVD1LVL. LVD1LVL[3:0] ビットで 5 レベル から選択可能	LVD2LVL. LVD2LVL[3:0] ビットで 5 レベル から選択可能
	モニタフラグ	なし	LVD1SR.LVD1MON フラグ : Vdet1 より高いか低いかをモニタ LVD1SR.LVD1DET フラグ : Vdet1 通過検出	LVD2SR.LVD2MON フラグ : Vdet2 より高いか低いかをモニタ LVD2SR.LVD2DET フラグ : Vdet2 通過検出	なし	LVD1SR.LVD1MON フラグ : Vdet1 より高いか低いかをモニタ LVD1SR.LVD1DET フラグ : Vdet1 通過検出	LVD2SR.LVD2MON フラグ : Vdet2 より高いか低いかをモニタ LVD2SR.LVD2DET フラグ : Vdet2 通過検出
電圧検出時の処理	リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット
		Vdet0 > VCC でリセット : VCC > Vdet0 の一定時間後に CPU 動作再開	Vdet1 > VCC でリセット : VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能	Vdet2 > VCC でリセット : VCC > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC の一定時間後に CPU 動作再開を選択可能	Vdet0 > VCC でリセット : VCC > Vdet0 の一定時間後に CPU 動作再開	Vdet1 > VCC でリセット : VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能	Vdet2 > VCC でリセット : VCC > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC の一定時間後に CPU 動作再開を選択可能

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目		RX24T/RX24U(LVDAb)			RX72T(LVDA)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
電圧検出時の処理	割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み
			ノンマスクابلまたはマスクابلを選択可能	ノンマスクابلまたはマスクابلを選択可能		ノンマスクابل割り込み、またはマスクابل割り込みを選択可能	ノンマスクابل割り込み、またはマスクابل割り込みを選択可能
			Vdet1 > VCC、VCC > Vdet1 の両方、またはどちらかで割り込み要求	Vdet2 > VCC、VCC > Vdet2 の両方、またはどちらかで割り込み要求		Vdet1 > VCC、VCC > Vdet1 の両方、またはどちらかで割り込み要求	Vdet2 > VCC、VCC > Vdet2 の両方、またはどちらかで割り込み要求
デジタルフィルタ	有効/無効切り替え	-	-	-	デジタルフィルタ機能なし	あり	あり
	サンプリング時間	-	-	-	-	LOCO の n 分周 × 2 (n : 2,4,8,16)	LOCO の n 分周 × 2 (n : 2,4,8,16)
イベントリンク機能		-	-	-	なし	あり Vdet 通過検出イベント出力	あり Vdet 通過検出イベント出力

表 2.8 電圧検出回路のレジスタ比較

レジスタ	ビット	RX24T/RX24U(LVDAb)	RX72T(LVDA)
LVDLVL	-	電圧検出レベル選択レジスタ	電圧検出レベル選択レジスタ
	-	リセット後の初期値が異なります	
	LVD1LVL[3:0]	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 0 0 0 : 4.29V 0 0 0 1 : 4.14V 0 0 1 0 : 4.02V 0 0 1 1 : 3.84V 0 1 0 0 : 3.10V 0 1 0 1 : 3.00V 0 1 1 0 : 2.90V 0 1 1 1 : 2.79V 1 0 0 0 : 2.68V 上記以外は設定しないでください	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 1 0 0 : 4.57V (Vdet1_0) 0 1 0 1 : 4.47V (Vdet1_1) 0 1 1 0 : 4.32V (Vdet1_2) 1 0 1 0 : 2.93V (Vdet1_3) 1 0 1 1 : 2.88V (Vdet1_4) 上記以外は設定しないでください
	LVD2LVL[1:0] (RX24T/RX24U) LVD2LVL[3:0] (RX72T)	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) (b5-b4) b5 b4 0 0 : 4.29V 0 1 : 4.14V 1 0 : 4.02V 1 1 : 3.84V	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) (b7-b4) b7 b4 0 1 0 0 : 4.57V (Vdet2_0) 0 1 0 1 : 4.47V (Vdet2_1) 0 1 1 0 : 4.32V (Vdet2_2) 1 0 1 0 : 2.93V (Vdet2_3) 1 0 1 1 : 2.88V (Vdet2_4) 上記以外は設定しないでください
LVD1CR0	-	電圧監視 1 回路制御レジスタ 0	電圧監視 1 回路制御レジスタ 0
	-	リセット後の初期値が異なります	
	LVD1DFDIS	-	電圧監視 1 デジタルフィルタ無効モード選択ビット
LVD2CR0	LVD1FSAMP [1:0]	-	サンプリングクロック選択ビット
	-	電圧監視 2 回路制御レジスタ 0	電圧監視 2 回路制御レジスタ 0
	-	リセット後の初期値が異なります	
LVD2CR0	LVD2DFDIS	-	電圧監視 2 デジタルフィルタ無効モード選択ビット
	LVD2FSAMP [1:0]	-	サンプリングクロック選択ビット

表 2.9 Vdet1 のモニタの設定手順比較

項目		RX24T/RX24U(LVDAb)	RX72T(LVDA)
Vdet1 のモニタの設定手順	1	LVDLVLRLVD1LVL[3:0]ビット(電圧検出 1 検出電圧)を設定する	LVDLVLRLVD1LVL[3:0]ビットで検出電圧を選択する
	2	LVCMPCLR.LVD1E ビットを“1”(電圧検出 1 回路有効)にする	LVCMPCLR.LVD1E = 1 (電圧検出 1 回路有効)にする
	3	td(E-A)以上待つ	td(E-A) : LVD 動作安定時間(LVD 有効切り替え時)以上待つ
	4	- (デジタルフィルタがないため、手順なし)	- デジタルフィルタを使用する場合 LVD1CR0.LVD1FSAMP[1:0]ビットでデジタルフィルタのサンプリングクロックを選択する - デジタルフィルタを使用しない場合 - (手順なし)
	5	- (デジタルフィルタがないため、手順なし)	- デジタルフィルタを使用する場合 LVD1CR0.LVD1DFDIS = 0 (デジタルフィルタ有効)にする - デジタルフィルタを使用しない場合 - (手順なし)
	6	- (デジタルフィルタがないため、手順なし)	- デジタルフィルタを使用する場合 LOCO の 2n+3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタルフィルタのサンプリングクロック = LOCO の n 分周) - デジタルフィルタを使用しない場合 - (手順なし)
	7	LVD1CR0.LVD1CMPE ビットを“1”(電圧監視 1 回路比較結果出力許可)にする。	LVD1CR0.LVD1CMPE = 1 (電圧監視 1 回路比較結果出力許可)にする

表 2.10 Vdet2 のモニタの設定手順比較

項目		RX24T/RX24U(LVDAb)	RX72T(LVDA)
Vdet2 のモニタの設定手順	1	LVDLVLRLVD2LVL[1:0]ビット(電圧検出 2 検出電圧)を設定する	LVDLVLRLVD2LVL[3:0]ビットで検出電圧を選択する
	2	LVCMPCLR.LVD2E ビットを“1”(電圧検出 2 回路有効)にする	LVCMPCLR.LVD2E = 1 (電圧検出 2 回路有効)にする
	3	td(E-A)以上待つ	td(E-A) : LVD 動作安定時間(LVD 有効切り替え時)以上待つ
	4	- (デジタルフィルタがないため、手順なし)	- デジタルフィルタを使用する場合 LVD2CR0.LVD2FSAMP[1:0]ビットでデジタルフィルタのサンプリングクロックを選択する - デジタルフィルタを使用しない場合 - (手順なし)
	5	- (デジタルフィルタがないため、手順なし)	- デジタルフィルタを使用する場合 LVD2CR0.LVD2DFDIS = 0 (デジタルフィルタ有効)にする - デジタルフィルタを使用しない場合 - (手順なし)
	6	- (デジタルフィルタがないため、手順なし)	- デジタルフィルタを使用する場合 LOCO の 2n+3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタルフィルタのサンプリングクロック = LOCO の n 分周) - デジタルフィルタを使用しない場合 - (手順なし)
	7	LVD2CR0.LVD2CMPE ビットを“1”(電圧監視 2 回路比較結果出力許可)にする。	LVD2CR0.LVD2CMPE = 1 (電圧監視 2 回路比較結果出力許可)にする

表 2.11 電圧監視 1 割り込み、電圧監視 1 リセット関連ビットの動作設定手順比較

項目		RX24T/RX24U(LVDAb)	RX72T(LVDA)
電圧監視 1 割り込み 関連ビットの 動作設定手順	1	LVD1VLR.LVD1LVL[3:0]ビットで検出 電圧を選択する	LVD1VLR.LVD1LVL[3:0]ビットで検出 電圧を選択する
	2	LVD1CR0.LVD1RI ビットを“0”(電 圧監視 1 割り込み)にする	LVCMPCR.LVD1E = 1 (電圧検出 1 回 路有効)にする
	3	- LVD1CR1.LVD1IDTSEL[1:0]ビット で割り込み要求のタイミングを選択 する。 - LVD1CR1.LVD1IRQSEL ビットで 割り込みの種類を選択する	td(E-A) : LVD 動作安定時間(LVD 有効 切り替え時)以上待つ
	4	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LVD1CR0.LVD1FSAMP[1:0] ビットでデジタルフィルタのサン プリングクロックを選択する - デジタルフィルタを使用しない場 合 - (手順なし)
	5	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LVD1CR0.LVD1DFDIS = 0 (デジタ ルフィルタ有効)にする - デジタルフィルタを使用しない場 合 - (手順なし)
	6	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LOCO の 2n+3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタル フィルタのサンプリング クロック = LOCO の n 分周) - デジタルフィルタを使用しない場 合 - (手順なし)
	7	LVCMPCR.LVD1E ビットを“1”(電 圧検出 1 回路有効)にする	LVD1CR0.LVD1RI = 0 (電圧監視 1 割 り込み)にする
	8	td(E-A)以上待つ	- LVD1CR1.LVD1IDTSEL[1:0] ビットで割り込み要求のタイミン グを選択する - LVD1CR1.LVD1IRQSEL ビットで 割り込みの種類を選択する
	9	LVD1CR0.LVD1CMPE ビットを“1” (電圧監視 1 回路比較結果出力許可)に する	- (手順なし)
	10	2 μ s 以上待つ	- (手順なし)
	11	LVD1SR.LVD1DET ビットを“0”に する	LVD1SR.LVD1DET = 0 にする
	12	LVD1CR0.LVD1RIE ビットを“1” (電圧監視 1 割り込み/リセット許可)に する	LVD1CR0.LVD1RIE = 1 (電圧監視 1 割 り込み/リセット許可)にする
	13	- (手順なし)	LVD1CR0.LVD1CMPE = 1 (電圧監視 1 回路比較結果出力許可)にする

項目		RX24T/RX24U(LVDAb)	RX72T(LVDA)
電圧監視 1 リセット 関連ビットの 動作設定手順	1	LVDLVLRL.VLD1LVL[3:0]ビットで検出 電圧を選択する	LVDLVLRL.VLD1LVL[3:0]ビットで検出 電圧を選択する
	2	- LVD1CR0.LVD1RI ビットを“1” (電圧監視 1 リセット)にする - LVD1CR0.LVD1RN ビットでリ セットネゲートの種類を選択する	LVCMPCR.LVD1E = 1 (電圧検出 1 回 路有効)にする
	3	LVD1CR0.LVD1RIE ビットを“1” (電圧監視 1 割り込み/リセット許可)に する。	td(E-A) : LVD 動作安定時間(LVD 有効 切り替え時)以上待つ
	4	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LVD1CR0.LVD1FSAMP[1:0] ビットでデジタルフィルタのサン プリングクロックを選択する - デジタルフィルタを使用しない場 合 - (手順なし)
	5	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LVD1CR0.LVD1DFDIS = 0 (デジタ ルフィルタ有効)にする - デジタルフィルタを使用しない場 合 - (手順なし)
	6	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する場合 LOCO の 2n+3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタルフィルタ のサンプリングクロック = LOCO の n 分周) - デジタルフィルタを使用しない場 合 - (手順なし)
	7	LVCMPCR.LVD1E ビットを“1” (電 圧検出 1 回路有効)にする	- LVD1CR0.LVD1RI = 1 (電圧監視 1 リセット)にする - LVD1CR0.LVD1RN ビットでリ セットネゲートの種類を選択する
	8	td(E-A)以上待つ	LVD1SR.LVD1DET = 0 にする
	9	- (手順なし)	LVD1CR0.LVD1RIE = 1 (電圧監視 1 割 り込み/リセット許可)にする
	10	LVD1CR0.LVD1CMPE ビットを“1” (電圧監視 1 回路比較結果出力許可)に する	LVD1CR0.LVD1CMPE = 1 (電圧監視 1 回路比較結果出力許可)にする

表 2.12 電圧監視 1 割り込み、電圧監視 1 リセット関連ビットの停止設定手順比較

項目		RX24T/RX24U(LVDAb)	RX72T(LVDA)
電圧監視 1 割り込み 関連ビットの停止設定 手順	1	LVD1CR0.LVD1RIE ビットを “0” (電圧監視 1 割り込み/リセット禁止)に する	LVD1CR0.LVD1CMPE = 0 (電圧監視 1 回路比較結果出力禁止)にする
	2	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LOCO の $2n + 3$ サイクル以上待つ ($n = 2, 4, 8, 16$: デジタルフィルタ のサンプリングクロック = LOCO の n 分周) - デジタルフィルタを使用しない場 合 - (手順なし)
	3	LVD1CR0.LVD1CMPE ビットを “0” (電圧監視 1 回路比較結果出力禁止)に する	LVD1CR0.LVD1RIE = 0 (電圧監視 1 割 り込み/リセット禁止)にする
	4	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LVD1CR0.LVD1DFDIS = 1 (デジタ ルフィルタ無効)にする - デジタルフィルタを使用する 場合 - (手順なし)
	5	LVCMPCR.LVD1E ビットを “0” (電 圧検出 1 回路無効)にする	LVCMPCR.LVD1E = 0 (電圧検出 1 回 路無効)にする
	6	LVCMPCR.LVD1E、 LVD1CR0.LVD1RIE、 LVD1CR0.LVD1CMPE を除く電圧検 出回路関連レジスタの設定を変更する	- (手順なし)

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目		RX24T/RX24U(LVDAb)	RX72T(LVDA)
電圧監視 1 リセット 関連ビットの停止設定 手順	1	LVD1CR0.LVD1CMPE ビットを “0” (電圧監視 1 回路比較結果出力禁止)に する	LVD1CR0.LVD1CMPE = 0 (電圧監視 1 回路比較結果出力禁止)にする
	2	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LOCO の 2n + 3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタルフィルタ のサンプリングクロック = LOCO の n 分周) - デジタルフィルタを使用しない場 合 - (手順なし)
	3	LVCMPCR.LVD1E ビットを “0” (電 圧検出 1 回路無効)にする	LVD1CR0.LVD1RIE = 0 (電圧監視 1 割 り込み/リセット禁止)にする
	4	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LVD1CR0.LVD1DFDIS = 1 (デジタ ルフィルタ無効)にする - デジタルフィルタを使用する 場合 - (手順なし)
	5	LVD1CR0.LVD1RIE ビットを “0” (電圧監視 1 割り込み/リセット禁止)に する	LVCMPCR.LVD1E = 0 (電圧検出 1 回 路無効)にする
	6	LVCMPCR.LVD1E、 LVD1CR0.LVD1RIE、 LVD1CR0.LVD1CMPE を除く電圧検 出回路関連レジスタの設定を変更する	- (手順なし)

表 2.13 電圧監視 2 割り込み、電圧監視 2 リセット関連ビットの動作設定手順比較

項目		RX24T/RX24U(LVDAb)	RX72T(LVDA)
電圧監視 2 割り込み 関連ビットの 動作設定手順	1	LVDLVLRLVD2LVL[1:0]ビットで検出 電圧を設定する	LVDLVLRLVD2LVL[3:0]ビットで検出 電圧を選択する
	2	LVD2CR0.LVD2RI ビットを“0”(電 圧監視 2 割り込み)にする	LVCMPCLR.LVD2E = 1 (電圧検出 2 回 路有効)にする
	3	- LVD2CR1.LVD2IDTSEL[1:0] ビットで割り込み要求のタイミ ングを選択する。 - LVD2CR1.LVD2IRQSEL ビットで 割り込みの種類を選択する	td(E-A) : LVD 動作安定時間(LVD 有効 切り替え時)以上待つ
	4	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LVD2CR0.LVD2FSAMP[1:0] ビットでデジタルフィルタのサン プリングクロックを選択する - デジタルフィルタを使用しない場 合 - (手順なし)
	5	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LVD2CR0.LVD2DFDIS = 0 (デジタ ルフィルタ有効)にする - デジタルフィルタを使用しない場 合 - (手順なし)
	6	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LOCO の 2n+3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタル フィルタのサンプリング クロック = LOCO の n 分周) - デジタルフィルタを使用しない場 合 - (手順なし)
	7	LVCMPCLR.LVD2E ビットを“1”(電 圧検出 2 回路有効)にする	LVD2CR0.LVD2RI = 0 (電圧監視 2 割 り込み)にする
	8	td(E-A)以上待つ	- LVD2CR1.LVD2IDTSEL[1:0] ビットで割り込み要求のタイミ ングを選択する - LVD2CR1.LVD2IRQSEL ビットで 割り込みの種類を選択する
	9	LVD2CR0.LVD2CMPE ビットを“1” (電圧監視 2 回路比較結果出力許可)に する	- (手順なし)
	10	2 μ s 以上待つ	- (手順なし)
	11	LVD2SR.LVD2DET ビットを“0”に する	LVD2SR.LVD2DET = 0 にする
	12	LVD2CR0.LVD2RIE ビットを“1” (電圧監視 2 割り込み/リセット許可)に する	LVD2CR0.LVD2RIE = 1 (電圧監視 2 割 り込み/リセット許可)にする
	13	- (手順なし)	LVD2CR0.LVD2CMPE = 1 (電圧監視 2 回路比較結果出力許可)にする

項目		RX24T/RX24U(LVDAb)	RX72T(LVDA)
電圧監視 2 リセット 関連ビットの 動作設定手順	1	LVDLVLRL.VLD2LVL[1:0]ビットで検出 電圧を設定する	LVDLVLRL.VLD2LVL[3:0]ビットで検出 電圧を選択する
	2	- LVD2CR0.LVD2RI ビットを “1” (電圧監視 2 リセット)にする - LVD2CR0.LVD2RN ビットでリ セットネゲートの種類を選択する	LVCMPCR.LVD2E = 1 (電圧検出 2 回 路有効)にする
	3	LVD2CR0.LVD2RIE ビットを “1” (電圧監視 2 割り込み/リセット許可)に する	td(E-A) : LVD 動作安定時間(LVD 有効 切り替え時)以上待つ
	4	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LVD2CR0.LVD2FSAMP[1:0] ビットでデジタルフィルタのサン プリングクロックを選択する - デジタルフィルタを使用しない場 合 - (手順なし)
	5	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LVD2CR0.LVD2DFDIS = 0 (デジタ ルフィルタ有効)にする - デジタルフィルタを使用しない場 合 - (手順なし)
	6	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LOCO の 2n+3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタル フィルタのサンプリング クロック = LOCO の n 分周) - デジタルフィルタを使用しない場 合 - (手順なし)
	7	LVCMPCR.LVD2E ビットを “1” (電 圧検出 2 回路有効)にする	- LVD2CR0.LVD2RI = 1 (電圧監視 2 リセット)にする - LVD2CR0.LVD2RN ビットでリ セットネゲートの種類を選択する
	8	td(E-A)以上待つ	LVD2SR.LVD2DET = 0 にする
	9	- (手順なし)	LVD2CR0.LVD2RIE = 1 (電圧監視 2 割 り込み/リセット許可)にする
	10	LVD2CR0.LVD2CMPE ビットを “1” (電圧監視 2 回路比較結果出力許可)に する	LVD2CR0.LVD2CMPE = 1 (電圧監視 2 回路比較結果出力許可)にする

表 2.14 電圧監視 2 割り込み、電圧監視 2 リセット関連ビットの停止設定手順比較

項目		RX24T/RX24U(LVDAb)	RX72T(LVDA)
電圧監視 2 割り込み 関連ビットの停止設定 手順	1	LVD2CR0.LVD2RIE ビットを “0” (電圧監視 2 割り込み/リセット禁止)に する	LVD2CR0.LVD2CMPE = 0 (電圧監視 2 回路比較結果出力禁止)にする
	2	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LOCO の $2n + 3$ サイクル以上待つ ($n = 2, 4, 8, 16$: デジタルフィルタ のサンプリングクロック = LOCO の n 分周) - デジタルフィルタを使用しない場 合 - (手順なし)
	3	LVD2CR0.LVD2CMPE ビットを “0” (電圧監視 2 回路比較結果出力禁止)に する	LVD2CR0.LVD2RIE = 0 (電圧監視 2 割 り込み/リセット禁止)にする
	4	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LVD2CR0.LVD2DFDIS = 1 (デジタ ルフィルタ無効)にする - デジタルフィルタを使用する 場合 - (手順なし)
	5	LVCMPCR.LVD2E ビットを “0” (電 圧検出 2 回路無効)にする	LVCMPCR.LVD2E = 0 (電圧検出 2 回 路無効)にする
	6	LVCMPCR.LVD2E、 LVD2CR0.LVD2RIE、 LVD2CR0.LVD2CMPE を除く電圧検 出回路関連レジスタの設定を変更する	-

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目		RX24T/RX24U(LVDAb)	RX72T(LVDA)
電圧監視 2 リセット 関連ビットの停止設定 手順	1	LVD2CR0.LVD2CMPE ビットを “0” (電圧監視 2 回路比較結果出力禁止)に する	LVD2CR0.LVD2CMPE = 0 (電圧監視 2 回路比較結果出力禁止)にする
	2	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LOCO の $2n + 3$ サイクル以上待つ ($n = 2, 4, 8, 16$: デジタルフィルタ のサンプリングクロック = LOCO の n 分周) - デジタルフィルタを使用しない場 合 - (手順なし)
	3	LVCMPCR.LVD2E ビットを “0” (電 圧検出 2 回路無効)にする	LVD2CR0.LVD2RIE = 0 (電圧監視 2 割 り込み/リセット禁止)にする
	4	- (デジタルフィルタがないため、 手順なし)	- デジタルフィルタを使用する 場合 LVD2CR0.LVD2DFDIS = 1 (デジタ ルフィルタ無効)にする - デジタルフィルタを使用する 場合 - (手順なし)
	5	LVD2CR0.LVD2RIE ビットを “0” (電圧監視 2 割り込み/リセット禁止)に する	LVCMPCR.LVD2E = 0 (電圧検出 2 回 路無効)にする
	6	LVCMPCR.LVD2E、 LVD2CR0.LVD2RIE、 LVD2CR0.LVD2CMPE を除く電圧検 出回路関連レジスタの設定を変更する	- (手順なし)

2.7 クロック発生回路

表 2.15 にクロック発生回路の概要比較を、表 2.16 にクロック発生回路のレジスタ比較を示します。

表 2.15 クロック発生回路の概要比較

項目	RX24T	RX24U	RX72T
用途	• CPU、DTC、ROM および RAM に供給されるシステムクロック(ICLK)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKA, PCLKB, PCLKD)の生成： 周辺モジュールクロック(PCLKA)は MTU、GPT 用、周辺モジュールクロック(PCLKD)は S12AD 用、周辺モジュールクロック(PCLKB)はそれ以外の周辺モジュール用の動作クロックです。 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • IWDT に供給される IWDT 専用クロック(IWDTCCLK)の生成 • RSCAN に供給される CAN クロック(CANMCLK)の生成	• CPU、DTC、ROM および RAM に供給されるシステムクロック(ICLK)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKA, PCLKB, PCLKD)の生成： 周辺モジュールクロック(PCLKA)は MTU、GPT、SCI11 用、周辺モジュールクロック(PCLKD)は S12AD 用、周辺モジュールクロック(PCLKB)はそれ以外の周辺モジュール用の動作クロックです。 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • IWDT に供給される IWDT 専用クロック(IWDTCCLK)の生成 • RSCAN に供給される CAN クロック(CANMCLK)の生成	• CPU、DMAC、DTC、コードフラッシュメモリおよび RAM に供給されるシステムクロック(ICLK)の生成 • RSPI、SCII、MTU3 (内部周辺バス)、GPTW (内部周辺バス)、HRPWM (内部周辺バス)に供給される周辺モジュールクロック(PCLKA)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 • MTU3 と GPTW に供給される周辺モジュールのカウンタ基準クロック、HRPWM の基準クロック(PCLKC)の生成 • S12AD に供給される周辺モジュール(アナログ変換用)クロック(PCLKD)の生成 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • 外部バスに供給される外部バスクロック(BCLK)の生成 • USBb に供給される USB クロック(UCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • IWDT に供給される IWDT 専用クロック(IWDTCCLK)の生成 • CAN に供給される CAN クロック(CANMCLK)の生成
動作周波数	• ICLK : 80MHz (max) • PCLKA : 80MHz (max) • PCLKB : 40MHz (max) • PCLKD : 40MHz (max)	• ICLK : 80MHz (max) • PCLKA : 80MHz (max) • PCLKB : 40MHz (max) • PCLKD : 40MHz (max)	• ICLK : 200MHz (max) • PCLKA : 120MHz (max) • PCLKB : 60MHz (max) • PCLKC : 200MHz (max) • PCLKD : 8MHz~60MHz (12 ビット A/D コンバータ変換時)

項目	RX24T	RX24U	RX72T
動作周波数	- FCLK : 1MHz~32MHz (ROM) - CACCLK : 各発振器のクロックと同じ - IWDTCLK : 15kHz - CANMCLK : 20MHz (max)	- FCLK : 1MHz~32MHz (ROM) - CACCLK : 各発振器のクロックと同じ - IWDTCLK : 15kHz - CANMCLK : 20MHz (max)	- FCLK : —4MHz~60MHz (コードフラッシュメモリ、 データフラッシュメモリ P/E 時) —60MHz (max) (データフラッシュメモリ 読み出し時) - BCLK : 60MHz (max) - BCLK 端子出力 : 40MHz (max) - UCLK : 48MHz (max) - CACCLK : 各発振器のクロックと同じ - IWDTCLK : 120kHz - CANMCLK : 24MHz (max)
メインクロック 発振器	- 発振器周波数 : 1MHz~20MHz - 外部クロック入力周波数 : 20MHz (max) - 接続できる発振器、または付加回路 : セラミック共振子、水晶振動子 - 接続端子 : EXTAL, XTAL - 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU、GPT の端子出力を停止する機能 - ドライブ能力を切り替える機能	- 発振器周波数 : 1MHz~20MHz - 外部クロック入力周波数 : 20MHz (max) - 接続できる発振器、または付加回路 : セラミック共振子、水晶振動子 - 接続端子 : EXTAL, XTAL - 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU、GPT の端子出力を停止する機能 - ドライブ能力を切り替える機能	- 発振器周波数 : 8MHz~24MHz - 外部クロック入力周波数 : 24MHz (max) - 接続できる発振器または付加回路 : セラミック共振子、水晶振動子 - 接続端子 : EXTAL, XTAL - 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU3、GPTW の端子をハイインピーダンスにする機能 - ドライブ能力を切り替える機能
PLL 周波数 シンセサイザ	- 入力クロック源 : メインクロック、HOCO (32MHz)の 4 分周クロック - 入力分周比 : 1、2、4 分周から選択可能 - 入力周波数 : 4MHz~12.5MHz - 通倍比 : 4~15.5 通倍(0.5 刻み)から選択可能 - 発振周波数 : 40MHz~80MHz	- 入力クロック源 : メインクロック、HOCO (32MHz)の 4 分周クロック - 入力分周比 : 1、2、4 分周から選択可能 - 入力周波数 : 4MHz~12.5MHz - 通倍比 : 4~15.5 通倍(0.5 刻み)から選択可能 - 発振周波数 : 40MHz~80MHz	- 入力クロックソース : メインクロック、HOCO - 入力分周比 : 1、2、3 分周から選択可能 - 入力周波数 : 8MHz~24MHz - 通倍比 : 10~30 通倍(0.5 刻み)から選択可能 - PLL 周波数シンセサイザ出力クロック周波数 : 120MHz~240MHz
高速オンチップ オシレータ (HOCO)	発振周波数 : 32MHz, 64MHz	発振周波数 : 32MHz, 64MHz	- 発振周波数 : 16MHz, 18MHz, 20MHz から選択可能 - HOCO 電源制御
低速オンチップ オシレータ (LOCO)	発振周波数 : 4MHz	発振周波数 : 4MHz	発振周波数 : 240kHz

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目	RX24T	RX24U	RX72T
IWDT 専用 オンチップ オシレータ	発振周波数 : 15kHz	発振周波数 : 15kHz	発振周波数 : 120kHz
BCLK 端子の 出力制御機能	-	-	- BCLK クロック出力または High 出力の選択が可能 - 出力するクロックは BCLK または BCLK の 2 分周の選択が可能
イベントリンク 機能(出力)	-	-	メインクロック発振器の発振停止検出
イベントリンク 機能(入力)	-	-	低速オンチップオシレータへのクロックソース切り替え

表 2.16 クロック発生回路のレジスタ比較

レジスタ	ビット	RX24T/RX24U	RX72T
SCKCR	-	システムクロックコントロールレジスタ リセット後の初期値が異なります	システムクロックコントロールレジスタ
	PCKC[3:0]	-	周辺モジュールクロック C (PCLKC) 選択ビット
	BCK[3:0]	-	外部バスクロック(BCLK)選択ビット
	PSTOP1	-	BCLK 端子出力制御ビット
MEMWAIT	MEMWAIT[1:0] (RX24T/RX24U) MEMWAIT (RX72T)	メモリウェイトサイクル設定ビット (b1-b0) b1 b0 00: ウェイトなし 01: ウェイトあり (ICLK≤64MHz) 10: ウェイトあり (ICLK≤80MHz) 上記以外設定しないでください	メモリウェイトサイクル設定ビット (b0) 0: 0 ウェイト 1: 1 ウェイト
SCKCR2	-	-	システムクロックコントロール レジスタ 2
PLLCR	-	PLL コントロールレジスタ リセット後の初期値が異なります	PLL コントロールレジスタ
	PLIDIV[1:0]	PLL 入力分周比選択ビット b1 b0 00: 1 分周 01: 2 分周 10: 4 分周 11: 設定しないでください	PLL 入力分周比選択ビット b1 b0 00: 1 分周 01: 2 分周 10: 3 分周 11: 設定しないでください
	PLLSRCSEL	PLL クロックソース選択ビット (b2)	PLL クロックソース選択ビット (b4)
PLLCR	STC[5:0]	周波数逡倍率設定ビット b13 b8 000111: ×4 . . 010010: ×9.5 010011: ×10 010100: ×10.5 010101: ×11 010110: ×11.5 010111: ×12 011000: ×12.5 011001: ×13 011010: ×13.5 011011: ×14 011100: ×14.5 011101: ×15 011110: ×15.5 上記以外は設定しないでください	周波数逡倍率設定ビット b13 b8 010011: ×10.0 010100: ×10.5 010101: ×11.0 010110: ×11.5 010111: ×12.0 011000: ×12.5 011001: ×13.0 011010: ×13.5 011011: ×14.0 011100: ×14.5 011101: ×15.0 011110: ×15.5 011111: ×16.0 . . 111011: ×30.0 上記以外は設定しないでください
BCKCR	-	-	外部バスクロックコントロールレジスタ

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T/RX24U	RX72T
HOCOCR2	HCFRQ[1:0]	HOCO 周波数設定ビット b1 b0 0 0 : 32MHz 1 1 : 64MHz 上記以外は設定しないでください	HOCO 周波数設定ビット b1 b0 0 0 : 16MHz 0 1 : 18MHz 1 0 : 20MHz 上記以外は設定しないでください
HOCOWTCR	-	高速オンチップオシレータウェイト コントロールレジスタ	-
OSCOVFSR	-	発振安定フラグレジスタ リセット後の初期値が異なります (注1)	発振安定フラグレジスタ
	ILCOVF	-	IWDT 専用クロック発振安定フラグ
OSTDCR	OSTDIE	発振停止検出割り込み許可ビット 0 : 発振停止検出割り込みを禁止、POE への発振停止検出通知なし 1 : 発振停止検出割り込みを許可、POE への発振停止検出通知あり	発振停止検出割り込み許可ビット 0 : 発振停止検出割り込みを禁止、 POE、POEG への発振停止検出通知 なし 1 : 発振停止検出割り込みを許可、 POE、POEG への発振停止検出通知 あり
MOSCWTCR	-	メインクロック発振器 ウェイトコントロールレジスタ リセット後の初期値が異なります	メインクロック発振器 ウェイトコントロールレジスタ
	MSTS[4:0] (RX24T/RX24U) MSTS[7:0] (RX72T)	メインクロック発振器ウェイト 時間設定ビット (b4-b0) b4 b0 0 0 0 0 0 : 待ち時間 = 2 サイクル (0.5 μs) 0 0 0 0 1 : 待ち時間 = 1024 サイクル (256 μs) 0 0 0 1 0 : 待ち時間 = 2048 サイクル (512 μs) 0 0 0 1 1 : 待ち時間 = 4096 サイクル (1.024ms) 0 0 1 0 0 : 待ち時間 = 8192 サイクル (2.048ms) 0 0 1 0 1 : 待ち時間 = 16384 サイクル (4.096ms) 0 0 1 1 0 : 待ち時間 = 32768 サイクル (8.192ms) 0 0 1 1 1 : 待ち時間 = 65536 サイクル (16.384ms) 上記以外は設定しないでください 待ち時間は LOCO = 4.0MHz(0.25 μs, TYP)の場合	メインクロック発振器の出力を内部回 路に供給するまでの待機時間 (b7-b0) MSTS[7:0] > [tMAINOSC $\times$ (fLOCO_max) + 16] / 32 (tMAINOSC : メインクロック発振安定 時間、fLOCO_max : fLOCO 最大周波 数)

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T/RX24U	RX72T
MOFCR	MODRV21 (RX24T/RX24U) MODRV2[1:0] (RX72T)	メインクロック発振器ドライブ能力 切り替えビット (b5) 0 : 1MHz~10MHz 未満 1 : 10MHz~20MHz	メインクロック発振器ドライブ能力 2 切り替えビット (b5-b4) b5 b4 0 0 : 20.1~24MHz 0 1 : 16.1~20MHz 1 0 : 8.1~16MHz 1 1 : 8MHz
HOCOPCR	-	-	高速オンチップオシレータ電源 コントロールレジスタ

注 1. RX72T グループでは、OFS0.IWDTSTRT ビットが “0” のとき、ILCOVF フラグのリセット後の値は “1” になります。OFS0.IWDTSTRT ビットが “1” のとき、ILCOVF フラグのリセット後の値は “0” になります。

2.8 消費電力低減機能

表 2.17 に消費電力低減機能の概要比較を、表 2.18 に各モードにおける遷移および解除方法と動作状態の比較を、表 2.19 に消費電力低減機能のレジスタ比較を示します。

表 2.17 消費電力低減機能の概要比較

項目	RX24T/RX24U	RX72T
クロックの切り替えによる消費電力の低減	システムクロック(ICLK)、高速周辺モジュールクロック(PCLKA)、周辺モジュールクロック(PCLKB)、S12AD 用クロック(PCLKD)、FlashIF クロック(FCLK)に対し、個別に分周比を設定することが可能	システムクロック(ICLK)、周辺モジュールクロック(PCLKA, PCLKB, PCLKC, PCLKD)、外部バスクロック(BCLK)、フラッシュインタフェースクロック(FCLK)に対し、個別に分周比を設定することが可能
BCLK 出力制御機能	-	BCLK 出力または High 出力の選択が可能
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	- スリープモード - ソフトウェアスタンバイモード - ディープスリープモード	- スリープモード - 全モジュールクロックストップモード - ソフトウェアスタンバイモード - ディープソフトウェアスタンバイモード
動作電力低減機能	- 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、およびディープスリープモード時の消費電力を低減することが可能 - 動作電力制御状態：2 種類 —高速動作モード —中速動作モード	-

表 2.18 各モードにおける遷移および解除方法と動作状態の比較

モード	遷移および解除方法と動作状態	RX24T/RX24U	RX72T
スリープモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	CPU	停止(保持)	停止(保持)
	RAM0 : RX24T/RX24U RAM、ECCRAM : RX72T	動作可能(保持)	動作可能(保持)
	DTC	動作可能	動作可能
	フラッシュメモリ	動作	動作

モード	遷移および解除方法と動作状態	RX24T/RX24U	RX72T
スリープモード	USBFS ホスト/ファンクションモジュール (USBb)	-	動作可能
	ウォッチドッグタイマ(WDTA)	-	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	ポートアウトブットイネーブル(POE)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	動作可能	動作可能
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	動作可能	動作可能
	I/O ポート	動作	動作
	コンパレータ C	動作可能	動作可能
ソフトウェアスタンバイモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	停止	停止
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	停止
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	停止	停止
	CPU	停止(保持)	停止(保持)
	RAM0 : RX24T/RX24U RAM、ECCRAM : RX72T	停止(保持)	停止(保持)
	DTC	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	USBFS ホスト/ファンクションモジュール (USBb)	-	停止
	ウォッチドッグタイマ(WDTA)	-	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	ポートアウトブットイネーブル(POE)	停止(保持)	停止(保持)
	8 ビットタイマ(ユニット 0, 1) (TMR)	停止(保持)	停止(保持)
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持
	コンパレータ C	動作可能	動作可能

動作可能は制御レジスタの設定によって、動作/停止を制御可能であることを示します。

停止(保持)は、内部レジスタ値保持、内部状態は動作中断を示します。

停止(不定)は、内部レジスタ値不定、内部状態は電源オフを示します。

表 2.19 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX24T	RX24U	RX72T
SBYCR	OPE	-	-	出力ポート許可ビット
	SSBY	ソフトウェアスタンバイビット 0 : WAIT 命令実行後、スリープモードまたはディープスリープモードに遷移 1 : WAIT 命令実行後、ソフトウェアスタンバイモードに遷移	ソフトウェアスタンバイビット 0 : WAIT 命令実行後、スリープモードまたはディープスリープモードに遷移 1 : WAIT 命令実行後、ソフトウェアスタンバイモードに遷移	ソフトウェアスタンバイビット 0 : WAIT 命令実行後、スリープモードまたは 全モジュールクロックストップモード に移行 1 : WAIT 命令実行後、ソフトウェアスタンバイモードに移行
MSTPCRA	-	モジュールストップコントロールレジスタ A	モジュールストップコントロールレジスタ A	モジュールストップコントロールレジスタ A
		リセット後の初期値が異なります		
	MSTPA7	汎用 PWM タイマモジュールストップ設定ビット	汎用 PWM タイマモジュールストップ設定ビット	汎用 PWM タイマ/ 高分解能 PWM/GPTW 専用ポート アウトプットイネーブルモジュールストップ設定ビット
	MSTPA24	-	-	モジュールストップ A24 設定ビット
	MSTPA27	-	-	モジュールストップ A27 設定ビット
	MSTPA28	データトランスファコントローラモジュールストップ設定ビット	データトランスファコントローラモジュールストップ設定ビット	DMA コントローラ /データトランスファコントローラモジュールストップ設定ビット
	MSTPA29	-	-	モジュールストップ A29 設定ビット
	ACSE	-	-	全モジュールクロックストップモード許可ビット
MSTPCRB	MSTPB4	-	-	シリアルコミュニケーションインタフェース 12 モジュールストップ設定ビット
	MSTPB9	-	-	イベントリンクコントローラモジュールストップ設定ビット
	MSTPB19	-	-	ユニバーサルシリアルバス 2.0 FS インタフェースモジュールストップ設定ビット
MSTPCRC	MSTPC6	-	-	ECCRAM モジュールストップ設定ビット
	MSTPC24	-	シリアルコミュニケーションインタフェース 11 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 11 モジュールストップ設定ビット
	MSTPC26	-	シリアルコミュニケーションインタフェース 9 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 9 モジュールストップ設定ビット

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T	RX24U	RX72T
MSTPCRC	MSTPC27	-	シリアルコミュニケーションインタフェース 8 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 8 モジュールストップ設定ビット
	DSLPE	ディープスリープモード許可ビット	ディープスリープモード許可ビット	-
MSTPCRD	-	-	-	モジュールストップコントロールレジスタ D
RSTCKCR	-	-	-	スリープモード復帰クロックソース切り替えレジスタ
DPSBYCR	-	-	-	ディープスタンバイコントロールレジスタ
DPSIER0	-	-	-	ディープスタンバイインタラプトイネーブルレジスタ 0
DPSIER1	-	-	-	ディープスタンバイインタラプトイネーブルレジスタ 1
DPSIER2	-	-	-	ディープスタンバイインタラプトイネーブルレジスタ 2
DPSIFR0	-	-	-	ディープスタンバイインタラプトフラグレジスタ 0
DPSIFR1	-	-	-	ディープスタンバイインタラプトフラグレジスタ 1
DPSIFR2	-	-	-	ディープスタンバイインタラプトフラグレジスタ 2
DPSIEGR0	-	-	-	ディープスタンバイインタラプトエッジレジスタ 0
DPSIEGR1	-	-	-	ディープスタンバイインタラプトエッジレジスタ 1
DPSIEGR2	-	-	-	ディープスタンバイインタラプトエッジレジスタ 2
DPSBKRY	-	-	-	ディープスタンバイバックアップレジスタ (y = 0~31)
OPCCR	-	動作電力コントロールレジスタ	動作電力コントロールレジスタ	-

2.9 レジスタライトプロテクション機能

表 2.20 にレジスタライトプロテクション機能の概要比較を、表 2.21 にレジスタライトプロテクション機能のレジスタ比較を示します。

表 2.20 レジスタライトプロテクション機能の概要比較

項目	RX24T/RX24U	RX72T
PRC0 ビット	クロック発生回路関連レジスタ SCKCR, SCKCR3, PLLCR, PLLCR2, MOSCCR, LOCOCR, ILOCOCR, HOCOCR, HOCOCR2, OSTDCR, OSTDSR, MEMWAIT	クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PLLCR, PLLCR2, BCKCR, MOSCCR, LOCOCR, ILOCOCR, HOCOCR, HOCOCR2, OSTDCR, OSTDSR
PRC1 ビット	- 動作モード関連レジスタ SYSCR1 - 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, OPCCR - クロック発生回路関連レジスタ MOFCR, MOSCWTCR - ソフトウェアリセットレジスタ SWRR	- 動作モード関連レジスタ SYSCR0, SYSCR1, VOLSR - 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, RSTCKCR, DPSBYCR, DPSIER0~2, DPSIFR0~2, DPSIEGR0~2 - クロック発生回路関連レジスタ MOSCWTCR, MOFCR, HOCOPCR - ソフトウェアリセットレジスタ SWRR
PRC2 ビット	クロック発生回路関連レジスタ HOCOWTCR	-
PRC3 ビット	LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR	LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR

表 2.21 レジスタライトプロテクション機能のレジスタ比較

レジスタ	ビット	RX24T/RX24U	RX72T
PRCR	PRC2	プロテクトビット 2	-

2.10 割り込みコントローラ

表 2.22 に割り込みコントローラの概要比較を、表 2.23 に割り込みコントローラのレジスタ比較を示します。

表 2.22 割り込みコントローラの概要比較

項目		RX24T(ICUb)/RX24U(ICUb)	RX72T(ICUC)
割り込み	周辺機能割り込み	- 周辺モジュールからの割り込み - 割り込み検出： エッジ検出/レベル検出 接続している周辺モジュール要因ごとの検出方法は固定	- 周辺モジュールからの割り込み - 割り込みの検出方法： エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定) - グループ割り込み：複数の割り込み要因をグループ化し、1つの割り込み要因として扱う機能 —グループ BE0 割り込み： PCLKB を動作クロックとする 周辺モジュールの割り込み要因(エッジ検出) —グループ BL0/BL1 割り込み： PCLKB を動作クロックとする 周辺モジュールの割り込み要因(レベル検出) —グループ AL0 割り込み： PCLKA を動作クロックとする 周辺モジュールの割り込み要因(レベル検出) - 選択型割り込み A： 割り込みベクタ番号 208～255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能
	外部端子割り込み	- IRQ0～IRQ7 端子からの割り込み - 要因数：8 - 割り込み検出： Low/立ち下がリエッジ/立ち上がりエッジ/両エッジを要因ごとに設定可能 - デジタルフィルタ機能：あり	- IRQi 端子(i = 0～15)への入力信号による割り込み - 要因数：16 - 割り込み検出： Low レベル、立ち下がリエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能 - デジタルフィルタを使用することにより、ノイズを除去することが可能
	ソフトウェア割り込み	- レジスタ書き込みによる割り込み - 要因数 1	- レジスタへの書き込みにより、割り込み要求を発生させることが可能 - 要因数：2
	割り込み優先レベル	レジスタにより優先順位を設定	割り込み要因プライオリティレジスタ r (IPRr) (r = 000～255)により優先レベルを設定
	高速割り込み機能	CPU の割り込み処理を高速化可能。 1 要因にのみ設定	CPU の割り込み応答時間を短縮可能。 1 つの割り込み要因にのみ設定可能
	DTC、DMAC 制御	割り込み要因により DTC を起動可能	割り込み要因により DTC や DMAC の起動が可能

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目		RX24T(ICUb)/RX24U(ICUb)	RX72T(ICUC)
ノンマスカブル割り込み	NMI 端子割り込み	NMI 端子からの割り込み - 割り込み検出：立ち下がりエッジ/立ち上がりエッジ - デジタルフィルタ機能：あり	NMI 端子への入力信号による割り込み - 割り込み検出：立ち下がりエッジまたは立ち上がりエッジ - デジタルフィルタを使用することにより、ノイズを除去することが可能
	発振停止検出割り込み	発振停止検出時の割り込み	メインクロック発振器の停止を検出したときの割り込み
	WDT アンダフロー/リフレッシュエラー割り込み	-	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	IWDT アンダフロー/リフレッシュエラー割り込み	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み	独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	電圧監視割 1 割り込み	電圧検出回路 1 (LVD1) の電圧監視割り込み	電圧検出 1 回路(LVD1)からの割り込み
	電圧監視割 2 割り込み	電圧検出回路 2 (LVD2) の電圧監視割り込み	電圧検出 2 回路(LVD2)からの割り込み
	RAM エラー割り込み	-	RAM のパリティチェックエラー、または ECCRAM の ECC エラーを検出したときの割り込み
低消費電力状態からの復帰	スリープモード	ノンマスカブル割り込み、全割り込み要因で復帰	すべての割り込み要因で復帰
	全モジュールクロックストップモード	-	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USB レジューム、IWDT、TMR0~3)で復帰
	ディープスリープモード	ノンマスカブル割り込み、全割り込み要因で復帰	-
	ソフトウェアスタンバイモード	ノンマスカブル割り込み、IRQ0~IRQ5 割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、IWDT)で復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、IWDT)で復帰
	ディープソフトウェアスタンバイモード	-	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2)で復帰

表 2.23 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX24T(ICUb)/RX24U(ICUb)	RX72T(ICUC)
IRn (注1)	-	割り込み要求レジスタ n (n = 016~249)	割り込み要求レジスタ n (n = 016~255)
IPRn (注1)	-	割り込み要因プライオリティ レジスタ n (n = 000~249)	割り込み要因プライオリティ レジスタ n (n = 000~255)
SWINT2R	-	-	ソフトウェア割り込み 2 起動レジスタ
DTCERn (注1)	-	DTC 起動許可レジスタ n (n = 027~248)	DTC 転送要求許可レジスタ n (n = 026~255)
DMRSRm	-	-	DMAC 起動要因選択レジスタ m (m = 0~7)
IRQCRi	-	IRQ コントロールレジスタ i (i = 0~7)	IRQ コントロールレジスタ i (i = 0~15)
IRQFLTE1	-	-	IRQ 端子デジタルフィルタ 許可レジスタ 1
IRQFLTC1	-	-	IRQ 端子デジタルフィルタ 設定レジスタ 1
NMISR	WDTST	-	WDT アンダフロー/ リフレッシュエラーステータスフラグ
	RAMST	-	RAM エラー 割り込みステータスフラグ
NMIER	WDTEN	-	WDT アンダフロー/ リフレッシュエラー許可ビット
	RAMEN	-	RAM エラー割り込み許可ビット
NMICLR	WDTCLR	-	WDT クリアビット
GRPBEO	-	-	グループ BE0 割り込み要求レジスタ
GRPBL0/GRPBL1	-	-	グループ BL0/BL1 割り込み要求レジスタ
GRPALO	-	-	グループ AL0 割り込み要求レジスタ
GENBEO	-	-	グループ BE0 割り込み要求許可レジスタ
GENBL0/GENBL1	-	-	グループ BL0/BL1 割り込み要求許可レジスタ
GENALO	-	-	グループ AL0 割り込み要求許可レジスタ
GCRBEO	-	-	グループ BE0 割り込みクリアレジスタ
PIARk	-	-	選択型割り込み A 要求レジスタ k (k = 0h~12h)
SLIARn	-	-	選択型割り込み A 要因選択レジスタ n (n = 208~255)
SLIPRCR	-	-	選択型割り込み要因選択レジスタ 書き込み保護レジスタ

注 1. RX24T グループでは n=250~255、RX24U グループでは n=254、255 は予約領域です。

2.11 バス

表 2.24 にバスの概要比較を、表 2.25 に外部バスの概要比較を、表 2.26 にバスのレジスタ比較を示します。

表 2.24 バスの概要比較

項目		RX24T	RX24U	RX72T
CPU バス	命令バス	● CPU (命令)を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック (ICLK)に同期して動作	● CPU (命令)を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック (ICLK)に同期して動作	● CPU (命令)を接続 ● 内蔵メモリを接続 (RAM、コードフラッシュメモリ) ● システムクロック (ICLK)に同期して動作
	オペランドバス	● CPU (オペランド)を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック (ICLK)に同期して動作	● CPU (オペランド)を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック (ICLK)に同期して動作	● CPU (オペランド)を接続 ● 内蔵メモリを接続 (RAM、コードフラッシュメモリ) ● システムクロック (ICLK)に同期して動作
メモリ バス	メモリバス 1	RAM を接続	RAM を接続	RAM を接続
	メモリバス 2	ROM を接続	ROM を接続	コードフラッシュメモリを接続
	メモリバス 3	-	-	ECCRAM を接続
内部メインバス	内部メインバス 1	● CPU を接続 ● システムクロック (ICLK)に同期して動作	● CPU を接続 ● システムクロック (ICLK)に同期して動作	● CPU を接続 ● システムクロック (ICLK)に同期して動作
	内部メインバス 2	● DTC を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック (ICLK)に同期して動作	● DTC を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック (ICLK)に同期して動作	● DTC、DMAC を接続 ● 内蔵メモリを接続 (RAM、コードフラッシュメモリ) ● システムクロック (ICLK)に同期して動作
内部周辺バス	内部周辺バス 1	● 周辺機能(DTC、割り込みコントローラ、バスエラー監視部)を接続 ● システムクロック (ICLK)に同期して動作	● 周辺機能(DTC、割り込みコントローラ、バスエラー監視部)を接続 ● システムクロック (ICLK)に同期して動作	● 周辺機能(TFU、DTC、DMAC、割り込みコントローラ、バスエラー監視部)を接続 ● システムクロック (ICLK)に同期して動作
	内部周辺バス 2	● 周辺機能(内部周辺バス 1、3、4 以外の周辺機能)を接続 ● 周辺モジュールクロック (PCLKB)に同期して動作	● 周辺機能(内部周辺バス 1、3、4 以外の周辺機能)を接続 ● 周辺モジュールクロック (PCLKB)に同期して動作	● 周辺機能(内部周辺バス 1、3、4、5 以外の周辺機能)を接続 ● 周辺モジュールクロック (PCLKB)に同期して動作
	内部周辺バス 3	● 周辺機能(RSCAN、CMPC)を接続 ● 周辺モジュールクロック (PCLKB)に同期して動作	● 周辺機能(RSCAN、CMPC)を接続 ● 周辺モジュールクロック (PCLKB)に同期して動作	● 周辺機能(USBb、CMPC)を接続 ● 周辺モジュールクロック (PCLKB)に同期して動作
	内部周辺バス 4	● 周辺機能(MTU、GPT)を接続 ● 周辺モジュールクロック (PCLKA)に同期して動作	● 周辺機能(MTU、GPT、SCI11)を接続 ● 周辺モジュールクロック (PCLKA)に同期して動作	● 周辺機能(MTU3、GPTW、HRPWM、RSPI、SCIi)を接続 ● 周辺モジュールクロック (PCLKA)に同期して動作

項目		RX24T	RX24U	RX72T
内部周辺バス	内部周辺バス 5	-	-	予約領域
	内部周辺バス 6	- フラッシュ制御モジュール、E2 データフラッシュを接続 - FlashIF クロック(FCLK)に同期して動作	- フラッシュ制御モジュール、E2 データフラッシュを接続 - FlashIF クロック(FCLK)に同期して動作	- コードフラッシュメモリ (P/E 時)、データフラッシュメモリを接続 - FlashIF クロック(FCLK)に同期して動作
外部バス	CS 領域	-	-	- 外部デバイスを接続 - 外部バスクロック(BCLK : 最大 40MHz)に同期して動作

表 2.25 外部バスの概要比較

項目	RX24T/RX24U	RX72T
外部アドレス空間	-	- 外部アドレス空間を 4 つの CS 領域 (CS0~CS3)に分割して管理 - 領域ごとにチップセレクトを出力可能 - 領域ごとにバス幅を選択可能 - セパレートバス : 8 ビットバス空間/16 ビットバス空間を選択可能 - アドレス/データマルチプレクスバス : 8 ビットバス空間/16 ビットバス空間を選択可能 - 領域ごとにエンディアンを設定可能
CS 領域コントローラ	-	- リカバリサイクル挿入可能 - リードリカバリ最大 15 サイクル挿入 - ライトリカバリ最大 15 サイクル挿入 - サイクルウェイト機能 : 最大 31 サイクルウェイト(ページアクセス最大 7 サイクルウェイト) - ウェイト制御 - チップセレクト信号(CS0#~CS3#)のアサート/ネゲートタイミング設定可能 - リード信号(RD#)、ライト信号 (WR0#/WR#~WR1#)のアサートタイミング設定可能 - データ出力の開始/終了タイミング設定可能 - ライトアクセスモード : 1 ライトストローブモード/バイトストローブモード - セパレートバス、アドレス/データマルチプレクスバスを領域ごとに設定可能
ライトバッファ機能	-	バスマスタからのライトデータをライトバッファに書き込んだ時点で、バスマスタ側のライトアクセスを終了
周波数	-	CS 領域コントローラ(CSC)は、BCLK に同期して動作

表 2.26 バスのレジスタ比較

レジスタ	ビット	RX24T/RX24U	RX72T
CSnCR	-	-	CSn 制御レジスタ (n = 0~3)
CSnREC	-	-	CSn リカバリサイクル設定レジスタ (n = 0~3)
CSRECEEN	-	-	CS リカバリサイクル挿入許可レジスタ
CSnMOD	-	-	CSn モードレジスタ (n = 0~3)
CSnWCR1	-	-	CSn ウェイト制御レジスタ 1 (n = 0~3)
CSnWCR2	-	-	CSn ウェイト制御レジスタ 2 (n = 0~3)
BERSR1	MST[2:0]	バスマスタコードビット b6 b4 000: CPU 001: 予約 010: 予約 011: DTC 100: 予約 101: 予約 110: 予約 111: 予約	バスマスタコードビット b6 b4 000: CPU 001: 予約 010: 予約 011: DTC/DMAC 100: 予約 101: 予約 110: 予約 111: 予約
BUSPRI	BPRA[1:0]	メモリバス 1 (RAM) プライオリティ制御ビット	メモリバス 1, 3 (RAM/ECCRAM) プライオリティ制御ビット
	BPEB[1:0]	-	外部バスプライオリティ制御ビット

2.12 データトランスファコントローラ

表 2.27 にデータトランスファコントローラの概要比較を示します。

表 2.27 データトランスファコントローラの概要比較

項目	RX24T(DTCa)/RX24U(DTCa)	RX72T(DTCa)
転送チャンネル数	DTC 起動が可能なすべての割り込み要因の数と同数	DTC 起動が可能なすべての割り込み要因の数と同数
転送モード	- ノーマル転送モード —1 回の起動で 1 つのデータを転送する - リピート転送モード —1 回の起動で 1 つのデータを転送する —リピートサイズ分データを転送すると転送開始アドレスに復帰 —リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能 - ブロック転送モード —1 回の起動で 1 ブロックのデータを転送する —ブロックサイズは、最大 256×32 ビット= 1024 バイト設定可能	- ノーマル転送モード —1 回の起動で 1 つのデータを転送する - リピート転送モード —1 回の起動で 1 つのデータを転送する —リピートサイズ分データを転送すると転送開始アドレスに復帰 —リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能 - ブロック転送モード —1 回の起動で 1 ブロックのデータを転送する —ブロックサイズは、最大 256×32 ビット= 1024 バイト設定可能
チェーン転送機能	1 回の転送要求に対して複数のデータ転送が可能（チェーン転送） - チェーン転送は「カウンタ=0 のとき実施」/「毎回実施」のいずれかを選択可能	1 回の転送要求に対して複数種類のデータ転送を連続して実行可能 「転送カウンタが“0”になったときのみ実施」/「毎回実施」のいずれかを選択可能
転送空間	- ショートアドレスモードのとき 16M バイト (“0000 0000h” ~ “007F FFFFh” と “FF80 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域) - フルアドレスモードのとき 4G バイト (“0000 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域)	- ショートアドレスモードのとき 16M バイト (“0000 0000h” ~ “007F FFFFh” と “FF80 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域) - フルアドレスモードのとき 4G バイト (“0000 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域)
データ転送単位	1 データ：1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット) 1 ブロックサイズ：1~256 データ	1 データ：1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット) 1 ブロックサイズ：1~256 データ
CPU 割り込み要求	- DTC を起動した割り込みで CPU への割り込み要求を発生可能 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 - 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能	- DTC を起動した割り込みで CPU への割り込み要求を発生可能 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 - 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能
イベントリンク機能	-	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生
リードスキップ	転送情報のリードスキップを指定可能	同一転送が連続したときの転送情報の読み出しを省略する設定が可能
ライトバックスキップ	転送元アドレス固定の場合、または転送先アドレス固定の場合、ライトバックスキップを実行可能	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

2.13 I/O ポート

表 2.28～表 2.30 に I/O ポートの概要比較を、表 2.31 に I/O ポートの機能比較を、表 2.32 に I/O ポートのレジスタ比較を示します。

表 2.28 I/O ポート 144 ピンの概要比較

項目	RX24U(144 ピン)	RX72T(144 ピン)
PORT0	P00～P02	P00, P01
PORT1	P10～P17	P10～P17
PORT2	P20～P27	P20～P27
PORT3	P30～P37	P30～P37
PORT4	P40～P47	P40～P47
PORT5	P50～P55	P50～P55
PORT6	P60～P65	P60～P65
PORT7	P70～P76	P70～P76
PORT8	P80～P84	P80～P82
PORT9	P90～P96	P90～P96
PORTA	PA0～PA7	PA0～PA7
PORTB	PB0～PB7	PB0～PB7
PORTC	PC0～PC6	PC0～PC6
PORTD	PD0～PD7	PD0～PD7
PORTE	PE0～PE6	PE0～PE6
PORTF	PF0～PF3	PF0～PF3
PORTG	PG0～PG2	PG0～PG2
PORTH	-	PH0～PH7
PORTK	-	PK0～PK2

表 2.29 I/O ポート 100 ピン(RX72T : PGA 疑似差動入力あり)の概要比較

項目	RX24T(100 ピン) チップバージョン A, B 共通	RX24U(100 ピン)	RX72T(100 ピン)	
			PGA 疑似差動入力あり USB 端子あり	PGA 疑似差動入力あり USB 端子なし
PORT0	P00～P02	P00～P02	P00, P01	P00, P01
PORT1	P10, P11	P10, P11	P10, P11	P10, P11
PORT2	P20～P24	P20～P24, P27	P20～P24, P27	P20～P24, P27
PORT3	P30～P33, P36, P37	P30～P33, P36, P37	P30～P33, P36, P37	P30～P33, P36, P37
PORT4	P40～P47	P40～P47	P40～P47	P40～P47
PORT5	P50～P55	P52～P55	P52～P55	P52～P55
PORT6	P60～P65	P60～P65	P60～P65	P60～P65
PORT7	P70～P76	P70～P76	P70～P76	P70～P76
PORT8	P80～P82	P80～P82	P80～P82	P80～P82
PORT9	P90～P96	P90～P96	P90～P96	P90～P96
PORTA	PA0～PA5	PA0～PA5	PA0～PA5	PA0～PA5
PORTB	PB0～PB7	PB0～PB7	PB0～PB6	PB0～PB7
PORTD	PD0～PD7	PD0～PD7	PD2～PD7	PD0～PD7
PORTE	PE0～PE5	PE0～PE5	PE0～PE5	PE0～PE5
PORTH	-	-	PH0, PH4	PH0, PH4

表 2.30 I/O ポート 100 ピン(RX72T : PGA 疑似差動入力なし)の概要比較

項目	RX24T(100 ピン) チップバージョン A, B 共通	RX24U(100 ピン)	RX72T(100 ピン) (PGA 疑似差動入力なし USB 端子なし)
PORT0	P00~P02	P00~P02	P00, P01
PORT1	P10, P11	P10, P11	P10, P11
PORT2	P20~P24	P20~P24, P27	P20~P24
PORT3	P30~P33, P36, P37	P30~P33, P36, P37	P30~P33, P36, P37
PORT4	P40~P47	P40~P47	P40~P47
PORT5	P50~P55	P52~P55	P50~P55
PORT6	P60~P65	P60~P65	P60~P65
PORT7	P70~P76	P70~P76	P70~P76
PORT8	P80~P82	P80~P82	P80~P82
PORT9	P90~P96	P90~P96	P90~P96
PORTA	PA0~PA5	PA0~PA5	PA0~PA5
PORTB	PB0~PB7	PB0~PB7	PB0~PB7
PORTD	PD0~PD7	PD0~PD7	PD0~PD7
PORTE	PE0~PE5	PE0~PE5	PE0~PE5

表 2.31 I/O ポートの機能比較

項目	ポート シンボル	RX24T	RX24U	RX72T
入力プルアップ機能	PORT0	P00~P02	P00~P02	P00, P01
	PORT1	P10, P11	P10~P17	P10~P17
	PORT2	P20~P24	P20~P27	P20~P27
	PORT3	P30~P33, P36, P37	P30~P37	P30~P37
	PORT4	P40~P47	P40~P47	P43, P47
	PORT5	P50~P55	P50~P55	P50~P55
	PORT6	P60~P65	P60~P65	P60~P65
	PORT7	P70~P76	P70~P76	P70~P76
	PORT8	P80~P82	P80~P84	P80~P82
	PORT9	P90~P96	P90~P96	P90~P96
	PORTA	PA0~PA5	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7	PB0~PB7
	PORTC	—	PC0~PC6	PC0~PC6
	PORTD	PD0~PD7	PD0~PD7	PD0~PD7
	PORTE	PE0, PE1, PE3~PE5	PE0, PE1, PE3~PE6	PE0, PE1, PE3~PE6
	PORTF	—	PF0~PF3	PF0~PF3
	PORTG	—	PG0~PG2	PG0~PG2
	PORTH	—	—	PH1~PH3, PH5~PH7
	PORTK	—	—	PK0~PK2

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目	ポート シンボル	RX24T	RX24U	RX72T
オープンドレイン 出力機能	PORT0	P00~P02	P00~P02	P00, P01
	PORT1	P10, P11	P10~P17	P10~P17
	PORT2	P20~P24	P20~P27	P20~P27
	PORT3	P30~P33, P36, P37	P30~P37	P30~P37
	PORT4	—	—	P43, P47
	PORT5	—	—	P50~P55
	PORT6	—	—	P60~P65
	PORT7	P70~P76	P70~P76	P70~P76
	PORT8	P80~P82	P80~P84	P80~P82
	PORT9	P90~P96	P90~P96	P90~P96
	PORTA	PA0~PA5	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7	PB0~PB7
	PORTC	—	PC0~PC6	PC0~PC6
	PORTD	PD0~PD7	PD0~PD7	PD0~PD7
	PORTE	PE0, PE1, PE3~PE5	PE0, PE1, PE3~PE6	PE0, PE1, PE3~PE6
	PORTF	—	PF0~PF3	PF0~PF3
	PORTG	—	PG0~PG2	PG0~PG2
	PORTH	—	—	PH1~PH3, PH5~PH7
	PORTK	—	—	PK0~PK2
駆動能力切り替え機能	PORT0	P00~P02	P00~P02	P00, P01
	PORT1	P10, P11	P10~P17	P10~P17
	PORT2	P20~P24	P20~P27	P20~P27
	PORT3	P30~P33, P36, P37	P30~P37	P30~P37
	PORT4	P40~P47	P40~P47	P43, P47
	PORT5	P50~P55	P50~P55	P50~P55
	PORT6	P60~P65	P60~P65	P60~P65
	PORT7	P70~P76	P70~P76	P70~P76
	PORT8	P80~P82	P80~P84	P80~P82
	PORT9	P90~P96	P90~P96	P90~P96
	PORTA	PA0~PA5	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7	PB0~PB7
	PORTC	—	PC0~PC6	PC0~PC6
	PORTD	PD0~PD7	PD0~PD7	PD0~PD7
	PORTE	PE0, PE1, PE3~PE5	PE0, PE1, PE3~PE6	PE0, PE1, PE3~PE6
	PORTF	—	PF0~PF3	PF0~PF3
	PORTG	—	PG0~PG2	PG0~PG2
	PORTH	—	—	PH1~PH3, PH5~PH7
	PORTK	—	—	PK0~PK2
5V トレラント	PORTB	PB1, PB2	PB1, PB2	PB1, PB2
	PORTC	—	—	PC0
	PORTD	—	—	PD2

表 2.32 I/O ポートのレジスタ比較

レジスタ	ビット名	RX24T	RX24U	RX72T
PDR	B0～B7	Pm0～7 方向制御ビット (m = 0～9, A, B, D, E)	Pm0～7 方向制御ビット (m = 0～9, A～G)	Pm0～7 方向制御ビット (m = 0～9, A～H, K)
PODR	B0～B7	Pm0～7 出力データ 格納ビット (m = 0～9, A, B, D, E)	Pm0～7 出力データ 格納ビット (m = 0～9, A～G)	Pm0～7 出力データ 格納ビット (m = 0～9, A～H, K)
PIDR	B0～B7	Pm0～7 ビット (m = 0～9, A, B, D, E)	Pm0～7 ビット (m = 0～9, A～G)	Pm0～7 ビット (m = 0～9, A～H, K)
PMR	B0～B7	Pm0～7 端子モード 制御ビット (m = 0～3, 7～9, A, B, D, E)	Pm0～7 端子モード 制御ビット (m = 0～3, 7～9, A～G)	Pm0～7 端子モード 制御ビット (m = 0～9, A～H, K)
ODR0	B0, B2, B4, B6	Pm0, 1, 2, 3 出力形態 指定ビット (m = 0～3, 7～9, A, B, D, E)	Pm0, 1, 2, 3 出力形態 指定ビット (m = 0～3, 7～9, A～G)	Pm0, 1, 2, 3 出力形態 指定ビット (m = 0～9, A～H, K)
ODR1	B0, B2, B4, B6	Pm4 5, 6, 7 出力形態 指定ビット (m = 2, 7, 9, A, B, D, E)	Pm4 5, 6, 7 出力形態 指定ビット (m = 1～3, 7～9, A～E)	Pm4, 5, 6, 7 出力形態指定 ビット (m = 1～7, 9, A～E, H)
PCR	B0～B7	Pm0～7 入力プルアップ抵抗 制御ビット (m = 0～9, A, B, D, E)	Pm0～7 入力プルアップ抵抗 制御ビット (m = 0～9, A～G)	Pm0～7 入力プルアップ抵抗 制御ビット (m = 0～9, A～H, K)
DSCR	B0～B7	Pm0～7 駆動能力制御ビット (m = 0～3, 7～9, A, B, D, E)	Pm0～7 駆動能力制御ビット (m = 0～3, 7～9, A～G)	Pm0～7 駆動能力制御ビット (m = 0～3, 7～9, A～G, K)
DSCR2	-	-	-	駆動能力制御レジスタ 2

2.14 マルチファンクションピンコントローラ

表 2.33、表 2.34 にマルチプル端子の割り当て端子比較を表 2.35～表 2.54 にマルチファンクションピンコントローラのレジスタ比較を示します。

マルチプル端子の割り当て端子比較の、**青字**は RX72T グループのみに存在する端子、**橙字**は RX24T/RX24U グループのみに存在する端子、**緑字**は RX72T/RX24U グループのみに存在する端子、**紫字**は RX72T/RX24T のみに存在する端子です。“○”は機能割り当てあり、“×”は端子なし、または機能割り当てなし、グレーの塗りつぶしは非搭載機能を表しています。

表 2.33 マルチプル端子の割り当て端子比較 (144 ピン)

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
割り込み	IRQ0-DS (入力)	P10		○
	IRQ0 (入力)	P10	○	×
		P52	○	○
		PE5	○	○
		PG0	×	○
	IRQ1-DS (入力)	P11		○
	IRQ1 (入力)	P11	○	×
		P53	○	○
		PA5	○	○
		PE4	○	○
		PG1	×	○
	IRQ2-DS (入力)	PE3		○
	IRQ2 (入力)	P00	○	○
		P54	○	○
		PD4	○	○
		PE3	○	×
		PB6	×	○
		PG2	×	○
	IRQ3-DS (入力)	PB4		○
	IRQ3 (入力)	P55	○	○
		PB4	○	×
		PD5	○	×
		PE6	○	○
		P34	×	○
		P82	×	○
	IRQ4-DS (入力)	P96		○
	IRQ4 (入力)	P01	○	○
		P60	○	○
		P96	○	×
		P24	×	○
		PB1	×	○
	IRQ5-DS (入力)	P70		○

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
割り込み	IRQ5 (入力)	P02	○	×
		P61	○	○
		P70	○	×
		PB6	○	×
		PD6	○	○
		P80	×	○
		PF2	×	○
	IRQ6-DS (入力)	P21		○
	IRQ6 (入力)	P21	○	×
		P31	○	○
		P62	○	○
		P35	×	○
		PD5	×	○
	IRQ7-DS (入力)	P20		○
	IRQ7 (入力)	P20	○	×
		P30	○	○
		P63	○	○
		PA6	×	○
		PE0	×	○
	IRQ8-DS (入力)	PK1		○
	IRQ8 (入力)	P64		○
		PB0		○
		PD7		○
	IRQ9-DS (入力)	PK2		○
	IRQ9 (入力)	P12		○
		P65		○
		PB3		○
	IRQ10-DS (入力)	PC5		○
	IRQ10 (入力)	P13		○
		P22		○
		P25		○
	IRQ11-DS (入力)	PC6		○
	IRQ11 (入力)	P14		○
		P23		○
		P26		○
	IRQ12-DS (入力)	P32		○
	IRQ12 (入力)	P15		○
		PC0		○
		PF0		○
	IRQ13-DS (入力)	P33		○
	IRQ13 (入力)	P16		○
		PC1		○
		PF1		○
	IRQ14-DS (入力)	PA1		○
	IRQ14 (入力)	P17		○
		PC3		○
		PF3		○

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
割り込み	IRQ15-DS (入力)	PK0		○
	IRQ15 (入力)	P27		○
		PC2		○
		PE1		○
	NMI (入力)	PE2	○	○
マルチファン クションタイ マユニット 3	MTIOC0A (入出力)/ MTIOC0A# (入出力)	P31	○	○
		PB3	○	○
	MTIOC0B (入出力)/ MTIOC0B# (入出力)	P30	○	○
		PB2	○	○
		PC0	×	○
	MTIOC0C (入出力)/ MTIOC0C# (入出力)	PB1	○	○
		P27	×	○
		PC1	×	○
	MTIOC0D (入出力)/ MTIOC0D# (入出力)	PB0	○	○
		PC2	×	○
	MTIOC1A (入出力)/ MTIOC1A# (入出力)	P27	○	○
		PA5	○	○
		PC6	○	○
	MTIOC1B (入出力)/ MTIOC1B# (入出力)	PA4	○	○
		PC5	○	○
	MTIOC2A (入出力)/ MTIOC2A# (入出力)	PA3	○	○
		P35	×	○
	MTIOC2B (入出力)/ MTIOC2B# (入出力)	PA2	○	○
		P34	×	○
	MTIOC3A (入出力)/ MTIOC3A# (入出力)	P11	○	○
		P33	○	○
	MTIOC3B (入出力)/ MTIOC3B# (入出力)	P12	○	○
		P71	○	○
	MTIOC3C (入出力)/ MTIOC3C# (入出力)	P32	○	○
	MTIOC3D (入出力)/ MTIOC3D# (入出力)	P15	○	○
		P74	○	○
	MTIOC4A (入出力)/ MTIOC4A# (入出力)	P13	○	○
		P72	○	○
	MTIOC4B (入出力)/ MTIOC4B# (入出力)	P14	○	○
		P73	○	○
	MTIOC4C (入出力)/ MTIOC4C# (入出力)	P16	○	○
		P75	○	○
	MTIOC4D (入出力)/ MTIOC4D# (入出力)	P17	○	○
		P76	○	○
	MTIC5U (入力)/ MTIC5U# (入力)	P24	○	○
		P82	○	○
	MTIC5V (入力)/ MTIC5V# (入力)	P23	○	○
		P81	○	○
	MTIC5W (入力)/ MTIC5W# (入力)	P22	○	○
		P80	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
マルチファン クションタイ マユニット 3	MTIOC6A (入出力)/ MTIOC6A# (入出力)	PA1	○	○
	MTIOC6B (入出力)/ MTIOC6B# (入出力)	P95	○	○
	MTIOC6C (入出力)/ MTIOC6C# (入出力)	PA0	○	○
	MTIOC6D (入出力)/ MTIOC6D# (入出力)	P92	○	○
	MTIOC7A (入出力)/ MTIOC7A# (入出力)	P94	○	○
	MTIOC7B (入出力)/ MTIOC7B# (入出力)	P93	○	○
	MTIOC7C (入出力)/ MTIOC7C# (入出力)	P91	○	○
	MTIOC7D (入出力)/ MTIOC7D# (入出力)	P90	○	○
	MTIOC9A (入出力)/ MTIOC9A# (入出力)	P21	○	○
		P26	○	○
		PD7	○	○
		P00	×	○
		P35	×	○
	MTIOC9B (入出力)	P22		○
	MTIOC9B (入出力)/ MTIOC9B# (入出力)	P10	○	○
		PE0	○	○
		P34	×	○
		PC4	×	○
	MTIOC9C (入出力)/ MTIOC9C# (入出力)	P20	○	○
		PD6	○	○
		P25	○	○
		P01	×	○
		PC6	×	○
	MTIOC9D (入出力)	P11		○
	MTIOC9D (入出力)/ MTIOC9D# (入出力)	P02	○	×
		PE1	○	○
		PC3	×	○
		PC5	×	○
		PE5	×	○
	MTCLKA (入力)/ MTCLKA# (入力)	P21	○	○
		P33	○	○
		PA7	×	○
	MTCLKB (入力)/ MTCLKB# (入力)	P20	○	○
		P32	○	○
		PA6	×	○
	MTCLKC (入力)/ MTCLKC# (入力)	P11	○	○
		P31	○	○
		PE4	○	○
		PA7	×	○

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
マルチファン クションタイ マユニット 3	MTCLKD (入力)/ MTCLKD# (入力)	P10	○	○
		P30	○	○
		PE3	○	○
		P22	×	○
		PA6	×	○
	ADSM0 (出力)	PA7	○	○
		PB2	○	○
		PC2	○	○
	ADSM1 (出力)	PA6	○	○
		PB1	○	○
		PC1	○	○
汎用 PWM タイマ	GTIOC0A (入出力)/ GTIOC0A# (入出力)	P12	○	○
		P71	○	○
		PD2	○	○
		PD7	×	○
		PG1	×	○
	GTIOC0B (入出力)/ GTIOC0B# (入出力)	P15	○	○
		P74	○	○
		PD1	○	○
		PD6	×	○
		PG2	×	○
	GTIOC1A (入出力)/ GTIOC1A# (入出力)	P13	○	○
		P72	○	○
		PD0	○	○
		PD5	×	○
		PK2	×	○
	GTIOC1B (入出力)/ GTIOC1B# (入出力)	P16	○	○
		P75	○	○
		PB7	○	○
		PD4	×	○
		PG0	×	○
	GTIOC2A (入出力)/ GTIOC2A# (入出力)	P14	○	○
		P73	○	○
		PB6	○	○
		PD3	×	○
		PK0	×	○
	GTIOC2B (入出力)/ GTIOC2B# (入出力)	P17	○	○
		P76	○	○
		PB5	○	○
		PD2	×	○
		PK1	×	○
	GTIOC3A (入出力)/ GTIOC3A# (入出力)	PD7	○	○
		P32	×	○
		PD1	×	○
		PE5	×	○

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
汎用 PWM タイマ	GTIOC3B (入出力)/ GTIOC3B# (入出力)	PD6	○	○
		P11	×	○
		P33	×	○
		PD0	×	○
	GTIOC4A (入出力)/ GTIOC4A# (入出力)	P71		○
		P95		○
	GTIOC4B (入出力)/ GTIOC4B# (入出力)	P74		○
		P92		○
	GTIOC5A (入出力)/ GTIOC5A# (入出力)	P72		○
		P94		○
	GTIOC5B (入出力)/ GTIOC5B# (入出力)	P75		○
		P91		○
	GTIOC6A (入出力)/ GTIOC6A# (入出力)	P73		○
		P93		○
	GTIOC6B (入出力)/ GTIOC6B# (入出力)	P76		○
		P90		○
	GTIOC7A (入出力)/ GTIOC7A# (入出力)	P12		○
		P95		○
	GTIOC7B (入出力)/ GTIOC7B# (入出力)	P15		○
		P92		○
	GTIOC8A (入出力)/ GTIOC8A# (入出力)	P13		○
		P94		○
	GTIOC8B (入出力)/ GTIOC8B# (入出力)	P16		○
		P91		○
	GTIOC9A (入出力)/ GTIOC9A# (入出力)	P14		○
		P93		○
	GTIOC9B (入出力)/ GTIOC9B# (入出力)	P17		○
		P90		○
	GTECLKA (入力)	PD5	○	
	GTECLKB (入力)	PD4	○	
	GTECLKC (入力)	PD3	○	
	GTECLKD (入力)	PB4	○	
	GTETRG (入力)	PB4	○	
		PG2	○	
	GTETRGA (入力)	P01		○
		P11		○
		P70		○
		P96		○
		PB4		○
		PD5		○
		PE3		○
		PE4		○
		PE6		○
		PF3		○
		PG2		○

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
汎用 PWM タイマ	GTETRGB (入力)	P01		○
		P10		○
		P34		○
		P70		○
		P96		○
		PB4		○
		PD4		○
		PE3		○
		PE4		○
		PE5		○
		PE6		○
		PF2		○
	GTETRGC (入力)	P01		○
		P11		○
		P70		○
		P96		○
		PB4		○
		PD3		○
		PE3		○
		PE4		○
		PE6		○
		PF1		○
	GTETRGD (入力)	P01		○
		P10		○
		P70		○
		P96		○
		PB4		○
		PE3		○
		PE4		○
		PE5		○
		PE6		○
		PF0		○
	GTADSM0 (出力)	P35	○	○
		PA3	○	○
		PC2	○	○
		PA7	×	○
		PB2	×	○
	GTADSM1 (出力)	P34	○	○
		PA2	○	○
		PC1	○	○
		PA6	×	○
		PB1	×	○
8 ビットタイマ	TMO0 (出力)	P33	○	○
		P35	○	○
		PB0	○	○
		PD3	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
8 ビットタイマ	TMCI0 (入力)	PB1	○	○
		PD4	○	○
	TMRI0 (入力)	PB2	○	○
		PD5	○	○
	TMO1 (出力)	PD6	○	○
		PF0	○	○
	TMCI1 (入力)	PD2	○	○
		PE0	○	○
	TMRI1 (入力)	PD7	○	○
	TMO2 (出力)	P23	○	○
		PA0	○	○
		PA7	○	○
		PD1	○	○
	TMCI2 (入力)	P24	○	○
	TMRI2 (入力)	P22	○	○
	TMO3 (出力)	P11	○	○
		PF2	○	○
	TMCI3 (入力)	PA5	○	○
	TMRI3 (入力)	P10	○	○
	TMO4 (出力)	P22	○	○
		P34	○	○
		P82	○	○
		PA1	○	○
		PD2	○	○
	TMCI4 (入力)	P21	○	○
		P81	○	○
	TMRI4 (入力)	P20	○	○
		P80	○	○
	TMO5 (出力)	PE1	○	○
		PF1	○	○
	TMCI5 (入力)	PE0	○	○
	TMRI5 (入力)	PD7	○	○
	TMO6 (出力)	P24	○	○
		P32	○	○
		PA6	○	○
		PD0	○	○
	TMCI6 (入力)	P30	○	○
		PD4	○	○
	TMRI6 (入力)	P31	○	○
		PD5	○	○
	TMO7 (出力)	PA2	○	○
		PF3	○	○
	TMCI7 (入力)	PA4	○	○
	TMRI7 (入力)	PA3	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
CAN モジュール	CTXD0 (出力)/ CTX0 (出力)	PA0	○	○
		PF2	○	○
		P23	×	○
		PA6	×	○
		PB5	×	○
		PC5	×	○
		PD7	×	○
	CRXD0 (入力)/ CRX0 (入力)	PA1	○	○
		PF3	○	○
		P22	×	○
		PA7	×	○
		PB6	×	○
		PC6	×	○
		PE0	×	○
ポートアウト プットイネー ブル 3	POE0# (入力)	P70	○	○
	POE4# (入力)	P96	○	○
	POE8# (入力)	PB4	○	○
	POE9# (入力)	P11		○
		P27		○
	POE10# (入力)	PE2	○	○
		PE4	○	○
		PE6	○	○
	POE11# (入力)	PE3	○	○
	POE12# (入力)	P01	○	○
		P10	○	○
		PK2	×	○
	POE13# (入力)	PK1		○
	POE14# (入力)	PK0		○
シリアルコ ミュニケー ションインタ フェース	RXD1 (入力)/ SMISO1 (入出力)/ SSCL1 (入出力)	PC3	○	○
		PD5	○	○
		P34	×	○
	TXD1 (出力)/ SMOSI1 (入出力)/ SSDA1 (入出力)	PC4	○	○
		PD3	○	○
		P35	×	○
	SCK1 (入出力)	P25	○	○
		PD4	○	○
	CTS1# (入力)/ RTS1# (出力)/ SS1# (入力)	P02	○	○
		P26	○	×
		PD6	○	○
	RXD5 (入力)/ SMISO5 (入出力)/ SSCL5 (入出力)	PB6	○	○
		PE0	○	○
		PK0	×	○
	TXD5 (出力)/ SMOSI5 (入出力)/ SSDA5 (入出力)	PB5	○	○
		PD7	○	○
		PK1	×	○

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
シリアルコ ミュニケー ションインタ フェース	SCK5 (入出力)	PB7	○	○
		PD2	○	○
		PK2	×	○
	CTS5# (入力)/ RTS5# (出力)/ SS5# (入力)	PB4	○	○
		PE1	○	○
	RXD6 (入力)/ SMISO6 (入出力)/ SSCL6 (入出力)	P80	○	○
		PA5	○	○
		PB1	○	○
	TXD6 (出力)/ SMOSI6 (入出力)/ SSDA6 (入出力)	P81	○	○
		PB0	○	○
		PB2	○	○
	SCK6 (入出力)	P82	○	○
		PA4	○	○
		PB3	○	○
	CTS6# (入力)/ RTS6# (出力)/ SS6# (入力)	P10	○	○
		PA2	○	○
	RXD8(入力)/ SMISO8 (入出力)/ SSCL8 (入出力)	P83	○	×
		PC0	○	○
		P22	×	○
		PA5	×	○
		PD1	×	○
	TXD8 (出力)/ SMOSI8 (入出力)/ SSDA8 (入出力)	P84	○	×
		PC1	○	○
		P21	×	○
		P23	×	○
		PA4	×	○
		PD0	×	○
	SCK8 (入出力)	PC2	○	○
		P20	×	○
		P24	×	○
		P30	×	○
		PA3	×	○
		PD2	×	○
	CTS8# (入力)/ RTS8# (出力)/ SS8# (入力)	P35	○	○
		P96	○	○
		P20	×	○
		P24	×	○
		P30	×	○
		PK1	×	○
	RXD9 (入力)/ SMISO9 (入出力)/ SSCL9 (入出力)	PG0	○	○
		P00	×	○
		PA2	×	○

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
シリアルコ ミュニケー ションインタ フェース	TXD9 (出力)/ SMOSI9 (入出力)/ SSDA9 (入出力)	PG1	○	○
		P01	×	○
		PA1	×	○
		PA3	×	○
	SCK9 (入出力)	PG2	○	○
		PA0	×	○
		PE4	×	○
		PE5	×	○
	CTS9# (入力)/ RTS9# (出力)/ SS9# (入力)	P34	○	○
		P70	○	○
		PE3	×	○
		PE5	×	○
		PK2	×	○
	RXD11 (入力)/ SMISO11 (入出力)/ SSCL11 (入出力)	PC6	○	○
		PD5	○	○
		PF1	○	○
		PA1	×	○
		PA7	×	○
		PB6	×	○
	TXD11 (出力)/ SMOSI11 (入出力)/ SSDA11 (入出力)	PC5	○	○
		PD3	○	○
		PF0	○	○
		PA0	×	○
		PA6	×	○
		PB5	×	○
	SCK11 (入出力)	PD4	○	○
		PF2	○	○
		PA2	×	○
		PB4	×	○
		PB7	×	○
	CTS11# (入力)/ RTS11# (出力)/ SS11# (入力)	PD6	○	○
		PF3	○	○
		PB0	×	○
		PB4	×	○
	RXD12 (入力)/ SMISO12 (入出力)/ SSCL12 (入出力)/ RXDX12 (入力)	P00		○
		P22		○
		P80		○
		PA7		○
		PB6		○
		PC3		○
	TXD12 (出力)/ SMOSI12 (入出力)/ SSDA12 (入出力)/ TXDX12 (出力)/ SIOX12 (入出力)	P01		○
		P21		○
		P23		○
		P81		○
		PA6		○
		PB5		○
		PC4		○

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
シリアルコ ミュニケー ションインタ フェース	SCK12 (入出力)	P82		○
		PB7		○
	CTS12# (入力)/ RTS12# (出力)/ SS12# (入力)	PE1		○
I ² C バスインタ フェース	SCL0 (入出力)/ SCL (入出力)	PB1	○	○
	SDA0 (入出力)/ SDA (入出力)	PB2	○	○
シリアルペリ フェラルイン タフェース	RSPCKA (入出力)	P24	○	○
		PA4	○	○
		PB3	○	○
		PD0	○	○
		P20	x	○
	MOSIA (入出力)	P23	○	○
		PB0	○	○
		PD2	○	○
		P21	x	○
	MISOA (入出力)	P22	○	○
		PA5	○	○
		PD1	○	○
	SSLA0 (入出力)	P30	○	○
		PA3	○	○
		PD6	○	○
	SSLA1 (出力)	P31	○	○
		PA2	○	○
		PD7	○	○
	SSLA2 (出力)	P32	○	○
		PA1	○	○
		PE0	○	○
	SSLA3 (出力)	P33	○	○
		PA0	○	○
		PE1	○	○
12 ビット A/D コンバータ	AN000 (入力) (注 1)	P40	○	○
	AN001 (入力) (注 1)	P41	○	○
	AN002 (入力) (注 1)	P42	○	○
	AN003 (入力) (注 1)	P43	○	○
	AN004 (入力) (注 1)	PH1		○
	AN005 (入力) (注 1)	PH2		○
	AN006 (入力) (注 1)	PH3		○
	AN007 (入力) (注 1)	PH0		○
	AN016 (入力)	P20	○	
	AN100 (入力) (注 1)	P44	○	○
	AN101 (入力) (注 1)	P45	○	○
	AN102 (入力) (注 1)	P46	○	○
	AN103 (入力) (注 1)	P47	○	○
	AN104 (入力) (注 1)	PH5		○

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
12 ビット A/D コンバータ	AN105 (入力) (注 1)	PH6		○
	AN106 (入力) (注 1)	PH7		○
	AN107 (入力) (注 1)	PH4		○
	AN116 (入力)	P21	○	
	AN200 (入力) (注 1)	P60	○	×
		P52	×	○
	AN201 (入力) (注 1)	P61	○	×
		P53	×	○
	AN202 (入力) (注 1)	P62	○	×
		P54	×	○
	AN203 (入力) (注 1)	P63	○	×
		P55	×	○
	AN204 (入力) (注 1)	P64	○	×
		P50	×	○
	AN205 (入力) (注 1)	P65	○	×
		P51	×	○
	AN206 (入力) (注 1)	P50	○	×
		P60	×	○
	AN207 (入力) (注 1)	P51	○	×
		P61	×	○
	AN208 (入力) (注 1)	P52	○	×
		P62	×	○
	AN209 (入力) (注 1)	P53	○	×
		P63	×	○
	AN210 (入力) (注 1)	P54	○	×
		P64	×	○
	AN211 (入力) (注 1)	P55	○	×
		P65	×	○
	AN216 (入力) (注 1)	P20		○
	AN217 (入力) (注 1)	P21		○
	ADTRG0# (入力)	PA4	○	○
		P20	○	○
		PA1	○	○
	ADTRG1# (入力)	P21	○	○
		PA5	○	○
	ADTRG2# (入力)	P22	○	○
		PB0	○	○
	ADST0 (出力)	P02	○	×
		P26	○	○
		PD6	○	○
		PE5	×	○
	ADST1 (出力)	P00	○	○
		P25	○	○
	ADST2 (出力)	P01	○	○
		PC4	○	○
	PGAVSS0 (入力) (注 1)	PH0		○
	PGAVSS1 (入力) (注 1)	PH4		○

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
8 ビット D/A コンバータ/ 12 ビット D/A コンバータ	DA0 (出力) ^(注 1)	P24	○	×
		P64	×	○
	DA1 (出力) ^(注 1)	P23	○	×
		P65	×	○
クロック周波 数精度測定回 路	CACREF (入力)	P23	○	○
		PB3	○	○
		P00	×	○
コンパレータ	COMP0 (出力)	P24	○	○
		PF3	○	○
		PG2	○	○
		P00	×	○
	COMP1 (出力)	P23	○	○
		PF2	○	○
		PG1	○	○
		P01	×	○
	COMP2 (出力)	P22	○	○
		PF1	○	○
		PG0	○	○
	COMP3 (出力)	P30	○	○
		PC0	○	○
		PF0	○	○
		P80	×	○
		PK2	×	○
	COMP4 (出力)	P20		○
		P81		○
		PC1		○
		PC3		○
		PK1		○
	COMP5 (出力)	P21		○
		P82		○
		PC2		○
		PC4		○
		PK0		○
	CMPC00 (入力) ^(注 1)	P40	○	○
	CMPC01 (入力) ^(注 1)	P40	○	○
	CMPC02 (入力) ^(注 1)	P45	○	×
		P52	×	○
	CMPC03 (入力) ^(注 1)	P45	○	×
		P60	×	○
	CMPC10 (入力) ^(注 1)	P44	○	×
		P41	×	○
	CMPC11 (入力) ^(注 1)	P44	○	×
		P41	×	○
	CMPC12 (入力) ^(注 1)	P46	○	×
		P53	×	○
	CMPC13 (入力) ^(注 1)	P46	○	×
		P61	×	○

モジュール/ 機能	端子機能	割り当て ポート	RX24U(MPC)	RX72T(MPC)
			144 ピン	144 ピン
コンパレータ	CMPC20 (入力) ^(注 1)	P45	○	×
		P42	×	○
	CMPC21 (入力) ^(注 1)	P45	○	×
		P42	×	○
	CMPC22 (入力) ^(注 1)	P40	○	×
		P54	×	○
	CMPC23 (入力) ^(注 1)	P40	○	×
		P63	×	○
	CMPC30 (入力) ^(注 1)	P46	○	×
		P44	×	○
	CMPC31 (入力) ^(注 1)	P46	○	×
		P44	×	○
	CMPC32 (入力) ^(注 1)	P44	○	×
		P55	×	○
	CMPC33 (入力) ^(注 1)	P44	○	×
		P64	×	○
	CMPC40 (入力) ^(注 1)	P45		○
	CMPC41 (入力) ^(注 1)	P45		○
	CMPC42 (入力) ^(注 1)	P50		○
	CMPC43 (入力) ^(注 1)	P62		○
	CMPC50 (入力) ^(注 1)	P46		○
	CMPC51 (入力) ^(注 1)	P46		○
	CMPC52 (入力) ^(注 1)	P51		○
	CMPC53 (入力) ^(注 1)	P65		○
	CVREFC0 (入力) ^(注 1)	PH3		○
	CVREFC1 (入力) ^(注 1)	PH7		○
USB2.0FS ホスト/ファンクションモジュール	USB0_VBUS (入力)	PC0		○
		PD2		○
	USB0_EXICEN (出力)	PA0		○
		PC1		○
	USB0_VBUSEN (出力)	PA0		○
		PC1		○
		PB5		○
	USB0_OVRCURA (入力)	PA1		○
		PB6		○
		PC2		○
	USB0_OVRCURB (入力)	P34		○
		PB4		○
		PB7		○
		PE0		○
	USB0_ID (入力)	PA1		○
		PC2		○

注 1. RX72T グループでは、この端子を使用する場合は、該当端子の設定を汎用入力にしてください (PORTm.PDR.Bn ビットおよび PORTm.PMR.Bn ビットに “0” を設定)。

表 2.34 マルチプル端子の割り当て端子比較 (100 ピン)

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX72T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
割り込み	IRQ0-DS (入力)	P10				○
	IRQ0 (入力)	P10	○	○	○	×
		P52	○	○	○	○
		PE5	○	○	○	○
	IRQ1-DS (入力)	P11				○
	IRQ1 (入力)	P11	○	○	○	×
		P53	○	○	○	○
		PA5	○	○	○	○
		PE4	○	○	○	○
	IRQ2-DS (入力)	PE3				○
	IRQ2 (入力)	P00	○	○	○	○
		P54	○	○	○	○
		PD4	○	○	○	○
		PE3	○	○	○	×
		PB6	×	×	×	○
	IRQ3-DS (入力)	PB4				○
	IRQ3 (入力)	P55	○	○	○	○
		PB4	○	○	○	×
		PD5	○	○	○	×
		P82	×	×	×	○
	IRQ4-DS (入力)	P96				○
	IRQ4 (入力)	P01	○	○	○	○
		P60	○	○	○	○
		P96	○	○	○	×
		P24	×	×	×	○
		PB1	×	×	×	○
	IRQ5-DS (入力)	P70				○
	IRQ5 (入力)	P02	○	○	○	×
		P61	○	○	○	○
		P70	○	○	○	×
		PB6	○	○	○	×
		PD6	○	○	○	○
		P80	×	×	×	○
	IRQ6-DS (入力)	P21				○
	IRQ6 (入力)	P21	○	○	○	×
		P31	○	○	○	○
		P62	○	○	○	○
		PD5	×	×	×	○
	IRQ7-DS (入力)	P20				○
	IRQ7 (入力)	P20	○	○	○	×
		P30	○	○	○	○
		P63	○	○	○	○
		PE0	×	×	×	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX72T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
割り込み	IRQ8 (入力)	P64				○
		PB0				○
		PD7				○
	IRQ9 (入力)	P65				○
		PB3				○
	IRQ10 (入力)	P22				○
	IRQ11 (入力)	P23				○
	IRQ12-DS (入力)	P32				○
	IRQ13-DS (入力)	P33				○
	IRQ14-DS (入力)	PA1				○
	IRQ15 (入力)	P27				○(注 1)
		PE1				○
マルチファンク ションタイ マユニット 3	MTIIOC0A (入出力)/ MTIIOC0A# (入出力)	P31	○	○	○	○
		PB3	○	○	○	○
	MTIIOC0B (入出力)/ MTIIOC0B# (入出力)	P30	○	○	○	○
		PB2	○	○	○	○
	MTIIOC0C (入出力)/ MTIIOC0C# (入出力)	PB1	○	○	○	○
		P27	×	×	×	○(注 1)
	MTIIOC0D (入出力)/ MTIIOC0D# (入出力)	PB0	○	○	○	○
	MTIIOC1A (入出力)/ MTIIOC1A# (入出力)	P27	×	×	○	○(注 1)
		PA5	○	○	○	○
	MTIIOC1B (入出力)/ MTIIOC1B# (入出力)	PA4	○	○	○	○
	MTIIOC2A (入出力)/ MTIIOC2A# (入出力)	PA3	○	○	○	○
	MTIIOC2B (入出力)/ MTIIOC2B# (入出力)	PA2	○	○	○	○
	MTIIOC3A (入出力)/ MTIIOC3A# (入出力)	P11	○	○	○	○
		P33	○	○	○	○
	MTIIOC3B (入出力)/ MTIIOC3B# (入出力)	P71	○	○	○	○
	MTIIOC3C (入出力)/ MTIIOC3C# (入出力)	P32	○	○	○	○
	MTIIOC3D (入出力)/ MTIIOC3D# (入出力)	P74	○	○	○	○
	MTIIOC4A (入出力)/ MTIIOC4A# (入出力)	P72	○	○	○	○
	MTIIOC4B (入出力)/ MTIIOC4B# (入出力)	P73	○	○	○	○
	MTIIOC4C (入出力)/ MTIIOC4C# (入出力)	P75	○	○	○	○
	MTIIOC4D (入出力)/ MTIIOC4D# (入出力)	P76	○	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX72T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
マルチファンク ションタイ マユニット 3	MTIC5U (入力)/ MTIC5U# (入力)	P24	○	○	○	○
		P82	○	○	○	○
	MTIC5V (入力)/ MTIC5V# (入力)	P23	○	○	○	○
		P81	○	○	○	○
	MTIC5W (入力)/ MTIC5W# (入力)	P22	○	○	○	○
		P80	○	○	○	○
	MTIOC6A (入出力)/ MTIOC6A# (入出力)	PA1	○	○	○	○
	MTIOC6B (入出力)/ MTIOC6B# (入出力)	P95	○	○	○	○
	MTIOC6C (入出力)/ MTIOC6C# (入出力)	PA0	○	○	○	○
	MTIOC6D (入出力)/ MTIOC6D# (入出力)	P92	○	○	○	○
	MTIOC7A (入出力)/ MTIOC7A# (入出力)	P94	○	○	○	○
	MTIOC7B (入出力)/ MTIOC7B# (入出力)	P93	○	○	○	○
	MTIOC7C (入出力)/ MTIOC7C# (入出力)	P91	○	○	○	○
	MTIOC7D (入出力)/ MTIOC7D# (入出力)	P90	○	○	○	○
	MTIOC9A (入出力)/ MTIOC9A# (入出力)	P21	○	○	○	○
		PD7	○	○	○	○
		P00	×	×	×	○
	MTIOC9B (入出力)	P22				○
	MTIOC9B (入出力)/ MTIOC9B# (入出力)	P10	○	○	○	○
		PE0	○	○	○	○
	MTIOC9C (入出力)/ MTIOC9C# (入出力)	P20	○	○	○	○
		PD6	○	○	○	○
		P01	×	×	×	○
	MTIOC9D (入出力)	P11				○
	MTIOC9D (入出力)/ MTIOC9D# (入出力)	P02	○	○	○	×
		PE1	○	○	○	○
		PE5	×	×	×	○
	MTCLKA (入力)/ MTCLKA# (入力)	P21	○	○	○	○
		P33	○	○	○	○
	MTCLKB (入力)/ MTCLKB# (入力)	P20	○	○	○	○
		P32	○	○	○	○
	MTCLKC (入力)/ MTCLKC# (入力)	P11	○	○	○	○
		P31	○	○	○	○
		PE4	○	○	○	○

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX72T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
マルチファン クションタイ マユニット 3	MTCLKD (入力)/ MTCLKD# (入力)	P10	○	○	○	○
		P30	○	○	○	○
		PE3	○	○	○	○
		P22	×	×	×	○
	ADSM0 (出力)	PB2	○	○	○	○
	ADSM1 (出力)	PB1	○	○	○	○
汎用 PWM タイマ	GTIOC0A (入出力)/ GTIOC0A# (入出力)	P71	×	○	○	○
		PD2	×	○	○	○
		PD7	×	×	×	○
	GTIOC0B (入出力)/ GTIOC0B# (入出力)	P74	×	○	○	○
		PD1	×	○	○	○(注 4)
	GTIOC0B (入出力)/ GTIOC0B# (入出力)	PD6	×	×	×	○
		P72	×	○	○	○
		PD0	×	○	○	○(注 4)
	GTIOC1A (入出力)/ GTIOC1A# (入出力)	PD5	×	×	×	○
		P75	×	○	○	○
		PB7	×	○	○	○(注 4)
	GTIOC1B (入出力)/ GTIOC1B# (入出力)	PD4	×	×	×	○
		P73	×	○	○	○
		PB6	×	○	○	○
	GTIOC2A (入出力)/ GTIOC2A# (入出力)	PD3	×	×	×	○
		P76	×	○	○	○
		PB5	×	○	○	○
	GTIOC2B (入出力)/ GTIOC2B# (入出力)	PD2	×	×	×	○
		PD7	×	○	○	○
		P32	×	×	×	○
	GTIOC3A (入出力)/ GTIOC3A# (入出力)	PD1	×	×	×	○(注 4)
		PE5	×	×	×	○
		PD6	×	○	○	○
	GTIOC3B (入出力)/ GTIOC3B# (入出力)	P11	×	×	×	○
		P33	×	×	×	○
		PD0	×	×	×	○(注 4)
	GTIOC4A (入出力)/ GTIOC4A# (入出力)	P71				○
		P95				○
	GTIOC4B (入出力)/ GTIOC4B# (入出力)	P74				○
		P92				○
	GTIOC5A (入出力)/ GTIOC5A# (入出力)	P72				○
		P94				○
	GTIOC5B (入出力)/ GTIOC5B# (入出力)	P75				○
		P91				○
	GTIOC6A (入出力)/ GTIOC6A# (入出力)	P73				○
		P93				○
	GTIOC6B (入出力)/ GTIOC6B# (入出力)	P76				○
		P90				○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX72T (MPC)	
			100 ピン		100 ピン	100 ピン	
			チップ バージョン A	チップ バージョン B			
汎用 PWM タイマ	GTIOC7A (入出力)/ GTIOC7A# (入出力)	P95				○	
	GTIOC7B (入出力)/ GTIOC7B# (入出力)	P92				○	
	GTIOC8A (入出力)/ GTIOC8A# (入出力)	P94				○	
	GTIOC8B (入出力)/ GTIOC8B# (入出力)	P91				○	
	GTIOC9A (入出力)/ GTIOC9A# (入出力)	P93				○	
	GTIOC9B (入出力)/ GTIOC9B# (入出力)	P90				○	
	GTECLKA (入力)	PD5	×	○	○		
	GTECLKB (入力)	PD4	×	○	○		
	GTECLKC (入力)	PD3	×	○	○		
	GTECLKD (入力)	PB4	×	○	○		
	GTETRG (入力)	PB4	×	○	○		
	GTETRGA (入力)	P01					○
		P11					○
		P70					○
		P96					○
		PB4					○
		PD5					○
		PE3					○
		PE4					○
	GTETRGA (入力)	P01					○
		P10					○
		P70					○
		P96					○
		PB4					○
		PD4					○
		PE3					○
		PE4					○
		PE5					○
	GTETRGC (入力)	P01					○
		P11					○
		P70					○
		P96					○
		PB4					○
		PD3					○
		PE3					○
PE4						○	

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX72T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
汎用 PWM タイマ	GTETRGD (入力)	P01				○
		P10				○
		P70				○
		P96				○
		PB4				○
		PE3				○
		PE4				○
		PE5				○
	GTADSM0 (出力)	PA3	×	○	○	○
		PB2	×	×	×	○
	GTADSM1 (出力)	PA2	×	○	○	○
		PB1	×	×	×	○
8 ビットタイマ	TMO0 (出力)	P33	○	○	○	○
		PB0	○	○	○	○
		PD3	○	○	○	○
	TMCI0 (入力)	PB1	○	○	○	○
		PD4	○	○	○	○
	TMRI0 (入力)	PB2	○	○	○	○
		PD5	○	○	○	○
	TMO1 (出力)	PD6	○	○	○	○
	TMCI1 (入力)	PD2	○	○	○	○
		PE0	○	○	○	○
	TMRI1 (入力)	PD7	○	○	○	○
	TMO2 (出力)	P23	○	○	○	○
		PA0	○	○	○	○
		PD1	○	○	○	○(注 4)
	TMCI2 (入力)	P24	○	○	○	○
	TMRI2 (入力)	P22	○	○	○	○
	TMO3 (出力)	P11	○	○	○	○
	TMCI3 (入力)	PA5	○	○	○	○
	TMRI3 (入力)	P10	○	○	○	○
	TMO4 (出力)	P22	○	○	○	○
		P82	○	○	○	○
		PA1	○	○	○	○
		PD2	○	○	○	○
	TMCI4 (入力)	P21	○	○	○	○
		P81	○	○	○	○
	TMRI4 (入力)	P20	○	○	○	○
		P80	○	○	○	○
	TMO5 (出力)	PE1	○	○	○	○
	TMCI5 (入力)	PE0	○	○	○	○
	TMRI5 (入力)	PD7	○	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX72T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
8 ビットタイマ	TMO6 (出力)	P24	○	○	○	○
		P32	○	○	○	○
		PD0	○	○	○	○(注 4)
	TMCI6 (入力)	P30	○	○	○	○
		PD4	○	○	○	○
	TMRI6 (入力)	P31	○	○	○	○
		PD5	○	○	○	○
	TMO7 (出力)	PA2	○	○	○	○
	TMCI7 (入力)	PA4	○	○	○	○
	TMRI7 (入力)	PA3	○	○	○	○
CAN モジュール	CTXD0 (出力)/ CTX0 (出力)	PA0	×	○	○	○
		P23	×	×	×	○
		PB5	×	×	×	○
		PD7	×	×	×	○
	CRXD0 (入力)/ CRX0 (入力)	PA1	×	○	○	○
		P22	×	×	×	○
		PB6	×	×	×	○
		PE0	×	×	×	○
ポートアウト プットイネー ブル 3	POE0# (入力)	P70	○	○	○	○
	POE4# (入力)	P96	○	○	○	○
	POE8# (入力)	PB4	○	○	○	○
	POE9# (入力)	P11				○
		P27				○(注 1)
	POE10# (入力)	PE2	○	○	○	○
		PE4	○	○	○	○
	POE11# (入力)	PE3	○	○	○	○
	POE12# (入力)	P01	○	○	○	○
		P10	○	○	○	○
シリアルコ ミュニケー ションインタ フェース	RXD1 (入力)/ SMISO1 (入出力)/ SSCL1 (入出力)	PD5	○	○	○	○
	TXD1 (出力)/ SMOSI1 (入出力)/ SSDA1 (入出力)	PD3	○	○	○	○
	SCK1 (入出力)	PD4	○	○	○	○
	CTS1# (入力)/ RTS1# (出力)/ SS1# (入力)	P02	○	○	○	×
		PD6	○	○	○	○
	RXD5 (入力)/ SMISO5 (入出力)/ SSCL5 (入出力)	PB6	○	○	○	○
		PE0	×	○	○	○
		PK0	×	×	×	○
	TXD5 (出力)/ SMOSI5 (入出力)/ SSDA5 (入出力)	PB5	○	○	○	○
		PD7	×	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX72T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
シリアルコ ミュニケー ションインタ フェース	SCK5 (入出力)	PB7	○	○	○	○(注4)
		PD2	○	○	○	○
	CTS5# (入力)/ RTS5# (出力)/ SS5# (入力)	PB4	○	○	○	○
		PE1	○	○	○	○
	RXD6 (入力)/ SMISO6 (入出力)/ SSCL6 (入出力)	P80	○	○	○	○
		PA5	○	○	○	○
		PB1	○	○	○	○
	TXD6 (出力)/ SMOSI6 (入出力)/ SSDA6 (入出力)	P81	○	○	○	○
		PB0	○	○	○	○
		PB2	○	○	○	○
	SCK6 (入出力)	P82	○	○	○	○
		PA4	○	○	○	○
		PB3	○	○	○	○
	CTS6# (入力)/ RTS6# (出力)/ SS6# (入力)	P10	○	○	○	○
		PA2	○	○	○	○
	RXD8(入力)/ SMISO8 (入出力)/ SSCL8 (入出力)	P22			×(注6)	○
		PA5			×(注6)	○
		PD1			×(注6)	○(注4)
	TXD8 (出力)/ SMOSI8 (入出力)/ SSDA8 (入出力)	P21			×(注6)	○
		P23			×(注6)	○
		PA4			×(注6)	○
		PD0			×(注6)	○(注4)
	SCK8 (入出力)	P20			×(注6)	○
		P24			×(注6)	○
		P30			×(注6)	○
		PA3			×(注6)	○
		PD2			×(注6)	○
	CTS8# (入力)/ RTS8# (出力)/ SS8# (入力)	P96			×(注6)	○
		P20			×(注6)	○
		P24			×(注6)	○
		P30			×(注6)	○
	RXD9 (入力)/ SMISO9 (入出力)/ SSCL9 (入出力)	P00			×(注6)	○
		PA2			×(注6)	○
	TXD9 (出力)/ SMOSI9 (入出力)/ SSDA9 (入出力)	P01			×(注6)	○
		PA1			×(注6)	○
		PA3			×(注6)	○
	SCK9 (入出力)	PA0			×(注6)	○
		PE4			×(注6)	○
		PE5			×(注6)	○
	CTS9# (入力)/ RTS9# (出力)/ SS9# (入力)	P70			×(注6)	○
		PE3			×(注6)	○
		PE5			×(注6)	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX72T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
シリアルコ ミュニケー ションインタ フェース	RXD11 (入力)/ SMISO11 (入出力)/ SSCL11 (入出力)	PD5			○	○
		PA1			×	○
		PB6			×	○
	TXD11 (出力)/ SMOSI11 (入出力)/ SSDA11 (入出力)	PD3			○	○
		PA0			×	○
		PB5			×	○
	SCK11 (入出力)	PD4			○	○
		PA2			×	○
		PB4			×	○
		PB7			×	○(注 4)
	CTS11# (入力)/ RTS11# (出力)/ SS11# (入力)	PD6			○	○
		PB0			×	○
		PB4			×	○
	RXD12 (入力)/ SMISO12 (入出力)/ SSCL12 (入出力)/ RXDX12 (入力)	P00				○
		P22				○
		P80				○
		PB6				○
	TXD12 (出力)/ SMOSI12 (入出力)/ SSDA12 (入出力)/ TXDX12 (出力)/ SIOX12 (入出力)	P01				○
		P21				○
		P23				○
		P81				○
		PB5				○
	SCK12 (入出力)	P82				○
		PB7				○(注 4)
	CTS12# (入力)/ RTS12# (出力)/ SS12# (入力)	PE1				○
I ² C バスインタ フェース	SCL0 (入出力)/ SCL (入出力)	PB1	○	○	○	○
	SDA0 (入出力)/ SDA (入出力)	PB2	○	○	○	○
シリアルペリ フェラルイン タフェース	RSPCKA (入出力)	P24	○	○	○	○
		PA4	○	○	○	○
		PB3	○	○	○	○
		PD0	○	○	○	○(注 4)
		P20	×	×	×	○
	MOSIA (入出力)	P23	○	○	○	○
		PB0	○	○	○	○
		PD2	○	○	○	○
		P21	×	×	×	○
	MISOA (入出力)	P22	○	○	○	○
		PA5	○	○	○	○
		PD1	○	○	○	○(注 4)

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX72T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
シリアルペリ フェラルイン タフェース	SSLA0 (入出力)	P30	○	○	○	○
		PA3	○	○	○	○
		PD6	○	○	○	○
	SSLA1 (出力)	P31	○	○	○	○
		PA2	○	○	○	○
		PD7	○	○	○	○
	SSLA2 (出力)	P32	○	○	○	○
		PA1	○	○	○	○
		PE0	○	○	○	○
	SSLA3 (出力)	P33	○	○	○	○
		PA0	○	○	○	○
		PE1	○	○	○	○
12 ビット A/D コンバータ	AN000 (入力) (注 5)	P40	○	○	○	○
	AN001 (入力) (注 5)	P41	○	○	○	○
	AN002 (入力) (注 5)	P42	○	○	○	○
	AN003 (入力) (注 5)	P43	○	○	○	○
	AN007 (入力) (注 5)	PH0				○ (注 1)
	AN016 (入力)	P20	○	○	○	
	AN100 (入力) (注 5)	P44	○	○	○	○
	AN101 (入力) (注 5)	P45	○	○	○	○
	AN102 (入力) (注 5)	P46	○	○	○	○
	AN103 (入力) (注 5)	P47	○	○	○	○
	AN107 (入力) (注 5)	PH4				○ (注 1)
	AN116 (入力)	P21	○	○	○	
	AN200 (入力) (注 5)	P60	○	○	○	×
		P52	×	×	×	○
	AN201 (入力) (注 5)	P61	○	○	○	×
		P53	×	×	×	○
	AN202 (入力) (注 5)	P62	○	○	○	×
		P54	×	×	×	○
	AN203 (入力) (注 5)	P63	○	○	○	×
		P55	×	×	×	○
	AN204 (入力) (注 5)	P64	○	○	○	×
		P50	×	×	×	○ (注 2)
	AN205 (入力) (注 5)	P65	○	○	○	×
		P51	×	×	×	○ (注 2)
	AN206 (入力) (注 5)	P50	○	○	×	×
		P60	×	×	×	○
	AN207 (入力) (注 5)	P51	○	○	×	×
		P61	×	×	×	○
	AN208 (入力) (注 5)	P52	○	○	○	×
		P62	×	×	×	○
	AN209 (入力) (注 5)	P53	○	○	○	×
		P63	×	×	×	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX72T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
12 ビット A/D コンバータ	AN210 (入力) (注 5)	P54	○	○	○	×
		P64	×	×	×	○
	AN211 (入力) (注 5)	P55	○	○	○	×
		P65	×	×	×	○
	AN216 (入力) (注 5)	P20				○
	AN217 (入力) (注 5)	P21				○
	ADTRG0# (入力)	PA4	○	○	○	○
		P20	○	○	○	○
		PA1	○	○	○	○
	ADTRG1# (入力)	P21	○	○	○	○
		PA5	○	○	○	○
	ADTRG2# (入力)	P22	○	○	○	○
		PB0	○	○	○	○
	ADST0 (出力)	P02	○	○	○	×
		PD6	○	○	○	○
		PE5	×	×	×	○
	ADST1 (出力)	P00	○	○	○	○
	ADST2 (出力)	P01	○	○	○	○
	PGAVSS0 (入力) (注 5)	PH0				○ (注 1)
	PGAVSS1 (入力) (注 5)	PH4				○ (注 1)
8 ビット D/A コ ンバータ/ 12 ビット D/A コンバータ	DA0 (出力) (注 5)	P24	×	○	○	×
		P64	×	×	×	○
	DA1 (出力) (注 5)	P23	×	○	○	×
		P65	×	×	×	○
クロック周波 数精度測定回 路	CACREF (入力)	P23	○	○	○	○
		PB3	○	○	○	○
		P00	×	×	×	○
コンパレータ	COMP0 (出力)	P24	○	○	○	○
		P00	×	×	×	○
	COMP1 (出力)	P23	○	○	○	○
		P01	×	×	×	○
	COMP2 (出力)	P22	○	○	○	○
	COMP3 (出力)	P30	○	○	○	○
		P80	×	×	×	○
	COMP4 (出力)	P20				○
		P81				○
	COMP5 (出力)	P21				○
		P82				○
	CMPC00 (入力) (注 5)	P40	○	○	○	○
	CMPC01 (入力) (注 5)	P40	○	○	○	○
	CMPC02 (入力) (注 5)	P45	○	○	○	×
		P52	×	×	×	○
	CMPC03 (入力) (注 5)	P45	○	○	○	×
		P60	×	×	×	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX72T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
コンパレータ	CMPC10 (入力) (注 5)	P44	○	○	○	×
		P41	×	×	×	○
	CMPC11 (入力) (注 5)	P44	○	○	○	×
		P41	×	×	×	○
	CMPC12 (入力) (注 5)	P46	○	○	○	×
		P53	×	×	×	○
	CMPC13 (入力) (注 5)	P46	○	○	○	×
		P61	×	×	×	○
	CMPC20 (入力) (注 5)	P45	○	○	○	×
		P42	×	×	×	○
	CMPC21 (入力) (注 5)	P45	○	○	○	×
		P42	×	×	×	○
	CMPC22 (入力) (注 5)	P40	○	○	○	×
		P54	×	×	×	○
	CMPC23 (入力) (注 5)	P40	○	○	○	×
		P63	×	×	×	○
	CMPC30 (入力) (注 5)	P46	○	○	○	×
		P44	×	×	×	○
	CMPC31 (入力) (注 5)	P46	○	○	○	×
		P44	×	×	×	○
	CMPC32 (入力) (注 5)	P44	○	○	○	×
		P55	×	×	×	○
	CMPC33 (入力) (注 5)	P44	○	○	○	×
		P64	×	×	×	○
	CMPC40 (入力) (注 5)	P45				○
	CMPC41 (入力) (注 5)	P45				○
	CMPC42 (入力) (注 5)	P50				○ (注 2)
	CMPC43 (入力) (注 5)	P62				○
	CMPC50 (入力) (注 5)	P46				○
	CMPC51 (入力) (注 5)	P46				○
	CMPC52 (入力) (注 5)	P51				○ (注 2)
	CMPC53 (入力) (注 5)	P65				○
	CVREFC0 (入力)	P20	○	×		×
	CVREFC1 (入力)	P21	○	×		×
USB2.0FS ホスト/ ファンクション モジュール	USB0_VBUS (入力)	PD2				○ (注 3)
	USB0_EXICEN (出力)	PA0				○ (注 3)
	USB0_VBUSEN (出力)	PA0				○ (注 3)
		PB5				○ (注 3)
	USB0_OVRCURA (入力)	PA1				○ (注 3)
		PB6				○ (注 3)
	USB0_OVRCURB (入力)	PB4				○ (注 3)
		PE0				○ (注 3)
	USB0_ID (入力)	PA1				○ (注 3)

- 注 1. PGA 疑似差動入力あり製品のみ対応しています
- 注 2. PGA 疑似差動入力なし製品のみ対応しています
- 注 3. USB あり製品のみ対応しています
- 注 4. USB なし製品のみ対応しています
- 注 5. RX72T グループでは、この端子を使用する場合は、該当端子の設定を汎用入力にしてください
(PORTm.PDR.Bn ビットおよび PORTm.PMR.Bn ビットに “0” を設定)。
- 注 6. 100 ピンパッケージでは本機能はありません。

表 2.35 P0n 端子機能制御レジスタ (P0nPFS) の比較

レジスタ	ビット	RX24T (n = 0~2)	RX24U (n = 0~2)	RX72T (n = 0, 1)
P00PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01001b : ADST1	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01001b : ADST1	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC9A 000011b : MTIOC9A# 000111b : CACREF 001001b : ADST1 001010b : RXD9/SMISO9/SSCL9 001100b : RXD12/SMISO12/SSCL12/ RDX12 011110b : COMP0
P01PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00111b : POE12# 01001b : ADST2	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00111b : POE12# 01001b : ADST2	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC9C 000011b : MTIOC9C# 000111b : POE12# 001001b : ADST2 001010b : TXD9/SMOSI9/SSDA9 001100b : TXD12/SMOSI12/SSDA12/T XDX12/ SIOX12 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRG 010111b : GTETRGD 011110b : COMP1
P02PFS	-	P02 端子機能選択レジスタ	-	-
P0nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P00 : IRQ2 (100/80/64 ピン) P01 : IRQ4 (100/80/64 ピン) P02 : IRQ5 (100/80/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P00 : IRQ2 (144/100 ピン) P01 : IRQ4 (144/100 ピン) P02 : IRQ5 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P00 : IRQ2 (100/144 ピン) P01 : IRQ4 (100/144 ピン)

表 2.36 P1n 端子機能制御レジスタ (P1nPFS) の比較

レジスタ	ビット	RX24T (n = 0, 1)	RX24U (n = 0~7)	RX72T (n = 0~7)
P10PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC9B 00010b : MTCLKD 00011b : MTIOC9B# (注 1) 00100b : MTCLKD# (注 1) 00101b : TMRI3 00111b : POE12# 01010b : CTS6#/RTS6#/SS6#	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC9B 00010b : MTCLKD 00011b : MTIOC9B# 00100b : MTCLKD# 00101b : TMRI3 00111b : POE12# 01010b : CTS6#/RTS6#/SS6#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC9B 000010b : MTCLKD 000011b : MTIOC9B# 000100b : MTCLKD# 000101b : TMRI3 000111b : POE12# 001010b : CTS6#/RTS6#/SS6# 010101b : GTETRGB 010111b : GTETRGD
P11PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKC 00011b : MTIOC3A# (注 1) 00100b : MTCLKC# (注 1) 00101b : TMO3	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKC 00011b : MTIOC3A# 00100b : MTCLKC# 00101b : TMO3	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKC 000011b : MTIOC3A# 000100b : MTCLKC# 000101b : TMO3 000111b : POE9# 001000b : MTIOC9D 010100b : GTIOC3B 010101b : GTETRGA 010110b : GTIOC3B# 010111b : GTETRGC
P12PFS	-	-	P12 端子機能選択レジスタ	P12 端子機能選択レジスタ
P13PFS	-	-	P13 端子機能選択レジスタ	P13 端子機能選択レジスタ
P14PFS	-	-	P14 端子機能選択レジスタ	P14 端子機能選択レジスタ
P15PFS	-	-	P15 端子機能選択レジスタ	P15 端子機能選択レジスタ
P16PFS	-	-	P16 端子機能選択レジスタ	P16 端子機能選択レジスタ
P17PFS	-	-	P17 端子機能選択レジスタ	P17 端子機能選択レジスタ
P1nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P10 : IRQ0 (100/80 ピン) P11 : IRQ1 (100/80/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P10 : IRQ0 (144/100 ピン) P11 : IRQ1 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P10 : IRQ0-DS (100/144 ピン) P11 : IRQ1-DS (100/144 ピン) P12 : IRQ9 (144 ピン) P13 : IRQ10 (144 ピン) P14 : IRQ11 (144 ピン) P15 : IRQ12 (144 ピン) P16 : IRQ13 (144 ピン) P17 : IRQ14 (144 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.37 P2n 端子機能制御レジスタ (P2nPFS) の比較

レジスタ	ビット	RX24T (n = 0~4)	RX24U (n = 0~7)	RX72T (n = 0~7)
P20PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC9C 00010b : MTCLKB 00011b : MTIOC9C# (注 1) 00100b : MTCLKB# (注 1) 00101b : TMRI4 01001b : ADTRG0#	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC9C 00010b : MTCLKB 00011b : MTIOC9C# 00100b : MTCLKB# 00101b : TMRI4 01001b : ADTRG0#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC9C 000010b : MTCLKB 000011b : MTIOC9C# 000100b : MTCLKB# 000101b : TMRI4 001001b : ADTRG0# 001010b : CTS8#/RTS8#/SS8# 001011b : SCK8 001101b : RSPCKA 011110b : COMP4
P21PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC9A 00010b : MTCLKA 00011b : MTIOC9A# (注 1) 00100b : MTCLKA# (注 1) 00101b : TMC14 01001b : ADTRG1#	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC9A 00010b : MTCLKA 00011b : MTIOC9A# 00100b : MTCLKA# 00101b : TMC14 01001b : ADTRG1#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC9A 000010b : MTCLKA 000011b : MTIOC9A# 000100b : MTCLKA# 000101b : TMC14 001001b : ADTRG1# 001010b : TXD8/SMOSI8/SSDA8 001100b : TXD12/SMOSI12/SSDA12/T XDX12/SIOX12 001101b : MOSIA 011110b : COMP5
P22PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIC5W 00011b : MTIC5W# (注 1) 00101b : TMRI2 00110b : TMO4 01001b : ADTRG2# 01101b : MISOA 11110b : COMP2	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIC5W 00011b : MTIC5W# 00101b : TMRI2 00110b : TMO4 01001b : ADTRG2# 01101b : MISOA 10110b : COMP2	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIC5W 000010b : MTCLKD 000011b : MTIC5W# 000100b : MTCLKD# 000101b : TMRI2 000110b : TMO4 001000b : MTIOC9B 001001b : ADTRG2# 001010b : RXD8/SMISO8/SSCL8 001100b : RXD12/SMISO12/SSCL12/ RDX12 001101b : MISOA 010000b : CRX0 011110b : COMP2

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~4)	RX24U (n = 0~7)	RX72T (n = 0~7)
P23PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIC5V 00011b : MTIC5V# (注 1) 00101b : TMO2 00111b : CACREF 01101b : MOSIA 11110b : COMP1	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIC5V 00011b : MTIC5V# 00101b : TMO2 00111b : CACREF 01101b : MOSIA 10110b : COMP1	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIC5V 000011b : MTIC5V# 000101b : TMO2 000111b : CACREF 001010b : TXD8/SMOSI8/SSDA8 001100b : TXD12/SMOSI12/SSDA12/T XDX12/ SIOX12 001101b : MOSIA 010000b : CTX0 011110b : COMP1
P24PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5U 00011b : MTIC5U# (注 1) 00101b : TMCI2 00110b : TMO6 01101b : RSPCKA 11110b : COMP0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5U 00011b : MTIC5U# 00101b : TMCI2 00110b : TMO6 01101b : RSPCKA 10110b : COMP0	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIC5U 000011b : MTIC5U# 000101b : TMCI2 000110b : TMO6 001010b : CTS8#/RTS8#/SS8# 001011b : SCK8 001101b : RSPCKA 011110b : COMP0
P25PFS	-	-	P25 端子機能制御レジスタ	P25 端子機能制御レジスタ
P26PFS	-	-	P26 端子機能制御レジスタ	P26 端子機能制御レジスタ
P27PFS	-	-	P27 端子機能制御レジスタ	P27 端子機能制御レジスタ
P2nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する P20 : IRQ7 (100/80 ピン) P21 : IRQ6 (100/80/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する P20 : IRQ7 (144/100 ピン) P21 : IRQ6 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する P20 : IRQ7-DS (100/144 ピン) P21 : IRQ6-DS (100/144 ピン) P22 : IRQ10 (100/144 ピン) P23 : IRQ11 (100/144 ピン) P24 : IRQ4 (100/144 ピン) P25 : IRQ10 (144 ピン) P26 : IRQ11 (144 ピン) P27 : IRQ15 (100 (注 2)/144 ピン)

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~4)	RX24U (n = 0~7)	RX72T (n = 0~7)
P2nPFS	ASEL	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する 【チップバージョン A の場合】 P20 : AN016, CVREFC0 (100/80 ピン) P21 : AN116, CVREFC1 (100/80/64 ピン) 【チップバージョン B の場合】 P20 : AN016, CVREFC0 (100 ピン) P21 : AN116, CVREFC1 (100 ピン) P23 : DA1 (100 ピン) P24 : DA0 (100 ピン)	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P20 : AN016 (144/100 ピン) P21 : AN116 (144/100 ピン) P23 : DA1 (144/100 ピン) P24 : DA0 (144/100 ピン)	アナログ入力機能選択ビット s 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P20 : AN216 (100/144 ピン) P21 : AN217 (100/144 ピン)

注 1. RX24T グループではチップバージョン B のみ

注 2. RX72T グループでは PGA 疑似差動入力あり製品のみ対応

表 2.38 P3n 端子機能制御レジスタ (P3nPFS) の比較

レジスタ	ビット	RX24T (n = 0~3)	RX24U (n = 0~5)	RX72T (n = 0~5)
P30PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKD 00011b : MTIOC0B# (注 1) 00100b : MTCLKD# (注 1) 00101b : TMCi6 01101b : SSLA0 11110b : COMP3	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKD 00011b : MTIOC0B# 00100b : MTCLKD# 00101b : TMCi6 01101b : SSLA0 11110b : COMP3	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC0B 000010b : MTCLKD 000011b : MTIOC0B# 000100b : MTCLKD# 000101b : TMCi6 001010b : SCK8 001011b : CTS8#/RTS8#/SS8# 001101b : SSLA0 011110b : COMP3
P31PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTCLKC 00011b : MTIOC0A# (注 1) 00100b : MTCLKC# (注 1) 00101b : TMRi6 01101b : SSLA1	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTCLKC 00011b : MTIOC0A# 00100b : MTCLKC# 00101b : TMRi6 01101b : SSLA1	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC0A 000010b : MTCLKC 000011b : MTIOC0A# 000100b : MTCLKC# 000101b : TMRi6 001101b : SSLA1

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~3)	RX24U (n = 0~5)	RX72T (n = 0~5)
P32PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKB 00011b : MTIOC3C# (注 1) 00100b : MTCLKB# (注 1) 00101b : TMO6 01101b : SSLA2	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKB 00011b : MTIOC3C# 00100b : MTCLKB# 00101b : TMO6 01101b : SSLA2	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC3C 000010b : MTCLKB 000011b : MTIOC3C# 000100b : MTCLKB# 000101b : TMO6 001101b : SSLA2 010100b : GTIOC3A 010110b : GTIOC3A#
P33PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKA 00011b : MTIOC3A# (注 1) 00100b : MTCLKA# (注 1) 00101b : TMO0 01101b : SSLA3	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKA 00011b : MTIOC3A# 00100b : MTCLKA# 00101b : TMO0 01101b : SSLA3	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKA 000011b : MTIOC3A# 000100b : MTCLKA# 000101b : TMO0 001101b : SSLA3 010100b : GTIOC3B 010110b : GTIOC3B#
P34PFS	-	-	P34 端子機能制御レジスタ	P34 端子機能制御レジスタ
P35PFS	-	-	P35 端子機能制御レジスタ	P35 端子機能制御レジスタ
P3nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ7 (100/80/64 ピン) P31 : IRQ6 (100/80/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ7 (144/100 ピン) P31 : IRQ6 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ7 (100/144 ピン) P31 : IRQ6 (100/144 ピン) P32 : IRQ12-DS (100/144 ピン) P33 : IRQ13-DS (100/144 ピン) P34 : IRQ3 (144 ピン) P35 : IRQ6 (144 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.39 P4n 端子機能制御レジスタ (P4nPFS) の比較

レジスタ	ビット	RX24T (n = 0~7)	RX24U (n = 0~7)	RX72T (n = 0~7)
P4nPFS	ASEL	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P40 : AN000, CMPC00, CMPC01, CMPC22 , CMPC23 (100/80/64 ピン) P41 : AN001 (100/80/64 ピン) P42 : AN002 (100/80/64 ピン) P43 : AN003 (100/80 ピン) P44 : AN100, CMPC10 , CMPC11 , CMPC32 , CMPC33 (100/80/64 ピン) P45 : AN101, CMPC02 , CMPC03 , CMPC20 , CMPC21 (100/80/64 ピン) P46 : AN102, CMPC12 , CMPC13 , CMPC30 , CMPC31 (100/80/64 ピン) P47 : AN103 (100/80 ピン)	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P40 : AN000, CMPC00, CMPC01, CMPC22 , CMPC23 (144/100 ピン) P41 : AN001 (144/100 ピン) P42 : AN002 (144/100 ピン) P43 : AN003 (144/100 ピン) P44 : AN100, CMPC10 , CMPC11 , CMPC32 , CMPC33 (144/100 ピン) P45 : AN101, CMPC02 , CMPC03 , CMPC20 , CMPC21 (144/100 ピン) P46 : AN102, CMPC12 , CMPC13 , CMPC30 , CMPC31 (144/100 ピン) P47 : AN103 (144/100 ピン)	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P40 : AN000, CMPC00, CMPC01 (100/144 ピン) P41 : AN001, CMPC10 , CMPC11 (100/144 ピン) P42 : AN002, CMPC20 , CMPC21 (100/144 ピン) P43 : AN003 (100/144 ピン) P44 : AN100, CMPC30 , CMPC31 (100/144 ピン) P45 : AN101, CMPC40 , CMPC41 (100/144 ピン) P46 : AN102, CMPC50 , CMPC51 (100/144 ピン) P47 : AN103 (100/144 ピン)

表 2.40 P5n 端子機能制御レジスタ (P5nPFS) の比較

レジスタ	ビット	RX24T (n = 0~5)	RX24U (n = 0~5)	RX72T (n = 0~5)
P5nPFS	ASEL	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P50 : AN206 (100/80/64 ピン) P51 : AN207 (100/80/64 ピン) P52 : AN208 (100/80/64 ピン) P53 : AN209 (100/80/64 ピン) P54 : AN210 (100/80/64 ピン) P55 : AN211 (100/80 ピン)	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P50 : AN206 (144 ピン) P51 : AN207 (144 ピン) P52 : AN208 (144/100 ピン) P53 : AN209 (144/100 ピン) P54 : AN210 (144/100 ピン) P55 : AN211 (144/100 ピン)	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P50 : AN204 , CMPC42 (100 ^(注1) /144 ピン) P51 : AN205 , CMPC52 (100 ^(注1) /144 ピン) P52 : AN200 , CMPC02 (100/144 ピン) P53 : AN201 , CMPC12 (100/144 ピン) P54 : AN202 , CMPC22 (100/144 ピン) P55 : AN203 , CMPC32 (100/144 ピン)

注 1. RX72T グループでは PGA 疑似差動入力なし製品のみ対応

表 2.41 P6n 端子機能制御レジスタ (P6nPFS) の比較

レジスタ	ビット	RX24T (n = 0~5)	RX24U (n = 0~5)	RX72T (n = 0~5)
P6nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P60 : IRQ4 (100 ピン) P61 : IRQ5 (100 ピン) P62 : IRQ6 (100/80 ピン) P63 : IRQ7 (100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P60 : IRQ4 (144/100 ピン) P61 : IRQ5 (144/100 ピン) P62 : IRQ6 (144/100 ピン) P63 : IRQ7 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P60 : IRQ4 (100/144 ピン) P61 : IRQ5 (100/144 ピン) P62 : IRQ6 (100/144 ピン) P63 : IRQ7 (100/144 ピン) P64 : IRQ8 (100/144 ピン) P65 : IRQ9 (100/144 ピン)
P6nPFS	ASEL	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P60 : AN200 (100 ピン) P61 : AN201 (100 ピン) P62 : AN202 (100/80 ピン) P63 : AN203 (100 ピン) P64 : AN204 (100 ピン) P65 : AN205 (100 ピン)	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P60 : AN200 (144/100 ピン) P61 : AN201 (144/100 ピン) P62 : AN202 (144/100 ピン) P63 : AN203 (144/100 ピン) P64 : AN204 (144/100 ピン) P65 : AN205 (144/100 ピン)	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P60 : AN206, CMPC03 (100/144 ピン) P61 : AN207, CMPC13 (100/144 ピン) P62 : AN208, CMPC43 (100/144 ピン) P63 : AN209, CMPC23 (100/144 ピン) P64 : AN210, CMPC33, DA0 (100/144 ピン) P65 : AN211, CMPC53, DA1 (100/144 ピン)

表 2.42 P7n 端子機能制御レジスタ (P7nPFS) の比較

レジスタ	ビット	RX24T (n = 0~6)	RX24U (n = 0~6)	RX72T (n = 0~6)
P70PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00111b : POE0#	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00111b : POE0# 01010b : CTS9#/RTS9#/SS9#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000111b : POE0# 001010b : CTS9#/RTS9#/SS9# 010100b : GTETRGA 010101b : GTETRGA 010110b : GTETRG 010111b : GTETRGD

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~6)	RX24U (n = 0~6)	RX72T (n = 0~6)
P71PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC3B 00011b : MTIOC3B# (注 1) 10100b : GTIOC0A (注 1) 10110b : GTIOC0A# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC3B 00011b : MTIOC3B# 10100b : GTIOC0A 10110b : GTIOC0A#	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIOC3B 000011b : MTIOC3B# 010100b : GTIOC0A 010101b : GTIOC4A 010110b : GTIOC0A# 010111b : GTIOC4A#
P72PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC4A 00011b : MTIOC4A# (注 1) 10100b : GTIOC1A (注 1) 10110b : GTIOC1A# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC4A 00011b : MTIOC4A# 10100b : GTIOC1A 10110b : GTIOC1A#	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIOC4A 000011b : MTIOC4A# 010100b : GTIOC1A 010101b : GTIOC5A 010110b : GTIOC1A# 010111b : GTIOC5A#
P73PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC4B 00011b : MTIOC4B# (注 1) 10100b : GTIOC2A (注 1) 10110b : GTIOC2A# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC4B 00011b : MTIOC4B# 10100b : GTIOC2A 10110b : GTIOC2A#	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIOC4B 000011b : MTIOC4B# 010100b : GTIOC2A 010101b : GTIOC6A 010110b : GTIOC2A# 010111b : GTIOC6A#
P74PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC3D 00011b : MTIOC3D# (注 1) 10100b : GTIOC0B (注 1) 10110b : GTIOC0B# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC3D 00011b : MTIOC3D# 10100b : GTIOC0B 10110b : GTIOC0B#	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIOC3D 000011b : MTIOC3D# 010100b : GTIOC0B 010101b : GTIOC4B 010110b : GTIOC0B# 010111b : GTIOC4B#
P75PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC4C 00011b : MTIOC4C# (注 1) 10100b : GTIOC1B (注 1) 10110b : GTIOC1B# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC4C 00011b : MTIOC4C# 10100b : GTIOC1B 10110b : GTIOC1B#	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIOC4C 000011b : MTIOC4C# 010100b : GTIOC1B 010101b : GTIOC5B 010110b : GTIOC1B# 010111b : GTIOC5B#

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~6)	RX24U (n = 0~6)	RX72T (n = 0~6)
P76PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC4D 00011b : MTIOC4D# (注 1) 10100b : GTIOC2B (注 1) 10110b : GTIOC2B# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC4D 00011b : MTIOC4D# 10100b : GTIOC2B 10110b : GTIOC2B#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC4D 000011b : MTIOC4D# 010100b : GTIOC2B 010101b : GTIOC6B 010110b : GTIOC2B# 010111b : GTIOC6B#
P7nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P70 : IRQ5 (100/80/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P70 : IRQ5 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P70 : IRQ5-DS (100/144 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.43 P8n 端子機能制御レジスタ (P8nPFS) の比較

レジスタ	ビット	RX24T (n = 0~2)	RX24U (n = 0~4)	RX72T (n = 0~2)
P80PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIC5W 00011b : MTIC5W# (注 1) 00101b : TMRI4 01010b : RXD6/SMISO6/SSCL6	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIC5W 00011b : MTIC5W# 00101b : TMRI4 01010b : RXD6/SMISO6/SSCL6	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIC5W 000011b : MTIC5W# 000101b : TMRI4 001010b : RXD6/SMISO6/SSCL6 001100b : RXD12/SMISO12/ SSCL12/RDX12 011110b : COMP3
P81PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIC5V 00011b : MTIC5V# (注 1) 00101b : TMCi4 01010b : TXD6/SMOSI6/SSDA6	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIC5V 00011b : MTIC5V# 00101b : TMCi4 01010b : TXD6/SMOSI6/SSDA6	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIC5V 000011b : MTIC5V# 000101b : TMCi4 001010b : TXD6/SMOSI6/SSDA6 001100b : TXD12/SMOSI12/ SSDA12/TXDX12/ SIOX12 011110b : COMP4

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~2)	RX24U (n = 0~4)	RX72T (n = 0~2)
P82PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIC5U 00011b : MTIC5U# (注1) 00101b : TMO4 01010b : SCK6	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIC5U 00011b : MTIC5U# 00101b : TMO4 01010b : SCK6	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIC5U 000011b : MTIC5U# 000101b : TMO4 001010b : SCK6 001100b : SCK12 011110b : COMP5
P83PFS	-	-	P83 端子機能制御レジスタ	-
P84PFS	-	-	P84 端子機能制御レジスタ	-
P8nPFS	ISEL	-	-	割り込み入力機能選択ビット

注 1. RX24T グループではチップバージョン B のみ

表 2.44 P9n 端子機能制御レジスタ (P9nPFS) の比較

レジスタ	ビット	RX24T (n = 0~6)	RX24U (n = 0~6)	RX72T (n = 0~6)
P90PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC7D 00011b : MTIOC7D# (注1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC7D 00011b : MTIOC7D#	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIOC7D 000011b : MTIOC7D# 010100b : GTIOC6B 010101b : GTIOC9B 010110b : GTIOC6B# 010111b : GTIOC9B#
P91PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC7C 00011b : MTIOC7C# (注1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC7C 00011b : MTIOC7C#	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIOC7C 000011b : MTIOC7C# 010100b : GTIOC5B 010101b : GTIOC8B 010110b : GTIOC5B# 010111b : GTIOC8B#
P92PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC6D 00011b : MTIOC6D# (注1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC6D 00011b : MTIOC6D#	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIOC6D 000011b : MTIOC6D# 010100b : GTIOC4B 010101b : GTIOC7B 010110b : GTIOC4B# 010111b : GTIOC7B#

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~6)	RX24U (n = 0~6)	RX72T (n = 0~6)
P93PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC7B 00011b : MTIOC7B# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC7B 00011b : MTIOC7B#	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIOC7B 000011b : MTIOC7B# 010100b : GTIOC6A 010101b : GTIOC9A 010110b : GTIOC6A# 010111b : GTIOC9A#
P94PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC7A 00011b : MTIOC7A# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC7A 00011b : MTIOC7A#	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIOC7A 000011b : MTIOC7A# 010100b : GTIOC5A 010101b : GTIOC8A 010110b : GTIOC5A# 010111b : GTIOC8A#
P95PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC6B 00011b : MTIOC6B# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC6B 00011b : MTIOC6B#	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIOC6B 000011b : MTIOC6B# 010100b : GTIOC4A 010101b : GTIOC7A 010110b : GTIOC4A# 010111b : GTIOC7A#
P96PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00111b : POE4#	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00111b : POE4# 01010b : CTS8#/RTS8#/SS8#	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000111b : POE4# 001010b : CTS8#/RTS8#/SS8# 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRGC 010111b : GTETRGD
P9nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する P96 : IRQ4 (100/80/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する P96 : IRQ4 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する P96 : IRQ4-DS (100/144 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.45 PAn 端子機能制御レジスタ(PAnPFS)の比較

レジスタ	ビット	RX24T (n = 0~5)	RX24U (n = 0~7)	RX72T (n = 0~7)
PA0PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC6C 00010b : MTIOC6C# (注 1) 00101b : TMO2 01101b : SSLA3 10000b : CTXD0 (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC6C 00011b : MTIOC6C# 00101b : TMO2 01101b : SSLA3 10000b : CTXD0	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC6C 000011b : MTIOC6C# 000101b : TMO2 001010b : SCK9 001011b : TXD11/SMOSI11/SSDA11 001101b : SSLA3 010000b : CTX0 010001b : USB0_EXICEN 010010b : USB0_VBUSEN
PA1PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC6A 00010b : MTIOC6A# (注 1) 00101b : TMO4 01001b : ADTRG0# 01101b : SSLA2 10000b : CRXD0 (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC6A 00011b : MTIOC6A# 00101b : TMO4 01001b : ADTRG0# 01101b : SSLA2 10000b : CRXD0	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC6A 000011b : MTIOC6A# 000101b : TMO4 001001b : ADTRG0# 001010b : TXD9/SMOSI9/SSDA9 001011b : RXD11/SMISO11/SSCL11 001101b : SSLA2 010000b : CRX0 010001b : USB0_ID 010010b : USB0_OVRCURA
PA2PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC2B 00010b : MTIOC2B# (注 1) 00101b : TMO7 01010b : CTS6#/RTS6#/SS6# 01101b : SSLA1 10100b : GTADSM1 (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC2B 00011b : MTIOC2B# 00101b : TMO7 01010b : CTS6#/RTS6#/SS6# 01101b : SSLA1 10100b : GTADSM1	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC2B 000011b : MTIOC2B# 000101b : TMO7 001010b : CTS6#/RTS6#/SS6# 001011b : RXD9/SMISO9/SSCL9 001100b : SCK11 001101b : SSLA1 010100b : GTADSM1

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~5)	RX24U (n = 0~7)	RX72T (n = 0~7)
PA3PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC2A 00010b : MTIOC2A# (注 1) 00101b : TMRI7 01101b : SSLA0 10100b : GTADSM0 (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC2A 00011b : MTIOC2A# 00101b : TMRI7 01101b : SSLA0 10100b : GTADSM0	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIOC2A 000011b : MTIOC2A# 000101b : TMRI7 001010b : TXD9/SMOSI9/SSDA9 001011b : SCK8 001101b : SSLA0 010100b : GTADSM0
PA4PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC1B 00010b : MTIOC1B# (注 1) 00101b : TMC17 01001b : ADTRG0# 01010b : SCK6 01101b : RSPCKA	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC1B 00011b : MTIOC1B# 00101b : TMC17 01001b : ADTRG0# 01010b : SCK6 01101b : RSPCKA	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIOC1B 000011b : MTIOC1B# 000101b : TMC17 001001b : ADTRG0# 001010b : SCK6 001011b : TXD8/SMOSI8/SSDA8 001101b : RSPCKA
PA5PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC1A 00010b : MTIOC1A# (注 1) 00101b : TMC13 01001b : ADTRG1# 01010b : RXD6/SMISO6/SSCL6 01101b : MISOA	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC1A 00011b : MTIOC1A# 00101b : TMC13 01001b : ADTRG1# 01010b : RXD6/SMISO6/SSCL6 01101b : MISOA	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000001b : MTIOC1A 000011b : MTIOC1A# 000101b : TMC13 001001b : ADTRG1# 001010b : RXD6/SMISO6/SSCL6 001011b : RXD8/SMISO8/SSCL8 001101b : MISOA
PA6PFS	-	-	PA6 端子機能制御レジスタ	PA6 端子機能制御レジスタ
PA7PFS	-	-	PA7 端子機能制御レジスタ	PA7 端子機能制御レジスタ
PAnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA5 : IRQ1 (100/80 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA5 : IRQ1 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA1 : IRQ14-DS (100/144 ピン) PA5 : IRQ1 (100/144 ピン) PA6 : IRQ7 (144 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.46 PBn 端子機能制御レジスタ(PBnPFS)の比較

レジスタ	ビット	RX24T (n = 0~7)	RX24U (n = 0~7)	RX72T (n = 0~7)
PB0PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC0D 00011b : MTIOC0D# (注 1) 00101b : TMO0 01001b : ADTRG2# 01010b : TXD6/SMOSI6/SSDA6 01101b : MOSIA	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC0D 00011b : MTIOC0D# 00101b : TMO0 01001b : ADTRG2# 01010b : TXD6/SMOSI6/SSDA6 01101b : MOSIA	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC0D 000011b : MTIOC0D# 000101b : TMO0 001001b : ADTRG2# 001010b : TXD6/SMOSI6/SSDA6 001011b : CTS11#/RTS11#/SS11# 001101b : MOSIA
PB1PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC0C 00011b : MTIOC0C# (注 1) 00101b : TMCIO 01001b : ADSM1 01010b : RXD6/SMISO6/SSCL6 01111b : SCL0	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC0C 00011b : MTIOC0C# 00101b : TMCIO 01001b : ADSM1 01010b : RXD6/SMISO6/SSCL6 01111b : SCL0	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC0C 000011b : MTIOC0C# 000101b : TMCIO 001001b : ADSM1 001010b : RXD6/SMISO6/SSCL6 001111b : SCL 010100b : GTADSM1
PB2PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00011b : MTIOC0B# (注 1) 00101b : TMRIO 01001b : ADSM0 01010b : TXD6/SMOSI6/SSDA6 01111b : SDA0	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00011b : MTIOC0B# 00101b : TMRIO 01001b : ADSM0 01010b : TXD6/SMOSI6/SSDA6 01111b : SDA0	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC0B 000011b : MTIOC0B# 000101b : TMRIO 001001b : ADSM0 001010b : TXD6/SMOSI6/SSDA6 001111b : SDA 010100b : GTADSM0
PB3PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00011b : MTIOC0A# (注 1) 00111b : CACREF 01010b : SCK6 01101b : RSPCKA	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00011b : MTIOC0A# 00111b : CACREF 01010b : SCK6 01101b : RSPCKA	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC0A 000011b : MTIOC0A# 000111b : CACREF 001010b : SCK6 001101b : RSPCKA

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~7)	RX24U (n = 0~7)	RX72T (n = 0~7)
PB4PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00111b : POE8# 01010b : CTS5#/RTS5#/SS5# 10100b : GTETRG (注 1) 10101b : GTECLKD (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00111b : POE8# 01010b : CTS5#/RTS5#/SS5# 10100b : GTETRG 10101b : GTECLKD	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000111b : POE8# 001010b : CTS5#/RTS5#/SS5# 001011b : SCK11 001100b : CTS11#/RTS11#/SS11# 010001b : USB0_OVRCURB 010100b : GTETRGA 010101b : GTETRGRB 010110b : GTETRGC 010111b : GTETRGRD
PB5PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01010b : TXD5 /SMOSI5 /SSDA5 10100b : GTIOC2B (注 1) 10110b : GTIOC2B# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01010b : TXD5/SMOSI5/SSDA5 10100b : GTIOC2B 10110b : GTIOC2B#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 001010b : TXD5/SMOSI5/SSDA5 001011b : TXD11/SMOSI11/SSDA11 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 010000b : CTX0 010001b : USB0_VBUSEN 010100b : GTIOC2B 010110b : GTIOC2B#
PB6PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01010b : RXD5/SMISO5/SSCL5 10100b : GTIOC2A (注 1) 10110b : GTIOC2A# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01010b : RXD5/SMISO5/SSCL5 10100b : GTIOC2A 10110b : GTIOC2A#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 001010b : RXD5/SMISO5/SSCL5 001011b : RXD11/SMISO11/SSCL11 001100b : RXD12/SMISO12/SSCL12/ RXDX12 010000b : CRX0 010001b : USB0_OVRCURA 010100b : GTIOC2A 010110b : GTIOC2A#

レジスタ	ビット	RX24T (n = 0~7)	RX24U (n = 0~7)	RX72T (n = 0~7)
PB7PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01010b : SCK5 10100b : GTIOC1B (注1) 10110b : GTIOC1B# (注1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01010b : SCK5 10100b : GTIOC1B 10110b : GTIOC1B#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 001010b : SCK5 001011b : SCK11 001100b : SCK12 010001b : USB0_OVRCURB 010100b : GTIOC1B 010110b : GTIOC1B#
PBnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB4 : IRQ3 (100/80/64 ピン) PB6 : IRQ5 (100/80/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB4 : IRQ3 (144/100 ピン) PB6 : IRQ5 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB0 : IRQ8 (100/144 ピン) PB1 : IRQ4 (100/144 ピン) PB3 : IRQ9 (100/144 ピン) PB4 : IRQ3-DS (100/144 ピン) PB6 : IRQ2 (100/144 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.47 PCn 端子機能制御レジスタ(PCnPFS)の比較

レジスタ	ビット	RX24T	RX24U (n = 0~6)	RX72T (n = 0~6)
PC0PFS	-	-	PC0 端子機能制御レジスタ	PC0 端子機能制御レジスタ
	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01010b : RXD8/SMISO8/SSCL8 11110b : COMP3	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC0B 000011b : MTIOC0B# 001010b : RXD8/SMISO8/SSCL8 010001b : USB0_VBUS 011110b : COMP3
PC1PFS	-	-	PC1 端子機能制御レジスタ	PC1 端子機能制御レジスタ
	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01001b : ADSM1 01010b : TXD8/SMOSI8/SSDA8 10100b : GTADSM1	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC0C 000011b : MTIOC0C# 001001b : ADSM1 001010b : TXD8/SMOSI8/SSDA8 010001b : USB0_EXICEN 010010b : USB0_VBUSEN 010100b : GTADSM1 011110b : COMP4

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T	RX24U (n = 0~6)	RX72T (n = 0~6)
PC2PFS	-	-	PC2 端子機能制御レジスタ	PC2 端子機能制御レジスタ
	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01001b : ADSTM0 01010b : SCK8 10100b : GTADSTM0	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC0D 000011b : MTIOC0D# 001001b : ADSTM0 001010b : SCK8 010001b : USB0_ID 010010b : USB0_OVRCURA 010100b : GTADSTM0 011110b : COMP5
PC3PFS	-	-	PC3 端子機能制御レジスタ	PC3 端子機能制御レジスタ
	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01010b : RXD1/SMISO1/SSCL1	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC9D 000011b : MTIOC9D# 001010b : RXD1/SMISO1/SSCL1 001100b : RXD12/SMISO12/SSCL12/ RXDX12 011110b : COMP4
PC4PFS	-	-	PC4 端子機能制御レジスタ	PC4 端子機能制御レジスタ
	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01001b : ADST2 01010b : TXD1/SMOSI1/SSDA1	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC9B 000011b : MTIOC9B# 001001b : ADST2 001010b : TXD1/SMOSI1/SSDA1 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 011110b : COMP5
PC5PFS	-	-	PC5 端子機能制御レジスタ	PC5 端子機能制御レジスタ
	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC1B 00011b : MTIOC1B# 01011b : TXD11/SMOSI11/SSDA11	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC1B 000010b : MTIOC9D 000011b : MTIOC1B# 000100b : MTIOC9D# 001011b : TXD11/SMOSI11/SSDA11 010000b : CTX0

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T	RX24U (n = 0~6)	RX72T (n = 0~6)
PC6PFS	-	-	PC6 端子機能制御レジスタ	PC6 端子機能制御レジスタ
	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC1A 00011b : MTIOC1A# 01011b : RXD11/SMISO11/SSCL11	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC1A 000010b : MTIOC9C 000011b : MTIOC1A# 000100b : MTIOC9C# 001011b : RXD11/SMISO11/SSCL11 010000b : CRX0
PCnPFS	ISEL	-	-	割り込み入力機能選択ビット

表 2.48 PDn 端子機能制御レジスタ (PDnPFS) の比較

レジスタ	ビット	RX24T (n = 0~7)	RX24U (n = 0~7)	RX72T (n = 0~7)
PD0PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMO6 01101b : RSPCKA 10100b : GTIOC1A (注 1) 10110b : GTIOC1A# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMO6 01101b : RSPCKA 10100b : GTIOC1A 10110b : GTIOC1A#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000101b : TMO6 001011b : TXD8/SMOSI8/SSDA8 001101b : RSPCKA 010100b : GTIOC3B 010101b : GTIOC1A 010110b : GTIOC3B# 010111b : GTIOC1A#
PD1PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMO2 01101b : MISOA 10100b : GTIOC0B (注 1) 10110b : GTIOC0B# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMO2 01101b : MISOA 10100b : GTIOC0B 10110b : GTIOC0B#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000101b : TMO2 001011b : RXD8/SMISO8/SSCL8 001101b : MISOA 010100b : GTIOC3A 010101b : GTIOC0B 010110b : GTIOC3A# 010111b : GTIOC0B#

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~7)	RX24U (n = 0~7)	RX72T (n = 0~7)
PD2PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMC11 00110b : TMO4 01010b : SCK5 01101b : MOSIA 10100b : GTIOC0A (注1) 10110b : GTIOC0A# (注1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMC11 00110b : TMO4 01010b : SCK5 01101b : MOSIA 10100b : GTIOC0A 10110b : GTIOC0A#	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000101b : TMC11 000110b : TMO4 001010b : SCK5 001011b : SCK8 001101b : MOSIA 010001b : USB0_VBUS 010100b : GTIOC2B 010101b : GTIOC0A 010110b : GTIOC2B# 010111b : GTIOC0A#
PD3PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMO0 01010b : TXD1/SMOSI1/SSDA1 10101b : GTECLKC (注1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMO0 01010b : TXD1/SMOSI1/SSDA1 01011b : TXD11/SMOSI11/SSDA11 10101b : GTECLKC	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000101b : TMO0 001010b : TXD1/SMOSI1/SSDA1 001011b : TXD11/SMOSI11/SSDA11 010100b : GTIOC2A 010101b : GTETRGC 010110b : GTIOC2A#
PD4PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMC10 00110b : TMC16 01010b : SCK1 10101b : GTECLKB (注1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMC10 00110b : TMC16 01010b : SCK1 01011b : SCK11 10101b : GTECLKB	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000101b : TMC10 000110b : TMC16 001010b : SCK1 001011b : SCK11 010100b : GTIOC1B 010101b : GTETRGB 010110b : GTIOC1B#
PD5PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMRI0 00110b : TMRI6 01010b : RXD1/SMISO1/SSCL1 10101b : GTECLKA (注1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMRI0 00110b : TMRI6 01010b : RXD1/SMISO1/SSCL1 01011b : RXD11/SMISO11/SSCL11 10101b : GTECLKA	端子機能選択ビット (b5-b0) b5 b0 00000b : Hi-Z 000101b : TMRI0 000110b : TMRI6 001010b : RXD1/SMISO1/SSCL1 001011b : RXD11/SMISO11/SSCL11 010100b : GTIOC1A 010101b : GTETRGA 010110b : GTIOC1A#

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~7)	RX24U (n = 0~7)	RX72T (n = 0~7)
PD6PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC9C 00011b : MTIOC9C# (注 1) 00101b : TMO1 01001b : ADST0 01010b : CTS1#/RTS1#/SS1# 01101b : SSLA0 10100b : GTIOC3B (注 1) 10110b : GTIOC3B# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC9C 00011b : MTIOC9C# 00101b : TMO1 01001b : ADST0 01010b : CTS1#/RTS1#/SS1# 01011b : CTS11#/RTS11#/SS11# 01101b : SSLA0 10100b : GTIOC3B 10110b : GTIOC3B#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC9C 000011b : MTIOC9C# 000101b : TMO1 001001b : ADST0 001010b : CTS1#/RTS1#/SS1# 001011b : CTS11#/RTS11#/SS11# 001101b : SSLA0 010100b : GTIOC0B 010101b : GTIOC3B 010110b : GTIOC0B# 010111b : GTIOC3B#
PD7PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC9A 00011b : MTIOC9A# (注 1) 00101b : TMRI1 00110b : TMRI5 01010b : TXD5/SMOSI5/SSDA5 (注 1) 01101b : SSLA1 10100b : GTIOC3A (注 1) 10110b : GTIOC3A# (注 1)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC9A 00011b : MTIOC9A# 00101b : TMRI1 00110b : TMRI5 01010b : TXD5/SMOSI5/SSDA5 01101b : SSLA1 10100b : GTIOC3A 10110b : GTIOC3A#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC9A 000011b : MTIOC9A# 000101b : TMRI1 000110b : TMRI5 001010b : TXD5/SMOSI5/SSDA5 001101b : SSLA1 010000b : CTX0 010100b : GTIOC0A 010101b : GTIOC3A 010110b : GTIOC0A# 010111b : GTIOC3A#
PDnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する PD4 : IRQ2 (100/80/64 ピン) PD5 : IRQ3 (100/80/64 ピン) PD6 : IRQ5 (100/80/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する PD4 : IRQ2 (144/100 ピン) PD5 : IRQ3 (144/100 ピン) PD6 : IRQ5 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する PD4 : IRQ2 (100/144 ピン) PD5 : IRQ6 (100/144 ピン) PD6 : IRQ5 (100/144 ピン) PD7 : IRQ8 (100/144 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.49 PEn 端子機能制御レジスタ(PEnPFS)の比較

レジスタ	ビット	RX24T (n = 0~5)	RX24U (n = 0~6)	RX72T (n = 0~6)
PE0PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC9B 00011b : MTIOC9B# (注1) 00101b : TMC11 00110b : TMC15 01010b : RXD5/SMISO5/SSCL5 (注1) 01101b : SSLA2	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC9B 00011b : MTIOC9B# 00101b : TMC11 00110b : TMC15 01010b : RXD5/SMISO5/SSCL5 01101b : SSLA2	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC9B 000011b : MTIOC9B# 000101b : TMC11 000110b : TMC15 001010b : RXD5/SMISO5/SSCL5 001101b : SSLA2 010000b : CRX0 010001b : USB0_OVRCURB
PE1PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC9D 00011b : MTIOC9D# (注1) 00101b : TMO5 01010b : CTS5#/RTS5#/SS5# 01101b : SSLA3	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00001b : MTIOC9D 00011b : MTIOC9D# 00101b : TMO5 01010b : CTS5#/RTS5#/SS5# 01101b : SSLA3	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000001b : MTIOC9D 000011b : MTIOC9D# 000101b : TMO5 001010b : CTS5#/RTS5#/SS5# 001100b : CTS12#/RTS12#/SS12# 001101b : SSLA3
PE2PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00111b : POE10#	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00111b : POE10#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000111b : POE10#
PE3PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00010b : MTCLKD 00100b : MTCLKD# (注1) 00111b : POE11#	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00010b : MTCLKD 00100b : MTCLKD# 00111b : POE11#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000010b : MTCLKD 000100b : MTCLKD# 000111b : POE11# 001010b : CTS9#/RTS9#/SS9# 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRGC 010111b : GTETRGD

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~5)	RX24U (n = 0~6)	RX72T (n = 0~6)
PE4PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX72T)	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00010b : MTCLKC 00100b : MTCLKC# (注1) 00111b : POE10#	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00010b : MTCLKC 00100b : MTCLKC# 00111b : POE10#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000010b : MTCLKC 000100b : MTCLKC# 000111b : POE10# 001010b : SCK9 010100b : GTETRGA 010101b : GTETRGA 010110b : GTETRG 010111b : GTETRGD
PE5PFS	PSEL[5:0]	-	-	端子機能選択ビット
PE6PFS	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00111b : POE10#	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000111b : POE10# 010100b : GTETRGA 010101b : GTETRGA 010110b : GTETRG 010111b : GTETRGD
PEnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE3 : IRQ2 (100/80 ピン) PE4 : IRQ1 (100/80 ピン) PE5 : IRQ0 (100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE3 : IRQ2 (144/100 ピン) PE4 : IRQ1 (144/100 ピン) PE5 : IRQ0 (144/100 ピン) PE6 : IRQ3 (144 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE0 : IRQ7 (100/144 ピン) PE1 : IRQ15 (100/144 ピン) PE3 : IRQ2-DS (100/144 ピン) PE4 : IRQ1 (100/144 ピン) PE5 : IRQ0 (100/144 ピン) PE6 : IRQ3 (144 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.50 PFn 端子機能制御レジスタ (PFnPFS) の比較

レジスタ	ビット	RX24T	RX24U (n = 0~3)	RX72T (n = 0~3)
PF0PFS	-	-	PF0 端子機能制御レジスタ	PF0 端子機能制御レジスタ
	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMO1 01011b : TXD11/SMOSI11/SSDA11 11110b : COMP3	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000101b : TMO1 001011b : TXD11/SMOSI11/SSDA11 010100b : GTETRGD 011110b : COMP3
PF1PFS	-	-	PF1 端子機能制御レジスタ	PF1 端子機能制御レジスタ
	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMO5 01011b : RXD11/SMISO11/SSCL11 11110b : COMP2	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000101b : TMO5 001011b : RXD11/SMISO11/SSCL11 010100b : GTETRGC 011110b : COMP2
PF2PFS	-	-	PF2 端子機能制御レジスタ	PF2 端子機能制御レジスタ
	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMO3 01011b : SCK11 10000b : CTXD0 11110b : COMP1	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000101b : TMO3 001011b : SCK11 010000b : CTX0 010100b : GTETRGB 011110b : COMP1
PF3PFS	-	-	PF3 端子機能制御レジスタ	PF3 端子機能制御レジスタ
	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 00101b : TMO7 01011b : CTS11#/RTS11#/SS11# 10000b : CRXD0 11110b : COMP0	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 000101b : TMO7 001011b : CTS11#/RTS11#/SS11# 010000b : CRX0 010100b : GTETRGA 011110b : COMP0
PFnPFS	ISEL	-	-	割り込み入力機能選択ビット

表 2.51 PGn 端子機能制御レジスタ (PGnPFS) の比較

レジスタ	ビット	RX24T	RX24U (n = 0~2)	RX72T (n = 0~2)
PG0PFS	-	-	PG0 端子機能制御レジスタ	PG0 端子機能制御レジスタ
	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01010b : RXD9/SMISO9/SSCL9 11110b : COMP2	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 001010b : RXD9/SMISO9/SSCL9 010101b : GTIOC1B 010111b : GTIOC1B# 011110b : COMP2
PG1PFS	-	-	PG1 端子機能制御レジスタ	PG1 端子機能制御レジスタ
	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01010b : TXD9/SMOSI9/SSDA9 11110b : COMP1	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 001010b : TXD9/SMOSI9/SSDA9 010101b : GTIOC0A 010111b : GTIOC0A# 011110b : COMP1
PG2PFS	-	-	PG2 端子機能制御レジスタ	PG2 端子機能制御レジスタ
	PSEL[4:0] (RX24U) PSEL[5:0] (RX72T)	-	端子機能選択ビット (b4-b0) b4 b0 00000b : Hi-Z 01010b : SCK9 10100b : GTETRG 11110b : COMP0	端子機能選択ビット (b5-b0) b5 b0 000000b : Hi-Z 001010b : SCK9 010100b : GTETRG 010101b : GTIOC0B 010111b : GTIOC0B# 011110b : COMP0
PGnPFS	ISEL	-	-	割り込み入力機能選択ビット

表 2.52 PHn 端子機能制御レジスタ (PHnPFS) の比較

レジスタ	ビット	RX24T	RX24U	RX72T
PHnPFS	-	-	-	PHn 端子機能制御レジスタ (n = 0~7)

表 2.53 PKn 端子機能制御レジスタ (PKnPFS) の比較

レジスタ	ビット	RX24T	RX24U	RX72T
PKnPFS	-	-	-	PKn 端子機能制御レジスタ (n = 0~2)

表 2.54 マルチファンクションピンコントローラのレジスタ比較

レジスタ	ビット	RX24T(MPC)/RX24U(MPC)	RX72T(MPC)
PFCSE	-	-	CS 出力許可レジスタ
PFCSS0	-	-	CS 出力端子選択レジスタ 0
PFAOE0	-	-	アドレス出力許可レジスタ 0
PFAOE1	-	-	アドレス出力許可レジスタ 1
PFBCR0	-	-	外部バス制御レジスタ 0
PFBCR1	-	-	外部バス制御レジスタ 1
PFBCR2	-	-	外部バス制御レジスタ 2
PFBCR3	-	-	外部バス制御レジスタ 3
PFBCR4	-	-	外部バス制御レジスタ 4

2.15 マルチファンクションタイマパルスユニット 3

表 2.55 にマルチファンクションタイマパルスユニット 3 の概要比較を、表 2.56 にマルチファンクションタイマパルスユニット 3 のレジスタ比較を示します。

表 2.55 マルチファンクションタイマパルスユニット 3 の概要比較

項目	RX24T(MTU3d)/RX24U(MTU3d)	RX72T(MTU3d)
パルス入出力	最大 28 本	最大 28 本
パルス入力	3 本	3 本
カウントクロック	チャンネルごとに 11 種類 (MTU0、MTU9 は 14 種類、 MTU2 は 12 種類、 MTU5 は 10 種類、 MTU1 & MTU2 (LWA = 1 のとき) は 4 種類)	チャンネルごとに 11 種類 (MTU0、MTU9 は 14 種類、 MTU2 は 12 種類、 MTU5 は 10 種類、 MTU1 & MTU2 (LWA = 1 のとき) は 4 種類)
動作周波数	~80MHz	~200MHz
設定可能動作	【MTU0~MTU4, MTU6, MTU7, MTU9】 - コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定可能) - カウンタクリア動作 - 複数のタイマカウンタ (TCNT) への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 14 相の PWM 出力	【MTU0~MTU4, MTU6, MTU7, MTU9】 - コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定可能) - カウンタクリア動作 - 複数のタイマカウンタ (TCNT) への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 14 相の PWM 出力
	【MTU0, MTU3, MTU4, MTU6, MTU7, MTU9】 バッファ動作を設定可能	【MTU0, MTU3, MTU4, MTU6, MTU7, MTU9】 バッファ動作を設定可能
	【MTU1, MTU2】 - 独立に位相計数モードを設定可能 - MTU1、MTU2 連動の 32 ビット位相計数モードを設定可能 (TMDR3.LWA = 1 設定時) - カスケード接続動作が可能	【MTU1, MTU2】 - 独立に位相計数モードを設定可能 - MTU1、MTU2 連動の 32 ビット位相計数モードを設定可能 (TMDR3.LWA = 1 設定時) - カスケード接続動作が可能
	【MTU3, MTU4, MTU6, MTU7】 - MTU3/MTU4、および MTU6/MTU7 の連動動作による相補 PWM、リセット PWM 動作で、6 相のポジ/ネガ計 12 相の出力が可能 - 相補 PWM モード時、タイマカウンタの山/谷もしくはバッファレジスタ (MTU4.TGRD, MTU7.TGRD) への書き込み時に、バッファレジスタからテンポラリレジスタへデータ転送可能 - 相補 PWM モードでダブルバッファ機能を設定可能	【MTU3, MTU4, MTU6, MTU7】 - MTU3/MTU4、および MTU6/MTU7 の連動動作による相補 PWM、リセット同期 PWM 動作で、6 相のポジ/ネガ計 12 相の出力が可能 - 相補 PWM モード時、タイマカウンタの山または谷のとき、またはバッファレジスタ (MTU4.TGRD, MTU7.TGRD) への書き込み時に、バッファレジスタからテンポラリレジスタへデータ転送可能 - 相補 PWM モードでダブルバッファ機能を設定可能
	【MTU3, MTU4】 MTU0 と連動させて、相補 PWM、リセット PWM を用いた AC 同期モータ (ブラシレス DC モータ) 駆動モードが設定可能で、2 種類 (チョッピング、レベル) の波形出力が選択可能	【MTU3, MTU4】 MTU0 と連動させて、相補 PWM、リセット同期 PWM を用いた AC 同期モータ (ブラシレス DC モータ) 駆動モードが設定可能で、2 種類 (チョッピング、レベル) の波形出力が選択可能

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目	RX24T(MTU3d)/RX24U(MTU3d)	RX72T(MTU3d)
設定可能動作	【MTU5】 - デッドタイム補償用カウンタとして使用することが可能 【MTU6, MTU7】 - MTU9 と連動させて、相補 PWM、リセット PWM を用いた AC 同期モータ（ブラシレス DC モータ）駆動モードが設定可能で、2 種類（チョッピング、レベル）の波形出力が選択可能	【MTU5】 - デッドタイム補償用カウンタとして使用することが可能 【MTU6, MTU7】 - MTU9 と連動させて、相補 PWM、リセット同期 PWM を用いた AC 同期モータ(ブラシレス DC モータ)駆動モードが設定可能で、2 種類(チョッピング、レベル)の波形出力が選択可能
割り込み間引き機能	相補 PWM モード時に、カウンタの山/谷での割り込み、および A/D コンバータの変換スタートトリガを間引くことが可能	相補 PWM モード時に、カウンタの山、谷での割り込み、および A/D コンバータの変換スタートトリガを間引くことが可能
割り込み要因	45 種類	45 種類
バッファ動作	レジスタデータの自動転送（バッファレジスタからタイマレジスタへの転送）	レジスタデータの自動転送(バッファレジスタからタイマレジスタへの転送)
トリガ生成	- A/D コンバータの変換開始トリガを生成可能 - A/D 変換開始要求のディレイド機能により、任意のタイミングで A/D 変換開始が可能。また PWM 出力との同期動作が可能	- A/D コンバータの変換開始トリガを生成可能 - A/D 変換開始要求のディレイド機能により、任意のタイミングで A/D 変換開始が可能。また PWM 出力との同期動作が可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.56 マルチファンクションタイマパルスユニット 3 のレジスタ比較

レジスタ	ビット	RX24T(MTU3d)/RX24U(MTU3d)	RX72T(MTU3d)
TADSTRGR0	TADSMEN0	-	ADSM0 端子出力許可ビット
TADSTRGR1	TADSMEN1	-	ADSM1 端子出力許可ビット

2.16 ポートアウトプットイネーブル 3

表 2.57 にポートアウトプットイネーブル 3 の概要比較を、表 2.58 にポートアウトプットイネーブル 3 レジスタ比較を示します。

表 2.57 ポートアウトプットイネーブル 3 の概要比較

項目	RX24T(POE3b, POE3A)/ RX24U(POE3A)	RX72T(POE3B)
出力停止時の端子の状態	• ハイインピーダンス • 汎用入出力ポート (チップバージョン B のみ)	• ハイインピーダンス • 汎用入出力ポート
出力停止制御対象端子	• MTU の出力端子 —MTU0 端子(MTI0C0A, MTI0C0B, MTI0C0C, MTI0C0D) —MTU3 端子(MTI0C3B, MTI0C3D) —MTU4 端子(MTI0C4A, MTI0C4B, MTI0C4C, MTI0C4D) —MTU6 端子(MTI0C6B, MTI0C6D) —MTU7 端子(MTI0C7A, MTI0C7B, MTI0C7C, MTI0C7D) —MTU9 端子(MTI0C9A, MTI0C9B, MTI0C9C, MTI0C9D) • GPT の出力端子 (チップバージョン B のみ) —GPT0 端子(GTI0C0A, GTI0C0B) —GPT1 端子(GTI0C1A, GTI0C1B) —GPT2 端子(GTI0C2A, GTI0C2B) —GPT3 端子(GTI0C3A, GTI0C3B)	• MTU の出力端子 —MTU0 端子(MTI0C0A, MTI0C0B, MTI0C0C, MTI0C0D) —MTU3 端子(MTI0C3B, MTI0C3D) —MTU4 端子(MTI0C4A, MTI0C4B, MTI0C4C, MTI0C4D) —MTU6 端子(MTI0C6B, MTI0C6D) —MTU7 端子(MTI0C7A, MTI0C7B, MTI0C7C, MTI0C7D) —MTU9 端子(MTI0C9A, MTI0C9B, MTI0C9C, MTI0C9D) • GPTW の出力端子 —GPTW0 端子(GTI0C0A, GTI0C0B) —GPTW1 端子(GTI0C1A, GTI0C1B) —GPTW2 端子(GTI0C2A, GTI0C2B) —GPTW3 端子(GTI0C3A, GTI0C3B) —GPTW4 端子(GTI0C4A, GTI0C4B) —GPTW5 端子(GTI0C5A, GTI0C5B) —GPTW6 端子(GTI0C6A, GTI0C6B) —GPTW7 端子(GTI0C7A, GTI0C7B) —GPTW8 端子(GTI0C8A, GTI0C8B) —GPTW9 端子(GTI0C9A, GTI0C9B)
出力停止要求発生条件	• 入力端子の変化 : POE0#, POE4#, POE8#, POE10#, POE11#, POE12#端子に信号が入力されたとき • レジスタ設定をしたとき • メインクロック発生回路の発振停止を検出したとき • コンパレータ C(CMPC)の出力を検出したとき	• 入力端子の変化 POE0#, POE4#, POE8#, POE9#, POE10#, POE11#, POE12#, POE13#, POE14#端子に信号が入力されたとき • SPOER レジスタを設定したとき • メインクロック発生回路の発振停止を検出したとき • コンパレータ C(CMPC)の出力を検出したとき

項目	RX24T(POE3b, POE3A)/ RX24U(POE3A)	RX72T(POE3B)
出力停止要求発生条件	出力端子の短絡： 以下の組み合わせの出力信号レベル(アクティブレベル)が1サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 —MTIOC3B と MTIOC3D —MTIOC4A と MTIOC4C —MTIOC4B と MTIOC4D —MTIOC6B と MTIOC6D —MTIOC7A と MTIOC7C —MTIOC7B と MTIOC7D 【GPT 出力端子】 —GTIOC0A と GTIOC0B —GTIOC1A と GTIOC1B —GTIOC2A と GTIOC2B	出力端子の短絡： 以下の組み合わせの出力信号レベル(アクティブレベル)が1サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 —MTIOC3B と MTIOC3D —MTIOC4A と MTIOC4C —MTIOC4B と MTIOC4D —MTIOC6B と MTIOC6D —MTIOC7A と MTIOC7C —MTIOC7B と MTIOC7D 【GPTW 出力端子】 —GTIOC0A と GTIOC0B —GTIOC1A と GTIOC1B —GTIOC2A と GTIOC2B —GTIOC4A と GTIOC4B —GTIOC5A と GTIOC5B —GTIOC6A と GTIOC6B —GTIOC7A と GTIOC7B —GTIOC8A と GTIOC8B —GTIOC9A と GTIOC9B
機能	- POE0#, POE4#, POE8#, POE10#, POE11#, POE12#の各入力端子に立ち下がりエッジ、PCLK/8×16回、PCLK/16×16回、PCLK/128×16回の Low サンプリングの設定が可能です - POE0#, POE4#, POE8#, POE10#, POE11#, POE12#端子の立ち下がりエッジ、または Low サンプリングによって、すべての制御対象端子の出力を停止できます - クロック発生回路の発振停止を検出した場合、すべての制御対象端子の出力を停止できます - MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が1サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力を停止できます - GPT 出力端子(GPT0/1/2)の出力レベルを比較し、同時にアクティブレベル出力が1サイクル以上続いた場合、GPT 出力端子の出力を停止できます - コンパレータ C (CMPC)出力の検出によって、すべての制御対象端子の出力を停止できます - POE のレジスタの設定により、すべての制御対象端子の出力を停止できます	- POE0#, POE4#, POE8#, POE9#、POE10#, POE11#, POE12#、POE13#、POE14#端子のそれぞれに立ち下がりエッジ検出または Low レベル検出の設定が可能です。Low レベル検出の場合、サンプリングクロックは PCLK/1、PCLK/2、PCLK/4、PCLK/8、PCLK/16、PCLK/128 から、サンプリング回数は 4回、8回、16回から選択できます - POE0#, POE4#, POE8#, POE9#、POE10#, POE11#, POE12#、POE13#、POE14#端子への入力の立ち下がりエッジ検出、または Low レベル検出によって、すべての制御対象端子の出力を停止できます - クロック発生回路の発振停止を検出した場合、すべての制御対象端子の出力を停止できます - MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が1サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力を停止できます - GPTW 出力端子(GPTW0~2、GPTW4~6、GPTW7~9 端子)の出力レベルを比較し、同時にアクティブレベル出力が1サイクル以上続いた場合、GPTW 出力端子の出力を停止できます - コンパレータ C (CMPC)出力の検出によって、すべての制御対象端子の出力を停止できます - POE のレジスタの設定により、すべての制御対象端子の出力を停止できます

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目	RX24T(POE3b, POE3A)/ RX24U(POE3A)	RX72T(POE3B)
機能	入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です	入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です

表 2.58 ポートアウトプットイネーブル 3 レジスタ比較

レジスタ	ビット	RX24T (POE3b, POE3A)	RX24U (POE3A)	RX72T (POE3B)
ICSR1	POE0M[1:0] (RX24T/RX24U) POE0M[3:0] (RX72T)	POE0 モード選択ビット (b1-b0) b1 b0 00 : POE0#端子入力の立ち下がりエッジで要求を受け付け 01 : POE0#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 10 : POE0#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 11 : POE0#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け	POE0 モード選択ビット (b1-b0) b1 b0 00 : POE0#端子入力の立ち下がりエッジで要求を受け付け 01 : POE0#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 10 : POE0#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 11 : POE0#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け	POE0 モード選択ビット (b3-b0) b3 b0 0000 : POE0#端子入力の立ち下がりエッジで要求を受け付け 0001 : POE0#端子入力のレベルを PCLK/8 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0010 : POE0#端子入力のレベルを PCLK/16 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0011 : POE0#端子入力のレベルを PCLK/128 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0100 : POE0#端子入力のレベルを PCLK でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0101 : POE0#端子入力のレベルを PCLK/2 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0110 : POE0#端子入力のレベルを PCLK/4 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 上記以外は設定しないでください
	POE0M2[3:0]	-	-	POE0 サンプリング回数選択ビット

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (POE3b, POE3A)	RX24U (POE3A)	RX72T (POE3B)
ICSR2	POE4M[1:0] (RX24T/RX24U) POE4M[3:0] (RX72T)	POE4 モード選択ビット (b1-b0) b1 b0 0 0 : POE4#端子入力の立ち下がりエッジで要求を受け付け 0 1 : POE4#端子入力の Low を PCLK/8 クロックごとに 16 回 サンプリングし、すべて Low だった場合、要求を受け付け 1 0 : POE4#端子入力の Low を PCLK/16 クロックごとに 16 回 サンプリングし、すべて Low だった場合、要求を受け付け 1 1 : POE4#端子入力の Low を PCLK/128 クロックごとに 16 回 サンプリングし、すべて Low だった場合、要求を受け付け	POE4 モード選択ビット (b1-b0) b1 b0 0 0 : POE4#端子入力の立ち下がりエッジで要求を受け付け 0 1 : POE4#端子入力の Low を PCLK/8 クロックごとに 16 回 サンプリングし、すべて Low だった場合、要求を受け付け 1 0 : POE4#端子入力の Low を PCLK/16 クロックごとに 16 回 サンプリングし、すべて Low だった場合、要求を受け付け 1 1 : POE4#端子入力の Low を PCLK/128 クロックごとに 16 回 サンプリングし、すべて Low だった場合、要求を受け付け	POE4 モード選択ビット (b3-b0) b3 b0 0 0 0 0 : POE4#端子入力の立ち下がりエッジで要求を受け付け 0 0 0 1 : POE4#端子入力のレベルを PCLK/8 でサンプリングし、 指定回数連続 で Low だった場合、要求を受け付け 0 0 1 0 : POE4#端子入力のレベルを PCLK/16 でサンプリングし、 指定回数連続 で Low だった場合、要求を受け付け 0 0 1 1 : POE4#端子入力のレベルを PCLK/128 でサンプリングし、 指定回数連続 で Low だった場合、要求を受け付け 0 1 0 0 : POE4#端子入力のレベルを PCLK でサンプリングし、 指定回数連続 で Low だった場合、要求を受け付け 0 1 0 1 : POE4#端子入力のレベルを PCLK/2 でサンプリングし、 指定回数連続 で Low だった場合、要求を受け付け 0 1 1 0 : POE4#端子入力のレベルを PCLK/4 でサンプリングし、 指定回数連続 で Low だった場合、要求を受け付け 上記以外は設定しないでください
	POE4M2[3:0]	-	-	POE4 サンプリング回数 選択ビット

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (POE3b, POE3A)	RX24U (POE3A)	RX72T (POE3B)
ICSR3	POE8M[1:0] (RX24T/RX24U) POE8M[3:0] (RX72T)	POE8 モード選択ビット (b1-b0) b1 b0 00 : POE8#端子入力の立ち下がりエッジで要求を受け付け 01 : POE8#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 10 : POE8#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 11 : POE8#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け	POE8 モード選択ビット (b1-b0) b1 b0 00 : POE8#端子入力の立ち下がりエッジで要求を受け付け 01 : POE8#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 10 : POE8#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 11 : POE8#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け	POE8 モード選択ビット (b3-b0) b3 b0 0000 : POE8#端子入力の立ち下がりエッジで要求を受け付け 0001 : POE8#端子入力のレベルを PCLK/8 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0010 : POE8#端子入力のレベルを PCLK/16 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0011 : POE8#端子入力のレベルを PCLK/128 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0100 : POE8#端子入力のレベルを PCLK でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0101 : POE8#端子入力のレベルを PCLK/2 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0110 : POE8#端子入力のレベルを PCLK/4 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 上記以外は設定しないでください
	POE8M2[3:0]	-	-	POE8 サンプリング回数選択ビット

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (POE3b, POE3A)	RX24U (POE3A)	RX72T (POE3B)
ICSR4	POE10M[1:0] (RX24T/RX24U) POE10M[3:0] (RX72T)	POE10 モード選択ビット (b1-b0) b1 b0 0 0 : POE10#端子入力の立ち下がりエッジで要求を受け付け 0 1 : POE10#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 1 0 : POE10#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 1 1 : POE10#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け	POE10 モード選択ビット (b1-b0) b1 b0 0 0 : POE10#端子入力の立ち下がりエッジで要求を受け付け 0 1 : POE10#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 1 0 : POE10#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 1 1 : POE10#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け	POE10 モード選択ビット (b3-b0) b3 b0 0 0 0 0 : POE10#端子入力の立ち下がりエッジで要求を受け付け 0 0 0 1 : POE10#端子入力のレベルを PCLK/8 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0 0 1 0 : POE10#端子入力のレベルを PCLK/16 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0 0 1 1 : POE10#端子入力のレベルを PCLK/128 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0 1 0 0 : POE10#端子入力のレベルを PCLK でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0 1 0 1 : POE10#端子入力のレベルを PCLK/2 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 0 1 1 0 : POE10#端子入力のレベルを PCLK/4 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け 上記以外は設定しないでください
	POE10M2[3:0]	-	-	POE10 サンプリング回数選択ビット

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (POE3b, POE3A)	RX24U (POE3A)	RX72T (POE3B)
ICSR5	POE11M[1:0] (RX24T/RX24U) POE11M[3:0] (RX72T)	POE11 モード選択ビット (b1-b0) b1 b0 0 0 : POE11#端子入力の 立ち下がりエッジで 要求を受け付け 0 1 : POE11#端子入力の Low を PCLK/8 ク ロックごとに 16 回 サンプリングし、すべ て Low だった場合、 要求を受け付け 1 0 : POE11#端子入力の Low を PCLK/16 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 1 : POE11#端子入力の Low を PCLK/128 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け	POE11 モード選択ビット (b1-b0) b1 b0 0 0 : POE11#端子入力の 立ち下がりエッジで 要求を受け付け 0 1 : POE11#端子入力の Low を PCLK/8 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 0 : POE11#端子入力の Low を PCLK/16 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 1 : POE11#端子入力の Low を PCLK/128 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け	POE11 モード選択ビット (b3-b0) b3 b0 0 0 0 0 : POE11#端子入力の 立ち下がりエッ ジで要求を受け付 け 0 0 0 1 : POE11#端子入力の レベルを PCLK/8 でサンプ リングし、指定回 数連続で Low だった場合、要求 を受け付け 0 0 1 0 : POE11#端子入力の レベルを PCLK/16 でサン プリングし、指定 回数連続で Low だった場合、要求 を受け付け 0 0 1 1 : POE11#端子入力の レベルを PCLK/128 でサン プリングし、指定 回数連続で Low だった場合、要求 を受け付け 0 1 0 0 : POE11#端子入力の レベルを PCLK でサンプリング し、指定回数連続 で Low だった場 合、要求を受け付 け 0 1 0 1 : POE11#端子入力の レベルを PCLK/2 でサンプ リングし、指定回 数連続で Low だった場合、要求 を受け付け 0 1 1 0 : POE11#端子入力の レベルを PCLK/4 でサンプ リングし、指定回 数連続で Low だった場合、要求 を受け付け 上記以外は設定しないでく ださい
	POE11M2[3:0]	-	-	POE11 サンプリング回数 選択ビット

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (POE3b, POE3A)	RX24U (POE3A)	RX72T (POE3B)
ICSR7	POE12M[1:0] (RX24T/RX24U) POE12M[3:0] (RX72T)	POE12 モード選択ビット (b1-b0) b1 b0 0 0 : POE12#端子入力の 立ち下がりエッジで 要求を受け付け 0 1 : POE12#端子入力の Low を PCLK/8 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 0 : POE12#端子入力の Low を PCLK/16 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 1 : POE12#端子入力の Low を PCLK/128 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け	POE12 モード選択ビット (b1-b0) b1 b0 0 0 : POE12#端子入力の 立ち下がりエッジで 要求を受け付け 0 1 : POE12#端子入力の Low を PCLK/8 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 0 : POE12#端子入力の Low を PCLK/16 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 1 : POE12#端子入力の Low を PCLK/128 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け	POE12 モード選択ビット (b3-b0) b3 b0 0 0 0 0 : POE12#端子入力の 立ち下がりエッジで要求を受け付け 0 0 0 1 : POE12#端子入力の レベルを PCLK/8 でサン プリングし、指定回 数連続で Low だった場合、要求 を受け付け 0 0 1 0 : POE12#端子入力の レベルを PCLK/16 でサン プリングし、指定 回数連続で Low だった場合、要求 を受け付け 0 0 1 1 : POE12#端子入力の レベルを PCLK/128 でサン プリングし、指定 回数連続で Low だった場合、要求 を受け付け 0 1 0 0 : POE12#端子入力の レベルを PCLK でサンプリング し、指定回数連続 で Low だった場 合、要求を受け付 け 0 1 0 1 : POE12#端子入力の レベルを PCLK/2 でサン プリングし、指定回 数連続で Low だった場合、要求 を受け付け 0 1 1 0 : POE12#端子入力の レベルを PCLK/4 でサン プリングし、指定回 数連続で Low だった場合、要求 を受け付け 上記以外は設定しないでください
	POE12M2[3:0]	-	-	POE12 サンプリング回数 選択ビット
ICSR8	-	-	-	入力レベルコントロール/ ステータスレジスタ 8
ICSR9	-	-	-	入力レベルコントロール/ ステータスレジスタ 9

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (POE3b, POE3A)	RX24U (POE3A)	RX72T (POE3B)
ICSR10	-	-	-	入力レベルコントロール/ ステータスレジスタ 10
OCSR3	-	-	出力レベルコントロール/ ステータスレジスタ 3	出力レベルコントロール/ ステータスレジスタ 3
OCSR4	-	-	-	出力レベルコントロール/ ステータスレジスタ 4
OCSR5	-	-	-	出力レベルコントロール/ ステータスレジスタ 5
ALR1	OLSG0A	MTIOC3B/GTIOC0A(P71) 端子アクティブレベル設定 ビット	MTIOC3B/GTIOC0A(P71) 端子アクティブレベル設定 ビット	MTIOC3B 端子アクティブレベル設定 ビット
	OLSG0B	MTIOC3D/GTIOC0B(P74) 端子アクティブレベル設定 ビット	MTIOC3D/GTIOC0B(P74) 端子アクティブレベル設定 ビット	MTIOC3D 端子アクティブレベル設定 ビット
	OLSG1A	MTIOC4A/GTIOC1A(P72) 端子アクティブレベル設定 ビット	MTIOC4A/GTIOC1A(P72) 端子アクティブレベル設定 ビット	MTIOC4A 端子アクティブレベル設定 ビット
	OLSG1B	MTIOC4C/GTIOC1B(P75) 端子アクティブレベル設定 ビット	MTIOC4C/GTIOC1B(P75) 端子アクティブレベル設定 ビット	MTIOC4C 端子アクティブレベル設定 ビット
	OLSG2A	MTIOC4B/GTIOC2A(P73) 端子アクティブレベル設定 ビット	MTIOC4B/GTIOC2A(P73) 端子アクティブレベル設定 ビット	MTIOC4B 端子アクティブレベル設定 ビット
	OLSG2B	MTIOC4D/GTIOC2B(P76) 端子アクティブレベル設定 ビット	MTIOC4D/GTIOC2B(P76) 端子アクティブレベル設定 ビット	MTIOC4D 端子アクティブレベル設定 ビット
ALR3	-	-	アクティブレベル レジスタ 3	アクティブレベル レジスタ 3
ALR4	-	-	-	アクティブレベル レジスタ 4
ALR5	-	-	-	アクティブレベル レジスタ 5
SPOER	-	ソフトウェアポートアウト プットイネーブルレジスタ SPOER は、8 ビットレジ スタです。	ソフトウェアポートアウト プットイネーブルレジスタ SPOER は、8 ビットレジ スタです。	ソフトウェアポートアウト プットイネーブルレジスタ SPOER は、16 ビットレジ スタです。
	MTUCH34HIZ	MTU3, MTU4/ GPT0~GPT2 端子 出力停止許可ビット	MTU3, MTU4/ GPT0~GPT2 端子 出力停止許可ビット	MTU3, MTU4 端子 出力停止許可ビット
	GPT01HIZ	-	-	GPTW0、GPTW1 端子 出力停止許可ビット
	GPT23HIZ	-	-	GPTW2、GPTW3 端子 出力停止許可ビット
	GPT02HIZ	-	GPT0~GPT2/ MTU3, MTU4 端子 出力停止許可ビット (b3)	GPTW0~GPTW2 端子 出力停止許可ビット (b8)
	GPT03HIZ	GPT0~GPT3 端子 出力停止許可ビット (注1)	GPT0~GPT3 端子 出力停止許可ビット	-
	GPT46HIZ	-	-	GPTW4~GPTW6 端子 出力停止許可ビット
	GPT79HIZ	-	-	GPTW7~GPTW9 端子 出力停止許可ビット

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (POE3b, POE3A)	RX24U (POE3A)	RX72T (POE3B)
POECR1	MTU0A1ZE	MTIOC0A(P31)端子ハイインピーダンス許可ビット	MTIOC0A(P31)端子ハイインピーダンス許可ビット	-
	MTU0B1ZE	MTIOC0B(P30)端子ハイインピーダンス許可ビット	MTIOC0B(P30)端子ハイインピーダンス許可ビット	-
POECR3 (注2)	GPT0AZE	-	GTIOC0A (P12)端子ハイインピーダンス許可ビット	-
	GPT0BZE	-	GTIOC0B (P15)端子ハイインピーダンス許可ビット	-
	GPT1AZE	-	GTIOC1A (P13)端子ハイインピーダンス許可ビット	-
	GPT1BZE	-	GTIOC1B (P16)端子ハイインピーダンス許可ビット	-
	GPT2AZE	-	GTIOC2A (P14)端子ハイインピーダンス許可ビット	-
	GPT2BZE	-	GTIOC2B (P17)端子ハイインピーダンス許可ビット	-
	GPT0ABZE	-	-	GTIOC0A/GTIOC0B 端子ハイインピーダンス許可ビット
	GPT1ABZE	-	-	GTIOC1A/GTIOC1B 端子ハイインピーダンス許可ビット
	GPT2ABZE	-	-	GTIOC2A/GTIOC2B 端子ハイインピーダンス許可ビット
	GPT3ABZE	-	-	GTIOC3A/GTIOC3B 端子ハイインピーダンス許可ビット
	GPT4ABZE	-	-	GTIOC4A/GTIOC4B 端子ハイインピーダンス許可ビット
	GPT5ABZE	-	-	GTIOC5A/GTIOC5B 端子ハイインピーダンス許可ビット
	GPT6ABZE	-	-	GTIOC6A/GTIOC6B 端子ハイインピーダンス許可ビット
	GPT7ABZE	-	-	GTIOC7A/GTIOC7B 端子ハイインピーダンス許可ビット
	GPT8ABZE	-	-	GTIOC8A/GTIOC8B 端子ハイインピーダンス許可ビット
	GPT9ABZE	-	-	GTIOC9A/GTIOC9B 端子ハイインピーダンス許可ビット
	GPT0A1ZE	GTIOC0A (PD2)端子ハイインピーダンス許可ビット	GTIOC0A (PD2)端子ハイインピーダンス許可ビット	-

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (POE3b, POE3A)	RX24U (POE3A)	RX72T (POE3B)
POECR3 (注2)	GPT0B1ZE	GTIOC0B (PD1)端子ハイインピーダンス許可ビット	GTIOC0B (PD1)端子ハイインピーダンス許可ビット	-
	GPT1A1ZE	GTIOC1A (PD0)端子ハイインピーダンス許可ビット	GTIOC1A (PD0)端子ハイインピーダンス許可ビット	-
	GPT1B1ZE	GTIOC1B (PB7)端子ハイインピーダンス許可ビット	GTIOC1B (PB7)端子ハイインピーダンス許可ビット	-
	GPT2A1ZE	GTIOC2A (PB6)端子ハイインピーダンス許可ビット	GTIOC2A (PB6)端子ハイインピーダンス許可ビット	-
	GPT2B1ZE	GTIOC2B (PB5)端子ハイインピーダンス許可ビット	GTIOC2B (PB5)端子ハイインピーダンス許可ビット	-
	GPT3A1ZE	GTIOC3A ハイインピーダンス許可ビット	GTIOC3A ハイインピーダンス許可ビット	-
	GPT3B1ZE	GTIOC3B ハイインピーダンス許可ビット	GTIOC3B ハイインピーダンス許可ビット	-
POECR4	-	ポートアウトプットイネーブルコントロールレジスタ 4	ポートアウトプットイネーブルコントロールレジスタ 4	ポートアウトプットイネーブルコントロールレジスタ 4
	リセット後の初期値が異なります			
	IC1ADDMT34ZE	-	-	MTU3、MTU4 出力停止条件 POE0F 追加ビット
	IC8ADDMT34ZE	-	-	MTU3、MTU4 出力停止条件 POE9F 追加ビット
	IC9ADDMT34ZE	-	-	MTU3、MTU4 出力停止条件 POE13F 追加ビット
	IC10ADDMT34ZE	-	-	MTU3、MTU4 出力停止条件 POE14F 追加ビット
	CMADDMT67ZE	MTU6、MTU7 出力停止条件 CFLAG 追加ビット	MTU6、MTU7 出力停止条件 CFLAG 追加ビット	-
	IC1ADDMT67ZE	MTU6、MTU7 出力停止条件 POE0F 追加ビット	MTU6、MTU7 出力停止条件 POE0F 追加ビット	-
	IC3ADDMT67ZE	MTU6、MTU7 出力停止条件 POE8F 追加ビット	MTU6、MTU7 出力停止条件 POE8F 追加ビット	-
	IC4ADDMT67ZE	MTU6、MTU7 出力停止条件 POE10F 追加ビット	MTU6、MTU7 出力停止条件 POE10F 追加ビット	-
	IC5ADDMT67ZE	MTU6、MTU7 出力停止条件 POE11F 追加ビット	MTU6、MTU7 出力停止条件 POE11F 追加ビット	-
	IC6ADDMT67ZE	MTU6、MTU7 出力停止条件 POE12F 追加ビット	MTU6、MTU7 出力停止条件 POE12F 追加ビット	-
POECR4B	-	-	-	ポートアウトプットイネーブルコントロールレジスタ 4B
POECR5	IC3ADDMT0ZE	-	-	MTU0 出力停止条件 POE8F 追加ビット
	IC8ADDMT0ZE	-	-	MTU0 出力停止条件 POE9F 追加ビット
	IC9ADDMT0ZE	-	-	MTU0 出力停止条件 POE13F 追加ビット
	IC10ADDMT0ZE	-	-	MTU0 出力停止条件 POE14F 追加ビット
POECR6 (注2)	-	ポートアウトプットイネーブルコントロールレジスタ 6	ポートアウトプットイネーブルコントロールレジスタ 6	ポートアウトプットイネーブルコントロールレジスタ 6
	リセット後の初期値が異なります			

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (POE3b, POE3A)	RX24U (POE3A)	RX72T (POE3B)
POECR6 (注2)	CMADDGPT01ZE	-	-	GPTW0、GPTW1 出力停止条件 CFLAG 追加ビット
	IC1ADDGPT01ZE	-	-	GPTW0、GPTW1 出力停止条件 POE0F 追加ビット
	IC2ADDGPT01ZE	-	-	GPTW0、GPTW1 出力停止条件 POE4F 追加ビット
	IC3ADDGPT01ZE	-	-	GPTW0、GPTW1 出力停止条件 POE8F 追加ビット
	IC4ADDGPT01ZE	-	-	GPTW0、GPTW1 出力停止条件 POE10F 追加ビット
	IC5ADDGPT01ZE	-	-	GPTW0、GPTW1 出力停止条件 POE11F 追加ビット
	IC6ADDGPT01ZE	-	-	GPTW0、GPTW1 出力停止条件 POE12F 追加ビット
	IC8ADDGPT01ZE	-	-	GPTW0、GPTW1 出力停止条件 POE9F 追加ビット
	IC9ADDGPT01ZE	-	-	GPTW0、GPTW1 出力停止条件 POE13F 追加ビット
	IC10ADDGPT01ZE	-	-	GPTW0、GPTW1 出力停止条件 POE14F 追加ビット
	CMADDGPT02ZE	-	GPT0～GPT2 出力停止条件 CFLAG 追加ビット	-
	IC1ADDGPT02ZE	-	GPT0～GPT2 出力停止条件 POE0F 追加ビット	-
	IC2ADDGPT02ZE	-	GPT0～GPT2 出力停止条件 POE4F 追加ビット	-
	IC3ADDGPT02ZE	-	GPT0～GPT2 出力停止条件 POE8F 追加ビット	-
	IC5ADDGPT02ZE	-	GPT0～GPT2 出力停止条件 POE11F 追加ビット	-
	IC6ADDGPT02ZE	-	GPT0～GPT2 出力停止条件 POE12F 追加ビット	-
	CMADDGPT03ZE	GPT0～GPT3 出力停止条件 CFLAG 追加ビット	GPT0～GPT3 出力停止条件 CFLAG 追加ビット	-
	IC1ADDGPT03ZE	GPT0～GPT3 出力停止条件 POE0F 追加ビット	GPT0～GPT3 出力停止条件 POE0F 追加ビット	-
	IC2ADDGPT03ZE	GPT0～GPT3 出力停止条件 POE4F 追加ビット	GPT0～GPT3 出力停止条件 POE4F 追加ビット	-
	IC3ADDGPT03ZE	GPT0～GPT3 出力停止条件 POE8F 追加ビット	GPT0～GPT3 出力停止条件 POE8F 追加ビット	-
	IC4ADDGPT03ZE	GPT0～GPT3 出力停止条件 POE10F 追加ビット	GPT0～GPT3 出力停止条件 POE10F 追加ビット	-
	IC6ADDGPT03ZE	GPT0～GPT3 出力停止条件 POE12F 追加ビット	GPT0～GPT3 出力停止条件 POE12F 追加ビット	-
POECR6B	-	-	-	ポートアウトブットイネーブルコントロールレジスタ 6B

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (POE3b, POE3A)	RX24U (POE3A)	RX72T (POE3B)
POECR7	MTU9A1ZE	MTIOC9A (P21)端子 ハイインピーダンス 許可ビット	MTIOC9A (P21)端子 ハイインピーダンス 許可ビット	-
	MTU9B1ZE	MTIOC9B (P10)端子 ハイインピーダンス 許可ビット	MTIOC9B (P10)端子 ハイインピーダンス 許可ビット	-
	MTU9C1ZE	MTIOC9C (P20)端子ハイイ ンピーダンス許可ビット	MTIOC9C (P20)端子ハイイ ンピーダンス許可ビット	-
	MTU9D1ZE	MTIOC9D (P02)端子ハイイ ンピーダンス許可ビット	MTIOC9D (P02)端子ハイイ ンピーダンス許可ビット	-
	MTU9A2ZE	-	MTIOC9A (P26)端子ハイイ ンピーダンス許可ビット	-
	MTU9C2ZE	-	MTIOC9C (P25)端子ハイイ ンピーダンス許可ビット	-
POECR8	-	ポートアウトプット イネーブルコントロール レジスタ 8	ポートアウトプット イネーブルコントロールレ ジスタ 8	ポートアウトプット イネーブルコントロール レジスタ 8
	リセット後の初期値が異なります			
	IC6ADDMT9ZE	-	-	MTU9 出力停止条件 POE12F 追加ビット
	IC8ADDMT9ZE	-	-	MTU9 出力停止条件 POE9F 追加ビット
	IC9ADDMT9ZE	-	-	MTU9 出力停止条件 POE13F 追加ビット
	IC10ADDMT9ZE	-	-	MTU9 出力停止条件 POE14F 追加ビット
POECR9	-	-	-	ポートアウトプット イネーブルコントロール レジスタ 9
POECR10	-	-	-	ポートアウトプット イネーブルコントロール レジスタ 10
POECR11	-	-	-	ポートアウトプット イネーブルコントロール レジスタ 11
PMMCR0 (注2)	-	ポートモードマスクコント ロールレジスタ 0	ポートモードマスク コントロールレジスタ 0	ポートモードマスクコント ロールレジスタ 0
	-	PMMCR0 は、8 ビットレ ジスタです。	PMMCR0 は、8 ビットレ ジスタです。	PMMCR0 は、16 ビットレ ジスタです。
	MTU0A1ME	MTIOC0A (P31)端子ポート モードマスク許可ビット	MTIOC0A (P31)端子ポート モードマスク許可ビット	-
	MTU0B1ME	MTIOC0B (P30)端子ポート モードマスク許可ビット	MTIOC0B (P30)端子ポート モードマスク許可ビット	-
	MTU9AME	-	-	MTIOC9A 端子ポート モードマスク許可ビット
	MTU9BME	-	-	MTIOC9B 端子ポート モードマスク許可ビット
	MTU9CME	-	-	MTIOC9C 端子ポート モードマスク許可ビット
	MTU9DME	-	-	MTIOC9D 端子ポート モードマスク許可ビット

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (POE3b, POE3A)	RX24U (POE3A)	RX72T (POE3B)
PMMCR1 (注2)	MTU4BME	MTIOC4B/ GTIOC2A (P73) 端子ポートモード マスク許可ビット	MTIOC4B/ GTIOC2A (P73) 端子ポートモード マスク許可ビット	MTIOC4B 端子ポート モードマスク許可ビット
	MTU4AME	MTIOC4A/ GTIOC1A (P72) 端子ポートモード マスク許可ビット	MTIOC4A/ GTIOC1A (P72) 端子ポートモード マスク許可ビット	MTIOC4A 端子ポート モードマスク許可ビット
	MTU3BME	MTIOC3B/ GTIOC0A (P71) 端子ポートモード マスク許可ビット	MTIOC3B/ GTIOC0A (P71) 端子ポートモード マスク許可ビット	MTIOC3B 端子ポート モードマスク許可ビット
	MTU4DME	MTIOC4D/ GTIOC2B (P76) 端子ポートモード マスク許可ビット	MTIOC4D/ GTIOC2B (P76) 端子ポートモード マスク許可ビット	MTIOC4D 端子ポート モードマスク許可ビット
	MTU4CME	MTIOC4C/ GTIOC1B (P75) 端子ポートモード マスク許可ビット	MTIOC4C/ GTIOC1B (P75) 端子ポートモード マスク許可ビット	MTIOC4C 端子ポート モードマスク許可ビット
	MTU3DME	MTIOC3D/ GTIOC0B (P74) 端子ポートモード マスク許可ビット	MTIOC3D/ GTIOC0B (P74) 端子ポートモード マスク許可ビット	MTIOC3D 端子ポート モードマスク許可ビット
PMMCR2 (注2)	GPT0AME	-	GTIOC0A/ MTIOC3B (P12) 端子ポートモード マスク許可ビット	GTIOC0A 端子ポート モードマスク許可ビット
	GPT0BME	-	GTIOC0B/ MTIOC3D (P15) 端子ポートモード マスク許可ビット	GTIOC0B 端子ポート モードマスク許可ビット
	GPT1AME	-	GTIOC1A/ MTIOC4A (P13) 端子ポートモード マスク許可ビット	GTIOC1A 端子ポート モードマスク許可ビット
	GPT1BME	-	GTIOC1B/ MTIOC4C (P16) 端子ポートモード マスク許可ビット	GTIOC1B 端子ポート モードマスク許可ビット
	GPT2AME	-	GTIOC2A/MTIOC4B (P14) 端子ポートモード マスク許可ビット	GTIOC2A 端子ポート モードマスク許可ビット
	GPT2BME	-	GTIOC2B/ MTIOC4D (P17) 端子ポートモード マスク許可ビット	GTIOC2B 端子ポート モードマスク許可ビット
	GPT3AME	-	-	GTIOC3A 端子ポート モードマスク許可ビット
	GPT3BME	-	-	GTIOC3B 端子ポート モードマスク許可ビット
	GPT4AME	-	-	GTIOC4A 端子ポート モードマスク許可ビット
	GPT4BME	-	-	GTIOC4B 端子ポート モードマスク許可ビット
	GPT5AME	-	-	GTIOC5A 端子ポート モードマスク許可ビット
	GPT5BME	-	-	GTIOC5B 端子ポート モードマスク許可ビット
	GPT6AME	-	-	GTIOC6A 端子ポート モードマスク許可ビット
	GPT6BME	-	-	GTIOC6B 端子ポート モードマスク許可ビット
	GPT7AME	-	-	GTIOC7A 端子ポート モードマスク許可ビット

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (POE3b, POE3A)	RX24U (POE3A)	RX72T (POE3B)
PMMCR2 (注2)	GPT7BME	-	-	GTIOC7B 端子ポート モードマスク許可ビット
	GPT0A1ME	GTIOC0A (PD2)端子 ポートモードマスク 許可ビット	GTIOC0A (PD2)端子 ポートモードマスク 許可ビット	-
	GPT0B1ME	GTIOC0B (PD1)端子 ポートモードマスク 許可ビット	GTIOC0B (PD1)端子 ポートモードマスク 許可ビット	-
	GPT1A1ME	GTIOC1A (PD0)端子 ポートモードマスク 許可ビット	GTIOC1A (PD0)端子 ポートモードマスク 許可ビット	-
	GPT1B1ME	GTIOC1B (PB7)端子 ポートモードマスク 許可ビット	GTIOC1B (PB7)端子 ポートモードマスク 許可ビット	-
	GPT2A1ME	GTIOC2A (PB6)端子 ポートモードマスク 許可ビット	GTIOC2A (PB6)端子 ポートモードマスク 許可ビット	-
	GPT2B1ME	GTIOC2B (PB5)端子 ポートモードマスク 許可ビット	GTIOC2B (PB5)端子 ポートモードマスク 許可ビット	-
	GPT3A1ME	GTIOC3A/MTIOC9A (PD7) 端子ポートモードマスク 許可ビット	GTIOC3A/MTIOC9A (PD7) 端子ポートモードマスク 許可ビット	-
	GPT3B1ME	GTIOC3B/MTIOC9C (PD6) 端子ポートモードマスク 許可ビット	GTIOC3B/MTIOC9C (PD6) 端子ポートモードマスク 許可ビット	-
PMMCR3 (注2)	GPT8AME	-	-	GTIOC8A 端子ポート モードマスク許可ビット
	GPT8BME	-	-	GTIOC8B 端子ポート モードマスク許可ビット
	GPT9AME	-	-	GTIOC9A 端子ポート モードマスク許可ビット
	GPT9BME	-	-	GTIOC9B 端子ポート モードマスク許可ビット
	MTU9AME	MTIOC9A/GTIOC3A(PD7) 端子ポートモードマスク 許可ビット	MTIOC9A/GTIOC3A(PD7) 端子ポートモードマスク 許可ビット	-
	MTU9BME	MTIOC9B(PE0)端子ポート モードマスク許可ビット	MTIOC9B(PE0)端子ポート モードマスク許可ビット	-
	MTU9CME	MTIOC9C/GTIOC3B(PD6) 端子ポートモードマスク 許可ビット	MTIOC9C/GTIOC3B(PD6) 端子ポートモードマスク 許可ビット	-
	MTU9DME	MTIOC9D(PE1)端子ポート モードマスク許可ビット	MTIOC9D(PE1)端子ポート モードマスク許可ビット	-
	MTU9A1ME	MTIOC9A(P21)端子ポート モードマスク許可ビット	MTIOC9A(P21)端子ポート モードマスク許可ビット	-
	MTU9B1ME	MTIOC9B(P10)端子ポート モードマスク許可ビット	MTIOC9B(P10)端子ポート モードマスク許可ビット	-
	MTU9C1ME	MTIOC9C(P20)端子ポート モードマスク許可ビット	MTIOC9C(P20)端子ポート モードマスク許可ビット	-
	MTU9D1ME	MTIOC9D(P02)端子ポート モードマスク許可ビット	MTIOC9D(P02)端子ポート モードマスク許可ビット	-
	MTU9A2ME	-	MTIOC9A(P26)端子ポート モードマスク許可ビッ	-

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (POE3b, POE3A)	RX24U (POE3A)	RX72T (POE3B)
PMMCR3 (注2)	MTU9C2ME	-	MTIOC9C(P25)端子ポート モードマスク許可ビット	-
POECMPFR	C4FLAG	-	-	コンパレータチャネル 4 出力検出フラグ
	C5FLAG	-	-	コンパレータチャネル 5 出力検出フラグ
POECMPSEL	POEREQ4	-	-	コンパレータチャネル 4 出力停止許可ビット
	POEREQ5	-	-	コンパレータチャネル 5 出力停止許可ビット
POECMPPEXm (注2)	-	ポートアウトプットイネー ブルコンパレータ要求拡張 選択レジスタ m (m = 0~2, 4, 5)	ポートアウトプットイネー ブルコンパレータ要求拡張 選択レジスタ m (m = 0~5)	ポートアウトプットイネー ブルコンパレータ要求拡張 選択レジスタ m (m = 0~8)
	POEREQ4	-	-	コンパレータチャネル 4 出力停止許可ビット
	POEREQ5	-	-	コンパレータチャネル 5 出力停止許可ビット
M0SELR1	-	-	-	MTU0 端子選択レジスタ 1
M0SELR2	-	-	-	MTU0 端子選択レジスタ 2
M3SELR	-	-	-	MTU3 端子選択レジスタ
M4SELR1	-	-	-	MTU4 端子選択レジスタ 1
M4SELR2	-	-	-	MTU4 端子選択レジスタ 2
M6SELR	-	-	-	MTU6 端子選択レジスタ
M7SELR1	-	-	-	MTU7 端子選択レジスタ 1
M7SELR2	-	-	-	MTU7 端子選択レジスタ 2
M9SELR1	-	-	-	MTU9 端子選択レジスタ 1
M9SELR2	-	-	-	MTU9 端子選択レジスタ 2
G0SELR	-	-	-	GPTW0 端子選択レジスタ
G1SELR	-	-	-	GPTW1 端子選択レジスタ
G2SELR	-	-	-	GPTW2 端子選択レジスタ
G3SELR	-	-	-	GPTW3 端子選択レジスタ
G4SELR	-	-	-	GPTW4 端子選択レジスタ
G5SELR	-	-	-	GPTW5 端子選択レジスタ
G6SELR	-	-	-	GPTW6 端子選択レジスタ
G7SELR	-	-	-	GPTW7 端子選択レジスタ
G8SELR	-	-	-	GPTW8 端子選択レジスタ
G9SELR	-	-	-	GPTW9 端子選択レジスタ

注 1. RX24T グループでは、チップバージョン A では予約ビットです。読むと “0” が読めます。書く場合 “0” としてください。

注 2. RX24T グループでは、チップバージョン B のみにあります。

2.17 汎用 PWM タイマ

表 2.59 に汎用 PWM タイマの概要比較を、表 2.60 に汎用 PWM タイマのレジスタ比較を、表 2.61 に GTIOA/B ビットの設定比較を示します。

表 2.59 汎用 PWM タイマの概要比較

項目	RX24T(GPTB)/RX24U(GPTB)	RX72T(GPTW)
機能	16 ビット×4 チャンネル、16 ビット×2 チャンネル+32 ビット×1 チャンネル、32 ビット×2 チャンネルのいずれを選択可能 - 各カウンタは、アップカウントもしくはダウンカウント（のこぎり波）、アップダウンカウント（三角波） - 動作モード - のこぎり波 PWM モード - のこぎり波ワンショットパルスモード - 三角波 PWM モード 1 - 三角波 PWM モード 2 - 三角波 PWM モード 3 - チャンネルごとに独立したクロックソース（内部クロック 9 種、外部クロック 4 種）を選択可能 - チャンネルごとに 2 本の入出力端子 - チャンネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本 - 各チャンネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能 - アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成 - チャンネルごとにフレーム周期用レジスタを搭載（オーバフロー/アンダフローで割り込み可能） - PWM 動作の際にデッドタイム生成が可能 3 つのカウンタを組み合わせ、デッドタイム付きの 3 相 PWM 波形を生成可能 - それぞれのカウンタを同期動作可能 - 同期動作のモード（同時または任意のタイミングでずらす位相シフトに対応）	32 ビット×10 チャンネル - 各カウンタは、アップカウントもしくはダウンカウント（のこぎり波）、アップダウンカウント（三角波） - 動作モード - のこぎり波 PWM モード - のこぎり波ワンショットパルスモード - 三角波 PWM モード 1 - 三角波 PWM モード 2 - 三角波 PWM モード 3 - チャンネルごとに独立したクロックソースを選択可能 - チャンネルごとに 2 本の入出力端子 - チャンネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本 - 各チャンネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能 - アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成 - チャンネルごとにフレーム周期用レジスタを搭載（オーバフロー/アンダフローで割り込み可能） - PWM 動作の際にデッドタイム生成が可能 - 任意のチャンネルのカウンタを同時スタート/ストップ/クリア可能 ELC 設定により、最大 8 つの ELC イベントによるカウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 2 本の入力信号の状態を検出し、カウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目	RX24T(GPTB)/RX24U(GPTB)	RX72T(GPTW)
機能	- 外部/内部トリガ（ハードウェア要因）によりカウントスタート/カウントストップ/カウンタクリアが可能 - 内部トリガ要因として、コンパレータ出力、MTU のカウントスタート、ソフトウェア、コンペアマッチ - A/D 変換開始トリガ生成機能 - 端子入力経路にノイズフィルタを選択可能	- 最大 4 本の外部トリガにより、カウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 - POEG からの出力停止要求による出力ネゲート制御機能 - A/D 変換開始トリガ生成機能 - コンペアマッチ A~F イベント信号、オーバーフロー/アンダフローイベント信号を ELC へ出力可能 - インプットキャプチャ入力はノイズフィルタ機能を選択可能 - バスクロック : PCLKA、GPTW カウント基準クロック : PCLKC 周波数比 PCLKA : PCLKC = 1 : N (N = 1/2)

表 2.60 汎用 PWM タイマのレジスタ比較

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX72T(GPTW)
GTWP	-	汎用 PWM タイマ書き込み保護 レジスタ GTWP は、16 ビットレジスタです。	汎用 PWM タイマ書き込み保護 レジスタ GTWP は、 32 ビットレジスタです。
	WP0~WP3 (RX24T/RX24U) WP(RX72T)	GPT0、GPT1/GPT01、GPT2、 GPT3/GPT23 レジスタ書き込み禁止 ビット	レジスタ書き込み禁止ビット
	STRWP	-	GTSTR.CSTRTビット書き込み 禁止ビット
	STPWP	-	GTSTP.CSTOPビット書き込み 禁止ビット
	CLRWP	-	GTCLR.CCLRビット書き込み禁止 ビット
	CMNWP	-	共通レジスタ書き込み禁止ビット
	PRKEY[7:0]	-	GTWPキーコードビット
GTSTR	-	汎用PWMタイマソフトウェア スタートレジスタ GTSTRは、16ビットレジスタです。	汎用PWMタイマソフトウェア スタートレジスタ GTSTRは、 32 ビットレジスタです。
	CST0 (RX24T/RX24U) CSTRT0(RX72T)	GPT0.GTCNT カウントスタートビット	チャンネル0カウントスタートビット
	CST1 (RX24T/RX24U) CSTRT1(RX72T)	GPT1.GTCNT/GPT01.GTCNTLW カウントスタートビット	チャンネル1カウントスタートビット
	CST2 (RX24T/RX24U) CSTRT2(RX72T)	GPT2.GTCNT カウントスタートビット	チャンネル2カウントスタートビット
	CST3 (RX24T/RX24U) CSTRT3(RX72T)	GPT3.GTCNT/GPT23.GTCNTLW カウントスタートビット	チャンネル3カウントスタートビット
	CSTRT4~ CSTRT9	-	チャンネル4~9カウントスタート ビット
GTSTP	-	-	汎用PWMタイマソフトウェア ストップレジスタ
GTCLR	-	-	汎用PWMタイマソフトウェア クリアレジスタ
GTSSR	-	-	汎用PWMタイマスタート要因 セレクトレジスタ
GTPSR	-	-	汎用PWMタイマストップ要因 セレクトレジスタ
GTCSR	-	-	汎用PWMタイマクリア要因 セレクトレジスタ
GTUPSR	-	-	汎用PWMタイマカウントアップ 要因セレクトレジスタ
GTDNSR	-	-	汎用PWMタイマカウントダウン 要因セレクトレジスタ
GTICASR	-	-	汎用PWMタイマインプット キャプチャ要因セレクトレジスタA
GTICBSR	-	-	汎用PWMタイマインプット キャプチャ要因セレクトレジスタB

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX72T(GPTW)
GTCR	-	汎用PWMタイマ制御レジスタ GTCRは、16ビットレジスタです。	汎用PWMタイマ制御レジスタ GTCRは、 32 ビットレジスタです。
	CST	-	カウントスタートビット
	ICDS	-	カウント停止時インプット キャプチャ動作選択ビット
	MD[2:0]	モード選択ビット (b2-b0) b2 b0 000: のこぎり波PWMモード (シングル/ダブルバッファ可) 001: のこぎり波ワンショット パルスモード (バッファ動作固定) 010: 設定しないでください 011: 設定しないでください 100: 三角波PWMモード1 (谷16ビット転送) (シングル/ダブルバッファ可) 101: 三角波PWMモード2 (山/谷16ビット転送) (シングル/ダブルバッファ可) 110: 三角波PWMモード3 (谷32ビット転送) (バッファ動作固定) 111: 設定しないでください	モード選択ビット (b18-b16) b18 b16 000: のこぎり波PWMモード (シングル/ダブルバッファ可能) 001: のこぎり波ワンショット パルスモード (バッファ動作固定) 010: 設定しないでください 011: 設定しないでください 100: 三角波PWMモード1 (谷 32 ビット転送) (シングル/ダブルバッファ可能) 101: 三角波PWMモード2 (山/谷 32 ビット転送) (シングル/ダブルバッファ可) 110: 三角波PWMモード3 (谷 64 ビット転送) (バッファ動作固定) 111: 設定しないでください
	TPCS[3:0]	タイマプリスケラ選択ビット (b11-b8) b11 b8 0000: PCLKA 0001: PCLKA/2 0010: PCLKA/4 0011: PCLKA/8 0100: PCLKA/16 0101: PCLKA/32 0110: PCLKA/64 0111: PCLKA/256 1000: PCLKA/1024 1001: 設定しないでください 1010: 設定しないでください 1011: 設定しないでください 1100: GTECLKA 1101: GTECLKB 1110: GTECLKC 1111: GTECLKD	タイマプリスケラ選択ビット (b26-b23) b26 b23 0000: PCLKC 0001: PCLKC/2 0010: PCLKC/4 0011: PCLKC/8 0100: PCLKC/16 0101: PCLKC/32 0110: PCLKC/64 0111: 設定しないでください 1000: PCLKC/ 256 1001: 設定しないでください 1010: PCLKC/ 1024 1011: 設定しないでください 1100: GTETRGA (POEG経由) 1101: GTETRGB (POEG経由) 1110: GTETRG (POEG経由) 1111: GTETRGD (POEG経由)
	CCLR[1:0]	カウンタクリア要因選択ビット	-
GTUDDTYC	-	-	汎用PWMタイマカウント方向、 デューティ設定レジスタ

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX72T(GPTW)
GTIOR	-	汎用PWMタイマI/O制御レジスタ GTIORは、16ビットレジスタです。	汎用PWMタイマI/O制御レジスタ GTIORは、 32 ビットレジスタです。
	GTIOA[5:0] (RX24T/RX24U) GTIOA[4:0] (RX72T)	GTIOCnA端子機能選択ビット (b5-b0) 詳細は表2.61を参照してください。	GTIOCnA端子機能選択ビット (b4-b0) 詳細は表2.61を参照してください。
	OAE	-	GTIOCnA端子出カインーブルビット
	OADF[1:0]	-	GTIOCnA端子ネゲート値設定ビット
	NFAEN	-	GTIOCnA端子入力ノイズフィルタ イネーブルビット
	NFCSA[1:0]	-	GTIOCnA端子入力ノイズフィルタ サンプリングクロック選択ビット
	GTIOB[5:0] (RX24T/RX24U) GTIOB[4:0] (RX72T)	GTIOCnB端子機能選択ビット (b13-b8) 詳細は表2.61を参照してください。	GTIOCnB端子機能選択ビット (b20-b16) 詳細は表2.61を参照してください。
	OBDFLT	GTIOCnB端子カウント 停止時の出力値ビット (b14)	GTIOCnB端子カウント ストップ時の出力値ビット (b22)
	OBHLD	GTIOCnB端子カウント開始 停止時の出力保持ビット (b15)	GTIOCnB端子カウントスタート/ ストップ時の出力保持ビット (b23)
	OBE	-	GTIOCnB端子出カインーブルビット
	OBDF[1:0]	-	GTIOCnB端子ネゲート値設定ビット
	NFBEN	-	GTIOCnB端子入力ノイズフィルタ イネーブルビット
	NFCSB[1:0]	-	GTIOCnB端子入力ノイズフィルタ サンプリングクロック選択ビット
GTINTAD	-	汎用PWMタイマ割り込み出力設定レジスタ GTINTADは、16ビットレジスタです。	汎用PWMタイマ割り込み出力設定レジスタ GTINTADは、 32 ビットレジスタです
	EINT	デッドタイムエラー割り込み許可 ビット	-
	ADTRAUEN	GTADTRA(LW)コンペアマッチ (アップカウント)A/D変換開始要求許可 ビット (b12)	GTADTRAレジスタコンペアマッチ (アップカウント) A/D変換開始要求 許可ビット (b16)
	ADTRADEN	GTADTRA(LW)コンペアマッチ (ダウンカウント)A/D変換開始要求許可 ビット (b13)	GTADTRAレジスタコンペアマッチ(ダ ウンカウント) A/D変換開始要求 許可ビット (b17)
	ADTRBUEN	GTADTRB(LW)コンペアマッチ (アップカウント)A/D変換開始要求許可 ビット (b14)	GTADTRBレジスタコンペアマッチ (アップカウント) A/D変換開始要求 許可ビット (b18)
	ADTRBDEN	GTADTRB(LW)コンペアマッチ (ダウンカウント)A/D変換開始要求許可 ビット (b15)	GTADTRBレジスタコンペアマッチ(ダ ウンカウント) A/D変換開始要求 許可ビット (b19)
	GRP[1:0]	-	出力停止グループ選択ビット
	GRPDTE	-	デッドタイムエラー出力停止検出 許可ビット
	GRPABH	-	同時High出力停止検出許可ビット
	GRPABL	-	同時Low出力停止検出許可ビット

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX72T(GPTW)
GTST	-	汎用PWMタイマステータスレジスタ GTSTは、16ビットレジスタです。	汎用PWMタイマステータスレジスタ GTSTは、 32 ビットレジスタです。
	DTEF	デッドタイムエラーフラグ(b11)	デッドタイムエラーフラグ (b28)
	ADTRAUF	-	GTADTRAレジスタコンペアマッチ(アップカウント)A/D変換開始要求フラグ
	ADTRADF	-	GTADTRAレジスタコンペアマッチ(ダウンカウント)A/D変換開始要求フラグ
	ADTRBUF	--	GTADTRBレジスタコンペアマッチ(アップカウント)A/D変換開始要求フラグ
	ADTRBDF	-	GTADTRBレジスタコンペアマッチ(ダウンカウント)A/D変換開始要求フラグ
	ODF	-	出力停止要求フラグ
	OABHF	-	同時High出力フラグ
	OABLF	-	同時Low出力フラグ
GTBER	-	汎用PWMタイマバッファイネーブルレジスタ GTBERは、16ビットレジスタです。	汎用PWMタイマバッファイネーブルレジスタ GTBERは、 32 ビットレジスタです。
	BD[0]	-	GTCCRA/GTCCRBレジスタのバッファ動作禁止ビット
	BD[1]	-	GTPRレジスタのバッファ動作禁止ビット
	BD[2]	-	GTADTRA/GTADTRBレジスタのバッファ動作禁止ビット
	BD[3]	-	GTDVU/GTDVDレジスタのバッファ動作禁止ビット
	DBRTECA	-	GTCCRAレジスタのダブルバッファリピート動作許可ビット
	DBRTECB	-	GTCCRBレジスタのダブルバッファリピート動作許可ビット
	CCRA[1:0]	GTCCRA(LW)バッファ動作ビット (b1-b0)	GTCCRAレジスタのバッファ動作ビット (b17-b16)
	CCRB[1:0]	GTCCRB(LW)バッファ動作ビット (b3-b2)	GTCCRBレジスタのバッファ動作ビット (b19-b18)
	PR[1:0]	GTPR(LW)バッファ動作ビット (b5-b4)	GTPRレジスタのバッファ動作ビット (b21-b20)
	CCRSWT	GTCCRA(LW)・GTCCRB(LW)強制バッファ動作ビット (b6)	GTCCRA/GTCCRBレジスタの強制バッファ動作ビット (b22)
	ADTTA[1:0]	GTADTRA(LW)バッファ転送タイミング選択ビット (b9-b8)	GTADTRAレジスタのバッファ転送タイミング選択ビット (b25-b24)
	ADTDA	GTADTRA(LW)ダブルバッファ動作ビット (b10)	GTADTRAレジスタのダブルバッファ動作ビット (b26)
	ADTTB[1:0]	GTADTRB(LW)バッファ転送タイミング選択ビット (b13-b12)	GTADTRBレジスタのバッファ転送タイミング選択ビット (b29-b28)
	ADTDB	GTADTRB(LW)ダブルバッファ動作ビット (b14)	GTADTRBレジスタのダブルバッファ動作ビット (b30)

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX72T(GPTW)
GTITC	-	汎用PWMタイマ割り込み、 A/D変換開始要求間引き設定レジスタ GTITCは、16ビットレジスタです。	汎用PWMタイマ割り込み、 A/D変換開始要求間引き設定レジスタ GTITCは、 32 ビットレジスタです。
GTCNT	-	汎用PWMタイマカウンタ GTCNTは、16ビットレジスタです。	汎用PWMタイマカウンタ GTCNTは、 32 ビットレジスタです。
GTCCRm	-	汎用PWMタイマコンペアキャプチャ レジスタm (m = A~F) GTCCRmは、16ビットレジスタです。	汎用PWMタイマコンペアキャプチャ レジスタm (m = A~F) GTCCRmは、 32 ビットレジスタです。
GTPR	-	汎用PWMタイマ周期設定レジスタ GTPRは、16ビットレジスタです。	汎用PWMタイマ周期設定レジスタ GTPRは、 32 ビットレジスタです。
GTPBR	-	汎用PWMタイマ周期設定バッファ レジスタ GTPBRは、16ビットレジスタです。	汎用PWMタイマ周期設定バッファ レジスタ GTPBRは、 32 ビットレジスタです。
GTPDBR	-	汎用PWMタイマ周期設定 ダブルバッファレジスタ GTPDBRは、16ビットレジスタです。	汎用PWMタイマ周期設定 ダブルバッファレジスタ GTPDBRは、 32 ビットレジスタです。
GTADTRm	-	A/D変換開始要求タイミング レジスタm (m = A, B) GTADTRmは、16ビットレジスタで す。	A/D変換開始要求タイミング レジスタm (m = A, B) GTADTRmは、 32 ビットレジスタで す。
GTADTBRm	-	A/D変換開始要求タイミング バッファレジスタm (m = A, B) GTADTBRmは、16ビットレジスタで す。	A/D変換開始要求タイミング バッファレジスタm (m = A, B) GTADTBRmは、 32 ビットレジスタで す。
GTADTDBRm	-	A/D変換開始要求タイミング ダブルバッファレジスタm (m = A, B) GTADTDBRmは、16ビットレジスタで す。	A/D変換開始要求タイミング ダブルバッファレジスタm (m = A, B) GTADTDBRmは、 32 ビットレジスタで す。
GTDTCR	-	汎用PWMタイマデッドタイム 制御レジスタ GTDTCRは、16ビットレジスタです。	汎用PWMタイマデッドタイム 制御レジスタ GTDTCRは、 32 ビットレジスタです。
GTDVm	-	汎用PWMタイマデッドタイム値 レジスタm (m = U, D) GTDVmは、16ビットレジスタです。	汎用PWMタイマデッドタイム値 レジスタm (m = U, D) GTDVmは、 32 ビットレジスタです。
GTDBm	-	汎用PWMタイマデッドタイム バッファレジスタm (m = U, D) GTDBmは、16ビットレジスタです。	汎用PWMタイマデッドタイム バッファレジスタm (m = U, D) GTDBmは、 32 ビットレジスタです。
GTSOS	-	汎用PWMタイマ出力保護機能 ステータスレジスタ GTSOSは、16ビットレジスタです。	汎用PWMタイマ出力保護機能 ステータスレジスタ GTSOSは、 32 ビットレジスタです。

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX72T(GPTW)
GTSOTR	-	汎用PWMタイマ出力保護機能 一時解除レジスタ GTSOTRは、16ビットレジスタです。	汎用PWMタイマ出力保護機能 一時解除レジスタ GTSOTRは、 32 ビットレジスタです。
GTADSMR	ADSMS0[3:0] (RX24T/RX24U) ADSMS0[1:0] (RX72T)	A/D 変換開始要求信号モニタ 0 選択 ビット (b3-b0) b3 b0 0 0 0 0 : GPT0.GTADTRA によるアップカ ウント時の A/D 変換開始要求信号 0 0 0 1 : GPT0.GTADTRA による ダウンカウント時の A/D 変換開始 要求信号 0 0 1 0 : GPT0.GTADTRB によるアップカ ウント時の A/D 変換開始要求信号 0 0 1 1 : GPT0.GTADTRB によるダウンカ ウント時の A/D 変換開始要求信号 0 1 0 0 : GPT1.GTADTRA/ GPT01.GTADTRALW によるアッ プカウント時の A/D 変換開始要求 信号 0 1 0 1 : GPT1.GTADTRA/ GPT01.GTADTRALW によるダウ ンカウント時の A/D 変換開始要求 信号 0 1 1 0 : GPT1.GTADTRB/ GPT01.GTADTRBLW によるアッ プカウント時の A/D 変換開始要求 信号 0 1 1 1 : GPT1.GTADTRB/ GPT01.GTADTRBLW によるダウ ンカウント時の A/D 変換開始要求 信号 1 0 0 0 : GPT2.GTADTRA によるアップカ ウント時の A/D 変換開始要求信号 1 0 0 1 : GPT2.GTADTRA によるダウンカ ウント時の A/D 変換開始要求信号 1 0 1 0 : GPT2.GTADTRB によるアップカ ウント時の A/D 変換開始要求信号 1 0 1 1 : GPT2.GTADTRB によるダウンカ ウント時の A/D 変換開始要求信号 1 1 0 0 : GPT3.GTADTRA/ GPT23.GTADTRALW によるアッ プカウント時の A/D 変換開始要求 信号 1 1 0 1 : GPT3.GTADTRA/ GPT23.GTADTRALW によるダウ ンカウント時の A/D 変換開始要求 信号 1 1 1 0 : GPT3.GTADTRB/ GPT23.GTADTRBLW によるアッ プカウント時の A/D 変換開始要求 信号 1 1 1 1 : GPT3.GTADTRB/ GPT23.GTADTRBLW によるダウ ンカウント時の A/D 変換開始要求 信号	A/D 変換開始要求信号モニタ 0 選択 ビット (b1-b0) b1 b0 0 0 : GTADTRA によるアップカウント時 の A/D 変換開始要求信号 0 1 : GTADTRA によるダウンカウント時 の A/D 変換開始要求信号 1 0 : GTADTRB によるアップカウント時 の A/D 変換開始要求信号 1 1 : GTADTRB によるダウンカウント時 の A/D 変換開始要求信号

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX72T(GPTW)
GTADSMR	ADSMS1[3:0] (RX24T/RX24U) ADSMS1[1:0] (RX72T)	A/D 変換開始要求信号モニタ 1 選択 ビット (b19-b16) b19 b16 0 0 0 0 : GPT0.GTADTRA によるアップカ ウント時の A/D 変換開始要求信号 0 0 0 1 : GPT0.GTADTRA によるダウンカ ウント時の A/D 変換開始要求信号 0 0 1 0 : GPT0.GTADTRB によるアップカ ウント時の A/D 変換開始要求信号 0 0 1 1 : GPT0.GTADTRB によるダウンカ ウント時の A/D 変換開始要求信号 0 1 0 0 : GPT1.GTADTRA/ GPT01.GTADTRALW によるアッ プカウント時の A/D 変換開始要求 信号 0 1 0 1 : GPT1.GTADTRA/ GPT01.GTADTRALW によるダウ ンカウント時の A/D 変換開始要求 信号 0 1 1 0 : GPT1.GTADTRB/ GPT01.GTADTRBLW によるアッ プカウント時の A/D 変換開始要求 信号 0 1 1 1 : GPT1.GTADTRB/ GPT01.GTADTRBLW によるダウ ンカウント時の A/D 変換開始要求 信号 1 0 0 0 : GPT2.GTADTRA によるアップカ ウント時の A/D 変換開始要求信号 1 0 0 1 : GPT2.GTADTRA による ダウンカウント時の A/D 変換開始 要求信号 1 0 1 0 : GPT2.GTADTRB によるアップカ ウント時の A/D 変換開始要求信号 1 0 1 1 : GPT2.GTADTRB による ダウンカウント時の A/D 変換開始 要求信号 1 1 0 0 : GPT3.GTADTRA/ GPT23.GTADTRALW によるアッ プカウント時の A/D 変換開始要求 信号 1 1 0 1 : GPT3.GTADTRA/ GPT23.GTADTRALW によるダウ ンカウント時の A/D 変換開始要求 信号 1 1 1 0 : GPT3.GTADTRB/ GPT23.GTADTRBLW によるアッ プカウント時の A/D 変換開始要求 信号 1 1 1 1 : GPT3.GTADTRB/ GPT23.GTADTRBLW によるダウ ンカウント時の A/D 変換開始要求 信号	A/D 変換開始要求信号モニタ 1 選択 ビット (b17-b16) b17 b16 0 0 : GTADTRA によるアップカウント時 の A/D 変換開始要求信号 0 1 : GTADTRA によるダウンカウント時 の A/D 変換開始要求信号 1 0 : GTADTRB によるアップカウント時 の A/D 変換開始要求信号 1 1 : GTADTRB によるダウンカウント時 の A/D 変換開始要求信号
GTEITC	-	-	汎用PWMタイマ拡張割り込み間引き カウンタ制御レジスタ

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX72T(GPTW)
GTEITLI1	-	-	汎用PWMタイマ拡張割り込み間引き設定レジスタ1
GTEITLI2	-	-	汎用PWMタイマ拡張割り込み間引き設定レジスタ2
GTEITLB	-	-	汎用PWMタイマ拡張バッファ転送間引き設定レジスタ
GTSECSR	-	-	汎用PWMタイマ動作許可ビット同時制御チャネル選択レジスタ
GTSECR	-	-	汎用PWMタイマ動作許可ビット同時制御レジスタ
NFCR	-	ノイズフィルタ制御レジスタ	-
GTHSCR	-	汎用PWMタイマハードウェア要因スタート/ストップ制御レジスタ	-
GTHCCR	-	汎用PWMタイマハードウェア要因クリア制御レジスタ	-
GTHSSR	-	汎用PWMタイマハードウェアスタート要因セレクトレジスタ	-
GTHPSR	-	汎用PWMタイマハードウェアストップ/クリア要因セレクトレジスタ	-
GTSYNC	-	汎用PWMタイマシンクロレジスタ	-
GTETINT	-	汎用PWMタイマ外部トリガ入力割り込みレジスタ	-
GTBDR	-	汎用PWMタイマバッファ動作禁止レジスタ	-
GTSWP	-	汎用PWMタイマスタート書き込み保護レジスタ	-
GTCWP	-	汎用PWMタイマクリア書き込み保護レジスタ	-
GTCMNWP	-	汎用PWMタイマ共通レジスタ書き込み保護レジスタ	-
GTMDR	-	汎用PWMタイマモードレジスタ	-
GTECNFCR	-	汎用PWMタイマ外部クロックノイズフィルタコントロールレジスタ	-
GTUDC	-	汎用PWMタイマカウント方向レジスタ	-
GTCNTLW	-	汎用PWMタイマロングワードカウンタレジスタ	-
GTCCRmLW	-	汎用PWMタイマロングワードコンペアキャプチャレジスタm (m = A~F)	-
GTPRLW	-	汎用PWMタイマロングワード周期設定レジスタ	-
GTPDBRLW	-	汎用PWMタイマロングワード周期設定ダブルバッファレジスタ	-
GTADTRmLW	-	ロングワードA/D変換開始要求タイミングレジスタm (m = A, B)	-
GTADTBRLW	-	ロングワードA/D変換開始要求タイミングバッファレジスタm (m = A, B)	-
GTADTDBRLW	-	ロングワードA/D変換開始要求タイミングダブルバッファレジスタm (m = A, B)	-
GTONCR	-	汎用PWMタイマ出力ネゲート制御レジスタ	-

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX72T(GPTW)
GTDVmLW	-	汎用PWMタイマロングワード デッドタイム値レジスタm (m = U, D)	-
GTDBmLW	-	汎用PWMタイマロングワード デッドタイムバッファレジスタm (m = U, D)	-

表 2.61 GTIOA/B ビットの設定比較

ビット	RX24T(GPTB)/RX24U(GPTB)	RX72T(GPTW)
	GTIOA/B[5:0]ビット	GTIOA/B[4:0]ビット
b5	0 : コンペアマッチ 1 : インพุットキャプチャ	-
b4	- b5=0 の場合 0 : 初期出力 Low 1 : 初期出力 High - b5=1 の場合 x : Don't care	0 : 初期出力 Low 1 : 初期出力 High
b3-b2	- b5=0 の場合 00 : 周期の終わりで出力保持 01 : 周期の終わりで Low 出力 10 : 周期の終わりで High 出力 11 : 周期の終わりでトグル出力 - b5=1 の場合 x : Don't care	00 : 周期の終わりで出力保持 01 : 周期の終わりで Low 出力 10 : 周期の終わりで High 出力 11 : 周期の終わりでトグル出力
b1-b0	- b5=0 の場合 00 : GPTn.GTCCRA(LW)/GTCCRB(LW) レジスタのコンペアマッチで出力保持 01 : GPTn.GTCCRA(LW)/GTCCRB(LW) レジスタのコンペアマッチで Low 出力 10 : GPTn.GTCCRA(LW)/GTCCRB(LW) レジスタのコンペアマッチで High 出力 11 : GPTn.GTCCRA(LW)/GTCCRB(LW) レジスタのコンペアマッチでトグル出力 - b5=1 の場合 00 : 立ち上がりエッジでインพุットキャプチャ 01 : 立ち下がりエッジでインพุットキャプチャ 10 : 両エッジでインพุットキャプチャ 11 : 両エッジでインพุットキャプチャ	00 : GTCCRA/GTCCRB レジスタのコンペアマッチで出力保持 01 : GTCCRA/GTCCRB レジスタのコンペアマッチで Low 出力 10 : GTCCRA/GTCCRB レジスタのコンペアマッチで High 出力 11 : GTCCRA/GTCCRB レジスタのコンペアマッチでトグル出力

2.18 8 ビットタイマ

表 2.62 に 8 ビットタイマの概要比較を、表 2.63 に 8 ビットタイマのレジスタ比較を示します。

表 2.62 8 ビットタイマの概要比較

項目	RX24T(TMR)/RX24U(TMR)	RX72T(TMR)
カウントクロック	- 内部クロック : PCLK/1、PCLK/2、PCLK/8、 PCLK/32、PCLK/64、PCLK/1024、 PCLK/8192 - 外部クロック : 外部カウントクロック	- 内部クロック : PCLK/1、PCLK/2、PCLK/8、 PCLK/32、PCLK/64、PCLK/1024、 PCLK/8192 - 外部クロック : 外部カウントクロック
チャンネル数	(8 ビット×2 チャンネル) ×4 ユニット	(8 ビット×2 チャンネル) ×4 ユニット
コンペアマッチ	8 ビットモード (コンペアマッチ A、 コンペアマッチ B) 16 ビットモード (コンペアマッチ A、 コンペアマッチ B)	8 ビットモード (コンペアマッチ A、 コンペアマッチ B) 16 ビットモード (コンペアマッチ A、 コンペアマッチ B)
カウンタクリア	コンペアマッチ A、コンペアマッチ B、 外部カウンタリセット信号から選択	コンペアマッチ A、コンペアマッチ B、 外部カウンタリセット信号から選択
タイマ出力	任意のデューティ比のパルス出力、 PWM 出力	任意のデューティ比のパルス出力、 PWM 出力
2 チャンネルの カスケード接続	16 ビットカウントモード TMR0 を上位、TMR1 を下位(TMR2 を 上位、TMR3 を下位、TMR4 を上位、 TMR5 を下位、TMR6 を上位、TMR7 を下位)とする 16 ビットタイマ - コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカ ウント(TMR3 は TMR2 のコンペアマッ チをカウント、TMR5 は TMR4 のコン ペアマッチをカウント、TMR7 は TMR6 のコンペアマッチをカウント)	16 ビットカウントモード TMR0 を上位、TMR1 を下位 (TMR2 を上位、TMR3 を下位、TMR4 を上 位、TMR5 を下位、TMR6 を上位、 TMR7 を下位) とする 16 ビットタイマ - コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカ ウント (TMR3 は TMR2 のコンペア マッチをカウント、TMR5 は TMR4 の コンペアマッチをカウント、TMR7 は TMR6 のコンペアマッチをカウント)
割り込み要因	コンペアマッチ A、コンペアマッチ B、 オーバフロー	コンペアマッチ A、コンペアマッチ B、 オーバフロー
イベントリンク機能(出力)	-	コンペアマッチ A、コンペアマッチ B、 オーバフロー(TMR0~3)
イベントリンク機能(入力)	-	イベント受付により、3 種類のうち 1 つの 動作が可能 (1)カウントスタート動作(TMR0~3) (2)イベントカウンタ動作(TMR0~3) (3)カウントリスタート動作(TMR0~3)
DTC の起動	コンペアマッチ A 割り込み、コンペア マッチ B 割り込みにより起動可能	コンペアマッチ A 割り込み、コンペア マッチ B 割り込みにより起動可能
A/D コンバータの 変換開始トリガ	TMR0、TMR2、TMR4、TMR6 の コンペアマッチ A	TMR0、TMR2、TMR4、TMR6 の コンペアマッチ A
SCI の ボーレートクロック生成	SCI のボーレートクロックを生成	SCI のボーレートクロックを生成
消費電力低減機能	ユニットごとにモジュールストップ状態 への設定が可能	ユニットごとにモジュールストップ状態 への遷移が可能

表 2.63 8 ビットタイマのレジスタ比較

レジスタ	ビット	RX24T(TMR)/RX24U(TMR)	RX72T(TMR)
TCSTR	-	-	タイマカウンタスタートレジスタ

2.19 コンペアマッチタイマ

表 2.64 にコンペアマッチタイマの概要比較を示します。

表 2.64 コンペアマッチタイマの概要比較

項目	RX24T(CMT)/RX24U(CMT)	RX72T(CMT)
カウントクロック	4 種類の分周クロック —PCLK/8、PCLK/32、PCLK/128、 PCLK/512 の中からチャネルごとに選 択可能	4 種類の分周クロック —PCLK/8、PCLK/32、PCLK/128、 PCLK/512 の中からチャネルごとに選 択可能
割り込み	コンペアマッチ割り込みをチャネルごと に要求することが可能	コンペアマッチ割り込みをチャネルごと に要求することが可能
イベントリンク機能(出力)	-	CMT1 のコンペアマッチによりイベント信 号出力
イベントリンク機能(入力)	-	- 設定したモジュールに対してリンク動 作が可能 - CMT1 のカウントスタート、イベント カウンタ、カウントリスタート動作が 可能
消費電力低減機能	ユニットごとにモジュールストップ状態へ の設定が可能	ユニットごとにモジュールストップ状態 への設定が可能

2.20 独立ウォッチドッグタイマ

表 2.65 に独立ウォッチドッグタイマの概要比較を、表 2.66 に独立ウォッチドッグタイマのレジスタ比較を示します。

表 2.65 独立ウォッチドッグタイマの概要比較

項目	RX24T(IWDTa)/RX24U(IWDTa)	RX72T(IWDTa)
カウントソース	IWDT 専用クロック (IWDTCLK)	IWDT 専用クロック (IWDTCLK)
カウント分周比	1 分周/16 分周/32 分周/64 分周/128 分周/256 分周	1 分周/16 分周/32 分周/64 分周/128 分周/256 分周
カウント動作	14 ビットのダウンカウンタによるダウンカウント	14 ビットのダウンカウンタによるダウンカウント
カウント開始条件	- リセット後、自動的にカウント開始 (オートスタートモード) - リフレッシュ (IWDTRR レジスタに 00h を書き込み後、FFh を書き込む) により、カウント開始 (レジスタスタートモード)	- オートスタートモード : リセット解除後、自動的にカウント開始 - レジスタスタートモード : リフレッシュ動作 (IWDTRR レジスタに “00h” を書き込み後、“FFh” を書き込む) により、カウント開始
カウント停止条件	- リセット (ダウンカウンタ、レジスタは初期値に戻る) - 低消費電力状態 (レジスタ設定による) - アンダフロー、リフレッシュエラー発生時 —カウント再開 (オートスタートモード : リセットもしくはノンマスカブル割り込み要求を出力後に自動でカウント再開、 —レジスタスタートモード : リフレッシュ後にカウント再開)	- リセット (ダウンカウンタ、レジスタは初期値に戻る) - 低消費電力状態 (レジスタ設定による) - アンダフロー、リフレッシュエラー発生時 (レジスタスタートモード時のみ)
ウィンドウ機能	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)
リセット出力要因	- ダウンカウンタがアンダフローしたとき - リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)	- ダウンカウンタがアンダフローしたとき - リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)
ノンマスカブル割り込み/割り込み要因	- ダウンカウンタがアンダフローしたとき - リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)	- ダウンカウンタがアンダフローしたとき - リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)
カウンタの読み出し	IWDTSR レジスタを読み出すことで、ダウンカウンタのカウント値の読み出しが可能	IWDTSR レジスタを読み出すことで、ダウンカウンタのカウント値の読み出しが可能
イベントリンク機能(出力)	-	- ダウンカウンタのアンダフローイベント出力 - リフレッシュエラーイベント出力
出力信号(内部信号)	- リセット出力 - 割り込み要求出力 - スリープモードカウント停止制御出力	- リセット出力 - 割り込み要求出力 - スリープモードカウント停止制御出力

項目	RX24T(IWDTa)/RX24U(IWDTa)	RX72T(IWDTa)
オートスタートモード (オプション機能選択 レジスタ 0 (OFS0)制御)	- リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDRPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、またはディープスリープモード遷移時のダウンカウント停止の選択 (OFS0.IWDTSLCSTP ビット)	- リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDRPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (OFS0.IWDTSLCSTP ビット)
レジスタスタートモード (IWDT レジスタ制御)	- リフレッシュ動作後のクロック分周比の選択(IWDTCR.CKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択(IWDTCCR.RSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、またはディープスリープモード遷移時のダウンカウント停止の選択 (IWDTCSTPR.SLCSTP ビット)	- リフレッシュ動作後のクロック分周比の選択(IWDTCR.CKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択(IWDTCCR.RSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (IWDTCSTPR.SLCSTP ビット)

表 2.66 独立ウォッチドッグタイマのレジスタ比較

レジスタ	ビット	RX24T(IWDTCa)/RX24U(IWDTCa)	RX72T(IWDTCa)
IWDTCR	TOPS[1:0]	タイムアウト期間選択ビット b1 b0 0 0 : 128 サイクル (007Fh) 0 1 : 512 サイクル (01FFh) 1 0 : 1024 サイクル (03FFh) 1 1 : 2048 サイクル (07FFh)	タイムアウト期間選択ビット b1 b0 0 0 : 1024 サイクル(03FFh) 0 1 : 4096 サイクル(0FFFh) 1 0 : 8192 サイクル(1FFFh) 1 1 : 16384 サイクル(3FFFh)
IWDTRCR	RSTIRQS	リセット割り込み要求選択ビット 0 : ノンマスカブル割り込み要求出力を許可 1 : リセット出力を許可	リセット割り込み要求選択ビット 0 : ノンマスカブル割り込み要求、または割り込み要求出力を許可 ^(注 1) 1 : リセット出力を許可
IWDTCSPTPR	SLCSTP	スリープモードカウント停止制御ビット 0 : カウント停止無効 1 : スリープモード、ソフトウェアスタンバイモード、およびディープスリープモード遷移時のカウント停止有効	スリープモードカウント停止制御ビット 0 : カウント停止無効 1 : スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、および全モジュールクロックストップモード遷移時のカウント停止有効

注 1. NMIER.IWDTEN ビットの値が、1 の時はノンマスカブル割り込み、0 の時はマスカブル割り込みを発生します。

2.21 シリアルコミュニケーションインタフェース

表 2.67 にシリアルコミュニケーションインタフェースの概要比較を、表 2.68 にシリアルコミュニケーションインタフェースのチャネル比較を、表 2.69 シリアルコミュニケーションインタフェースのレジスタ比較を示します。

表 2.67 シリアルコミュニケーションインタフェースの概要比較

項目		RX24T(SCIg)	RX24U(SCIg)	RX72T(SCIj, SCli, SClh)
チャネル数		SCIg : 3 チャネル	SCIg : 6 チャネル	- SCIj : 5 チャネル - SCli : 1 チャネル - SClh : 1 チャネル
シリアル通信方式		- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス	- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス	- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		- 送信部 : ダブルバッファ構成による連続送信が可能 - 受信部 : ダブルバッファ構成による連続受信が可能	- 送信部 : ダブルバッファ構成による連続送信が可能 - 受信部 : ダブルバッファ構成による連続受信が可能	- 送信部 : ダブルバッファ構成による連続送信が可能 - 受信部 : ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能
割り込み要因		- 送信終了、送信データエンプティ、受信データフル、受信エラー - 開始条件/再開条件/停止条件生成終了（簡易 I²C モード用）	- 送信終了、送信データエンプティ、受信データフル、受信エラー - 開始条件/再開条件/停止条件生成終了（簡易 I²C モード用）	- 送信終了、送信データエンプティ、受信データフル、受信エラー、受信データレディ(SCI11)、データ一致(SCI1, SCI5, SCI6, SCI8, SCI9, SCI11) - 開始条件/再開条件/停止条件生成終了（簡易 I²C モード用）
消費電力低減機能		チャネルごとにモジュールストップ状態への遷移が可能	チャネルごとにモジュールストップ状態への遷移が可能	チャネルごとにモジュールストップ状態への遷移が可能
調歩同期式モード	データ長	7 ビット/8 ビット/9 ビット	7 ビット/8 ビット/9 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ/ 奇数パリティ/ パリティなし	偶数パリティ/ 奇数パリティ/ パリティなし	偶数パリティ/ 奇数パリティ/ パリティなし
	受信エラー検出機能	パリティエラー、 オーバランエラー、 フレーミングエラー	パリティエラー、 オーバランエラー、 フレーミングエラー	パリティエラー、 オーバランエラー、 フレーミングエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目		RX24T(SCIg)	RX24U(SCIg)	RX72T(SCIj, SCIi, SCIh)
調歩同期式モード	送受信 FIFO	-	-	送信 16 段、受信 16 段の FIFO を利用可能(SCI11)
	データ一致検出	-	-	受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能(SCI11)
	スタートビットの検出	Low または立ち下がリエッジを選択可能	Low または立ち下がリエッジを選択可能	Low または立ち下がリエッジを選択可能
	ブレーク検出	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブレークを検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブレークを検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出す、または SPTR.RXDMON フラグを読み出すことでブレークを検出可能
	クロックソース	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能 (SCI5, SCI6)	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能 (SCI5, SCI6)	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能 (SCI5, SCI6, SCI12)
	倍速モード	ポーレートジェネレータ倍速モードを選択可能	ポーレートジェネレータ倍速モードを選択可能	ポーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	送受信 FIFO	-	-	送信 16 段、受信 16 段の FIFO を利用可能(SCI11)
スマートカードインタフェースモード	エラー処理	- 受信時パリティエラーを検出するとエラーシグナルを自動送出 - 送信時エラーシグナルを受信するとデータを自動再送信	- 受信時パリティエラーを検出するとエラーシグナルを自動送出 - 送信時エラーシグナルを受信するとデータを自動再送信	- 受信時パリティエラーを検出するとエラーシグナルを自動送出 - 送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ (シングルマスタ動作のみ)	マスタ (シングルマスタ動作のみ)	マスタ (シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応	ファストモード対応
	ノイズ除去	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目		RX24T(SCI _g)	RX24U(SCI _g)	RX72T(SCI _j , SCI _i , SCI _h)
簡易 SPI モード	データ長	8 ビット	8 ビット	8 ビット
	エラーの 検出	オーバランエラー	オーバランエラー	オーバランエラー
	SS 入力端 子機能	SSn#端子が High のとき、 出力端子をハイインピーダ ンスにすることが可能	SSn#端子が High のとき、 出力端子をハイインピーダ ンスにすることが可能	SSn#端子が High のとき、 出力端子をハイインピーダ ンスにすることが可能
	クロック 設定	クロック位相、クロック極 性の設定を 4 種類から選択 可能	クロック位相、クロック極 性の設定を 4 種類から選択 可能	クロック位相、クロック極 性の設定を 4 種類から選択 可能
拡張シリアル モード (SCI12 の み対応)	Start Frame 送信	-	-	- Break Field Low width の 出力が可能/出力完了割 り込み機能あり - バス衝突検出機能あり/ 検出割り込み機能あり
	Start Frame 受信	-	-	- Break Field Low width の 検出が可能/検出完了割 り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一 致割り込み機能あり - Control Field 1 にはプラ イマリ/セカンダリの 2 種類の比較データを設定 可能 - Control Field 1 にプライ オリティインタラプト ビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可 能 - ビットレート測定機能あ り
	入出力制御 機能	-	-	- TXDX12/RXDX12 信号 の極性選択が可能 - RXDX12 信号にデジタ ルフィルタ機能を設定可 能 - RXDX12 端子と TXDX12 端子を兼用した 半二重通信が可能 - RXDX12 端子受信デー タサンプリングタイミン グ選択可能
	タイマ機能	-	-	リロードタイマ機能として 使用可能
ビットレート モジュレーション機能		内蔵ボーレートジェネレー タの出力補正により誤差を 低減可能	内蔵ボーレートジェネレー タの出力補正により誤差を 低減可能	内蔵ボーレートジェネレー タの出力補正により誤差を 低減可能
イベントリンク機能 (SCI5 のみ対応)		-	-	- エラー(受信エラー・エ ラーシグナル検出) イベント出力 - 受信データフルイベント 出力

項目	RX24T(SCI _g)	RX24U(SCI _g)	RX72T(SCI _j , SCI _i , SCI _h)
イベントリンク機能 (SCI5 のみ対応)	-	-	- 送信データエンプティイベント出力 - 送信終了イベント出力

表 2.68 シリアルコミュニケーションインタフェースのチャネル比較

項目	RX24T(SCI _g)	RX24U(SCI _g)	RX72T(SCI _j , SCI _i , SCI _h)
調歩同期式モード	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11, SCI12
クロック同期式 モード	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11, SCI12
スマートカードイン タフェースモード	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11, SCI12
簡易 I ² C モード	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11, SCI12
簡易 SPI モード	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11, SCI12
FIFO モード	-	-	SCI11
データ一致検出	-	-	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11
拡張シリアルモード	-	-	SCI12
TMR クロック入力	SCI5, SCI6	SCI5, SCI6	SCI5, SCI6, SCI12
イベントリンク機能	-	-	SCI5
周辺モジュール クロック	PCLKB : SCI1, SCI5, SCI6	PCLKB : SCI1, SCI5, SCI6, SCI8, SCI9 PCLKA : SCI11	PCLKB : SCI1, SCI5, SCI6, SCI8, SCI9, SCI12 PCLKA : SCI11

表 2.69 シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX24T(SCI _g)/RX24U(SCI _g)	RX72T(SCI _j ,SCI _i ,SCI _h)
FRDR	-	-	受信FIFOデータレジスタ
FTDR	-	-	送信FIFOデータレジスタ
SSRFIFO	-	-	シリアルステータスレジスタ
SEMR	ACS0	調歩同期クロックソースセレクト ビット (調歩同期式モードのみ有効) 0 : 外部クロック 1 : TMR から出力される 2 つのコンペアマッチ出力の論理積 (SCI5, SCI6 のみ有効) SCI のチャネルごとに使用できる コンペアマッチ出力が異なります	調歩同期クロックソースセレクト ビット (調歩同期式モードのみ有効) 0 : 外部クロック 1 : TMR から出力される 2 つのコンペアマッチ出力の論理積 (SCI5, SCI6, SCI12 のみ有効) SCI のチャネルごとに使用できる コンペアマッチ出力が異なります
	ABCSE	-	調歩同期基本クロックセレクト拡張 ビット SCI12 では予約ビットです。読むと “0” が読めます。書く場合、“0” としてください。
FCR	-	-	FIFOコントロールレジスタ
FDR	-	-	FIFOデータカウントレジスタ
LSR	-	-	ラインステータスレジスタ
CDR	-	-	比較データレジスタ
DCCR	-	-	データ比較制御レジスタ
SPTR	-	-	シリアルポートレジスタ
ESMER	-	-	拡張シリアルモード有効レジスタ
CR0	-	-	コントロールレジスタ 0
CR1	-	-	コントロールレジスタ 1
CR2	-	-	コントロールレジスタ 2
CR3	-	-	コントロールレジスタ 3
PCR	-	-	ポートコントロールレジスタ
ICR	-	-	割り込みコントロールレジスタ
STR	-	-	ステータスレジスタ
STCR	-	-	ステータスクリアレジスタ
CF0DR	-	-	Control Field 0 データレジスタ
CF0CR	-	-	Control Field 0 コンペアイネーブルレジスタ
CF0RR	-	-	Control Field 0 受信データレジスタ
PCF1DR	-	-	プライマリ Control Field 1 データレジスタ
SCF1DR	-	-	セカンダリ Control Field 1 データレジスタ
CF1CR	-	-	Control Field 1 コンペアイネーブルレジスタ
CF1RR	-	-	Control Field 1 受信データレジスタ
TCR	-	-	タイマコントロールレジスタ
TMR	-	-	タイマモードレジスタ
TPRE	-	-	タイマプリスケアラレジスタ
TCNT	-	-	タイマカウントレジスタ

2.22 I²C バスインタフェース

表 2.70 に I²C バスインタフェースの概要比較を示します。

表 2.70 I²C バスインタフェースの概要比較

項目	RX24T(RIIa)/RX24U(RIIa)	RX72T(RIIa)
通信フォーマット	- I²C バスフォーマット/SMBus フォーマット - マスタ/スレーブ選択可能 - 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保	- I²C バスフォーマット/SMBus フォーマット - マスタ/スレーブ選択可能 - 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保
転送速度	ファストモード対応(~400 kbps)	ファストモード対応(~400 kbps)
SCL クロック	マスタ時、SCL クロックのデューティ比を 4%~96%の範囲で設定可能	マスタ時、SCL クロックのデューティ比を 4%~96%の範囲で設定可能
コンディション発行・コンディション検出	- スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、 - スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能	- スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、 - スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能
スレーブアドレス	- 異なるスレーブアドレスを 3 種類まで設定可能 7 ビット/10 ビットアドレスフォーマット対応(混在可能) - ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能	- 異なるスレーブアドレスを 3 種類まで設定可能 7 ビット/10 ビットアドレスフォーマット対応(混在可能) - ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能
アクノリッジ応答	- 送信時、アクノリッジビットの自動ロード —ノットアクノリッジ受信時に次送信データ転送の自動中断が可能 - 受信時、アクノリッジビットの自動送出 —8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能	- 送信時、アクノリッジビットの自動ロード —ノットアクノリッジ受信時に次送信データ転送の自動中断が可能 - 受信時、アクノリッジビットの自動送出 —8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能
ウェイト機能	- 受信時、SCL クロックの Low ホールドによるウェイトが可能 8 クロック目と 9 クロック目の間をウェイト 9 クロック目と 1 クロック目の間をウェイト	- 受信時、SCL クロックの Low ホールドによるウェイトが可能 8 クロック目と 9 クロック目の間をウェイト 9 クロック目と 1 クロック目の間をウェイト
SDA 出力遅延機能	アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能	アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能

項目	RX24T(RIICa)/RX24U(RIICa)	RX72T(RIICa)
アービトレーション	- マルチマスタ対応 —他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 —スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 —マスタ時、送信データ不一致でアービトレーションロスト検出可能 - バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止) - ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 - スレーブ送信時、データ不一致でアービトレーションロスト検出可能	- マルチマスタ対応 —他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 —スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 —マスタ時、送信データ不一致でアービトレーションロスト検出可能 - バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止) - ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 - スレーブ送信時、データ不一致でアービトレーションロスト検出可能
タイムアウト検出機能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能
ノイズ除去	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能
割り込み要因	4 種類 —通信エラー/通信イベント発生、アービトレーション検出、NACK 検出、タイムアウト検出、スタートコンディション検出(リスタートコンディション含む)、ストップコンディション検出 —受信データフル(スレーブアドレス一致時含む) —送信データエンプティ(スレーブアドレス一致時含む) —送信終了	4 種類 —通信エラー/通信イベント発生、アービトレーション検出、NACK 検出、タイムアウト検出、スタートコンディション検出(リスタートコンディション含む)、ストップコンディション検出 —受信データフル(スレーブアドレス一致時含む) —送信データエンプティ(スレーブアドレス一致時含む) —送信終了
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
RIIC の動作モード	4 種類 —マスタ送信モード —マスタ受信モード —スレーブ送信モード —スレーブ受信モード	4 種類 —マスタ送信モード —マスタ受信モード —スレーブ送信モード —スレーブ受信モード
イベントリンク機能(出力)	-	4 種類(RIIC0) —通信エラー/通信イベント発生、アービトレーション検出、NACK 検出、タイムアウト検出、スタートコンディション検出(リスタートコンディション含む)、ストップコンディション検出 —受信データフル(スレーブアドレス一致時含む) —送信データエンプティ(スレーブアドレス一致時含む) —送信終了

2.23 CAN モジュール

表 2.71 に CAN モジュールの概要比較を、表 2.72 に CAN モジュールのレジスタ比較を示します。

表 2.71 CAN モジュールの概要比較

項目	RX24T(RSCAN)/RX24U(RSCAN)	RX72T(CAN)
プロトコル	ISO 11898-1 規格準拠	ISO 11898-1 規格準拠 (標準フレーム/拡張フレーム)
ビットレート	最大 1Mbps	1Mbps 以下のビットレートをプログラム可能 (fCAN $\geq$ 8MHz) fCAN : CAN クロックソース
メッセージボックス	合計 20 バッファ - 各チャネル専用 : 4 バッファ (4 バッファ$\times$1 チャネル) 送信バッファ : 4 バッファ/1 チャネル - チャネル間共用 : 16 バッファ 受信バッファ : 0~16 バッファ 受信 FIFO バッファ : 2 本(1 本あたり最大 16 バッファ割り当て可能) 送受信 FIFO バッファ : 1 本/1 チャネル (1 本あたり最大 16 バッファ割り当て可能)	32 メールボックス : 2 種類のメールボックスモードを選択可能 —通常メールボックスモード : 32 メールボックスを送信または受信用に設定可能 —FIFO メールボックスモード : 24 メールボックスを送信または受信用に設定可能 残りのメールボックスを送信用に 4 段、受信用に 4 段の FIFO を設定可能
受信	- データフレームとリモートフレームを受信可能 - 受信する ID フォーマット(標準 ID、拡張 ID、両方)を選択可能 - FIFO ごとの割り込み許可/禁止設定可能 - ミラー機能 (自送信メッセージの受信機能)	- データフレームとリモートフレームを受信可能 - 受信する ID フォーマット (標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID) を選択可能 - ワンショット受信機能を選択可能 - オーバーライトモード (メッセージ上書き) かオーバーランモード (メッセージ破棄) を選択可能 - 受信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能
アクセプタンスフィルタ	- 合計 16 個の受信ルールで受信メッセージを選別可能 - チャネルごとに 0~16 個の範囲で受信ルール数を設定可能 - アクセプタンスフィルタ処理 : 受信ルールごとに ID、マスク設定可能 - DLC フィルタ処理 : 受信ルールごとに DLC フィルタチェック可能	8 つのアクセプタンスマスク (4 メールボックスごとに個別のマスク) - メールボックスはマスクの有効/無効を個別に設定可能

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目	RX24T(RSCAN)/RX24U(RSCAN)	RX72T(CAN)
受信メッセージ転送機能	● ルーティング機能 —受信メッセージを任意のバッファへ転送する機能(転送可能バッファ数: 2) —転送先: 受信バッファ、受信 FIFO バッファ、送受信 FIFO バッファ ● ラベル付加機能 —受信バッファおよび FIFO バッファへメッセージを格納時、ラベル情報も同時に格納可能	-
送信	● データフレームとリモートフレームを送信可能 ● 送信する ID フォーマット(標準 ID、拡張 ID、両方)を選択可能 ● ワンショット送信機能 ● ID 優先送信または送信バッファ番号優先送信を選択可能 ● 送信アボート機能(フラグでアボート完了を確認可能) ● 送信バッファ、送受信 FIFO バッファごとに割り込み許可/禁止設定可能	● データフレームとリモートフレームを送信可能 ● 送信する ID フォーマット(標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID)を選択可能 ● ワンショット送信機能を選択可能 ● ID 優先送信モードか メールボックス番号 優先送信モードを選択可能 ● 送信要求をアボート可能(フラグでアボート完了を確認可能) ● 送信完了割り込みの許可/禁止を メールボックス ごとに個別に設定可能
インターバル送信機能	メッセージの送信間隔を設定可能 (送受信 FIFO バッファの送信モード)	-
送信履歴機能	送信完了したメッセージの履歴情報を格納する機能	-
バスオフ復帰方法	● バスオフ状態からの復帰方法を選択可能 —ISO 11898-1 規格準拠 —バスオフ開始でチャネル待機モードへ自動遷移 —バスオフ終了でチャネル待機モードへ自動遷移 —プログラムによるチャネル待機モードへの遷移 —プログラムによるエラーアクティブ状態への遷移(バスオフ強制復帰機能)	● バスオフ状態からの復帰方法を選択可能 —ISO 11898-1 規格準拠 —バスオフ開始で自動的に CAN Halt モード へ移行 —バスオフ終了で自動的に CAN Halt モード へ移行 —プログラムにより CAN Halt モード へ移行 —プログラムによりエラーアクティブ状態へ遷移
エラー状態の監視	● CAN プロトコルエラー (スタッフエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー、バスドミナントロック)を監視 ● エラー状態の遷移を検出(エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰) ● エラーカウンタの読み出し ● DLC エラーを監視	● CAN バスエラー (スタッフエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー)を監視可能 ● エラー状態の遷移を検出可能(エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰) ● エラーカウンタを読み出し可能
タイムスタンプ機能	● タイムスタンプ機能(メッセージの受信時間を 16 ビットタイム値で記録)	● 16 ビットカウンタによるタイムスタンプ機能 ● 基準クロックは、1、2、4、8 ビットタイムから選択可能

項目	RX24T(RSCAN)/RX24U(RSCAN)	RX72T(CAN)
割り込み機能	● グローバル(2 本) —グローバル受信 FIFO 割り込み —グローバルエラー割り込み ● チャンネル(3 本) —チャンネル送信割り込み - 送信完了割り込み - 送信アボート割り込み - 送受信 FIFO 送信完了割り込み - 送信履歴割り込み —送受信 FIFO 受信割り込み —チャンネルエラー割り込み	5 種類の割り込み要因 (受信完了割り込み、送信完了割り込み、受信 FIFO 割り込み、送信 FIFO 割り込み、エラー割り込み)
CAN スリープモード	-	CAN クロックを停止することで消費電流を低減可能
ソフトウェアサポートユニット	-	● 3 つのソフトウェアサポートユニット —アクセプタンスフィルタサポート —メールボックス検索サポート (受信メールボックス検索、送信メールボックス検索、メッセージロスト検索) —チャンネル検索サポート
CAN クロックソース	周辺モジュールクロック(PCLK)、CANMCLK	周辺モジュールクロック (PCLKB) 、CANMCLK
テストモード	● ユーザ評価用テスト機能 —リッスンオンリモード —セルフテストモード 0 (外部ループバック) —セルフテストモード 1 (内部ループバック) —RAM テスト(読み書きテスト)	● ユーザ評価用に 3 つのテストモードを用意 —リッスンオンリモード —セルフテストモード 0 (外部ループバック) —セルフテストモード 1 (内部ループバック)
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.72 CAN モジュールのレジスタ比較

レジスタ	ビット名	RX24T(RSCAN)/RX24U(RSCAN)	RX72T(CAN)
CTLR	-	-	制御レジスタ
BCR	-	-	ビットコンフィギュレーションレジスタ
MKRk	-	-	マスクレジスタ k (k = 0~7)
FIDCR0	-	-	FIFO 受信 ID 比較レジスタ 0
FIDCR1	-	-	FIFO 受信 ID 比較レジスタ 1
MKIVLR	-	-	マスク無効レジスタ
MBj	-	-	メールボックスレジスタ j (j = 0~31)
MIER	-	-	メールボックス割り込み許可レジスタ
MCTLj	-	-	メッセージ制御レジスタ j (j = 0~31)
RFCR	-	-	受信 FIFO 制御レジスタ
RFPCR	-	-	受信 FIFO ポインタ制御レジスタ
TFCR	-	-	送信 FIFO 制御レジスタ
TFPCR	-	-	送信 FIFO ポインタ制御レジスタ
STR	-	-	ステータスレジスタ
MSMR	-	-	メールボックスサーチモードレジスタ
MSSR	-	-	メールボックスサーチステータスレジスタ
CSSR	-	-	チャネルサーチサポートレジスタ
AFSR	-	-	アクセプタンスフィルタサポートレジスタ
EIER	-	-	エラー割り込み許可レジスタ
EIFR	-	-	エラー割り込み要因判定レジスタ
RECR	-	-	受信エラーカウントレジスタ
TECR	-	-	送信エラーカウントレジスタ
ECSR	-	-	エラーコード格納レジスタ
TSR	-	-	タイムスタンプレジスタ
TCR	-	-	テスト制御レジスタ
CFGL	-	ビットコンフィギュレーションレジスタ L	-
CFGH	-	ビットコンフィギュレーションレジスタ H	-
CTRL	-	制御レジスタ L	-
CTRH	-	制御レジスタ H	-
STSL	-	ステータスレジスタ L	-
STSH	-	ステータスレジスタ H	-
ERFLL	-	エラーフラグレジスタ L	-
ERFLH	-	エラーフラグレジスタ H	-
GCFGL	-	グローバル設定レジスタ L	-
GCFGH	-	グローバル設定レジスタ H	-
GCTRL	-	グローバル制御レジスタ L	-
GCTRH	-	グローバル制御レジスタ H	-
GSTS	-	グローバルステータスレジスタ	-
GERFLL	-	グローバルエラーフラグレジスタ	-
GTINTSTS	-	グローバル送信割り込み ステータスレジスタ	-
GTSC	-	タイムスタンプレジスタ	-
GAFLCFG	-	受信ルール数設定レジスタ	-
GAFLIDLj	-	受信ルール登録レジスタ jAL (j = 0~15)	-
GAFLIDHj	-	受信ルール登録レジスタ jAH (j = 0~15)	-
GAFLMLj	-	受信ルール登録レジスタ jBL (j = 0~15)	-
GAFLMHj	-	受信ルール登録レジスタ jBH (j = 0~15)	-
GAFLPLj	-	受信ルール登録レジスタ jCL (j = 0~15)	-
GAFLPHj	-	受信ルール登録レジスタ jCH (j = 0~15)	-
RMNB	-	受信バッファ数設定レジスタ	-

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット名	RX24T(RSCAN)/RX24U(RSCAN)	RX72T(CAN)
RMND0	-	受信バッファ受信完了フラグレジスタ	-
RMIDLn	-	受信バッファレジスタ nAL (n = 0~15)	-
RMIDHn	-	受信バッファレジスタ nAH (n = 0~15)	-
RMTSn	-	受信バッファレジスタ nBL (n = 0~15)	-
RMPTRn	-	受信バッファレジスタ nBH (n = 0~15)	-
RMDf0n	-	受信バッファレジスタ nCL (n = 0~15)	-
RMDf1n	-	受信バッファレジスタ nCH (n = 0~15)	-
RMDf2n	-	受信バッファレジスタ nDL (n = 0~15)	-
RMDf3n	-	受信バッファレジスタ nDH (n = 0~15)	-
RFCCm	-	受信 FIFO 制御レジスタ m (m = 0, 1)	-
RFSTSm	-	受信 FIFO ステータスレジスタ m (m = 0, 1)	-
RFPCTRm	-	受信 FIFO ポインタ制御レジスタ m (m = 0, 1)	-
RFIDLm	-	受信 FIFO アクセスレジスタ mAL (m = 0, 1)	-
RFIDHm	-	受信 FIFO アクセスレジスタ mAH (m = 0, 1)	-
RFTSm	-	受信 FIFO アクセスレジスタ mBL (m = 0, 1)	-
RFPTRm	-	受信 FIFO アクセスレジスタ mBH (m = 0, 1)	-
RFDF0m	-	受信 FIFO アクセスレジスタ mCL (m = 0, 1)	-
RFDF1m	-	受信 FIFO アクセスレジスタ mCH (m = 0, 1)	-
RFDF2m	-	受信 FIFO アクセスレジスタ mDL (m = 0, 1)	-
RFDF3m	-	受信 FIFO アクセスレジスタ mDH (m = 0, 1)	-
CFCCLO	-	送受信 FIFO 制御レジスタ 0L	-
CFCCHO	-	送受信 FIFO 制御レジスタ 0H	-
CFSTS0	-	送受信 FIFO ステータスレジスタ 0	-
CFPCTR0	-	送受信 FIFO ポインタ制御レジスタ 0	-
CFIDLO	-	送受信 FIFO アクセスレジスタ 0AL	-
CFIDHO	-	送受信 FIFO アクセスレジスタ 0AH	-
CFTS0	-	送受信 FIFO アクセスレジスタ 0BL	-
CFPTR0	-	送受信 FIFO アクセスレジスタ 0BH	-
CFDF00	-	送受信 FIFO アクセスレジスタ 0CL	-
CFDF10	-	送受信 FIFO アクセスレジスタ 0CH	-
CFDF20	-	送受信 FIFO アクセスレジスタ 0DL	-
CFDF30	-	送受信 FIFO アクセスレジスタ 0DH	-
RFMSTS	-	受信 FIFO メッセージロスト ステータスレジスタ	-
CFMSTS	-	送受信 FIFO メッセージロスト ステータスレジスタ	-
RFISTS	-	受信 FIFO 割り込みステータスレジスタ	-
CFISTS	-	送受信 FIFO 受信割り込み ステータスレジスタ	-
TMCp	-	送信バッファ制御レジスタ p (p = 0~3)	-
TMSTSp	-	送信バッファステータスレジスタ p (p = 0~3)	-

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット名	RX24T(RSCAN)/RX24U(RSCAN)	RX72T(CAN)
TMTRSTS	-	送信バッファ送信要求ステータスレジスタ	-
TMTCSTS	-	送信バッファ送信完了ステータスレジスタ	-
TMTASTS	-	送信バッファ送信アボート ステータスレジスタ	-
TMIEC	-	送信バッファ割り込み許可レジスタ	-
TMIDLp	-	送信バッファレジスタ pAL (p = 0~3)	-
TMIDHp	-	送信バッファレジスタ pAH (p = 0~3)	-
TMPTRp	-	送信バッファレジスタ pBH (p = 0~3)	-
TMDf0p	-	送信バッファレジスタ pCL (p = 0~3)	-
TMDf1p	-	送信バッファレジスタ pCH (p = 0~3)	-
TMDf2p	-	送信バッファレジスタ pDL (p = 0~3)	-
TMDf3p	-	送信バッファレジスタ pDH (p = 0~3)	-
THLCC0	-	送信履歴バッファ制御レジスタ	-
THLSTS0	-	送信履歴バッファステータスレジスタ	-
THLACC0	-	送信履歴バッファアクセスレジスタ	-
THLPCTR0	-	送信履歴バッファポインタ制御レジスタ	-
GRWCR	-	グローバル RAM ウィンドウ制御レジスタ	-
GTSTCFG	-	グローバルテスト設定レジスタ	-
GTSTCTRL	-	グローバルテスト制御レジスタ	-
GLOCKK	-	グローバルテストプロテクト解除レジスタ	-
RPGACCr	-	RAM テストレジスタ r (r = 0~127)	-

2.24 シリアルペリフェラルインタフェース

表 2.73 にシリアルペリフェラルインタフェースの概要比較を、表 2.74 にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表 2.73 シリアルペリフェラルインタフェースの概要比較

項目	RX24T(RSPIb)/RX24U(RSPIb)	RX72T(RSPIC)
チャンネル数	1 チャンネル	1 チャンネル
RSPI 転送機能	• MOSI (Master Out Slave In) 、MISO (Master In Slave Out) 、SSL (Slave Select) 、RSPCK (RSPI Clock) 信号を使用して、SPI 動作 (4 線式) /クロック同期式動作 (3 線式) でシリアル通信が可能、それぞれ割り込みの発生が可能です。 • 送信のみの動作が可能 • 通信モード：全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能	• MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPIClock) 信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 • 送信のみの動作が可能 • 通信モード：全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能
データフォーマット	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットに変更可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送 (1 フレームは最大 32 ビット)	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送 (1 フレームは最大 32 ビット) • 送信データ、受信データをバイト単位でスワップ可能
ビットレート	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 6 分周のクロックを、RSPCK として入力可能 (RSPCK の最大周波数は PCLK の 6 分周) —High 幅：PCLK の 3 サイクル、 Low 幅：PCLK の 3 サイクル	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能 (RSPCK の最高周波数は PCLK の 4 分周) —High 幅：PCLK の 2 サイクル、 Low 幅：PCLK の 2 サイクル
バッファ構成	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット
エラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出 • アンダランエラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出 • アンダランエラー検出

項目	RX24T(RSPIb)/RX24U(RSPIb)	RX72T(RSPIC)
SSL 制御機能	1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) - シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 - マルチマスタ設定時： SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 - スレーブ設定時： SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 —設定範囲：1~8 RSPCK —設定単位：1RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 —設定範囲：1~8 RSPCK —設定単位：1RSPCK - 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 —設定範囲：1~8 RSPCK —設定単位：1RSPCK - SSL 極性変更機能	1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) - シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 - マルチマスタ設定時： SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 - スレーブ設定時： SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 —設定範囲：1~8 RSPCK —設定単位：1RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 —設定範囲：1~8 RSPCK —設定単位：1RSPCK - 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 —設定範囲：1~8 RSPCK —設定単位：1RSPCK - SSL 極性変更機能
マスタ転送時の制御方式	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 —SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 - RSPCK 自動停止機能	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 —SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 - RSPCK 自動停止機能
割り込み要因	割り込み要因 —受信バッファフル割り込み —送信バッファエンプティ割り込み —RSPi エラー割り込み (モードフォルト、オーバラン、アンダラン、パリティエラー) —RSPi アイドル割り込み(RSPi アイドル)	割り込み要因 —受信バッファフル割り込み —送信バッファエンプティ割り込み —RSPi エラー割り込み (モードフォルト、オーバラン、アンダラン、パリティエラー) —RSPi アイドル割り込み(RSPi アイドル)
イベントリンク機能(出力)	-	以下のイベントをイベントリンクコントローラへ出力可能(RSPiO) —受信バッファフルイベント信号 —送信バッファエンプティイベント信号 —モードフォルト/オーバラン/アンダラン/パリティエラーのイベント信号 —RSPi アイドルイベント信号 —送信完了イベント信号
その他の機能	- CMOS/オープンドレイン出力切り替え機能 - RSPi 初期化機能 - ループバックモード機能	- CMOS/オープンドレイン出力切り替え機能 - RSPi 初期化機能 - ループバックモード機能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.74 シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX24T(RSPIb)/RX24U(RSPIb)	RX72T(RSPIc)
SPDR	-	RSPI データレジスタ 可能アクセスサイズ • ロングワード (SPDCR.SPLW=1) • ワードアクセス (SPDCR.SPLW=0)	RSPI データレジスタ 可能アクセスサイズ • ロングワード (SPDCR.SPLW=1, SPDCR.SPBYT=0) • ワードアクセス (SPDCR.SPLW=0, SPDCR.SPBYT=0) • バイトアクセス (SPDCR.SPBYT=1)
SPDCR	SPBYT	-	RSPI バイトアクセス設定ビット
SPDCR2	-	-	RSPI データコントロールレジスタ 2

2.25 CRC 演算器

表 2.75 に CRC 演算器の概要比較を、表 2.76 に CRC 演算器のレジスタ比較を示します。

表 2.75 CRC 演算器の概要比較

項目	RX24T(CRC)/RX24U(CRC)	RX72T(CRCA)	
データサイズ	8 ビット	8 ビット	32 ビット
CRC 演算対象データ	8n ビットのデータに対して CRC コード生成(n = 自然数)	8n ビットのデータに対して CRC コード生成(n = 自然数)	32n ビットのデータに対して CRC コード生成(n = 自然数)
CRC 演算処理方式	8 ビット並列実行	8 ビット並列実行	32 ビット並列実行
CRC 生成多項式	3つの多項式から選択可能 —8 ビット CRC $X^8 + X^2 + X + 1$ —16 ビット CRC $X^{16} + X^{15} + X^2 + 1,$ $X^{16} + X^{12} + X^5 + 1$	3つの多項式から選択可能 —8 ビット CRC $X^8 + X^2 + X + 1$ —16 ビット CRC $X^{16} + X^{15} + X^2 + 1$ $X^{16} + X^{12} + X^5 + 1$	2つの多項式から選択可能 —32 ビット CRC $X^{32} + X^{26} + X^{23} + X^{22} + X^{16}$ $+ X^{12} + X^{11} + X^{10} + X^8 + X^7$ $+ X^5 + X^4 + X^2 + X + 1,$ $X^{32} + X^{28} + X^{27} + X^{26} + X^{25}$ $+ X^{23} + X^{22} + X^{20} + X^{19}$ $+ X^{18} + X^{14} + X^{13} + X^{11}$ $+ X^{10} + X^9 + X^8 + X^6 + 1$
CRC 演算切り替え	LSB ファーストまたは MSB ファーストでの通信用に、 CRC 演算結果のビットオーダ を切り替えることが可能	LSB ファーストまたは MSB ファーストでの通信用に、 CRC 演算結果のビットオーダを切り替えることが可能	
消費電力低減機能	モジュールストップ状態への 設定が可能	モジュールストップ状態への遷移が可能	

表 2.76 CRC 演算器のレジスタ比較

レジスタ	ビット	RX24T(CRC)/RX24U(CRC)	RX72T(CRCA)
CRCCR	GPS[1:0] (RX24T/RX24U) GPS[2:0] (RX72T)	CRC 生成多項式切り替えビット (b1-b0) b1 b0 0 0 : 計算しません 0 1 : 8 ビット CRC $(X^8 + X^2 + X + 1)$ 1 0 : 16 ビット CRC $(X^{16} + X^{15} + X^2 + 1)$ 1 1 : 16 ビット CRC $(X^{16} + X^{12} + X^5 + 1)$	CRC 生成多項式切り替えビット (b2-b0) b2 b0 0 0 0 : 計算しません 0 0 1 : 8 ビット CRC $(X^8 + X^2 + X + 1)$ 0 1 0 : 16 ビット CRC $(X^{16} + X^{15} + X^2 + 1)$ 0 1 1 : 16 ビット CRC $(X^{16} + X^{12} + X^5 + 1)$ 1 0 0 : 32 ビット CRC $(X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1)$ 1 0 1 : 32 ビット CRC $(X^{32} + X^{28} + X^{27} + X^{26} + X^{25} + X^{23} + X^{22} + X^{20} + X^{19} + X^{18} + X^{14} + X^{13} + X^{11} + X^{10} + X^9 + X^8 + X^6 + 1)$ 1 1 0 : 計算しません 1 1 1 : 計算しません
	LMS	CRC 演算切り替えビット(b2)	CRC 演算切り替えビット(b6)
CRCDIR	-	CRC データ入力レジスタ 可能アクセスサイズ • バイトアクセス	CRC データ入力レジスタ 可能アクセスサイズ • ロングワードアクセス (32 ビット CRC 生成時) • バイトアクセス (16 ビット CRC、 8 ビット CRC 生成時)
CRCDOR	-	CRC データ出力レジスタ 可能アクセスサイズ • ワードアクセス 8 ビット CRC 生成時は、 下位バイト(b7~b0)を使用	CRC データ出力レジスタ 可能アクセスサイズ ロングワードアクセス (32 ビット CRC 生成時) • ワードアクセス (16 ビット CRC 生成時) • バイトアクセス (8 ビット CRC 生成時)

2.26 12 ビット A/D コンバータ

表 2.77 に 12 ビット A/D コンバータの概要比較を、表 2.78 に 12 ビット A/D コンバータのレジスタ比較を、表 2.79 に ADSTRGR レジスタに設定する A/D 起動要因比較を、表 2.80 に ADGCTRGR レジスタに設定する A/D 起動要因比較を示します。

表 2.77 12 ビット A/D コンバータの概要比較

項目	RX24T(S12ADF)/RX24U(S12ADF)	RX72T(S12ADH)
ユニット数	3 ユニット (S12AD, S12AD1, S12AD2)	3 ユニット (S12AD, S12AD1, S12AD2)
入力チャンネル	S12AD : 5 チャンネル S12AD1 : 5 チャンネル S12AD2 : 12 チャンネル	S12AD : 8 チャンネル、 S12AD1 : 8 チャンネル、 S12AD2 : 14 チャンネル
拡張アナログ機能	内部基準電圧 (S12AD2 のみ)	温度センサ出力、 内部基準電圧(S12AD2 のみ)
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネルあたり 1 μ s (A/D 変換クロック ADCLK = 40MHz 動作時)	1 チャンネルあたり 0.9 μ s (A/D 変換クロック ADCLK = 60MHz 動作時)
A/D 変換クロック	- 周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で設定可能 —PCLK : ADCLK 周波数比 = 1 : 1、1 : 2、2 : 1、4 : 1、8 : 1 - ADCLK の設定はクロック発生回路で行います	- 周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で設定可能 —PCLK : ADCLK 周波数比 = 1 : 1、1 : 2、2 : 1、4 : 1 - ADCLK の設定はクロック発生回路で行います。 - A/D 変換クロック ADCLK は最大 60MHz、最低 8MHz まで動作可能
データレジスタ	- アナログ入力用 22 本 (S12AD : 5 本、S12AD1 : 5 本、S12AD2 : 12 本)、ダブルトリガモードでの A/D 変換データ二重化用 1 本、ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本/ユニット - 内部基準電圧用 1 本 (S12AD2) - 自己診断用 1 本/ユニット - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 12 ビット精度出力に対応 - 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット / 4 ビットで A/D データレジスタに保持 - ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) —選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持 - ダブルトリガモード拡張動作 (特定トリガ種別で有効) —選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持	- アナログ入力用 30 本(S12AD : 8 本、S12AD1 : 8 本、S12AD2 : 14 本)、ダブルトリガモードでの A/D 変換データ二重化用 1 本/各ユニット、ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本/各ユニット - 温度センサ用 1 本(S12AD2) - 内部基準電圧用 1 本(S12AD2) - 自己診断用 1 本/ユニット - A/D 変換結果を 12 ビット A/D データレジスタに保持 - 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット/4 ビットで A/D データレジスタに保持 - ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) —選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持 - ダブルトリガモード拡張動作 (特定トリガ種別で有効) —選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持

項目	RX24T(S12ADF)/RX24U(S12ADF)	RX72T(S12ADH)
動作モード	動作モードは3ユニット個別で設定可能です。 - シングルスキャンモード： —任意に選択した最大10チャンネルのアナログ入力を1回のみA/D変換 —内部基準電圧を1回のみA/D変換(S12AD2) - 連続スキャンモード： —任意に選択したチャンネルのアナログ入力を繰り返しA/D変換 - グループスキャンモード： —使用するグループの数は2つ(グループA、B)と3つ(グループA、B、C)が選択可能 (グループの数が2つの場合、グループA、グループBの組み合わせのみ選択可能) —任意に選択したチャンネルのアナログ入力をグループAとグループBまたはグループA、B、Cに分け、グループ単位で選択したアナログ入力を1回のみA/D変換 —グループAとグループBとグループCは、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 - グループスキャンモード(グループ優先制御選択時) —低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。優先順位は、グループA(高)>グループB>グループC(低) —優先グループのスキャン終了後、低優先グループのスキャンを再実行(再スキャン)する/しないを設定可能。また再スキャンは、選択チャンネルの最初からか、A/D変換未終了のチャンネルからかを設定可能	動作モードは3ユニット個別で設定可能です。 - シングルスキャンモード： —任意に選択したチャンネルのアナログ入力を1回のみA/D変換 —温度センサ出力(S12AD2)を1回のみA/D変換 —内部基準電圧を1回のみA/D変換(S12AD2) - 連続スキャンモード： —任意に選択したチャンネルのアナログ入力を繰り返しA/D変換 - グループスキャンモード： —使用するグループの数は2つ(グループA、B)と3つ(グループA、B、C)が選択可能 (グループの数が2つの場合、グループA、グループBの組み合わせのみ選択可能) —任意に選択したチャンネルのアナログ入力、温度センサ出力(S12AD2)、内部基準電圧(S12AD2)をグループAとグループBまたはグループA、B、Cに分け、グループ単位で選択したアナログ入力を1回のみA/D変換 —グループAとグループBとグループCは、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 - グループスキャンモード(グループ優先制御選択時) —低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。優先順位は、グループA(高)>グループB>グループC(低)。 —優先グループのスキャン終了後、低優先グループのスキャンを再実行(再スキャン)する/しないを設定可能。また再スキャンは、選択チャンネルの最初からか、A/D変換未終了のチャンネルからかを設定可能。
A/D変換開始条件	- ソフトウェアトリガ - 同期トリガ —マルチファンクションタイマパルスユニット(MTU)、汎用PWMタイマ(GPT)、8ビットタイマ(TMR)からのトリガ - 非同期トリガ —外部トリガADTRG0#(S12AD)、ADTRG1#(S12AD1)、ADTRG2#(S12AD2)端子によるA/D変換動作の開始が可能(3ユニット個別)	- ソフトウェアトリガ - 同期トリガ —マルチファンクションタイマパルスユニット(MTU)、8ビットタイマ(TMR)、イベントリンクコントローラ(ELC)からのトリガ - 非同期トリガ —外部トリガADTRG0#(S12AD)、ADTRG1#(S12AD1)、ADTRG2#(S12AD2)端子によるA/D変換動作の開始が可能(3ユニット個別)

項目	RX24T(S12ADF)/RX24U(S12ADF)	RX72T(S12ADH)
機能	● チャンネル専用サンプル&ホールド機能 (3ch : S12AD1 のみ) ● サンプリングステート数可変機能 (チャンネルごとに設定可能) ● 12 ビット A/D コンバータの自己診断機能 ● A/D 変換値加算モードと平均モードが選択可能 ● アナログ入力断線検出アシスト機能 (ディスチャージ機能/プリチャージ機能) ● ダブルトリガモード (A/D 変換データ二重化機能) ● A/D データレジスタオートクリア機能 ● プログラマブルゲインアンプによる入力信号増幅機能 (1ch/S12AD, 3ch/S12AD1)	● チャンネル専用サンプル&ホールド機能 (3 チャンネル : S12AD、3 チャンネル : S12AD1) (常時サンプリング設定可能) ● サンプリング時間可変機能 (チャンネルごとに設定可能) ● 12 ビット A/D コンバータの自己診断機能 ● A/D 変換値加算モードと平均モードが選択可能 ● アナログ入力断線検出アシスト機能 (ディスチャージ機能/プリチャージ機能) ● ダブルトリガモード (A/D 変換データ二重化機能) ● A/D データレジスタオートクリア機能 ● コンペア機能 (ウィンドウ A、ウィンドウ B) ● 各ユニットでのチャンネル変換順序を設定可能 ● プログラマブルゲインアンプによる入力信号増幅機能(ユニットごとにそれぞれ 3 チャンネル、シングルエンド入力または疑似差動入力を選択可能)
割り込み要因	● ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1, S12ADI2) を発生 (3 ユニット個別) ● ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1, S12ADI2) を発生 (3 ユニット個別) ● グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1, S12ADI2) を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求 (GBADI, GBADI1, GBADI2) を発生。グループ C のスキャン終了でグループ C 専用のスキャン終了割り込み要求 (GCADI, GCADI1, GBADI2) を発生 ● グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1, S12ADI2) を発生。グループ B とグループ C のスキャン終了で、それぞれ専用のスキャン終了割り込み要求 (GBADI/GCADI, GBADI1/GCADI1, GBADI2/GCADI2) を発生	● ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1, S12ADI2)が発生 (3 ユニット個別) ● ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1, S12ADI2)が発生 (3 ユニット個別) ● グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI,S12ADI1, S12ADI2)が発生。グループ B のスキャン終了でグループ B スキャン終了割り込み要求 (S12GBADI, S12GBADI1, S12GBADI2)が発生。グループ C のスキャン終了でグループ C スキャン終了割り込み要求 (S12GCADI, S12GCADI1, S12GCADI2)が発生 ● グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1, S12ADI2)が発生。グループ B とグループ C のスキャン終了で、それぞれ専用のスキャン終了割り込み要求(S12GBADI / S12GCADI, S12GBADI1 / S12GCADI1, S12GBADI2 / S12GCADI2)が発生 ● デジタルコンペア機能の比較条件成立で、コンペア割り込み要求(S12CMPAI, S12CMPAI1, S12CMPAI2, S12CMPBI, S12CMPBI1, S12CMPBI2)が発生

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目	RX24T(S12ADF)/RX24U(S12ADF)	RX72T(S12ADH)
割り込み要因	S12ADI/S12ADI1/S12ADI2, GBADI/GBADI1/GBADI2, GCADI/GCADI1/GCADI2 割り込みでデータトランスファコントローラ (DTC) を起動可能	S12ADI / S12ADI1 / S12ADI2, S12GBADI / S12GBADI1 / S12GBADI2, S12GCADI / S12GCADI1 / S12GCADI2 割り込みで DMA コントローラ(DMAC)、データトランスファコントローラ(DTC)を起動可能
イベントリンク機能	-	すべてのスキャン終了時にイベント出力 シングルスキャンモードでのコンペア機能ウィンドウの条件に応じてイベント出力 ELC からのトリガによりスキャン開始可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.78 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX24T(S12ADF)	RX24U(S12ADF)	RX72T(S12ADH)
ADDRy	-	A/D データレジスタ y (y = 0~3, 16 : S12AD、 y = 0~3, 16 : S12AD1、 y = 0~11 : S12AD2)	A/D データレジスタ y (y = 0~3, 16 : S12AD、 y = 0~3, 16 : S12AD1、 y = 0~11 : S12AD2)	A/D データレジスタ y (y = 0~ 7 : S12AD、 y = 0~ 7 : S12AD1、 y = 0~11, 16 , 17 : S12AD2)
ADTSDR	-	-	-	A/D 温度センサデータ レジスタ
S12AD. ADANSA0	ANSA004~ ANSA007	-	-	A/D 変換チャンネル選択 ビット
S12AD1. ADANSA0	ANSA004~ ANSA007	-	-	A/D 変換チャンネル選択 ビット
S12AD. ADANSA1	-	A/D チャンネル選択レジスタ A1	A/D チャンネル選択レジスタ A1	-
S12AD1. ADANSA1	-	A/D チャンネル選択レジスタ A1	A/D チャンネル選択レジスタ A1	-
S12AD2. ADANSA1	-	-	-	A/D チャンネル選択レジスタ A1
S12AD. ADANSB0	ANSB004~ ANSB007	-	-	A/D 変換チャンネル選択 ビット
S12AD1. ADANSB0	ANSB004~ ANSB007	-	-	A/D 変換チャンネル選択 ビット
S12AD. ADANSB1	-	A/D チャンネル選択レジスタ B1	A/D チャンネル選択レジスタ B1	-
S12AD1. ADANSB1	-	A/D チャンネル選択レジスタ B1	A/D チャンネル選択レジスタ B1	-
S12AD2. ADANSB1	-	-	-	A/D チャンネル選択レジスタ B1
S12AD. ADANSC0	ANSC004~ ANSC007	-	-	A/D 変換チャンネル選択 ビット
S12AD1. ADANSC0	ANSC004~ ANSC007	-	-	A/D 変換チャンネル選択 ビット
S12AD. ADANSC1	-	A/D チャンネル選択レジスタ C1	A/D チャンネル選択レジスタ C1	-
S12AD1. ADANSC1	-	A/D チャンネル選択レジスタ C1	A/D チャンネル選択レジスタ C1	-
S12AD2. ADANSC1	-	-	-	A/D チャンネル選択レジスタ C1
ADSCSn	-	-	-	A/D チャンネル変換順序 設定レジスタ n (n = 0~13)
S12AD. ADADS0	ADS004~ ADS007	-	-	A/D 変換値加算/平均 チャンネル選択ビット
S12AD1. ADADS0	ADS004~ ADS007	-	-	A/D 変換値加算/平均 チャンネル選択ビット
S12AD. ADADS1	-	A/D 変換値加算/平均機能 チャンネル選択レジスタ 1	A/D 変換値加算/平均機能 チャンネル選択レジスタ 1	-
S12AD1. ADADS1	-	A/D 変換値加算/平均機能 チャンネル選択レジスタ 1	A/D 変換値加算/平均機能 チャンネル選択レジスタ 1	-
S12AD2. ADADS1	-	-	-	A/D 変換値加算/平均機能 チャンネル選択レジスタ 1

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(S12ADF)	RX24U(S12ADF)	RX72T(S12ADH)
ADEXICR	TSSAD	-	-	温度センサ出力 A/D 変換値加算/平均モード選択ビット
	TSSA	-	-	温度センサ出力 A/D 変換選択ビット
	TSSB	-	-	グループ B 温度センサ出力 A/D 変換選択ビット
	OCSB	-	-	グループ B 内部基準電圧 A/D 変換選択ビット
ADGCEXCR	-	-	-	A/D グループ C 拡張入力コントロールレジスタ
ADSSTRn	-	A/D サンプリングステートレジスタ n (n = 0~11, L, O)	A/D サンプリングステートレジスタ n (n = 0~11, L, O)	A/D サンプリングステートレジスタ n (n = 0~11, L, T, O)
		リセット後の初期値が異なります		
		設定値は PCLK : ADCLK 周波数比 = 1 : 1, 2 : 1, 4 : 1, 8 : 1 の場合、5 ステート以上の値 PCLK : ADCLK 周波数比 = 1 : 2 の場合、6 ステート以上の値	設定値は PCLK : ADCLK 周波数比 = 1 : 1, 2 : 1, 4 : 1, 8 : 1 の場合、5 ステート以上の値 PCLK : ADCLK 周波数比 = 1 : 2 の場合、6 ステート以上の値	設定値は 12~252 クロックの間でかつ 3 の倍数の値
ADSHCR	-	A/D サンプル& ホールド回路コントロールレジスタ	A/D サンプル& ホールド回路コントロールレジスタ	A/D サンプル& ホールド回路コントロールレジスタ
		リセット後の初期値が異なります		
	SSTSH[7:0]	チャンネル専用サンプル& ホールド回路サンプリング時間設定ビット 4~255 ステートの間でサンプリング時間を設定します	チャンネル専用サンプル& ホールド回路サンプリング時間設定ビット 4~255 ステートの間でサンプリング時間を設定します	チャンネル専用サンプル& ホールド回路サンプリング時間設定ビット 12~252 クロックの間でサンプリング時間を設定します
ADSHMSR	-	-	-	A/D サンプル&ホールド動作モード選択レジスタ

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(S12ADF)	RX24U(S12ADF)	RX72T(S12ADH)
ADDISCR	ADNDIS[4:0]	A/D 断線検出アシスト設定ビット ADNDIS[4] : プリチャージ/ディスチャージの選択 b4 0 : ディスチャージ 1 : プリチャージ ADNDIS[3:0] : プリチャージ/ディスチャージ期間 b3 b0 0000 : チャージなし (断線検出アシスト機能無効) 0010~1111 : プリチャージ/ディスチャージ期間のステート数 上記以外は設定しないでください	A/D 断線検出アシスト設定ビット ADNDIS[4] : プリチャージ/ディスチャージの選択 b4 0 : ディスチャージ 1 : プリチャージ ADNDIS[3:0] : プリチャージ/ディスチャージ期間 b3 b0 0000 : チャージなし (断線検出アシスト機能無効) 0010~1111 : プリチャージ/ディスチャージ期間のステート数 上記以外は設定しないでください	A/D断線検出アシスト設定ビット ADNDIS[4] : プリチャージ/ディスチャージの選択 b4 0 : ディスチャージ 1 : プリチャージ ADNDIS[3:0] : プリチャージ/ディスチャージ期間 ディスチャージ/プリチャージ期間をADCLKのクロック数で指定します。 b3 b0 0000 : チャージなし (断線検出アシスト機能無効) 0011 : チャージ期間 3クロック 0110 : チャージ期間 6クロック 1001 : チャージ期間 9クロック 1100 : チャージ期間 12クロック 1111 : チャージ期間 15クロック 上記以外は設定しないでください
ADELCCR	-	-	-	A/D イベントリンクコントロールレジスタ
ADCMPCR	-	-	-	A/Dコンペア機能コントロールレジスタ
ADCMPANSR0	-	-	-	A/Dコンペア機能ウィンドウA チャンネル選択レジスタ0
ADCMPANSR1	-	-	-	A/Dコンペア機能ウィンドウA チャンネル選択レジスタ1
ADCMPANSER	-	-	-	A/Dコンペア機能ウィンドウA 拡張入力選択レジスタ
ADCMPLR0	-	-	-	A/Dコンペア機能ウィンドウA 比較条件設定レジスタ0
ADCMPLR1	-	-	-	A/Dコンペア機能ウィンドウA 比較条件設定レジスタ1

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(S12ADF)	RX24U(S12ADF)	RX72T(S12ADH)
ADCMPLER	-	-	-	A/Dコンペア機能 ウィンドウA 拡張入力比較条件設定 レジスタ
ADCMPCR0	-	-	-	A/Dコンペア機能 ウィンドウA 下位側レベル設定 レジスタ
ADCMPCR1	-	-	-	A/Dコンペア機能 ウィンドウA 上位側レベル設定 レジスタ
ADCMPSR0	-	-	-	A/Dコンペア機能 ウィンドウA チャンネルステータス レジスタ0
ADCMPSR1	-	-	-	A/Dコンペア機能 ウィンドウA チャンネルステータス レジスタ1
ADCMPSER	-	-	-	A/Dコンペア機能 ウィンドウA拡張 入力チャンネルステータス レジスタ
ADWINMON	-	-	-	A/Dコンペア機能 ウィンドウA/B ステータスマニタ レジスタ
ADCMPBNSR	-	-	-	A/Dコンペア機能 ウィンドウB チャンネル選択レジスタ
ADWINLLB	-	-	-	A/Dコンペア機能 ウィンドウB 下位側レベル設定 レジスタ
ADWINULB	-	-	-	A/Dコンペア機能 ウィンドウB 上位側レベル設定 レジスタ
ADCMPBSR	-	-	-	A/Dコンペア機能 ウィンドウB チャンネルステータス レジスタ

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(S12ADF)	RX24U(S12ADF)	RX72T(S12ADH)
S12AD. ADPGACR	-	A/Dプログラマブル ゲインアンプ コントロールレジスタ	A/Dプログラマブル ゲインアンプ コントロールレジスタ	A/Dプログラマブル ゲインアンプ コントロールレジスタ
		リセット後の初期値が異なります		
	P000SEL1	PGAP000 用アンプ経由 イネーブルビット	PGAP000 用アンプ経由 イネーブルビット	-
	P000ENAMP	PGAP000 用アンプ イネーブルビット	PGAP000 用アンプ イネーブルビット	-
	P000CR[3:0]	-	-	P000アンプ コントロールビット
	P001CR[3:0]	-	-	P001アンプ コントロールビット
	P002CR[3:0]	-	-	P002アンプ コントロールビット
S12AD1. ADPGACR	-	A/Dプログラマブル ゲインアンプ コントロールレジスタ	A/Dプログラマブル ゲインアンプ コントロールレジスタ	A/Dプログラマブル ゲインアンプ コントロールレジスタ
		リセット後の初期値が異なります		
	P100SEL1	PGA P100 用アンプ経由 イネーブルビット	PGA P100 用アンプ経由 イネーブルビット	-
	P100ENAMP	PGA P100 用アンプ イネーブルビット	PGA P100 用アンプ イネーブルビット	-
	P100CR[3:0]	-	-	P100アンプ コントロールビット
	P101SEL1	PGA P101 用アンプ経由 イネーブルビット	PGA P101 用アンプ経由 イネーブルビット	-
	P101ENAMP	PGA P101 用アンプ イネーブルビット	PGA P101 用アンプ イネーブルビット	-
	P101CR[3:0]	-	-	P101アンプ コントロールビット
	P102SEL1	PGA P102 用アンプ経由 イネーブル	PGA P102 用アンプ経由 イネーブル	-
	P102ENAMP	PGA P102 用アンプ イネーブルビット	PGA P102 用アンプ イネーブルビット	-
	P102CR[3:0]	-	-	P102アンプ コントロールビット

RX72T グループ RX24T/RX24U グループ RX72T グループとRX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(S12ADF)	RX24U(S12ADF)	RX72T(S12ADH)
S12AD. ADPGAGS0	P000GAIN [3:0]	PGA P000 ゲイン設定 ビット 各設定と増幅率の関係は以下になります。 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 1 0 0 : × 3.077 0 1 1 0 : × 3.636 0 1 1 1 : × 4.000 1 0 0 0 : × 4.444 上記以外は設定しないでください	PGA P000 ゲイン設定 ビット 各設定と増幅率の関係は以下になります。 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 1 0 0 : × 3.077 0 1 1 0 : × 3.636 0 1 1 1 : × 4.000 1 0 0 0 : × 4.444 1 0 0 1 : × 5.000 1 0 1 1 : × 6.667 1 1 0 0 : × 8.000 1 1 0 1 : × 10.000 1 1 1 0 : × 13.333 上記以外は設定しないでください	P000アンプゲイン 設定ビット ● 疑似差動入力が無効 (ADPGADCR0.PxDEN ビット= 0)の場合 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 0 1 1 : × 3.077 0 1 0 1 : × 3.636 0 1 1 0 : × 4.000 0 1 1 1 : × 4.444 1 0 0 0 : × 5.000 1 0 1 0 : × 6.667 1 0 1 1 : × 8.000 1 1 0 0 : × 10.000 1 1 0 1 : × 13.333 1 1 1 0 : × 20.000 上記以外は設定しないでください ● 疑似差動入力が有効 (ADPGADCR0.PxDEN ビット= 1 かつ ADPGACR.PxCR[2] ビット= 1)の場合 0 0 0 1 : × 1.500 1 0 0 0 : × 4.000 1 0 1 1 : × 7.000 1 1 0 1 : × 12.333 上記以外は設定しないでください
	P001GAIN [3:0]	-	-	P001アンプゲイン 設定ビット
	P002GAIN [3:0]	-	-	P002アンプゲイン 設定ビット

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(S12ADF)	RX24U(S12ADF)	RX72T(S12ADH)
S12AD1. ADPGAGS0	P10nGAIN [3:0]	PGA P10n ゲイン設定 ビット (n=0~2) 各設定と増幅率の関係は以下のようになります。 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 1 0 0 : × 3.077 0 1 1 0 : × 3.636 0 1 1 1 : × 4.000 1 0 0 0 : × 4.444 上記以外は設定しないでください	PGA P10n ゲイン設定 ビット (n=0~2) 各設定と増幅率の関係は以下のようになります。 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 1 0 0 : × 3.077 0 1 1 0 : × 3.636 0 1 1 1 : × 4.000 1 0 0 0 : × 4.444 1 0 0 1 : × 5.000 1 0 1 1 : × 6.667 1 1 0 0 : × 8.000 1 1 0 1 : × 10.000 1 1 1 0 : × 13.333 上記以外は設定しないでください	P10nアンプゲイン設定ビット (n=0~2) ● 疑似差動入力が無効 (ADPGADCR0.PxDEN ビット= 0)の場合 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 0 1 1 : × 3.077 0 1 0 1 : × 3.636 0 1 1 0 : × 4.000 0 1 1 1 : × 4.444 1 0 0 0 : × 5.000 1 0 1 0 : × 6.667 1 0 1 1 : × 8.000 1 1 0 0 : × 10.000 1 1 0 1 : × 13.333 1 1 1 0 : × 20.000 上記以外は設定しないでください ● 疑似差動入力が有効 (ADPGADCR0.PxDEN ビット= 1 かつ ADPGACR.PxCR[2] ビット= 1)の場合 0 0 0 1 : × 1.500 1 0 0 0 : × 4.000 1 0 1 1 : × 7.000 1 1 0 1 : × 12.333 上記以外は設定しないでください
ADPGADCR0	-	-	-	A/Dプログラマブル ゲインアンプ差動入力 コントロールレジスタ
ADVMONCR	-	-	-	A/D内部基準電圧モニタ 回路許可レジスタ
ADVMONO	-	-	-	A/D内部基準電圧モニタ 回路出力許可レジスタ

表 2.79 ADSTRGR レジスタに設定する A/D 起動要因比較

ビット	RX24T(S12ADF)/RX24U(S12ADF)	RX72T(S12ADH)
TRSB[5:0]	グループ B 専用 A/D 変換開始トリガ選択ビット	グループ B A/D 変換開始トリガ選択ビット
	b5b0 111111: トリガ要因非選択状態 000001: TRGA0N 000010: TRGA1N 000011: TRGA2N 000100: TRGA3N 000101: TRGA4N 000110: TRGA6N 000111: TRGA7N 001000: TRG0N 001001: TRG4AN 001010: TRG4BN 001011: TRG4AN または TRG4BN 001100: TRG4ABN 001101: TRG7AN 001110: TRG7BN 001111: TRG7AN または TRG7BN 010000: TRG7ABN 010011: TRGA9N 010100: TRG9N 011001: TRGA0N または TRG0N 011010: TRGA9N または TRG9N 011011: TRGA0N または TRGA9N 011100: TRG0N または TRG9N 011101: TMTRG0AN_0 011110: TMTRG0AN_1 011111: TMTRG0AN_2 100000: TMTRG0AN_3 100001: TRG9AEN 100010: TRG0AEN 100011: TRGA09N 100100: TRG09N 110010: GTADTRA0N 110011: GTADTRB0N 110100: GTADTRA1N 110101: GTADTRB1N 110110: GTADTRA2N 110111: GTADTRB2N 111000: GTADTRA3N 111001: GTADTRB3N 111010: GTADTRA0N または GTADTRB0N 111011: GTADTRA1N または GTADTRB1N 111100: GTADTRA2N または GTADTRB2N 111101: GTADTRA3N または GTADTRB3N	b5b0 111111: トリガ要因非選択状態 000001: TRGA0N 000010: TRGA1N 000011: TRGA2N 000100: TRGA3N 000101: TRGA4N 000110: TRGA6N 000111: TRGA7N 001000: TRG0N 001001: TRG4AN 001010: TRG4BN 001011: TRG4AN または TRG4BN 001100: TRG4ABN 001101: TRG7AN 001110: TRG7BN 001111: TRG7AN または TRG7BN 010000: TRG7ABN 010011: TRGA9N 010100: TRG9N 011001: TRGA0N または TRG0N 011010: TRGA9N または TRG9N 011011: TRGA0N または TRGA9N 011100: TRG0N または TRG9N 011101: TMTRG0AN_0 011110: TMTRG0AN_1 011111: TMTRG0AN_2 100000: TMTRG0AN_3 100001: TRG9AEN 100010: TRG0AEN 100011: TRGA09N 100100: TRG09N 110010: ELCTRG00N (注1)/ELCTRG10N (注2)/ELCTRG20N (注3) 110011: ELCTRG01N (注1)/ELCTRG11N (注2)/ELCTRG21N (注3) 111010: ELCTRG00N または ELCTRG01N(注1) ELCTRG10N または ELCTRG11N(注2) ELCTRG20N または ELCTRG21N(注3)

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

ビット	RX24T(S12ADF)/RX24U(S12ADF)	RX72T(S12ADH)
TRSA[5:0]	A/D 変換開始トリガ選択ビット b13 b8 1 1 1 1 1 1 : トリガ要因非選択状態 0 0 0 0 0 1 : TRGA0N 0 0 0 0 1 0 : TRGA1N 0 0 0 0 1 1 : TRGA2N 0 0 0 1 0 0 : TRGA3N 0 0 0 1 0 1 : TRGA4N 0 0 0 1 1 0 : TRGA6N 0 0 0 1 1 1 : TRGA7N 0 0 1 0 0 0 : TRG0N 0 0 1 0 0 1 : TRG4AN 0 0 1 0 1 0 : TRG4BN 0 0 1 0 1 1 : TRG4AN または TRG4BN 0 0 1 1 0 0 : TRG4ABN 0 0 1 1 0 1 : TRG7AN 0 0 1 1 1 0 : TRG7BN 0 0 1 1 1 1 : TRG7AN または TRG7BN 0 1 0 0 0 0 : TRG7ABN 0 1 0 0 1 1 : TRGA9N 0 1 0 1 0 0 : TRG9N 0 1 1 0 0 1 : TRGA0N または TRG0N 0 1 1 0 1 0 : TRGA9N または TRG9N 0 1 1 0 1 1 : TRGA0N または TRGA9N 0 1 1 1 0 0 : TRG0N または TRG9N 0 1 1 1 0 1 : TMTRG0AN_0 0 1 1 1 1 0 : TMTRG0AN_1 0 1 1 1 1 1 : TMTRG0AN_2 1 0 0 0 0 0 : TMTRG0AN_3 1 0 0 0 0 1 : TRG9AEN 1 0 0 0 1 0 : TRG0AEN 1 0 0 0 1 1 : TRGA09N 1 0 0 1 0 0 : TRG09N 1 1 0 0 1 0 : GTADTRA0N 1 1 0 0 1 1 : GTADTRB0N 1 1 0 1 0 0 : GTADTRA1N 1 1 0 1 0 1 : GTADTRB1N 1 1 0 1 1 0 : GTADTRA2N 1 1 0 1 1 1 : GTADTRB2N 1 1 1 0 0 0 : GTADTRA3N 1 1 1 0 0 1 : GTADTRB3N 1 1 1 0 1 0 : GTADTRA0N または GTADTRB0N 1 1 1 0 1 1 : GTADTRA1N または GTADTRB1N 1 1 1 1 0 0 : GTADTRA2N または GTADTRB2N 1 1 1 1 0 1 : GTADTRA3N または GTADTRB3N	A/D 変換開始トリガ選択ビット b13 b8 1 1 1 1 1 1 : トリガ要因非選択状態 0 0 0 0 0 0 : ADTRGn# 0 0 0 0 0 1 : TRGA0N 0 0 0 0 1 0 : TRGA1N 0 0 0 0 1 1 : TRGA2N 0 0 0 1 0 0 : TRGA3N 0 0 0 1 0 1 : TRGA4N 0 0 0 1 1 0 : TRGA6N 0 0 0 1 1 1 : TRGA7N 0 0 1 0 0 0 : TRG0N 0 0 1 0 0 1 : TRG4AN 0 0 1 0 1 0 : TRG4BN 0 0 1 0 1 1 : TRG4AN または TRG4BN 0 0 1 1 0 0 : TRG4ABN 0 0 1 1 0 1 : TRG7AN 0 0 1 1 1 0 : TRG7BN 0 0 1 1 1 1 : TRG7AN または TRG7BN 0 1 0 0 0 0 : TRG7ABN 0 1 0 0 1 1 : TRGA9N 0 1 0 1 0 0 : TRG9N 0 1 1 0 0 1 : TRGA0N または TRG0N 0 1 1 0 1 0 : TRGA9N または TRG9N 0 1 1 0 1 1 : TRGA0N または TRGA9N 0 1 1 1 0 0 : TRG0N または TRG9N 0 1 1 1 0 1 : TMTRG0AN_0 0 1 1 1 1 0 : TMTRG0AN_1 0 1 1 1 1 1 : TMTRG0AN_2 1 0 0 0 0 0 : TMTRG0AN_3 1 0 0 0 0 1 : TRG9AEN 1 0 0 0 1 0 : TRG0AEN 1 0 0 0 1 1 : TRGA09N 1 0 0 1 0 0 : TRG09N 1 1 0 0 1 0 : ELCTRG00N (注 1)/ELCTRG10N (注 2)/ ELCTRG20N (注 3) 1 1 0 0 1 1 : ELCTRG01N (注 1)/ELCTRG11N (注 2)/ ELCTRG21N (注 3) 1 1 1 0 1 0 : ELCTRG00N または ELCTRG01N(注 1) ELCTRG10N または ELCTRG11N(注 2) ELCTRG20N または ELCTRG21N(注 3)

注 1. ユニット 0

注 2. ユニット 1

注 3. ユニット 2

表 2.80 ADGCTRGR レジスタに設定する A/D 起動要因比較

ビット	RX24T(S12ADF)/RX24U(S12ADF)	RX72T(S12ADH)
TRSC[5:0]	グループ C 専用 A/D 変換開始トリガ選択ビット	グループ C A/D 変換開始トリガ選択ビット
	b5 b0	b5 b0
	1 1 1 1 1 1 : トリガ要因非選択状態	1 1 1 1 1 1 : トリガ要因非選択状態
	0 0 0 0 0 1 : TRGA0N	0 0 0 0 0 1 : TRGA0N
	0 0 0 0 1 0 : TRGA1N	0 0 0 0 1 0 : TRGA1N
	0 0 0 0 1 1 : TRGA2N	0 0 0 0 1 1 : TRGA2N
	0 0 0 1 0 0 : TRGA3N	0 0 0 1 0 0 : TRGA3N
	0 0 0 1 0 1 : TRGA4N	0 0 0 1 0 1 : TRGA4N
	0 0 0 1 1 0 : TRGA6N	0 0 0 1 1 0 : TRGA6N
	0 0 0 1 1 1 : TRGA7N	0 0 0 1 1 1 : TRGA7N
	0 0 1 0 0 0 : TRG0N	0 0 1 0 0 0 : TRG0N
	0 0 1 0 0 1 : TRG4AN	0 0 1 0 0 1 : TRG4AN
	0 0 1 0 1 0 : TRG4BN	0 0 1 0 1 0 : TRG4BN
	0 0 1 0 1 1 : TRG4AN または TRG4BN	0 0 1 0 1 1 : TRG4AN または TRG4BN
	0 0 1 1 0 0 : TRG4ABN	0 0 1 1 0 0 : TRG4ABN
	0 0 1 1 0 1 : TRG7AN	0 0 1 1 0 1 : TRG7AN
	0 0 1 1 1 0 : TRG7BN	0 0 1 1 1 0 : TRG7BN
	0 0 1 1 1 1 : TRG7AN または TRG7BN	0 0 1 1 1 1 : TRG7AN または TRG7BN
	0 1 0 0 0 0 : TRG7ABN	0 1 0 0 0 0 : TRG7ABN
	0 1 0 0 1 1 : TRGA9N	0 1 0 0 1 1 : TRGA9N
	0 1 0 1 0 0 : TRG9N	0 1 0 1 0 0 : TRG9N
	0 1 1 0 0 1 : TRGA0N または TRG0N	0 1 1 0 0 1 : TRGA0N または TRG0N
	0 1 1 0 1 0 : TRGA9N または TRG9N	0 1 1 0 1 0 : TRGA9N または TRG9N
	0 1 1 0 1 1 : TRGA0N または TRGA9N	0 1 1 0 1 1 : TRGA0N または TRGA9N
	0 1 1 1 0 0 : TRG0N または TRG9N	0 1 1 1 0 0 : TRG0N または TRG9N
	0 1 1 1 0 1 : TMTRG0AN_0	0 1 1 1 0 1 : TMTRG0AN_0
	0 1 1 1 1 0 : TMTRG0AN_1	0 1 1 1 1 0 : TMTRG0AN_1
	0 1 1 1 1 1 : TMTRG0AN_2	0 1 1 1 1 1 : TMTRG0AN_2
	1 0 0 0 0 0 : TMTRG0AN_3	1 0 0 0 0 0 : TMTRG0AN_3
	1 0 0 0 0 1 : TRG9AEN	1 0 0 0 0 1 : TRG9AEN
	1 0 0 0 1 0 : TRG0AEN	1 0 0 0 1 0 : TRG0AEN
	1 0 0 0 1 1 : TRGA09N	1 0 0 0 1 1 : TRGA09N
	1 0 0 1 0 0 : TRG09N	1 0 0 1 0 0 : TRG09N
	1 1 0 0 1 0 : GTADTRA0N	1 1 0 0 1 0 : ELCTRG00N (注 1)/ELCTRG10N (注 2)/ ELCTRG20N (注 3)
	1 1 0 0 1 1 : GTADTRB0N	1 1 0 0 1 1 : ELCTRG01N (注 1)/ELCTRG11N (注 2)/ ELCTRG21N (注 3)
	1 1 0 1 0 0 : GTADTRA1N	
	1 1 0 1 0 1 : GTADTRB1N	
	1 1 0 1 1 0 : GTADTRA2N	
	1 1 0 1 1 1 : GTADTRB2N	
	1 1 1 0 0 0 : GTADTRA3N	
	1 1 1 0 0 1 : GTADTRB3N	
	1 1 1 0 1 0 : GTADTRA0N または GTADTRB0N	1 1 1 0 1 0 : ELCTRG00N または ELCTRG01N(注 1) ELCTRG10N または ELCTRG11N(注 2) ELCTRG20N または ELCTRG21N(注 3)
	1 1 1 0 1 1 : GTADTRA1N または GTADTRB1N	
	1 1 1 1 0 0 : GTADTRA2N または GTADTRB2N	
	1 1 1 1 0 1 : GTADTRA3N または GTADTRB3N	

注 1. ユニット 0

注2. ユニット1

注 3. ユニット 2

2.27 D/A コンバータ/12 ビット D/A コンバータ

表 2.81 に D/A コンバータの概要比較を、表 2.82 に D/A コンバータのレジスタ比較を示します。

表 2.81 D/A コンバータの概要比較

項目	RX24T(DA, DAa)	RX24U(DAa)	RX72T(R12DAb)
分解能	8 ビット	8 ビット	12 ビット
出力チャンネル	1 チャンネル (チップバージョン A)、 2 チャンネル (チップバージョン B)	2 チャンネル	2 チャンネル
アナログモジュールの 干渉対策	D/A 変換と A/D 変換の干渉対策 (チップバージョン B のみ) 12 ビット A/D コンバータ (ユニット 2) が出力する 12 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。これにより、8 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。	D/A 変換と A/D 変換の干渉対策 12 ビット A/D コンバータ (ユニット 2) が出力する 12 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。これにより、8 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。	D/A 変換と A/D 変換の干渉対策 12 ビット A/D コンバータ (ユニット 2) が出力する 12 ビット A/D コンバータ同期 D/A 変換許可信号により、D/A 変換データの更新タイミングを制御する。これにより、12 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
イベントリンク機能 (入力)	-	-	イベント信号の入力により、チャンネル 0 の D/A 変換を開始可能
出力先切り替え	-	-	外部端子への出力と、コンパレータ C への出力を独立して制御可能

表 2.82 D/A コンバータのレジスタ比較

レジスタ	ビット	RX24T(DA, DAa)/ RX24U(DAa)	RX72T(R12DAb)
DACR	DAE	-	D/A許可ビット
DADSELR	-	-	D/A出力先選択レジスタ

2.28 コンパレータ C

表 2.83 にコンパレータ C の概要比較を、表 2.84 にコンパレータ C のレジスタ比較を示します。

表 2.83 コンパレータ C の概要比較

項目	RX24T(CMPC)	RX24U(CMPC)	RX72T(CMPC)
チャンネル数	4 チャンネル (コンパレータ C0 ～コンパレータ C3)	4 チャンネル (コンパレータ C0 ～コンパレータ C3)	6 チャンネル (コンパレータ C0 ～コンパレータ C5)
アナログ 入力電圧	CMPCnm 端子 (n = チャンネル番号、 m = 0～3)への入力電圧	CMPCnm 端子 (n = チャンネル番号、 m = 0～3)への入力電圧	CMPCnm 端子 (n = チャンネル番号、 m = 0～3)からの入力電圧
リファレンス 入力電圧	【チップバージョン A の場合】 - CVREFC0、CVREFC1 端子への入力電圧または内蔵 D/A コンバータ 0 の出力電圧 【チップバージョン B の場合】 - 内蔵 D/A コンバータ 0 出力電圧または内蔵 D/A コンバータ 1 出力電圧	内蔵 D/A コンバータ 0 出力電圧または内蔵 D/A コンバータ 1 出力電圧	- 内蔵 D/A コンバータ 0 の出力電圧、内蔵 D/A コンバータ 1 出力電圧、CVREFC0 端子からの入力電圧、または CVREFC1 端子からの入力電圧 - 内蔵 D/A コンバータ 0 の出力電圧、内蔵 D/A コンバータ 1 出力電圧、CVREFC0 端子からの入力電圧、または CVREFC1 端子からの入力電圧
比較結果	比較結果を外部出力可能	比較結果を外部出力可能	比較結果を外部出力可能
デジタルフィルタ 機能	3 種類のサンプリング周期の選択可能 - フィルタ未使用も可能 - ノイズフィルタを通した信号から割り込み要求出力、POE 要因出力の生成、GPT 内部トリガ要因出力の生成、およびレジスタを介して比較結果を読み出し可能	3 種類のサンプリング周期の選択可能 - フィルタ未使用も可能 - ノイズフィルタを通した信号から割り込み要求出力、POE 要因出力の生成、GPT 内部トリガ要因出力の生成、およびレジスタを介して比較結果を読み出し可能	3 種類のサンプリング周期の選択可能 - フィルタ未使用も可能 - ノイズフィルタを通した信号から割り込み要求出力、ELC へのイベント出力の生成^(注 1)、POE 要因出力の生成、およびレジスタを介して比較結果を読み出し可能
割り込み要求	- 比較結果の有効エッジを検出して割り込み要求を発生 - 比較結果の立ち上がりエッジ/立ち下がりエッジ/両エッジを選択可能	- 比較結果の有効エッジを検出して割り込み要求を発生 - 比較結果の立ち上がりエッジ/立ち下がりエッジ/両エッジを選択可能	- 比較結果の有効エッジを検出して割り込み要求を発生 - 有効エッジは、比較結果の立ち上がりエッジ/立ち下がりエッジ/両エッジから選択可能
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

注 1. POE の場合はレベル検出信号のみ。POEG の場合はレベル検出信号とエッジ検出信号。

表 2.84 コンパレータ C のレジスタ比較

レジスタ	ビット	RX24T(CMPC)	RX24U(CMPC)	RX72T(CMPC)
CMPSEL0	CMPSEL[3:0]	コンパレータ入力切り替えビット - コンパレータ C0 の場合 b3 b0 0000 : 入力なし 0001 : CMPC00 を選択 0010 : CMPC01 を選択 0100 : CMPC02 を選択 1000 : CMPC03 を選択 上記以外は設定しないでください - コンパレータ C1 の場合 b3 b0 0000 : 入力なし 0001 : CMPC10 を選択 0010 : CMPC11 を選択 0100 : CMPC12 を選択 1000 : CMPC13 を選択 上記以外は設定しないでください - コンパレータ C2 の場合 b3 b0 0000 : 入力なし 0001 : CMPC20 を選択 0010 : CMPC21 を選択 0100 : CMPC22 を選択 1000 : CMPC23 を選択 上記以外は設定しないでください - コンパレータ C3 の場合 b3 b0 0000 : 入力なし 0001 : CMPC30 を選択 0010 : CMPC31 を選択 0100 : CMPC32 を選択 1000 : CMPC33 を選択 上記以外は設定しないでください	コンパレータ入力切り替えビット - コンパレータ C0 の場合 b3 b0 0000 : 入力なし 0001 : CMPC00 を選択 0010 : CMPC01 を選択 0100 : CMPC02 を選択 1000 : CMPC03 を選択 上記以外は設定しないでください - コンパレータ C1 の場合 b3 b0 0000 : 入力なし 0001 : CMPC10 を選択 0010 : CMPC11 を選択 0100 : CMPC12 を選択 1000 : CMPC13 を選択 上記以外は設定しないでください - コンパレータ C2 の場合 b3 b0 0000 : 入力なし 0001 : CMPC20 を選択 0010 : CMPC21 を選択 0100 : CMPC22 を選択 1000 : CMPC23 を選択 上記以外は設定しないでください - コンパレータ C3 の場合 b3 b0 0000 : 入力なし 0001 : CMPC30 を選択 0010 : CMPC31 を選択 0100 : CMPC32 を選択 1000 : CMPC33 を選択 上記以外は設定しないでください	コンパレータ入力切り替えビット - コンパレータ C0 の場合 b3 b0 0000 : 入力なし 0001 : CMPC00 を選択 0010 : CMPC01 を選択 0100 : CMPC02 を選択 1000 : CMPC03 を選択 上記以外は設定しないでください - コンパレータ C1 の場合 b3 b0 0000 : 入力なし 0001 : CMPC10 を選択 0010 : CMPC11 を選択 0100 : CMPC12 を選択 1000 : CMPC13 を選択 上記以外は設定しないでください - コンパレータ C2 の場合 b3 b0 0000 : 入力なし 0001 : CMPC20 を選択 0010 : CMPC21 を選択 0100 : CMPC22 を選択 1000 : CMPC23 を選択 上記以外は設定しないでください - コンパレータ C3 の場合 b3 b0 0000 : 入力なし 0001 : CMPC30 を選択 0010 : CMPC31 を選択 0100 : CMPC32 を選択 1000 : CMPC33 を選択 上記以外は設定しないでください - コンパレータ C4 の場合 b3 b0 0000 : 入力なし 0001 : CMPC40 を選択 0010 : CMPC41 を選択 0100 : CMPC42 を選択 1000 : CMPC43 を選択 上記以外は設定しないでください

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(CMPC)	RX24U(CMPC)	RX72T(CMPC)
CMPSEL0	CMPSEL[3:0]			コンパレータ C5 の場合 b3 b0 0000 : 入力なし 0001 : CMPC50 を選択 0010 : CMPC51 を選択 0100 : CMPC52 を選択 1000 : CMPC53 を選択 上記以外は設定しないでください
CMPSEL1	CVRS[1:0] (RX24T/RX24U) CVRS[3:0] (RX72T)	リファレンス入力電圧選択 ビット (b1-b0) 【チップバージョン A の場合】 - コンパレータ C1~C3 の場合 b1 b0 00 : 入力なし 01 : リファレンス入力電圧に CVREFC1 入力を選択 10 : リファレンス入力電圧に内蔵 D/A コンバータ 0 の出力を選択 上記以外は設定しないでください - コンパレータ C0 の場合 b1 b0 00 : 入力なし 01 : リファレンス入力電圧に CVREFC0 入力を選択 10 : リファレンス入力電圧に内蔵 D/A コンバータ 0 の出力を選択 上記以外は設定しないでください 【チップバージョン B の場合】 b1 b0 00 : 入力なし 01 : リファレンス入力電圧に内蔵 D/A コンバータ 1 の出力を選択 10 : リファレンス入力電圧に内蔵 D/A コンバータ 0 の出力を選択 上記以外は設定しないでください	リファレンス入力電圧選択 ビット (b1-b0) b1 b0 00 : 入力なし 01 : リファレンス入力電圧に内蔵 D/A コンバータ 1 の出力を選択 10 : リファレンス入力電圧に内蔵 D/A コンバータ 0 の出力を選択 上記以外は設定しないでください	リファレンス入力電圧選択 ビット (b3-b0) b3 b0 0000 : 入力なし 0001 : リファレンス入力電圧に内蔵 D/A コンバータ 1 の出力を選択 0010 : リファレンス入力電圧に内蔵 D/A コンバータ 0 の出力を選択 0100 : リファレンス入力電圧に CVREFC1 入力を選択 1000 : リファレンス入力電圧に CVREFC0 入力を選択 上記以外は設定しないでください

2.29 データ演算回路

表 2.85 にデータ演算回路の概要比較を示します。

表 2.85 データ演算回路の概要比較

項目	RX24T(DOC)/RX24U(DOC)	RX72T(DOC)
データ演算機能	16 ビットデータの比較、加算、または減算	16 ビットデータの比較、加算、または減算
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能
割り込み	- データ比較の結果が一致または不一致のとき - データ加算の結果が"FFFFh"より大きくなったとき - データ減算の結果が"0000h"より小さくなったとき	- データ比較の結果が一致または不一致のとき - データ加算の結果が"FFFFh"より大きくなったとき - データ減算の結果が"0000h"より小さくなったとき
イベントリンク機能 (出力)	-	- データ比較の結果が一致または不一致のとき - データ加算の結果が"FFFFh"より大きくなったとき - データ減算の結果が"0000h"より小さくなったとき

2.30 RAM

表 2.86 に RAM の概要比較を、表 2.87 に RAM のレジスタ比較を示します。

表 2.86 RAM の概要比較

項目	RX24T(RAM)	RX24U(RAM)	RX72T	
			ECC 誤り訂正機能なし(RAM)	ECC 誤り訂正機能あり(ECCRAM)
RAM 容量	16K バイト 32K バイト	32K バイト (RAM0 : 32K バイト)	128K バイト	16K バイト
RAM アドレス	- RAM 容量が 16K バイトの場合 RAM0 : 0000 0000h~0000 3FFFh - RAM 容量が 32K バイトの場合 RAM0 : 0000 0000h~0000 7FFFh	RAM0 : 0000 0000h~0000 7FFFh	0000 0000h~0001 FFFFh	00FF C000h~00FF FFFFh
メモリバス	メモリバス 1	メモリバス 1	メモリバス 1	メモリバス 3

項目	RX24T(RAM)	RX24U(RAM)	RX72T	
			ECC 誤り訂正機能なし(RAM)	ECC 誤り訂正機能あり(ECCRAM)
アクセス	- 読み出し、書き込みともに1サイクルで動作 - RAM 有効/無効選択可能	- 読み出し、書き込みともに1サイクルで動作 - RAM 有効/無効選択可能	- リード/ライトともに1サイクルで動作 - RAM 有効/無効選択可能	- ECC 機能有効/無効選択可能 【MEMWAIT = 0 を設定したとき】 - ECC 機能無効の場合 ーリード/ライトともに2サイクルで動作 - ECC 機能有効の場合 (エラーなしのとき) ーリード/ライトともに2サイクルで動作 - ECC 機能有効の場合 (エラーありのとき) ーリード/ライトともに3サイクルで動作 【MEMWAIT = 1 を設定したとき】 - ECC 機能無効の場合 ーリード/ライトともに3サイクルで動作 - ECC 機能有効の場合 (エラーなしのとき) ーリードは3サイクル、ライトは4サイクルで動作 - ECC 機能有効の場合 (エラー発生時) ーリード/ライトともに5サイクルで動作
データ保持機能	-	-	ディープソフトウェアスタンバイモード時のデータ保持機能なし	
消費電力低減機能	RAM0 をモジュールストップ状態への設定が可能	RAM0 をモジュールストップ状態への設定が可能	RAM、ECCRAM 個別にモジュールストップ状態への遷移が可能	

項目	RX24T(RAM)	RX24U(RAM)	RX72T	
			ECC 誤り訂正機能なし(RAM)	ECC 誤り訂正機能あり(ECCRAM)
エラーチェック機能	-	-	1 ビット誤り検出 - エラー発生時、ノンマスカブル割り込み、または割り込みを発生	- ECC 誤り訂正機能—1 ビット誤り訂正、2 ビット誤り検出 - エラー発生時、ノンマスカブル割り込み、または割り込みを発生

表 2.87 RAM のレジスタ比較

レジスタ	ビット	RX24T(RAM)/RX24U(RAM)	RX72T(RAM, ECCRAM)
ECCRAMMODE	-	-	ECCRAM動作モード制御レジスタ
ECCRAM2STS	-	-	ECCRAM2ビットエラーステータスレジスタ
ECCRAM1STSEN	-	-	ECCRAM1ビットエラー情報更新許可レジスタ
ECCRAM1STS	-	-	ECCRAM1ビットエラーステータスレジスタ
ECCRAMPRCR	-	-	ECCRAMプロテクトレジスタ
ECCRAM2ECAD	-	-	ECCRAM2ビットエラーアドレスキャプチャレジスタ
ECCRAM1ECAD	-	-	ECCRAM1ビットエラーアドレスキャプチャレジスタ
ECCRAMPRCR2	-	-	ECCRAMプロテクトレジスタ2
ECCRAMETST	-	-	ECCRAMテスト制御レジスタ
RAMMODE	-	-	RAM動作モード制御レジスタ
RAMSTS	-	-	RAMエラーステータスレジスタ
RAMECAD	-	-	RAMエラーアドレスキャプチャレジスタ
RAMPRCR	-	-	RAMプロテクトレジスタ

2.31 フラッシュメモリ

表 2.88 にフラッシュメモリの概要比較を、表 2.89 にフラッシュメモリのレジスタ比較を示します。

表 2.88 フラッシュメモリの概要比較

項目		RX24T	RX24U	RX72T
共通	プログラム/イレーズ方式	- 以下のソフトウェアコマンドを実装 —プログラム、ブランクチェック、ブロックイレーズ、全ブロックイレーズ	- 以下のソフトウェアコマンドを実装 —プログラム、ブランクチェック、ブロックイレーズ、全ブロックイレーズ	- FACI コマンド発行領域 (007E 0000h) に設定した FACI コマンドで、コードフラッシュメモリ/データフラッシュメモリのプログラム/イレーズが可能 - フラッシュメモリプログラマによるシリアルインタフェース通信を介したプログラム/イレーズ(シリアルプログラミング) - ユーザプログラムによるフラッシュメモリのプログラム/イレーズ(セルフプログラミング)
	セキュリティ機能	フラッシュメモリの不正改ざん/不正リードを防止	フラッシュメモリの不正改ざん/不正リードを防止	フラッシュメモリの不正改ざん/不正リードを防止
	プロテクション機能	フラッシュメモリの誤書き換えを防止 (ソフトウェアプロテクション、スタートアッププログラム保護機能、エリアプロテクションによるプロテクト)	フラッシュメモリの誤書き換えを防止 (ソフトウェアプロテクション、スタートアッププログラム保護機能、エリアプロテクションによるプロテクト)	フラッシュメモリの誤書き換えを防止 (ソフトウェアプロテクション、エラープロテクション、ブートプログラムプロテクション)
	Trusted Memory (TM)機能	-	-	コードフラッシュメモリのブロック 8, 9 に対する不正リードを防止
	バックグラウンドオペレーション (BGO)機能	E2 データフラッシュの書き換え中に、ROM 上に配置されたプログラムを実行可能	E2 データフラッシュの書き換え中に、ROM 上に配置されたプログラムを実行可能	データ領域プログラム/イレーズ中のユーザ領域リードが可能
	その他の機能	-	-	セルフプログラミング中の割り込み受け付け可能
	オンボードプログラミング (シリアルプログラミング/セルフプログラミング)	- ブートモード (SCI インタフェース) —シリアルコミュニケーションインタフェースのチャンネル 1 (SCI1) を調歩同期式モードで使用 —ユーザ領域とデータ領域を書き換え可能	- ブートモード (SCI インタフェース) —シリアルコミュニケーションインタフェースのチャンネル 1 (SCI1) を調歩同期式モードで使用 —ユーザ領域とデータ領域を書き換え可能	- ブートモード (SCI インタフェース) によるプログラム/イレーズ —調歩同期式シリアルインタフェース (SCI1) を使用 —通信速度は自動調整 —ユーザブート領域もプログラム/イレーズ可能 - ブートモード (USB インタフェース) によるプログラム/イレーズ —USBb を使用 —特別なハードウェアが不要で、PC と直結可能

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目		RX24T	RX24U	RX72T
共通	オンボードプログラミング (シリアルプログラミング/セルフプログラミング)	- ブートモード (FINE インタフェース) —FINE を使用 —ユーザ領域とデータ領域を書き換え可能 - セルフプログラミング (シングルチップモード) —ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能	- ブートモード (FINE インタフェース) —FINE を使用 —ユーザ領域とデータ領域を書き換え可能 - セルフプログラミング (シングルチップモード) —ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能	- ブートモード (FINE インタフェース) によるプログラム/イレーズ —FINE を使用 - ユーザブートモードによるプログラム/イレーズ —ユーザ独自のブートプログラムを作成可能 - セルフプログラミングによるプログラム/イレーズ —システムをリセットすることなくユーザ領域/データ領域のプログラム/イレーズが可能
	ユニーク ID	本 MCU 個体ごとの 16 バイト長の ID コード	本 MCU 個体ごとの 16 バイト長の ID コード	本 MCU 個体ごとの 12 バイト長の ID コード
ROM (RX24T/ RX24U) コードフラッシュメモリ (RX72T)	メモリ容量	ユーザ領域 : 最大 512K バイト	ユーザ領域 : 最大 512K バイト	- ユーザ領域 : 最大 1M バイト - ユーザブート領域 : 32K バイト
	アドレス	- 容量が 512K バイトの場合 —FFF8 0000h～ FFFF FFFFh - 容量が 384K バイトの場合 —FFFA 0000h～ FFFF FFFFh - 容量が 256K バイトの場合 —FFFC 0000h～ FFFF FFFFh - 容量が 128K バイトの場合 —FFFE 0000h～ FFFF FFFFh	- 容量が 512K バイトの場合 —FFF8 0000h～ FFFF FFFFh - 容量が 384K バイトの場合 —FFFA 0000h～ FFFF FFFFh - 容量が 256K バイトの場合 —FFFC 0000h～ FFFF FFFFh	【ユーザ領域】 - 容量が 1M バイトの場合 —FFF0 0000h～ FFFF FFFFh - 容量が 512K バイトの場合 —FFF8 0000h～ FFFF FFFFh 【ユーザブート領域】 - FF7F 8000h～ FF7F FFFFh
	ROM キャッシュ	容量 : 2K バイト	容量 : 2K バイト	- 容量 : 8K バイト - マッピング方式 : ダイレクトマップ - ラインサイズ : 16 バイト

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

項目		RX24T	RX24U	RX72T
ROM (RX24T/ RX24U) コードフラ ッシュメモリ (RX72T)	リード サイクル	- ICLK$\leq$32MHz 時： ROM のウェイトサイクル なし - ICLK$>$32MHz 時： ROM のウェイトサイクル あり	- ICLK$\leq$32MHz 時： ROM のウェイトサイクル なし - ICLK$>$32MHz 時： ROM のウェイトサイクル あり	- ROM キャッシュ動作許可 時： キャッシュヒット時、1 サ イクル キャッシュミス時、 —ICLK$\leq$120MHz のとき、1~2 サイクル —ICLK$>$120MHz のとき、2~3 サイクル - ROM キャッシュ動作禁止 時： —ICLK$\leq$120MHz のとき、1 サイクル —ICLK$>$120MHz のとき、2 サイクル
	イレーズ後 の値	FFh	FFh	FFh
	プログラム /イレーズ 単位	- ユーザ領域の書き込み単 位： 8 バイト - ユーザ領域の消去単位： ブロック単位	- ユーザ領域の書き込み単 位： 8 バイト - ユーザ領域の消去単位： ブロック単位	- ユーザ領域およびユーザ ブート領域へのプログラ ム：256 バイト - ユーザ領域のイレーズ： ブロック単位
	オフボード プログラミング(パラ レルプログラ ムによる プログラム /イレーズ)	本 MCU に対応したフラッ シュプログラマ(シリアルプ ログラマ、パラレルプログラ マ)を使用して、ユーザ領域 の書き換えが可能	本 MCU に対応したフラッ シュプログラマ(シリアルプ ログラマ、パラレルプログラ マ)を使用して、ユーザ領域 の書き換えが可能	パラレルプログラマを使用し て、ユーザ領域/ユーザブー ト領域のプログラム/イレー ズが可能
E2 データ フラッシュ (RX24T/ RX24U) データフ ラッシュ (RX72T)	メモリ容量	● データ領域：8K バイト	● データ領域：8K バイト	● データ領域：32K バイト
	アドレス	0010 0000h~0010 1FFFh	0010 0000h~0010 1FFFh	0010 0000h~0010 7FFFh
	リード サイクル	-	-	16 ビット、8 ビットアクセス 時には FCLK8 サイクルで リード
	イレーズ後 の値	FFh	FFh	不定値
	プログラム /イレーズ 単位	- データ領域へのプログラ ム：1 バイト - データ領域のイレーズ： ブロック単位	- データ領域へのプログラ ム：1 バイト - データ領域のイレーズ： ブロック単位	- データ領域へのプログラ ム：4 バイト - データ領域のイレーズ： ブロック単位
	オフボード プログラミング(パラ レルプログラ ムによる プログラム /イレーズ)	本 MCU に対応したフラッ シュプログラマ(シリアルプロ グラマ、パラレルプログラマ) を使用して、データ領域の書 き換えが可能	本 MCU に対応したフラッ シュプログラマ(シリアルプロ グラマ、パラレルプログラマ) を使用して、データ領域の書 き換えが可能	パラレルプログラマを使用し たデータ領域のプログラム/イ レーズはできません

表 2.89 フラッシュメモリのレジスタ比較

レジスタ	ビット	RX24T/RX24U	RX72T
NCRGn	-	-	ノンキャッシュابل領域 n アドレスレジスタ (n = 0, 1)
NCRCn	-	-	ノンキャッシュابل領域 n 設定レジスタ (n = 0, 1)
FWEPROR	-	-	フラッシュ P/E プロテクトレジスタ
FASTAT	-	-	フラッシュアクセス ステータスレジスタ
FAEINT	-	-	フラッシュアクセスエラー割り込み 許可レジスタ
FRDYIE	-	-	フラッシュレディ割り込み 許可レジスタ
FSADDR	-	-	FACI コマンド処理開始アドレス レジスタ
FEADDR	-	-	FACI コマンド処理終了アドレス レジスタ
FSTATR0 (RX24T/RX24U) FSTATR (RX72T)	-	フラッシュステータスレジスタ 0 FSTATR0 は、8 ビットレジスタで す。	フラッシュステータスレジスタ FSTATR は、32 ビットレジスタで す。
	ERERR (RX24T/RX24U) ERSERR (RX72T)	イレーズエラーフラグ (b0)	イレーズエラーフラグ (b13)
	PRGERR	プログラムエラーフラグ (b1)	プログラムエラーフラグ (b12)
	BCERR	ブランクチェックエラーフラグ	-
	ILGLERR	イリーガルコマンドエラーフラグ (b4)	イリーガルコマンドエラーフラグ (b14)
	EILGLERR	エクストラ領域 イリーガルコマンドエラーフラグ	-
	FLWEERR	-	フラッシュライトイレーズ プロテクトエラーフラグ
	PRGSPD	-	プログラムサスペンドステータス フラグ
	ERSSPD	-	イレーズサスペンドステータス フラグ
	DBFULL	-	データバッファフルフラグ
	SUSRDY	-	サスペンドレディフラグ
	FRDY	-	フラッシュレディフラグ
FSTATR1	-	フラッシュステータスレジスタ 1	-
FENTRYR	FENTRY0 (RX24T/RX24U) FENTRYC(RX72T)	ROM P/E モードエントリビット 0	コードフラッシュメモリ P/E モードエントリビット
	FEKEY[7:0] (RX24T/RX24U) KEY[7:0](RX72T)	キーコード	キーコードビット
FPROTR	-	-	フラッシュプロテクトレジスタ
FSUINITR	-	-	フラッシュシーケンサ設定 初期化レジスタ
FLKSTAT	-	-	ロックビットステータスレジスタ
FCMDR	-	-	FACI コマンドレジスタ
FPESTAT	-	-	フラッシュ P/E ステータスレジスタ
FBCCNT	-	-	データフラッシュ ブランクチェック制御レジスタ

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T/RX24U	RX72T
FBCSTAT	-	-	データフラッシュブランク チェックステータスレジスタ
FPSADDR	-	-	データフラッシュ書き込み 開始アドレスレジスタ
FCPSR	-	-	フラッシュシーケンサ処理 切り替えレジスタ
FPCKAR	-	-	フラッシュシーケンサ処理 クロック周波数通知レジスタ
UIDRn	-	ユニーク ID レジスタ n (n = 0~3)	ユニーク ID レジスタ n (n = 0~2)
DFLCTL	-	E2 データフラッシュ制御レジスタ	-
FPR	-	プロテクト解除レジスタ	-
FPSR	-	プロテクト解除ステータスレジスタ	-
FPMCR	-	フラッシュ P/E モード制御レジスタ	-
FISR	-	フラッシュ初期設定レジスタ	-
FRESETR	-	フラッシュリセットレジスタ	-
FASR	-	フラッシュ領域選択レジスタ	-
FCR	-	フラッシュ制御レジスタ	-
FEXCR	-	フラッシュエクストラ領域 制御レジスタ	-
FSARH	-	フラッシュ処理 開始アドレスレジスタ H	-
FSARL	-	フラッシュ処理 開始アドレスレジスタ L	-
FEARH	-	フラッシュ処理 終了アドレスレジスタ H	-
FEARL	-	フラッシュ処理 終了アドレスレジスタ L	-
FWBn	-	フラッシュライトバッファ n レジスタ (n = 0~3)	-
FEAMH	-	フラッシュエラーアドレス モニタレジスタ H	-
FEAML	-	フラッシュエラーアドレス モニタレジスタ L	-
FSCMR	-	フラッシュスタートアップ設定 モニタレジスタ	-
FAWSMR	-	フラッシュアクセスウィンドウ 開始アドレスモニタレジスタ	-
FAWEMR	-	フラッシュアクセスウィンドウ 終了アドレスモニタレジスタ	-

2.32 パッケージ

表 2.90 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。

表 2.90 パッケージ

パッケージタイプ	RX24T	RX24U	RX72T
144 ピン LFQFP	×	○	○
80 ピン LQFP	○	×	×
80 ピン LFQFP	○	×	×
64 ピン LQFP	○	×	×
64 ピン LFQFP	○	×	×

○ : パッケージあり (RENESAS Code は省略)、 × : パッケージなし

3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点がある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

3.1 144 ピンパッケージ

表 3.1 に 64 ピンパッケージ端子機能の比較を示します。なお、RX24T グループに 144 ピンパッケージはありません。

表 3.1 144 ピンパッケージ端子機能の比較

144 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子あり)
1	P14/MTIOC4B/MTIOC4B#/GTIOC2A/ GTIOC2A#	P14/MTIOC4B/MTIOC4B#/GTIOC2A/ GTIOC9A/GTIOC2A#/GTIOC9A#/IRQ11
2	P13/MTIOC4A/MTIOC4A#/GTIOC1A/ GTIOC1A#	P13/MTIOC4A/MTIOC4A#/GTIOC1A/ GTIOC8A/GTIOC1A#/GTIOC8A#/IRQ10
3	P12/MTIOC3B/MTIOC3B#/GTIOC0A/ GTIOC0A#	P12/MTIOC3B/MTIOC3B#/GTIOC0A/ GTIOC7A/GTIOC0A#/GTIOC7A#/IRQ9
4	PE6/POE10#/IRQ3	PE6/RD#/GTETRG/GTETRGB/GTETRGC/ GTETRGD/POE10#/IRQ3
5	PE5/IRQ0	PE5/BCLK/MTIOC9D/MTIOC9D#/GTIOC3A/ GTETRGB/GTIOC3A#/GTETRGD/SCK9/ CTS9#/RTS9#/SS9#/IRQ0/ADST0
6	VCC	VCC
7	P02/MTIOC9D/MTIOC9D#/CTS1#/RTS1#/ SS1#/IRQ5/ADST0	EMLE
8	VSS	VSS
9	VSS	UB/P00/A11/MTIOC9A/MTIOC9A#/ CACREF/RXD9/SMISO9/SSCL9/RXD12/ SMISO12/SSCL12/RXDX12/IRQ2/ADST1/ COMP0
10	P00/IRQ2/ADST1	VCL
11	VCL	MD/FINED
12	MD/FINED	P01/A10/MTIOC9C/MTIOC9C#/GTETRG/ GTETRGB/GTETRGC/GTETRGD/POE12#/ TXD9/SMOSI9/SSDA9/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/IRQ4/ADST2/ COMP1
13	P01/POE12#/IRQ4/ADST2	PE4/A9/MTCLKC/MTCLKC#/GTETRG/ GTETRGB/GTETRGC/GTETRGD/POE10#/ SCK9/IRQ1
14	PE4/MTCLKC/MTCLKC#/POE10#/IRQ1	PE3/A8/MTCLKD/MTCLKD#/GTETRG/ GTETRGB/GTETRGC/GTETRGD/POE11#/ CTS9#/RTS9#/SS9#/IRQ2-DS
15	PE3/MTCLKD/MTCLKD#/POE11#/IRQ2	RES#
16	RES#	XTAL/P37
17	XTAL/P37	VSS
18	VSS	EXTAL/P36
19	EXTAL/P36	VCC
20	VCC	UPSEL/PE2/POE10#/NMI
21	VCC	PE1/WR0#/WR#/MTIOC9D/MTIOC9D#/ TMO5/CTS5#/RTS5#/SS5#/CTS12#/ RTS12#/SS12#/SSLA3/IRQ15

144 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子あり)
22	PE2/POE10#/NMI	PE0/WR1#/BC1#/WAIT#/MTIOC9B/ MTIOC9B#/TMCI1/TMCI5/RXD5/SMISO5/ SSCL5/SSLA2/CRX0/USB0_OVRCURB/ IRQ7
23	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/SSLA3	TRST#/PD7/MTIOC9A/MTIOC9A#/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ TMRI1/TMRI5/TXD5/SMOSI5/SSDA5/ SSLA1/CTX0/IRQ8
24	PE0/MTIOC9B/MTIOC9B#/TMCI1/TMCI5/ RXD5/SMISO5/SSCL5/SSLA2	TMS/PD6/MTIOC9C/MTIOC9C#/GTIOC0B/ GTIOC3B/GTIOC0B#/GTIOC3B#/TMO1/ CTS1#/RTS1#/SS1#/CTS11#/RTS11#/ SS11#/SSLA0/IRQ5/ADST0
25	PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC3A/GTIOC3A#/TXD5/SMOSI5/ SSDA5/SSLA1	TDI/PD5/GTIOC1A/GTETRGA/GTIOC1A#/ TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ RXD11/SMISO11/SSCL11/IRQ6
26	PD6/MTIOC9C/MTIOC9C#/TMO1/GTIOC3B/ GTIOC3B#/CTS1#/RTS1#/SS1#/CTS11#/ RTS11#/SS11#/SSLA0/IRQ5/ADST0	TCK/PD4/GTIOC1B/GTETRGB/GTIOC1B#/ TMCI0/TMCI6/SCK1/SCK11/IRQ2
27	PD5/TMRI0/TMRI6/GTECLKA/RXD1/ SMISO1/SSCL1/RXD11/SMISO11/SSCL11/ IRQ3	TDO/PD3/GTIOC2A/GTETRGC/GTIOC2A#/ TMO0/TXD1/SMOSI1/SSDA1/TXD11/ SMOSI11/SSDA11
28	PD4/TMCI0/TMCI6/GTECLKB/SCK1/SCK11/ IRQ2	TRCLK/PD2/A7/GTIOC2B/GTIOC0A/ GTIOC2B#/GTIOC0A#/TMCI1/TMO4/SCK5/ SCK8/MOSIA/USB0_VBUS
29	PD3/TMO0/GTECLKC/TXD1/SMOSI1/ SSDA1/TXD11/SMOSI11/SSDA11	TRDATA3/PD1/A6/GTIOC3A/GTIOC0B/ GTIOC3A#/GTIOC0B#/TMO2/RXD8/ SMISO8/SSCL8/MISOA
30	PD2/TMCI1/TMO4/GTIOC0A/GTIOC0A#/ SCK5/MOSIA	TRDATA2/PD0/A5/GTIOC3B/GTIOC1A/ GTIOC3B#/GTIOC1A#/TMO6/TXD8/ SMOSI8/SSDA8/RSPCKA
31	PD1/TMO2/GTIOC0B/GTIOC0B#/MISOA	TRDATA7/PF3/A19/CS3#/GTETRGA/TMO7/ CTS11#/RTS11#/SS11#/CRX0/IRQ14/ COMP0
32	PD0/TMO6/GTIOC1A/GTIOC1A#/RSPCKA	TRDATA6/PF2/A18/CS2#/GTETRGB/TMO3/ SCK11/CTX0/IRQ5/COMP1
33	PF3/TMO7/CTS11#/RTS11#/SS11#/CRXD0/ COMP0	TRDATA5/PF1/A17/CS1#/GTETRGC/TMO5/ RXD11/SMISO11/SSCL11/IRQ13/COMP2
34	PF2/TMO3/SCK11/CTXD0/COMP1	TRDATA4/PF0/A0/BC0#/GTETRGD/TMO1/ TXD11/SMOSI11/SSDA11/IRQ12/COMP3
35	PF1/TMO5/RXD11/SMISO11/SSCL11/ COMP2	USB0_DM
36	PF0/TMO1/TXD11/SMOSI11/SSDA11/ COMP3	USB0_DP
37	PB7/GTIOC1B/GTIOC1B#/SCK5	VSS_USB
38	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/ SSCL5/IRQ5	VCC_USB
39	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/ SSDA5	TRDATA1/PB7/A4/GTIOC1B/GTIOC1B#/ SCK5/SCK11/SCK12/USB0_OVRCURB
40	VCC	TRDATA0/PB6/A3/GTIOC2A/GTIOC2A#/ RXD5/SMISO5/SSCL5/RXD11/SMISO11/ SSCL11/RXD12/SMISO12/SSCL12/ RXDX12/CRX0/USB0_OVRCURA/IRQ2
41	PB4/POE8#/GTETRGA/GTECLKD/CTS5#/ RTS5#/SS5#/IRQ3	TRSYNCPB5/A2/GTIOC2B/GTIOC2B#/ TXD5/SMOSI5/SSDA5/TXD11/SMOSI11/ SSDA11/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/CTX0/USB0_VBUSEN
42	VSS	VCC

144 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子あり)
43	VSS	TRSYNC1/PB4/A1/GTETRGA/GTETRGA/ GTETRGD/GTETRGD/POE8#/CTS5#/ RTS5#/SS5#/SCK11/CTS11#/RTS11#/ SS11#/USB0_OVRCURB/IRQ3-DS
44	PC2/ADSM0/GTADSM0/SCK8	VSS
45	PC1/ADSM1/GTADSM1/TXD8/SMOSI8/ SSDA8	PC2/CS1#/MTIOC0D/MTIOC0D#/ GTADSM0/SCK8/USB0_ID/ USB0_OVRCURA/IRQ15/ADSM0/COMP5
46	PC0/RXD8/SMISO8/SSCL8/COMP3	PC1/A16/MTIOC0C/MTIOC0C#/GTADSM1/ TXD8/SMOSI8/SSDA8/USB0_EXICEN/ USB0_VBUSEN/IRQ13/ADSM1/COMP4
47	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/ RSPCKA	PC0/CS0#/MTIOC0B/MTIOC0B#/RXD8/ SMISO8/SSCL8/USB0_VBUS/IRQ12/ COMP3
48	PB2/MTIOC0B/MTIOC0B#/TMRI0/ADSM0/ TXD6/SMOSI6/SSDA6/SDA0	PB3/A7/MTIOC0A/MTIOC0A#/CACREF/ SCK6/RSPCKA/IRQ9
49	PB1/MTIOC0C/MTIOC0C#/TMCI0/ADSM1/ RXD6/SMISO6/SSCL6/SCL0	PB2/A6/MTIOC0B/MTIOC0B#/GTADSM0/ TMRI0/TXD6/SMOSI6/SSDA6/SDA/ADSM0
50	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/ SMOSI6/SSDA6/MOSIA/ADTRG2#	PB1/A5/MTIOC0C/MTIOC0C#/GTADSM1/ TMCI0/RXD6/SMISO6/SSCL6/SCL/IRQ4/ ADSM1
51	PA7/TMO2/ADSM0	PB0/A0/BC0#/A4/MTIOC0D/MTIOC0D#/ TMO0/TXD6/SMOSI6/SSDA6/CTS11#/ RTS11#/SS11#/MOSIA/IRQ8/ADTRG2#
52	PA6/TMO6/ADSM1	PA7/A15/MTCLKA/MTCLKC/MTCLKA#/ MTCLKC#/GTADSM0/TMO2/RXD11/ SMISO11/SSCL11/RXD12/SMISO12/ SSCL12/RDX12/CRX0/ADSM0
53	PA5/MTIOC1A/MTIOC1A#/TMCI3/RXD6/ SMISO6/SSCL6/MISOA/IRQ1/ADTRG1#	PA6/A14/MTCLKB/MTCLKD/MTCLKB#/ MTCLKD#/GTADSM1/TMO6/TXD11/ SMOSI11/SSDA11/TXD12/SMOSI12/ SSDA12/TDX12/SIOX12/CTX0/IRQ7/ ADSM1
54	PA4/MTIOC1B/MTIOC1B#/TMCI7/SCK6/ RSPCKA/ADTRG0#	PA5/A3/MTIOC1A/MTIOC1A#/TMCI3/RXD6/ SMISO6/SSCL6/RXD8/SMISO8/SSCL8/ MISOA/IRQ1/ADTRG1#
55	PA3/MTIOC2A/MTIOC2A#/TMRI7/ GTADSM0/SSLA0	PA4/A2/MTIOC1B/MTIOC1B#/TMCI7/SCK6/ TXD8/SMOSI8/SSDA8/RSPCKA/ADTRG0#
56	PA2/MTIOC2B/MTIOC2B#/TMO7/ GTADSM1/CTS6#/RTS6#/SS6#/SSLA1	PA3/A1/MTIOC2A/MTIOC2A#/GTADSM0/ TMRI7/TXD9/SMOSI9/SSDA9/SCK8/SSLA0
57	PA1/MTIOC6A/MTIOC6A#/TMO4/SSLA2/ CRXD0/ADTRG0#	PA2/A0/BC0#/MTIOC2B/MTIOC2B#/ GTADSM1/TMO7/CTS6#/RTS6#/SS6#/ RXD9/SMISO9/SSCL9/SCK11/SSLA1
58	PA0/MTIOC6C/MTIOC6C#/TMO2/SSLA3/ CTXD0	PA1/MTIOC6A/MTIOC6A#/TMO4/TXD9/ SMOSI9/SSDA9/RXD11/SMISO11/SSCL11/ SSLA2/CRX0/USB0_ID/USB0_OVRCURA/ IRQ14-DS/ADTRG0#
59	P35/TMO0/GTADSM0/CTS8#/RTS8#/SS8#	PA0/MTIOC6C/MTIOC6C#/TMO2/SCK9/ TXD11/SMOSI11/SSDA11/SSLA3/CTX0/ USB0_EXICEN/USB0_VBUSEN
60	P34/TMO4/GTADSM1/CTS9#/RTS9#/SS9#	P35/A13/MTIOC2A/MTIOC9A/MTIOC2A#/ MTIOC9A#/GTADSM0/TMO0/CTS8#/ RTS8#/SS8#/TXD1/SMOSI1/SSDA1/IRQ6
61	PC6/MTIOC1A/MTIOC1A#/RXD11/ SMISO11/SSCL11	P34/A12/MTIOC2B/MTIOC9B/MTIOC2B#/ MTIOC9B#/GTADSM1/GTETRGA/TMO4/ CTS9#/RTS9#/SS9#/RXD1/SMISO1/SSCL1/ USB0_OVRCURB/IRQ3

144 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子あり)
62	PC5/MTIOC1B/MTIOC1B#/TXD11/ SMOSI11/SSDA11	PC6/MTIOC1A/MTIOC9C/MTIOC1A#/ MTIOC9C#/RXD11/SMISO11/SSCL11/ CRX0/IRQ11-DS
63	VCC	PC5/MTIOC1B/MTIOC9D/MTIOC1B#/ MTIOC9D#/TXD11/SMOSI11/SSDA11/ CTX0/IRQ10-DS
64	P96/POE4#/CTS8#/RTS8#/SS8#/IRQ4	VCC
65	VSS	P96/CS0#/WAIT#/GTETRGA/GTETRGB/ GTETRGC/GTETRGD/POE4#/CTS8#/ RTS8#/SS8#/IRQ4-DS
66	VSS	VSS
67	P95/MTIOC6B/MTIOC6B#	P95/MTIOC6B/MTIOC6B#/GTIOC4A/ GTIOC7A/GTIOC4A#/GTIOC7A#
68	P94/MTIOC7A/MTIOC7A#	P94/MTIOC7A/MTIOC7A#/GTIOC5A/ GTIOC8A/GTIOC5A#/GTIOC8A#
69	P93/MTIOC7B/MTIOC7B#	P93/MTIOC7B/MTIOC7B#/GTIOC6A/ GTIOC9A/GTIOC6A#/GTIOC9A#
70	P92/MTIOC6D/MTIOC6D#	P92/MTIOC6D/MTIOC6D#/GTIOC4B/ GTIOC7B/GTIOC4B#/GTIOC7B#
71	P91/MTIOC7C/MTIOC7C#	P91/MTIOC7C/MTIOC7C#/GTIOC5B/ GTIOC8B/GTIOC5B#/GTIOC8B#
72	P90/MTIOC7D/MTIOC7D#	P90/MTIOC7D/MTIOC7D#/GTIOC6B/ GTIOC9B/GTIOC6B#/GTIOC9B#
73	P76/MTIOC4D/MTIOC4D#/GTIOC2B/ GTIOC2B#	P76/D0[A0/D0]/MTIOC4D/MTIOC4D#/ GTIOC2B/GTIOC6B/GTIOC2B#/GTIOC6B#
74	P75/MTIOC4C/MTIOC4C#/GTIOC1B/ GTIOC1B#	P75/D1[A1/D1]/MTIOC4C/MTIOC4C#/ GTIOC1B/GTIOC5B/GTIOC1B#/GTIOC5B#
75	P74/MTIOC3D/MTIOC3D#/GTIOC0B/ GTIOC0B#	P74/D2[A2/D2]/MTIOC3D/MTIOC3D#/ GTIOC0B/GTIOC4B/GTIOC0B#/GTIOC4B#
76	P73/MTIOC4B/MTIOC4B#/GTIOC2A/ GTIOC2A#	P73/D3[A3/D3]/MTIOC4B/MTIOC4B#/ GTIOC2A/GTIOC6A/GTIOC2A#/GTIOC6A#
77	P72/MTIOC4A/MTIOC4A#/GTIOC1A/ GTIOC1A#	P72/D4[A4/D4]/MTIOC4A/MTIOC4A#/ GTIOC1A/GTIOC5A/GTIOC1A#/GTIOC5A#
78	P71/MTIOC3B/MTIOC3B#/GTIOC0A/ GTIOC0A#	P71/D5[A5/D5]/MTIOC3B/MTIOC3B#/ GTIOC0A/GTIOC4A/GTIOC0A#/GTIOC4A#
79	P70/POE0#/CTS9#/RTS9#/SS9#/IRQ5	P70/D6[A6/D6]/GTETRGA/GTETRGB/ GTETRGC/GTETRGD/POE0#/CTS9#/ RTS9#/SS9#/IRQ5-DS
80	PG2/GTETRGA/SCK9/COMP0	PG2/D11[A11/D11]/GTETRGA/GTIOC0B/ GTIOC0B#/SCK9/IRQ2/COMP0
81	PG1/TXD9/SMOSI9/SSDA9/COMP1	PG1/D12[A12/D12]/GTIOC0A/GTIOC0A#/ TXD9/SMOSI9/SSDA9/IRQ1/COMP1
82	PG0/RXD9/SMISO9/SSCL9/COMP2	PG0/D13[A13/D13]/GTIOC1B/GTIOC1B#/ RXD9/SMISO9/SSCL9/IRQ0/COMP2
83	P33/MTIOC3A/MTIOC3A#/MTCLKA/ MTCLKA#/TMO0/SSLA3	PK2/D14[A14/D14]/GTIOC1A/GTIOC1A#/ POE12#/CTS9#/RTS9#/SS9#/SCK5/ IRQ9-DS/COMP3
84	P32/MTIOC3C/MTIOC3C#/MTCLKB/ MTCLKB#/TMO6/SSLA2	PK1/D15[A15/D15]/GTIOC2B/GTIOC2B#/ POE13#/CTS8#/RTS8#/SS8#/TXD5/ SMOSI5/SSDA5/IRQ8-DS/COMP4
85	VCC	PK0/CS1#/GTIOC2A/GTIOC2A#/POE14#/ RXD5/SMISO5/SSCL5/IRQ15-DS/COMP5
86	VCC	P33/D7[A7/D7]/MTIOC3A/MTCLKA/ MTIOC3A#/MTCLKA#/GTIOC3B/GTIOC3B#/ TMO0/SSLA3/IRQ13-DS
87	P31/MTIOC0A/MTIOC0A#/MTCLKC/ MTCLKC#/TMR16/SSLA1/IRQ6	P32/D8[A8/D8]/MTIOC3C/MTCLKB/ MTIOC3C#/MTCLKB#/GTIOC3A/ GTIOC3A#/TMO6/SSLA2/IRQ12-DS

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

144 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子あり)
88	VSS	VCC
89	VSS	P31/D9[A9/D9]/MTIOC0A/MTCLKC/ MTIOC0A#/MTCLKC#/TMRI6/SSLA1/IRQ6
90	P30/MTIOC0B/MTIOC0B#/MTCLKD/ MTCLKD#/TMCI6/SSLA0/IRQ7/COMP3	VSS
91	P27/MTIOC1A/MTIOC1A#	P30/D10[A10/D10]/MTIOC0B/MTCLKD/ MTIOC0B#/MTCLKD#/TMCI6/SCK8/CTS8#/ RTS8#/SS8#/SSLA0/IRQ7/COMP3
92	P26/MTIOC9A/MTIOC9A#/CTS1#/RTS1#/ SS1#/ADST0	P27/CS3#/MTIOC1A/MTIOC0C/MTIOC1A#/ MTIOC0C#/POE9#/IRQ15
93	P25/MTIOC9C/MTIOC9C#/SCK1/ADST1	P26/CS2#/MTIOC9A/MTIOC9A#/CTS1#/ RTS1#/SS1#/IRQ11/ADST0
94	P24/MTIC5U/MTIC5U#/TMCI2/TMO6/ RSPCKA/COMP0/DA0	P25/CS3#/MTIOC9C/MTIOC9C#/SCK1/ IRQ10/ADST1
95	P23/MTIC5V/MTIC5V#/TMO2/CACREF/ MOSIA/COMP1/DA1	P24/D11[A11/D11]/MTIC5U/MTIC5U#/ TMCI2/TMO6/CTS8#/RTS8#/SS8#/SCK8/ RSPCKA/IRQ4/COMP0
96	P22/MTIC5W/MTIC5W#/TMRI2/TMO4/ MISOA/ADTRG2#/COMP2	P23/D12[A12/D12]/MTIC5V/MTIC5V#/ TMO2/CACREF/TXD8/SMOSI8/SSDA8/ TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/ MOSIA/CTX0/IRQ11/COMP1
97	PC4/TXD1/SMOSI1/SSDA1/ADST2	P22/D13[A13/D13]/MTIC5W/MTCLKD/ MTIC5W#/MTCLKD#/MTIOC9B/TMRI2/ TMO4/RXD8/SMISO8/SSCL8/RXD12/ SMISO12/SSCL12/RXDX12/MISOA/CRX0/ IRQ10/ADTRG2#/COMP2
98	PC3/RXD1/SMISO1/SSCL1	PC4/A20/MTIOC9B/MTIOC9B#/TXD1/ SMOSI1/SSDA1/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/ADST2/COMP5
99	P21/MTCLKA/MTCLKA#/MTIOC9A/ MTIOC9A#/TMCI4/IRQ6/ADTRG1#/AN116	PC3/MTIOC9D/MTIOC9D#/RXD1/SMISO1/ SSCL1/RXD12/SMISO12/SSCL12/RXDX12/ IRQ14/COMP4
100	P20/MTCLKB/MTCLKB#/MTIOC9C/ MTIOC9C#/TMRI4/IRQ7/ADTRG0#/AN016	P21/D14[A14/D14]/MTIOC9A/MTCLKA/ MTIOC9A#/MTCLKA#/TMCI4/TXD8/ SMOSI8/SSDA8/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/MOSIA/IRQ6-DS/AN217/ ADTRG1#/COMP5
101	P65/AN205	P20/D15[A15/D15]/MTIOC9C/MTCLKB/ MTIOC9C#/MTCLKB#/TMRI4/CTS8#/ RTS8#/SS8#/SCK8/RSPCKA/IRQ7-DS/ AN216/ADTRG0#/COMP4
102	P64/AN204	P65/A12/IRQ9/AN211/CMPC53/DA1
103	VREFH2	P64/A13/IRQ8/AN210/CMPC33/DA0
104	AVCC2	AVCC2
105	AVSS2	AVCC2
106	VREFL2	AVSS2
107	P63/AN203/IRQ7	P63/A14/A12/IRQ7/AN209/CMPC23
108	P62/AN202/IRQ6	P62/A15/A13/IRQ6/AN208/CMPC43
109	P61/AN201/IRQ5	P61/A16/A14/IRQ5/AN207/CMPC13
110	P60/AN200/IRQ4	P60/A17/A15/IRQ4/AN206/CMPC03
111	P55/AN211/IRQ3	P55/A18/A16/IRQ3/AN203/CMPC32
112	P54/AN210/IRQ2	P54/A19/A17/IRQ2/AN202/CMPC22
113	P53/AN209/IRQ1	P53/A20/A18/IRQ1/AN201/CMPC12
114	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
115	P51/AN207	P51/AN205/CMPC52
116	P50/AN206	P50/AN204/CMPC42
117	P47/AN103	PH7/AN106/CVREFC1

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

144 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子あり)
118	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	PH6/AN105
119	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	PH5/AN104
120	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P47/AN103
121	PGAVSS1	P46/AN102/CMPC50/CMPC51
122	P43/AN003	P45/AN101/CMPC40/CMPC41
123	P42/AN002	P44/AN100/CMPC30/CMPC31
124	P41/AN001	PH4/AN107/PGAVSS1
125	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	PH3/AN006/CVREFC0
126	PGAVSS0	PH2/AN005
127	AVCC1	PH1/AN004
128	VREFH1	P43/AN003
129	AVCC0	P42/AN002/CMPC20/CMPC21
130	VREFH0	P41/AN001/CMPC10/CMPC11
131	AVSS0	P40/AN000/CMPC00/CMPC01
132	VREFL0	PH0/AN007/PGAVSS0
133	AVSS1	AVCC1
134	VREFL1	AVCC0
135	P84/TXD8/SMOSI8/SSDA8	AVSS0
136	P83/RXD8/SMISO8/SSCL8	AVSS1
137	P82/MTIC5U/MTIC5U#/TMO4/SCK6	P82/ALE/WAIT#/MTIC5U/MTIC5U#/TMO4/ SCK6/SCK12/IRQ3/COMP5
138	P81/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6	P81/CS2#/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/COMP4
139	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6	P80/CS1#/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6/RXD12/SMISO12/SSCL12/ RXDX12/IRQ5/COMP3
140	P11/MTIOC3A/MTIOC3A#/MTCLKC/ MTCLKC#/TMO3/IRQ1	P11/RD#/MTIOC3A/MTCLKC/MTIOC3A#/ MTCLKC#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/TMO3/POE9#/ IRQ1-DS
141	P10/MTIOC9B/MTIOC9B#/MTCLKD/ MTCLKD#/TMRI3/POE12#/CTS6#/RTS6#/ SS6#/IRQ0	P10/MTIOC9B/MTCLKD/MTIOC9B#/ MTCLKD#/GTETRGA/GTETRGC/TMRI3/ POE12#/CTS6#/RTS6#/SS6#/IRQ0-DS
142	P17/MTIOC4D/MTIOC4D#/GTIOC2B/ GTIOC2B#	P17/MTIOC4D/MTIOC4D#/GTIOC2B/ GTIOC9B/GTIOC2B#/GTIOC9B#/IRQ14
143	P16/MTIOC4C/MTIOC4C#/GTIOC1B/ GTIOC1B#	P16/MTIOC4C/MTIOC4C#/GTIOC1B/ GTIOC8B/GTIOC1B#/GTIOC8B#/IRQ13
144	P15/MTIOC3D/MTIOC3D#/GTIOC0B/ GTIOC0B#	P15/MTIOC3D/MTIOC3D#/GTIOC0B/ GTIOC7B/GTIOC0B#/GTIOC7B#/IRQ12

3.2 100 ピンパッケージ(RX24T : チップバージョン B、RX72T : PGA 疑似差動入力あり USB 端子あり)

表 3.2 に 100 ピンパッケージ端子機能の比較(RX24T : チップバージョン B、RX72T : PGA 疑似差動入力あり USB 端子あり)を示します。

表 3.2 100 ピンパッケージ端子機能の比較
(RX24T : チップバージョン B、RX72T : PGA 疑似差動入力あり USB 端子あり)

100 ピン LFQFP	RX24T (チップバージョン B)	RX72T (PGA 疑似差動入力あり USB 端子あり)
1	PE5/IRQ0	PE5/BCLK/MTIOC9D/MTIOC9D#/GTIOC3A/ GTETRGB/GTIOC3A#/GTETRGD/SCK9/ CTS9#/RTS9#/SS9#/IRQ0/ADST0
2	P02/MTIOC9D/MTIOC9D#/CTS1#/RTS1#/ SS1#/IRQ5/ADST0	EMLE
3	VSS	VSS
4	P00/IRQ2/ADST1	UB/P00/A11/MTIOC9A/MTIOC9A#/ CACREF/RXD9/SMISO9/SSCL9/RXD12/ SMISO12/SSCL12/RXD12/IRQ2/ADST1/ COMP0
5	VCL	VCL
6	MD/FINED	MD/FINED
7	P01/POE12#/IRQ4/ADST2	P01/A10/MTIOC9C/MTIOC9C#/GTETRGA/ GTETRGB/GTETRGD/GTETRGD/POE12#/ TXD9/SMOSI9/SSDA9/TXD12/SMOSI12/ SSDA12/TXD12/SIOX12/IRQ4/ADST2/ COMP1
8	PE4/MTCLKC/MTCLKC#/POE10#/IRQ1	PE4/A9/MTCLKC/MTCLKC#/GTETRGA/ GTETRGB/GTETRGD/GTETRGD/POE10#/ SCK9/IRQ1
9	PE3/MTCLKD/MTCLKD#/POE11#/IRQ2	PE3/A8/MTCLKD/MTCLKD#/GTETRGA/ GTETRGB/GTETRGD/GTETRGD/POE11#/ CTS9#/RTS9#/SS9#/IRQ2-DS
10	RES#	RES#
11	XTAL/P37	XTAL/P37
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36
14	VCC	VCC
15	PE2/POE10#/NMI	UPSEL/PE2/POE10#/NMI
16	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/SSLA3	PE1/WR0#/WR#/MTIOC9D/MTIOC9D#/ TMO5/CTS5#/RTS5#/SS5#/CTS12#/ RTS12#/SS12#/SSLA3/IRQ15
17	PE0/MTIOC9B/MTIOC9B#/TMCI1/TMCI5/ RXD5/SMISO5/SSCL5/SSLA2	PE0/WR1#/BC1#/WAIT#/MTIOC9B/ MTIOC9B#/TMCI1/TMCI5/RXD5/SMISO5/ SSCL5/SSLA2/CRX0/USB0_OVRCURB/ IRQ7
18	PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC3A/GTIOC3A#/TXD5/SMOSI5/ SSDA5/SSLA1	TRST#/PD7/MTIOC9A/MTIOC9A#/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ TMRI1/TMRI5/TXD5/SMOSI5/SSDA5/ SSLA1/CTX0/IRQ8
19	PD6/MTIOC9C/MTIOC9C#/TMO1/GTIOC3B/ GTIOC3B#/CTS1#/RTS1#/SS1#/SSLA0/ IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/GTIOC0B/ GTIOC3B/GTIOC0B#/GTIOC3B#/TMO1/ CTS1#/RTS1#/SS1#/CTS11#/RTS11#/ SS11#/SSLA0/IRQ5/ADST0
20	PD5/TMRI0/TMRI6/GTECLKA/RXD1/ SMISO1/SSCL1/IRQ3	TDI/PD5/GTIOC1A/GTETRGA/GTIOC1A#/ TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ RXD11/SMISO11/SSCL11/IRQ6

100 ピン LFQFP	RX24T (チップバージョン B)	RX72T (PGA 疑似差動入力あり USB 端子あり)
21	PD4/TMCI0/TMCI6/GTECLKB/SCK1/IRQ2	TCK/PD4/GTIOC1B/GTETRGB/GTIOC1B#/TMCI0/TMCI6/SCK1/SCK11/IRQ2
22	PD3/TMO0/GTECLKC/TXD1/SMOSI1/SSDA1	TDO/PD3/GTIOC2A/GTETRGC/GTIOC2A#/TMO0/TXD1/SMOSI1/SSDA1/TXD11/SMOSI11/SSDA11
23	PD2/TMCI1/TMO4/GTIOC0A/GTIOC0A#/SCK5/MOSIA	TRCLK/PD2/A7/GTIOC2B/GTIOC0A/GTIOC2B#/GTIOC0A#/TMCI1/TMO4/SCK5/SCK8/MOSIA/USB0_VBUS
24	PD1/TMO2/GTIOC0B/GTIOC0B#/MISOA	USB0_DM
25	PD0/TMO6/GTIOC1A/GTIOC1A#/RSPCKA	USB0_DP
26	PB7/GTIOC1B/GTIOC1B#/SCK5	VCC_USB
27	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/SSCL5/IRQ5	TRDATA0/PB6/A3/GTIOC2A/GTIOC2A#/RXD5/SMISO5/SSCL5/RXD11/SMISO11/SSCL11/RXD12/SMISO12/SSCL12/RXDX12/CRX0/USB0_OVRCURA/IRQ2
28	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/SSDA5	TRSYNC/PB5/A2/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/SSDA5/TXD11/SMOSI11/SSDA11/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/CTX0/USB0_VBUSEN
29	VCC	VCC
30	PB4/POE8#/GTETRGR/GTECLKD/CTS5#/RTS5#/SS5#/IRQ3	PB4/A1/GTETRGA/GTETRGR/GTETRGC/GTETRGRD/POE8#/CTS5#/RTS5#/SS5#/SCK11/CTS11#/RTS11#/SS11#/USB0_OVRCURB/IRQ3-DS
31	VSS	VSS/VSS_USB
32	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/RSPCKA	PB3/A7/MTIOC0A/MTIOC0A#/CACREF/SCK6/RSPCKA/IRQ9
33	PB2/MTIOC0B/MTIOC0B#/TMRI0/ADSM0/TXD6/SMOSI6/SSDA6/SDA0	PB2/A6/MTIOC0B/MTIOC0B#/GTADSM0/TMRI0/TXD6/SMOSI6/SSDA6/SDA/ADSM0
34	PB1/MTIOC0C/MTIOC0C#/TMCI0/ADSM1/RXD6/SMISO6/SSCL6/SCL0	PB1/A5/MTIOC0C/MTIOC0C#/GTADSM1/TMCI0/RXD6/SMISO6/SSCL6/SCL/IRQ4/ADSM1
35	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/SMOSI6/SSDA6/MOSIA/ADTRG2#	PB0/A0/BC0#/A4/MTIOC0D/MTIOC0D#/TMO0/TXD6/SMOSI6/SSDA6/CTS11#/RTS11#/SS11#/MOSIA/IRQ8/ADTRG2#
36	PA5/MTIOC1A/MTIOC1A#/TMCI3/RXD6/SMISO6/SSCL6/MISOA/IRQ1/ADTRG1#	PA5/A3/MTIOC1A/MTIOC1A#/TMCI3/RXD6/SMISO6/SSCL6/RXD8/SMISO8/SSCL8/MISOA/IRQ1/ADTRG1#
37	PA4/MTIOC1B/MTIOC1B#/TMCI7/SCK6/RSPCKA/ADTRG0#	PA4/A2/MTIOC1B/MTIOC1B#/TMCI7/SCK6/TXD8/SMOSI8/SSDA8/RSPCKA/ADTRG0#
38	PA3/MTIOC2A/MTIOC2A#/TMRI7/GTADSM0/SSLA0	PA3/A1/MTIOC2A/MTIOC2A#/GTADSM0/TMRI7/TXD9/SMOSI9/SSDA9/SCK8/SSLA0
39	PA2/MTIOC2B/MTIOC2B#/TMO7/GTADSM1/CTS6#/RTS6#/SS6#/SSLA1	PA2/A0/BC0#/MTIOC2B/MTIOC2B#/GTADSM1/TMO7/CTS6#/RTS6#/SS6#/RXD9/SMISO9/SSCL9/SCK11/SSLA1
40	PA1/MTIOC6A/MTIOC6A#/TMO4/SSLA2/CRXD0/ADTRG0#	PA1/MTIOC6A/MTIOC6A#/TMO4/TXD9/SMOSI9/SSDA9/RXD11/SMISO11/SSCL11/SSLA2/CRX0/USB0_ID/USB0_OVRCURA/IRQ14-DS/ADTRG0#
41	PA0/MTIOC6C/MTIOC6C#/TMO2/SSLA3/CTXD0	PA0/MTIOC6C/MTIOC6C#/TMO2/SCK9/TXD11/SMOSI11/SSDA11/SSLA3/CTX0/USB0_EXICEN/USB0_VBUSEN
42	VCC	VCC
43	P96/POE4#/IRQ4	P96/CS0#/WAIT#/GTETRGA/GTETRGR/GTETRGC/GTETRGRD/POE4#/CTS8#/RTS8#/SS8#/IRQ4-DS
44	VSS	VSS

100 ピン LFQFP	RX24T (チップバージョン B)	RX72T (PGA 疑似差動入力あり USB 端子あり)
45	P95/MTIOC6B/MTIOC6B#	P95/MTIOC6B/MTIOC6B#/GTIOC4A/ GTIOC7A/GTIOC4A#/GTIOC7A#
46	P94/MTIOC7A/MTIOC7A#	P94/MTIOC7A/MTIOC7A#/GTIOC5A/ GTIOC8A/GTIOC5A#/GTIOC8A#
47	P93/MTIOC7B/MTIOC7B#	P93/MTIOC7B/MTIOC7B#/GTIOC6A/ GTIOC9A/GTIOC6A#/GTIOC9A#
48	P92/MTIOC6D/MTIOC6D#	P92/MTIOC6D/MTIOC6D#/GTIOC4B/ GTIOC7B/GTIOC4B#/GTIOC7B#
49	P91/MTIOC7C/MTIOC7C#	P91/MTIOC7C/MTIOC7C#/GTIOC5B/ GTIOC8B/GTIOC5B#/GTIOC8B#
50	P90/MTIOC7D/MTIOC7D#	P90/MTIOC7D/MTIOC7D#/GTIOC6B/ GTIOC9B/GTIOC6B#/GTIOC9B#
51	P76/MTIOC4D/MTIOC4D#/GTIOC2B/ GTIOC2B#	P76/D0[A0/D0]/MTIOC4D/MTIOC4D#/ GTIOC2B/GTIOC6B/GTIOC2B#/GTIOC6B#
52	P75/MTIOC4C/MTIOC4C#/GTIOC1B/ GTIOC1B#	P75/D1[A1/D1]/MTIOC4C/MTIOC4C#/ GTIOC1B/GTIOC5B/GTIOC1B#/GTIOC5B#
53	P74/MTIOC3D/MTIOC3D#/GTIOC0B/ GTIOC0B#	P74/D2[A2/D2]/MTIOC3D/MTIOC3D#/ GTIOC0B/GTIOC4B/GTIOC0B#/GTIOC4B#
54	P73/MTIOC4B/MTIOC4B#/GTIOC2A/ GTIOC2A#	P73/D3[A3/D3]/MTIOC4B/MTIOC4B#/ GTIOC2A/GTIOC6A/GTIOC2A#/GTIOC6A#
55	P72/MTIOC4A/MTIOC4A#/GTIOC1A/ GTIOC1A#	P72/D4[A4/D4]/MTIOC4A/MTIOC4A#/ GTIOC1A/GTIOC5A/GTIOC1A#/GTIOC5A#
56	P71/MTIOC3B/MTIOC3B#/GTIOC0A/ GTIOC0A#	P71/D5[A5/D5]/MTIOC3B/MTIOC3B#/ GTIOC0A/GTIOC4A/GTIOC0A#/GTIOC4A#
57	P70/POE0#/ IRQ5	P70/D6[A6/D6]/GTETRGA/GTETRGA/ GTETRGC/GTETRGC/POE0#/CTS9#/ RTS9#/SS9#/ IRQ5-DS
58	P33/MTIOC3A/MTIOC3A#/MTCLKA/ MTCLKA#/TMO0/SSLA3	P33/D7[A7/D7]/MTIOC3A/MTCLKA/ MTIOC3A#/MTCLKA#/GTIOC3B/GTIOC3B#/ TMO0/SSLA3/ IRQ13-DS
59	P32/MTIOC3C/MTIOC3C#/MTCLKB/ MTCLKB#/TMO6/SSLA2	P32/D8[A8/D8]/MTIOC3C/MTCLKB/ MTIOC3C#/MTCLKB#/GTIOC3A/ GTIOC3A#/TMO6/SSLA2/ IRQ12-DS
60	VCC	VCC
61	P31/MTIOC0A/MTIOC0A#/MTCLKC/ MTCLKC#/TMRI6/SSLA1/IRQ6	P31/D9[A9/D9]/MTIOC0A/MTCLKC/ MTIOC0A#/MTCLKC#/TMRI6/SSLA1/IRQ6
62	VSS	VSS
63	P30/MTIOC0B/MTIOC0B#/MTCLKD/ MTCLKD#/TMCI6/SSLA0/IRQ7/COMP3	P30/D10[A10/D10]/MTIOC0B/MTCLKD/ MTIOC0B#/MTCLKD#/TMCI6/ SCK8/CTS8#/ RTS8#/SS8#/SSLA0/IRQ7/COMP3
64	P24/MTIC5U/MTIC5U#/TMCI2/TMO6/ RSPCKA/COMP0/DA0	P27/CS3#/MTIOC1A/MTIOC0C/MTIOC1A#/ MTIOC0C#/POE9#/IRQ15
65	P23/MTIC5V/MTIC5V#/TMO2/CACREF/ MOSIA/COMP1/DA1	P24/D11[A11/D11]/MTIC5U/MTIC5U#/ TMCI2/TMO6/CTS8#/RTS8#/SS8#/SCK8/ RSPCKA/IRQ4/COMP0
66	P22/MTIC5W/MTIC5W#/TMRI2/TMO4/ MISOA/ADTRG2#/COMP2	P23/D12[A12/D12]/MTIC5V/MTIC5V#/ TMO2/CACREF/TXD8/SMOSI8/SSDA8/ TXD12/SMOSI12/SSDA12/TXD12/SIOX12/ MOSIA/CTX0/IRQ11/COMP1
67	P21/MTCLKA/MTCLKA#/MTIOC9A/ MTIOC9A#/TMCI4/IRQ6/ADTRG1#/AN116	P22/D13[A13/D13]/MTIC5W/MTCLKD/ MTIC5W#/MTCLKD#/MTIOC9B/TMRI2/ TMO4/RXD8/SMISO8/SSCL8/RXD12/ SMISO12/SSCL12/RXD12/MISOA/CRX0/ IRQ10/ADTRG2#/COMP2

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン B)	RX72T (PGA 疑似差動入力あり USB 端子あり)
68	P20/MTCLKB/MTCLKB#/MTIOC9C/ MTIOC9C#/TMRI4/IRQ7/ADTRG0#/AN016	P21/D14[A14/D14]/MTIOC9A/MTCLKA/ MTIOC9A#/MTCLKA#/TMCI4/TXD8/ SMOSI8/SSDA8/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/MOSIA/IRQ6-DS/AN217/ ADTRG1#/COMP5
69	P65/AN205	P20/D15[A15/D15]/MTIOC9C/MTCLKB/ MTIOC9C#/MTCLKB#/TMRI4/CTS8#/ RTS8#/SS8#/SCK8/RSPCKA/IRQ7-DS/ AN216/ADTRG0#/COMP4
70	P64/AN204	P65/A12/IRQ9/AN211/CMPC53/DA1
71	AVCC2	P64/A13/IRQ8/AN210/CMPC33/DA0
72	VREF	AVCC2
73	AVSS2	AVSS2
74	P63/AN203/IRQ7	P63/A14/A12/IRQ7/AN209/CMPC23
75	P62/AN202/IRQ6	P62/A15/A13/IRQ6/AN208/CMPC43
76	P61/AN201/IRQ5	P61/A16/A14/IRQ5/AN207/CMPC13
77	P60/AN200/IRQ4	P60/A17/A15/IRQ4/AN206/CMPC03
78	P55/AN211/IRQ3	P55/A18/A16/IRQ3/AN203/CMPC32
79	P54/AN210/IRQ2	P54/A19/A17/IRQ2/AN202/CMPC22
80	P53/AN209/IRQ1	P53/A20/A18/IRQ1/AN201/CMPC12
81	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
82	P51/AN207	P47/AN103
83	P50/AN206	P46/AN102/CMPC50/CMPC51
84	P47/AN103	P45/AN101/CMPC40/CMPC41
85	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P44/AN100/CMPC30/CMPC31
86	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	PH4/AN107/PGAVSS1
87	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P43/AN003
88	P43/AN003	P42/AN002/CMPC20/CMPC21
89	P42/AN002	P41/AN001/CMPC10/CMPC11
90	P41/AN001	P40/AN000/CMPC00/CMPC01
91	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	PH0/AN007/PGAVSS0
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0
95	AVSS1	AVSS1
96	P82/MTIC5U/MTIC5U#/TMO4/SCK6	P82/ALE/WAIT#/MTIC5U/MTIC5U#/TMO4/ SCK6/SCK12/IRQ3/COMP5
97	P81/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6	P81/CS2#/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/COMP4
98	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6	P80/CS1#/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6/RXD12/SMISO12/SSCL12/ RXDX12/IRQ5/COMP3
99	P11/MTIOC3A/MTIOC3A#/MTCLKC/ MTCLKC#/TMO3/IRQ1	P11/RD#/MTIOC3A/MTCLKC/MTIOC3A#/ MTCLKC#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/TMO3/POE9#/ IRQ1-DS
100	P10/MTIOC9B/MTIOC9B#/MTCLKD/ MTCLKD#/TMRI3/POE12#/CTS6#/RTS6#/ SS6#/IRQ0	P10/MTIOC9B/MTCLKD/MTIOC9B#/ MTCLKD#/GTETRGA/GTETRGA/TMRI3/ POE12#/CTS6#/RTS6#/SS6#/IRQ0-DS

3.3 100 ピンパッケージ(RX24T : チップバージョン B、RX72T : PGA 疑似差動入力あり USB 端子なし)

表 3.3 に 100 ピンパッケージ端子機能の比較(RX24T : チップバージョン B、RX72T : PGA 疑似差動入力あり USB 端子なし)を示します。

表 3.3 100 ピンパッケージ端子機能の比較
(RX24T : チップバージョン B、RX72T : PGA 疑似差動入力あり USB 端子なし)

100 ピン LFQFP	RX24T (チップバージョン B)	RX72T (PGA 疑似差動入力あり USB 端子なし)
1	PE5/IRQ0	PE5/BCLK/MTIOC9D/MTIOC9D#/GTIOC3A/ GTETRGB/GTIOC3A#/GTETRGD/SCK9/ CTS9#/RTS9#/SS9#/IRQ0/ADST0
2	P02/MTIOC9D/MTIOC9D#/CTS1#/RTS1#/ SS1#/IRQ5/ADST0	EMLE
3	VSS	VSS
4	P00/IRQ2/ADST1	UB/P00/A11/MTIOC9A/MTIOC9A#/ CACREF/RXD9/SMISO9/SSCL9/RXD12/ SMISO12/SSCL12/RXD12/IRQ2/ADST1/ COMP0
5	VCL	VCL
6	MD/FINED	MD/FINED
7	P01/POE12#/IRQ4/ADST2	P01/A10/MTIOC9C/MTIOC9C#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE12#/ TXD9/SMOSI9/SSDA9/TXD12/SMOSI12/ SSDA12/TXD12/SIOX12/IRQ4/ADST2/ COMP1
8	PE4/MTCLKC/MTCLKC#/POE10#/IRQ1	PE4/A9/MTCLKC/MTCLKC#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE10#/ SCK9/IRQ1
9	PE3/MTCLKD/MTCLKD#/POE11#/IRQ2	PE3/A8/MTCLKD/MTCLKD#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE11#/ CTS9#/RTS9#/SS9#/IRQ2-DS
10	RES#	RES#
11	XTAL/P37	XTAL/P37
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36
14	VCC	VCC
15	PE2/POE10#/NMI	PE2/POE10#/NMI
16	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/SSLA3	PE1/WR0#/WR#/MTIOC9D/MTIOC9D#/ TMO5/CTS5#/RTS5#/SS5#/CTS12#/ RTS12#/SS12#/SSLA3/IRQ15
17	PE0/MTIOC9B/MTIOC9B#/TMCI1/TMCI5/ RXD5/SMISO5/SSCL5/SSLA2	PE0/WR1#/BC1#/WAIT#/MTIOC9B/ MTIOC9B#/TMCI1/TMCI5/RXD5/SMISO5/ SSCL5/SSLA2/CRX0/IRQ7
18	PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC3A/GTIOC3A#/TXD5/SMOSI5/ SSDA5/SSLA1	TRST#/PD7/MTIOC9A/MTIOC9A#/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ TMRI1/TMRI5/TXD5/SMOSI5/SSDA5/ SSLA1/CTX0/IRQ8
19	PD6/MTIOC9C/MTIOC9C#/TMO1/GTIOC3B/ GTIOC3B#/CTS1#/RTS1#/SS1#/SSLA0/ IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/GTIOC0B/ GTIOC3B/GTIOC0B#/GTIOC3B#/TMO1/ CTS1#/RTS1#/SS1#/CTS11#/RTS11#/ SS11#/SSLA0/IRQ5/ADST0
20	PD5/TMRI0/TMRI6/GTECLKA/RXD1/ SMISO1/SSCL1/IRQ3	TDI/PD5/GTIOC1A/GTETRGA/GTIOC1A#/ TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ RXD11/SMISO11/SSCL11/IRQ6

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン B)	RX72T (PGA 疑似差動入力あり USB 端子なし)
21	PD4/TMCI0/TMCI6/GTECLKB/SCK1/IRQ2	TCK/PD4/GTIOC1B/GTETRGB/GTIOC1B#/ TMCI0/TMCI6/SCK1/SCK11/IRQ2
22	PD3/TMO0/GTECLKC/TXD1/SMOSI1/ SSDA1	TDO/PD3/GTIOC2A/GTETRGC/GTIOC2A#/ TMO0/TXD1/SMOSI1/SSDA1/TXD11/ SMOSI11/SSDA11
23	PD2/TMCI1/TMO4/GTIOC0A/GTIOC0A#/ SCK5/MOSIA	TRCLK/PD2/A7/GTIOC2B/GTIOC0A/ GTIOC2B#GTIOC0A#TMCI1/TMO4/SCK5/ SCK8/MOSIA
24	PD1/TMO2/GTIOC0B/GTIOC0B#/MISOA	TRDATA3/PD1/A6/GTIOC3A/GTIOC0B/ GTIOC3A#GTIOC0B#TMO2/RXD8/ SMISO8/SSCL8/MISOA
25	PD0/TMO6/GTIOC1A/GTIOC1A#/RSPCKA	TRDATA2/PD0/A5/GTIOC3B/GTIOC1A/ GTIOC3B#GTIOC1A#TMO6/TXD8/ SMOSI8/SSDA8/RSPCKA
26	PB7/GTIOC1B/GTIOC1B#/SCK5	TRDATA1/PB7/A4/GTIOC1B/GTIOC1B#/ SCK5/SCK11/SCK12
27	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/ SSCL5/IRQ5	TRDATA0/PB6/A3/GTIOC2A/GTIOC2A#/ RXD5/SMISO5/SSCL5/RXD11/SMISO11/ SSCL11/RXD12/SMISO12/SSCL12/ RXDX12/CRX0/IRQ2
28	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/ SSDA5	TRSYNC/PB5/A2/GTIOC2B/GTIOC2B#/ TXD5/SMOSI5/SSDA5/TXD11/SMOSI11/ SSDA11/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/CTX0
29	VCC	VCC
30	PB4/POE8#/GTETRG/GTECLKD/CTS5#/ RTS5#/SS5#/IRQ3	PB4/A1/GTETRGA/GTETRGB/GTETRGC/ GTETRGD/POE8#/CTS5#/RTS5#/SS5#/ SCK11/CTS11#/RTS11#/SS11#/IRQ3-DS
31	VSS	VSS
32	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/ RSPCKA	PB3/A7/MTIOC0A/MTIOC0A#/CACREF/ SCK6/RSPCKA/IRQ9
33	PB2/MTIOC0B/MTIOC0B#/TMRI0/ADSM0/ TXD6/SMOSI6/SSDA6/SDA0	PB2/A6/MTIOC0B/MTIOC0B#/ GTADSM0/TMRI0/TXD6/SMOSI6/SSDA6/ SDA/ADSM0
34	PB1/MTIOC0C/MTIOC0C#/TMCI0/ADSM1/ RXD6/SMISO6/SSCL6/SCL0	PB1/A5/MTIOC0C/MTIOC0C#/ GTADSM1/TMCI0/RXD6/SMISO6/SSCL6/ SCL/IRQ4/ADSM1
35	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/ SMOSI6/SSDA6/MOSIA/ADTRG2#	PB0/A0/A4/BC0#/MTIOC0D/MTIOC0D#/ TMO0/TXD6/SMOSI6/SSDA6/CTS11#/ RTS11#/SS11#/MOSIA/IRQ8/ADTRG2#
36	PA5/MTIOC1A/MTIOC1A#/TMCI3/RXD6/ SMISO6/SSCL6/MISOA/IRQ1/ADTRG1#	PA5/A3/MTIOC1A/MTIOC1A#/ TMCI3/RXD6/SMISO6/SSCL6/RXD8/ SMISO8/SSCL8/MISOA/IRQ1/ADTRG1#
37	PA4/MTIOC1B/MTIOC1B#/TMCI7/SCK6/ RSPCKA/ADTRG0#	PA4/A2/MTIOC1B/MTIOC1B#/ TMCI7/SCK6/TXD8/SMOSI8/SSDA8/ RSPCKA/ADTRG0#
38	PA3/MTIOC2A/MTIOC2A#/TMRI7/ GTADSM0/SSLA0	PA3/A1/MTIOC2A/MTIOC2A#/ GTADSM0/TMRI7/TXD9/SMOSI9/SSDA9/ SCK8/SSLA0
39	PA2/MTIOC2B/MTIOC2B#/TMO7/ GTADSM1/CTS6#/RTS6#/SS6#/SSLA1	PA2/A0/BC0#/MTIOC2B/MTIOC2B#/ GTADSM1/TMO7/CTS6#/RTS6#/SS6#/ RXD9/SMISO9/SSCL9/SCK11/SSLA1
40	PA1/MTIOC6A/MTIOC6A#/TMO4/SSLA2/ CRXD0/ADTRG0#	PA1/MTIOC6A/MTIOC6A#/TMO4/TXD9/ SMOSI9/SSDA9/RXD11/SMISO11/SSCL11/ SSLA2/CRX0/IRQ14-DS/ADTRG0#
41	PA0/MTIOC6C/MTIOC6C#/TMO2/SSLA3/ CTXD0	PA0/MTIOC6C/MTIOC6C#/TMO2/SCK9/ TXD11/SMOSI11/SSDA11/SSLA3/CTX0
42	VCC	VCC

100 ピン LFQFP	RX24T (チップバージョン B)	RX72T (PGA 疑似差動入力あり USB 端子なし)
43	P96/POE4#/IRQ4	P96/CS0#/WAIT#/GTETRG/GBTETRGB/ GTETRG/GBTETRGD/POE4#/CTS8#/ RTS8#/SS8#/IRQ4-DS
44	VSS	VSS
45	P95/MTIOC6B/MTIOC6B#	P95/MTIOC6B/MTIOC6B#/GTIOC4A/ GTIOC7A/GTIOC4A#/GTIOC7A#
46	P94/MTIOC7A/MTIOC7A#	P94/MTIOC7A/MTIOC7A#/GTIOC5A/ GTIOC8A/GTIOC5A#/GTIOC8A#
47	P93/MTIOC7B/MTIOC7B#	P93/MTIOC7B/MTIOC7B#/GTIOC6A/ GTIOC9A/GTIOC6A#/GTIOC9A#
48	P92/MTIOC6D/MTIOC6D#	P92/MTIOC6D/MTIOC6D#/GTIOC4B/ GTIOC7B/GTIOC4B#/GTIOC7B#
49	P91/MTIOC7C/MTIOC7C#	P91/MTIOC7C/MTIOC7C#/GTIOC5B/ GTIOC8B/GTIOC5B#/GTIOC8B#
50	P90/MTIOC7D/MTIOC7D#	P90/MTIOC7D/MTIOC7D#/GTIOC6B/ GTIOC9B/GTIOC6B#/GTIOC9B#
51	P76/MTIOC4D/MTIOC4D#/GTIOC2B/ GTIOC2B#	P76/D0[A0/D0]/MTIOC4D/MTIOC4D#/ GTIOC2B/GTIOC6B/GTIOC2B#/GTIOC6B#
52	P75/MTIOC4C/MTIOC4C#/GTIOC1B/ GTIOC1B#	P75/D1[A1/D1]/MTIOC4C/MTIOC4C#/ GTIOC1B/GTIOC5B/GTIOC1B#/GTIOC5B#
53	P74/MTIOC3D/MTIOC3D#/GTIOC0B/ GTIOC0B#	P74/D2[A2/D2]/MTIOC3D/MTIOC3D#/ GTIOC0B/GTIOC4B/GTIOC0B#/GTIOC4B#
54	P73/MTIOC4B/MTIOC4B#/GTIOC2A/ GTIOC2A#	P73/D3[A3/D3]/MTIOC4B/MTIOC4B#/ GTIOC2A/GTIOC6A/GTIOC2A#/GTIOC6A#
55	P72/MTIOC4A/MTIOC4A#/GTIOC1A/ GTIOC1A#	P72/D4[A4/D4]/MTIOC4A/MTIOC4A#/ GTIOC1A/GTIOC5A/GTIOC1A#/GTIOC5A#
56	P71/MTIOC3B/MTIOC3B#/GTIOC0A/ GTIOC0A#	P71/D5[A5/D5]/MTIOC3B/MTIOC3B#/ GTIOC0A/GTIOC4A/GTIOC0A#/GTIOC4A#
57	P70/POE0#/IRQ5	P70/D6[A6/D6]/GTETRG/GBTETRGB/ GTETRG/GBTETRGD/POE0#/CTS9#/ RTS9#/SS9#/IRQ5-DS
58	P33/MTIOC3A/MTIOC3A#/MTCLKA/ MTCLKA#/TMO0/SSLA3	P33/D7[A7/D7]/MTIOC3A/MTCLKA/ MTIOC3A#/MTCLKA#/GTIOC3B/GTIOC3B#/ TMO0/SSLA3/IRQ13-DS
59	P32/MTIOC3C/MTIOC3C#/MTCLKB/ MTCLKB#/TMO6/SSLA2	P32/D8[A8/D8]/MTIOC3C/MTCLKB/ MTIOC3C#/MTCLKB#/GTIOC3A/ GTIOC3A#/TMO6/SSLA2/IRQ12-DS
60	VCC	VCC
61	P31/MTIOC0A/MTIOC0A#/MTCLKC/ MTCLKC#/TMRI6/SSLA1/IRQ6	P31/D9[A9/D9]/MTIOC0A/MTCLKC/ MTIOC0A#/MTCLKC#/TMRI6/SSLA1/IRQ6
62	VSS	VSS
63	P30/MTIOC0B/MTIOC0B#/MTCLKD/ MTCLKD#/TMCI6/SSLA0/IRQ7/COMP3	P30/D10[A10/D10]/MTIOC0B/MTCLKD/ MTIOC0B#/MTCLKD#/TMCI6/SCK8/CTS8#/ RTS8#/SS8#/SSLA0/IRQ7/COMP3
64	P24/MTIC5U/MTIC5U#/TMCI2/TMO6/ RSPCKA/COMP0/DA0	P27/CS3#/MTIOC1A/MTIOC0C/ MTIOC1A#/MTIOC0C#/POE9#/IRQ15
65	P23/MTIC5V/MTIC5V#/TMO2/CACREF/ MOSIA/COMP1/DA1	P24/D11[A11/D11]/MTIC5U/MTIC5U#/ TMCI2/TMO6/CTS8#/RTS8#/SS8#/SCK8/ RSPCKA/IRQ4/COMP0
66	P22/MTIC5W/MTIC5W#/TMRI2/TMO4/ MISOA/ADTRG2#/COMP2	P23/D12[A12/D12]/MTIC5V/MTIC5V#/ TMO2/CACREF/TXD8/SMOSI8/SSDA8/ TXD12/SMOSI12/SSDA12/TXD12/SIOX12/ MOSIA/CTX0/IRQ11/COMP1

100 ピン LFQFP	RX24T (チップバージョン B)	RX72T (PGA 疑似差動入力あり USB 端子なし)
67	P21/MTCLKA/MTCLKA#/MTIOC9A/ MTIOC9A#/TMCI4/IRQ6/ADTRG1#/AN116	P22/D13[A13/D13]/MTIC5W/MTCLKD/ MTIC5W#/MTCLKD#/MTIOC9B/TMRI2/ TMO4/RXD8/SMISO8/SSCL8/RXD12/ SMISO12/SSCL12/RDX12/MISOA/CRX0/ IRQ10/ADTRG2#/COMP2
68	P20/MTCLKB/MTCLKB#/MTIOC9C/ MTIOC9C#/TMRI4/IRQ7/ADTRG0#/AN016	P21/D14[A14/D14]/MTIOC9A/MTCLKA/ MTIOC9A#/MTCLKA#/TMCI4/TXD8/ SMOSI8/SSDA8/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/MOSIA/IRQ6-DS/AN217/ ADTRG1#/COMP5
69	P65/AN205	P20/D15[A15/D15]/MTIOC9C/MTCLKB/ MTIOC9C#/MTCLKB#/TMRI4/CTS8#/ RTS8#/SS8#/SCK8/RSPCKA/IRQ7-DS/ AN216/ADTRG0#/COMP4
70	P64/AN204	P65/A12/IRQ9/AN211/CMPC53/DA1
71	AVCC2	P64/A13/IRQ8/AN210/CMPC33/DA0
72	VREF	AVCC2
73	AVSS2	AVSS2
74	P63/AN203/IRQ7	P63/A12/A14/IRQ7/AN209/CMPC23
75	P62/AN202/IRQ6	P62/A13/A15/IRQ6/AN208/CMPC43
76	P61/AN201/IRQ5	P61/A14/A16/IRQ5/AN207/CMPC13
77	P60/AN200/IRQ4	P60/A15/A17/IRQ4/AN206/CMPC03
78	P55/AN211/IRQ3	P55/A16/A18/IRQ3/AN203/CMPC32
79	P54/AN210/IRQ2	P54/A17/A19/IRQ2/AN202/CMPC22
80	P53/AN209/IRQ1	P53/A18/A20/IRQ1/AN201/CMPC12
81	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
82	P51/AN207	P47/AN103
83	P50/AN206	P46/AN102/CMPC50/CMPC51
84	P47/AN103	P45/AN101/CMPC40/CMPC41
85	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P44/AN100/CMPC30/CMPC31
86	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	PH4/AN107/PGAVSS1
87	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P43/AN003
88	P43/AN003	P42/AN002/CMPC20/CMPC21
89	P42/AN002	P41/AN001/CMPC10/CMPC11
90	P41/AN001	P40/AN000/CMPC00/CMPC01
91	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	PH0/AN007/PGAVSS0
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0
95	AVSS1	AVSS1
96	P82/MTIC5U/MTIC5U#/TMO4/SCK6	P82/ALE/WAIT#/MTIC5U/MTIC5U#/TMO4/ SCK6/SCK12/IRQ3/COMP5
97	P81/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6	P81/CS2#/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/COMP4
98	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6	P80/CS1#/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6/RXD12/SMISO12/SSCL12/ RXDX12/IRQ5/COMP3
99	P11/MTIOC3A/MTIOC3A#/MTCLKC/ MTCLKC#/TMO3/IRQ1	P11/RD#/MTIOC3A/MTCLKC/MTIOC3A#/ MTCLKC#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/TMO3/POE9#/ IRQ1-DS

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン B)	RX72T (PGA 疑似差動入力あり USB 端子なし)
100	P10/MTIOC9B/MTIOC9B#/MTCLKD/ MTCLKD#/TMRI3/POE12#/CTS6#/RTS6#/ SS6#/IRQ0	P10/MTIOC9B/MTCLKD/MTIOC9B#/ MTCLKD#/GTETRGB/GTETRGD/TMRI3/ POE12#/CTS6#/RTS6#/SS6#/IRQ0-DS

3.4 100 ピンパッケージ(RX24T : チップバージョン B、RX72T : PGA 疑似差動入力なし USB 端子なし)

表 3.4 に 100 ピンパッケージ端子機能の比較(RX24T : チップバージョン B、RX72T : PGA 疑似差動入力なし USB 端子なし)を示します。

表 3.4 100 ピンパッケージ端子機能の比較
(RX24T : チップバージョン B、RX72T : PGA 疑似差動入力なし USB 端子なし)

100 ピン LFQFP	RX24T (チップバージョン B)	RX72T (PGA 疑似差動入力なし USB 端子なし)
1	PE5/IRQ0	PE5/BCLK/MTIOC9D/MTIOC9D#/GTIOC3A/ GTETRGB/GTIOC3A#/GTETRGD/SCK9/ CTS9#/RTS9#/SS9#/IRQ0/ADST0
2	P02/MTIOC9D/MTIOC9D#/CTS1#/RTS1#/ SS1#/IRQ5/ADST0	EMLE
3	VSS	VSS
4	P00/IRQ2/ADST1	UB/P00/A11/MTIOC9A/MTIOC9A#/ CACREF/RXD9/SMISO9/SSCL9/RXD12/ SMISO12/SSCL12/RXD12/IRQ2/ADST1/ COMP0
5	VCL	VCL
6	MD/FINED	MD/FINED
7	P01/POE12#/IRQ4/ADST2	P01/A10/MTIOC9C/MTIOC9C#/GTETRGA/ GTETRGB/GTETRGD/GTETRGD/POE12#/ TXD9/SMOSI9/SSDA9/TXD12/SMOSI12/ SSDA12/TXD12/SIOX12/IRQ4/ADST2/ COMP1
8	PE4/MTCLKC/MTCLKC#/POE10#/IRQ1	PE4/A9/MTCLKC/MTCLKC#/GTETRGA/ GTETRGB/GTETRGD/GTETRGD/POE10#/ SCK9/IRQ1
9	PE3/MTCLKD/MTCLKD#/POE11#/IRQ2	PE3/A8/MTCLKD/MTCLKD#/GTETRGA/ GTETRGB/GTETRGD/GTETRGD/POE11#/ CTS9#/RTS9#/SS9#/IRQ2-DS
10	RES#	RES#
11	XTAL/P37	XTAL/P37
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36
14	VCC	VCC
15	PE2/POE10#/NMI	PE2/POE10#/NMI
16	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/SSLA3	PE1/WR0#/WR#/MTIOC9D/MTIOC9D#/ TMO5/CTS5#/RTS5#/SS5#/CTS12#/ RTS12#/SS12#/SSLA3/IRQ15
17	PE0/MTIOC9B/MTIOC9B#/TMCI1/TMCI5/ RXD5/SMISO5/SSCL5/SSLA2	PE0/WR1#/BC1#/WAIT#/MTIOC9B/ MTIOC9B#/TMCI1/TMCI5/RXD5/SMISO5/ SSCL5/SSLA2/CRX0/IRQ7
18	PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC3A/GTIOC3A#/TXD5/SMOSI5/ SSDA5/SSLA1	TRST#/PD7/MTIOC9A/MTIOC9A#/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ TMRI1/TMRI5/TXD5/SMOSI5/SSDA5/ SSLA1/CTX0/IRQ8
19	PD6/MTIOC9C/MTIOC9C#/TMO1/GTIOC3B/ GTIOC3B#/CTS1#/RTS1#/SS1#/SSLA0/ IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/GTIOC0B/ GTIOC3B/GTIOC0B#/GTIOC3B#/TMO1/ CTS1#/RTS1#/SS1#/CTS11#/RTS11#/ SS11#/SSLA0/IRQ5/ADST0
20	PD5/TMRI0/TMRI6/GTECLKA/RXD1/ SMISO1/SSCL1/IRQ3	TDI/PD5/GTIOC1A/GTETRGA/GTIOC1A#/ TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ RXD11/SMISO11/SSCL11/IRQ6

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン B)	RX72T (PGA 疑似差動入力なし USB 端子なし)
21	PD4/TMCI0/TMCI6/GTECLKB/SCK1/IRQ2	TCK/PD4/GTIOC1B/GTETRGB/GTIOC1B#/ TMCI0/TMCI6/SCK1/SCK11/IRQ2
22	PD3/TMO0/GTECLKC/TXD1/SMOSI1/ SSDA1	TDO/PD3/GTIOC2A/GTETRGC/GTIOC2A#/ TMO0/TXD1/SMOSI1/SSDA1/TXD11/ SMOSI11/SSDA11
23	PD2/TMCI1/TMO4/GTIOC0A/GTIOC0A#/ SCK5/MOSIA	TRCLK/PD2/A7/GTIOC2B/GTIOC0A/ GTIOC2B#GTIOC0A#TMCI1/TMO4/SCK5/ SCK8/MOSIA
24	PD1/TMO2/GTIOC0B/GTIOC0B#/MISOA	TRDATA3/PD1/A6/GTIOC3A/GTIOC0B/ GTIOC3A#GTIOC0B#TMO2/RXD8/ SMISO8/SSCL8/MISOA
25	PD0/TMO6/GTIOC1A/GTIOC1A#/RSPCKA	TRDATA2/PD0/A5/GTIOC3B/GTIOC1A/ GTIOC3B#GTIOC1A#TMO6/TXD8/ SMOSI8/SSDA8/RSPCKA
26	PB7/GTIOC1B/GTIOC1B#/SCK5	TRDATA1/PB7/A4/GTIOC1B/GTIOC1B#/ SCK5/SCK11/SCK12
27	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/ SSCL5/IRQ5	TRDATA0/PB6/A3/GTIOC2A/GTIOC2A#/ RXD5/SMISO5/SSCL5/RXD11/SMISO11/ SSCL11/RXD12/SMISO12/SSCL12/ RXDX12/CRX0/IRQ2
28	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/ SSDA5	TRSYNC/PB5/A2/GTIOC2B/GTIOC2B#/ TXD5/SMOSI5/SSDA5/TXD11/SMOSI11/ SSDA11/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/CTX0
29	VCC	VCC
30	PB4/POE8#/GTETRG/GTECLKD/CTS5#/ RTS5#/SS5#/IRQ3	PB4/A1/GTETRGA/GTETRGB/GTETRGC/ GTETRGD/POE8#/CTS5#/RTS5#/SS5#/ SCK11/CTS11#/RTS11#/SS11#/IRQ3-DS
31	VSS	VSS
32	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/ RSPCKA	PB3/A7/MTIOC0A/MTIOC0A#/ CACREF/SCK6/RSPCKA/IRQ9
33	PB2/MTIOC0B/MTIOC0B#/TMRI0/ADSM0/ TXD6/SMOSI6/SSDA6/SDA0	PB2/A6/MTIOC0B/MTIOC0B#/ GTADSM0/TMRI0/TXD6/SMOSI6/SSDA6/ SDA/ADSM0
34	PB1/MTIOC0C/MTIOC0C#/TMCI0/ADSM1/ RXD6/SMISO6/SSCL6/SCL0	PB1/A5/MTIOC0C/MTIOC0C#/ GTADSM1/TMCI0/RXD6/SMISO6/SSCL6/ SCL/IRQ4/ADSM1
35	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/ SMOSI6/SSDA6/MOSIA/ADTRG2#	PB0/A0/A4/BC0#/MTIOC0D/MTIOC0D#/ TMO0/TXD6/SMOSI6/SSDA6/CTS11#/ RTS11#/SS11#/MOSIA/IRQ8/ADTRG2#
36	PA5/MTIOC1A/MTIOC1A#/TMCI3/RXD6/ SMISO6/SSCL6/MISOA/IRQ1/ADTRG1#	PA5/A3/MTIOC1A/MTIOC1A#/ TMCI3/RXD6/SMISO6/SSCL6/RXD8/ SMISO8/SSCL8/MISOA/IRQ1/ADTRG1#
37	PA4/MTIOC1B/MTIOC1B#/TMCI7/SCK6/ RSPCKA/ADTRG0#	PA4/A2/MTIOC1B/MTIOC1B#/ TMCI7/SCK6/TXD8/SMOSI8/SSDA8/ RSPCKA/ADTRG0#
38	PA3/MTIOC2A/MTIOC2A#/TMRI7/ GTADSM0/SSLA0	PA3/A1/MTIOC2A/MTIOC2A#/ GTADSM0/TMRI7/TXD9/SMOSI9/SSDA9/ SCK8/SSLA0
39	PA2/MTIOC2B/MTIOC2B#/TMO7/ GTADSM1/CTS6#/RTS6#/SS6#/SSLA1	PA2/A0/BC0#/MTIOC2B/MTIOC2B#/ GTADSM1/TMO7/CTS6#/RTS6#/SS6#/ RXD9/SMISO9/SSCL9/SCK11/SSLA1
40	PA1/MTIOC6A/MTIOC6A#/TMO4/SSLA2/ CRXD0/ADTRG0#	PA1/MTIOC6A/MTIOC6A#/TMO4/TXD9/ SMOSI9/SSDA9/RXD11/SMISO11/SSCL11/ SSLA2/CRX0/IRQ14-DS/ADTRG0#
41	PA0/MTIOC6C/MTIOC6C#/TMO2/SSLA3/ CTXD0	PA0/MTIOC6C/MTIOC6C#/TMO2/SCK9/ TXD11/SMOSI11/SSDA11/SSLA3/CTX0
42	VCC	VCC

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン B)	RX72T (PGA 疑似差動入力なし USB 端子なし)
43	P96/POE4#/ IRQ4	P96/ CS0# / WAIT# / GTETRGA / GTETRGB / GTETRGC / GTETRGD /POE4#/ CTS8# / RTS8# / SS8# / IRQ4-DS
44	VSS	VSS
45	P95/MTIOC6B/MTIOC6B#	P95/MTIOC6B/MTIOC6B#/ GTIOC4A / GTIOC7A / GTIOC4A# / GTIOC7A#
46	P94/MTIOC7A/MTIOC7A#	P94/MTIOC7A/MTIOC7A#/ GTIOC5A / GTIOC8A / GTIOC5A# / GTIOC8A#
47	P93/MTIOC7B/MTIOC7B#	P93/MTIOC7B/MTIOC7B#/ GTIOC6A / GTIOC9A / GTIOC6A# / GTIOC9A#
48	P92/MTIOC6D/MTIOC6D#	P92/MTIOC6D/MTIOC6D#/ GTIOC4B / GTIOC7B / GTIOC4B# / GTIOC7B#
49	P91/MTIOC7C/MTIOC7C#	P91/MTIOC7C/MTIOC7C#/ GTIOC5B / GTIOC8B / GTIOC5B# / GTIOC8B#
50	P90/MTIOC7D/MTIOC7D#	P90/MTIOC7D/MTIOC7D#/ GTIOC6B / GTIOC9B / GTIOC6B# / GTIOC9B#
51	P76/MTIOC4D/MTIOC4D#/GTIOC2B/ GTIOC2B#	P76/ D0 [A0 / D0]/MTIOC4D/MTIOC4D#/ GTIOC2B/ GTIOC6B /GTIOC2B#/ GTIOC6B#
52	P75/MTIOC4C/MTIOC4C#/GTIOC1B/ GTIOC1B#	P75/ D1 [A1 / D1]/MTIOC4C/MTIOC4C#/ GTIOC1B/ GTIOC5B /GTIOC1B#/ GTIOC5B#
53	P74/MTIOC3D/MTIOC3D#/GTIOC0B/ GTIOC0B#	P74/ D2 [A2 / D2]/MTIOC3D/MTIOC3D#/ GTIOC0B/ GTIOC4B /GTIOC0B#/ GTIOC4B#
54	P73/MTIOC4B/MTIOC4B#/GTIOC2A/ GTIOC2A#	P73/ D3 [A3 / D3]/MTIOC4B/MTIOC4B#/ GTIOC2A/ GTIOC6A /GTIOC2A#/ GTIOC6A#
55	P72/MTIOC4A/MTIOC4A#/GTIOC1A/ GTIOC1A#	P72/ D4 [A4 / D4]/MTIOC4A/MTIOC4A#/ GTIOC1A/ GTIOC5A /GTIOC1A#/ GTIOC5A#
56	P71/MTIOC3B/MTIOC3B#/GTIOC0A/ GTIOC0A#	P71/ D5 [A5 / D5]/MTIOC3B/MTIOC3B#/ GTIOC0A/ GTIOC4A /GTIOC0A#/ GTIOC4A#
57	P70/POE0#/ IRQ5	P70/ D6 [A6 / D6]/ GTETRGA / GTETRGB / GTETRGC / GTETRGD /POE0#/ CTS9# / RTS9# / SS9# / IRQ5-DS
58	P33/MTIOC3A/MTIOC3A#/MTCLKA/ MTCLKA#/TMO0/SSLA3	P33/ D7 [A7 / D7]/MTIOC3A/MTCLKA/ MTIOC3A#/MTCLKA#/ GTIOC3B / GTIOC3B# / TMO0/SSLA3/ IRQ13-DS
59	P32/MTIOC3C/MTIOC3C#/MTCLKB/ MTCLKB#/TMO6/SSLA2	P32/ D8 [A8 / D8]/MTIOC3C/MTCLKB/ MTIOC3C#/MTCLKB#/ GTIOC3A / GTIOC3A# /TMO6/SSLA2/ IRQ12-DS
60	VCC	VCC
61	P31/MTIOC0A/MTIOC0A#/MTCLKC/ MTCLKC#/TMRI6/SSLA1/IRQ6	P31/ D9 [A9 / D9]/MTIOC0A/MTCLKC/ MTIOC0A#/MTCLKC#/TMRI6/SSLA1/IRQ6
62	VSS	VSS
63	P30/MTIOC0B/MTIOC0B#/MTCLKD/ MTCLKD#/TMCI6/SSLA0/IRQ7/COMP3	P30/ D10 [A10 / D10]/MTIOC0B/MTCLKD/ MTIOC0B#/MTCLKD#/TMCI6/ SCK8 / CTS8# / RTS8# / SS8# /SSLA0/IRQ7/COMP3
64	P24/MTIC5U/MTIC5U#/TMCI2/TMO6/ RSPCKA/COMP0/ DA0	P24/ D11 [A11 / D11]/MTIC5U/MTIC5U#/ TMCI2/TMO6/ CTS8# / RTS8# / SS8# / SCK8 / RSPCKA/ IRQ4 /COMP0
65	P23/MTIC5V/MTIC5V#/TMO2/CACREF/ MOSIA/COMP1/ DA1	P23/ D12 [A12 / D12]/MTIC5V/MTIC5V#/ TMO2/CACREF/ TXD8 / SMOSI8 / SSDA8 / TXD12 / SMOSI12 / SSDA12 / TXDX12 / SIOX12 / MOSIA/ CTX0 / IRQ11 /COMP1
66	P22/MTIC5W/MTIC5W#/TMRI2/TMO4/ MISOA/ADTRG2#/COMP2	P22/ D13 [A13 / D13]/MTIC5W/ MTCLKD / MTIC5W#/ MTCLKD# / MTIOC9B /TMRI2/ TMO4/ RXD8 / SMISO8 / SSCL8 / RXD12 / SMISO12 / SSCL12 / RDX12 /MISOA/ CRX0 / IRQ10 /ADTRG2#/COMP2

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン B)	RX72T (PGA 疑似差動入力なし USB 端子なし)
67	P21/MTCLKA/MTCLKA#/MTIOC9A/ MTIOC9A#/TMCI4/IRQ6/ADTRG1#/AN116	P21/D14[A14/D14]/MTIOC9A/MTCLKA/ MTIOC9A#/MTCLKA#/TMCI4/TXD8/ SMOSI8/SSDA8/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/MOSIA/IRQ6-DS/AN217/ ADTRG1#/COMP5
68	P20/MTCLKB/MTCLKB#/MTIOC9C/ MTIOC9C#/TMRI4/IRQ7/ADTRG0#/AN016	P20/D15[A15/D15]/MTIOC9C/MTCLKB/ MTIOC9C#/MTCLKB#/TMRI4/CTS8#/ RTS8#/SS8#/SCK8/RSPCKA/IRQ7-DS/ AN216/ADTRG0#/COMP4
69	P65/AN205	P65/A12/IRQ9/AN211/CMPC53/DA1
70	P64/AN204	P64/A13/IRQ8/AN210/CMPC33/DA0
71	AVCC2	AVCC2
72	VREF	AVCC2
73	AVSS2	AVSS2
74	P63/AN203/IRQ7	P63/A12/A14/IRQ7/AN209/CMPC23
75	P62/AN202/IRQ6	P62/A13/A15/IRQ6/AN208/CMPC43
76	P61/AN201/IRQ5	P61/A14/A16/IRQ5/AN207/CMPC13
77	P60/AN200/IRQ4	P60/A15/A17/IRQ4/AN206/CMPC03
78	P55/AN211/IRQ3	P55/A16/A18/IRQ3/AN203/CMPC32
79	P54/AN210/IRQ2	P54/A17/A19/IRQ2/AN202/CMPC22
80	P53/AN209/IRQ1	P53/A18/A20/IRQ1/AN201/CMPC12
81	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
82	P51/AN207	P51/AN205/CMPC52
83	P50/AN206	P50/AN204/CMPC42
84	P47/AN103	P47/AN103
85	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P46/AN102/CMPC50/CMPC51
86	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	P45/AN101/CMPC40/CMPC41
87	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P44/AN100/CMPC30/CMPC31
88	P43/AN003	P43/AN003
89	P42/AN002	P42/AN002/CMPC20/CMPC21
90	P41/AN001	P41/AN001/CMPC10/CMPC11
91	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	P40/AN000/CMPC00/CMPC01
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0
95	AVSS1	AVSS1
96	P82/MTIC5U/MTIC5U#/TMO4/SCK6	P82/ALE/WAIT#/MTIC5U/MTIC5U#/TMO4/ SCK6/SCK12/IRQ3/COMP5
97	P81/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6	P81/CS2#/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/COMP4
98	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6	P80/CS1#/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6/RXD12/SMISO12/SSCL12/ RXDX12/IRQ5/COMP3
99	P11/MTIOC3A/MTIOC3A#/MTCLKC/ MTCLKC#/TMO3/IRQ1	P11/RD#/MTIOC3A/MTCLKC/MTIOC3A#/ MTCLKC#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/TMO3/POE9#/ IRQ1-DS
100	P10/MTIOC9B/MTIOC9B#/MTCLKD/ MTCLKD#/TMRI3/POE12#/CTS6#/RTS6#/ SS6#/IRQ0	P10/MTIOC9B/MTCLKD/MTIOC9B#/ MTCLKD#/GTETRGA/GTETRGC/TMRI3/ POE12#/CTS6#/RTS6#/SS6#/IRQ0-DS

3.5 100 ピンパッケージ(RX24T : チップバージョン A、RX72T : PGA 疑似差動入力あり USB 端子あり)

表 3.5 に 100 ピンパッケージ端子機能の比較(RX24T : チップバージョン A、RX72T : PGA 疑似差動入力あり USB 端子あり)を示します。

表 3.5 100 ピンパッケージ端子機能の比較
(RX24T : チップバージョン A、RX72T : PGA 疑似差動入力あり USB 端子あり)

100 ピン LFQFP	RX24T (チップバージョン A)	RX72T (PGA 疑似差動入力あり USB 端子あり)
1	PE5/IRQ0	PE5/BCLK/MTIOC9D/MTIOC9D#/GTIOC3A/ GTETRGB/GTIOC3A#/GTETRGD/SCK9/ CTS9#/RTS9#/SS9#/IRQ0/ADST0
2	P02/MTIOC9D/CTS1#/RTS1#/SS1#/IRQ5/ ADST0	EMLE
3	VSS	VSS
4	P00/IRQ2/ADST1	UB/P00/A11/MTIOC9A/MTIOC9A#/ CACREF/RXD9/SMISO9/SSCL9/RXD12/ SMISO12/SSCL12/RXDX12/IRQ2/ADST1/ COMP0
5	VCL	VCL
6	MD/FINED	MD/FINED
7	P01/POE12#/IRQ4/ADST2	P01/A10/MTIOC9C/MTIOC9C#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE12#/ TXD9/SMOSI9/SSDA9/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/IRQ4/ADST2/ COMP1
8	PE4/MTCLKC/POE10#/IRQ1	PE4/A9/MTCLKC/MTCLKC#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE10#/ SCK9/IRQ1
9	PE3/MTCLKD/POE11#/IRQ2	PE3/A8/MTCLKD/MTCLKD#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE11#/ CTS9#/RTS9#/SS9#/IRQ2-DS
10	RES#	RES#
11	XTAL/P37	XTAL/P37
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36
14	VCC	VCC
15	PE2/POE10#/NMI	UPSEL/PE2/POE10#/NMI
16	PE1/MTIOC9D/TMO5/CTS5#/RTS5#/SS5#/ SSLA3	PE1/WR0#/WR#/MTIOC9D/MTIOC9D#/ TMO5/CTS5#/RTS5#/SS5#/CTS12#/ RTS12#/SS12#/SSLA3/IRQ15
17	PE0/MTIOC9B/TMCI1/TMCI5/SSLA2	PE0/WR1#/BC1#/WAIT#/MTIOC9B/ MTIOC9B#/TMCI1/TMCI5/RXD5/SMISO5/ SSCL5/SSLA2/CRX0/USB0_OVRCURB/ IRQ7
18	PD7/MTIOC9A/TMRI1/TMRI5/SSLA1	TRST#/PD7/MTIOC9A/MTIOC9A#/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ TMRI1/TMRI5/TXD5/SMOSI5/SSDA5/ SSLA1/CTX0/IRQ8
19	PD6/MTIOC9C/TMO1/CTS1#/RTS1#/SS1#/ SSLA0/IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/GTIOC0B/ GTIOC3B/GTIOC0B#/GTIOC3B#/TMO1/ CTS1#/RTS1#/SS1#/CTS11#/RTS11#/ SS11#/SSLA0/IRQ5/ADST0
20	PD5/TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ IRQ3	TDI/PD5/GTIOC1A/GTETRGA/GTIOC1A#/ TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ RXD11/SMISO11/SSCL11/IRQ6

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン A)	RX72T (PGA 疑似差動入力あり USB 端子あり)
21	PD4/TMCI0/TMCI6/SCK1/IRQ2	TCK/PD4/GTIOC1B/GTETRGB/GTIOC1B#/ TMCI0/TMCI6/SCK1/SCK11/IRQ2
22	PD3/TMO0/TXD1/SMOSI1/SSDA1	TDO/PD3/GTIOC2A/GTETRGC/GTIOC2A#/ TMO0/TXD1/SMOSI1/SSDA1/TXD11/ SMOSI11/SSDA11
23	PD2/TMCI1/TMO4/SCK5/MOSIA	TRCLK/PD2/A7/GTIOC2B/GTIOC0A/ GTIOC2B#GTIOC0A#TMCI1/TMO4/SCK5/ SCK8/MOSIA/USB0_VBUS
24	PD1/TMO2/MISOA	USB0_DM
25	PD0/TMO6/RSPCKA	USB0_DP
26	PB7/SCK5	VCC_USB
27	PB6/RXD5/SMISO5/SSCL5/IRQ5	TRDATA0/PB6/A3/GTIOC2A/GTIOC2A#/ RXD5/SMISO5/SSCL5/RXD11/SMISO11/ SSCL11/RXD12/SMISO12/SSCL12/ RXDX12/CRX0/USB0_OVRCURA/IRQ2
28	PB5/TXD5/SMOSI5/SSDA5	TRSYNC/PB5/A2/GTIOC2B/GTIOC2B#/ TXD5/SMOSI5/SSDA5/TXD11/SMOSI11/ SSDA11/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/CTX0/USB0_VBUSEN
29	VCC	VCC
30	PB4/POE8#/CTS5#/RTS5#/SS5#/IRQ3	PB4/A1/GTETRGA/GTETRGB/GTETRGC/ GTETRGC/POE8#/CTS5#/RTS5#/SS5#/ SCK11/CTS11#/RTS11#/SS11#/ USB0_OVRCURB/IRQ3-DS
31	VSS	VSS/VSS_USB
32	PB3/MTIOC0A/CACREF/SCK6/RSPCKA	PB3/A7/MTIOC0A/MTIOC0A#/CACREF/ SCK6/RSPCKA/IRQ9
33	PB2/MTIOC0B/TMRI0/ADSM0/TXD6/ SMOSI6/SSDA6/SDA0	PB2/A6/MTIOC0B/MTIOC0B#/GTADSM0/ TMRI0/TXD6/SMOSI6/SSDA6/SDA/ADSM0
34	PB1/MTIOC0C/TMCI0/ADSM1/RXD6/ SMISO6/SSCL6/SCL0	PB1/A5/MTIOC0C/MTIOC0C#/GTADSM1/ TMCI0/RXD6/SMISO6/SSCL6/SCL/IRQ4/ ADSM1
35	PB0/MTIOC0D/TMO0/TXD6/SMOSI6/ SSDA6/MOSIA/ADTRG2#	PB0/A0/BC0#/A4/MTIOC0D/MTIOC0D#/ TMO0/TXD6/SMOSI6/SSDA6/CTS11#/ RTS11#/SS11#/MOSIA/IRQ8/ADTRG2#
36	PA5/MTIOC1A/TMCI3/RXD6/SMISO6/ SSCL6/MISOA/IRQ1/ADTRG1#	PA5/A3/MTIOC1A/MTIOC1A#/TMCI3/RXD6/ SMISO6/SSCL6/RXD8/SMISO8/SSCL8/ MISOA/IRQ1/ADTRG1#
37	PA4/MTIOC1B/TMCI7/SCK6/RSPCKA/ ADTRG0#	PA4/A2/MTIOC1B/MTIOC1B#/TMCI7/SCK6/ TXD8/SMOSI8/SSDA8/RSPCKA/ADTRG0#
38	PA3/MTIOC2A/TMRI7/SSLA0	PA3/A1/MTIOC2A/MTIOC2A#/GTADSM0/ TMRI7/TXD9/SMOSI9/SSDA9/SCK8/SSLA0
39	PA2/MTIOC2B/TMO7/CTS6#/RTS6#/SS6#/ SSLA1	PA2/A0/BC0#/MTIOC2B/MTIOC2B#/ GTADSM1/TMO7/CTS6#/RTS6#/SS6#/ RXD9/SMISO9/SSCL9/SCK11/SSLA1
40	PA1/MTIOC6A/TMO4/SSLA2/ADTRG0#	PA1/MTIOC6A/MTIOC6A#/TMO4/TXD9/ SMOSI9/SSDA9/RXD11/SMISO11/SSCL11/ SSLA2/CRX0/USB0_ID/USB0_OVRCURA/ IRQ14-DS/ADTRG0#
41	PA0/MTIOC6C/TMO2/SSLA3	PA0/MTIOC6C/MTIOC6C#/TMO2/SCK9/ TXD11/SMOSI11/SSDA11/SSLA3/CTX0/ USB0_EXICEN/USB0_VBUSEN
42	VCC	VCC
43	P96/POE4#/IRQ4	P96/CS0#/WAIT#/GTETRGA/GTETRGB/ GTETRGC/GTETRGC/POE4#/CTS8#/ RTS8#/SS8#/IRQ4-DS
44	VSS	VSS

100 ピン LFQFP	RX24T (チップバージョン A)	RX72T (PGA 疑似差動入力あり USB 端子あり)
45	P95/MTIOC6B	P95/MTIOC6B/MTIOC6B#/GTIOC4A/ GTIOC7A/GTIOC4A#/GTIOC7A#
46	P94/MTIOC7A	P94/MTIOC7A/MTIOC7A#/GTIOC5A/ GTIOC8A/GTIOC5A#/GTIOC8A#
47	P93/MTIOC7B	P93/MTIOC7B/MTIOC7B#/GTIOC6A/ GTIOC9A/GTIOC6A#/GTIOC9A#
48	P92/MTIOC6D	P92/MTIOC6D/MTIOC6D#/GTIOC4B/ GTIOC7B/GTIOC4B#/GTIOC7B#
49	P91/MTIOC7C	P91/MTIOC7C/MTIOC7C#/GTIOC5B/ GTIOC8B/GTIOC5B#/GTIOC8B#
50	P90/MTIOC7D	P90/MTIOC7D/MTIOC7D#/GTIOC6B/ GTIOC9B/GTIOC6B#/GTIOC9B#
51	P76/MTIOC4D	P76/D0[A0/D0]/MTIOC4D/MTIOC4D#/ GTIOC2B/GTIOC6B/GTIOC2B#/GTIOC6B#
52	P75/MTIOC4C	P75/D1[A1/D1]/MTIOC4C/MTIOC4C#/ GTIOC1B/GTIOC5B/GTIOC1B#/GTIOC5B#
53	P74/MTIOC3D	P74/D2[A2/D2]/MTIOC3D/MTIOC3D#/ GTIOC0B/GTIOC4B/GTIOC0B#/GTIOC4B#
54	P73/MTIOC4B	P73/D3[A3/D3]/MTIOC4B/MTIOC4B#/ GTIOC2A/GTIOC6A/GTIOC2A#/GTIOC6A#
55	P72/MTIOC4A	P72/D4[A4/D4]/MTIOC4A/MTIOC4A#/ GTIOC1A/GTIOC5A/GTIOC1A#/GTIOC5A#
56	P71/MTIOC3B	P71/D5[A5/D5]/MTIOC3B/MTIOC3B#/ GTIOC0A/GTIOC4A/GTIOC0A#/GTIOC4A#
57	P70/POE0#/IRQ5	P70/D6[A6/D6]/GTETRG/GTETRGB/ GTETRG/GTETRGD/POE0#/CTS9#/ RTS9#/SS9#/IRQ5-DS
58	P33/MTIOC3A/MTCLKA/TMO0/SSLA3	P33/D7[A7/D7]/MTIOC3A/MTCLKA/ MTIOC3A#/MTCLKA#/GTIOC3B/GTIOC3B#/ TMO0/SSLA3/IRQ13-DS
59	P32/MTIOC3C/MTCLKB/TMO6/SSLA2	P32/D8[A8/D8]/MTIOC3C/MTCLKB/ MTIOC3C#/MTCLKB#/GTIOC3A/ GTIOC3A#/TMO6/SSLA2/IRQ12-DS
60	VCC	VCC
61	P31/MTIOC0A/MTCLKC/TMRI6/SSLA1/ IRQ6	P31/D9[A9/D9]/MTIOC0A/MTCLKC/ MTIOC0A#/MTCLKC#/TMRI6/SSLA1/IRQ6
62	VSS	VSS
63	P30/MTIOC0B/MTCLKD/TMCI6/SSLA0/ IRQ7/COMP3	P30/D10[A10/D10]/MTIOC0B/MTCLKD/ MTIOC0B#/MTCLKD#/TMCI6/SCK8/CTS8#/ RTS8#/SS8#/SSLA0/IRQ7/COMP3
64	P24/MTIC5U/TMCI2/TMO6/RSPCKA/ COMP0	P27/CS3#/MTIOC1A/MTIOC0C/MTIOC1A#/ MTIOC0C#/POE9#/IRQ15
65	P23/MTIC5V/TMO2/CACREF/MOSIA/ COMP1	P24/D11[A11/D11]/MTIC5U/MTIC5U#/ TMCI2/TMO6/CTS8#/RTS8#/SS8#/SCK8/ RSPCKA/IRQ4/COMP0
66	P22/MTIC5W/TMRI2/TMO4/MISOA/ ADTRG2#/COMP2	P23/D12[A12/D12]/MTIC5V/MTIC5V#/ TMO2/CACREF/TXD8/SMOSI8/SSDA8/ TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/ MOSIA/CTX0/IRQ11/COMP1
67	P21/MTCLKA/MTIOC9A/TMCI4/IRQ6/ ADTRG1#/AN116/CVREFC1	P22/D13[A13/D13]/MTIC5W/MTCLKD/ MTIC5W#/MTCLKD#/MTIOC9B/TMRI2/ TMO4/RXD8/SMISO8/SSCL8/RXD12/ SMISO12/SSCL12/RXDX12/MISOA/CRX0/ IRQ10/ADTRG2#/COMP2

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン A)	RX72T (PGA 疑似差動入力あり USB 端子あり)
68	P20/MTCLKB/MTIOC9C/TMRI4/IRQ7/ ADTRG0#/AN016/CVREFC0	P21/D14[A14/D14]/MTIOC9A/MTCLKA/ MTIOC9A#/MTCLKA#/TMCI4/TXD8/ SMOSI8/SSDA8/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/MOSIA/IRQ6-DS/AN217/ ADTRG1#/COMP5
69	P65/AN205	P20/D15[A15/D15]/MTIOC9C/MTCLKB/ MTIOC9C#/MTCLKB#/TMRI4/CTS8#/ RTS8#/SS8#/SCK8/RSPCKA/IRQ7-DS/ AN216/ADTRG0#/COMP4
70	P64/AN204	P65/A12/IRQ9/AN211/CMPC53/DA1
71	AVCC2	P64/A13/IRQ8/AN210/CMPC33/DA0
72	VREF	AVCC2
73	AVSS2	AVSS2
74	P63/AN203/IRQ7	P63/A14/A12/IRQ7/AN209/CMPC23
75	P62/AN202/IRQ6	P62/A15/A13/IRQ6/AN208/CMPC43
76	P61/AN201/IRQ5	P61/A16/A14/IRQ5/AN207/CMPC13
77	P60/AN200/IRQ4	P60/A17/A15/IRQ4/AN206/CMPC03
78	P55/AN211/IRQ3	P55/A18/A16/IRQ3/AN203/CMPC32
79	P54/AN210/IRQ2	P54/A19/A17/IRQ2/AN202/CMPC22
80	P53/AN209/IRQ1	P53/A20/A18/IRQ1/AN201/CMPC12
81	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
82	P51/AN207	P47/AN103
83	P50/AN206	P46/AN102/CMPC50/CMPC51
84	P47/AN103	P45/AN101/CMPC40/CMPC41
85	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P44/AN100/CMPC30/CMPC31
86	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	PH4/AN107/PGAVSS1
87	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P43/AN003
88	P43/AN003	P42/AN002/CMPC20/CMPC21
89	P42/AN002	P41/AN001/CMPC10/CMPC11
90	P41/AN001	P40/AN000/CMPC00/CMPC01
91	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	PH0/AN007/PGAVSS0
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0
95	AVSS1	AVSS1
96	P82/MTIC5U/TMO4/SCK6	P82/ALE/WAIT#/MTIC5U/MTIC5U#/TMO4/ SCK6/SCK12/IRQ3/COMP5
97	P81/MTIC5V/TMCI4/TXD6/SMOSI6/SSDA6	P81/CS2#/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/COMP4
98	P80/MTIC5W/TMRI4/RXD6/SMISO6/SSCL6	P80/CS1#/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6/RXD12/SMISO12/SSCL12/ RXDX12/IRQ5/COMP3
99	P11/MTIOC3A/MTCLKC/TMO3/IRQ1	P11/RD#/MTIOC3A/MTCLKC/MTIOC3A#/ MTCLKC#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/TMO3/POE9#/ IRQ1-DS
100	P10/MTIOC9B/MTCLKD/TMRI3/POE12#/ CTS6#/RTS6#/SS6#/IRQ0	P10/MTIOC9B/MTCLKD/MTIOC9B#/ MTCLKD#/GTETRGA/GTETRGA/TMRI3/ POE12#/CTS6#/RTS6#/SS6#/IRQ0-DS

3.6 100 ピンパッケージ(RX24T : チップバージョン A、RX72T : PGA 疑似差動入力あり USB 端子なし)

表 3.6 に 100 ピンパッケージ端子機能の比較(RX24T : チップバージョン A、RX72T : PGA 疑似差動入力あり USB 端子なし)を示します。

表 3.6 100 ピンパッケージ端子機能の比較
(RX24T : チップバージョン A、RX72T : PGA 疑似差動入力あり USB 端子なし)

100 ピン LFQFP	RX24T (チップバージョン A)	RX72T (PGA 疑似差動入力あり USB 端子なし)
1	PE5/IRQ0	PE5/BCLK/MTIOC9D/MTIOC9D#/GTIOC3A/ GTETRGB/GTIOC3A#/GTETRGD/SCK9/ CTS9#/RTS9#/SS9#/IRQ0/ADST0
2	P02/MTIOC9D/CTS1#/RTS1#/SS1#/IRQ5/ ADST0	EMLE
3	VSS	VSS
4	P00/IRQ2/ADST1	UB/P00/A11/MTIOC9A/MTIOC9A#/ CACREF/RXD9/SMISO9/SSCL9/RXD12/ SMISO12/SSCL12/RXD12/IRQ2/ADST1/ COMP0
5	VCL	VCL
6	MD/FINED	MD/FINED
7	P01/POE12#/IRQ4/ADST2	P01/A10/MTIOC9C/MTIOC9C#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE12#/ TXD9/SMOSI9/SSDA9/TXD12/SMOSI12/ SSDA12/TXD12/SIOX12/IRQ4/ADST2/ COMP1
8	PE4/MTCLKC/POE10#/IRQ1	PE4/A9/MTCLKC/MTCLKC#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE10#/ SCK9/IRQ1
9	PE3/MTCLKD/POE11#/IRQ2	PE3/A8/MTCLKD/MTCLKD#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE11#/ CTS9#/RTS9#/SS9#/IRQ2-DS
10	RES#	RES#
11	XTAL/P37	XTAL/P37
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36
14	VCC	VCC
15	PE2/POE10#/NMI	PE2/POE10#/NMI
16	PE1/MTIOC9D/TMO5/CTS5#/RTS5#/SS5#/ SSLA3	PE1/WR0#/WR#/MTIOC9D/MTIOC9D#/ TMO5/CTS5#/RTS5#/SS5#/CTS12#/ RTS12#/SS12#/SSLA3/IRQ15
17	PE0/MTIOC9B/TMCI1/TMCI5/SSLA2	PE0/WR1#/BC1#/WAIT#/MTIOC9B/ MTIOC9B#/TMCI1/TMCI5/RXD5/SMISO5/ SSCL5/SSLA2/CRX0/IRQ7
18	PD7/MTIOC9A/TMRI1/TMRI5/SSLA1	TRST#/PD7/MTIOC9A/MTIOC9A#/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ TMRI1/TMRI5/TXD5/SMOSI5/SSDA5/ SSLA1/CTX0/IRQ8
19	PD6/MTIOC9C/TMO1/CTS1#/RTS1#/SS1#/ SSLA0/IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/GTIOC0B/ GTIOC3B/GTIOC0B#/GTIOC3B#/TMO1/ CTS1#/RTS1#/SS1#/CTS11#/RTS11#/ SS11#/SSLA0/IRQ5/ADST0
20	PD5/TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ IRQ3	TDI/PD5/GTIOC1A/GTETRGA/GTIOC1A#/ TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ RXD11/SMISO11/SSCL11/IRQ6

100 ピン LFQFP	RX24T (チップバージョン A)	RX72T (PGA 疑似差動入力あり USB 端子なし)
21	PD4/TMCI0/TMCI6/SCK1/IRQ2	TCK/PD4/GTIOC1B/GTETRGB/GTIOC1B#/ TMCI0/TMCI6/SCK1/SCK11/IRQ2
22	PD3/TMO0/TXD1/SMOSI1/SSDA1	TDO/PD3/GTIOC2A/GTETRGC/GTIOC2A#/ TMO0/TXD1/SMOSI1/SSDA1/TXD11/ SMOSI11/SSDA11
23	PD2/TMCI1/TMO4/SCK5/MOSIA	TRCLK/PD2/A7/GTIOC2B/GTIOC0A/ GTIOC2B#/GTIOC0A#/TMCI1/TMO4/SCK5/ SCK8/MOSIA
24	PD1/TMO2/MISOA	TRDATA3/PD1/A6/GTIOC3A/GTIOC0B/ GTIOC3A#/GTIOC0B#/TMO2/RXD8/ SMISO8/SSCL8/MISOA
25	PD0/TMO6/RSPCKA	TRDATA2/PD0/A5/GTIOC3B/GTIOC1A/ GTIOC3B#/GTIOC1A#/TMO6/TXD8/ SMOSI8/SSDA8/RSPCKA
26	PB7/SCK5	TRDATA1/PB7/A4/GTIOC1B/GTIOC1B#/ SCK5/SCK11/SCK12
27	PB6/RXD5/SMISO5/SSCL5/IRQ5	TRDATA0/PB6/A3/GTIOC2A/GTIOC2A#/ RXD5/SMISO5/SSCL5/RXD11/SMISO11/ SSCL11/RXD12/SMISO12/SSCL12/ RXDX12/CRX0/IRQ2
28	PB5/TXD5/SMOSI5/SSDA5	TRSYNC/PB5/A2/GTIOC2B/GTIOC2B#/ TXD5/SMOSI5/SSDA5/TXD11/SMOSI11/ SSDA11/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/CTX0
29	VCC	VCC
30	PB4/POE8#/CTS5#/RTS5#/SS5#/IRQ3	PB4/A1/GTETRGA/GTETRGB/GTETRGC/ GTETRGD/POE8#/CTS5#/RTS5#/SS5#/ SCK11/CTS11#/RTS11#/SS11#/IRQ3-DS
31	VSS	VSS
32	PB3/MTIOC0A/CACREF/SCK6/RSPCKA	PB3/A7/MTIOC0A/MTIOC0A#/ CACREF/SCK6/RSPCKA/IRQ9
33	PB2/MTIOC0B/TMRI0/ADSM0/TXD6/ SMOSI6/SSDA6/SDA0	PB2/A6/MTIOC0B/MTIOC0B#/ GTADSM0/TMRI0/TXD6/SMOSI6/SSDA6/ SDA/ADSM0
34	PB1/MTIOC0C/TMCI0/ADSM1/RXD6/ SMISO6/SSCL6/SCL0	PB1/A5/MTIOC0C/MTIOC0C#/ GTADSM1/TMCI0/RXD6/SMISO6/SSCL6/ SCL/IRQ4/ADSM1
35	PB0/MTIOC0D/TMO0/TXD6/SMOSI6/ SSDA6/MOSIA/ADTRG2#	PB0/A0/A4/BC0#/MTIOC0D/MTIOC0D#/ TMO0/TXD6/SMOSI6/SSDA6/CTS11#/ RTS11#/SS11#/MOSIA/IRQ8/ADTRG2#
36	PA5/MTIOC1A/TMCI3/RXD6/SMISO6/ SSCL6/MISOA/IRQ1/ADTRG1#	PA5/A3/MTIOC1A/MTIOC1A#/ TMCI3/RXD6/SMISO6/SSCL6/RXD8/ SMISO8/SSCL8/MISOA/IRQ1/ADTRG1#
37	PA4/MTIOC1B/TMCI7/SCK6/RSPCKA/ ADTRG0#	PA4/A2/MTIOC1B/MTIOC1B#/ TMCI7/SCK6/TXD8/SMOSI8/SSDA8/ RSPCKA/ADTRG0#
38	PA3/MTIOC2A/TMRI7/SSLA0	PA3/A1/MTIOC2A/MTIOC2A#/ GTADSM0/TMRI7/TXD9/SMOSI9/SSDA9/ SCK8/SSLA0
39	PA2/MTIOC2B/TMO7/CTS6#/RTS6#/SS6#/ SSLA1	PA2/A0/BC0#/MTIOC2B/MTIOC2B#/ GTADSM1/TMO7/CTS6#/RTS6#/SS6#/ RXD9/SMISO9/SSCL9/SCK11/SSLA1
40	PA1/MTIOC6A/TMO4/SSLA2/ADTRG0#	PA1/MTIOC6A/MTIOC6A#/TMO4/TXD9/ SMOSI9/SSDA9/RXD11/SMISO11/SSCL11/ SSLA2/CRX0/IRQ14-DS/ADTRG0#
41	PA0/MTIOC6C/TMO2/SSLA3	PA0/MTIOC6C/MTIOC6C#/TMO2/SCK9/ TXD11/SMOSI11/SSDA11/SSLA3/CTX0
42	VCC	VCC

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン A)	RX72T (PGA 疑似差動入力あり USB 端子なし)
43	P96/POE4#/IRQ4	P96/CS0#/WAIT#/GTETRG/GBTETRGB/ GTETRG/GBTETRGD/POE4#/CTS8#/ RTS8#/SS8#/IRQ4-DS
44	VSS	VSS
45	P95/MTIOC6B	P95/MTIOC6B/MTIOC6B#/GTIOC4A/ GTIOC7A/GTIOC4A#/GTIOC7A#
46	P94/MTIOC7A	P94/MTIOC7A/MTIOC7A#/GTIOC5A/ GTIOC8A/GTIOC5A#/GTIOC8A#
47	P93/MTIOC7B	P93/MTIOC7B/MTIOC7B#/GTIOC6A/ GTIOC9A/GTIOC6A#/GTIOC9A#
48	P92/MTIOC6D	P92/MTIOC6D/MTIOC6D#/GTIOC4B/ GTIOC7B/GTIOC4B#/GTIOC7B#
49	P91/MTIOC7C	P91/MTIOC7C/MTIOC7C#/GTIOC5B/ GTIOC8B/GTIOC5B#/GTIOC8B#
50	P90/MTIOC7D	P90/MTIOC7D/MTIOC7D#/GTIOC6B/ GTIOC9B/GTIOC6B#/GTIOC9B#
51	P76/MTIOC4D	P76/D0[A0/D0]/MTIOC4D/MTIOC4D#/ GTIOC2B/GTIOC6B/GTIOC2B#/GTIOC6B#
52	P75/MTIOC4C	P75/D1[A1/D1]/MTIOC4C/MTIOC4C#/ GTIOC1B/GTIOC5B/GTIOC1B#/GTIOC5B#
53	P74/MTIOC3D	P74/D2[A2/D2]/MTIOC3D/MTIOC3D#/ GTIOC0B/GTIOC4B/GTIOC0B#/GTIOC4B#
54	P73/MTIOC4B	P73/D3[A3/D3]/MTIOC4B/MTIOC4B#/ GTIOC2A/GTIOC6A/GTIOC2A#/GTIOC6A#
55	P72/MTIOC4A	P72/D4[A4/D4]/MTIOC4A/MTIOC4A#/ GTIOC1A/GTIOC5A/GTIOC1A#/GTIOC5A#
56	P71/MTIOC3B	P71/D5[A5/D5]/MTIOC3B/MTIOC3B#/ GTIOC0A/GTIOC4A/GTIOC0A#/GTIOC4A#
57	P70/POE0#/IRQ5	P70/D6[A6/D6]/GTETRG/GBTETRGB/ GTETRG/GBTETRGD/POE0#/CTS9#/ RTS9#/SS9#/IRQ5-DS
58	P33/MTIOC3A/MTCLKA/TMO0/SSLA3	P33/D7[A7/D7]/MTIOC3A/MTCLKA/ MTIOC3A#/MTCLKA#/GTIOC3B/GTIOC3B#/ TMO0/SSLA3/IRQ13-DS
59	P32/MTIOC3C/MTCLKB/TMO6/SSLA2	P32/D8[A8/D8]/MTIOC3C/MTCLKB/ MTIOC3C#/MTCLKB#/GTIOC3A/ GTIOC3A#/TMO6/SSLA2/IRQ12-DS
60	VCC	VCC
61	P31/MTIOC0A/MTCLKC/TMRI6/SSLA1/ IRQ6	P31/D9[A9/D9]/MTIOC0A/MTCLKC/ MTIOC0A#/MTCLKC#/TMRI6/SSLA1/IRQ6
62	VSS	VSS
63	P30/MTIOC0B/MTCLKD/TMCI6/SSLA0/ IRQ7/COMP3	P30/D10[A10/D10]/MTIOC0B/MTCLKD/ MTIOC0B#/MTCLKD#/TMCI6/SCK8/CTS8#/ RTS8#/SS8#/SSLA0/IRQ7/COMP3
64	P24/MTIC5U/TMCI2/TMO6/RSPCKA/ COMP0	P27/CS3#/MTIOC1A/MTIOC0C/ MTIOC1A#/MTIOC0C#/POE9#/IRQ15
65	P23/MTIC5V/TMO2/CACREF/MOSIA/ COMP1	P24/D11[A11/D11]/MTIC5U/MTIC5U#/ TMCI2/TMO6/CTS8#/RTS8#/SS8#/SCK8/ RSPCKA/IRQ4/COMP0
66	P22/MTIC5W/TMRI2/TMO4/MISOA/ ADTRG2#/COMP2	P23/D12[A12/D12]/MTIC5V/MTIC5V#/ TMO2/CACREF/TXD8/SMOSI8/SSDA8/ TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/ MOSIA/CTX0/IRQ11/COMP1

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン A)	RX72T (PGA 疑似差動入力あり USB 端子なし)
67	P21/MTCLKA/MTIOC9A/TMCI4/IRQ6/ ADTRG1#/AN116/CVREFC1	P22/D13[A13/D13]/MTIC5W/MTCLKD/ MTIC5W#/MTCLKD#/MTIOC9B/TMRI2/ TMO4/RXD8/SMISO8/SSCL8/RXD12/ SMISO12/SSCL12/RXDX12/MISOA/CRX0/ IRQ10/ADTRG2#/COMP2
68	P20/MTCLKB/MTIOC9C/TMRI4/IRQ7/ ADTRG0#/AN016/CVREFC0	P21/D14[A14/D14]/MTIOC9A/MTCLKA/ MTIOC9A#/MTCLKA#/TMCI4/TXD8/ SMOSI8/SSDA8/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/MOSIA/IRQ6-DS/AN217/ ADTRG1#/COMP5
69	P65/AN205	P20/D15[A15/D15]/MTIOC9C/MTCLKB/ MTIOC9C#/MTCLKB#/TMRI4/CTS8#/ RTS8#/SS8#/SCK8/RSPCKA/IRQ7-DS/ AN216/ADTRG0#/COMP4
70	P64/AN204	P65/A12/IRQ9/AN211/CMPC53/DA1
71	AVCC2	P64/A13/IRQ8/AN210/CMPC33/DA0
72	VREF	AVCC2
73	AVSS2	AVSS2
74	P63/AN203/IRQ7	P63/A12/A14/IRQ7/AN209/CMPC23
75	P62/AN202/IRQ6	P62/A13/A15/IRQ6/AN208/CMPC43
76	P61/AN201/IRQ5	P61/A14/A16/IRQ5/AN207/CMPC13
77	P60/AN200/IRQ4	P60/A15/A17/IRQ4/AN206/CMPC03
78	P55/AN211/IRQ3	P55/A16/A18/IRQ3/AN203/CMPC32
79	P54/AN210/IRQ2	P54/A17/A19/IRQ2/AN202/CMPC22
80	P53/AN209/IRQ1	P53/A18/A20/IRQ1/AN201/CMPC12
81	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
82	P51/AN207	P47/AN103
83	P50/AN206	P46/AN102/CMPC50/CMPC51
84	P47/AN103	P45/AN101/CMPC40/CMPC41
85	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P44/AN100/CMPC30/CMPC31
86	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	PH4/AN107/PGAVSS1
87	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P43/AN003
88	P43/AN003	P42/AN002/CMPC20/CMPC21
89	P42/AN002	P41/AN001/CMPC10/CMPC11
90	P41/AN001	P40/AN000/CMPC00/CMPC01
91	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	PH0/AN007/PGAVSS0
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0
95	AVSS1	AVSS1
96	P82/MTIC5U/TMO4/SCK6	P82/ALE/WAIT#/MTIC5U/MTIC5U#/TMO4/ SCK6/SCK12/IRQ3/COMP5
97	P81/MTIC5V/TMCI4/TXD6/SMOSI6/SSDA6	P81/CS2#/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/COMP4
98	P80/MTIC5W/TMRI4/RXD6/SMISO6/SSCL6	P80/CS1#/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6/RXD12/SMISO12/SSCL12/ RXDX12/IRQ5/COMP3
99	P11/MTIOC3A/MTCLKC/TMO3/IRQ1	P11/RD#/MTIOC3A/MTCLKC/MTIOC3A#/ MTCLKC#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/TMO3/POE9#/ IRQ1-DS

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン A)	RX72T (PGA 疑似差動入力あり USB 端子なし)
100	P10/MTIOC9B/MTCLKD/TMRI3/POE12#/ CTS6#/RTS6#/SS6#/ IRQ0	P10/MTIOC9B/MTCLKD/ MTIOC9B# / MTCLKD# / GTETR GB/ GTETR GD/TMRI3/ POE12#/CTS6#/RTS6#/SS6#/ IRQ0-DS

3.7 100 ピンパッケージ(RX24T : チップバージョン A、RX72T : PGA 疑似差動入力なし USB 端子なし)

表 3.7 に 100 ピンパッケージ端子機能の比較(RX24T : チップバージョン A、RX72T : PGA 疑似差動入力なし USB 端子なし)を示します。

表 3.7 100 ピンパッケージ端子機能の比較
(RX24T : チップバージョン A、RX72T : PGA 疑似差動入力なし USB 端子なし)

100 ピン LFQFP	RX24T (チップバージョン A)	RX72T (PGA 疑似差動入力なし USB 端子なし)
1	PE5/IRQ0	PE5/BCLK/MTIOC9D/MTIOC9D#/GTIOC3A/ GTETRQB/GTIOC3A#/GTETRQD/SCK9/ CTS9#/RTS9#/SS9#/IRQ0/ADST0
2	P02/MTIOC9D/CTS1#/RTS1#/SS1#/IRQ5/ ADST0	EMLE
3	VSS	VSS
4	P00/IRQ2/ADST1	UB/P00/A11/MTIOC9A/MTIOC9A#/ CACREF/RXD9/SMISO9/SSCL9/RXD12/ SMISO12/SSCL12/RXD12/IRQ2/ADST1/ COMP0
5	VCL	VCL
6	MD/FINED	MD/FINED
7	P01/POE12#/IRQ4/ADST2	P01/A10/MTIOC9C/MTIOC9C#/GTETRGA/ GTETRQB/GTETRGC/GTETRQD/POE12#/ TXD9/SMOSI9/SSDA9/TXD12/SMOSI12/ SSDA12/TXD12/SIOX12/IRQ4/ADST2/ COMP1
8	PE4/MTCLKC/POE10#/IRQ1	PE4/A9/MTCLKC/MTCLKC#/GTETRGA/ GTETRQB/GTETRGC/GTETRQD/POE10#/ SCK9/IRQ1
9	PE3/MTCLKD/POE11#/IRQ2	PE3/A8/MTCLKD/MTCLKD#/GTETRGA/ GTETRQB/GTETRGC/GTETRQD/POE11#/ CTS9#/RTS9#/SS9#/IRQ2-DS
10	RES#	RES#
11	XTAL/P37	XTAL/P37
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36
14	VCC	VCC
15	PE2/POE10#/NMI	PE2/POE10#/NMI
16	PE1/MTIOC9D/TMO5/CTS5#/RTS5#/SS5#/ SSLA3	PE1/WR0#/WR#/MTIOC9D/MTIOC9D#/ TMO5/CTS5#/RTS5#/SS5#/CTS12#/ RTS12#/SS12#/SSLA3/IRQ15
17	PE0/MTIOC9B/TMCI1/TMCI5/SSLA2	PE0/WR1#/BC1#/WAIT#/MTIOC9B/ MTIOC9B#/TMCI1/TMCI5/RXD5/SMISO5/ SSCL5/SSLA2/CRX0/IRQ7
18	PD7/MTIOC9A/TMRI1/TMRI5/SSLA1	TRST#/PD7/MTIOC9A/MTIOC9A#/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ TMRI1/TMRI5/TXD5/SMOSI5/SSDA5/ SSLA1/CTX0/IRQ8
19	PD6/MTIOC9C/TMO1/CTS1#/RTS1#/SS1#/ SSLA0/IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/GTIOC0B/ GTIOC3B/GTIOC0B#/GTIOC3B#/TMO1/ CTS1#/RTS1#/SS1#/CTS11#/RTS11#/ SS11#/SSLA0/IRQ5/ADST0
20	PD5/TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ IRQ3	TDI/PD5/GTIOC1A/GTETRGA/GTIOC1A#/ TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ RXD11/SMISO11/SSCL11/IRQ6

100 ピン LFQFP	RX24T (チップバージョン A)	RX72T (PGA 疑似差動入力なし USB 端子なし)
21	PD4/TMCI0/TMCI6/SCK1/IRQ2	TCK/PD4/GTIOC1B/GTETRGB/GTIOC1B#/ TMCI0/TMCI6/SCK1/SCK11/IRQ2
22	PD3/TMO0/TXD1/SMOSI1/SSDA1	TDO/PD3/GTIOC2A/GTETRGC/GTIOC2A#/ TMO0/TXD1/SMOSI1/SSDA1/TXD11/ SMOSI11/SSDA11
23	PD2/TMCI1/TMO4/SCK5/MOSIA	TRCLK/PD2/A7/GTIOC2B/GTIOC0A/ GTIOC2B#/GTIOC0A#/TMCI1/TMO4/SCK5/ SCK8/MOSIA
24	PD1/TMO2/MISOA	TRDATA3/PD1/A6/GTIOC3A/GTIOC0B/ GTIOC3A#/GTIOC0B#/TMO2/RXD8/ SMISO8/SSCL8/MISOA
25	PD0/TMO6/RSPCKA	TRDATA2/PD0/A5/GTIOC3B/GTIOC1A/ GTIOC3B#/GTIOC1A#/TMO6/TXD8/ SMOSI8/SSDA8/RSPCKA
26	PB7/SCK5	TRDATA1/PB7/A4/GTIOC1B/GTIOC1B#/ SCK5/SCK11/SCK12
27	PB6/RXD5/SMISO5/SSCL5/IRQ5	TRDATA0/PB6/A3/GTIOC2A/GTIOC2A#/ RXD5/SMISO5/SSCL5/RXD11/SMISO11/ SSCL11/RXD12/SMISO12/SSCL12/ RXDX12/CRX0/IRQ2
28	PB5/TXD5/SMOSI5/SSDA5	TRSYNC/PB5/A2/GTIOC2B/GTIOC2B#/ TXD5/SMOSI5/SSDA5/TXD11/SMOSI11/ SSDA11/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/CTX0
29	VCC	VCC
30	PB4/POE8#/CTS5#/RTS5#/SS5#/IRQ3	PB4/A1/GTETRGA/GTETRGB/GTETRGC/ GTETRGD/POE8#/CTS5#/RTS5#/SS5#/ SCK11/CTS11#/RTS11#/SS11#/IRQ3-DS
31	VSS	VSS
32	PB3/MTIOC0A/CACREF/SCK6/RSPCKA	PB3/A7/MTIOC0A/MTIOC0A#/ CACREF/SCK6/RSPCKA/IRQ9
33	PB2/MTIOC0B/TMRI0/ADSM0/TXD6/ SMOSI6/SSDA6/SDA0	PB2/A6/MTIOC0B/MTIOC0B#/ GTADSM0/TMRI0/TXD6/SMOSI6/SSDA6/ SDA/ADSM0
34	PB1/MTIOC0C/TMCI0/ADSM1/RXD6/ SMISO6/SSCL6/SCL0	PB1/A5/MTIOC0C/MTIOC0C#/ GTADSM1/TMCI0/RXD6/SMISO6/SSCL6/ SCL/IRQ4/ADSM1
35	PB0/MTIOC0D/TMO0/TXD6/SMOSI6/ SSDA6/MOSIA/ADTRG2#	PB0/A0/A4/BC0#/MTIOC0D/MTIOC0D#/ TMO0/TXD6/SMOSI6/SSDA6/CTS11#/ RTS11#/SS11#/MOSIA/IRQ8/ADTRG2#
36	PA5/MTIOC1A/TMCI3/RXD6/SMISO6/ SSCL6/MISOA/IRQ1/ADTRG1#	PA5/A3/MTIOC1A/MTIOC1A#/TMCI3/ RXD6/SMISO6/SSCL6/RXD8/SMISO8/ SSCL8/MISOA/IRQ1/ADTRG1#
37	PA4/MTIOC1B/TMCI7/SCK6/RSPCKA/ ADTRG0#	PA4/A2/MTIOC1B/MTIOC1B#/ TMCI7/SCK6/TXD8/SMOSI8/SSDA8/ RSPCKA/ADTRG0#
38	PA3/MTIOC2A/TMRI7/SSLA0	PA3/A1/MTIOC2A/MTIOC2A#/ GTADSM0/TMRI7/TXD9/SMOSI9/SSDA9/ SCK8/SSLA0
39	PA2/MTIOC2B/TMO7/CTS6#/RTS6#/SS6#/ SSLA1	PA2/A0/BC0#/MTIOC2B/MTIOC2B#/ GTADSM1/TMO7/CTS6#/RTS6#/SS6#/ RXD9/SMISO9/SSCL9/SCK11/SSLA1
40	PA1/MTIOC6A/TMO4/SSLA2/ADTRG0#	PA1/MTIOC6A/MTIOC6A#/TMO4/TXD9/ SMOSI9/SSDA9/RXD11/SMISO11/SSCL11/ SSLA2/CRX0/IRQ14-DS/ADTRG0#
41	PA0/MTIOC6C/TMO2/SSLA3	PA0/MTIOC6C/MTIOC6C#/TMO2/SCK9/ TXD11/SMOSI11/SSDA11/SSLA3/CTX0
42	VCC	VCC

100 ピン LFQFP	RX24T (チップバージョン A)	RX72T (PGA 疑似差動入力なし USB 端子なし)
43	P96/POE4#/IRQ4	P96/CS0#/WAIT#/GTETRG/GBTETRGB/ GTETRG/GBTETRGD/POE4#/CTS8#/ RTS8#/SS8#/IRQ4-DS
44	VSS	VSS
45	P95/MTIOC6B	P95/MTIOC6B/MTIOC6B#/GTIOC4A/ GTIOC7A/GTIOC4A#/GTIOC7A#
46	P94/MTIOC7A	P94/MTIOC7A/MTIOC7A#/GTIOC5A/ GTIOC8A/GTIOC5A#/GTIOC8A#
47	P93/MTIOC7B	P93/MTIOC7B/MTIOC7B#/GTIOC6A/ GTIOC9A/GTIOC6A#/GTIOC9A#
48	P92/MTIOC6D	P92/MTIOC6D/MTIOC6D#/GTIOC4B/ GTIOC7B/GTIOC4B#/GTIOC7B#
49	P91/MTIOC7C	P91/MTIOC7C/MTIOC7C#/GTIOC5B/ GTIOC8B/GTIOC5B#/GTIOC8B#
50	P90/MTIOC7D	P90/MTIOC7D/MTIOC7D#/GTIOC6B/ GTIOC9B/GTIOC6B#/GTIOC9B#
51	P76/MTIOC4D	P76/D0[A0/D0]/MTIOC4D/MTIOC4D#/ GTIOC2B/GTIOC6B/GTIOC2B#/GTIOC6B#
52	P75/MTIOC4C	P75/D1[A1/D1]/MTIOC4C/MTIOC4C#/ GTIOC1B/GTIOC5B/GTIOC1B#/GTIOC5B#
53	P74/MTIOC3D	P74/D2[A2/D2]/MTIOC3D/MTIOC3D#/ GTIOC0B/GTIOC4B/GTIOC0B#/GTIOC4B#
54	P73/MTIOC4B	P73/D3[A3/D3]/MTIOC4B/MTIOC4B#/ GTIOC2A/GTIOC6A/GTIOC2A#/GTIOC6A#
55	P72/MTIOC4A	P72/D4[A4/D4]/MTIOC4A/MTIOC4A#/ GTIOC1A/GTIOC5A/GTIOC1A#/GTIOC5A#
56	P71/MTIOC3B	P71/D5[A5/D5]/MTIOC3B/MTIOC3B#/ GTIOC0A/GTIOC4A/GTIOC0A#/GTIOC4A#
57	P70/POE0#/IRQ5	P70/D6[A6/D6]/GTETRG/GBTETRGB/ GTETRG/GBTETRGD/POE0#/CTS9#/ RTS9#/SS9#/IRQ5-DS
58	P33/MTIOC3A/MTCLKA/TMO0/SSLA3	P33/D7[A7/D7]/MTIOC3A/MTCLKA/ MTIOC3A#/MTCLKA#/GTIOC3B/GTIOC3B#/ TMO0/SSLA3/IRQ13-DS
59	P32/MTIOC3C/MTCLKB/TMO6/SSLA2	P32/D8[A8/D8]/MTIOC3C/MTCLKB/ MTIOC3C#/MTCLKB#/GTIOC3A/ GTIOC3A#/TMO6/SSLA2/IRQ12-DS
60	VCC	VCC
61	P31/MTIOC0A/MTCLKC/TMRI6/SSLA1/ IRQ6	P31/D9[A9/D9]/MTIOC0A/MTCLKC/ MTIOC0A#/MTCLKC#/TMRI6/SSLA1/IRQ6
62	VSS	VSS
63	P30/MTIOC0B/MTCLKD/TMCI6/SSLA0/ IRQ7/COMP3	P30/D10[A10/D10]/MTIOC0B/MTCLKD/ MTIOC0B#/MTCLKD#/TMCI6/SCK8/CTS8#/ RTS8#/SS8#/SSLA0/IRQ7/COMP3
64	P24/MTIC5U/TMCI2/TMO6/RSPCKA/ COMP0	P24/D11[A11/D11]/MTIC5U/MTIC5U#/ TMCI2/TMO6/CTS8#/RTS8#/SS8#/SCK8/ RSPCKA/IRQ4/COMP0
65	P23/MTIC5V/TMO2/CACREF/MOSIA/ COMP1	P23/D12[A12/D12]/MTIC5V/MTIC5V#/ TMO2/CACREF/TXD8/SMOSI8/SSDA8/ TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/ MOSIA/CTX0/IRQ11/COMP1
66	P22/MTIC5W/TMRI2/TMO4/MISOA/ ADTRG2#/COMP2	P22/D13[A13/D13]/MTIC5W/MTCLKD/ MTIC5W#/MTCLKD#/MTIOC9B/TMRI2/ TMO4/RXD8/SMISO8/SSCL8/RXD12/ SMISO12/SSCL12/RXDX12/MISOA/CRX0/ IRQ10/ADTRG2#/COMP2

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン A)	RX72T (PGA 疑似差動入力なし USB 端子なし)
67	P21/MTCLKA/MTIOC9A/TMCI4/IRQ6/ ADTRG1#/AN116/CVREFC1	P21/D14[A14/D14]/MTIOC9A/MTCLKA/ MTIOC9A#/MTCLKA#/TMCI4/TXD8/ SMOSI8/SSDA8/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/MOSIA/IRQ6-DS/AN217/ ADTRG1#/COMP5
68	P20/MTCLKB/MTIOC9C/TMRI4/IRQ7/ ADTRG0#/AN016/CVREFC0	P20/D15[A15/D15]/MTIOC9C/MTCLKB/ MTIOC9C#/MTCLKB#/TMRI4/CTS8#/ RTS8#/SS8#/SCK8/RSPCKA/IRQ7-DS/ AN216/ADTRG0#/COMP4
69	P65/AN205	P65/A12/IRQ9/AN211/CMPC53/DA1
70	P64/AN204	P64/A13/IRQ8/AN210/CMPC33/DA0
71	AVCC2	AVCC2
72	VREF	AVCC2
73	AVSS2	AVSS2
74	P63/AN203/IRQ7	P63/A12/A14/IRQ7/AN209/CMPC23
75	P62/AN202/IRQ6	P62/A13/A15/IRQ6/AN208/CMPC43
76	P61/AN201/IRQ5	P61/A14/A16/IRQ5/AN207/CMPC13
77	P60/AN200/IRQ4	P60/A15/A17/IRQ4/AN206/CMPC03
78	P55/AN211/IRQ3	P55/A16/A18/IRQ3/AN203/CMPC32
79	P54/AN210/IRQ2	P54/A17/A19/IRQ2/AN202/CMPC22
80	P53/AN209/IRQ1	P53/A18/A20/IRQ1/AN201/CMPC12
81	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
82	P51/AN207	P51/AN205/CMPC52
83	P50/AN206	P50/AN204/CMPC42
84	P47/AN103	P47/AN103
85	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P46/AN102/CMPC50/CMPC51
86	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	P45/AN101/CMPC40/CMPC41
87	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P44/AN100/CMPC30/CMPC31
88	P43/AN003	P43/AN003
89	P42/AN002	P42/AN002/CMPC20/CMPC21
90	P41/AN001	P41/AN001/CMPC10/CMPC11
91	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	P40/AN000/CMPC00/CMPC01
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0
95	AVSS1	AVSS1
96	P82/MTIC5U/TMO4/SCK6	P82/ALE/WAIT#/MTIC5U/MTIC5U#/TMO4/ SCK6/SCK12/IRQ3/COMP5
97	P81/MTIC5V/TMCI4/TXD6/SMOSI6/SSDA6	P81/CS2#/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/COMP4
98	P80/MTIC5W/TMRI4/RXD6/SMISO6/SSCL6	P80/CS1#/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6/RXD12/SMISO12/SSCL12/ RXDX12/IRQ5/COMP3
99	P11/MTIOC3A/MTCLKC/TMO3/IRQ1	P11/RD#/MTIOC3A/MTCLKC/MTIOC3A#/ MTCLKC#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/TMO3/POE9#/ IRQ1-DS
100	P10/MTIOC9B/MTCLKD/TMRI3/POE12#/ CTS6#/RTS6#/SS6#/IRQ0	P10/MTIOC9B/MTCLKD/MTIOC9B#/ MTCLKD#/GTETRGA/GTETRGA/TMRI3/ POE12#/CTS6#/RTS6#/SS6#/IRQ0-DS

3.8 100 ピンパッケージ(RX24U、RX72T : PGA 疑似差動入力あり USB 端子あり)

表 3.8 に 100 ピンパッケージ端子機能の比較(RX24U、RX72T : PGA 疑似差動入力あり USB 端子あり)を示します。

表 3.8 100 ピンパッケージ端子機能の比較(RX24U、RX72T : PGA 疑似差動入力あり USB 端子あり)

100 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子あり)
1	PE5/IRQ0	PE5/BCLK/MTIOC9D/MTIOC9D#/GTIOC3A/ GTETRGB/GTIOC3A#/GTETRGD/SCK9/ CTS9#/RTS9#/SS9#/IRQ0/ADST0
2	P02/MTIOC9D/MTIOC9D#/CTS1#/RTS1#/ SS1#/IRQ5/ADST0	EMLE
3	VSS	VSS
4	P00/IRQ2/ADST1	UB/P00/A11/MTIOC9A/MTIOC9A#/ CACREF/RXD9/SMISO9/SSCL9/RXD12/ SMISO12/SSCL12/RXD12/IRQ2/ADST1/ COMP0
5	VCL	VCL
6	MD/FINED	MD/FINED
7	P01/POE12#/IRQ4/ADST2	P01/A10/MTIOC9C/MTIOC9C#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE12#/ TXD9/SMOSI9/SSDA9/TXD12/SMOSI12/ SSDA12/TXD12/SIOX12/IRQ4/ADST2/ COMP1
8	PE4/MTCLKC/MTCLKC#/POE10#/IRQ1	PE4/A9/MTCLKC/MTCLKC#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE10#/ SCK9/IRQ1
9	PE3/MTCLKD/MTCLKD#/POE11#/IRQ2	PE3/A8/MTCLKD/MTCLKD#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE11#/ CTS9#/RTS9#/SS9#/IRQ2-DS
10	RES#	RES#
11	XTAL/P37	XTAL/P37
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36
14	VCC	VCC
15	PE2/POE10#/NMI	UPSEL/PE2/POE10#/NMI
16	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/SSLA3	PE1/WR0#/WR#/MTIOC9D/MTIOC9D#/ TMO5/CTS5#/RTS5#/SS5#/CTS12#/ RTS12#/SS12#/SSLA3/IRQ15
17	PE0/MTIOC9B/MTIOC9B#/TMCI1/TMCI5/ RXD5/SMISO5/SSCL5/SSLA2	PE0/WR1#/BC1#/WAIT#/MTIOC9B/ MTIOC9B#/TMCI1/TMCI5/RXD5/SMISO5/ SSCL5/SSLA2/CRX0/USB0_OVRCURB/ IRQ7
18	PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC3A/GTIOC3A#/TXD5/SMOSI5/ SSDA5/SSLA1	TRST#/PD7/MTIOC9A/MTIOC9A#/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ TMRI1/TMRI5/TXD5/SMOSI5/SSDA5/ SSLA1/CTX0/IRQ8
19	PD6/MTIOC9C/MTIOC9C#/TMO1/GTIOC3B/ GTIOC3B#/CTS1#/RTS1#/SS1#/CTS11#/ RTS11#/SS11#/SSLA0/IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/GTIOC0B/ GTIOC3B/GTIOC0B#/GTIOC3B#/TMO1/ CTS1#/RTS1#/SS1#/CTS11#/RTS11#/ SS11#/SSLA0/IRQ5/ADST0
20	PD5/TMRI0/TMRI6/GTECLKA/RXD1/ SMISO1/SSCL1/RXD11/SMISO11/SSCL11/ IRQ3	TDI/PD5/GTIOC1A/GTETRGA/GTIOC1A#/ TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ RXD11/SMISO11/SSCL11/IRQ6
21	PD4/TMCI0/TMCI6/GTECLKB/SCK1/SCK11/ IRQ2	TCK/PD4/GTIOC1B/GTETRGB/GTIOC1B#/ TMCI0/TMCI6/SCK1/SCK11/IRQ2

100 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子あり)
22	PD3/TMO0/GTECLKC/TXD1/SMOSI1/ SSDA1/TXD11/SMOSI11/SSDA11	TDO/PD3/GTIOC2A/GTETRGC/GTIOC2A#/ TMO0/TXD1/SMOSI1/SSDA1/TXD11/ SMOSI11/SSDA11
23	PD2/TMCI1/TMO4/GTIOC0A/GTIOC0A#/ SCK5/MOSIA	TRCLK/PD2/A7/GTIOC2B/GTIOC0A/ GTIOC2B#/GTIOC0A#/TMCI1/TMO4/SCK5/ SCK8/MOSIA/USB0_VBUS
24	PD1/TMO2/GTIOC0B/GTIOC0B#/MISOA	USB0_DM
25	PD0/TMO6/GTIOC1A/GTIOC1A#/RSPCKA	USB0_DP
26	PB7/GTIOC1B/GTIOC1B#/SCK5	VCC_USB
27	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/ SSCL5/IRQ5	TRDATA0/PB6/A3/GTIOC2A/GTIOC2A#/ RXD5/SMISO5/SSCL5/RXD11/SMISO11/ SSCL11/RXD12/SMISO12/SSCL12/ RXDX12/CRX0/USB0_OVRCURA/IRQ2
28	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/ SSDA5	TRSYNC/PB5/A2/GTIOC2B/GTIOC2B#/ TXD5/SMOSI5/SSDA5/TXD11/SMOSI11/ SSDA11/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/CTX0/USB0_VBUSEN
29	VCC	VCC
30	PB4/POE8#/GTETRGC/GTECLKD/CTS5#/ RTS5#/SS5#/IRQ3	PB4/A1/GTETRGA/GTETRGA/GTETRGC/ GTETRGC/POE8#/CTS5#/RTS5#/SS5#/ SCK11/CTS11#/RTS11#/SS11#/ USB0_OVRCURB/IRQ3-DS
31	VSS	VSS/VSS_USB
32	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/ RSPCKA	PB3/A7/MTIOC0A/MTIOC0A#/CACREF/ SCK6/RSPCKA/IRQ9
33	PB2/MTIOC0B/MTIOC0B#/TMRI0/ADSM0/ TXD6/SMOSI6/SSDA6/SDA0	PB2/A6/MTIOC0B/MTIOC0B#/GTADSM0/ TMRI0/TXD6/SMOSI6/SSDA6/SDA/ADSM0
34	PB1/MTIOC0C/MTIOC0C#/TMCI0/ADSM1/ RXD6/SMISO6/SSCL6/SCL0	PB1/A5/MTIOC0C/MTIOC0C#/GTADSM1/ TMCI0/RXD6/SMISO6/SSCL6/SCL/IRQ4/ ADSM1
35	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/ SMOSI6/SSDA6/MOSIA/ADTRG2#	PB0/A0/BC0#/A4/MTIOC0D/MTIOC0D#/ TMO0/TXD6/SMOSI6/SSDA6/CTS11#/ RTS11#/SS11#/MOSIA/IRQ8/ADTRG2#
36	PA5/MTIOC1A/MTIOC1A#/TMCI3/RXD6/ SMISO6/SSCL6/MISOA/IRQ1/ADTRG1#	PA5/A3/MTIOC1A/MTIOC1A#/TMCI3/RXD6/ SMISO6/SSCL6/RXD8/SMISO8/SSCL8/ MISOA/IRQ1/ADTRG1#
37	PA4/MTIOC1B/MTIOC1B#/TMCI7/SCK6/ RSPCKA/ADTRG0#	PA4/A2/MTIOC1B/MTIOC1B#/TMCI7/SCK6/ TXD8/SMOSI8/SSDA8/RSPCKA/ADTRG0#
38	PA3/MTIOC2A/MTIOC2A#/TMRI7/ GTADSM0/SSLA0	PA3/A1/MTIOC2A/MTIOC2A#/GTADSM0/ TMRI7/TXD9/SMOSI9/SSDA9/SCK8/SSLA0
39	PA2/MTIOC2B/MTIOC2B#/TMO7/ GTADSM1/CTS6#/RTS6#/SS6#/SSLA1	PA2/A0/BC0#/MTIOC2B/MTIOC2B#/ GTADSM1/TMO7/CTS6#/RTS6#/SS6#/ RXD9/SMISO9/SSCL9/SCK11/SSLA1
40	PA1/MTIOC6A/MTIOC6A#/TMO4/SSLA2/ CRXD0/ADTRG0#	PA1/MTIOC6A/MTIOC6A#/TMO4/TXD9/ SMOSI9/SSDA9/RXD11/SMISO11/SSCL11/ SSLA2/CRX0/USB0_ID/USB0_OVRCURA/ IRQ14-DS/ADTRG0#
41	PA0/MTIOC6C/MTIOC6C#/TMO2/SSLA3/ CTXD0	PA0/MTIOC6C/MTIOC6C#/TMO2/SCK9/ TXD11/SMOSI11/SSDA11/SSLA3/CTX0/ USB0_EXICEN/USB0_VBUSEN
42	VCC	VCC
43	P96/POE4#/IRQ4	P96/CS0#/WAIT#/GTETRGA/GTETRGA/ GTETRGC/GTETRGC/POE4#/CTS8#/ RTS8#/SS8#/IRQ4-DS
44	VSS	VSS
45	P95/MTIOC6B/MTIOC6B#	P95/MTIOC6B/MTIOC6B#/GTIOC4A/ GTIOC7A/GTIOC4A#/GTIOC7A#

100 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子あり)
46	P94/MTIOC7A/MTIOC7A#	P94/MTIOC7A/MTIOC7A#/GTIOC5A/ GTIOC8A/GTIOC5A#/GTIOC8A#
47	P93/MTIOC7B/MTIOC7B#	P93/MTIOC7B/MTIOC7B#/GTIOC6A/ GTIOC9A/GTIOC6A#/GTIOC9A#
48	P92/MTIOC6D/MTIOC6D#	P92/MTIOC6D/MTIOC6D#/GTIOC4B/ GTIOC7B/GTIOC4B#/GTIOC7B#
49	P91/MTIOC7C/MTIOC7C#	P91/MTIOC7C/MTIOC7C#/GTIOC5B/ GTIOC8B/GTIOC5B#/GTIOC8B#
50	P90/MTIOC7D/MTIOC7D#	P90/MTIOC7D/MTIOC7D#/GTIOC6B/ GTIOC9B/GTIOC6B#/GTIOC9B#
51	P76/MTIOC4D/MTIOC4D#/GTIOC2B/ GTIOC2B#	P76/D0[A0/D0]/MTIOC4D/MTIOC4D#/ GTIOC2B/GTIOC6B/GTIOC2B#/GTIOC6B#
52	P75/MTIOC4C/MTIOC4C#/GTIOC1B/ GTIOC1B#	P75/D1[A1/D1]/MTIOC4C/MTIOC4C#/ GTIOC1B/GTIOC5B/GTIOC1B#/GTIOC5B#
53	P74/MTIOC3D/MTIOC3D#/GTIOC0B/ GTIOC0B#	P74/D2[A2/D2]/MTIOC3D/MTIOC3D#/ GTIOC0B/GTIOC4B/GTIOC0B#/GTIOC4B#
54	P73/MTIOC4B/MTIOC4B#/GTIOC2A/ GTIOC2A#	P73/D3[A3/D3]/MTIOC4B/MTIOC4B#/ GTIOC2A/GTIOC6A/GTIOC2A#/GTIOC6A#
55	P72/MTIOC4A/MTIOC4A#/GTIOC1A/ GTIOC1A#	P72/D4[A4/D4]/MTIOC4A/MTIOC4A#/ GTIOC1A/GTIOC5A/GTIOC1A#/GTIOC5A#
56	P71/MTIOC3B/MTIOC3B#/GTIOC0A/ GTIOC0A#	P71/D5[A5/D5]/MTIOC3B/MTIOC3B#/ GTIOC0A/GTIOC4A/GTIOC0A#/GTIOC4A#
57	P70/POE0#/IRQ5	P70/D6[A6/D6]/GTETRG/GTETRGB/ GTETRG/GTETRGD/POE0#/CTS9#/ RTS9#/SS9#/IRQ5-DS
58	P33/MTIOC3A/MTIOC3A#/MTCLKA/ MTCLKA#/TMO0/SSLA3	P33/D7[A7/D7]/MTIOC3A/MTCLKA/ MTIOC3A#/MTCLKA#/GTIOC3B/GTIOC3B#/ TMO0/SSLA3/IRQ13-DS
59	P32/MTIOC3C/MTIOC3C#/MTCLKB/ MTCLKB#/TMO6/SSLA2	P32/D8[A8/D8]/MTIOC3C/MTCLKB/ MTIOC3C#/MTCLKB#/GTIOC3A/ GTIOC3A#/TMO6/SSLA2/IRQ12-DS
60	VCC	VCC
61	P31/MTIOC0A/MTIOC0A#/MTCLKC/ MTCLKC#/TMRI6/SSLA1/IRQ6	P31/D9[A9/D9]/MTIOC0A/MTCLKC/ MTIOC0A#/MTCLKC#/TMRI6/SSLA1/IRQ6
62	VSS	VSS
63	P30/MTIOC0B/MTIOC0B#/MTCLKD/ MTCLKD#/TMCI6/SSLA0/IRQ7/COMP3	P30/D10[A10/D10]/MTIOC0B/MTCLKD/ MTIOC0B#/MTCLKD#/TMCI6/SCK8/CTS8#/ RTS8#/SS8#/SSLA0/IRQ7/COMP3
64	P27/MTIOC1A/MTIOC1A#	P27/CS3#/MTIOC1A/MTIOC0C/MTIOC1A#/ MTIOC0C#/POE9#/IRQ15
65	P24/MTIC5U/MTIC5U#/TMCI2/TMO6/ RSPCKA/COMP0/DA0	P24/D11[A11/D11]/MTIC5U/MTIC5U#/ TMCI2/TMO6/CTS8#/RTS8#/SS8#/SCK8/ RSPCKA/IRQ4/COMP0
66	P23/MTIC5V/MTIC5V#/TMO2/CACREF/ MOSIA/COMP1/DA1	P23/D12[A12/D12]/MTIC5V/MTIC5V#/ TMO2/CACREF/TXD8/SMOSI8/SSDA8/ TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/ MOSIA/CTX0/IRQ11/COMP1
67	P22/MTIC5W/MTIC5W#/TMRI2/TMO4/ MISOA/ADTRG2#/COMP2	P22/D13[A13/D13]/MTIC5W/MTCLKD/ MTIC5W#/MTCLKD#/MTIOC9B/TMRI2/ TMO4/RXD8/SMISO8/SSCL8/RXD12/ SMISO12/SSCL12/RDX12/MISOA/CRX0/ IRQ10/ADTRG2#/COMP2
68	P21/MTCLKA/MTCLKA#/MTIOC9A/ MTIOC9A#/TMCI4/IRQ6/ADTRG1#/AN116	P21/D14[A14/D14]/MTIOC9A/MTCLKA/ MTIOC9A#/MTCLKA#/TMCI4/TXD8/ SMOSI8/SSDA8/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/MOSIA/IRQ6-DS/AN217/ ADTRG1#/COMP5

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子あり)
69	P20/MTCLKB/MTCLKB#/MTIOC9C/ MTIOC9C#/TMRI4/IRQ7/ADTRG0#/AN016	P20/D15[A15/D15]/MTIOC9C/MTCLKB/ MTIOC9C#/MTCLKB#/TMRI4/CTS8#/ RTS8#/SS8#/SCK8/RSPCKA/IRQ7-DS/ AN216/ADTRG0#/COMP4
70	P65/AN205	P65/A12/IRQ9/AN211/CMPC53/DA1
71	P64/AN204	P64/A13/IRQ8/AN210/CMPC33/DA0
72	AVCC2	AVCC2
73	AVSS2	AVSS2
74	P63/AN203/IRQ7	P63/A14/A12/IRQ7/AN209/CMPC23
75	P62/AN202/IRQ6	P62/A15/A13/IRQ6/AN208/CMPC43
76	P61/AN201/IRQ5	P61/A16/A14/IRQ5/AN207/CMPC13
77	P60/AN200/IRQ4	P60/A17/A15/IRQ4/AN206/CMPC03
78	P55/AN211/IRQ3	P55/A18/A16/IRQ3/AN203/CMPC32
79	P54/AN210/IRQ2	P54/A19/A17/IRQ2/AN202/CMPC22
80	P53/AN209/IRQ1	P53/A20/A18/IRQ1/AN201/CMPC12
81	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
82	P47/AN103	P47/AN103
83	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P46/AN102/CMPC50/CMPC51
84	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	P45/AN101/CMPC40/CMPC41
85	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P44/AN100/CMPC30/CMPC31
86	PGAVSS1	PH4/AN107/PGAVSS1
87	P43/AN003	P43/AN003
88	P42/AN002	P42/AN002/CMPC20/CMPC21
89	P41/AN001	P41/AN001/CMPC10/CMPC11
90	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	P40/AN000/CMPC00/CMPC01
91	PGAVSS0	PH0/AN007/PGAVSS0
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0
95	AVSS1	AVSS1
96	P82/MTIC5U/MTIC5U#/TMO4/SCK6	P82/ALE/WAIT#/MTIC5U/MTIC5U#/TMO4/ SCK6/SCK12/IRQ3/COMP5
97	P81/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6	P81/CS2#/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/COMP4
98	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6	P80/CS1#/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6/RXD12/SMISO12/SSCL12/ RXDX12/IRQ5/COMP3
99	P11/MTIOC3A/MTIOC3A#/MTCLKC/ MTCLKC#/TMO3/IRQ1	P11/RD#/MTIOC3A/MTCLKC/MTIOC3A#/ MTCLKC#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/TMO3/POE9#/ IRQ1-DS
100	P10/MTIOC9B/MTIOC9B#/MTCLKD/ MTCLKD#/TMRI3/POE12#/CTS6#/RTS6#/ SS6#/IRQ0	P10/MTIOC9B/MTCLKD/MTIOC9B#/ MTCLKD#/GTETRGA/GTETRGD/TMRI3/ POE12#/CTS6#/RTS6#/SS6#/IRQ0-DS

3.9 100 ピンパッケージ(RX24U、RX72T : PGA 疑似差動入力あり USB 端子なし)

表 3.9 に 100 ピンパッケージ端子機能の比較(RX24U、RX72T : PGA 疑似差動入力あり USB 端子なし)を示します。

表 3.9 100 ピンパッケージ端子機能の比較(RX24U、RX72T : PGA 疑似差動入力あり USB 端子なし)

100 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子なし)
1	PE5/IRQ0	PE5/ BCLK /MTIOC9D/MTIOC9D#/GTIOC3A/ GTETRGB/GTIOC3A#/GTETRGD/SCK9/ CTS9#/RTS9#/SS9#/IRQ0/ADST0
2	P02/MTIOC9D/MTIOC9D#/CTS1#/RTS1#/ SS1#/IRQ5/ADST0	EMLE
3	VSS	VSS
4	P00/IRQ2/ADST1	UB/P00/A11/MTIOC9A/MTIOC9A#/ CACREF/RXD9/SMISO9/SSCL9/RXD12/ SMISO12/SSCL12/RXD12/IRQ2/ADST1/ COMP0
5	VCL	VCL
6	MD/FINED	MD/FINED
7	P01/POE12#/IRQ4/ADST2	P01/A10/MTIOC9C/MTIOC9C#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE12#/ TXD9/SMOSI9/SSDA9/TXD12/SMOSI12/ SSDA12/TXD12/SIOX12/IRQ4/ADST2/ COMP1
8	PE4/MTCLKC/MTCLKC#/POE10#/IRQ1	PE4/A9/MTCLKC/MTCLKC#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE10#/ SCK9/IRQ1
9	PE3/MTCLKD/MTCLKD#/POE11#/IRQ2	PE3/A8/MTCLKD/MTCLKD#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE11#/ CTS9#/RTS9#/SS9#/IRQ2-DS
10	RES#	RES#
11	XTAL/P37	XTAL/P37
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36
14	VCC	VCC
15	PE2/POE10#/NMI	PE2/POE10#/NMI
16	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/SSLA3	PE1/ WR0 /WR#/MTIOC9D/MTIOC9D#/ TMO5/CTS5#/RTS5#/SS5#/CTS12#/ RTS12#/SS12#/SSLA3/IRQ15
17	PE0/MTIOC9B/MTIOC9B#/TMCI1/TMCI5/ RXD5/SMISO5/SSCL5/SSLA2	PE0/ WR1 /BC1#/WAIT#/MTIOC9B/ MTIOC9B#/TMCI1/TMCI5/RXD5/SMISO5/ SSCL5/SSLA2/CRX0/IRQ7
18	PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC3A/GTIOC3A#/TXD5/SMOSI5/ SSDA5/SSLA1	TRST#/PD7/MTIOC9A/MTIOC9A#/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ TMRI1/TMRI5/TXD5/SMOSI5/SSDA5/ SSLA1/CTX0/IRQ8
19	PD6/MTIOC9C/MTIOC9C#/TMO1/GTIOC3B/ GTIOC3B#/CTS1#/RTS1#/SS1#/CTS11#/ RTS11#/SS11#/SSLA0/IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/GTIOC0B/ GTIOC3B/GTIOC0B#/GTIOC3B#/TMO1/ CTS1#/RTS1#/SS1#/CTS11#/RTS11#/ SS11#/SSLA0/IRQ5/ADST0
20	PD5/TMRI0/TMRI6/GTECLKA/RXD1/ SMISO1/SSCL1/RXD11/SMISO11/SSCL11/ IRQ3	TDI/PD5/GTIOC1A/GTETRGA/GTIOC1A#/ TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ RXD11/SMISO11/SSCL11/IRQ6
21	PD4/TMCI0/TMCI6/GTECLKB/SCK1/SCK11/ IRQ2	TCK/PD4/GTIOC1B/GTETRGB/GTIOC1B#/ TMCI0/TMCI6/SCK1/SCK11/IRQ2

100 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子なし)
22	PD3/TMO0/GTECLKC/TXD1/SMOSI1/ SSDA1/TXD11/SMOSI11/SSDA11	TDO/PD3/GTIOC2A/GTETRGC/GTIOC2A#/ TMO0/TXD1/SMOSI1/SSDA1/TXD11/ SMOSI11/SSDA11
23	PD2/TMCI1/TMO4/GTIOC0A/GTIOC0A#/ SCK5/MOSIA	TRCLK/PD2/A7/GTIOC2B/GTIOC0A/ GTIOC2B#/GTIOC0A#/TMCI1/TMO4/SCK5/ SCK8/MOSIA
24	PD1/TMO2/GTIOC0B/GTIOC0B#/MISOA	TRDATA3/PD1/A6/GTIOC3A/GTIOC0B/ GTIOC3A#/GTIOC0B#/TMO2/RXD8/ SMISO8/SSCL8/MISOA
25	PD0/TMO6/GTIOC1A/GTIOC1A#/RSPCKA	TRDATA2/PD0/A5/GTIOC3B/GTIOC1A/ GTIOC3B#/GTIOC1A#/TMO6/TXD8/ SMOSI8/SSDA8/RSPCKA
26	PB7/GTIOC1B/GTIOC1B#/SCK5	TRDATA1/PB7/A4/GTIOC1B/GTIOC1B#/ SCK5/SCK11/SCK12
27	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/ SSCL5/IRQ5	TRDATA0/PB6/A3/GTIOC2A/GTIOC2A#/ RXD5/SMISO5/SSCL5/RXD11/SMISO11/ SSCL11/RXD12/SMISO12/SSCL12/ RXDX12/CRX0/IRQ2
28	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/ SSDA5	TRSYNC/PB5/A2/GTIOC2B/GTIOC2B#/ TXD5/SMOSI5/SSDA5/TXD11/SMOSI11/ SSDA11/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/CTX0
29	VCC	VCC
30	PB4/POE8#/GTETRGC/GTECLKD/CTS5#/ RTS5#/SS5#/IRQ3	PB4/A1/GTETRGA/GTETRGA/GTETRGC/ GTETRGD/POE8#/CTS5#/RTS5#/SS5#/ SCK11/CTS11#/RTS11#/SS11#/IRQ3-DS
31	VSS	VSS
32	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/ RSPCKA	PB3/A7/MTIOC0A/MTIOC0A#/ CACREF/SCK6/RSPCKA/IRQ9
33	PB2/MTIOC0B/MTIOC0B#/TMRI0/ADSM0/ TXD6/SMOSI6/SSDA6/SDA0	PB2/A6/MTIOC0B/MTIOC0B#/ GTADSM0/TMRI0/TXD6/SMOSI6/SSDA6/ SDA/ADSM0
34	PB1/MTIOC0C/MTIOC0C#/TMCI0/ADSM1/ RXD6/SMISO6/SSCL6/SCL0	PB1/A5/MTIOC0C/MTIOC0C#/ GTADSM1/TMCI0/RXD6/SMISO6/SSCL6/ SCL/IRQ4/ADSM1
35	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/ SMOSI6/SSDA6/MOSIA/ADTRG2#	PB0/A0/A4/BC0#/MTIOC0D/MTIOC0D#/ TMO0/TXD6/SMOSI6/SSDA6/CTS11#/ RTS11#/SS11#/MOSIA/IRQ8/ADTRG2#
36	PA5/MTIOC1A/MTIOC1A#/TMCI3/RXD6/ SMISO6/SSCL6/MISOA/IRQ1/ADTRG1#	PA5/A3/MTIOC1A/MTIOC1A#/ TMCI3/RXD6/SMISO6/SSCL6/RXD8/ SMISO8/SSCL8/MISOA/IRQ1/ADTRG1#
37	PA4/MTIOC1B/MTIOC1B#/TMCI7/SCK6/ RSPCKA/ADTRG0#	PA4/A2/MTIOC1B/MTIOC1B#/ TMCI7/SCK6/TXD8/SMOSI8/SSDA8/ RSPCKA/ADTRG0#
38	PA3/MTIOC2A/MTIOC2A#/TMRI7/ GTADSM0/SSLA0	PA3/A1/MTIOC2A/MTIOC2A#/ GTADSM0/TMRI7/TXD9/SMOSI9/SSDA9/ SCK8/SSLA0
39	PA2/MTIOC2B/MTIOC2B#/TMO7/ GTADSM1/CTS6#/RTS6#/SS6#/SSLA1	PA2/A0/BC0#/MTIOC2B/MTIOC2B#/ GTADSM1/TMO7/CTS6#/RTS6#/SS6#/ RXD9/SMISO9/SSCL9/SCK11/SSLA1
40	PA1/MTIOC6A/MTIOC6A#/TMO4/SSLA2/ CRXD0/ADTRG0#	PA1/MTIOC6A/MTIOC6A#/TMO4/TXD9/ SMOSI9/SSDA9/RXD11/SMISO11/SSCL11/ SSLA2/CRX0/IRQ14-DS/ADTRG0#
41	PA0/MTIOC6C/MTIOC6C#/TMO2/SSLA3/ CTXD0	PA0/MTIOC6C/MTIOC6C#/TMO2/SCK9/ TXD11/SMOSI11/SSDA11/SSLA3/CTX0
42	VCC	VCC

100 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子なし)
43	P96/POE4#/IRQ4	P96/CS0#/WAIT#/GTETRG/GBTETRGB/ GTETRG/GBTETRGD/POE4#/CTS8#/ RTS8#/SS8#/IRQ4-DS
44	VSS	VSS
45	P95/MTIOC6B/MTIOC6B#	P95/MTIOC6B/MTIOC6B#/GTIOC4A/ GTIOC7A/GTIOC4A#/GTIOC7A#
46	P94/MTIOC7A/MTIOC7A#	P94/MTIOC7A/MTIOC7A#/GTIOC5A/ GTIOC8A/GTIOC5A#/GTIOC8A#
47	P93/MTIOC7B/MTIOC7B#	P93/MTIOC7B/MTIOC7B#/GTIOC6A/ GTIOC9A/GTIOC6A#/GTIOC9A#
48	P92/MTIOC6D/MTIOC6D#	P92/MTIOC6D/MTIOC6D#/GTIOC4B/ GTIOC7B/GTIOC4B#/GTIOC7B#
49	P91/MTIOC7C/MTIOC7C#	P91/MTIOC7C/MTIOC7C#/GTIOC5B/ GTIOC8B/GTIOC5B#/GTIOC8B#
50	P90/MTIOC7D/MTIOC7D#	P90/MTIOC7D/MTIOC7D#/GTIOC6B/ GTIOC9B/GTIOC6B#/GTIOC9B#
51	P76/MTIOC4D/MTIOC4D#/GTIOC2B/ GTIOC2B#	P76/D0[A0/D0]/MTIOC4D/MTIOC4D#/ GTIOC2B/GTIOC6B/GTIOC2B#/GTIOC6B#
52	P75/MTIOC4C/MTIOC4C#/GTIOC1B/ GTIOC1B#	P75/D1[A1/D1]/MTIOC4C/MTIOC4C#/ GTIOC1B/GTIOC5B/GTIOC1B#/GTIOC5B#
53	P74/MTIOC3D/MTIOC3D#/GTIOC0B/ GTIOC0B#	P74/D2[A2/D2]/MTIOC3D/MTIOC3D#/ GTIOC0B/GTIOC4B/GTIOC0B#/GTIOC4B#
54	P73/MTIOC4B/MTIOC4B#/GTIOC2A/ GTIOC2A#	P73/D3[A3/D3]/MTIOC4B/MTIOC4B#/ GTIOC2A/GTIOC6A/GTIOC2A#/GTIOC6A#
55	P72/MTIOC4A/MTIOC4A#/GTIOC1A/ GTIOC1A#	P72/D4[A4/D4]/MTIOC4A/MTIOC4A#/ GTIOC1A/GTIOC5A/GTIOC1A#/GTIOC5A#
56	P71/MTIOC3B/MTIOC3B#/GTIOC0A/ GTIOC0A#	P71/D5[A5/D5]/MTIOC3B/MTIOC3B#/ GTIOC0A/GTIOC4A/GTIOC0A#/GTIOC4A#
57	P70/POE0#/IRQ5	P70/D6[A6/D6]/GTETRG/GBTETRGB/ GTETRG/GBTETRGD/POE0#/CTS9#/ RTS9#/SS9#/IRQ5-DS
58	P33/MTIOC3A/MTIOC3A#/MTCLKA/ MTCLKA#/TMO0/SSLA3	P33/D7[A7/D7]/MTIOC3A/MTCLKA/ MTIOC3A#/MTCLKA#/GTIOC3B/GTIOC3B#/ TMO0/SSLA3/IRQ13-DS
59	P32/MTIOC3C/MTIOC3C#/MTCLKB/ MTCLKB#/TMO6/SSLA2	P32/D8[A8/D8]/MTIOC3C/MTCLKB/ MTIOC3C#/MTCLKB#/GTIOC3A/ GTIOC3A#/TMO6/SSLA2/IRQ12-DS
60	VCC	VCC
61	P31/MTIOC0A/MTIOC0A#/MTCLKC/ MTCLKC#/TMRI6/SSLA1/IRQ6	P31/D9[A9/D9]/MTIOC0A/MTCLKC/ MTIOC0A#/MTCLKC#/TMRI6/SSLA1/IRQ6
62	VSS	VSS
63	P30/MTIOC0B/MTIOC0B#/MTCLKD/ MTCLKD#/TMCI6/SSLA0/IRQ7/COMP3	P30/D10[A10/D10]/MTIOC0B/MTCLKD/ MTIOC0B#/MTCLKD#/TMCI6/SCK8/CTS8#/ RTS8#/SS8#/SSLA0/IRQ7/COMP3
64	P27/MTIOC1A/MTIOC1A#	P27/CS3#/MTIOC1A/MTIOC0C/ MTIOC1A#/MTIOC0C#/POE9#/IRQ15
65	P24/MTIC5U/MTIC5U#/TMCI2/TMO6/ RSPCKA/COMP0/DA0	P24/D11[A11/D11]/MTIC5U/MTIC5U#/ TMCI2/TMO6/CTS8#/RTS8#/SS8#/SCK8/ RSPCKA/IRQ4/COMP0
66	P23/MTIC5V/MTIC5V#/TMO2/CACREF/ MOSIA/COMP1/DA1	P23/D12[A12/D12]/MTIC5V/MTIC5V#/ TMO2/CACREF/TXD8/SMOSI8/SSDA8/ TXD12/SMOSI12/SSDA12/TXD12/SIOX12/ MOSIA/CTX0/IRQ11/COMP1

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子なし)
67	P22/MTIC5W/MTIC5W#/TMRI2/TMO4/ MISOA/ADTRG2#/COMP2	P22/D13[A13/D13]/MTIC5W/MTCLKD/ MTIC5W#/MTCLKD#/MTIOC9B/TMRI2/ TMO4/RXD8/SMISO8/SSCL8/RXD12/ SMISO12/SSCL12/RXDX12/MISOA/CRX0/ IRQ10/ADTRG2#/COMP2
68	P21/MTCLKA/MTCLKA#/MTIOC9A/ MTIOC9A#/TMCI4/IRQ6/ADTRG1#/AN116	P21/D14[A14/D14]/MTIOC9A/MTCLKA/ MTIOC9A#/MTCLKA#/TMCI4/TXD8/ SMOSI8/SSDA8/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/MOSIA/IRQ6-DS/AN217/ ADTRG1#/COMP5
69	P20/MTCLKB/MTCLKB#/MTIOC9C/ MTIOC9C#/TMRI4/IRQ7/ADTRG0#/AN016	P20/D15[A15/D15]/MTIOC9C/MTCLKB/ MTIOC9C#/MTCLKB#/TMRI4/CTS8#/ RTS8#/SS8#/SCK8/RSPCKA/IRQ7-DS/ AN216/ADTRG0#/COMP4
70	P65/AN205	P65/A12/IRQ9/AN211/CMPC53/DA1
71	P64/AN204	P64/A13/IRQ8/AN210/CMPC33/DA0
72	AVCC2	AVCC2
73	AVSS2	AVSS2
74	P63/AN203/IRQ7	P63/A12/A14/IRQ7/AN209/CMPC23
75	P62/AN202/IRQ6	P62/A13/A15/IRQ6/AN208/CMPC43
76	P61/AN201/IRQ5	P61/A14/A16/IRQ5/AN207/CMPC13
77	P60/AN200/IRQ4	P60/A15/A17/IRQ4/AN206/CMPC03
78	P55/AN211/IRQ3	P55/A16/A18/IRQ3/AN203/CMPC32
79	P54/AN210/IRQ2	P54/A17/A19/IRQ2/AN202/CMPC22
80	P53/AN209/IRQ1	P53/A18/A20/IRQ1/AN201/CMPC12
81	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
82	P47/AN103	P47/AN103
83	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P46/AN102/CMPC50/CMPC51
84	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	P45/AN101/CMPC40/CMPC41
85	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P44/AN100/CMPC30/CMPC31
86	PGAVSS1	PH4/AN107/PGAVSS1
87	P43/AN003	P43/AN003
88	P42/AN002	P42/AN002/CMPC20/CMPC21
89	P41/AN001	P41/AN001/CMPC10/CMPC11
90	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	P40/AN000/CMPC00/CMPC01
91	PGAVSS0	PH0/AN007/PGAVSS0
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0
95	AVSS1	AVSS1
96	P82/MTIC5U/MTIC5U#/TMO4/SCK6	P82/ALE/WAIT#/MTIC5U/MTIC5U#/TMO4/ SCK6/SCK12/IRQ3/COMP5
97	P81/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6	P81/CS2#/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/COMP4
98	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6	P80/CS1#/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6/RXD12/SMISO12/SSCL12/ RXDX12/IRQ5/COMP3
99	P11/MTIOC3A/MTIOC3A#/MTCLKC/ MTCLKC#/TMO3/IRQ1	P11/RD#/MTIOC3A/MTCLKC/MTIOC3A#/ MTCLKC#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/TMO3/POE9#/ IRQ1-DS

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力あり USB 端子なし)
100	P10/MTIOC9B/MTIOC9B#/MTCLKD/ MTCLKD#/TMRI3/POE12#/CTS6#/RTS6#/ SS6#/ IRQ0	P10/MTIOC9B/MTCLKD/MTIOC9B#/ MTCLKD#/ GTETRGB/GTETRGD /TMRI3/ POE12#/CTS6#/RTS6#/SS6#/ IRQ0-DS

3.10 100 ピンパッケージ(RX24U、RX72T : PGA 疑似差動入力なし USB 端子なし)

表 3.9 に 100 ピンパッケージ端子機能の比較(RX24U、RX72T : PGA 疑似差動入力なし USB 端子なし)を示します。

表 3.10 100 ピンパッケージ端子機能の比較(RX24U、RX72T : PGA 疑似差動入力なし USB 端子なし)

100 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力なし USB 端子なし)
1	PE5/IRQ0	PE5/BCLK/MTIOC9D/MTIOC9D#/GTIOC3A/ GTETRGB/GTIOC3A#/GTETRGD/SCK9/ CTS9#/RTS9#/SS9#/IRQ0/ADST0
2	P02/MTIOC9D/MTIOC9D#/CTS1#/RTS1#/ SS1#/IRQ5/ADST0	EMLE
3	VSS	VSS
4	P00/IRQ2/ADST1	UB/P00/A11/MTIOC9A/MTIOC9A#/ CACREF/RXD9/SMISO9/SSCL9/RXD12/ SMISO12/SSCL12/RXD12/IRQ2/ADST1/ COMP0
5	VCL	VCL
6	MD/FINED	MD/FINED
7	P01/POE12#/IRQ4/ADST2	P01/A10/MTIOC9C/MTIOC9C#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE12#/ TXD9/SMOSI9/SSDA9/TXD12/SMOSI12/ SSDA12/TXD12/SIOX12/IRQ4/ADST2/ COMP1
8	PE4/MTCLKC/MTCLKC#/POE10#/IRQ1	PE4/A9/MTCLKC/MTCLKC#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE10#/ SCK9/IRQ1
9	PE3/MTCLKD/MTCLKD#/POE11#/IRQ2	PE3/A8/MTCLKD/MTCLKD#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE11#/ CTS9#/RTS9#/SS9#/IRQ2-DS
10	RES#	RES#
11	XTAL/P37	XTAL/P37
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36
14	VCC	VCC
15	PE2/POE10#/NMI	PE2/POE10#/NMI
16	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/SSLA3	PE1/WR0#/WR#/MTIOC9D/MTIOC9D#/ TMO5/CTS5#/RTS5#/SS5#/CTS12#/ RTS12#/SS12#/SSLA3/IRQ15
17	PE0/MTIOC9B/MTIOC9B#/TMCI1/TMCI5/ RXD5/SMISO5/SSCL5/SSLA2	PE0/WR1#/BC1#/WAIT#/MTIOC9B/ MTIOC9B#/TMCI1/TMCI5/RXD5/SMISO5/ SSCL5/SSLA2/CRX0/IRQ7
18	PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC3A/GTIOC3A#/TXD5/SMOSI5/ SSDA5/SSLA1	TRST#/PD7/MTIOC9A/MTIOC9A#/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ TMRI1/TMRI5/TXD5/SMOSI5/SSDA5/ SSLA1/CTX0/IRQ8
19	PD6/MTIOC9C/MTIOC9C#/TMO1/GTIOC3B/ GTIOC3B#/CTS1#/RTS1#/SS1#/CTS11#/ RTS11#/SS11#/SSLA0/IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/GTIOC0B/ GTIOC3B/GTIOC0B#/GTIOC3B#/TMO1/ CTS1#/RTS1#/SS1#/CTS11#/RTS11#/ SS11#/SSLA0/IRQ5/ADST0
20	PD5/TMRI0/TMRI6/GTECLKA/RXD1/ SMISO1/SSCL1/RXD11/SMISO11/SSCL11/ IRQ3	TDI/PD5/GTIOC1A/GTETRGA/GTIOC1A#/ TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ RXD11/SMISO11/SSCL11/IRQ6
21	PD4/TMCI0/TMCI6/GTECLKB/SCK1/SCK11/ IRQ2	TCK/PD4/GTIOC1B/GTETRGB/GTIOC1B#/ TMCI0/TMCI6/SCK1/SCK11/IRQ2

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力なし USB 端子なし)
22	PD3/TMO0/GTECLKC/TXD1/SMOSI1/ SSDA1/TXD11/SMOSI11/SSDA11	TDO/PD3/GTIOC2A/GTETRGC/GTIOC2A#/ TMO0/TXD1/SMOSI1/SSDA1/TXD11/ SMOSI11/SSDA11
23	PD2/TMCI1/TMO4/GTIOC0A/GTIOC0A#/ SCK5/MOSIA	TRCLK/PD2/A7/GTIOC2B/GTIOC0A/ GTIOC2B#/GTIOC0A#/TMCI1/TMO4/SCK5/ SCK8/MOSIA
24	PD1/TMO2/GTIOC0B/GTIOC0B#/MISOA	TRDATA3/PD1/A6/GTIOC3A/GTIOC0B/ GTIOC3A#/GTIOC0B#/TMO2/RXD8/ SMISO8/SSCL8/MISOA
25	PD0/TMO6/GTIOC1A/GTIOC1A#/RSPCKA	TRDATA2/PD0/A5/GTIOC3B/GTIOC1A/ GTIOC3B#/GTIOC1A#/TMO6/TXD8/ SMOSI8/SSDA8/RSPCKA
26	PB7/GTIOC1B/GTIOC1B#/SCK5	TRDATA1/PB7/A4/GTIOC1B/GTIOC1B#/ SCK5/SCK11/SCK12
27	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/ SSCL5/IRQ5	TRDATA0/PB6/A3/GTIOC2A/GTIOC2A#/ RXD5/SMISO5/SSCL5/RXD11/SMISO11/ SSCL11/RXD12/SMISO12/SSCL12/ RXDX12/CRX0/IRQ2
28	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/ SSDA5	TRSYNC/PB5/A2/GTIOC2B/GTIOC2B#/ TXD5/SMOSI5/SSDA5/TXD11/SMOSI11/ SSDA11/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/CTX0
29	VCC	VCC
30	PB4/POE8#/GTETRGC/GTECLKD/CTS5#/ RTS5#/SS5#/IRQ3	PB4/A1/GTETRGA/GTETRGA/GTETRGC/ GTETRGC/POE8#/CTS5#/RTS5#/SS5#/ SCK11/CTS11#/RTS11#/SS11#/IRQ3-DS
31	VSS	VSS
32	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/ RSPCKA	PB3/A7/MTIOC0A/MTIOC0A#/ CACREF/SCK6/RSPCKA/IRQ9
33	PB2/MTIOC0B/MTIOC0B#/TMRI0/ADSM0/ TXD6/SMOSI6/SSDA6/SDA0	PB2/A6/MTIOC0B/MTIOC0B#/ GTADSM0/TMRI0/TXD6/SMOSI6/SSDA6/ SDA/ADSM0
34	PB1/MTIOC0C/MTIOC0C#/TMCI0/ADSM1/ RXD6/SMISO6/SSCL6/SCL0	PB1/A5/MTIOC0C/MTIOC0C#/ GTADSM1/TMCI0/RXD6/SMISO6/SSCL6/ SCL/IRQ4/ADSM1
35	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/ SMOSI6/SSDA6/MOSIA/ADTRG2#	PB0/A0/A4/BC0#/MTIOC0D/MTIOC0D#/ TMO0/TXD6/SMOSI6/SSDA6/CTS11#/ RTS11#/SS11#/MOSIA/IRQ8/ADTRG2#
36	PA5/MTIOC1A/MTIOC1A#/TMCI3/RXD6/ SMISO6/SSCL6/MISOA/IRQ1/ADTRG1#	PA5/A3/MTIOC1A/MTIOC1A#/ TMCI3/RXD6/SMISO6/SSCL6/RXD8/ SMISO8/SSCL8/MISOA/IRQ1/ADTRG1#
37	PA4/MTIOC1B/MTIOC1B#/TMCI7/SCK6/ RSPCKA/ADTRG0#	PA4/A2/MTIOC1B/MTIOC1B#/ TMCI7/SCK6/TXD8/SMOSI8/SSDA8/ RSPCKA/ADTRG0#
38	PA3/MTIOC2A/MTIOC2A#/TMRI7/ GTADSM0/SSLA0	PA3/A1/MTIOC2A/MTIOC2A#/ GTADSM0/TMRI7/TXD9/SMOSI9/SSDA9/ SCK8/SSLA0
39	PA2/MTIOC2B/MTIOC2B#/TMO7/ GTADSM1/CTS6#/RTS6#/SS6#/SSLA1	PA2/A0/BC0#/MTIOC2B/MTIOC2B#/ GTADSM1/TMO7/CTS6#/RTS6#/SS6#/ RXD9/SMISO9/SSCL9/SCK11/SSLA1
40	PA1/MTIOC6A/MTIOC6A#/TMO4/SSLA2/ CRXD0/ADTRG0#	PA1/MTIOC6A/MTIOC6A#/TMO4/TXD9/ SMOSI9/SSDA9/RXD11/SMISO11/SSCL11/ SSLA2/CRX0/IRQ14-DS/ADTRG0#
41	PA0/MTIOC6C/MTIOC6C#/TMO2/SSLA3/ CTXD0	PA0/MTIOC6C/MTIOC6C#/TMO2/SCK9/ TXD11/SMOSI11/SSDA11/SSLA3/CTX0
42	VCC	VCC

100 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力なし USB 端子なし)
43	P96/POE4#/IRQ4	P96/CS0#/WAIT#/GTETRG/GBTETRGB/ GTETRG/GBTETRGD/POE4#/CTS8#/ RTS8#/SS8#/IRQ4-DS
44	VSS	VSS
45	P95/MTIOC6B/MTIOC6B#	P95/MTIOC6B/MTIOC6B#/GTIOC4A/ GTIOC7A/GTIOC4A#/GTIOC7A#
46	P94/MTIOC7A/MTIOC7A#	P94/MTIOC7A/MTIOC7A#/GTIOC5A/ GTIOC8A/GTIOC5A#/GTIOC8A#
47	P93/MTIOC7B/MTIOC7B#	P93/MTIOC7B/MTIOC7B#/GTIOC6A/ GTIOC9A/GTIOC6A#/GTIOC9A#
48	P92/MTIOC6D/MTIOC6D#	P92/MTIOC6D/MTIOC6D#/GTIOC4B/ GTIOC7B/GTIOC4B#/GTIOC7B#
49	P91/MTIOC7C/MTIOC7C#	P91/MTIOC7C/MTIOC7C#/GTIOC5B/ GTIOC8B/GTIOC5B#/GTIOC8B#
50	P90/MTIOC7D/MTIOC7D#	P90/MTIOC7D/MTIOC7D#/GTIOC6B/ GTIOC9B/GTIOC6B#/GTIOC9B#
51	P76/MTIOC4D/MTIOC4D#/GTIOC2B/ GTIOC2B#	P76/D0[A0/D0]/MTIOC4D/MTIOC4D#/ GTIOC2B/GTIOC6B/GTIOC2B#/GTIOC6B#
52	P75/MTIOC4C/MTIOC4C#/GTIOC1B/ GTIOC1B#	P75/D1[A1/D1]/MTIOC4C/MTIOC4C#/ GTIOC1B/GTIOC5B/GTIOC1B#/GTIOC5B#
53	P74/MTIOC3D/MTIOC3D#/GTIOC0B/ GTIOC0B#	P74/D2[A2/D2]/MTIOC3D/MTIOC3D#/ GTIOC0B/GTIOC4B/GTIOC0B#/GTIOC4B#
54	P73/MTIOC4B/MTIOC4B#/GTIOC2A/ GTIOC2A#	P73/D3[A3/D3]/MTIOC4B/MTIOC4B#/ GTIOC2A/GTIOC6A/GTIOC2A#/GTIOC6A#
55	P72/MTIOC4A/MTIOC4A#/GTIOC1A/ GTIOC1A#	P72/D4[A4/D4]/MTIOC4A/MTIOC4A#/ GTIOC1A/GTIOC5A/GTIOC1A#/GTIOC5A#
56	P71/MTIOC3B/MTIOC3B#/GTIOC0A/ GTIOC0A#	P71/D5[A5/D5]/MTIOC3B/MTIOC3B#/ GTIOC0A/GTIOC4A/GTIOC0A#/GTIOC4A#
57	P70/POE0#/IRQ5	P70/D6[A6/D6]/GTETRG/GBTETRGB/ GTETRG/GBTETRGD/POE0#/CTS9#/ RTS9#/SS9#/IRQ5-DS
58	P33/MTIOC3A/MTIOC3A#/MTCLKA/ MTCLKA#/TMO0/SSLA3	P33/D7[A7/D7]/MTIOC3A/MTCLKA/ MTIOC3A#/MTCLKA#/GTIOC3B/GTIOC3B#/ TMO0/SSLA3/IRQ13-DS
59	P32/MTIOC3C/MTIOC3C#/MTCLKB/ MTCLKB#/TMO6/SSLA2	P32/D8[A8/D8]/MTIOC3C/MTCLKB/ MTIOC3C#/MTCLKB#/GTIOC3A/ GTIOC3A#/TMO6/SSLA2/IRQ12-DS
60	VCC	VCC
61	P31/MTIOC0A/MTIOC0A#/MTCLKC/ MTCLKC#/TMRI6/SSLA1/IRQ6	P31/D9[A9/D9]/MTIOC0A/MTCLKC/ MTIOC0A#/MTCLKC#/TMRI6/SSLA1/IRQ6
62	VSS	VSS
63	P30/MTIOC0B/MTIOC0B#/MTCLKD/ MTCLKD#/TMCI6/SSLA0/IRQ7/COMP3	P30/D10[A10/D10]/MTIOC0B/MTCLKD/ MTIOC0B#/MTCLKD#/TMCI6/SCK8/CTS8#/ RTS8#/SS8#/SSLA0/IRQ7/COMP3
64	P27/MTIOC1A/MTIOC1A#	P24/D11[A11/D11]/MTIC5U/MTIC5U#/ TMCI2/TMO6/CTS8#/RTS8#/SS8#/SCK8/ RSPCKA/IRQ4/COMP0
65	P24/MTIC5U/MTIC5U#/TMCI2/TMO6/ RSPCKA/COMP0/DA0	P23/D12[A12/D12]/MTIC5V/MTIC5V#/ TMO2/CACREF/TXD8/SMOSI8/SSDA8/ TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/ MOSIA/CTX0/IRQ11/COMP1
66	P23/MTIC5V/MTIC5V#/TMO2/CACREF/ MOSIA/COMP1/DA1	P22/D13[A13/D13]/MTIC5W/MTCLKD/ MTIC5W#/MTCLKD#/MTIOC9B/TMRI2/ TMO4/RXD8/SMISO8/SSCL8/RXD12/ SMISO12/SSCL12/RXDX12/MISOA/CRX0/ IRQ10/ADTRG2#/COMP2

RX72T グループ RX24T/RX24U グループ RX72T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24U	RX72T (PGA 疑似差動入力なし USB 端子なし)
67	P22/MTIC5W/MTIC5W#/TMRI2/TMO4/ MISOA/ADTRG2#/COMP2	P21/D14[A14/D14]/MTIOC9A/MTCLKA/ MTIOC9A#/MTCLKA#/TMCI4/TXD8/ SMOSI8/SSDA8/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/MOSIA/IRQ6-DS/AN217/ ADTRG1#/COMP5
68	P21/MTCLKA/MTCLKA#/MTIOC9A/ MTIOC9A#/TMCI4/IRQ6/ADTRG1#/AN116	P20/D15[A15/D15]/MTIOC9C/MTCLKB/ MTIOC9C#/MTCLKB#/TMRI4/CTS8#/ RTS8#/SS8#/SCK8/RSPCKA/IRQ7-DS/ AN216/ADTRG0#/COMP4
69	P20/MTCLKB/MTCLKB#/MTIOC9C/ MTIOC9C#/TMRI4/IRQ7/ADTRG0#/AN016	P65/A12/IRQ9/AN211/CMPC53/DA1
70	P65/AN205	P64/A13/IRQ8/AN210/CMPC33/DA0
71	P64/AN204	AVCC2
72	AVCC2	AVCC2
73	AVSS2	AVSS2
74	P63/AN203/IRQ7	P63/A12/A14/IRQ7/AN209/CMPC23
75	P62/AN202/IRQ6	P62/A13/A15/IRQ6/AN208/CMPC43
76	P61/AN201/IRQ5	P61/A14/A16/IRQ5/AN207/CMPC13
77	P60/AN200/IRQ4	P60/A15/A17/IRQ4/AN206/CMPC03
78	P55/AN211/IRQ3	P55/A16/A18/IRQ3/AN203/CMPC32
79	P54/AN210/IRQ2	P54/A17/A19/IRQ2/AN202/CMPC22
80	P53/AN209/IRQ1	P53/A18/A20/IRQ1/AN201/CMPC12
81	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
82	P47/AN103	P51/AN205/CMPC52
83	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P50/AN204/CMPC42
84	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	P47/AN103
85	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P46/AN102/CMPC50/CMPC51
86	PGAVSS1	P45/AN101/CMPC40/CMPC41
87	P43/AN003	P44/AN100/CMPC30/CMPC31
88	P42/AN002	P43/AN003
89	P41/AN001	P42/AN002/CMPC20/CMPC21
90	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	P41/AN001/CMPC10/CMPC11
91	PGAVSS0	P40/AN000/CMPC00/CMPC01
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0
95	AVSS1	AVSS1
96	P82/MTIC5U/MTIC5U#/TMO4/SCK6	P82/ALE/WAIT#/MTIC5U/MTIC5U#/TMO4/ SCK6/SCK12/IRQ3/COMP5
97	P81/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6	P81/CS2#/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/COMP4
98	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6	P80/CS1#/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6/RXD12/SMISO12/SSCL12/ RXDX12/IRQ5/COMP3
99	P11/MTIOC3A/MTIOC3A#/MTCLKC/ MTCLKC#/TMO3/IRQ1	P11/RD#/MTIOC3A/MTCLKC/MTIOC3A#/ MTCLKC#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/TMO3/POE9#/ IRQ1-DS
100	P10/MTIOC9B/MTIOC9B#/MTCLKD/ MTCLKD#/TMRI3/POE12#/CTS6#/RTS6#/ SS6#/IRQ0	P10/MTIOC9B/MTCLKD/MTIOC9B#/ MTCLKD#/GTETRGA/GTETRGC/TMRI3/ POE12#/CTS6#/RTS6#/SS6#/IRQ0-DS

4. 移行の際の留意点

RX24T/RX24U グループと RX72T グループの相違について、いくつかの留意点があります。

ハードウェアに関する留意点を「4.1 端子設計の留意点」で説明します。また、ソフトウェアに関する留意点を「4.2 機能設計の留意点」で説明します。

4.1 端子設計の留意点

4.1.1 VCL 端子(外付け容量)

VCL 端子に接続する内部電源安定用の平滑コンデンサは、RX24T/RX24U グループでは 4.7 μ F の容量を、RX72T グループでは 0.47 μ F の容量を使用してください。

4.1.2 モード設定端子

リセット解除時のモード設定端子は、RX24T/RX24U グループでは MD 端子のみですが、RX72T グループでは MD 端子と UB 端子(P00 と兼用)となっています。

4.1.3 PGA 疑似差動入力関連端子(P40~42、P44~46、PH0、PH4)

RX72T グループは、リセット状態から PGA 疑似差動入力の端子へ負電圧の入力が可能になっています。

このため、リセット解除後、P40~42、P44~46、PH0、PH4 の端子機能を使用するためには、PGA 使用の有無に関わらず PGA に関するレジスタの設定変更が必要です。

詳細は、「RX72T グループ ユーザーズマニュアル ハードウェア編」で VOLSR.PGAVLS ビット、A/D コンバータの初期設定フロー、および PIDR レジスタを参照してください。

なお、PGA 疑似差動入力なしの製品でも設定変更が必要です。

4.1.4 AVCC 端子と AVSS 端子間のデカップリング容量挿入方法

過大なサージなど異常電圧によるアナログ入力端子(AN000~AN007, AN100~AN107, AN200~AN211, AN216, AN217) の破壊を防ぐために、AVCCn と AVSSn 間にコンデンサを、またアナログ入力端子(AN000~AN007, AN100~AN107, AN200~AN211, AN216, AN217)を基準に保護回路を接続してください。

詳細は「5.参考ドキュメント」の RX72T グループ ユーザーズマニュアルハードウェア編で、12 ビット A/D コンバータのノイズ対策上の注意を参照してください。

4.1.5 アナログ電源端子に接続するコンデンサ

RX72T グループでは、A/D 変換クロックを 40MHz より高くする場合、0.1 μ F のコンデンサと電源端子の間に 0.01 μ F のコンデンサを追加してください。

4.2 機能設計の留意点

RX24T/RX24U グループで動作するソフトウェアは RX72T グループの一部のソフトウェアに対し、互換性があります。しかし、動作タイミングや電気的特性などが異なるため、十分に評価してください。

以下は RX72T グループと RX24T/RX24U グループで異なる機能の設定に関し、ソフトウェアでの留意点について掲載しております。

モジュールおよび機能の相違点については「2 仕様の概要比較」を参照してください。詳細は「5 参考ドキュメント」のユーザズマニュアルハードウェア編を参照してください。

4.2.1 レジスタ退避バンク内 RAM の自己診断

RX72T のレジスタ退避バンクは RAM で構成されています。レジスタ退避バンクにはバッファが搭載されているため、SAVE 命令で書き込みを行った後に同一バンクから RSTR 命令で読み出しを行うと、RAM のメモリセルではなくバッファのデータが読み出されることがあります。レジスタ退避バンク内 RAM の自己診断を行う場合、バッファのデータを読み出さないように、以下の手順で書いたデータの確認を実施してください。

- (1) 診断対象のバンクに SAVE 命令でデータを書く
- (2) (1)のバンクとは異なるバンクに、SAVE 命令でデータを書く
- (3) (1)のバンクから RSTR 命令でデータを読む

4.2.2 RIIC 動作電圧設定

RX72T グループで RIIC を使用する場合、スロープ特性を保つために、電源電圧範囲を指定する必要があります。

初期値は VCC が 4.5V 以上の設定になっています。4.5V 未満で使用する場合、RIIC を動作させる前に電圧範囲を変更してください。

詳細は、「RX72T グループ ユーザズマニュアル ハードウェア編」で、VOLSR.RICVLS ビットを参照してください。

4.2.3 USB 動作電圧設定

RX72T グループで USB を使用する場合、USB を動作させる前に USB 電源制御ビットを 1 にする必要があります。

詳細は、「RX72T グループ ユーザズマニュアル ハードウェア編」で、VOLSR.USBVON ビットを参照してください。

4.2.4 電圧レベル設定

RX72T グループでは、動作電圧に応じて動作モードの電圧レベル設定レジスタ (VOLSR)、電圧検出回路の電圧検出レベル選択レジスタ (LVDLVLR)、オプション設定メモリのオプション機能選択レジスタ 1 (OFS1) を適切な値に変更する必要があります。**プログラムで必ず設定してください。**

4.2.5 オプション設定メモリ

RX24T/RX24U グループでは、ID コードプロテクト、オンチップデバッグの ID コードプロテクトは ROM に配置されていますが、RX72T グループではオプション設定メモリに配置されています。設定方法が異なるため、注意してください。

4.2.6 クロック周波数設定

RX24T/RX24U グループではクロック周波数設定制限は $ICLK \geq PCLK$ ですが、RX72T グループでは以下のように設定してください。

また、RX72T グループでは ICLK を 120MHz より速くする場合は、MEMWAIT レジスタの変更が必要です。

クロック周波数設定制限 : $ICLK \geq BCLK$ 、 $PCLKC \geq PCLKA \geq PCLKB$

クロック周波数比制限 : (N は整数)

ICLK : FCLK = N : 1 or 1 : N

ICLK : PCLKA = N : 1 or 1 : N

ICLK : PCLKB = N : 1 or 1 : N

ICLK : PCLKC = N : 1 or 1 : N

ICLK : PCLKD = N : 1 or 1 : N

PCLKA : PCLKC = 1 : 1 or 1 : 2

PCLKB : PCLKD = 1 : 1 or 2 : 1 or 4 : 1 or 1 : 2

4.2.7 PLL 回路

PLL 回路の通倍率は、RX24T/RX24U グループで 4~10 通倍(0.5 刻み)、RX72T グループで 10~30 通倍(0.5 刻み)です。PLL 回路を使用するには、PLLCR.STC[5:0] ビットに設定値を適切な値に変更してください。また、RX72T グループでは、PLL クロックの切り替えはプログラムで実施してください。

4.2.8 MTU3d/GPTW 動作周波数

RX72T グループでは、MTU3d/GPTW のカウントクロックは PCLKC ですが、使用するバスのクロックは PCLKA です。使用する周波数の組み合わせによっては制限がありますので、注意してください。

4.2.9 全モジュールクロックストップモード

RX24T/RX24U グループでは、全モジュールクロックストップモードはありません。

RX72T グループでは、全モジュールクロックストップモードへ移行させる場合、MSTPA24、MSTPA27、MSTPA29、MSTPD0~MSTPD7 ビットに“1”を書き込んでおく必要があります。

4.2.10 DIRQnE ビット(n = 0~15)による入力バッファ制御

RX72T グループでは、消費電力低減機能の DPSIERy.DIRQnE (y = 0, 1, n = 0~15) ビットを“1”にすることで、IRQ0-DS~IRQ15-DS 端子の入力バッファを有効にすることができます。これにより、当該端子の入力は、DPSIFRy.DIRQnF (y = 0, 1, n = 0~15) ビットに伝わりますが、割り込みコントローラや周辺モジュール、I/O ポートには伝わりませんので注意してください。

4.2.11 選択型割り込み

RX24T/RX24U グループでは、割り込み要因は固定のベクタ番号ですが、RX72T グループでは MTU/GPTW の割り込み要因は選択型割り込み A となり、選択型割り込み A 要因選択レジスタ n (SLIARn) を設定することで、割り込み要因を割り込みベクタテーブル 208~255 に配置することができます

4.2.12 ポート方向レジスタ(PDR)の初期化

同一ピン数でも、PDR レジスタの初期化が異なります。

4.2.13 POE3 の汎用入出力ポート切り替え制御の注意事項

RX72T グループでは、POE3 で指定した出力停止要求が発生すると、PMMCRn レジスタ(n = 0~3)の当該ビットを“1”にした端子は、汎用入出力ポートに切り替わります。事前に対応する POECRn レジスタ(n = 0~3)のビットを“0”にしてください。

4.2.14 ウォッチドッグタイマ/独立ウォッチドッグタイマ

RX72T グループでは、WDT アンダフロー/リフレッシュエラー割り込み、IWDT アンダフロー/リフレッシュエラー割り込みをマスカブル割り込みまたはノンマスカブル割り込みから選択することが可能です。

4.2.15 MTU による DMAC 起動

RX72T グループでは、MTU による DMAC 起動時は、DMAC が内部バス権を要求するときに起動要因がクリアされます。したがって、内部バスの状態によっては、起動要因がクリアされても DMAC 転送が開始待ち状態になる期間が発生します。

4.2.16 ELC イベント入力の時タイマモードレジスタ設定の注意事項

RX72T グループでは、MTU を ELC のアクション動作に設定する場合は、該当チャンネルのタイマモードレジスタ (TMDR) は初期値 (00h) に設定してください。

4.2.17 ポートアウトプットイネーブル

RX72T グループでは、RX24T/RX24U グループからポートアウトプットイネーブルのレジスタが大幅に変更されています。ソフトウェアの互換性が低くなっていますので注意してください。

4.2.18 MTU/GPTW 反転出力設定時のアクティブレベル設定について

RX72T グループでは、MPC.PmnPFS レジスタにより MTU/GPTW の出力を正転出力/反転出力から選択することができます。

MTU の反転出力を選択した場合、MTU.TOCR1j、MTU.TOCR2j レジスタ(j = A, B)で設定したアクティブレベルと端子に出力される信号のアクティブレベルが反転します。このとき出力短絡検出を使用する場合、ALR1、ALR2 レジスタで端子に出力される信号を基準にアクティブレベルを設定してください。

GPTW の反転出力を選択した場合、端子に出力される信号のアクティブレベルが反転します。このとき出力短絡検出を使用する場合、ALR3~ALR5 レジスタで端子に出力される信号を基準にアクティブレベルを設定してください。

4.2.19 ハイインピーダンス時の端子の読み出しについて

RX72T グループでは、POE によって端子がハイインピーダンスになっているときは、当該端子のレベルを読み出すことはできません。読んだ場合の値は不定です。端子のレベルを読み出すには、ハイインピーダンス状態を解除してください。

ハイインピーダンス制御の代わりにポート切り替え制御を選択した場合、この制限はありません。

4.2.20 POE と POEG を併用した場合の注意事項

RX72T グループでは、POE と POEG を併用する場合、同一の GPTW 出力端子に対して、POE と POEG の両方で出力停止制御を行わないでください。

4.2.21 汎用 PWM タイマ

RX72T グループでは、RX24T/RX24U グループから汎用 PWM タイマのレジスタが大幅に変更されています。ソフトウェアの互換性が低くなっていますので注意してください。

4.2.22 CAN モジュール

RX72T グループでは、RX24T/RX24U グループから CAN モジュールのレジスタが大幅に変更されています。ソフトウェアの互換性が低くなっていますので注意してください。

4.2.23 I²C バスインタフェースのノイズ除去

RX24T/RX24U グループでは、SCL、SDA ラインにアナログノイズフィルタを内蔵していますが、RX72T グループではアナログノイズフィルタを内蔵していません。

4.2.24 12 ビット A/D コンバータ

RX72T グループでは、RX24T/RX24U グループから 12 ビット A/D コンバータのレジスタが大幅に変更されています。ソフトウェアの互換性が低くなっていますので注意してください。

4.2.25 コンペア機能制約

RX72T グループの 12 ビット A/D コンバータのコンペア機能には、以下の制約があります。

- (1) 自己診断機能およびダブルトリガモードの使用は禁止です。
(ADRD、ADDBLDR、ADDBLDRA、ADDBLDRB はコンペア機能対象外です。)
- (2) マッチ/アンマッチイベント出力を使用する場合は、シングルスキャンモードを設定してください。
- (3) ウィンドウ A で温度センサか内部基準電圧選択時は、ウィンドウ B の動作は禁止です。
- (4) ウィンドウ B で温度センサか内部基準電圧選択時は、ウィンドウ A の動作は禁止です。
- (5) ウィンドウ A とウィンドウ B で同一 CH は設定禁止です。
- (6) High 側基準値 $\geq$ Low 側基準値となるように設定してください。

4.2.26 12 ビット A/D コンバータがモジュールストップ中の PGA 出力

RX72T グループでは、プログラマブルゲインアンプ(PGA)と 12 ビット A/D コンバータは同じモジュールストップ信号で制御されていますので、12 ビット A/D コンバータがモジュールストップ中は、以下の PGA 出力の比較はできません。

- AN000 端子 PGA 出力
- AN001 端子 PGA 出力
- AN002 端子 PGA 出力
- AN100 端子 PGA 出力
- AN101 端子 PGA 出力
- AN102 端子 PGA 出力

12 ビット A/D コンバータがモジュールストップ中は、以下のアナログ端子の比較はできません。

- AN000 端子
- AN001 端子
- AN002 端子
- AN100 端子
- AN101 端子
- AN102 端子

4.2.27 フラッシュメモリのコマンド使用方法

RX24T/RX24U グループでは、ROM のプログラム/イレーズ用の専用シーケンサのモードへ移行して、ソフトウェアコマンドを発行することにより、フラッシュメモリのプログラム/イレーズ等を行います。
RX72T グループでは、FACI コマンド発行領域に FACI コマンドを設定することにより、FCU を制御してフラッシュメモリのプログラム/イレーズ等を行います。

表 4.1 にソフトウェアコマンドと FACI コマンドの仕様比較を示します。

表 4.1 ソフトウェアコマンドと FACI コマンドの仕様比較

項目	ソフトウェアコマンド (RX24T/RX24U)	FACI コマンド (RX72T)
コマンド発行領域	-	FACI コマンド発行領域 (007E 0000h)
使用可能コマンド	● プログラム ● ブロックイレーズ ● 全ブロックイレーズ ● ブランクチェック ● スタートアップ領域情報プログラム ● アクセスウィンドウ情報プログラム	● プログラム ● ブロックイレーズ ● P/E サスペンド ● P/E レジューム ● ステータスクリア ● 強制終了 ● ブランクチェック ● コンフィギュレーション設定 ● ロックビットプログラム ● ロックビットリード

5. 参考ドキュメント

ユーザーズマニュアル:ハードウェア

RX24T グループ ユーザーズマニュアル ハードウェア編 Rev.2.00 (R01UH0576JJ0200)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX24U グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0658JJ0100)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX72T グループ ユーザーズマニュアル ハードウェア編 Rev1.00(R01UH0803JJ0100)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

TN-RX*-A173A/J
TN-RX*-A193A/J
TN-RX*-A194A/J
TN-RX*-A200A/J
TN-RX*-A0206A/J
TN-RX*-A0213A/J
TN-RX*-A0216A/J
TN-RX*-A0218A/J
TN-RX*-A0219A/J

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	Jun.17.20	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違くと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。

6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。