

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

アプリケーション・ノート

78K0R/Kx3-L

低消費電力動作編

この資料は、一般的な低消費電力化を実現するための手法を説明するとともに、78K0R/Kx3-Lマイクロコントローラに搭載している消費電力削減機能の設定方法について解説したものです。サンプル・プログラムはSTOPモード、HALTモード、サブHALTモード、および通常動作の各モードにおいて低消費電力化を実現するソフトウェア例です。

対象デバイス

78K0R/KE3-Lマイクロコントローラ

目次

- 第1章 概要 ... 3
- 第2章 消費電力の削減方法 ... 4
 - 2.1 一般的な消費電力削減方法 ... 4
 - 2.2 78K0R/Kx3-L特有の消費電力削減機能 ... 9
- 第3章 サンプル・プログラム概要... 19
 - 3.1 ファイル構成 ... 19
 - 3.2 プログラムの概要 ... 20
 - 3.3 使用する内蔵周辺機能 ... 21
 - 3.4 各動作モードの説明 ... 21
 - 3.5 フロー・チャート ... 22
 - 3.5.1 初期化関連 ... 22
 - 3.5.2 メイン処理 ... 23
 - 3.5.3 STOP間欠動作モード処理関連 ... 23
 - 3.5.4 HALT間欠動作モード処理関連 ... 24
 - 3.5.5 リアルタイム・カウンタ・モード処理関連 ... 26
 - 3.5.6 キー・スキャン処理関連 ... 27
- 第4章 動作環境 ... 34
 - 4.1 システム全体の回路図 ... 34
 - 4.2 動作設定選択スイッチ ... 35
 - 4.2.1 動作設定選択スイッチ回路図 ... 35
 - 4.2.2 動作設定選択スイッチで指定する項目について ... 35
 - 4.3 キー・マトリクス ... 38
- 第5章 設定方法について ... 39
 - 5.1 オプション・バイトの設定 ... 39
 - 5.2 ベクタ・テーブルの設定 ... 44
 - 5.3 スタック・ポインタの設定 ... 45
 - 5.4 クロックの設定 ... 46
- 第6章 電力測定結果 ... 57
- 第7章 関連資料 ... 64
- 付録A 改版履歴 ... 65

資料番号 U19552JJ1V0AN00 (第1版)

発行年月 November 2008 NS

- 本資料に記載されている内容は2008年11月現在のもので、今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。また、当社製品は耐放射線設計については行っておりません。当社製品をお客様の機器にご使用の際には、当社製品の不具合の結果として、生命、身体および財産に対する損害や社会的損害を生じさせないように、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

第1章 概要

このアプリケーション・ノートは、78K0R/Kx3-L独自の低消費電力化機能の解説を含む、マイコンの低消費電力動作の設定について説明し、マイコンの消費電力を削減する方法を理解して頂くことを目的としています。

本アプリケーション・ノートにおけるサンプル・プログラムは、STOPモード、HALTモード、サブHALTモード、リアルタイム・カウンタ・モードおよび通常動作の各モードにおいて、低消費電力化を実現するソフトウェア例です。各動作モードは、外付けスイッチの設定により、切り替えることができます。

第2章 消費電力の削減方法

この章では、一般的な消費電力削減方法、および78K0R/Kx3-L特有の消費電力削減方法について説明します。

2.1 一般的な消費電力削減方法

マイクロコントローラの一般的な消費電力削減方法として、下記が挙げられます。

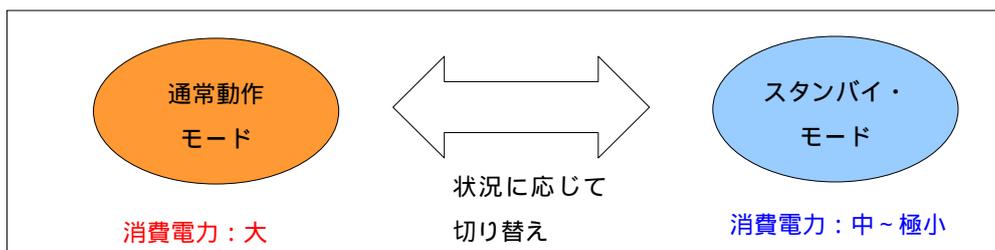
- (1) スタンバイ・モードの使用
- (2) 処理内容に適したスタンバイ・モードの選択
- (3) 適切な発振子と発振周波数の使用
- (4) 未使用ポートの処理

(1) スタンバイ・モードの使用

マイクロコントローラの動作は、通常処理を行う通常動作モードと、処理を行う必要がないときに遷移するスタンバイ・モードの二つに大別されます。

多くのアプリケーションでは、マイクロコントローラが常に動作している必要はなく、外部からの入力待ちやタイマによる時間経過待ちなど、処理を行っていない場合が多々存在します。このときにまで通常動作をさせることは、電力を余計に消費することになり、無駄が大きくなります。このため、図2 - 1に示すように、状況に応じて通常動作モードとスタンバイ・モードを切り替えることで、トータルでの消費電力を削減することが可能です。

図2 - 1 基本的なマイクロコントローラの動作



78K0R/Kx3-Lマイクロコントローラは、下記の3つのスタンバイ・モードを備えています。

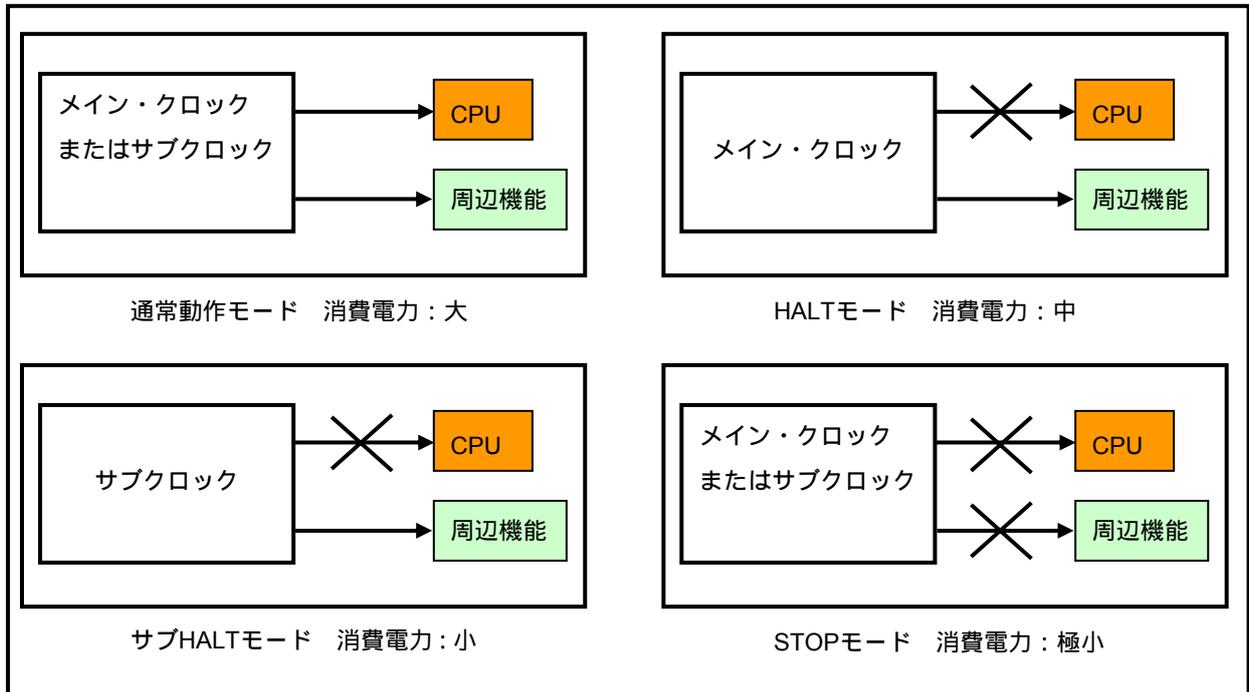
HALTモード (CPUの動作クロックを停止します。消費電力: 中)

サブHALTモード (サブシステム・クロックでCPU動作中にHALTモードへ移行します。消費電力: 小)

STOPモード (クロックの発振そのものを停止します。消費電力: 極小)

通常動作モードと各スタンバイ・モードの状態を図2 - 2に示します。

図2 - 2 各動作モードの状態



HALTモード

HALTモードではCPUへのクロック供給を停止しますが、周辺機能にはクロックが供給されます。そのため、消費電力削減量はそれほど大きくありません。しかし、周辺機能を動作させたままにできる点や、メイン・クロックを停止させないため、HALTモード解除後CPUをすぐに動作させることが可能であるというメリットがあります。

サブHALTモード

サブHALTモードは、サブシステム・クロックにてCPU動作中にHALTモードへ移行することで、高速内蔵発振クロックを停止させることが可能です。そのため、消費電力をHALTモードよりも削減できます。また、HALTモードと同様に、周辺機能にはクロックが供給されますので、リアルタイム・カウンタやタイマなどを動作させたままにできます。このモードは、時計を動作させるアプリケーションなどで使用されます。HALTモード同様、サブHALTモード解除後にCPUをすぐに動作させることが可能です。しかし、サブシステム・クロックを使用するため、HALTモードと比較して処理速度が遅くなります。

STOPモード

STOPモードではメイン・クロックの発振そのものを停止しているため、HALTモードよりさらに消費電力を削減することが可能です。しかし、メイン・クロックを停止しているため、周辺機能のほとんどが動作しません。また、STOPモード解除後にクロックの発振安定時間を確保する必要があります。

ただし、サブシステム・クロックは停止しないため、リアルタイム・カウンタなどを動作させることが可能です。

各スタンバイ・モードの特徴をまとめると表2-1のようになります。

表2-1 各スタンバイ・モードの特徴

スタンバイ・モード	周辺機能	消費電力	スタンバイからの復帰時間
HALTモード	動作可能	中	速い
サブHALTモード	動作可能 ^注	小	速い
STOPモード	ほぼ動作停止	極小	遅い

注 サブシステム・クロックによる動作が不可能な周辺機能は、サブHALTモード時に使用できません。

(2) 処理内容に適したスタンバイ・モードの選択

スタンバイ・モードにはSTOPモード、HALTモード、サブHALTモードがあります。

下記に示すように処理内容に適したスタンバイ・モードを選択することが重要です。

(a) スタンバイ時間が長いアプリケーションの場合

スタンバイ・モード状態が非常に長く、スタンバイ・モード解除後に処理を実行し、再びスタンバイ・モードに入るアプリケーションの場合、スタンバイ・モード時の消費電力を削減することが重要となります。この場合、HALTモードではクロックが発振し続け、さらに周辺機能にクロックを供給し続けるため、消費電力削減の観点からすると適切ではありません。このような場合、スタンバイ・モードにSTOPモードを選択し、通常処理をメイン・システム・クロック（高速システム・クロックまたは高速内蔵発振クロック）を用いて短時間で処理し、再度STOPモードに入るようにすることで、消費電力を削減することが可能です。

(b) 定期的にスタンバイ・モードから復帰して処理を行うアプリケーションの場合

定期的にスタンバイ・モードから復帰して処理を行うアプリケーションの場合、スタンバイ・モードにSTOPモードを使用すると、毎回のスタンバイ解除時に発振安定待ちが必要となります。発振安定待ち時間中の処理内容によっても消費電力が変化します。図2-3に発振安定待ち時間中の処理例を示します。

高速内蔵発振クロックを使用する場合は、発振安定時間が非常に短く、また外部クロック入力を使用する場合は、発振安定待ち時間が存在しないため、発振安定待ち時間中に消費する電力よりも、STOPモードの使用により削減できる電力の方が大きくなります。

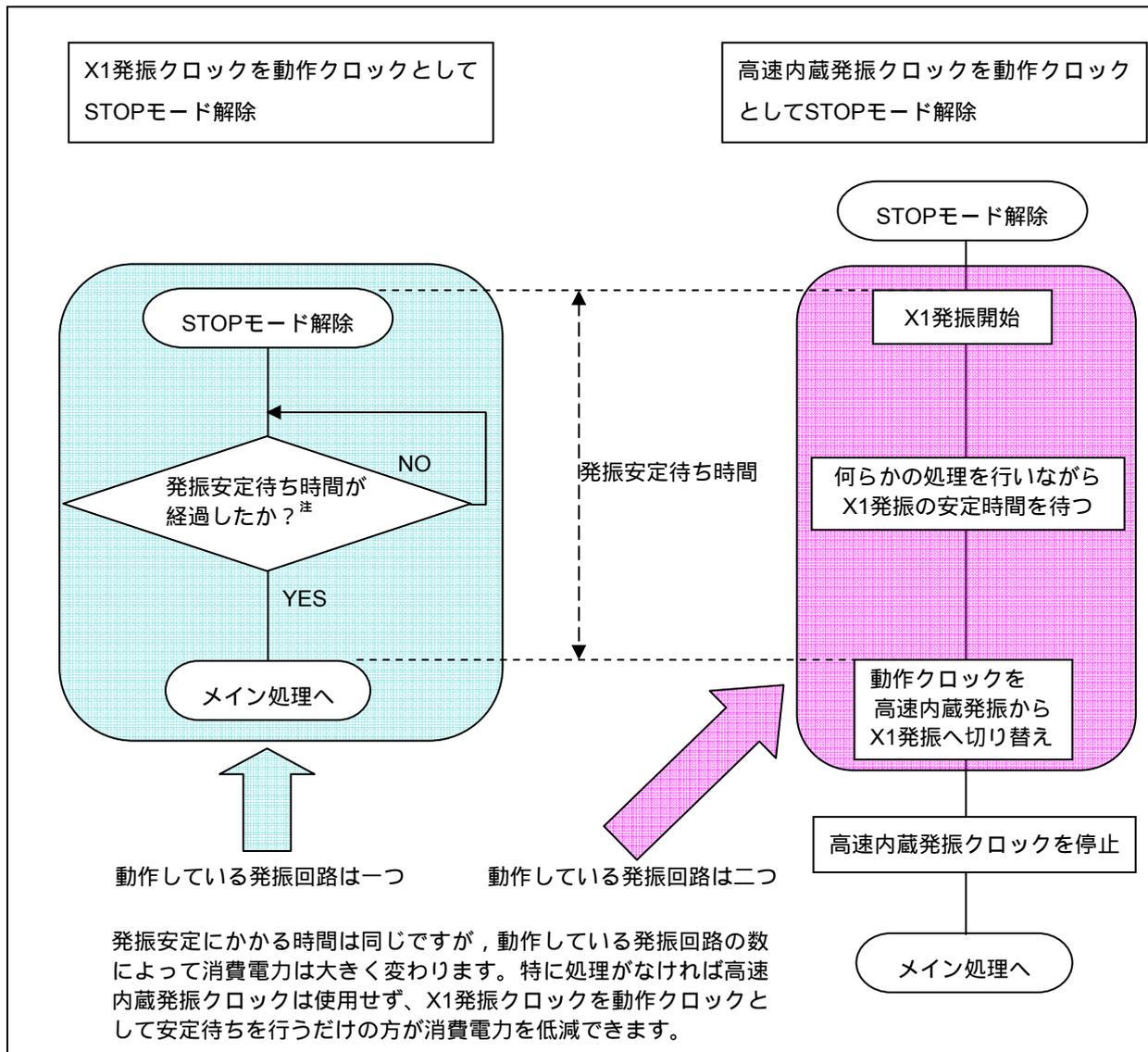
外部機器との通信処理などで周波数精度が必要な場合以外は、高速内蔵発振クロックによる動作または外部クロック入力による動作からSTOPモードへの間欠動作が有効です。

外部機器からの通信割り込みを受けてスタンバイ・モードを解除後、すぐに通信処理を行うアプリケーションの場合、発振安定待ちが存在するため、STOPモードを使用することはできません。

HALTモードを選択して消費電力を低減する方法が有効です。

定期的にスタンバイ・モードから復帰して状態確認など、簡単な処理だけを行って、再びスタンバイ・モードに入るアプリケーションの場合、サブHALTモードの使用が有効です。簡単な処理だけであれば、高速内蔵発振クロックまたは高速システム・クロックを使用せず、サブシステム・クロックで処理を行い、動作時の電力を低減します。サブシステム・クロックをCPUクロックに設定している状態でSTOPモードには移行できないため、スタンバイ・モードにはサブHALTモードを使用します。

図2-3 発振安定待ち時間中の処理例



注 X1発振が安定するまでCPUは動作しないため、ハードウェア的にウエイトをしている状態になります。

アプリケーションに適したスタンバイ・モードについて、表2-2に示します(スタンバイ・モードによっては使用できない周辺機能がありますので、スタンバイ中に使用する周辺機能も考慮して、スタンバイ・モードを選択してください)。

表2-2 アプリケーションに適したスタンバイ・モード

アプリケーション	適したスタンバイ・モード
スタンバイ時間が長いアプリケーション	STOPモード
定期的に通常動作 スタンバイを繰り返すアプリケーション	STOPモード
短時間に通常動作 スタンバイを繰り返すアプリケーションで処理内容が少ない場合	サブHALTモード
スタンバイ解除後、ただちに通信動作を行うアプリケーション	HALTモード

(3) 使用する発振子と発振周波数

水晶発振子は、周波数の精度は非常に優れていますが、発振安定時間が長いという特性を持っています。発振安定時間中も電力を消費するため、発振安定時間が長くなると、その分消費電力が増加するというデメリットがあります。そのため、周波数の精度をそれほど気にしなくてもよいアプリケーションでは、セラミック発振子、あるいは高速内蔵発振クロックを使用することで、発振安定時間を削減することが可能となり、その結果、消費電力を削減することができます。

セラミック発振子は、周波数の精度において水晶発振子に劣りますが、発振安定時間が短いため、消費電力の削減につながります。

高速内蔵発振クロックは、セラミック発振子よりも周波数の精度が劣りますが、発振安定時間が非常に短いため、セラミック発振子よりさらに消費電力を削減することが可能です。高速内蔵発振クロックを使用することで、外付けの発振子が不要になりコストの削減にもつながります。各クロックの特徴を表2-3に示します。

発振周波数の高さも消費電力と関係しています。一般に発振周波数が高いほど、消費電力が大きくなります。アプリケーションの実行速度をそれほど気にしなくてもよい場合は、発振周波数を低くすることで、消費電力を削減することが可能です。

表2-3 各クロックの特徴

	発振周波数の精度	発振安定時間
水晶発振子	非常に高精度 (0.001 %程度)	長い (数ms ~ 数十ms)
セラミック発振子	水晶発振子より劣る (0.5 %程度)	短い (数十 μ ~ 数百 μ s)
高速内蔵発振クロック	セラミック発振子より劣る (2 %程度)	非常に短い (30.7 μ s (MAX.): 78K0R/Kx3-L)

(4) 未使用ポートの処理

使用していない入出力ポートを入力オープンにすると、貫通電流が発生し、消費電力が増加する要因となります。ポート・モードを出力に設定し、オープンにすることでこの問題を回避することが可能になり、消費電力を削減できます。入力専用ポートは、プルアップかプルダウンすることにより貫通電流の発生を抑えることが可能です。

2.2 78K0R/Kx3-L特有の消費電力削減機能

78K0R/Kx3-Lには、消費電力を削減するための機能が搭載されています。その内容と設定方法について下記に説明します。

(1) 未使用周辺機能へのクロック供給停止

周辺イネーブル・レジスタ (PER0, PER1, PER2) の設定によって、周辺機能へのクロック供給の可否を選択します。使用しないハードウェアへのクロック供給を停止させることで、低消費電力化とノイズ低減を図ります。

周辺イネーブル・レジスタの構成を図2-4~図2-6に、周辺イネーブル・レジスタの機能概要を図2-7に示します。

図2-4 周辺イネーブル・レジスタ0 (PER0) のフォーマット

アドレス : F00F0H

RTCEN	0	ADCEN	IICAEN	0	SAU0EN	0	0
-------	---	-------	--------	---	--------	---	---

SAU0EN	シリアル・アレイ・ユニットの入カクロックの制御
0	入カクロック供給停止 ・シリアル・アレイ・ユニットで使用するSFRへのライト不可 ・シリアル・アレイ・ユニットはリセット状態
1	入カクロック供給 ・シリアル・アレイ・ユニットで使用するSFRへのリード/ライト可

IICAEN	シリアル・インタフェースIICAの入カクロックの制御
0	入カクロック供給停止 ・シリアル・インタフェースIICAで使用するSFRへのライト不可 ・シリアル・インタフェースIICAはリセット状態
1	入カクロック供給 ・シリアル・インタフェースIICAで使用するSFRへのリード/ライト可

ADCEN	A/Dコンバータの入カクロックの制御
0	入カクロック供給停止 ・A/Dコンバータで使用するSFRへのライト不可 ・A/Dコンバータはリセット状態
1	入カクロック供給 ・A/Dコンバータで使用するSFRへのリード/ライト可

RTCEN	リアルタイム・カウンタ (RTC) の入カクロック ^注 の制御
0	入カクロック供給停止 ・リアルタイム・カウンタ (RTC) で使用するSFRへのライト不可 (リード可) ・リアルタイム・カウンタ (RTC) の動作は継続可能
1	入カクロック供給 ・リアルタイム・カウンタ (RTC) で使用するSFRへのリード/ライト可

注 RTCENで制御可能な入カクロックは、CPUからリアルタイム・カウンタ (RTC) で使用するレジスタにアクセスする場合に使用されます。RTCENで、リアルタイム・カウンタの動作クロック (f_{SUB}) の供給を制御することはできません。

注意 ビット6, 3, 1, 0には必ず0を設定してください。

図2 - 5 周辺イネーブル・レジスタ1 (PER1) のフォーマット

アドレス : F00F1H

0	0	0	0	OACMP PEN	0	0	0
---	---	---	---	--------------	---	---	---

OACMP EN	コンパレータ / プログラマブル・ゲイン・アンプの入カクロックの制御
0	入カクロック供給停止 ・コンパレータ / プログラマブル・ゲイン・アンプで使用するSFRへのライト不可 ・プログラマブル・ゲイン・アンプはリセット状態
1	入カクロック供給 ・コンパレータ / プログラマブル・ゲイン・アンプで使用するSFRへのリード / ライト可

注意 ビット7-4, 2-0には必ず0を設定してください。

図2 - 6 周辺イネーブル・レジスタ2 (PER2) のフォーマット

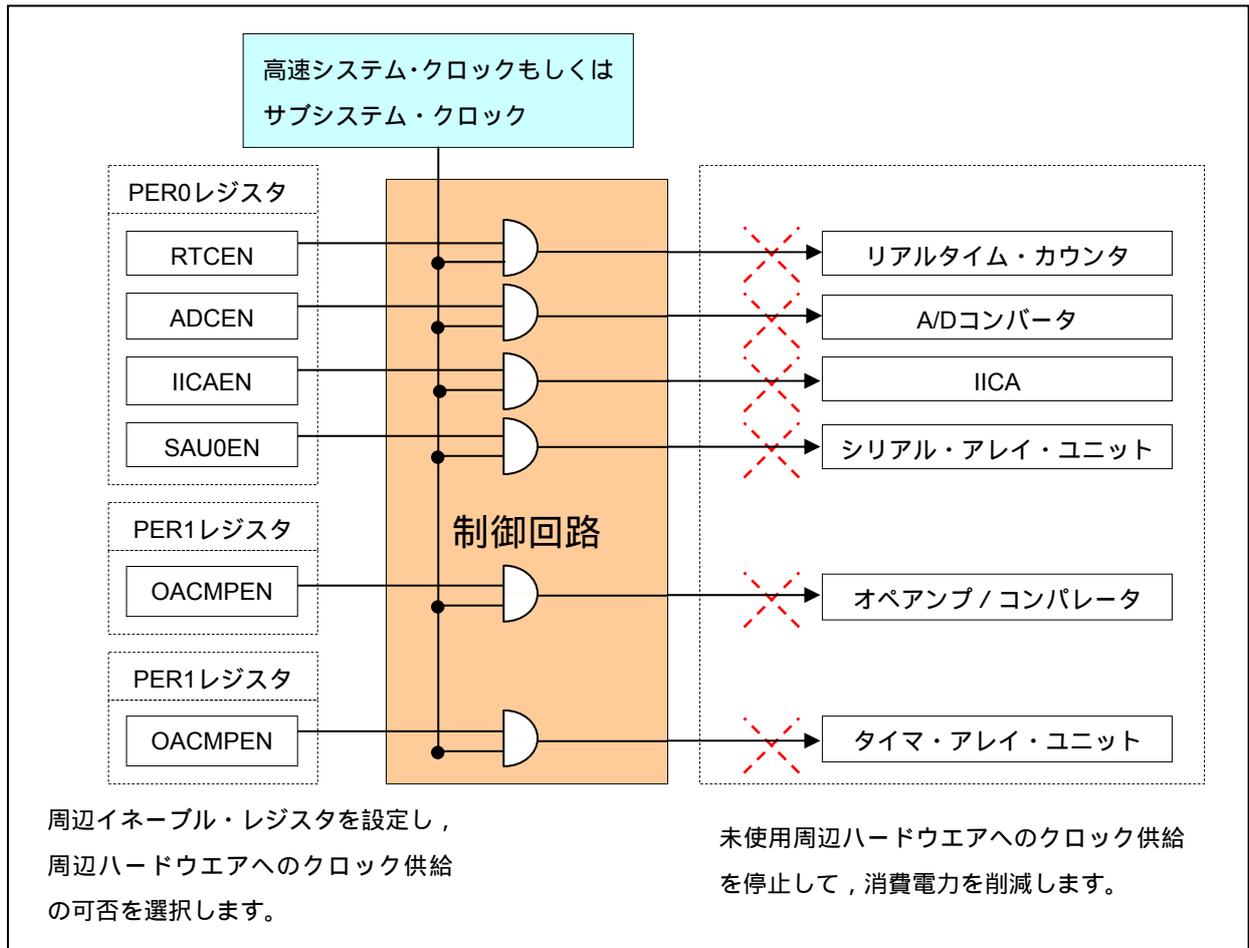
アドレス : F00F2H

0	0	0	0	0	0	0	0	TAU0E N
---	---	---	---	---	---	---	---	------------

TAU0EN	タイマ・アレイ・ユニットTAUSの入カクロック供給の制御
0	入カクロック供給停止 ・タイマ・アレイ・ユニットTAUSで使用するSFRへのライト不可 ・タイマ・アレイ・ユニットTAUSはリセット状態
1	入カクロック供給 ・タイマ・アレイ・ユニットTAUSで使用するSFRへのリード / ライト可

注意 ビット7-1には必ず0を設定してください。

図2-7 周辺イネーブル・レジスタの機能概要



(2) フラッシュ・メモリ高速動作昇圧回路の制御

動作スピード・モード制御レジスタ (OSMC) の設定により、フラッシュ・メモリの高速動作昇圧回路を制御します。動作クロックにより設定値が異なり、10 MHz以下のとき消費電力を低減することができます。

また、OSMCの7ビット目のRTCLPCフラグをセットすることで、以下の条件を満たすとき超低消費電流サブHALTモードへ移行することが可能です。超低消費電流サブHALTモードでは時計機能の消費電力を削減することができます。

[超低消費電流サブHALTモード移行条件]

- ・ サブHALTモードである
- ・ RTCLPCが1である
- ・ 周辺イネーブル・レジスタ (PERn) のリアルタイム・カウンタ以外のビットが0である

動作スピード・モード制御レジスタの構成を図2 - 8に示します。

図2 - 8 動作スピード・モード制御レジスタ (OSMC) のフォーマット

アドレス : F00F3H

RTCLP C	0	0	0	0	0	FLPC	FSEL
------------	---	---	---	---	---	------	------

FLPC	FSEL	f _{CLK} の周波数選択
0	0	10 MHz以下の周波数で動作 (デフォルト)
0	1	10 MHzを越える周波数で動作
1	0	1 MHzの周波数で動作
1	1	設定禁止

RTCLPC	サブシステム・クロックHALTモード時の設定
0	周辺機能へのサブシステム・クロック供給許可
1	リアルタイム・カウンタ以外の周辺機能へのサブシステム・クロック供給停止

- 注意1. ビット6-2には必ず0を設定してください。
2. 動作スピード・モード制御レジスタへの書き込みは、リセット後1回のみ可能です。

(3) レギュレータの出力電圧の制御

レギュレータ・モード制御レジスタ (RMC) の設定により、レギュレータの出力電圧を制御します。

78K0R/Kx3-Lには、レギュレータの出力電圧を低くすることで消費電力を削減する機能が搭載されています。低消費電流モード固定の設定で使用する場合は、以下の条件にかぎり使用可能です。

< CPUクロックにX1クロック選択時 >

$$f_X \text{ 5 MHzかつ} f_{CLK} \text{ 1 MHz}$$

< CPUクロックに高速内蔵発振クロック，外部入力クロック，サブシステム・クロック選択時 >

$$f_{CLK} \text{ 1 MHz}$$

表2 - 4にレギュレータ出力電圧条件を示します。

表2 - 4 レギュレータ出力電圧条件

モード	出力電圧	条 件
低消費電流モード	1.8 V	RESET端子リセット期間中
		STOPモード時 (OCDモード中は除く)
		サブシステム・クロック (f_{XT}) でCPU動作中で、高速システム・クロック (f_{MX}) と高速内蔵発振クロック (f_{IH}) と20 MHz高速内蔵発振クロック (f_{IH20}) が共に停止
		サブシステム・クロック (f_{XT}) でCPU動作設定時のHALTモード中で、高速システム・クロック (f_{MX}) と高速内蔵発振クロック (f_{IH}) と20 MHz高速内蔵発振クロック (f_{IH20}) が共に停止
通常電流モード	2.4 V	上記以外

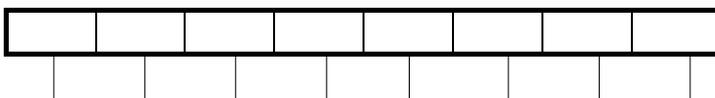
なお、下記の場合には自動的に低消費電流モードへ遷移します。

- ・リセット時
- ・スタンバイ・モード (HALT, サブHALT, STOP)
- ・サブシステム・クロックを f_{CLK} として使用していて、かつ高速内蔵発振クロックが停止している状態

レギュレータ・モード制御レジスタの構成を図2 - 9に示します。

図2 - 9 レギュレータ・モード制御レジスタ (RMC) のフォーマット

アドレス : F00F4H



RMC[7:0]	レギュレータの出力電圧の制御
5AH	低消費電流モード (1.8 V) 固定
00H	条件によって通常電流モード (2.4 V) と低消費電流モード (1.8 V) を切り替える
上記以外	設定禁止

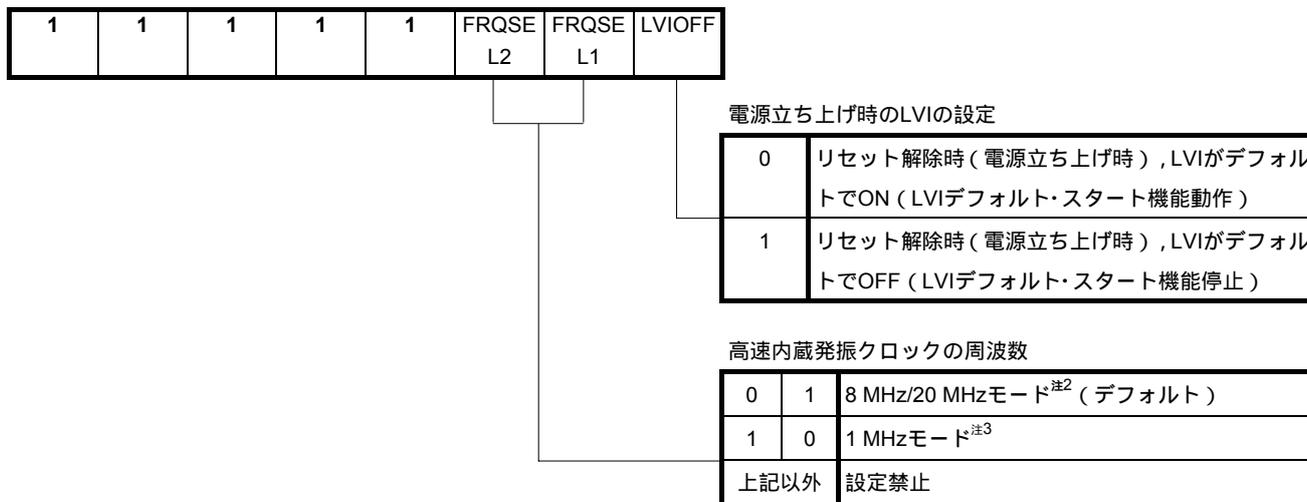
- 注意1. RMCレジスタは、サブシステム・クロック (f_{SUB}) にてCPU動作中で、高速システム・クロック (f_{MX}) と高速内蔵発振クロック (f_{IH}) と20 MHz高速内蔵発振クロック (f_{IH20}) が共に停止している状態で書き換えを行ってください。
2. 低消費電力モード固定の設定で使用する場合は、以下の場合に限り使用可能です。
- <CPUクロックにX1クロック選択時>
 - f_x 5 MHzかつ f_{CLK} 1 MHz
 - <CPUクロックに高速内蔵発振クロック, 外部入力クロック, サブシステム・クロック選択時>
 - f_{CLK} 1 MHz
3. 低消費電力モード時は、セルフ・プログラミング機能は使用できません。

(4) 1 MHz高速内蔵発振モード

78K0R/Kx3-Lには、1 MHzで動作する高速内蔵発振クロックが搭載されています。オプション・バイトにて高速内蔵発振クロックの動作クロックを1 MHzに設定し、動作スピード・モード制御レジスタ (OSMC) を『1 MHzの周波数で動作』に設定することで、消費電力を削減することができます (動作スピード・モード制御レジスタに関しては図2 - 8を参照してください)。関連するオプション・バイトの構成を図2 - 10に示します(オプション・バイト全体の構成については、5.1 オプション・バイトの設定を参照してください)。

図2 - 10 ユーザ・オプション・バイトのフォーマット (000C1H/010C1H)

アドレス : 000C1H/010C1H^{注1}



- 注1. ブート・スワップ時は、000C1Hと010C1Hが切り替わるので、010C1Hにも000C1Hと同じ値を設定してください。
2. 8 MHz/20 MHzモードを選択した場合、リセット解除後は8 MHzの高速内蔵発振クロックが自動的に発振を開始します。20 MHz高速内蔵発振クロックで動作する場合はその後、20 MHz高速内蔵発振制御レジスタで設定してください。
- マイコン動作中に1 MHz高速内蔵発振クロックに変更することはできません。
3. 1 MHzモードを選択した場合、リセット解除後は1 MHz高速内蔵発振クロックで動作します。マイコン動作中に8 MHz高速内蔵発振回路、20 MHz高速内蔵発振クロックに変更することはできません。

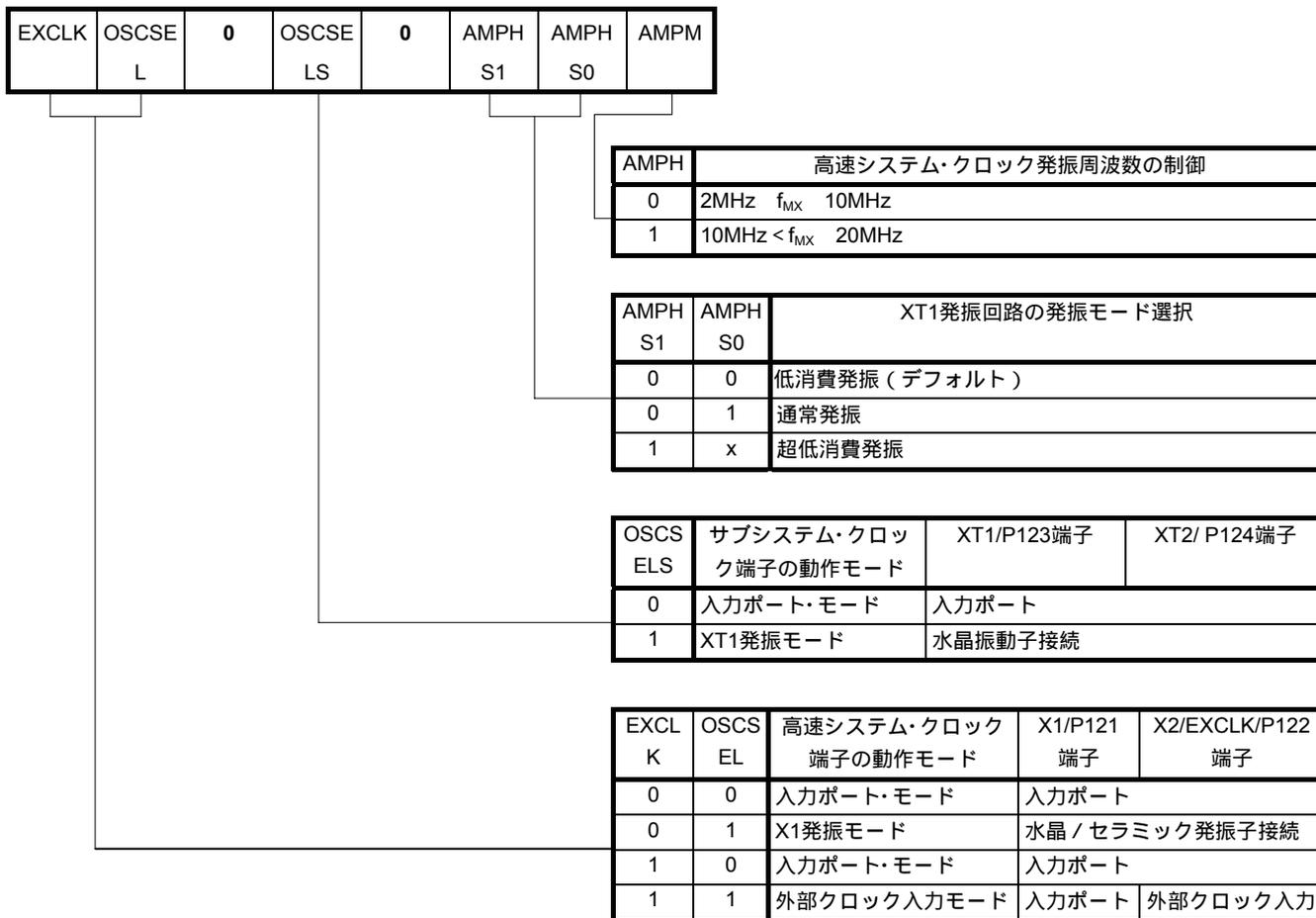
(5) サブシステム・クロック超低消費発振モード

78K0R/Kx3-Lでは、従来品よりも消費電力の低いサブシステム・クロック発振回路を搭載しています。さらに、クロック動作モード制御レジスタ (CMC) でXT1発振回路の発振モードを『超低消費発振モード』に設定することで、消費電力を削減することができます。

クロック動作モード制御レジスタの構成を図2 - 11に示します。

図2 - 11 クロック動作モード制御レジスタ (CMC) のフォーマット

アドレス : FFFA0H



注意1. ビット5,3には必ず0を設定してください。

2. XT1発振回路は低消費電力を実現するために増幅度が低い回路となっておりますので下記の点にご注意ください。

- ・ 端子や回路基板には寄生容量が含まれています。したがって実際に使用する回路基板にて発振評価を行い問題がないことを確認してください。
- ・ XT1発振回路のモードを超低消費発振 (AMPHS1=1) で使用する場合は、78K0R/Kx3-L ユーザーズ・マニュアル (U19291J) の電気的特性の章に記載されている推奨発振子をご使用ください。
- ・ XT1端子, XT2端子と発振子との配線は極力短くし、寄生容量, 配線抵抗を小さくしてください。特に超低消費発振 (AMPHS1=1) を選択している場合はご注意ください。
- ・ 回路基板は寄生容量, 配線抵抗の少ない材質で回路を構成してください。
- ・ XT1発振回路の周辺にはできるかぎりV_{SS}と同電位のグランド・パターンを配置してください。
- ・ XT1端子, XT2端子と発振子の信号線は他の信号と交差させないでください。また, 変化する大電流が流れる線と接近させないでください。

- ・高湿度環境における回路基板の吸湿や、基板上での結露によってXT1端子とXT2端子間のインピーダンスが低下し発振に障害が発生する場合があります。このような環境でご使用される場合は回路基板をコーティングするなどの防湿対策を行ってください。
- ・回路基板上をコーティングする場合は、XT1端子、XT2端子間に容量やリークが生じない材料をご使用ください。

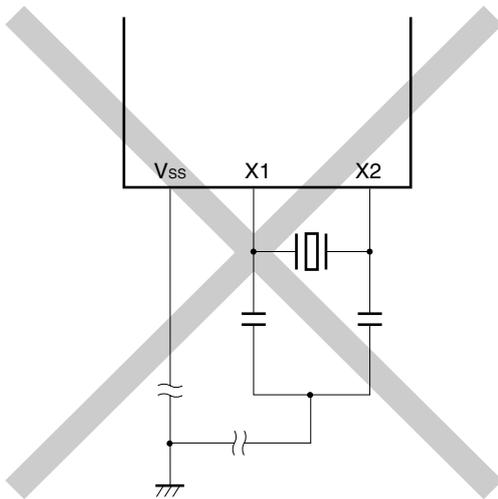
備考1. f_{MX} : 高速システム・クロック周波数

2. x : don't care

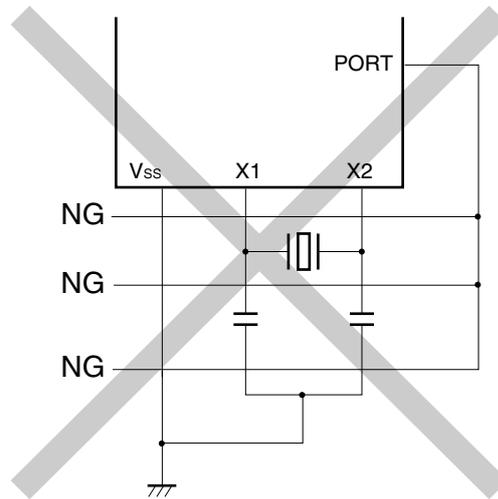
図2 - 12に発振子の接続の悪い例を示します。

図2 - 12 発振子接続の悪い例 (1/2)

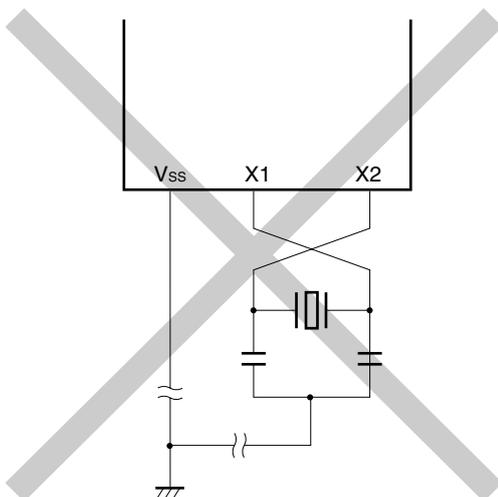
(a) 接続回路の配線が長い



(b) 信号線が交差している



(c) X1, X2の信号線の配線が交差している



(d) X1, X2配線の下に電源/GNDパターンがある

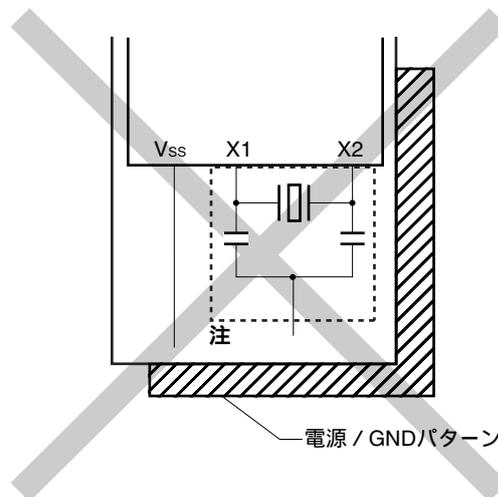
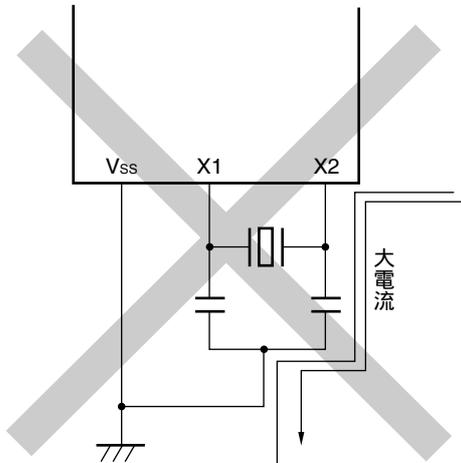
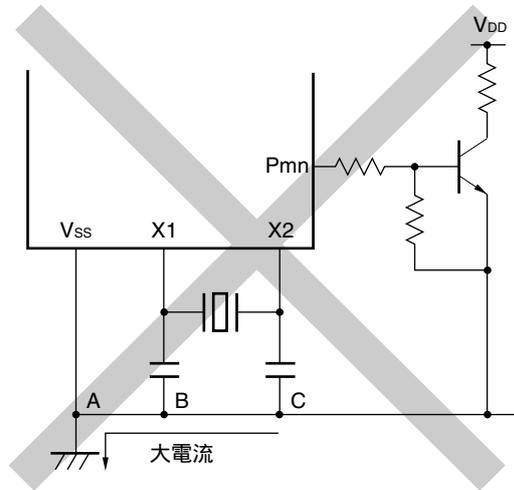


図2 - 12 発振子接続の悪い例 (2/2)

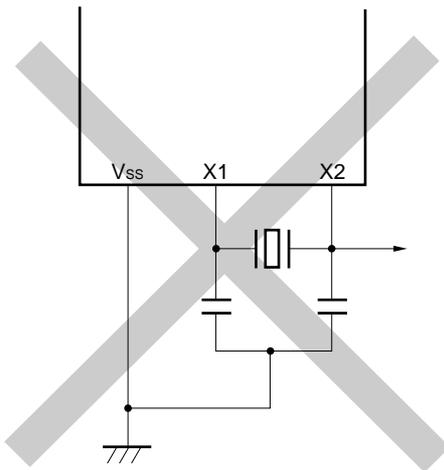
(e) 変化する大電流が信号線に近接している



(f) 発振回路のグランド・ライン上に電流が流れる
(A点, B点, C点の電位が変動する)



(g) 信号を取り出している



注 多層基板や両面基板において, X1, X2端子と発振子の配線部(図中の点線部分)の下には, 電源/GNDパターンを配置しないでください。

容量成分の原因となり, 発振特性に影響を与える配置はしないでください。

備考 サブシステム・クロックをご使用の場合は, X1, X2をXT1, XT2と読み替えてください。また, XT2側に直列に抵抗を挿入してください。

78K0R/Kx3-L特有の消費電力削減機能一覧を表2 - 5に示します。

表2 - 5 78K0R/Kx3-L特有の消費電力削減機能一覧

消費電力削減方法	設定するレジスタ
未使用周辺機能へのクロック供給停止	周辺機能イネーブル・レジスタ (PERn)
フラッシュ・メモリ高速動作昇圧回路の制御	動作スピード・モード制御レジスタ (OSMC)
レギュレータ出力電圧の制御	レギュレータ・モード制御レジスタ (RMC)
1 MHz高速内蔵発振モード	オプション・バイト (000C1H/010C1H)
サブシステム・クロック超低消費発振モード	クロック動作モード制御レジスタ (CMC)

第3章 サンプル・プログラム概要

この章では、78K0R/Kx3-Lの低消費電力化を実現するソフトウェア例であるサンプル・プログラムのファイル構成、概要、使用する内蔵周辺機能、フロー・チャートについて説明します。

3.1 ファイル構成

ダウンロードする圧縮ファイルのファイル構成は、次のようになっています。

ファイル名	説明
main.asm (アセンブリ言語版)	マイコンのハードウェア初期化処理、メイン処理、STOP間欠動作、HALT間欠動作、RTC動作のソース・ファイル
main.c (C言語版)	
op.asm ^注	オプション・バイト設定用アセンブラ・ソース・ファイル (高速内蔵発振クロックの動作クロック、ウォッチドッグ・タイマの動作設定の指定などを行います)

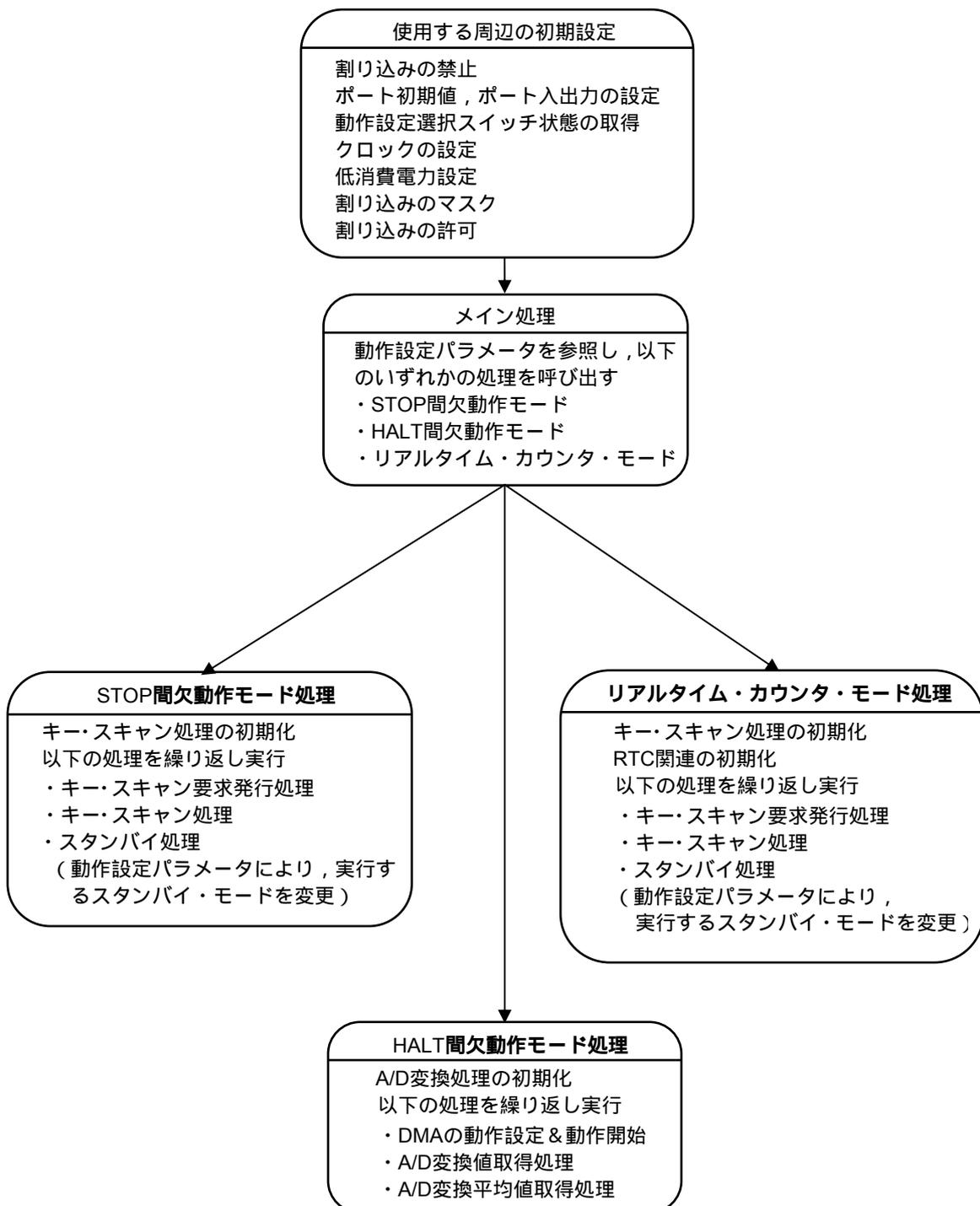
注 本サンプル・プログラムを高速内蔵発振クロックで動作させる場合、op.asm内の該当箇所(000C1H)を、動作させたい発振周波数の設定に変更する必要があります。詳細は5.1 **オプション・バイトの設定**を参照してください。

3.2 プログラムの概要

このサンプル・プログラムでは、初期設定にて、ポート設定、動作設定選択スイッチ状態の取得、パラメータに基づくクロック設定、低消費電力設定などの初期化設定を行います。

初期設定完了後、メイン処理へ分岐し、動作設定パラメータに基づきSTOP間欠動作モード処理(キー・スキャン)、HALT間欠動作モード処理(A/D変換)、リアルタイム・カウンタ・モード処理のいずれかを呼び出します。呼び出し先にて各処理ごとの初期化処理を行い、各モードのメイン処理を繰り返し実行します。詳細について、**図3-1 サンプル・プログラムの状態遷移図**に示します。

図3-1 サンプル・プログラムの状態遷移図



3.3 使用する内蔵周辺機能

本サンプル・プログラムで使用する内蔵周辺機能を次に示します。

- ・ タイマ・アレイ・ユニット (TAUS) のチャンネル0 (TM00) :
インターバル・タイマ・モードにて、約10 ms周期でのキー・スキャン要求を発行するために使用します。
- ・ A/Dコンバータ :
ANI9アナログ入力ポートのA/D変換に使用します。
- ・ DMAチャンネル0 :
A/D変換結果をRAM領域への16ビット転送用に使用します。
- ・ リアルタイム・カウンタ :
時計機能の実行、また、デバッグ用に1 Hz周期の信号を出力するために使用します。

3.4 各動作モードの説明

本サンプル・プログラムでは、スイッチの切り替えにより、動作モード、CPU/周辺ハードウェア・クロックの種類、クロックの発振周波数、スタンバイ・モード、動作電圧を指定します。

動作モードの説明を以下に示します。

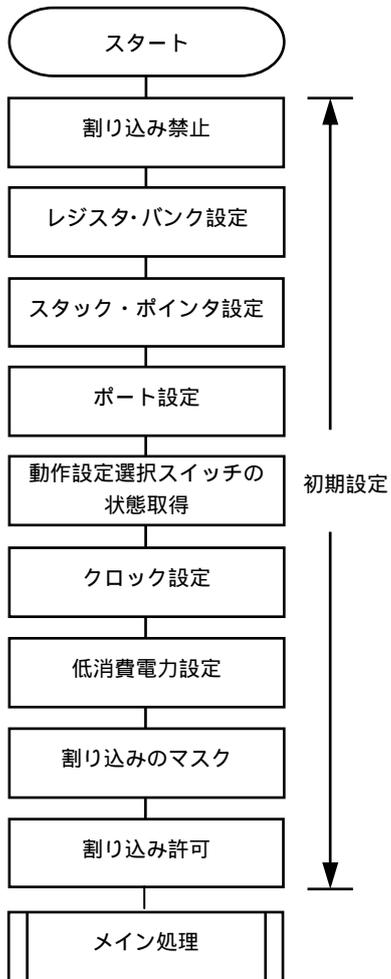
- | | |
|-------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------|
| STOP間欠動作モード : | キー・スキャンによりスタンバイ・モードへの遷移と復帰を行います。スタンバイにSTOPモードを使用したときに最も消費電力を削減できますが、各モードの消費電力を比較するために通常動作モード (スタンバイなし)、HALTモード、サブHALTモード、STOPモードのすべてで動作確認を行えるようになっています。 |
| HALT間欠動作モード : | 一定回数A/D変換を用い、A/D変換完了後にスタンバイ・モードから復帰します。スタンバイ・モードにHALTモードを使用したときに最も消費電力を削減できますが、比較のために通常動作モード (スタンバイなし) で動作確認を行えるようになっています。 |
| リアルタイム・カウンタ・モード : | キー・スキャンによりスタンバイ・モードへの遷移と復帰を行います。STOPモード時とサブHALTモード時においてリアルタイム・カウンタの動作確認と消費電力の測定が可能です。 |

3.5 フロー・チャート

このサンプル・プログラムのフロー・チャートを次に示します。

3.5.1 初期化関連

<リセット解除後の使用する周辺の初期設定処理>



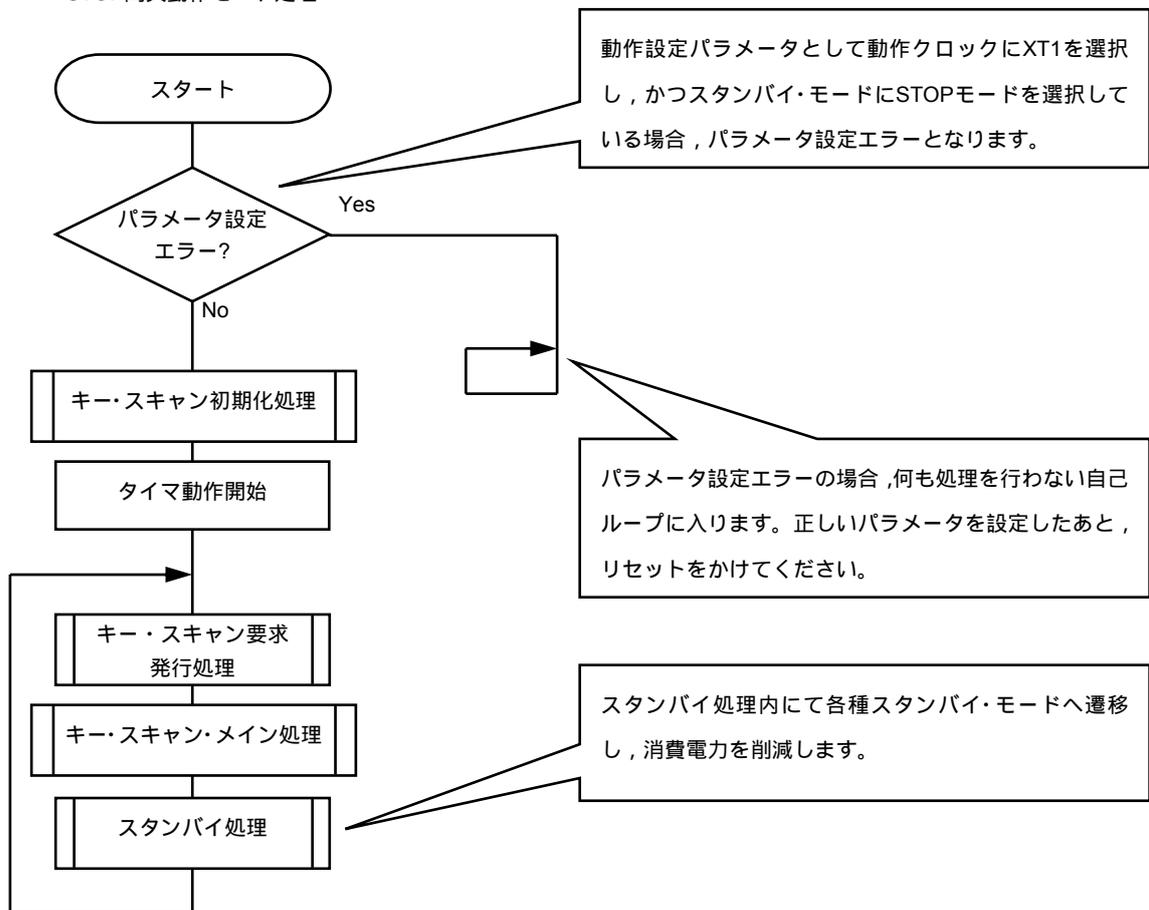
3.5.2 メイン処理

<メイン処理>



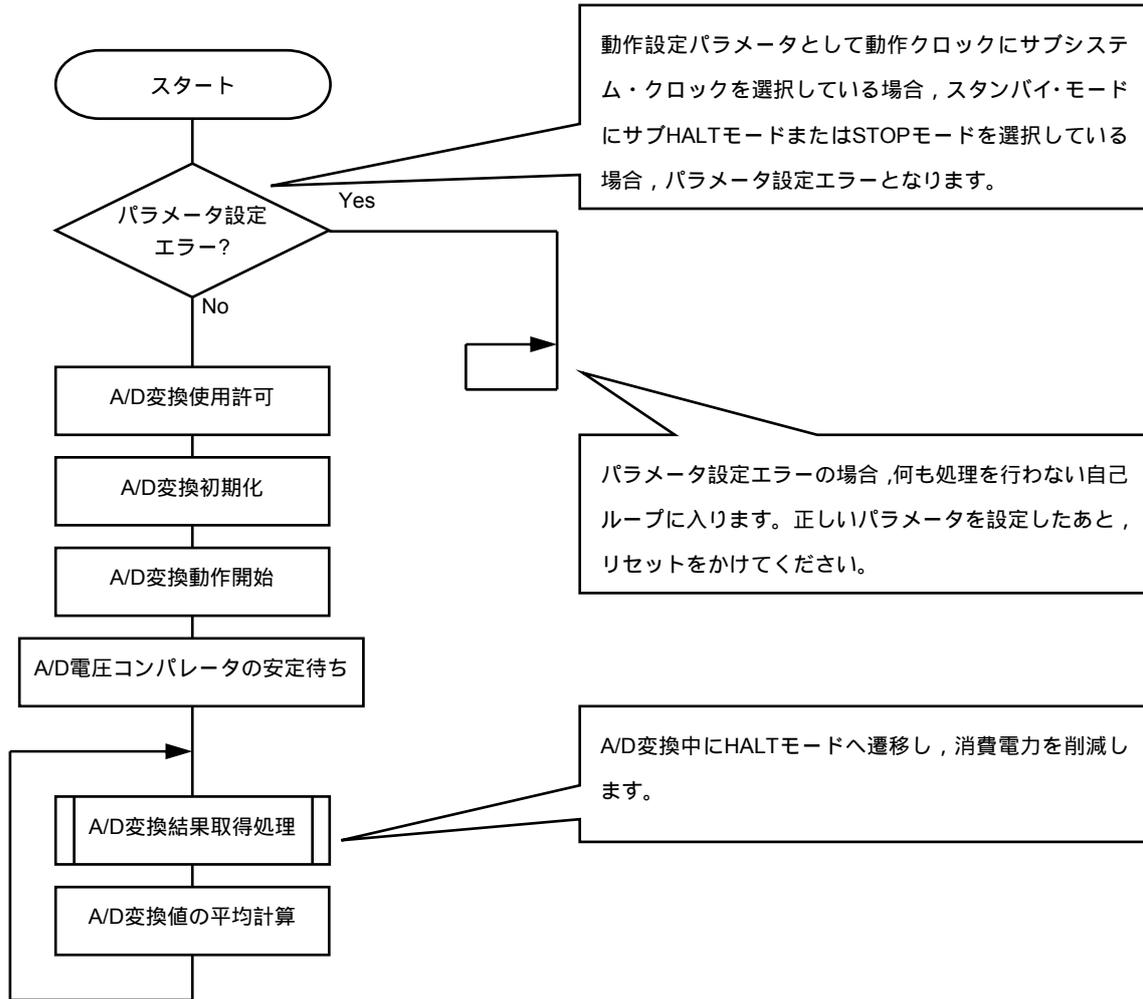
3.5.3 STOP間欠動作モード処理関連

<STOP間欠動作モード処理>

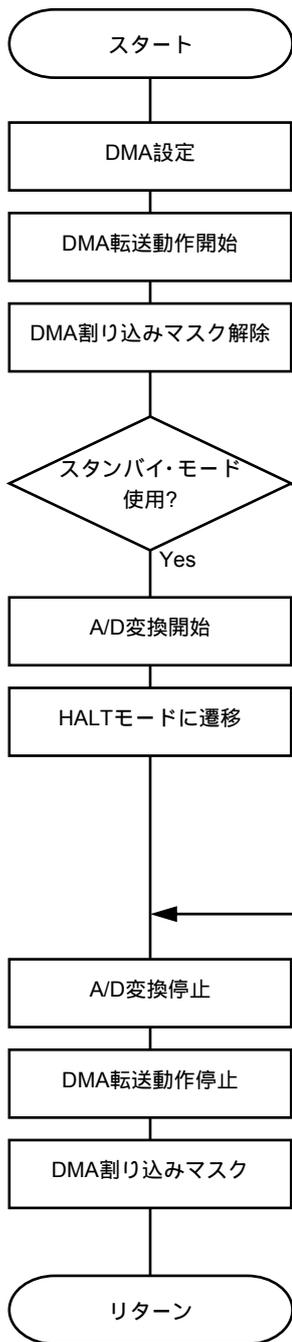


3.5.4 HALT間欠動作モード処理関連

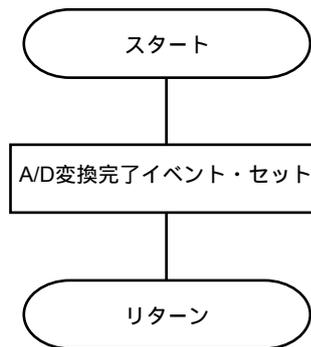
< HALT間欠動作モード処理 >



< A/D変換結果取得処理 >



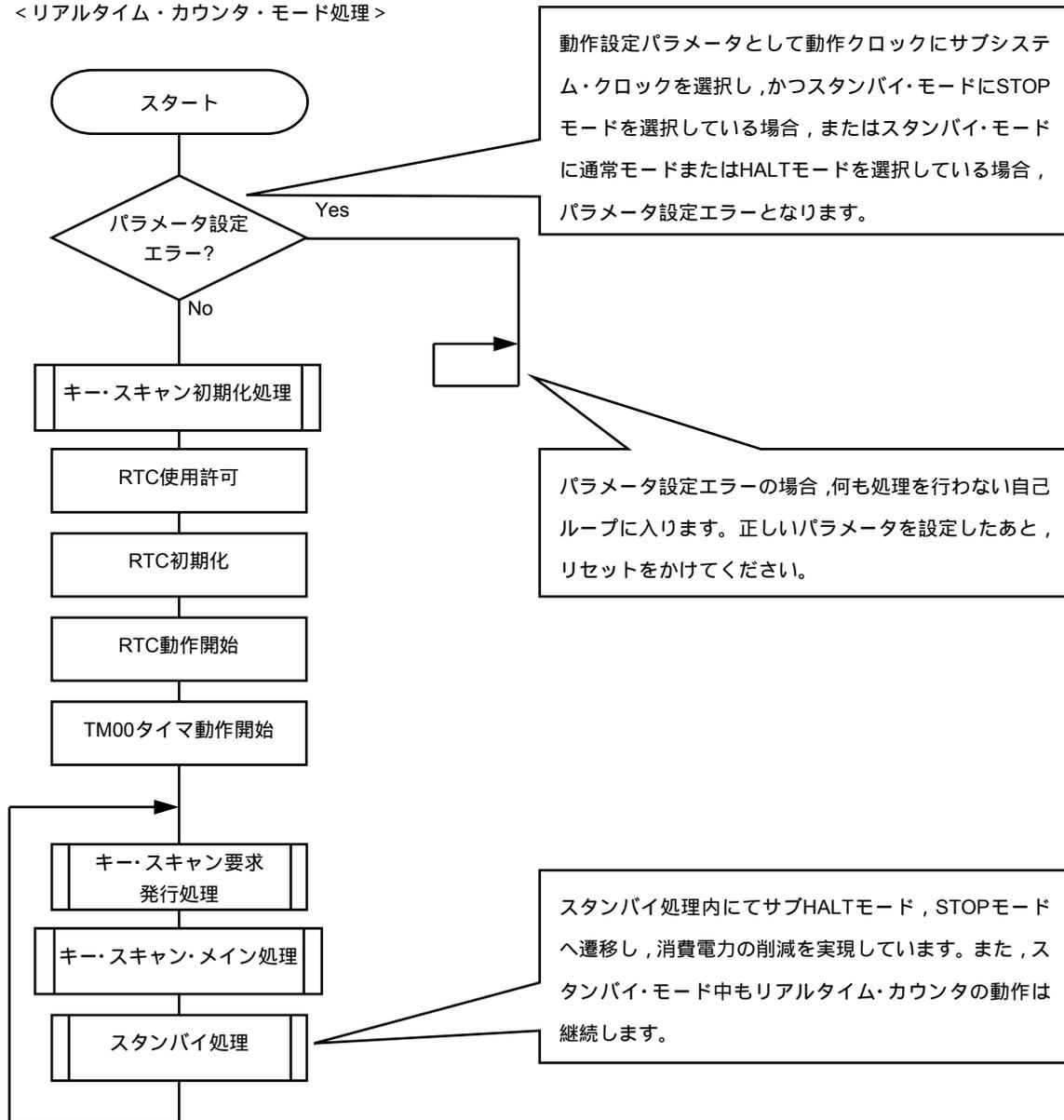
< DMA転送完了割り込み処理 (INTDMA0使用) >



DMA転送完了割り込み処理にてA/D変換完了イベントがセットされるまでウエイトします。

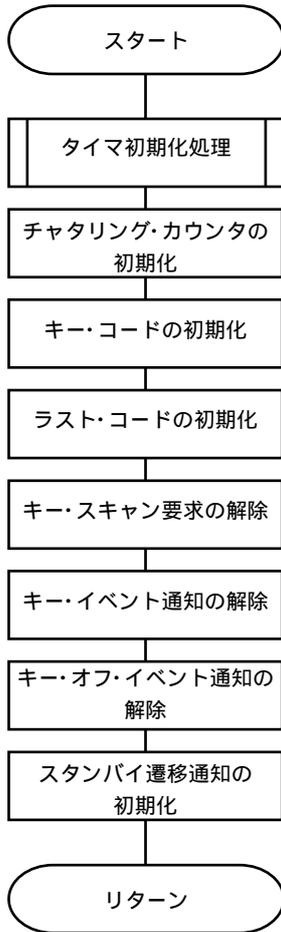
3.5.5 リアルタイム・カウンタ・モード処理関連

<リアルタイム・カウンタ・モード処理>



3.5.6 キー・スキャン処理関連

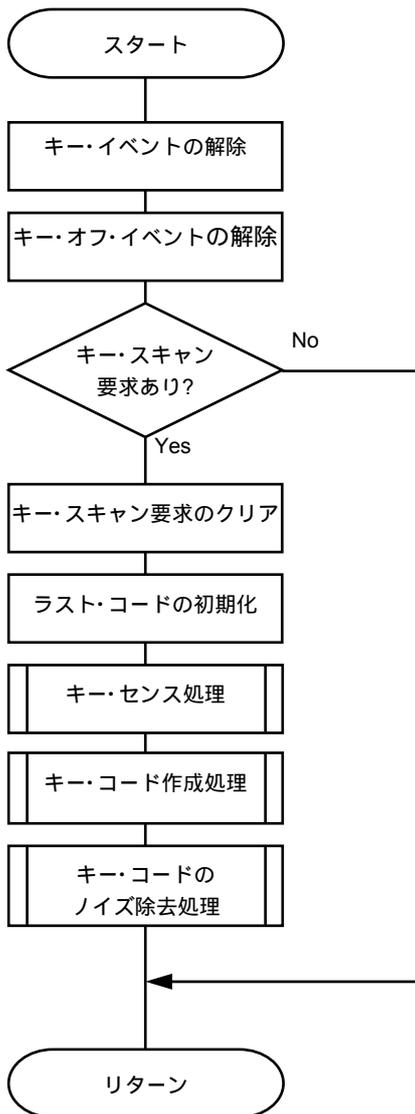
<キー・スキャン初期化処理>



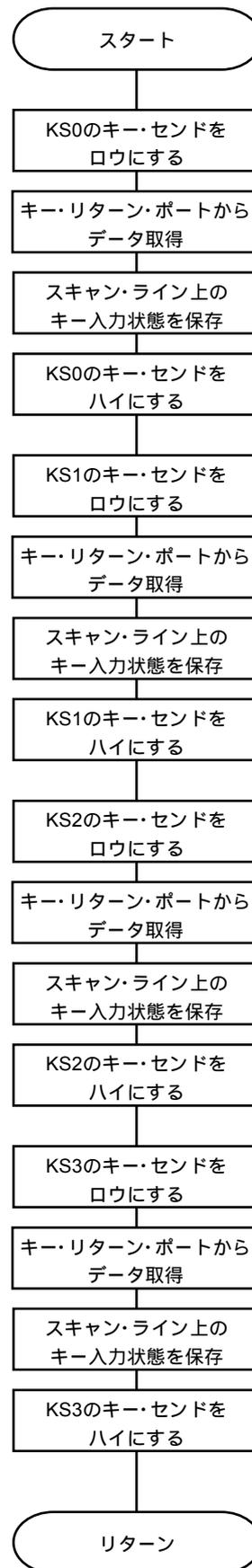
<タイマ初期化処理>



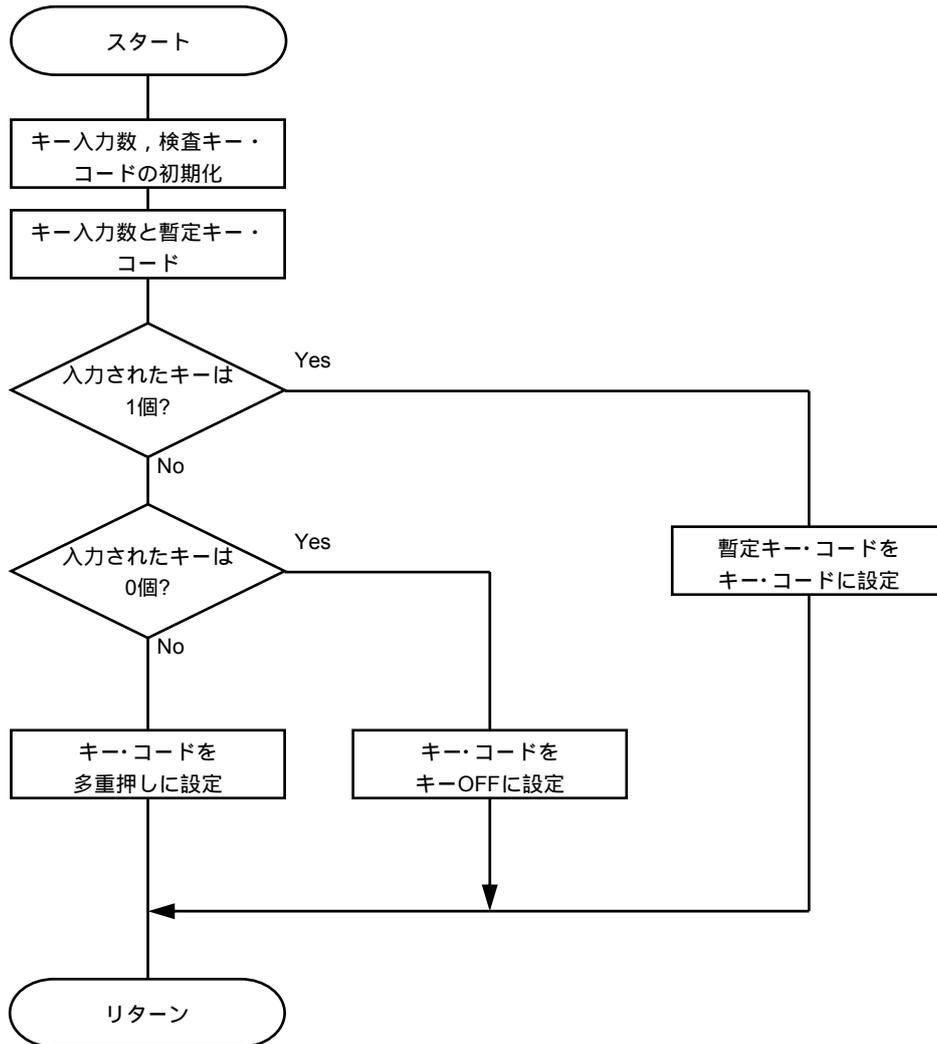
<キー・スキャン・メイン処理>



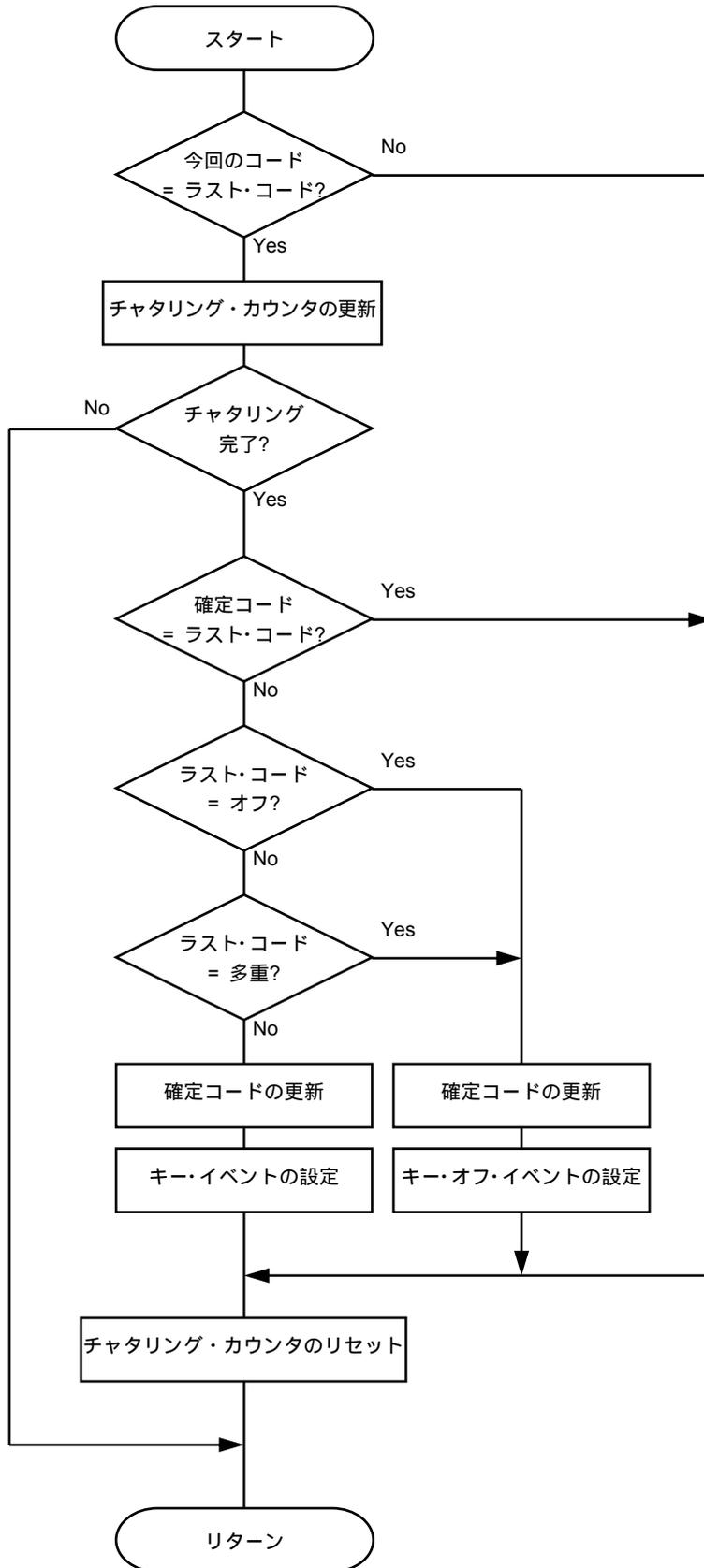
<キー・センス処理>



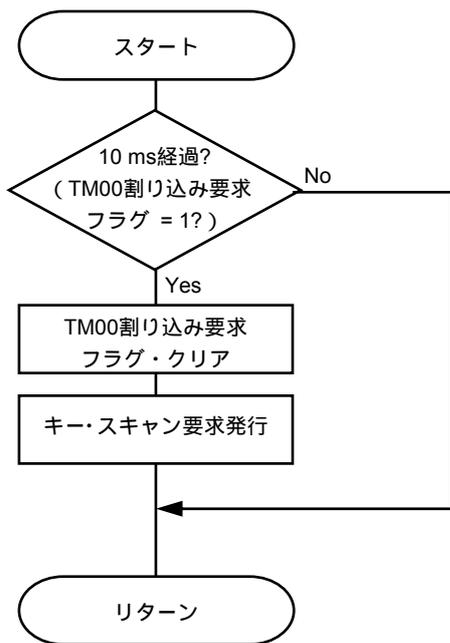
<キー・コード作成処理>

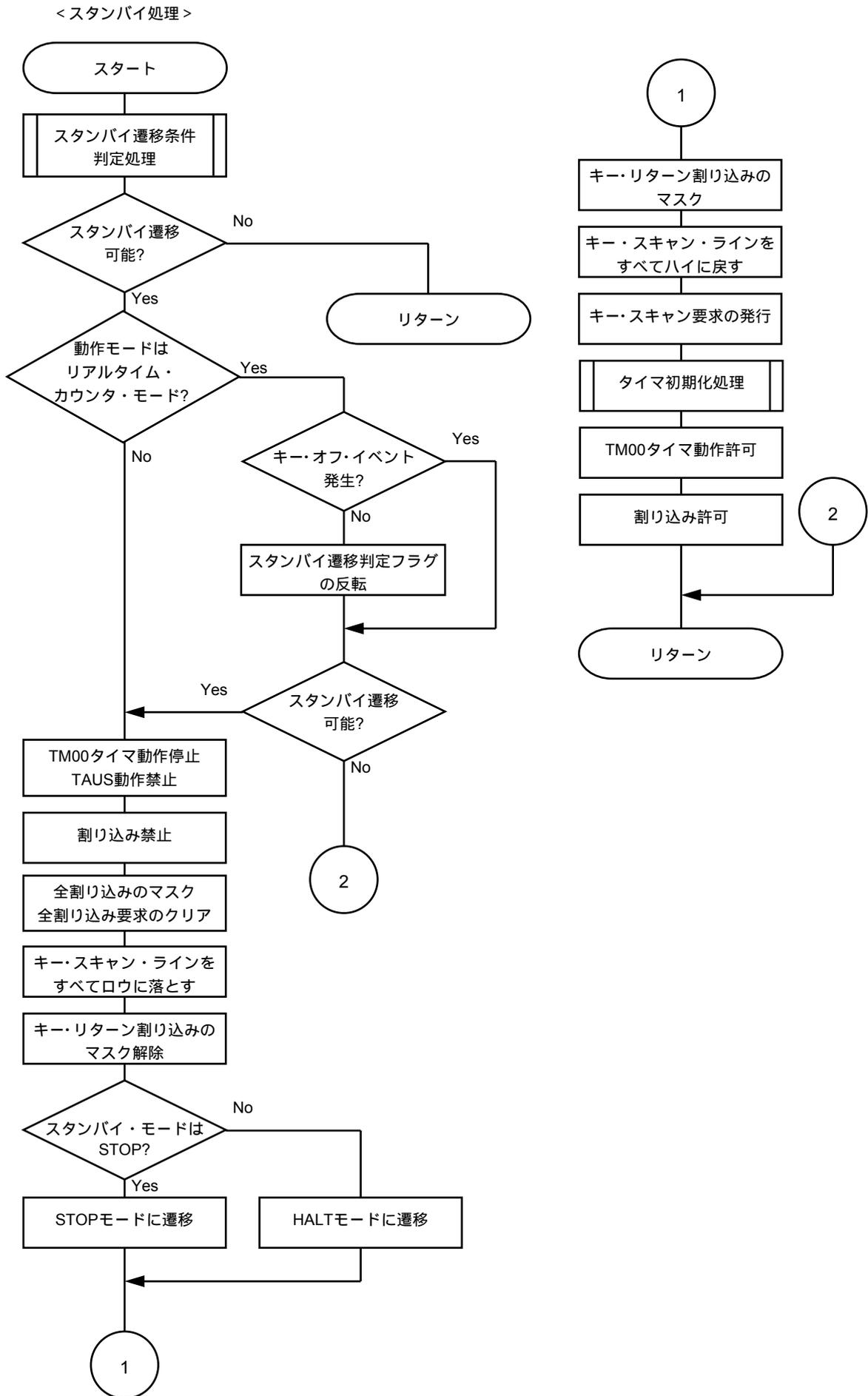


<キー・コードのノイズ除去処理

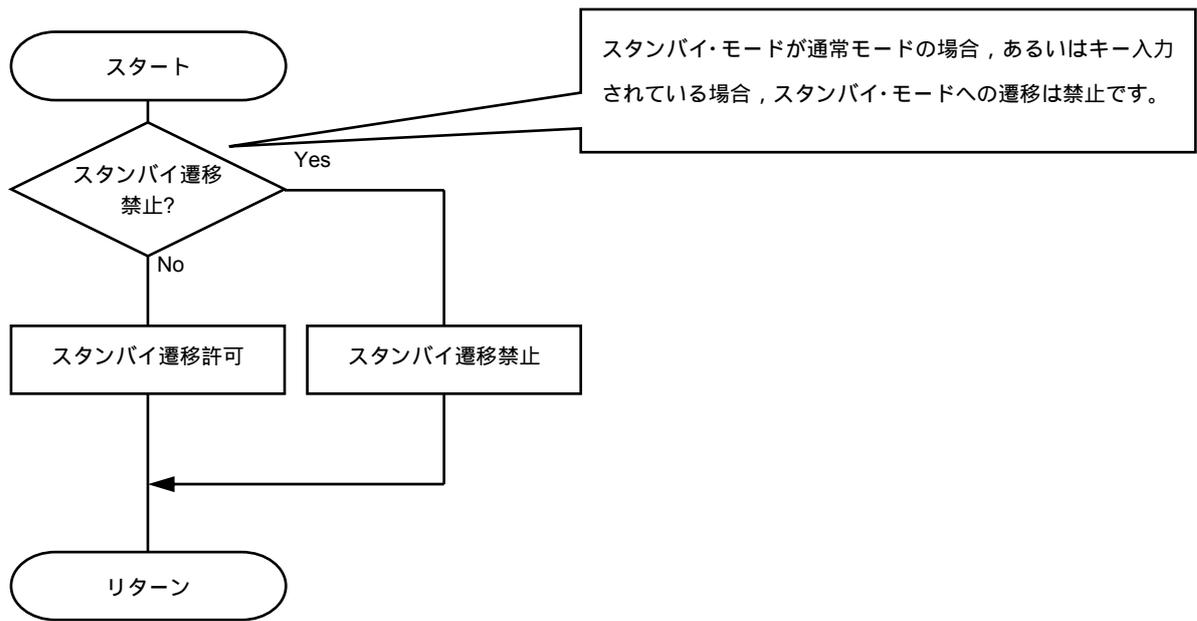


<キー・スキャン要求発行処理>





<スタンバイ遷移条件判定処理>



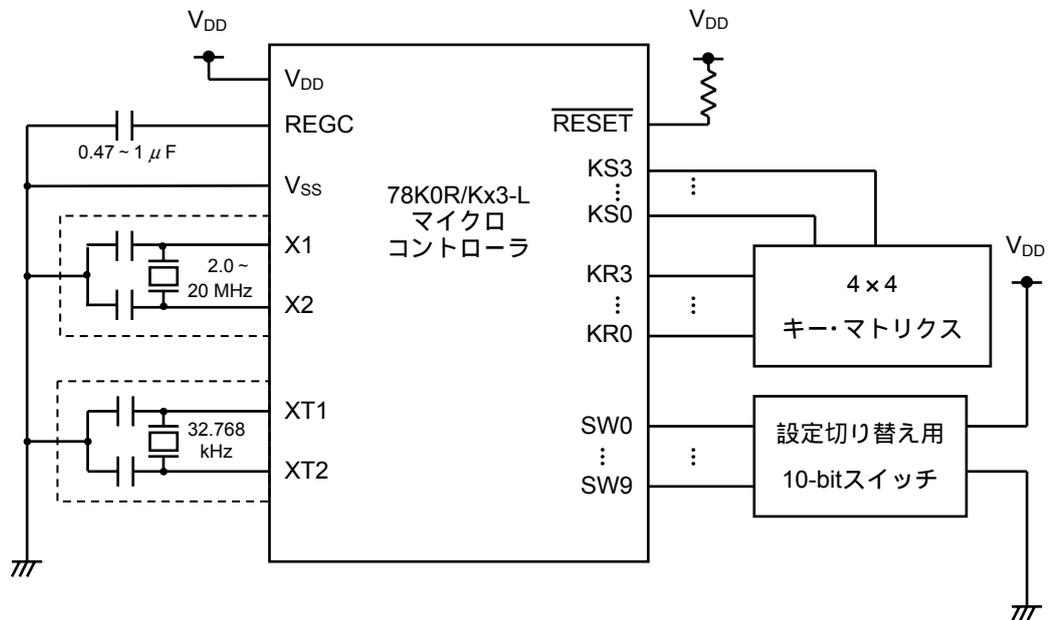
第4章 動作環境

この章ではサンプル・プログラムを動作させるために必要な環境について説明します。

4.1 システム全体の回路図

システム全体の回路図を次に示します。図中で示されていない未使用端子についてはプログラムで出力モードに設定しています。

図4 - 1 システム全体の回路図



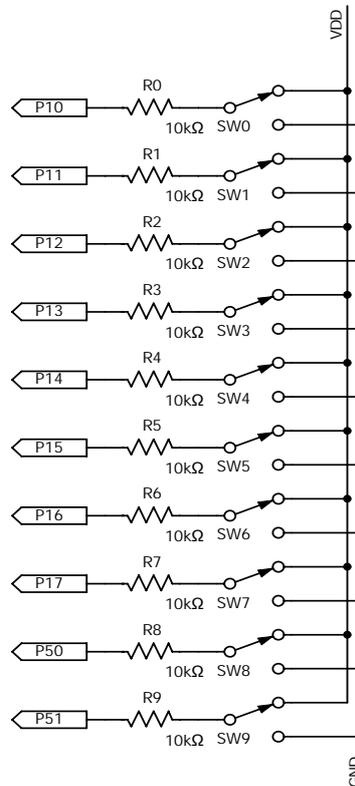
注意 78K0R/KC3-Lマイクロ・コントローラにはP14-P17が存在しないため、本サンプル・プログラムをそのままご使用いただけません。

4.2 動作設定選択スイッチ

4.2.1 動作設定選択スイッチ回路図

動作設定選択スイッチの回路図を次に示します。

図4-2 動作設定選択スイッチの回路図



注意 78K0R/KC3-Lマイクロ・コントローラにはP14-P17が存在しないため、本サンプル・プログラムをそのままご使用いただけません。

4.2.2 動作設定選択スイッチで指定する項目について

各SWで指定する項目について、下記に示します。

(1) 動作モードの指定

SW8, SW9で動作モードの指定を行います。

SW9 (P51)	SW8 (P50)	動作モード
Low	Low	STOP間欠動作モード
Low	High	HALT間欠動作モード
High	Low	リアルタイム・カウンタ・モード
High	High	設定禁止

(2) CPU/周辺ハードウェア・クロックの指定

SW7, SW6でCPU/周辺ハードウェア・クロックの指定を行います。

SW7 (P17)	SW6 (P16)	CPU/周辺ハードウェア・クロック
Low	Low	高速システム・クロック
Low	High	高速内蔵発振クロック
High	Low	サブシステム・クロック
High	High	設定禁止

(3) 発振周波数の指定

SW5, SW4で発振周波数の指定を行います。

SW5 (P15)	SW4 (P14)	使用する発振周波数
Low	Low	2 MHz or 1 MHz (高速内蔵発振クロック)
Low	High	10 MHz or 8 MHz (高速内蔵発振クロック)
High	Low	20 MHz
High	High	32.768 kHz (サブシステム・クロック)

(4) スタンバイ・モードの指定

SW3, SW2でスタンバイ・モードの指定を行います。なお、本サンプル・プログラムでは、動作モードにより使用可能なスタンバイ・モードが異なります。使用するスタンバイ・モードを正しく設定してください。

SW3 (P13)	SW2 (P12)	スタンバイ・モード
Low	Low	通常動作
Low	High	HALTモード
High	Low	サブHALTモード
High	High	STOPモード

(5) 使用する電源電圧 (V_{DD}) の指定

SW1, SW0で使用する電源電圧の指定を行います。なお、本サンプル・プログラムでは、使用する電源電圧 (V_{DD}) により動作可能な発振周波数やA/D変換速度が異なります。使用する電源電圧 (V_{DD}) を正しく設定してください。

SW1 (P11)	SW0 (P10)	電源電圧 (V_{DD})
Low	Low	5.0 [V]
Low	High	3.0 [V]
High	Low	1.8 [V]
High	High	設定禁止

各動作モードとSW設定の一覧を表4 - 1に示します。

表4 - 1 各動作モードとSW設定一覧

設定項目	SW設定値		設定されるモードおよび値
動作モード設定	SW9	SW8	
	0	0	STOP間欠動作モード
	0	1	HALT間欠動作モード
	1	0	リアルタイム・カウンタ・モード
	1	1	設定禁止
CPU / 周辺ハードウェア・クロックの設定	SW7	SW6	
	0	0	高速システム・クロック
	0	1	高速内蔵発振クロック
	1	0	サブシステム・クロック
	1	1	設定禁止
使用周波数設定	SW5	SW4	
	0	0	2 MHz or 1 MHz (高速内蔵発振クロック)
	0	1	10 MHz or 8 MHz (高速内蔵発振クロック)
	1	0	20 MHz (高速内蔵発振クロック)
	1	1	32.768 kHz (サブシステム・クロック)
スタンバイ・モード設定	SW3	SW2	
	0	0	通常動作
	0	1	HALTモード
	1	0	サブHALTモード
	1	1	STOPモード
動作電圧設定	SW1	SW0	
	0	0	5.0 [V]
	0	1	3.0 [V]
	1	0	1.8 [V]
	1	1	設定禁止

注意 次の設定値の組み合わせは正常に動作しません。正しい設定値を選択し直してから、リセットをかけてください。

+ , + , + , + , + , + , + , + , +

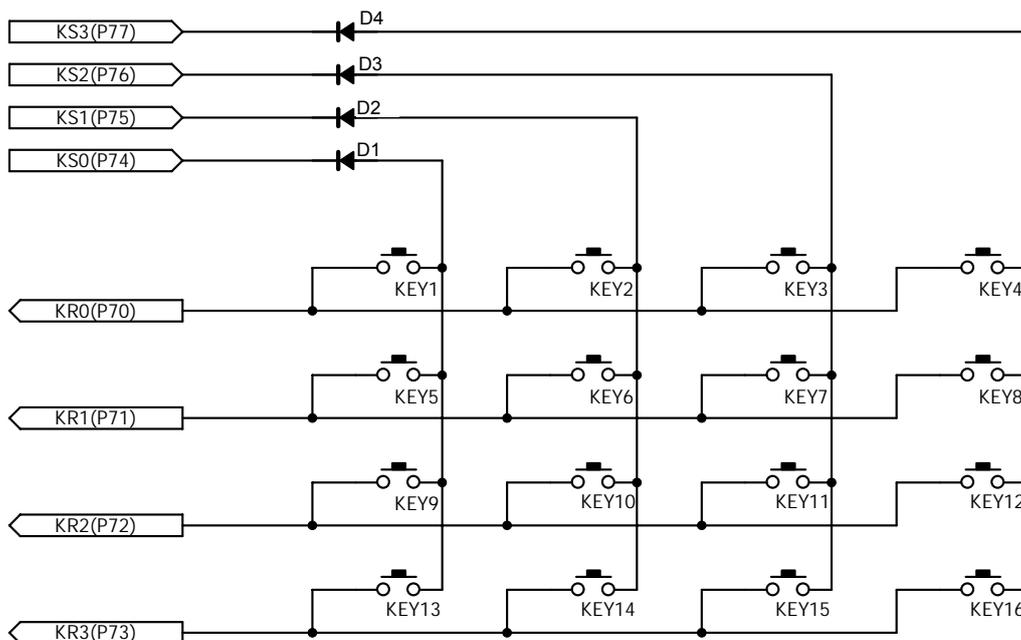
4.3 キー・マトリクス

使用するキー・マトリクスの構成を次に示します。また、キー・マトリクスの回路図を図4-3に示します。

キー・センド キー・リターン	KS0 (P74)	KS1 (P75)	KS2 (P76)	KS3 (P77)
KR0 (P70)	'KEY1'	'KEY2'	'KEY3'	'KEY4'
KR1 (P71)	'KEY5'	'KEY6'	'KEY7'	'KEY8'
KR2 (P72)	'KEY9'	'KEY10'	'KEY11'	'KEY12'
KR3 (P73)	'KEY13'	'KEY14'	'KEY15'	'KEY16'

本サンプル・プログラムではキー入力の有無のみを使用しており、どのキーを入力しても同じ処理を実行します。入力されたキーに応じて処理を変更する場合は、ソース上にて必要な処理を追加してください。

図4-3 キー・マトリクスの回路図



注意 78K0R/KC3-Lマイクロ・コントローラにはP76, P77が存在しないため、本サンプル・プログラムをそのままご使用いただけません。

第5章 設定方法について

この章では、ソース上でのオプション・バイト、ベクタ・テーブル、スタック・ポインタ、クロック設定と消費電力を削減する設定について説明します。なお、AsmソースとCソースで処理内容に差異がないため、Asmソースについてのみ処理説明を行います。

レジスタ設定方法などの詳細については、78K0R/Kx3-L **ユーザズ・マニュアル** (U19291J) を参照してください。

なお、レジスタ設定例において、黒地に白抜き文字の部分が本サンプル・プログラムでの設定値となります。

【例】

ウォッチドッグ・タイマのカウンタ動作制御

0	HALT/STOPモード時、カウンタ動作停止
1	HALT/STOPモード時、カウンタ動作許可

5.1 オプション・バイトの設定

オプション・バイトの設定は、op.asm内で行われます。オプション・バイトで、次の項目を設定します。

(1) ユーザ・オプション・バイト

- ・ウォッチドッグ・タイマの設定
- ・リセット解除時（電源立ち上げ時）のLVIの設定
- ・高速内蔵発振クロックの周波数設定

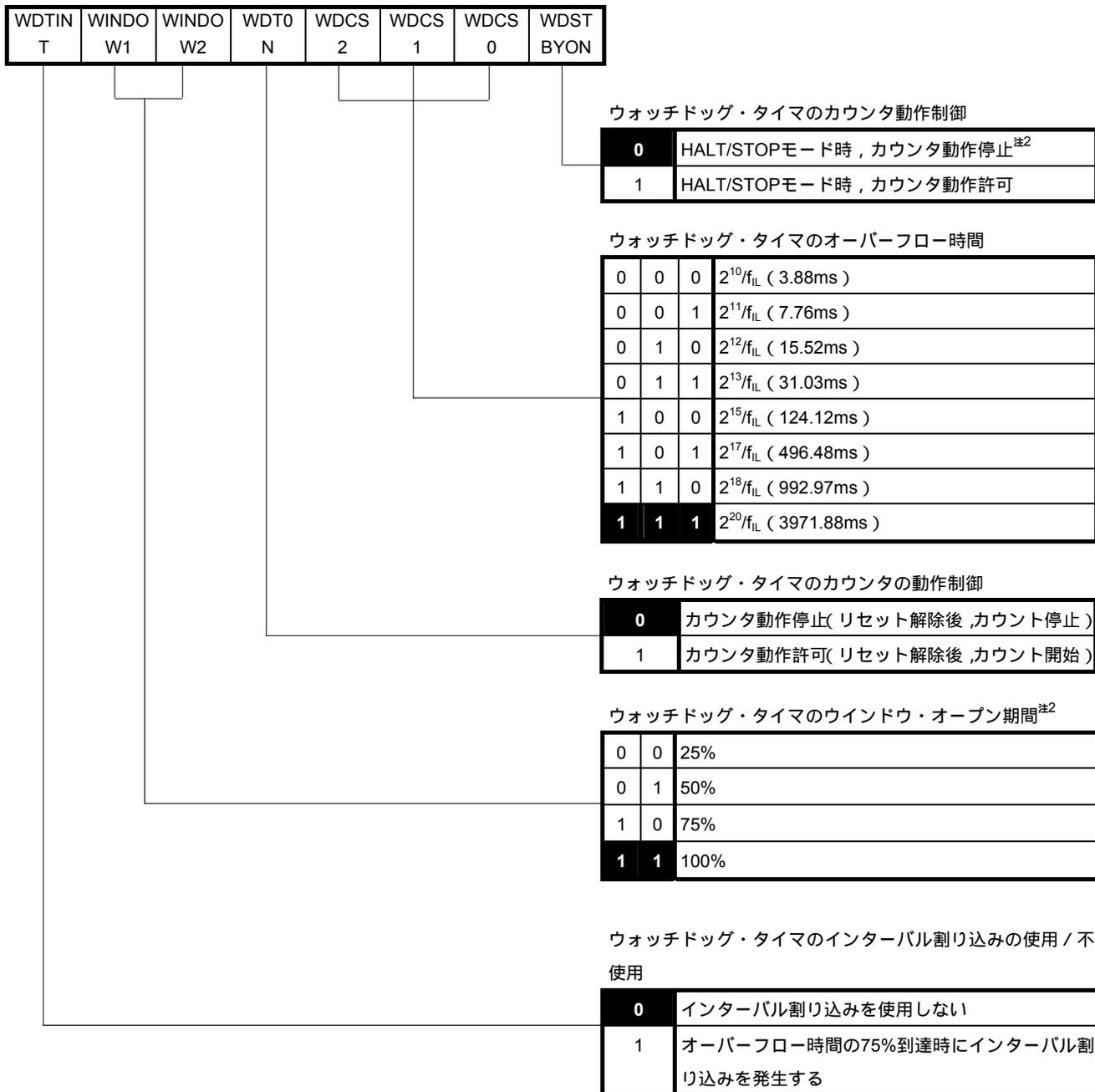
(2) オンチップ・デバッグ・ユーザ・オプション・バイト

オンチップ・デバッグの動作制御

ユーザ・オプション・バイト (000C0H/010C0H) のフォーマットを図5 - 1に示します。本サンプル・プログラムではウォッチドッグ・タイマを未使用としています。

図5 - 1 ユーザ・オプション・バイトのフォーマット (000C0H/010C0H)

アドレス : 000C0H/010C0H^{注1}

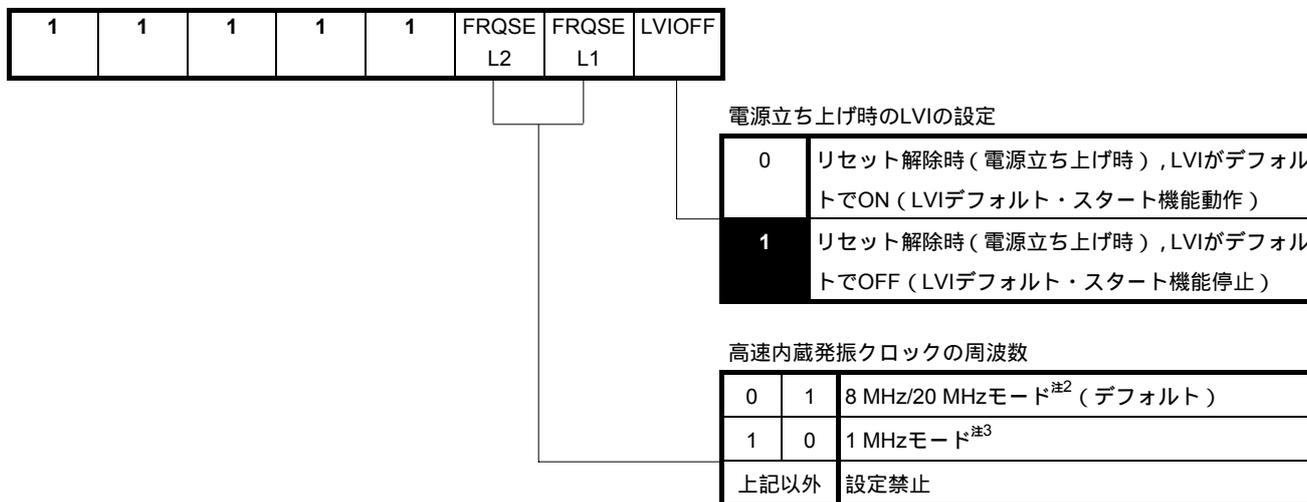


- 注1. ブート・スワップ時は, 000C0Hと010C0Hが切り替わるので, 010C0Hにも000C0Hと同じ値を設定してください。
2. WDSTBYON = 0のときは, WINDOW1, WINDOW0の値に関係なく, ウインドウ・オープン期間100 %となります。

ユーザ・オプション・バイト (000C1H/010C1H) のフォーマットを図5 - 2に示します。本サンプル・プログラムでは電源立ち上げ時の低電圧検出機能を無効にしています。また、高速内蔵発振クロックの発振周波数は1 MHzモードと8 MHz/20 MHzモードのどちらかを選択してください。

図5 - 2 ユーザ・オプション・バイトのフォーマット (000C1H/010C1H)

アドレス : 000C1H/010C1H^{注1}



- 注1. ブート・スワップ時は、000C1Hと010C1Hが切り替わるので、010C1Hにも000C1Hと同じ値を設定してください。
2. 8 MHz/20 MHzモードを選択した場合、リセット解除後は8 MHzの高速内蔵発振クロックが自動的に発振を開始します。20 MHz高速内蔵発振クロックで動作する場合はその後、20 MHz高速内蔵発振制御レジスタで設定してください。
マイコン動作中に1 MHz高速内蔵発振クロックに変更することはできません。
3. 1 MHzモードを選択した場合、リセット解除後は1 MHz高速内蔵発振クロックで動作致します。
マイコン動作中に8 MHz高速内蔵発振クロック、20 MHz高速内蔵発振クロックに変更することはできません。

ユーザ・オプション・バイト (000C2H/010C2H) のフォーマットを図5 - 3に示します。

図5 - 3 ユーザ・オプション・バイトのフォーマット (000C2H/010C2H)

アドレス : 000C2H/010C2H^注

1	1	1	1	1	1	1	1
---	---	---	---	---	---	---	---

注 000C2Hは予約領域なので、必ずFFHを設定してください。またブート・スワップ時は、000C2Hと010C2Hが切り替わるので、010C2HにもFFHを設定してください。

オンチップ・デバッグ・オプション・バイト (000C3H/010C3H) のフォーマットを図5 - 4に示します。オンチップ・デバッグの使用状況により設定値を変更してください。

図5 - 4 オンチップ・デバッグ・オプション・バイトのフォーマット (000C3H/010C3H)

アドレス : 000C3H/010C3H^注

OCDE NSET	0	0	0	0	1	0	OCDE RDS
--------------	---	---	---	---	---	---	-------------

オンチップ・デバッグ動作制御

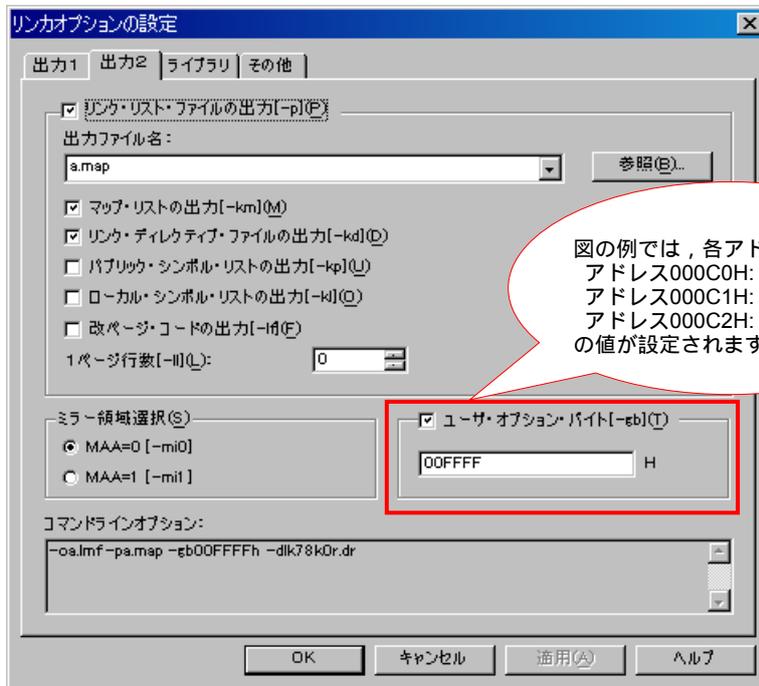
0	0	オンチップ・デバッグ動作禁止
0	1	設定禁止
1	0	オンチップ・デバッグ動作許可, オンチップ・デバッグ・セキュリティID認証失敗時にフラッシュ・メモリのデータを消去する
1	1	オンチップ・デバッグ動作許可, オンチップ・デバッグ・セキュリティID認証失敗時にフラッシュ・メモリのデータを消去しない

注 ブート・スワップ時は, 000C3Hと010C3Hが切り替わるので, 010C3Hにも000C3Hと同じ値を設定してください。

オプション・バイトはリンカ・オプションで設定することも可能です。

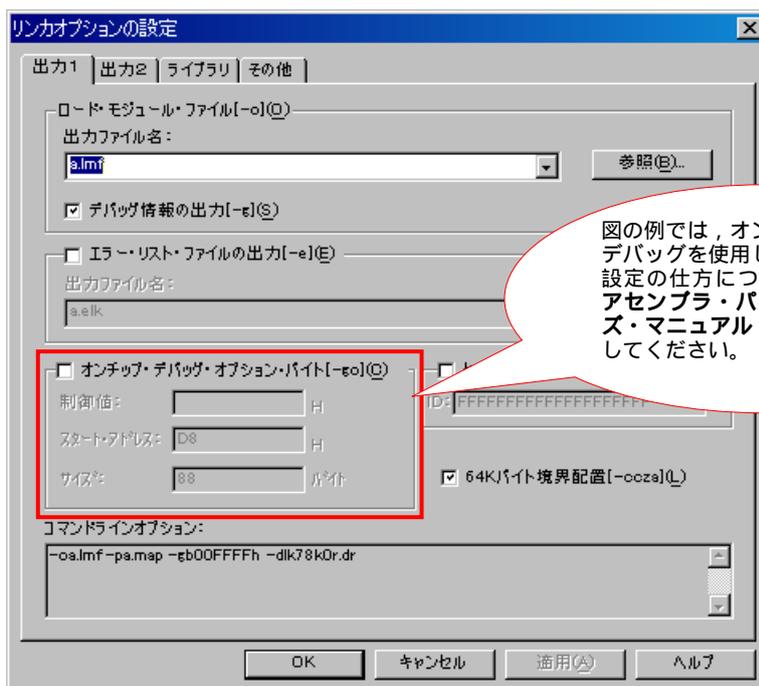
(1) ユーザ・オプション・バイトの設定

PM+の「ツール リンカオプションの設定」にて，“出力2”のタブを選択し，ユーザ・オプション・バイトのチェックを有効にし，値を指定します。



(2) オンチップ・デバッグ・オプション・バイトの設定

PM+の「ツール リンカオプションの設定」にて，“出力1”のタブを選択し，オンチップ・デバッグ・オプション・バイトのチェックを有効にし，値を指定します。



5.2 ベクタ・テーブルの設定

ベクタ・テーブル領域は、リセットや各割り込み要求発生により分岐するときのプログラム・スタート・アドレスを格納する領域です。

このサンプル・プログラムでは、DMA0転送完了割り込み処理とリセット・スタート時に使用するリセット・ベクタのみ設定しています。この設定は、アセンブリ言語で記述するときに必要な設定です。C言語で記述する場合は、pragma指令にてリセット・ベクタを指定する必要があります。詳細については、CC78K0R 言語編 ユーザーズ・マニュアル (U18548J) を参照してください。

【例】 リセット・スタート時に使用するリセット・ベクタのみ設定 (サンプル・プログラムの設定と同内容)

				アドレス	機能名
XVECT1		CSEG	AT 0000H		
	DW	IRESET		; 00000H	RESET入力, POC, LVI, WDT, TRAP
XVECT2		CSEG	AT 0004H		
	DW	IRESET		; 00004H	INTWDTI
	DW	IRESET		; 00006H	INTLVI
	DW	IRESET		; 00008H	INTP0
	DW	IRESET		; 0000AH	INTP1
	DW	IRESET		; 0000CH	INTP2
	DW	IRESET		; 0000EH	INTP3
	DW	IRESET		; 00010H	INTP4
	DW	IRESET		; 00012H	INTP5
	DW	IRESET		; 00014H	INTTMAD
	DW	IRESET		; 00016H	INTCMP0
	DW	IRESET		; 00018H	INTCMP1
	DW	IDMA0		; 0001AH	INTDMA0
	DW	IRESET		; 0001CH	INTDMA1
	DW	IRESET		; 0001EH	INTST0
	DW	IRESET		; 00020H	INTSR0/INTCSI01
	DW	IRESET		; 00022H	INTSRE0
	DW	IRESET		; 00024H	INTST1/INTCSI10/INTIIC10
	DW	IRESET		; 00026H	INTSR1
	DW	IRESET		; 00028H	INTSRE1
	DW	IRESET		; 0002AH	INTIICA
	DW	IRESET		; 0002CH	INTTM00
	DW	IRESET		; 0002EH	INTTM01
	DW	IRESET		; 00030H	INTTM02
	DW	IRESET		; 00032H	INTTM03
	DW	IRESET		; 00034H	INTAD
	DW	IRESET		; 00036H	INTRTC
	DW	IRESET		; 00038H	INTRTCI
	DW	IRESET		; 0003AH	INTKR
XVECT3		CSEG	AT 0040H		
	DW	IRESET		; 00040H	INTMD
	DW	IRESET		; 00042H	INTTM04
	DW	IRESET		; 00044H	INTTM05
	DW	IRESET		; 00046H	INTTM06
	DW	IRESET		; 00048H	INTTM07
	DW	IRESET		; 0004AH	INTP6
	DW	IRESET		; 0004CH	INTP7
XBRK		CSEG	AT 0007EH		
	DW	IRESET		; 0007EH	BRK

リセット解除後、プログラムは、リセット・ベクタで指定したアドレス (上記では「IRESET」) からスタートします。

このサンプル・プログラムでは、ベクタ・テーブル・アドレスの00000Hと0001AH以外は使用しません。残りのベクタ・テーブル・アドレスには、00000Hと同様に、すべて「IRESET」を設定しています。このように設定することにより、万が一、意図しない割り込みが発生した場合でも、「IRESET」に分岐し、リセット解除後と同じ処理が行われます。

5.3 スタック・ポインタの設定

スタック領域は、プログラム・カウンタ、レジスタ値、PSW（プログラム・ステータス・ワード）などのデータを、一時的に格納するメモリ領域です。スタック領域は、内部高速RAM領域のみ指定できます。このスタック領域の先頭アドレスはスタック・ポインタで設定し、スタック領域を確保します。

スタック領域は、次の命令実行および割り込み時に使用します。

- ・ PUSH, CALL, CALLT, BRK, 割り込み : スタック領域へデータ退避
- ・ POP, RET, RETI, RBRK : スタック領域からデータ復帰

スタック領域の確保は、アセンブリ言語で記述するときに必要な設定です。C言語で記述する場合は、スタートアップ・ルーチンにてスタック領域が自動的に確保されるため、設定は不要です。

【例 1】 RAM領域のFFEC0H- FFEDFH (32バイト) を、スタック領域として使用する場合

DSTACK	DSEG	AT 0FFEC0H	} RAM領域に スタック領域確保
RSTACK:	DS	20H	
CSP:	:	:	
XMAIN	CSEG	UNIT	} リセット解除後に スタック・ポインタ設定
IRESET:	:	:	
MOVW	SP,	#LOWW CSP	

この例では、スタック・ポインタにはFFEE0H (= FFEC0H + 20H) のアドレスが指定されます。

上記の記述により、RAM領域の末端の32バイト (FFEC0H- FFEDFH) をスタック領域として確保することが可能となります。

【例 2】 RAM領域のFFE00H- FFE1FH (32バイト) を、スタック領域として使用する場合
(サンプル・プログラムの設定と同内容)

DSTACK	DSEG	AT 0FFE00H	} RAM領域に スタック領域確保
RSTACK:	DS	20H	
CSP:	:	:	
XMAIN	CSEG	UNIT	} リセット解除後に スタック・ポインタ設定
IRESET:	:	:	
MOVW	SP,	#LOWW CSP	

この例では、スタック・ポインタにはFFE20H (= FFE00H + 20H) のアドレスが指定されます。この設定では、saddr領域を避けて、スタック領域を確保できます。

5.4 クロックの設定

(1) クロック動作モードの設定

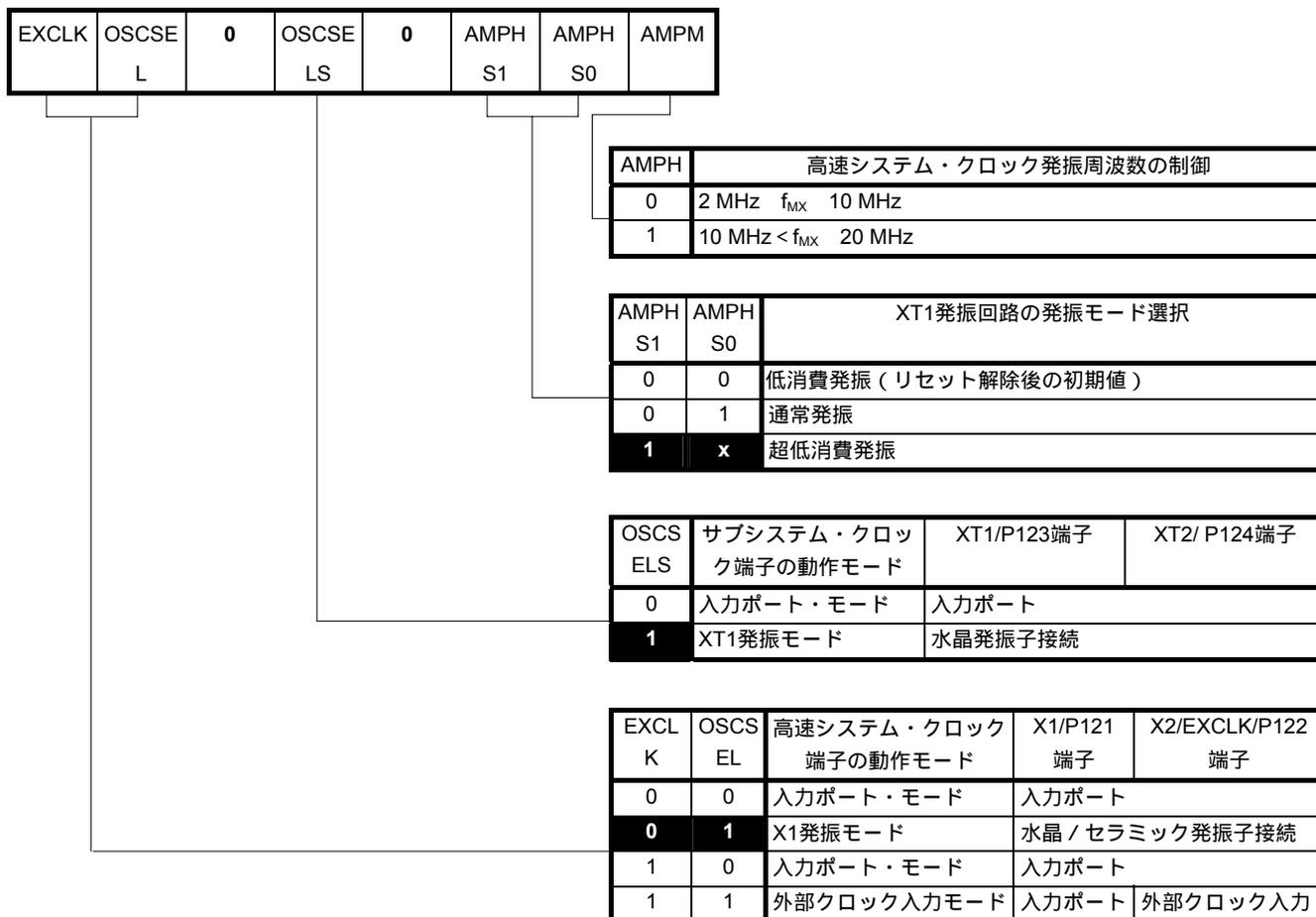
クロック動作モード制御レジスタ(CMC)で ,X1/P121, X2/EXCLK/P122端子およびXT1/P123, XT2/P124端子の動作モードの設定と,発振回路のゲインを選択します。

プログラムに使用するクロックに合わせて設定を行います。本サンプル・プログラムでは,高速システム・クロック,サブシステム・クロックを使用するため,高速システム・クロック端子をX1発振モード,サブシステム・クロック端子をXT1発振モードとしています。また,サブシステム・クロックの発振モードを超低消費発振モードとすることで,サブシステム・クロックの消費電力を削減しています。

10 MHzを越える高速システム・クロックを使用する場合,AMPHを1にする必要があります。このサンプル・プログラムでは,動作設定パラメータに応じて,クロック動作モード制御レジスタ(CMC)を設定しています。

図5 - 5 クロック動作モード制御レジスタ (CMC) のフォーマット

アドレス : FFFA0H



- 注意1. ビット5,3には必ず0を設定してください。
2. XT1発振回路は低消費電力を実現するために増幅度が低い回路となっておりますので下記の点にご注意ください。
- ・端子や回路基板には寄生容量が含まれています。したがって実際に使用する回路基板にて発振評価を行い問題がないことを確認してください。
 - ・XT1発振回路のモードを超低消費発振 (AMPHS1 = 1) で使用する場合は、78K0R/Kx3-L ユーザーズ・マニュアル (U19291J) の電気的特性の章に記載されている推奨発振子をご使用ください。
 - ・XT1端子, XT2端子と発振子との配線は極力短くし, 寄生容量, 配線抵抗を小さくしてください。特に超低消費発振 (AMPHS1 = 1) を選択している場合はご注意ください。
 - ・回路基板は寄生容量, 配線抵抗の少ない材質で回路を構成してください。
 - ・XT1発振回路の周辺にはできるかぎり V_{SS} と同電位のグランド・パターンを配置してください。
 - ・XT1端子, XT2端子と発振子の信号線は他の信号と交差させないでください。また, 変化する大電流が流れる線と接近させないでください。
 - ・高湿度環境における回路基板の吸湿や, 基板上での結露によってXT1端子とXT2端子間のインピーダンスが低下し発振に障害が発生する場合があります。この様な環境でご使用される場合は回路基板をコーティングするなどの防湿対策を行ってください。
 - ・回路基板上をコーティングする場合は, XT1端子, XT2端子間に容量やリークが生じない材料をご使用ください。

- 備考1. f_{MX} : 高速システム・クロック周波数
2. x : don't care

(2) クロック動作ステータスの設定

クロック動作ステータス制御レジスタ (CSC) で、高速システム・クロック、高速内蔵発振クロック、サブシステム・クロックの動作を制御します。

このサンプル・プログラムでは、動作設定パラメータに応じて高速システム・クロック、高速内蔵発振クロック、サブシステム・クロックの設定を行います。

図5 - 6 クロック動作ステータス制御レジスタ (CSC) のフォーマット

アドレス : FFFA1H

MSTO	XTSTO	0	0	0	0	0	HIOST
P	P						OP

HIOSTOP	高速内蔵発振クロックの動作制御		
0	高速内蔵発振クロック動作		
1	高速内蔵発振クロック停止		

XTSTOP	サブシステム・クロックの動作制御		
	XT1発振モード時	入力ポート・モード時	
0	サブシステム・クロック動作	-	
1	サブシステム・クロック停止	-	

MSTOP	高速システム・クロックの動作制御		
	X1発振モード時	外部クロック入力モード時	入力ポート・モード時
0	高速システムクロック動作	EXCLK端子からの外部クロック有効	-
1	高速システム・クロック停止	EXCLK端子からの外部クロック無効	-

注意 ビット5-1には必ず0を設定してください。

(3) 発振安定時間の選択

STOPモード解除時の高速システム・クロックの発振安定時間を選択します。

CPUクロックに高速システム・クロックを選択した場合，STOPモード解除後は，発振安定時間選択レジスタ（OSTS）で設定した時間を自動でウェイトします。

CPUクロックに高速内蔵発振クロックを選択した場合，STOPモード解除後は，発振安定時間カウンタ状態レジスタ（OSTC）で発振安定時間が経過したかを確認してください。発振安定時間カウンタ状態レジスタでは，あらかじめ発振安定時間選択レジスタで設定した時間までの確認ができます。ご使用の発振子に合わせた値を設定してください。

図5 - 7 発振安定時間選択レジスタ（OSTS）のフォーマット

アドレス：FFFA3H

0	0	0	0	0	OSTS2	OSTS1	OSTS0
---	---	---	---	---	-------	-------	-------

OSTS2	OSTS1	OSTS0	発振安定時間の選択
0	0	0	$2^8/f_x$
0	0	1	$2^9/f_x$
0	1	0	$2^{10}/f_x$
0	1	1	$2^{11}/f_x$
1	0	0	$2^{13}/f_x$
1	0	1	$2^{15}/f_x$
1	1	0	$2^{17}/f_x$
1	1	1	$2^{18}/f_x$

注意 ビット7-3には必ず0を設定してください。

(4) 動作スピード・モードの設定

動作スピード・モード制御レジスタ (OSMC) のビット 1, ビット0 (FLPC, FSEL) でフラッシュ・メモリの高速動作昇圧回路を制御します。

システム・クロックを10 MHz以下の低速で動作する際には, FLPC, FSELを0と設定することで, 消費電力を低減することができます。

また, ビット7 (RTCLPC) では, サブHALTモード時の周辺機能へのサブシステム・クロック供給を制御することが可能です。RTCLPCを1に設定することでサブHALTモード時の消費電流を低減できます。ただし, リアルタイム・カウンタ以外の周辺機能へのクロック供給はできなくなります。

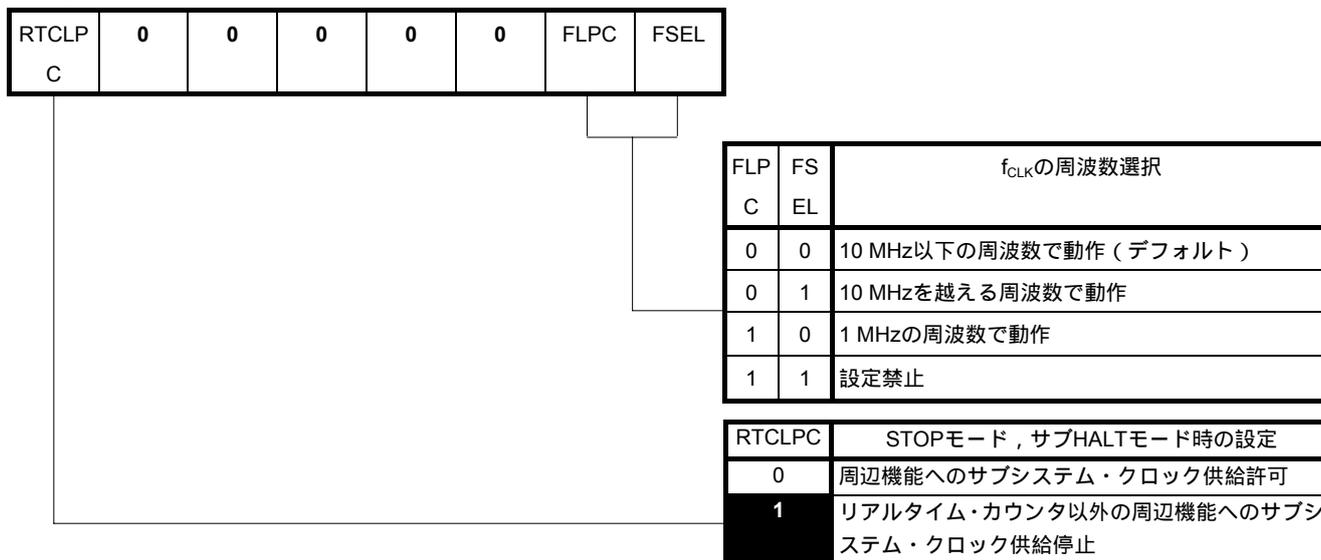
[サブHALTモード時の消費電流を低減するための条件]

- ・ RTCLPCが1である
- ・ 周辺イネーブル・レジスタ (PERn) のリアルタイム・カウンタ以外のビットが0である

動作スピード・モード制御レジスタの構成を図5 - 8に示します。

図5 - 8 動作スピード・モード制御レジスタ (OSMC) のフォーマット

アドレス : F00F3H



注意1. ビット6-2には必ず0を設定してください。

2. 動作スピード・モード制御レジスタへの書き込みはリセット後1回のみ可能です。

(6) 20 MHz高速内蔵発振クロックの制御

20 MHz高速内蔵発振制御レジスタ (DSCCTL) で20 MHz高速内蔵発振クロックの制御を行います。

20 MHz対応の周辺ハードウェア・クロックとして20 MHz高速内蔵発振クロック (f_{IH20}) の使用可否を選択可能です。

DSCCTLは、1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。

リセット信号の発生により、00Hになります。

図5 - 10 20 MHz高速内蔵発振制御レジスタ (DSCCTL) のフォーマット

アドレス : F00F6H

0	0	0	0	DSCS	SELDS C	0	DSCO N
---	---	---	---	------	------------	---	-----------

DSCON	20 MHz高速内蔵発振クロック (f_{IH20}) の動作許可 / 禁止
0	動作禁止
1	動作許可

SELDSC	CPU / 周辺ハードウェア・クロック (f_{CLK}) への20 MHz高速内蔵発振選択
0	20 MHz高速内蔵発振を選択しない (CKCレジスタで選択されたクロックが f_{CLK} へ供給)
1	20 MHz高速内蔵発振を選択 (20 MHz高速内蔵発振が f_{CLK} へ供給)

- 注意1. ビット7-4,1には必ず0を設定してください。
 2. ビット3はRead Onlyです。

(7) 周辺イネーブル・レジスタ0, 1, 2 (PER0, PER1, PER2) の選択

周辺イネーブル・レジスタ n (PER n : $n = 0-2$) で各周辺機能の使用可否を設定します。使用しないハードウェアはクロック供給も停止させることで、低消費電力化とノイズ低減をはかります。

本サンプル・プログラムでは、動作モードに応じて使用する周辺機能のみ使用許可としています。

図5 - 11 周辺イネーブル・レジスタ0 (PER0) のフォーマット

アドレス : F00F0H

RTCEN	0	ADCEN	IICAEN	0	SAU0E	0	0
					N		

SAU0E N	シリアル・アレイ・ユニットの入カクロックの制御
0	入カクロック供給停止 ・シリアル・アレイ・ユニットで使用するSFRへのライト不可 ・シリアル・アレイ・ユニットはリセット状態
1	入カクロック供給 ・シリアル・アレイ・ユニットで使用するSFRへのリード/ ライト可

IICAEN	シリアル・インタフェースIICAの入カクロックの制御
0	入カクロック供給停止 ・シリアル・インタフェースIICAで使用するSFRへのライト不可 ・シリアル・インタフェースIICAはリセット状態
1	入カクロック供給 ・シリアル・インタフェースIICAで使用するSFRへのリード/ ライト可

ADCEN	A/Dコンバータの入カクロックの制御
0	入カクロック供給停止 ・A/Dコンバータで使用するSFRへのライト不可 ・A/Dコンバータはリセット状態
1	入カクロック供給 ・A/Dコンバータで使用するSFRへのリード/ ライト可

RTCEN	リアルタイム・カウンタ (RTC) の入カクロック [※] の制御
0	入カクロック供給停止 ・リアルタイム・カウンタ (RTC) で使用するSFRへのライト不可 (リード可) ・リアルタイム・カウンタ (RTC) の動作は継続可能
1	入カクロック供給 ・リアルタイム・カウンタ (RTC) で使用するSFRへのリード/ ライト可

注意 ビット6, 3, 1, 0には必ず0を設定してください。

注 RTCENで制御可能な入カクロックは、CPUからリアルタイム・カウンタ (RTC) で使用するレジスタにアクセスする場合に使用されます。RTCENで、リアルタイム・カウンタの動作クロック (f_{SUB}) の供給を制御することはできません。

図5 - 12 周辺イネーブル・レジスタ1 (PER1) のフォーマット

アドレス : F00F1H

0	0	0	0	OACM PEN	0	0	0
---	---	---	---	-------------	---	---	---

OACMP EN	プログラマブル・ゲイン・アンプの入カクロックの制御
0	入カクロック供給停止 ・プログラマブル・ゲイン・アンプで使用するSFRへのライト不可 ・プログラマブル・ゲイン・アンプはリセット状態
1	入カクロック供給 ・プログラマブル・ゲイン・アンプで使用するSFRへのリード / ライト可

注意 ビット7-4, 2-0には必ず0を設定してください。

図5 - 13 周辺イネーブル・レジスタ2 (PER2) のフォーマット

アドレス : F00F2H

0	0	0	0	0	0	0	0	TAU0E N
---	---	---	---	---	---	---	---	------------

TAU0EN	タイマ・アレイ・ユニットTAUSの入カクロックの制御
0	入カクロック供給停止 ・タイマ・アレイ・ユニットTAUSで使用するSFRへのライト不可 ・タイマ・アレイ・ユニットTAUSはリセット状態
1	入カクロック供給 ・タイマ・アレイ・ユニットTAUSで使用するSFRへのリード / ライト可

注意 ビット7-1には必ず0を設定してください。

(8) レギュレータ出力電圧の選択

レギュレータ・モード制御レジスタ (RMC) で、レギュレータの出力電圧を選択します。78K0R/Kx3-L には、レギュレータの出力電圧を低くすることで消費電力を削減する機能が搭載されています。低消費電流モード固定の設定で使用する場合は、以下の条件にかぎり使用可能です。

< CPUクロックにX1クロック選択時 >

$$f_x \text{ 5MHzか} f_{CLK} \text{ 1MHz}$$

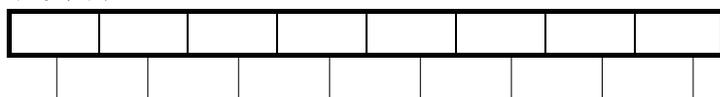
< CPUクロックに高速内蔵発振クロック，外部入力クロック，サブシステム・クロック選択時 >

$$f_{CLK} \text{ 1MHz}$$

レギュレータ・モード制御レジスタの構成を図5 - 14に示します。また，ソース・コード上での設定方法を記述します。

図5 - 14 レギュレータ・モード制御レジスタ (RMC) のフォーマット

アドレス : F00F4H



RMC[7:0]	レギュレータの出力電圧の制御
5AH	低消費電流モード (1.8 V) 固定
00H	条件によって通常電流モード(2.4 V)と低消費電流モード(1.8 V)を切り替える
上記以外	設定禁止

- 注意1. RMCレジスタは、サブシステム・クロック (f_{SUB}) にてCPU動作中で、高速システム・クロック (f_{MX}) と高速内蔵発振クロック (f_{IH}) と20 MHz高速内蔵発振クロック (f_{IH20}) が共に停止している状態で書き換えを行ってください。
2. 低消費電流モード時は、セルフ・プログラミング機能は使用できません。

下記のソース・コードは、高速内蔵発振クロック (f_{IH}) にてCPU動作中で、高速システム・クロック (f_{MX}) と20 MHz高速内蔵発振クロック (f_{IH20}) が共に停止しており、サブシステム・クロック (f_{SUB}) がすでに発振している状態でのレギュレータ・モード制御レジスタ切り替え手順です。

```

SET1    CSS                                ;CPUクロック：XT1発振回路
JCLK100:
BF      CLS,    $JCLK100                    ;CPUクロックはXT1発振回路で動作中？ No,
;レギュレータ設定のためXT1発振回路以外の動作停止
SET1    MSTOP                               ;X1/X2発振回路停止
SET1    HIOSTOP                             ;高速内蔵発振回路停止
;レギュレータ低消費電流設定
MOV     RMC,    #5AH                        ;低消費電流モード(1.8 V)固定
;CPUクロックを高速内蔵発振回路に再設定
CLR1    HIOSTOP                             ;高速内蔵発振回路動作開始
NOP                                           ;高速内蔵発振回路安定ウエイト
CLR1    CSS                                  ;CPUクロックをサブクロックからメインクロックに切り替え
CLR1    MCM0                                 ;CPUクロック：高速内蔵発振回路
JCLK200:
BT      CLS,    $JCLK200                    ;CPUクロックは高速内蔵発振回路で動作中？ No,

```

第6章 電力測定結果

この章では、本サンプル・プログラム使用時における消費電力の測定結果について記述します。なお、アセンブリ言語版とC言語版において処理内容に差異がないため、アセンブリ言語版のみ消費電力の測定を行っています。

なお、数値はすべて参考値であり、その値を保証するものではありません。

(1) STOPモード処理

(a) $V_{DD} = 1.8$ [V] 時の測定結果

表6 - 1 $V_{DD} = 1.8$ [V] 時のSTOP間欠動作モード設定 (SW9, SW8 = Low) における消費電流

CPU/周辺ハードウェア・ クロック周波数	動作モード	スタンバイ・モード中に 動作する周辺機能	消費電力	
			スタンバイ・ モード時	通常動作時
X1/X2発振回路 (2 MHz)	通常動作モード	1	-	0.757 [mA]
	HALTモード	2	0.15 [mA]	-
	STOPモード	3	0.33 [μ A]	-
高速内蔵発振回路 (1 MHz)	通常動作モード	4	-	0.207 [mA]
	HALTモード	5	47.0 [μ A]	-
	STOPモード	3	0.33 [μ A]	-
XT1発振回路 (32.768 kHz)	通常動作モード	6	-	3.95 [μ A]
	サブHALTモード	7	1.23 [μ A]	-

- 1 X1発振回路, XT1発振回路, タイマ・アレイ・ユニット, キー割り込み機能が動作しています。
- 2 X1発振回路, XT1発振回路, キー割り込み機能が動作しています。
- 3 キー割り込み機能が動作しています。
- 4 高速内蔵発振回路, XT1発振回路, タイマ・アレイ・ユニット, キー割り込み機能が動作しています。
- 5 高速内蔵発振回路, XT1発振回路, キー割り込み機能が動作しています。
- 6 XT1発振回路, タイマ・アレイ・ユニット, キー割り込み機能が動作しています。
- 7 XT1発振回路, キー割り込み機能が動作しています。

(b) $V_{DD} = 3.0$ [V] 時の測定結果表6 - 2 $V_{DD} = 3.0$ [V] 時のSTOP間欠動作モード設定 (SW9, SW8 = Low) における消費電流

CPU/周辺ハードウェア・ クロック周波数	動作モード	スタンバイ・モード 中に動作する 周辺機能	消費電力	
			スタンバイ・ モード時	通常動作時
X1/X2発振回路 (2 MHz)	通常動作モード	1	-	0.967 [mA]
	HALTモード	2	0.250 [mA]	-
	STOPモード	3	0.33 [μ A]	-
X1/X2発振回路 (10 MHz)	通常動作モード	1	-	3.636 [μ A]
	HALTモード	2	0.596 [mA]	-
	STOPモード	3	0.33 [μ A]	-
X1/X2発振回路 (20 MHz)	通常動作モード	1	-	6.443 [mA]
	HALTモード	2	1.187 [mA]	-
	STOPモード	3	0.33 [μ A]	-
高速内蔵発振回路 (1 MHz)	通常動作モード	4	-	0.209 [mA]
	HALTモード	5	47.4 [μ A]	-
	STOPモード	3	0.33 [μ A]	-
高速内蔵発振回路 (8 MHz)	通常動作モード	4	-	2.900 [mA]
	HALTモード	5	0.413 [mA]	-
	STOPモード	3	0.33 [μ A]	-
高速内蔵発振回路 (20 MHz)	通常動作モード	6	-	6.482 [mA]
	HALTモード	5	1.206 [mA]	-
	STOPモード	3	0.33 [μ A]	-
XT1発振回路 (32.768 kHz)	通常動作モード	7	-	4.00 [μ A]
	サブHALTモード	8	1.25 [μ A]	-

- 1 X1発振回路, XT1発振回路, タイマ・アレイ・ユニット, キー割り込み機能が動作しています。
- 2 X1発振回路, XT1発振回路, キー割り込み機能が動作しています。
- 3 キー割り込み機能が動作しています。
- 4 高速内蔵発振回路, XT1発振回路, タイマ・アレイ・ユニット, キー割り込み機能が動作していません。
- 5 高速内蔵発振回路, XT1発振回路, キー割り込み機能が動作しています。
- 6 20 MHz高速内蔵発振回路, XT1発振回路, タイマ・アレイ・ユニット, キー割り込み機能が動作しています。
- 7 XT1発振回路, タイマ・アレイ・ユニット, キー割り込み機能が動作しています。
- 8 XT1発振回路, キー割り込み機能が動作しています。

(c) $V_{DD} = 5.0$ [V] 時の測定結果表6 - 3 $V_{DD} = 5.0$ [V] 時のSTOP間欠動作モード設定 (SW9, SW8 = Low) における消費電流

CPU/周辺ハードウェア・ クロック周波数	動作モード	スタンバイ・モード中 に動作する 周辺機能	消費電力	
			スタンバイ・ モード時	通常動作時
X1/X2発振回路 (2 MHz)	通常動作モード	1	-	0.975 [mA]
	HALTモード	2	0.255 [mA]	-
	STOPモード	3	0.33 [μ A]	-
X1/X2発振回路 (10 MHz)	通常動作モード	1	-	3.653 [mA]
	HALTモード	2	0.588 [mA]	-
	STOPモード	3	0.33 [μ A]	-
X1/X2発振回路 (20 MHz)	通常動作モード	1	-	6.471 [mA]
	HALTモード	2	1.195 [mA]	-
	STOPモード	3	0.33 [μ A]	-
高速内蔵発振回路 (1 MHz)	通常動作モード	4	-	0.219 [mA]
	HALTモード	5	47.6 [μ A]	-
	STOPモード	3	0.33 [μ A]	-
高速内蔵発振回路 (8 MHz)	通常動作モード	4	-	2.913 [mA]
	HALTモード	5	0.419 [mA]	-
	STOPモード	3	0.33 [μ A]	-
高速内蔵発振回路 (20 MHz)	通常動作モード	6	-	6.504 [mA]
	HALTモード	5	1.212 [mA]	-
	STOPモード	3	0.33 [μ A]	-
XT1発振回路 (32.768 kHz)	通常動作モード	7	-	4.07 [μ A]
	サブHALTモード	8	1.30 [μ A]	-

- 1 X1発振回路, XT1発振回路, タイマ・アレイ・ユニット, キー割り込み機能が動作しています。
- 2 X1発振回路, XT1発振回路, キー割り込み機能が動作しています。
- 3 キー割り込み機能が動作しています。
- 4 高速内蔵発振回路, XT1発振回路, タイマ・アレイ・ユニット, キー割り込み機能が動作していません。
- 5 高速内蔵発振回路, XT1発振回路, キー割り込み機能が動作しています。
- 6 20 MHz高速内蔵発振回路, XT1発振回路, タイマ・アレイ・ユニット, キー割り込み機能が動作しています。
- 7 XT1発振回路, タイマ・アレイ・ユニット, キー割り込み機能が動作しています。
- 8 XT1発振回路, キー割り込み機能が動作しています。

(2) HALTモード処理

(a) $V_{DD} = 1.8$ [V] 時の測定結果

表6 - 4 $V_{DD} = 1.8$ [V] 時のHALT間欠動作モード設定 (SW9 = Low, SW8 = High) における消費電流

CPU/周辺ハードウェア・ クロック周波数	動作モード	スタンバイ・モード中に 動作する周辺機能	消費電力
X1/X2発振回路 (2 MHz)	通常動作モード	1	0.691 [mA]
	HALTモード	1	0.375 [mA]
高速内蔵発振回路 (1 MHz)	通常動作モード	2	0.338 [mA]
	HALTモード	2	0.248 [mA]

- 1 X1発振回路, XT1発振回路, A/Dコンバータ, DMAコントローラが動作しています。
- 2 高速内蔵発振回路, XT1発振回路, A/Dコンバータ, DMAコントローラが動作しています。

(b) $V_{DD} = 3.0$ [V] 時の測定結果

表6 - 5 $V_{DD} = 3.0$ [V] 時のHALT間欠動作モード設定 (SW9 = Low, SW8 = High) における消費電流

CPU/周辺ハードウェア・ クロック周波数	動作モード	スタンバイ・モード中に 動作する周辺機能	消費電力
X1/X2発振回路 (2 MHz)	通常動作モード	1	1.578 [mA]
	HALTモード	1	1.100 [mA]
X1/X2発振回路 (10 MHz)	通常動作モード	1	3.906 [mA]
	HALTモード	1	1.911 [mA]
X1/X2発振回路 (20 MHz)	通常動作モード	1	6.330 [mA]
	HALTモード	1	2.954 [mA]
高速内蔵発振回路 (1 MHz)	通常動作モード	2	0.835 [mA]
	HALTモード	2	0.744 [mA]
高速内蔵発振回路 (8 MHz)	通常動作モード	2	3.247 [mA]
	HALTモード	2	1.618 [mA]
高速内蔵発振回路 (20 MHz)	通常動作モード	3	6.363 [mA]
	HALTモード	3	2.976 [mA]

- 1 X1発振回路, XT1発振回路, A/Dコンバータ, DMAコントローラが動作しています。
- 2 高速内蔵発振回路, XT1発振回路, A/Dコンバータ, DMAコントローラが動作しています。
- 3 20MHz高速内蔵発振回路, XT1発振回路, A/Dコンバータ, DMAコントローラが動作しています。

(c) $V_{DD} = 5.0$ [V] 時の測定結果表6 - 6 $V_{DD} = 5.0$ [V] 時のHALT間欠動作モード設定 (SW9 = Low, SW8 = High) における消費電流

CPU/周辺ハードウェア・ クロック周波数	動作モード	スタンバイ・モード中に 動作する周辺機能	消費電力
X1/X2発振回路 (2 MHz)	通常動作モード	1	2.542 [mA]
	HALTモード	1	2.097 [mA]
X1/X2発振回路 (10 MHz)	通常動作モード	1	4.880 [mA]
	HALTモード	1	3.028 [mA]
X1/X2発振回路 (20 MHz)	通常動作モード	1	7.292 [mA]
	HALTモード	1	4.218 [mA]
高速内蔵発振回路 (1 MHz)	通常動作モード	2	1.850 [mA]
	HALTモード	2	1.750 [mA]
高速内蔵発振回路 (8 MHz)	通常動作モード	2	4.224 [mA]
	HALTモード	2	2.730 [mA]
高速内蔵発振回路 (20 MHz)	通常動作モード	3	7.322 [mA]
	HALTモード	3	4.242 [mA]

- 1 X1発振回路, XT1発振回路, A/Dコンバータ, DMAコントローラが動作しています。
- 2 高速内蔵発振回路, XT1発振回路, A/Dコンバータ, DMAコントローラが動作しています。
- 3 20 MHz高速内蔵発振回路, XT1発振回路, A/Dコンバータ, DMAコントローラが動作しています。

(3) リアルタイム・カウンタ・モード

(a) $V_{DD} = 1.8$ [V] 時の測定結果表6-7 $V_{DD} = 1.8$ [V] 時のリアルタイム・カウンタ・モード設定 (SW9 = High, SW8 = Low) における消費電流

CPU/周辺ハードウェア・ クロック周波数	動作モード	スタンバイ・モード中に 動作する周辺機能	消費電力	
			スタンバイ・モード時	通常動作時
X1/X2発振回路 (2 MHz)	STOPモード	1	0.91 [μ A]	0.640 [mA]
高速内蔵発振回路 (1 MHz)	STOPモード	1	0.91 [μ A]	0.330 [mA]
XT1発振回路 (32.768 kHz)	サブHALTモード	1	0.91 [μ A]	4.340 [μ A]

1 XT1発振回路, リアルタイム・カウンタ, キー割り込み機能が動作しています。

(b) $V_{DD} = 3.0$ [V] 時の測定結果表6-8 $V_{DD} = 3.0$ [V] 時のリアルタイム・カウンタ・モード設定 (SW9 = High, SW8 = Low) における消費電流

CPU/周辺ハードウェア・ クロック周波数	動作モード	スタンバイ・モード中に 動作する周辺機能	消費電力	
			スタンバイ・モード時	通常動作時
X1/X2発振回路 (2 MHz)	STOPモード	1	0.91 [μ A]	1.100 [mA]
X1/X2発振回路 (10 MHz)	STOPモード	1	0.91 [μ A]	3.825 [mA]
X1/X2発振回路 (20 MHz)	STOPモード	1	0.91 [μ A]	6.511 [mA]
高速内蔵発振回路 (1 MHz)	STOPモード	1	0.91 [μ A]	0.205 [mA]
高速内蔵発振回路 (8 MHz)	STOPモード	1	0.91 [μ A]	3.111 [mA]
高速内蔵発振回路 (20 MHz)	STOPモード	1	0.91 [μ A]	6.542 [mA]
XT1発振回路 (32.768 kHz)	サブHALTモード	1	0.91 [μ A]	4.300 [μ A]

1 XT1発振回路, リアルタイム・カウンタ, キー割り込み機能が動作しています。

(c) $V_{DD} = 5.0$ [V] 時の測定結果表6-9 $V_{DD} = 5.0$ [V] 時のリアルタイム・カウンタ・モード設定 (SW9 = High, SW8 = Low) における消費電流

CPU/周辺ハードウェア・ クロック周波数	動作モード	スタンバイ・モード中に 動作する周辺機能	消費電力	
			スタンバイ・モード時	通常動作時
X1/X2発振回路 (2 MHz)	STOPモード	1	0.91 [μ A]	1.097 [mA]
X1/X2発振回路 (10 MHz)	STOPモード	1	0.91 [μ A]	3.846 [mA]
X1/X2発振回路 (20 MHz)	STOPモード	1	0.91 [μ A]	6.542 [mA]
高速内蔵発振回路 (1 MHz)	STOPモード	1	0.91 [μ A]	0.205 [mA]
高速内蔵発振回路 (8 MHz)	STOPモード	1	0.91 [μ A]	3.128 [mA]
高速内蔵発振回路 (20 MHz)	STOPモード	1	0.91 [μ A]	6.566 [mA]
XT1発振回路 (32.768 kHz)	サブHALTモード	1	0.91 [μ A]	4.440 [μ A]

1 XT1発振回路, リアルタイム・カウンタ, キー割り込み機能が動作しています。

第7章 関連資料

資料名		和文 / 英文
78K0R/Kx3-L ユーザーズ・マニュアル		PDF
78K0Rシリーズ 命令編 ユーザーズ・マニュアル		PDF
RA78K0R アセンブラ・パッケージ ユーザーズ・マニュアル	言語編	PDF
	操作編	PDF
CC78K0R Cコンパイラ ユーザーズ・マニュアル	言語編	PDF
	操作編	PDF
PM+ ユーザーズ・マニュアル		PDF

付録A 改版履歴

版 数	発行年月	改版箇所	改版内容
第1版	November 2008	-	-

【発 行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

—— お問い合わせ先 ——

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

【営業関係，技術関係お問い合わせ先】

半導体ホットライン

(電話：午前 9:00～12:00，午後 1:00～5:00)

電 話 : 044-435-9494

E-mail : info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか，NECエレクトロニクスの販売特約店へお申し付けください。
