

ホワイトペーパー

卓越した MCU 性能と電力効率を実現する RXv3 コア

2019 年 10 月

概要

産業から民生まで幅広い組込み機器で使用されているマイクロコントローラ(以下、MCU と表記)は、近年益々、新機能追加や高性能化のニーズが多様化してきており、絶えず機能と性能の両面で改良を図っていく必要があります。例えば、高速なリアルタイム性能が追求されるモータ制御システムにおいては、すべての処理を高速かつ一括管理できる CPU 性能が求められ、また複数タスクを正確に管理するための高機能なリソースが必要になります。

- CPU コアのパフォーマンス向上
- CPU コアが制御するリソース群(高性能周辺機能、フラッシュメモリ、RAM)の増強
- 動作時、スリープ時それぞれの消費電力低減

組込みシステム分野には、多くの MCU ベンダが提供する MCU が多数存在していますが、これらの MCU 間の性能を測定し、ベンチマークとして比較できる指標の 1 つに、EEMBC (The Embedded Microprocessor Benchmark Consortium) が提唱する CoreMark®があり、パフォーマンス指標は、1 サイクル (MHz) あたりの命令実行性能で示されます。

RX ファミリは、ルネサスがこれまで培ってきた独自技術の粋を極めたオリジナルの RX コアを搭載し、卓越した性能と優れた電力効率を可能にしています。

RXv3 コアまで進化したその CPU 性能は、5.82 CoreMark/MHz をマークしており、Arm® Cortex®-M7 コア (5.05 CoreMark/MHz) を大きく上回るパフォーマンスを実現しています。

下図 1 に RX MCU コアの性能比較を、下図 2 に世代別 RX コア仕様概要をそれぞれ示します。

RX CPU ROADMAP

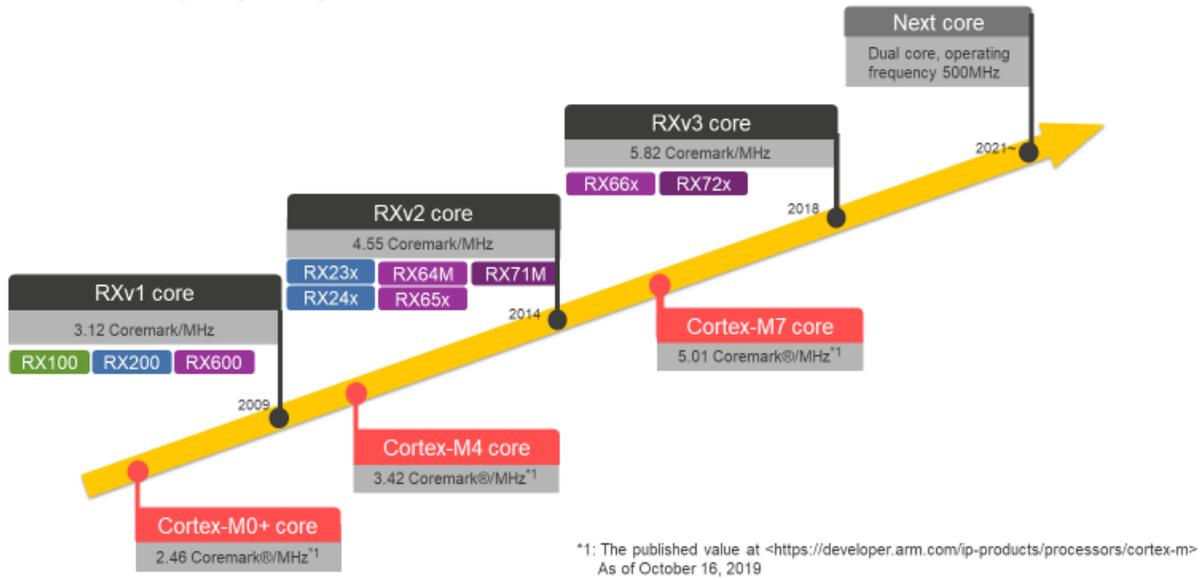


図 1. RX コアおよび ARM Cortex-M コアの性能の比較

項目	RXv1	RXv2	RXv3
アーキテクチャ	32bit CISC、ハーバードアーキテクチャ		
汎用レジスタ	32bit x 16ch		
互換性	RXv1	RXv1 に対して上位互換	RXv1/RXv2 に対して上位互換
命令セット	90 命令	109 命令 (RXv1 命令 + 19 命令)	113 命令 (RXv2 命令 + 4 命令) *うち 2 命令はレジスタ括退避機能用
パイプライン	5 段	5 段 パイプライン強化による IPC の向上 (メモリアクセスと演算の並列実行による性能向上)	5 段 パイプライン強化による IPC の向上 (同時実行命令の組み合わせ強化による性能向上)
DSP 機能命令	アキュムレータ 1 本	シングルサイクル MAC 命令 (32bits x 32bits + 72bits) の追加 アキュムレータの追加 1 本 ⇒ 2 本	

FPU (単精度)	IEEE754 に準拠したデータタイプ、および例外に対応		
性能	パイプライン処理		
性能	Up to 3.12CoreMark/MHz	Up to 4.55CoreMark/MHz	5.82 CoreMark/MHz
その他	-	-	レジスタ括退避機能(オプション) 倍精度浮動小数点演算命令(オプション) *製品仕様により搭載有無があります

図 2 : 世代別 RX コア仕様概要

RXv3 コアの特長

- 業界トップクラスの高性能(5.82 CoreMark/MHz)
- 命令コード最適化によるフットプリントの削減
- 倍精度 FPU コプロセッサ搭載によるパフォーマンス向上
- 高速割り込み応答

RXv3 コアは、モータ制御システムやロボットのような高速で正確な応答性が求められるシステム制御に必要な不可欠な高速制御や応答性能に、また RTOS を用いた複数タスクのリアルタイム実行において最大限のパフォーマンスを発揮します。

現在、RXv3 コアを搭載した RXU ファミリは、3 つのグループを展開しています：

- RX66T(最大 160MHz 動作)：汎用モータ制御や電力制御に最適
- RX72T(最大 200MHz 動作)：AC サーボやロボットのモータ制御など、非常に要求性能の厳しいアプリケーションに最適
- RX72M(最大 240MHz 動作)：システムコントロールや産業用ネットワーク通信制御に最適

命令セットアーキテクチャ

CPU アーキテクチャは、コアのパフォーマンスとコードサイズに決定的な影響を及ぼします。CPU は大きく CISC 型と RISC 型に分類され、いずれも多く組み込み機器で多く採用されています。CISC 型のコアはコードサイズが小さいのが利点で、MCU に内蔵されたフラッシュメモリ (ROM) を効率良く使用することが可能です。また、RISC 型のコアは命令の高速実行が可能で、さらに命令のパイプライン化が容易です。RX コアでは、この両方の利点を組み合わせた効率の良い CISC コアを実現しています。

RX 命令セットは、組み込みシステムに最適でコンパクトな命令アーキテクチャで、RISC 型 CPU の命令数と同程度に厳選されています。RX コアは、1~8 バイトの可変長命令セットを採用しており、より高いパフォーマンス、コード効率、および低消費電力を可能にします。同時に、使用頻度の高い命令群は、最適化されたアドレッシングモードと短い Op コード構成で命令の高速化も図っています。

下図 3 は、RX コア搭載 MCU と一般的な RISC 型 MCU を 3 種類のアプリケーションでコードサイズ比較した分析データです。RX コアは、RISC 型コアと比較して、静的コードサイズで最大 46%、動的コードサイズで最大 30%削減されていることを示しています。静的コードサイズ削減は、ROM サイズの削減に繋がるため、コスト削減に大きく貢献します。また、動的コードサイズ削減は、低消費電力の削減に貢献します。

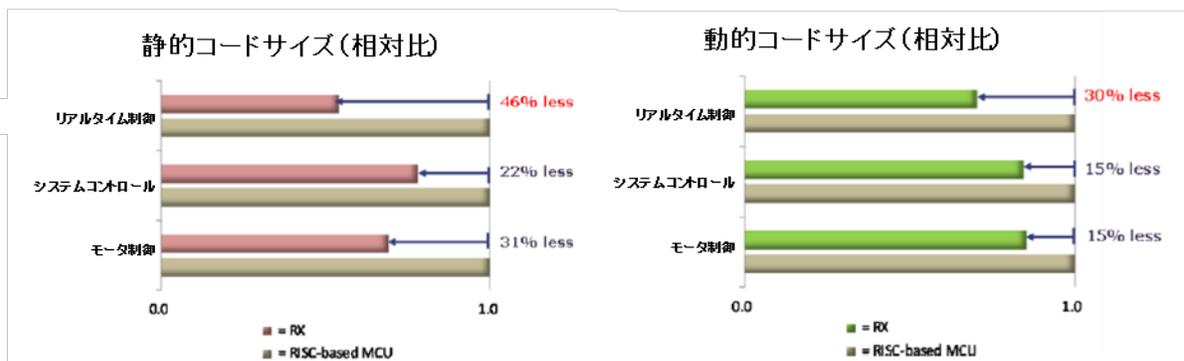


図 3. RX および RISC 型 MCU のコードサイズ比較

Arithmetic/Logic			Data Transfer		PUSHC	SAVE*	DSP			Data Trans.(DP-FPU)	
ABS	MAX	RORC	BFMOV	MOVU	PUSHM	SCCnd	EMACA	MSBLO	MVTACGU	DMOV*	MVFDC*
ADC	MIN	ROTL	BFMOVZ	POP	REVL	STNZ	EMSBA	MULHI	MVTACHI	DPOPM*	MVFDR*
ADD	MUL	ROTR	MOV	PUSH	REWV	STZ	EMULA	MULLH	MVTACLO	DPUSHM*	MVTDC*
AND	NEG	SAT	MOVCO	POPC	RSTR*	XCHG	MACHI	MULLO	RACL	Floating-point (DP)	
CMP	NOP	SATR	MOVLI	POPM	Branch	Strings	MACLO	MVFACHI	RDACL	DABS*	DSUB*
DIV	NOT	SBB	System manipulation		BCnd	SCMPU	MACLO	MVFACHI	RDACL	DADD*	DTOF*
DIVU	OR	SHAR	BRK	MVTC	BRA	SMOVB	MSBHI	MVFACLO	RDACW	DCMPcm*	DTOI*
EMUL	RMPA	SHLL	CLRPSW	RTE	BSR	SMOVF	MSBLH	MVFACMI	FTOI	DDIV*	DTOU*
EMULU	ROL	SHLR	INT	RTFI	JMP	SMOVU	Floating-point (SP)		FTOU	DMUL*	FTOD*
SUB	TST	XOR	MVTIPL	SETPSW	JSR	SSTR	FADD	FMUL	ITOF	DNEG*	ITOD*
Bit manipulation			MVFC	WAIT	RTS	SUNTIL	FCMP	FSUB	ROUND	DROUND*	UTOD*
BCLR	BMCnd	BNOT	BSET	BTST	RTSD	SWHILE	FDIV	FSQRT	UTOF	DSQRT*	

Enhancements in RXv2
Enhancements in RXv3
* option

図 4. RX 命令セット一覧

RX コアの開発は、世代を重ねる毎に、新命令の追加、命令改良を積極的に行ってきました。図 4 は、RX の命令セット一覧です。RXv2 コアの命令強化は主に DSP および単精度浮動小数点命令、RXv3 コアの命令強化は、割り込み処理のコンテキスト維持に関連する命令 (RSTR と SAVE) と倍精度浮動小数点命令の追加です。

コアアーキテクチャ

RXv1、RXv2、RXv3 の命令パイプラインは 5 ステージ構成です (図 5)。RX コアはハーバードアーキテクチャ型を採用しており、同一クロックサイクルで命令メモリとデータメモリへの同時アクセスが可能です。

す。RX コアのパイプライン機構は、メモリデータのロード命令のアウト・オブ・オーダー実行が可能なので、パイプライン使用率を高めパフォーマンスを向上させます。



図 5. 5 段パイプライン

RXv2 コアの強化点は、同時命令実行構造の採用とパイプライン化された FPU (単精度) へのアップグレードです。この構造を実装することにより、IPC (サイクルごとの命令) のスループットが向上します。さらに、新型 FPU ユニットへのアップグレードは、パイプラインでメモリアクセスと FPU 命令の並列実行を可能にし、スループットを向上させ、FPU 実行のレイテンシを短縮します。

RXv3 コアは RXv2 機能を継承し、新機能、パフォーマンス向上、倍精度 FPU、およびレジスタ一括退避機能を実装しています。

同時実行可能な命令の組み合わせを増やすことで、パフォーマンスが向上します。この改善効果は、主にプログラムの「if-else」ステートメントと「loop」ステートメントで通常使用される条件分岐命令の前後に現れます。さまざまなプログラムでテストした結果、サイクル数で最大約 20% のパフォーマンス向上が達成されています。場合によっては、RXv3 パイプラインのコンパイラ最適化により、さらなる改善が期待できます。

倍精度 FPU の搭載により、倍精度浮動小数点演算の処理時間を約 10 倍も高速化できます。これにより、高精度の演算、ダイナミックレンジの大きいデータの演算を必要とするアプリケーションの CPU 負荷率を大幅に削減することができます。

RXv3 コアは、パフォーマンスの向上だけではなく、電力効率向上のための改良も行っています。RXv3 コアを搭載した初代 MCU は、44.8 CoreMark/mA を達成しています。これは、オンチップフラッシュメモリのリードアクセス (命令フェッチ) 時のアクセス時間と消費電力の両方を削減する省エネ型キャッシュ機構の導入によるものです。

割り込み応答時間の改善

モータ制御システムなどは、高速な割り込み処理によるリアルタイム性能が必要となってきます。

RXv3 コアには、割り込み処理時にレジスタを高速退避/復帰するために、オプション機能として、レジスタ退避バンクと呼ばれる専用メモリを実装しています。図 6 に示すように、レジスタ退避バンクを使用することで割り込み応答時間を短縮でき、割り込み処理全体の時間を短縮することができます。割り込み処理ルーチンの中で、SAVE 命令を使用すると汎用レジスタとアキュムレータを 1 クロックで専用メモリに保存できます。RSTR 命令は、保存されたレジスタを 3~6cycle で復元します。レジスタ退避バンクは専用メモリを複数面持っており、多重割り込みにも対応することが可能です。

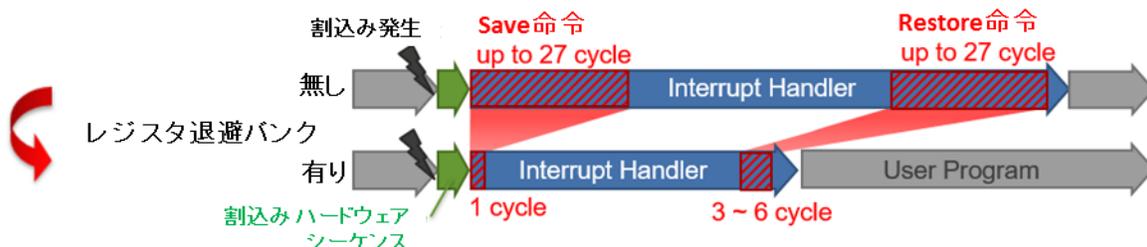


図 6. 割り込み応答時間の改善

レジスタ退避バンクは、割り込みハンドラだけでなく、RTOS コンテキスト切り替えにも使用できます。RTOS コンテキスト切り替え時間は、レジスタバンク保存機能により最大 20%高速化します。

フラッシュメモリ

各命令の Op コードとオペランドは、フラッシュメモリからフェッチされます。よって、MCU の処理性能は MCU の CPU 速度だけでなく、内蔵フラッシュメモリへのアクセス速度にも大きく左右されます。一般的に CPU が内蔵フラッシュメモリをアクセスする場合、ウェイトステートサイクルが挿入され、メモリのリード遅延が生じます。ルネサスは、40nm MONOS テクノロジーをベースとする高速 RX フラッシュメモリを実装しています。これにより、不要なウェイトサイクルを挿入することなく、最大 120MHz で高速メモリアクセスを可能としています。

結論

近年の高度な制御システムには、高い性能や電力効率、さらにはリアルタイム性能が求められます。RX コアはこれらの要求を満足するよう日々進化を続けており、特に最新の RXv3 コアは、EEMBC CoreMark® ベンチマークにおいて 5.82 CoreMark/MHz といった業界最高クラスの CPU パフォーマンスを実現しました。これは、命令セットの最適化、高性能 DSP および FPU ユニットの実装、高機能パイプラインの採用、40nm 高速フラッシュメモリテクノロジーの採用により可能にしています。リアルタイム処理が追求される多くのアプリケーションにおいても、非常に高速で効率的な演算にも貢献します。既に最新の RXv3 コアを使用する MCU として、RX66T、RX72T 及び RX72M が市場で入手可能です。今後も多数の RXv3 コア製品が市場に継続投入される予定です。

参考資料

RXv3 コアの詳細については、下記をご参照ください：

<https://www.renesas.com/products/microcontrollers-microprocessors/rx/rx-features.html>

RX66T の詳細については、下記をご参照ください：

<https://www.renesas.com/products/microcontrollers-microprocessors/rx/rx600/rx66t.html>

RX72T の詳細については、下記をご参照ください：

<https://www.renesas.com/products/microcontrollers-microprocessors/rx/rx700/rx72t.html>

RX72M の詳細については、下記をご参照ください：

<https://www.renesas.com/products/microcontrollers-microprocessors/rx/rx700/rx72m.html>

©2019 Renesas Electronics Corporation またはその関連会社 (Renesas) が全著作権を所有。すべての商標および商品名は、それぞれの所有者のもので。ルネサスは、本書に記載されている情報は提供された時点では正確であると考えていますが、その品質や使用に関してその責任を負いません。すべての情報は、商品性、特定の目的への適合性、または非侵害を含みますがこれらに限定されないことを含め、明示、黙示、法定、または取引、使用、または取引慣行の過程から生じるかどうかにかかわらず、いかなる種類の保証もなく現状のまま提供されます。ルネサスは、直接的、間接的、特別、結果的、偶発的、またはその他の損害について、そのような損害の可能性が通知された場合でも、本書の情報の使用または信頼から生じる責任を負いません。ルネサスは、予告なしに製品の製造を中止するか、製品の設計や仕様、または本書の他の情報を変更する権利を留保します。すべてのコンテンツは、米国および国際著作権法によって保護されています。本資料で特に許可されている場合を除き、本資料のいかなる部分も、ルネサスからの書面による事前の許可なしに、いかなる形式または手段によっても複製することはできません。訪問者またはユーザーは、いかなる公共または商業目的のために、この資料の派生物を修正、配布、公開、送信、または作成することを許可されていません。