

## SuperH RISC engineファミリ用およびH8SX,H8S,H8ファミリ用 シミュレータデバツガの リビジョンアップのお知らせ

以下のとおりシミュレータデバツガ\*をリビジョンアップしました。

- SuperH RISC engineファミリ用シミュレータデバツガ V.9.07.00
- H8SX,H8S,H8ファミリ用シミュレータデバツガ V.5.06.00

\*シミュレータデバツガは、コンパイラパッケージに含まれています。

コンパイラパッケージをインストールするとHigh-performance Embedded Workshop 環境にシミュレータデバツガの機能が追加されます。

### 1. リビジョンアップ内容

#### 1.1 共通の機能改善

SuperH RISC engineファミリ用およびH8SX,H8S,H8ファミリ用シミュレータデバツガの以下の機能について改善しました。

##### (1) 周辺機能シミュレーション機能

周辺機能シミュレーションモジュールにおいて、ベクタ番号と割り込み優先順位レジスタのビット位置を変更できるようにしました。

##### (2) トレース機能

トレースの最大記録容量を32Kレコードから256Kレコードに拡大しました。

##### (3) イベント機能

- ブレーク条件に以下を追加しました。

符号反転：あるメモリの値を書き換えた際に、書き換えの前後で値の符号が反転した場合に成立

差分：あるメモリの値を書き換えた際に、書き換えの前後で値の差分が予め設定しておいた値を超えた場合に成立

- ブレークによるプログラム停止時に表示されるインフォメーションメッセージにブレーク条件の情報を追加しました。

#### 1.2 SuperH RISC engineファミリ用シミュレータデバツガの新機能および改善

##### (1) 実行モードの追加

SH2A-FPU、SH-4A、またはSH4AL-DSPシミュレータ使用時に、割り込み発生時にシミュレーション動作を停止するか、続行するかを選択できるようにしました。

#### (2) コマンドの追加

SH2A-FPUシミュレータ使用時に、バンク制御レジスタアドレスを表示および設定するコマンドを追加しました。

#### (3) アクセスステート数の設定方法を改善

SH2A-FPUシミュレータ使用時に、ROMとRAMへのリードステート数とライトステート数を、メモリマップ設定ダイアログボックス上で変更できるようにしました。

### 1.3 改修内容

(1) H8SXシミュレータ、またはH8Sシミュレータ使用時に、16ビットタイムパルスユニット(TPU)を有効にした場合、間違ったアドレスのメモリへアクセスする可能性がある問題を改修しました。

(2) H8SXシミュレータ、またはH8Sシミュレータ使用時に、CCR.UIビットをユーザビットとして使用しているにもかかわらず、TRAPA命令実行後にCCR.UIビットが1に設定される問題を改修しました。

## 2. アップデート方法

無償でオンラインアップデートできます。オートアップデートユーティリティを使用するか(9月7日から利用可能)、以下のダウンロードサイトからアップデートプログラムをダウンロードして実行してください(9月5日から公開予定)。

(1) SuperH RISC engineファミリ用シミュレータデバッグ V.9.07.00 :  
[http://japan.renesas.com/sh\\_sim\\_download](http://japan.renesas.com/sh_sim_download)

(2) H8SX,H8S,H8ファミリ用シミュレータデバッグ V.5.06.00:  
[http://japan.renesas.com/h8\\_sim\\_download](http://japan.renesas.com/h8_sim_download)

## 3. 注意事項

High-performance Embedded Workshop V.4.03.00がインストールされていない場合、SuperH RISC engineファミリ用シミュレータデバッグ V.9.07.00およびH8SX,H8S,H8ファミリ用シミュレータデバッグ V.5.06.00へのアップデートはできません。

---

#### [免責事項]

過去のニュース内容は発行当時の情報をもとにしており、現時点では変更された情報や無効な情報が含まれている場合があります。ニュース本文中のURLを予告なしに変更または中止することがありますので、あらかじめご承知ください。