

RZコード生成支援ツール AP4 ご使用上のお願い

RZコード生成支援ツール AP4 V1.00.00 の使用上の注意事項を連絡します。

- I2C バスインタフェース(RIICa)の注意事項
対象: RZ/T1グループ

1. 該当製品

RZコード生成支援ツール AP4 V1.00.00

2. 該当デバイス

RZファミリ: RZ/T1グループ

3. 内容

I2C バスインタフェース(RIICa)をマスタ受信動作で使用する場合、送信データエンプティ割り込み(TXI)が割り込みマスク状態であるため、スレーブアドレス送信後の割り込みを受け付けられません。

4. 発生条件

I2Cバスインタフェースの チャンネル0 または チャンネル1 のいずれかをマスタ受信動作で使用する場合。

5. 回避策

r_cg_riic_user.c に記載のある以下の通信エラー/イベント発生割り込みハンドラのいずれかに、送信データエンプティ割り込み(TXI)を有効にする処理を追記してください。

- void r_riic0_error_interrupt(void)
- void r_riic1_error_interrupt(void)

修正例を以下に記します。なお、コード生成後は常にコードの追記が必要です。

修正例: チャンネル0をマスタ受信動作で使用する場合

修正前

```

-----
void r_riic0_error_interrupt(void)
{
.....
    else if (_IIC_MASTER_RECEIVE == g_riic0_mode_flag)
    {
        if ((_IIC_MASTER_SENDS_ADR_7_R == g_riic0_state) ||
            (_IIC_MASTER_SENDS_ADR_10A_W == g_riic0_state))
        {
            RIIC0.ICSR2.BIT.START = 0U;
            RIIC0.ICIER.BIT.STIE = 0U;
            RIIC0.ICIER.BIT.SPIE = 1U; /* Enable stop condition */
                /* detection to prepare for */
                /* the next receive */

            /* Enable the RXI0 interrupt */
            VIC.IEN3.LONG |= 0x04000000UL;
        }
        else if (_IIC_MASTER_RECEIVES_RESTART == g_riic0_state)
        {
            RIIC0.ICSR2.BIT.START = 0U;
            RIIC0.ICIER.BIT.STIE = 0U;
            g_riic0_state = _IIC_MASTER_SENDS_ADR_10A_R;
        }
        else if (_IIC_MASTER_RECEIVES_STOP == g_riic0_state)
        {
            RIIC0.ICMR3.BIT.RDRFS = 0U;
            RIIC0.ICMR3.BIT.ACKWP = 1U;
            RIIC0.ICMR3.BIT.ACKBT = 0U;
            RIIC0.ICSR2.BIT.NACKF = 0U;
            RIIC0.ICSR2.BIT.STOP = 0U;
            RIIC0.ICIER.BIT.SPIE = 0U;
            RIIC0.ICIER.BIT.STIE = 1U; /* Enable start condition */
                /* detection to prepare for */
                /* the next receive */

            /* Clear RXI0 interrupt flag */
            VIC.PIC3.LONG = 0x04000000UL;
            /* Disable RXI0 interrupt */
            VIC.IEC3.LONG = 0x04000000UL;

            r_riic0_callback_receiveend();
        }
.....
}

```

修正後

```
void r_riic0_error_interrupt(void)
{
.....
else if (_IIC_MASTER_RECEIVE == g_riic0_mode_flag)
{
if ((_IIC_MASTER_SENDS_ADR_7_R == g_riic0_state) ||
    (_IIC_MASTER_SENDS_ADR_10A_W == g_riic0_state))
{
RIIC0.ICSR2.BIT.START = 0U;
RIIC0.ICIER.BIT.STIE = 0U;
RIIC0.ICIER.BIT.SPIE = 1U; /* Enable stop condition */
/* detection to prepare for */
/* the next receive */

/* Enable the TXI0 interrupt */
VIC.IEN3.LONG |= 0x08000000UL;      <- added code

/* Enable the RXI0 interrupt */
VIC.IEN3.LONG |= 0x04000000UL;
}
else if (_IIC_MASTER_RECEIVES_RESTART == g_riic0_state)
{
RIIC0.ICSR2.BIT.START = 0U;
RIIC0.ICIER.BIT.STIE = 0U;
g_riic0_state = _IIC_MASTER_SENDS_ADR_10A_R;
}
else if (_IIC_MASTER_RECEIVES_STOP == g_riic0_state)
{
RIIC0.ICMR3.BIT.RDRFS = 0U;
RIIC0.ICMR3.BIT.ACKWP = 1U;
RIIC0.ICMR3.BIT.ACKBT = 0U;
RIIC0.ICSR2.BIT.NACKF = 0U;
RIIC0.ICSR2.BIT.STOP = 0U;
RIIC0.ICIER.BIT.SPIE = 0U;
RIIC0.ICIER.BIT.STIE = 1U; /* Enable start condition */
/* detection to prepare for */
/* the next receive */

/* Clear TXI0 interrupt flag */
VIC.PIC3.LONG = 0x08000000UL;      <- added code
/* Disable TXI0 interrupt */
```

```
VIC.IEC3.LONG = 0x08000000UL;    <- added code
```

```
/* Clear RXI0 interrupt flag */  
VIC.PIC3.LONG = 0x04000000UL;  
/* Disable RXI0 interrupt */  
VIC.IEC3.LONG = 0x04000000UL;
```

```
    r_riic0_callback_receiveend();  
}
```

```
.....
```

```
}
```

```
-----
```

6. 恒久対策

今後のバージョンで改修する予定です。

[免責事項]

過去のニュース内容は発行当時の情報をもとにしており、現時点では変更された情報や無効な情報が含まれている場合があります。ニュース本文中のURLを予告なしに変更または中止することがありますので、あらかじめご承知ください。