

HI7000/4シリーズ ユーザーズマニュアル訂正のお知らせ

以下のHI7000/4シリーズユーザーズマニュアルの正誤情報をご連絡します。

HI7000/4シリーズユーザーズマニュアルは、リアルタイムOS製品のHI7000/4, HI7700/4, およびHI7750/4用の共通マニュアルです。

HI7000/4は、SH-1, SH-2, SH2-DSP, SH-2E (FPUを除く), SH-2A, および SH2A-FPUコアのMCUをサポートしています。

HI7700/4は、SH-3, SH3-DSP, およびSH4AL-DSPコアのMCUをサポートしています。

HI7750/4は、SH-4, およびSH-4AコアのMCUをサポートしています。

1. 該当マニュアル

- (1) HI7000/4シリーズユーザーズマニュアル Rev.7.00 (資料番号 : RJJ10B0063-0700)
- (2) HI7000/4シリーズユーザーズマニュアル Rev.6.00 (資料番号 : RJJ10B0063-0600)
- (3) HI7000/4シリーズユーザーズマニュアル Rev.5.00 (資料番号 : RJJ10B0063-0500H)
- (4) HI7000/4シリーズユーザーズマニュアル Rev.4.00 (資料番号 : RJJ10B0063-0400H)
- (5) HI7000/4シリーズユーザーズマニュアル 第3版 (資料番号 : ADJ-702-298B)
- (6) HI7000/4シリーズユーザーズマニュアル 第2版 (資料番号 : ADJ-702-298A)

2. 内容

- 2.1 **2.4.1 タスクコンテキストと非タスクコンテキスト**
該当ページ :

- (1) Rev.7.00 (RJJ10B0063-0700) 7ページ
- (2) Rev.6.00 (RJJ10B0063-0600) 7ページ
- (3) Rev.5.00 (RJJ10B0063-0500H) 7ページ
- (4) Rev.4.00 (RJJ10B0063-0400H) 7ページ
- (5) 第3版 (ADJ-702-298B) 5ページ
- (6) 第2版 (ADJ-702-298A) 5ページ

表2.1の下の本文を以下の通り訂正します。

誤：

非タスクコンテキストで実行される処理には、以下があります。

- 割込みハンドラ
- CPU例外ハンドラ
- タイムイベントハンドラ（周期ハンドラ、アラームハンドラ、オーバーランハンドラ）
- chg_imsサービスコールで割込みマスクを0以外に変更して実行する部分 また、これらの状態から起動される拡張サービスコールルーチンも、非タスクコンテキストで実行されます。

正：

非タスクコンテキストで実行される処理には、以下があります。

- 割込みハンドラ
- タイムイベントハンドラ（周期ハンドラ、アラームハンドラ、オーバーランハンドラ）
- chg_imsサービスコールで割込みマスクを0以外に変更して実行する部分
また、これらの状態から起動される拡張サービスコールルーチンも、非タスクコンテキストで実行されます。
なお、CPU例外ハンドラは例外発生前と同じコンテキストで実行されます。

2.2 **4.8 割込みハンドラ 図4.4 通常の割込みハンドラのC 言語記述例**

該当ページ：

Rev.7.00 (RJJ10B0063-0700) 270ページ

その他のマニュアルは該当しません。

図中の一つ目の説明文を以下のとおり訂正します。

誤：

SH-2A, SH2A-FPU でバンク割込みを使用する場合 (CFG_REGBANKをチェック)のみ、レジスタを保証する必要はないので、#pragma noregsave を指定することができます。

正：

SH-2A, SH2A-FPUでレジスタバンクを使用する割込みの場合のみ、レジスタを保証する必要はないので、#pragma noregsaveを指定することができます。

2.3 4.8 割込みハンドラ 表4.9 通常の割込みハンドラのレジスタ使用規約 (HI7000/4)

該当ページ：

Rev.7.00 (RJJ10B0063-0700) 271ページ

その他のマニュアルは該当しません。

注4を以下のとおり訂正します。

誤：

SH-2A またはSH2A-FPU において、CFG_REGBANK をチェックした場合のみ不要です。

正：

SH-2AまたはSH2A-FPUにおいて、レジスタバンクを使用する割込みの場合のみ不要です。

2.4 CPU例外ハンドラ起動時のスタックの状態

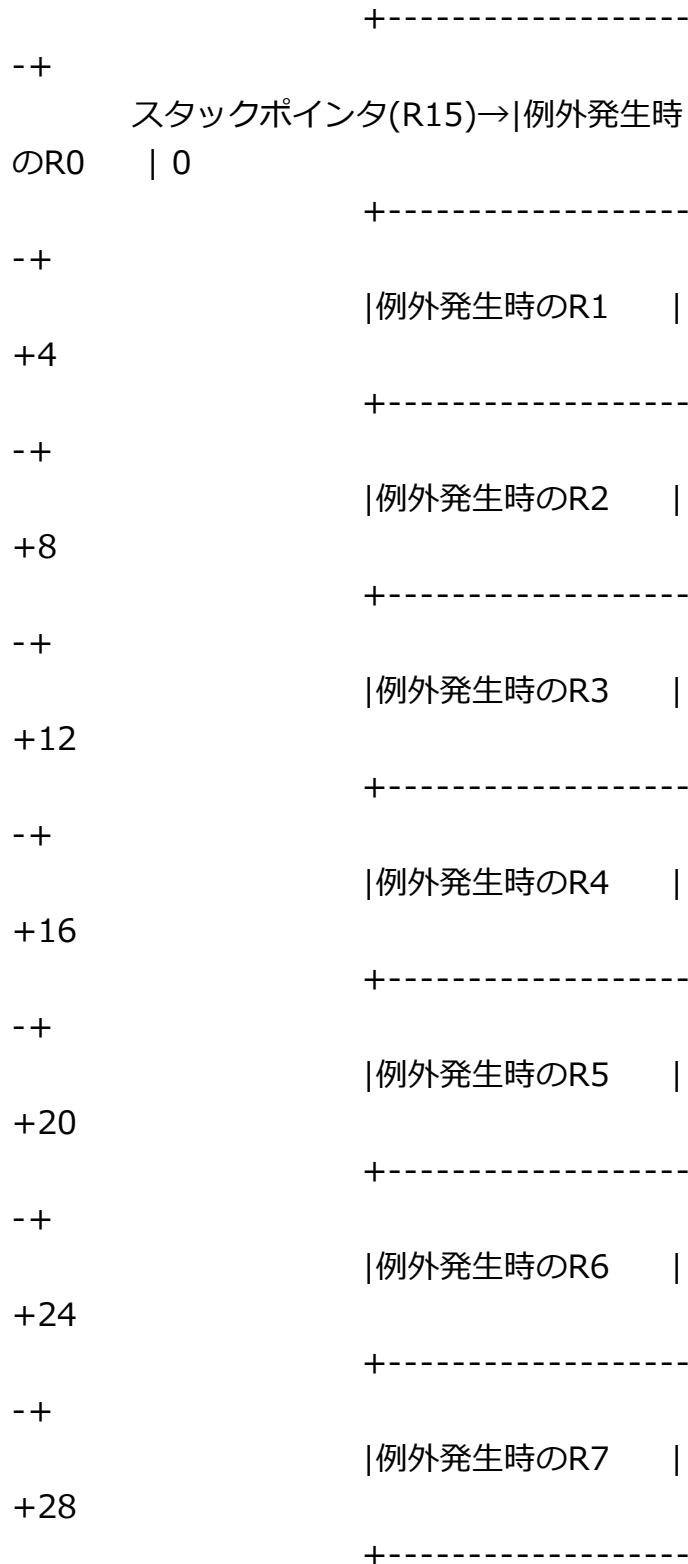
該当ページ：

- (1) Rev.7.00 (RJJ10B0063-0700) : 286~287ページ
- (2) Rev.6.00 (RJJ10B0063-0600) : 284~285ページ
- (3) Rev.5.00 (RJJ10B0063-0500H) : 255~256ページ
上記3マニュアルについて「4.9 CPU 例外ハンドラ (3) CPU 例外ハンドラ 起動時のスタックの状態」を、追加・訂正内容の通り訂正します
(訂正対象はスタックの図のみ)。
- (4) Rev.4.00 (RJJ10B0063-0400H) : 243ページ
- (5) 第3版(ADJ-702-298B) : 229ページ
- (6) 第2版(ADJ-702-298A) : 220ページ
上記3マニュアルについて「4.8 CPU 例外ハンドラ」に、追加・訂正内容を追加します。

追加・訂正内容：

- (3) CPU例外ハンドラ起動時のスタックの状態
CPU例外が発生すると、カーネルはスタックに各種レジスタを保存した後、CPU例外ハンドラを起動します。CPU例外ハンドラ終了時には、カーネルはこれらのレジスタをスタックから復帰します。

(a) HI7000/4



-+		例外発生時のPR	
+32			
		+-----	
-+		例外発生時のPC	
+36			
		+-----	
-+		例外発生時のSR	
+40			
		+-----	
-+	CPU例外発生前のスタックポインタ→ 例外発生時のスタック +44		
		+-----	
-+			
(b)	HI7700/4		
		+-----	
-+	スタックポインタ(R15)→ 例外発生時のR0_BANK0 0		
		+-----	
-+	R1_BANK0 +4	例外発生時の	
		+-----	
-+	R2_BANK0 +8	例外発生時の	
		+-----	
-+	R3_BANK0 +12	例外発生時の	
		+-----	
-+	R4_BANK0 +16	例外発生時の	
		+-----	
-+		例外発生時の	

R5_BANK0 +20	+-----
-+	例外発生時の
R6_BANK0 +24	+-----
-+	例外発生時の
R7_BANK0 +28	+-----
-+	例外発生時のPR
+32	+-----
-+	例外発生時の
PC(SPC) +36	+-----
-+	例外発生時の
SR(SSR) +40	+-----
-+	CPU例外発生前のスタックポインタ→ 例外発生時のスタック +44
-+	+-----
(c) HI7750/4	+-----
-+	スタックポインタ(R15)→ 例外発生時のR0_BANK0 0
-+	+-----
-+	例外発生時の
R1_BANK0 +4	+-----
-+	例外発生時の
R2_BANK0 +8	+-----

-+	例外発生時の
R3_BANK0 +12	+-----
-+	例外発生時の
R4_BANK0 +16	+-----
-+	例外発生時の
R5_BANK0 +20	+-----
-+	例外発生時の
R6_BANK0 +24	+-----
-+	例外発生時の
R7_BANK0 +28	+-----
-+	例外発生時のPR
+32	+-----
-+	例外発生時のFPSCR
+36	+-----
-+	例外発生時の
PC(SPC) +40	+-----
-+	例外発生時の
SR(SSR) +44	+-----
-+	CPU例外発生前のスタックポインタ→ 例外発生時のスタック +48
-+	+-----

[免責事項]

過去のニュース内容は発行当時の情報をもとにしており、現時点では変更された情報や無効な情報が含まれている場合があります。ニュース本文中のURLを予告なしに変更または中止することがありますので、あらかじめご承知ください。

© 2010-2016 Renesas Electronics Corporation. All rights reserved.