

技術通知 V850ES/SA2, V850ES/SA3 マイクロコントローラ 使用制限事項の件		発行番号	ZBG-CC-09-0050号	1/4
		発行日	2009年 11月 9日	
		発行元	NEC エレクトロニクス株式会社 マイクロコンピュータ事業本部 汎用マイコンシステム事業部 製品ソリューショングループ	
文書分類	<input type="radio"/> 使用制限事項	バージョン・アップ	ドキュメント誤 記訂正(正誤表)	その他
関連資料	V850ES/SA2, V850ES/SA3 ユーザーズ・マニュアル ハードウェア編		資料番号: U15905JJ2V1UD00 (第2版)	
	V850ES ユーザーズ・マニュアル アーキテクチャ編		資料番号: U15943JJ3V0UM00 (第3版)	

1. 対象製品

V850ES/SA2, V850ES/SA3 マイクロコントローラ全製品:
V850ES/SA2: μ PD703200/703200Y, μ PD703201/703201Y, μ PD70F3201/70F3201Y
V850ES/SA3: μ PD703204/703204Y, μ PD70F3204/70F3204Y

2. 通知内容

V850ES/SA2, V850ES/SA3 マイクロコントローラについて、下記制限事項が判明しました。

No. 7 mul/mulu 命令に関する制限事項 (2)

制限事項内容

以下の2つのシーケンス (パターン1, パターン2) のどちらかに該当した場合、次の現象が発生します。

- 乗算命令の演算結果が汎用レジスタに反映されない
- ミス・アライン・アドレスに対する ld 命令に対して、間違っただレスのデータが汎用レジスタに格納される

【パターン1】

以下のシーケンスで、(2) 命令の RAM 読み出しが、DMA 転送の RAM アクセスと競合する場合

- (1) ld /sld : 内蔵 ROM に対するロード命令
- (2) ld /sld : 内蔵 RAM に対するロード命令
- (3) mul /mulu : ワード・データの乗算命令で、結果が 32bit だけ残るもの [注 1]
| : [注 2]
- (4) ld /sld : 内蔵 ROM、または内蔵 RAM に対するミス・アライン・アクセスのロード命令

注1 .mul/mulu 命令で、第3オペランド(reg3)に r0 を使用した場合、または、第2オペランド(reg2)と第3オペランド(reg3)に同じレジスタを使用した場合

mul reg1, reg2, reg3 (reg3=r0 または reg2=reg3)

mul imm9, reg2, reg3 (reg3=r0 または reg2=reg3)

mulu reg1, reg2, reg3 (reg3=r0 または reg2=reg3)

mulu imm9, reg2, reg3 (reg3=r0 または reg2=reg3)

reg2=reg3 の命令は C 言語で記載した場合、CA850 では出力されません

注2 .(3)の乗算命令と(4)のロード命令の間に入る他の命令の実行クロック数が、2クロック以下の場合に該当。

ただし、次のいずれかに当てはまる場合には非該当になります。

- ・ 内蔵 RAM を転送対象とした DMA を使用していない場合
- ・ (1)のロード命令の読み出し結果を(2)のロード命令のアドレス指定に使用する場合
- ・ (2)のロード命令の読み出し結果を(3)の乗算命令のソース・データとして使用する場合
- ・ (3)の乗算命令の演算結果を(4)のロード命令のアドレス指定に使用する場合
- ・ (3)の演算結果を、(3)と(4)の間に入る他の命令で、ソース・データとして使用する場合
- ・ (3)と(4)の間に次の命令のいずれかがある場合
 - 乗算命令 (mul, mulh, mulhi, mulu)
 - ビット操作命令 (clr1, not1, set1, tst1)
 - 特殊命令の一部 (callt, dispose, switch)
- ・ (4)のロード命令がバイト・アクセスのロード命令 (ld.b, ld.bu, sld.b, sld.bu) の場合
- ・ 外部メモリ、または内蔵 RAM で(1)～(4)の命令列を実行する場合

【パターン2】

以下のシーケンスで、(1)命令のアクセスの終了タイミングと、(2)命令の内蔵 RAM へのアクセス・タイミングが重なった場合

(1) ld /sld : 外部メモリに対するロード命令

| : [注1]

(2) ld /sld : 内蔵 RAM に対するロード命令

(3) mul /mulu : ワード・データの乗算命令で、結果が 32bit だけ残るもの[注2]

| : [注3]

(4) ld /sld : 内蔵 ROM、または内蔵 RAM に対するミス・アライン・アクセスのロード命令

注1 .(1)のロード命令と(2)のロード命令の間に他の命令が入り、(1)命令のアクセスの終了タイミングと、(2)命令の内蔵 RAM へのアクセス・タイミングが重なった場合に該当。

注2 .mul/mulu 命令で、第3オペランド(reg3)に r0 を使用した場合、または、第2オペランド(reg2)と第3オペランド(reg3)に同じレジスタを使用した場合

mul reg1, reg2, reg3 (reg3=r0 または reg2=reg3)

mul imm9, reg2, reg3 (reg3=r0 または reg2=reg3)

mulu reg1, reg2, reg3 (reg3=r0 または reg2=reg3)

mulu imm9, reg2, reg3 (reg3=r0 または reg2=reg3)

reg2=reg3 の命令は C 言語で記載した場合、CA850 では出力されません

注3 .(3)の乗算命令と(4)のロード命令の間に入る他の命令の実行クロック数が、2クロック以下の場合に該当。

ただし、次のいずれかに当てはまる場合には非該当になります。

- ・ 外部バスを使用していない場合
- ・ (1)のロード命令の読み出し結果を(2)のロード命令のアドレス指定に使用する場合
- ・ (1)のロード命令の読み出し結果を(1)と(2)の間に入る他の命令のソース・データとして使用する
場合
- ・ (2)のロード命令の読み出し結果を(3)の乗算命令のソース・データとして使用する
場合
- ・ (3)の乗算命令の演算結果を(4)のロード命令のアドレス指定に使用する場合
- ・ (3)の演算結果を、(3)と(4)の間に入る他の命令で、ソース・データとして使用する
場合
- ・ (3)と(4)の間に次の命令のいずれかがある場合
 - 乗算命令 (mul, mulh, mulhi, mulu)
 - ビット操作命令 (clr1, not1, set1, tst1)
 - 特殊命令の一部 (callt, dispose, switch)
- ・ (4)のロード命令がバイト・アクセスのロード命令 (ld.b, ld.bu, sld.b, sld.bu) の場合
- ・ 外部メモリ、または内蔵 RAM で(1)～(4)の命令列を実行する場合

回避策

【開発中、または今後開発予定のシステムへの対応について】

CPU機能に関する使用制限事項としてマイコンは修正せず、コンパイラにより該当命令の生成を自動的に抑制するように致します。ただし、アセンブラで記述され、抑制できない命令にはメッセージを出力します。具体的な提供方法は、ご使用のコンパイラ毎に以下の通りとなります。

その他のコンパイラをご使用の場合は弊社販売員、または特約店を通じてご相談ください。

弊社製コンパイラ：CA850の場合

現在の最新バージョンに対策機能を追加し、CA850 をバージョンアップして提供させていただきます。

コンパイラ CA850 を含む製品の、ソフトウェア・パッケージ SP850、C コンパイラ・パッケージ CA850 につきまして、対策品コンパイラ CA850 のバージョンとリリース時期を次に示します。

製品名	CA850 最新バージョン	CA850 対策バージョン	言語	リリース時期	入手方法
SP850	V3.40	V3.42	日本語	2009/11/9	バージョンアップ・サービス からダウンロード
CA850			英語	2009/11/9	

バージョンアップ・サービスの URL

<http://www.necel.com/micro/ja/ods/index.html> バージョンアップ・サービス (Japanese)

<http://www.necel.com/micro/en/ods/index.html> Version-up Service (English)

・GHS製コンパイラ：CC850の場合

お手数ですが、販売代理店(アドバンスド・データ・コントロールズ社)にお問い合わせください。

【開発済みシステムへの対応について】

添付の該非判定チェック・シート（別紙2）の手順に沿って、問題発生条件の該非判定を行ってください。

【組み込み用ソフトウェア製品の該非確認について】

弊社製リアルタイムOS、ならびにミドルウェアの該非確認状況を以下に示します。

リアルタイムOS

RX850 : 非該当

RX850Pro : 非該当

RX850V4 : 非該当

ミドルウェア

高速浮動小数点ライブラリ（GOFAST） : 非該当

JPEG : 非該当

上記以外の製品については、弊社販売員または特約店を通じて、個別にお問い合わせください。
また、サード・パーティ製品につきましては、各製品の供給元に個別にご相談願います。

改善計画

デバイスは修正せず、恒久的な制限事項とさせていただきます。

最新のコンパイラにより回避をお願いします。

3. 制限事項を回避するために必要な開発環境

制限事項 No.7 を回避するためには、以下の開発環境をお使いください。

- ・ 弊社製コンパイラ CA850 V3.42 以降
なお上記コンパイラを使用することで、旧バージョンのコンパイラでの出力結果と異なる場合がありますので、注意願います。
- ・ GHS 製コンパイラ CC850
GHS 製コンパイラにつきましては、販売代理店（アドバンスド・データ・コントロールズ社）
にお問い合わせください。
- ・ 上記以外の開発ツールをご使用のお客様は弊社販売員または特約店にお問い合わせください。

4. 発行文書履歴

文書番号	発行日	記事
SBG-DT-04-0046（初版）	2004. 2. 9	初版 No.1～No.6
ZBG-CC-09-0050（最新版）	2009.11. 9	新規制限事項追加 No.7

以上

制限事項一覧

・ V 8 5 0 E S / S A 2 フラッシュ品 μPD70F3201/70F3201Y

連番	制限事項 規格区分	該非		制限事項を回避する 開発環境一覧 (カテゴリ・品名・バージョン)
		K	E	
1	mul/mulu 命令に関する制限事項(1)			-
2	フラッシュセルフプログラミング時の割り込み発生に関する制限事項	×		-
3	D M A 転送強制終了に関する制限事項			-
4	内蔵 R A M でのプログラム実行と D M A 転送に関する制限事項			-
5	D M A の T C n ビット自動クリアに関する制限事項			-
6	s l d 命令と割り込み競合に関する制限事項			コンパイラ・CA850・V2.61以降
7	mul/mulu 命令に関する制限事項(2)			コンパイラ・CA850・V3.42以降

備考) 該非欄の記号はそれぞれ以下の意味を示します。

- : 制限事項対象外
- : 制限事項修正済み
- ×
- : 制限事項対象 (修正予定)
- : 制限事項対象 (修正予定なし)

規格区分は、ロット番号の左から 5 桁目のアルファベットです。

・ V 8 5 0 E S / S A 2 マスク品 μPD703200/70F3200Y, μPD703201/703201Y

連番	制限事項 規格区分	該非		制限事項を回避する 開発環境一覧 (カテゴリ・品名・バージョン)
		E	P	
1	mul/mulu 命令に関する制限事項(1)			-
2	フラッシュセルフプログラミング時の割り込み発生に関する制限事項	-	-	-
3	D M A 転送強制終了に関する制限事項			-
4	内蔵 R A M でのプログラム実行と D M A 転送に関する制限事項			-
5	D M A の T C n ビット自動クリアに関する制限事項			-
6	s l d 命令と割り込み競合に関する制限事項			コンパイラ・CA850・V2.61以降
7	mul/mulu 命令に関する制限事項(2)			コンパイラ・CA850・V3.42以降

備考) 該非欄の記号はそれぞれ以下の意味を示します。

- : 制限事項対象外
- : 制限事項修正済み
- ×
- : 制限事項対象 (修正予定)
- : 制限事項対象 (修正予定なし)

規格区分は、ロット番号の左から 5 桁目のアルファベットです。

・ V 8 5 0 E S / S A 3 フラッシュ品 μPD70F3204/70F3204Y

連番	制限事項 規格区分	該非		制限事項を回避する 開発環境一覧 (カテゴリ・品名・バージョン)
		K	E	
1	mul/mulu 命令に関する制限事項(1)			-
2	フラッシュセルフプログラミング時の割り込み発生に関する制限事項	x		-
3	DMA転送強制終了に関する制限事項			-
4	内蔵RAMでのプログラム実行とDMA転送に関する制限事項			-
5	DMAのTCnビット自動クリアに関する制限事項			-
6	slid命令と割り込み競合に関する制限事項			コンパイラ・CA850・V2.61以降
7	mul/mulu 命令に関する制限事項(2)			コンパイラ・CA850・V3.42以降

備考) 該非欄の記号はそれぞれ以下の意味を示します。

- : 制限事項対象外
- : 制限事項修正済み
- x : 制限事項対象 (修正予定)
- : 制限事項対象 (修正予定なし)

規格区分は、ロット番号の左から5桁目のアルファベットです。

・ V 8 5 0 E S / S A 3 マスク品 μPD703204/70F3204Y

連番	制限事項 規格区分	該非		制限事項を回避する 開発環境一覧 (カテゴリ・品名・バージョン)
		E	P	
1	mul/mulu 命令に関する制限事項(1)			-
2	フラッシュセルフプログラミング時の割り込み発生に関する制限事項	-	-	-
3	DMA転送強制終了に関する制限事項			-
4	内蔵RAMでのプログラム実行とDMA転送に関する制限事項			-
5	DMAのTCnビット自動クリアに関する制限事項			-
6	slid命令と割り込み競合に関する制限事項			コンパイラ・CA850・V2.61以降
7	mul/mulu 命令に関する制限事項(2)			コンパイラ・CA850・V3.42以降

備考) 該非欄の記号はそれぞれ以下の意味を示します。

- : 制限事項対象外
- : 制限事項修正済み
- x : 制限事項対象 (修正予定)
- : 制限事項対象 (修正予定なし)

規格区分は、ロット番号の左から5桁目のアルファベットです。

使用制限事項の詳細

No.1 mul/mulu命令に関する制限事項(1)

【内容】

mul、mulu命令において、1stオペランドと3rdオペランドに同じレジスタを使用する命令実行中に割り込みが発生した場合、演算結果(3rdオペランドのレジスタ値)が不正になる場合があります。なお、命令そのものは実行終了し、続く命令を実行します。

NEC製のCコンパイラをご使用の場合は、アセンブリ言語による記述箇所では本制限に非該当であれば問題ありません。記述有無の確認としては、プロジェクトマネージャー内のグローバル検索機能等をご使用ください。

GHS社、レッドハット社、ウインドリバー社製品については、下記[関連製品]を参照ください。

記述例)

```
mul    reg1, reg2, reg1
```

および

```
mulu   reg1, reg2, reg1
```

[レジスタreg1、reg2は異なるレジスタ。reg1は、r0(ゼロ・レジスタ)以外]

【非該当条件】

1stオペランドと3rdオペランドに使用するレジスタが異なる場合は、非該当です。

また、NEC製Cコンパイラは、本使用制限に該当する命令形式を生成しておりません。さらに、リアルタイムOS(RX850、RX850pro)、ミドルウェアの各製品についても該当する命令形式を使用しておりません。

【回避策】

以下の記述でプログラミングしてください。

```
mul    reg1, reg2, reg3
```

および

```
mulu   reg1, reg2, reg3
```

[レジスタreg1、reg2、reg3は異なるレジスタ。reg3は、r0以外]

または、

```
mov    reg1, rtmp
```

```
mul    rtmp, reg2, reg1
```

および

```
mov    reg1, rtmp
```

```
mulu   rtmp, reg2, reg1
```

[レジスタreg1、reg2、rtmpは異なるレジスタ。reg1、rtmpはr0以外]

【関連製品】

・GHS製品について

過去にリリースされたCコンパイラ(Ver1. 8. 9まで)は、組み込み関数___MULSH()、___MULUH()を使った場合で、かつ最適化モードの設定により本使用制限の命令形式が選択生成される可能性があります。

本使用制限命令の有無は、GHS製コンパイラ付属の逆アセンブラである“gdump”を使用し「% gdump a. out | grep mul」により全てのmul命令を抽出して、該非確認をお願いします。

MULTI2000 Rel3.5からは、本命令形式をC記述でもアセンブラ記述でも生成せず、アセンブリ時にエラーとして検出します。MULTI2000 Rel3.5は、詳細は株式会社アドバンスド・データ・コントロールズ社にご確認ください。

また、ランタイム・ライブラリについては、mul/mulu命令自体は使用していますが、本使用制限に該当する命令形式は過去、今後とも生成しません。

・レッドハット社、ウインドリバー社製品について

両社のGNUコンパイラは、本使用制限に該当する命令形式を過去、今後とも生成しません。

No.2 フラッシュセルフプログラミング中の割り込み発生に関する制限事項

【内容】

フラッシュセルフプログラミング中に割り込みが発生すると、割り込み復帰後のプログラムが暴走する可能性があります。

【回避策】

プログラムにて割り込み禁止状態にしてから、フラッシュセルフプログラミングを実行してください。

(割り込み禁止操作)

ノンマスカブル割り込み: PSW の NP ビット=1

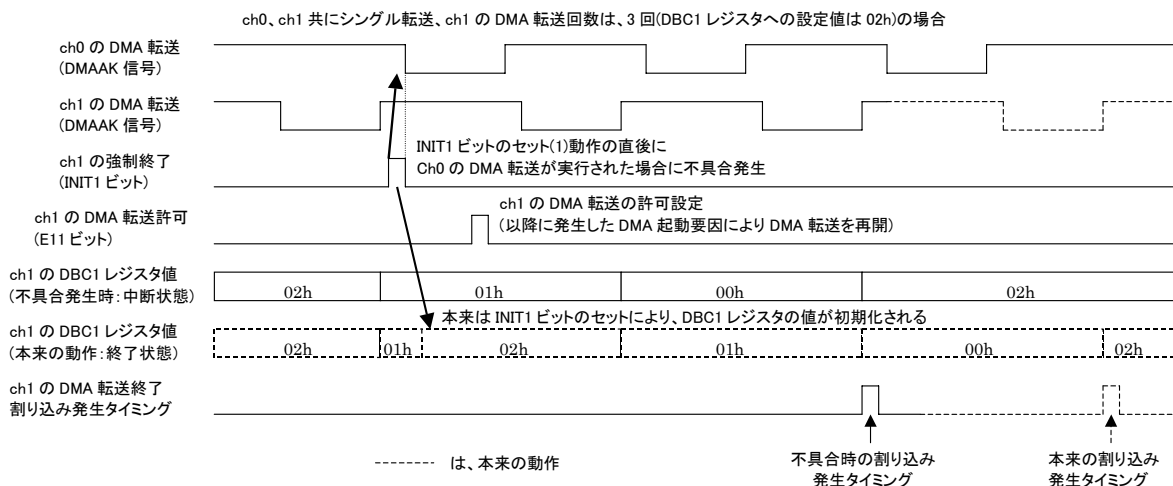
マスカブル割り込み: DI命令、各割り込み制御レジスタ(xxICn)、割り込みマスクレジスタ(IMR0-IMR2)によるマスク

No.3 DMA転送強制終了に関する制限事項

【内容】

DMACHnレジスタのINITnビットの操作により、DMA転送を強制終了する場合、INITnビットをセット(1)したにも拘わらず、強制終了されずに中断状態になる場合があります。このため、強制終了させたはずのチャンネルのDMA転送を再開させた場合に、想定外の転送回数完了後にDMA転送が終了し、DMA転送終了割り込みが発生することがあります(n=0-3)。本不具合は、強制終了(INITnビットのセット(1))の直後にDMA転送が実行された場合に発生します(下図参照)。

本制限事項は転送チャンネル数、転送対象(メモリーメモリ、メモリーI/O; 内蔵資源を含む)、起動要因(内蔵周辺I/Oからの割り込み、ソフトウェア)には依存せず、仕様の設定可能ないずれの組み合わせでも発生する可能性があります。また、他のチャンネルの影響も受けます。



なお、以下のレジスタは、マスタ/スレーブの2段FIFO構成のバッファ・レジスタになっています。このため、DMA転送中、及びDMA中断状態にこれらのレジスタを書き換えた場合、マスタ・レジスタに書き込まれます。DMA転送中、中断状態に書き換えた値は、書き換えたチャンネルのDMA転送終了時にスレーブ・レジスタに反映されます。

また、上図における初期化とは、マスタ・レジスタの内容をスレーブ・レジスタに反映させることを指しています。

2段FIFO構成のレジスタ

- ・DMAソース・アドレス・レジスタ(DSAnH、DSAnL)
- ・DMAディスティネーション・アドレス・レジスタ(DDAnH、DDAnL)
- ・DMA転送カウント・レジスタ(DBCn)

【回避策】

以下のいずれかの手順によりソフトウェアにて回避可能です。

①一時的に全てのDMAチャンネルの転送を停止させる方法

次の点を満たして頂ければ、以下の手順で回避可能です。

- ・以下の回避処理以外で、DCHCnレジスタのTCnビット=1となっていることを期待したプログラム構成になっていない（DCHCnレジスタのTCnビットは読み出しによりクリア(0)されるため、以下(5)②の回避処理ルーチン実行によりクリアされてしまいます。）。

<回避手順>

- (1) 割り込み禁止(DI)状態にする。
- (2) DMA リスタート・レジスタ(DRST)を読み出し、各チャンネルのENnビットを汎用レジスタに転送する。(値:A)
- (3) DMA リスタート・レジスタ(DRST)に00Hを書き込む(2回実行[※])。2回実行[※]することにより(4)の処理以前に必ずDMA転送が停止します。
- (4) 強制終了するチャンネルのDCHCnレジスタのINITnビットをセット(1)する。
- (5) (2)で読み出した値(A)に対して次の操作を行う。(値:B)
 - ① 強制終了するチャンネルのビットをクリア(0)する。
 - ② 強制終了しない各チャンネルのTCnビットとENnビットが、共に1(ANDが1)の場合はそのチャンネルのビットをクリア(0)する。
- (6) (5)で操作した値(B)をDRSTレジスタに書き込む。
- (7) 割り込み許可(EI)状態にする。

※:上記(5)は、(2)~(3)の間に正常終了したチャンネルに対して、再度ENnビットを不正にセットすることを防ぐため、必ず行ってください。

※: n=0-3

注:転送対象(転送元または転送先)が内蔵RAMの場合は、3回実行してください。

②正常に強制終了するまでINITnビットのセットを繰り返し実行する方法(n=0-3)

<回避手順>

- (1) 強制終了したいチャンネルの初期転送回数を汎用レジスタにコピーする。
- (2) 強制終了するチャンネルのDCHCnレジスタのINITnビットをセット(1)する。
- (3) 強制終了するチャンネルのDMA転送カウント・レジスタ(DBCn)の値を読み込み、(1)でコピーした値と比較する。一致しない場合は(2)~(3)を繰り返す。

※:(3)でDBCnレジスタを読み込んだ場合、不具合で停止したときは残りの転送回数がリードされます。正常に強制終了した場合には初期転送回数がリードされます。

※:この回避方法は、強制終了の対象となっているDMAチャンネル以外のDMA転送が、頻繁に行われるようなアプリケーションにおいては、強制終了されるまでに、時間を要する可能性がありますので、ご注意願います。

No.4 内蔵RAMでのプログラム実行とDMA転送に関する制限事項

【内容】

内蔵RAMを対象としたDMA転送を実行しており、かつ内蔵RAM上に配置されたビット操作命令 (SET1,CLR1,NOT1)、もしくは、ミス・アライン・アドレスに対するデータ・アクセス命令を実行した場合、内部バスの競合動作により、CPUがデッド・ロックする可能性があります。デッド・ロック中はリセットのみ受付可能です(NMIも割り込みも受け付けられません)。

【非該当条件】

内蔵RAM上での命令実行を行っていない、もしくは、内蔵RAMを対象としたDMA転送を行っていないければ、非該当です。

【回避策】

以下のいずれかの方法により、回避をお願い致します。

- ー内蔵RAM上に配置された命令を実行する場合は、内蔵RAMを対象としたDMA転送を行わない。
- ー内蔵RAMを対象とするDMAを実行する場合は、内蔵RAM上に配置された命令実行を行わない。

No.5 DMAのTCnビット自動クリアに関する制限事項

【内容】

本来、DCHCnレジスタのTCnビットは、読み出すことにより自動的にクリア(0)されますが、2ch以上のDMA転送を同時に使用する場合、内蔵RAMを対象(転送元または転送先)とするDMA転送において、DMA転送終了後にDCHCnレジスタのTCnビットを読み出しても、クリア(0)されない場合があります(n=0-3)。

【非該当条件】

以下のいずれかの条件を1つでも満たしていれば、本問題は非該当です。

- ・DMA転送を1chのみしか使用していない。
- ・内蔵RAMを対象(転送元または転送先)とするDMA転送を行っていない。

【補足説明】

本不具合現象に該当するのは、CPUプログラムにてDCHCnレジスタをポーリングしながら、TCビットがセット(1)されるのを待ち合わせているような場合です。

ただし、DMA転送終了割り込み(INTDMA_n)による割り込みルーチン内でDCHCnレジスタのTCビットを読み出す処理をした場合にも、下記の4つの条件をすべて満たす場合には、本不具合に該当することがあります。

- (1) DMA転送を複数チャンネル使用している。
- (2) 内蔵RAMがDMA転送元であるDMA転送を行っている。
- (3) DMA転送終了割り込みルーチン内でDCHCnレジスタを読み出す以前に、内蔵RAM、内蔵I/O領域、外部メモリのいずれかに対するロード命令/ストア命令などを行っていない(最初にアクセスするデータがDCHCnレジスタである)。

【ソフトウェア回避策】

内蔵RAMを転送対象とするDMAチャンネルに対応するDCHCnレジスタのTCnビットを読み出す場合、TCビットがセット(1)されている状態を読み出したあと、続けて2回DCHCnレジスタを空読みしてください。3回続けて読み出すことにより、確実にTCnビットをクリア(0)することができます。

No.6 sld命令と割り込み競合に関する制限事項

【内容】

以下の特定命令(下記例①に対応)の実行が完了する以前に、後続のsld命令(下記例③に対応)の直前の命令(下記例②に対応)のデコード動作と割り込み要求が競合した場合、先の特定命令の実行結果がレジスタに格納されないことがあります。

なお、本現象は、特定命令のディスティネーション・レジスタとsld命令のディスティネーション・レジスタが同じ、かつsld命令の直前に実行される命令でそのレジスタ値を参照した場合にのみ発生することがあります。

特定命令

- ・ld命令 : ld.b, ld.h, ld.w, ld.bu, ld.hu
- ・sld命令 : sld.b, sld.h, sld.w, sld.bu, sld.hu
- ・乗算命令 : mul, mulh, mulhi, mulu

問題となる命令シーケンス例

```
例1 ①ld.w [r11],r10
      :
      ②mov r10 ,r28
      ③sld.w 0x28 ,r10
```

①のld命令の実行が完了する前に、③のsld命令の直前のmov命令(②)のデコード動作と割り込み要求が競合した場合に問題が発生。

例2 ①ld.w [r11],r10
:
②cmp imm5, r10
③sld.w 0x28, r10
④bz label

①のld命令の実行が完了する前に、③のsld命令の直前のcmp命令(②)のデコード動作と割り込み要求が競合した場合に問題が発生。この結果、cmp命令の比較結果が不正になり、④の分岐命令が不正動作することがある。

例3 ①ld.w [r11],r10
:
②add imm5, r10
③sld.w 0x28, r10
④setf r16

①のld命令の実行が完了する前に、③のsld命令の直前のadd命令(②)のデコード動作と割り込み要求が競合した場合に問題が発生。この結果、add命令の演算結果、及びフラグが不正になり、④のsetf命令の実行結果が不正になることがある。

【発生条件の詳細】

以下の(1)～(3)の条件を全て満たした場合に問題が発生することがあります。

(1)以下の条件 I または II の条件に該当。

(条件 I)

特定命令(下記参照)のディスティネーション・レジスタ、ならびに、後続して実行されるsld命令のディスティネーション・レジスタ、及び、その直前に実行される以下の命令のソース・レジスタ(reg1)が同じである(本文例1参照)。

```
mov reg1,reg2, not reg1,reg2, satsubr reg1,reg2, satsub reg1,reg2
satadd reg1,reg2, or reg1,reg2, xor reg1,reg2, and reg1,reg2
tst reg1,reg2, subr reg1,reg2, sub reg1,reg2, add reg1,reg2
cmp reg1,reg2, mulh reg1,reg2
```

(条件 II)

特定命令(下記参照)のディスティネーション・レジスタ、ならびに、後続して実行されるsld命令のディスティネーション・レジスタ、及び、その直前に実行される以下の命令のディスティネーション・レジスタ(reg2)が同じである(本文例2、3参照)。

```
not reg1,reg2, satsubr reg1,reg2, satsub reg1,reg2, satadd reg1,reg2
satadd imm5,reg2, or reg1,reg2, xor reg1,reg2, and reg1,reg2
tst reg1,reg2, subr reg1,reg2, sub reg1,reg2, add reg1,reg2
add imm5,reg2, cmp reg1,reg2, cmp imm5,reg2, shr imm5,reg2
sar imm5,reg2, shl imm5, reg2
```

特定命令

- ・ld命令 : ld.b, ld.h, ld.w, ld.bu, ld.hu
- ・sld命令 : sld.b, sld.h, sld.w, sld.bu, sld.hu
- ・乗算命令 : mul, mulh, mulhi, mulu

(2) CPUパイプライン中で、sld命令の直前の命令(上記条件 I または II の命令)のデコードが開始されるまでに、先に実行された特定命令の実行結果がディスティネーション・レジスタに格納されていない。

(3) sld命令の直前の命令(上記条件 I または II の命令)のデコード動作と割り込み要求が競合。

【対応策】

CPU機能に関する使用制限事項として、コンパイラにより該当命令シーケンスの生成を自動的に抑止するように致します。具体的な提供方法はご使用のコンパイラ毎に以下の通りとなります。その他のコンパイラをご使用の場合は弊社販売員または特約店を通じてご相談下さい。

・弊社製コンパイラ:CA850の場合

Ver. 2. 61以降のバージョンを使用してください。該当命令シーケンスの生成を自動的に抑止します。

・GHS製コンパイラ:CC850の場合

以下のバージョン以降の製品を使用してください。当該命令シーケンスの生成を自動的に抑止します。その他のバージョンに関しましては、お手数をお掛けしまして申し訳ございませんが、販売代理店にお問い合わせください。

・Multi4. 0 Rel 7. 0. 0

・Multi3. 5. 1 Rel 6. 5. 3

お問い合わせ先

TEL: 03-3576-6805

E-mail: upgv850e@adac.co.jp

No.7 mul/mulu命令に関する制限事項(2)

制限事項内容

以下の2つのシーケンス(パターン1, パターン2)のどちらかに該当した場合、次の現象が発生します。

- ・ 乗算命令の演算結果が汎用レジスタに反映されない
- ・ ミス・アライン・アドレスに対する ld 命令に対して、間違ったアドレスのデータが汎用レジスタに格納される

【パターン1】

以下のシーケンスで、(2)命令のRAM読み出しが、DMA転送のRAMアクセスと競合する場合

- (1) ld /sld : 内蔵ROMに対するロード命令
- (2) ld /sld : 内蔵RAMに対するロード命令
- (3) mul /mulu : ワード・データの乗算命令で、結果が32bitだけ残るもの[注1]
| : [注2]
- (4) ld /sld : 内蔵ROM、または内蔵RAMに対するミス・アライン・アクセスのロード命令

注1 . mul/mulu 命令で、第3オペランド(reg3)に r0 を使用した場合、または、第2オペランド(reg2)と第3オペランド(reg3)に同じレジスタを使用した場合

mul reg1, reg2, reg3 (reg3=r0 または reg2=reg3)

mul imm9, reg2, reg3 (reg3=r0 または reg2=reg3)

mulu reg1, reg2, reg3 (reg3=r0 または reg2=reg3)

mulu imm9, reg2, reg3 (reg3=r0 または reg2=reg3)

reg2=reg3 の命令は C 言語で記載した場合、CA850 では出力されません

注2 . (3)の乗算命令と(4)のロード命令の間に入る他の命令の実行クロック数が、2クロック以下の場合に該当。

ただし、次のいずれかに当てはまる場合には非該当になります。

- ・ 内蔵RAMを転送対象としたDMAを使用していない場合
- ・ (1)のロード命令の読み出し結果を(2)のロード命令のアドレス指定に使用する場合
- ・ (2)のロード命令の読み出し結果を(3)の乗算命令のソース・データとして使用する場合
- ・ (3)の乗算命令の演算結果を(4)のロード命令のアドレス指定に使用する場合
- ・ (3)の演算結果を、(3)と(4)の間に入る他の命令で、ソース・データとして使用する場合
- ・ (3)と(4)の間に次の命令のいずれかがある場合
 - 乗算命令 (mul, mulh, mulhi, mulu)
 - ビット操作命令 (clr1, not1, set1, tst1)
 - 特殊命令の一部 (callt, dispose, switch)
- ・ (4)のロード命令がバイト・アクセスのロード命令 (ld.b, ld.bu, sld.b, sld.bu) の場合
- ・ 外部メモリ、または内蔵RAMで(1)~(4)の命令列を実行する場合

【パターン 2】

以下のシーケンスで、(1)命令のアクセスの終了タイミングと、(2)命令の内蔵 RAM へのアクセス・タイミングが重なった場合

- (1) `ld /sld` : 外部メモリに対するロード命令
 | : [注 1]
 (2) `ld /sld` : 内蔵 RAM に対するロード命令
 (3) `mul /mulu` : ワード・データの乗算命令で、結果が 32bit だけ残るもの[注 2]
 | : [注 3]
 (4) `ld /sld` : 内蔵 ROM、または内蔵 RAM に対するミス・アライン・アクセスのロード命令

注 1 . (1)のロード命令と(2)のロード命令の間に他の命令が入り、(1)命令のアクセスの終了タイミングと、(2)命令の内蔵 RAM へのアクセス・タイミングが重なった場合に該当。

注 2 . `mul/mulu` 命令で、第 3 オペランド(`reg3`)に `r0` を使用した場合、または、第 2 オペランド(`reg2`)と第 3 オペランド(`reg3`)に同じレジスタを使用した場合

```
mul reg1, reg2, reg3 (reg3=r0 または reg2=reg3)
mul imm9, reg2, reg3 (reg3=r0 または reg2=reg3)
mulu reg1, reg2, reg3 (reg3=r0 または reg2=reg3)
mulu imm9, reg2, reg3 (reg3=r0 または reg2=reg3)
```

`reg2=reg3` の命令は C 言語で記載した場合、CA850 では出力されません

注 3 . (3)の乗算命令と(4)のロード命令の間に入る他の命令の実行クロック数が、2クロック以下の場合に該当。

ただし、次のいずれかに当てはまる場合には非該当になります。

- ・ 外部バスを使用していない場合
- ・ (1)のロード命令の読み出し結果を(2)のロード命令のアドレス指定に使用する場合
- ・ (1)のロード命令の読み出し結果を(1)と(2)の間に入る他の命令のソース・データとして使用する場合
- ・ (2)のロード命令の読み出し結果を(3)の乗算命令のソース・データとして使用する場合
- ・ (3)の乗算命令の演算結果を(4)のロード命令のアドレス指定に使用する場合
- ・ (3)の演算結果を、(3)と(4)の間に入る他の命令で、ソース・データとして使用する場合
- ・ (3)と(4)の間に次の命令のいずれかがある場合
 - 乗算命令 (`mul`, `mulh`, `mulhi`, `mulu`)
 - ビット操作命令 (`clr1`, `not1`, `set1`, `tst1`)
 - 特殊命令の一部 (`callt`, `dispose`, `switch`)
- ・ (4)のロード命令がバイト・アクセスのロード命令 (`ld.b`, `ld.bu`, `sld.b`, `sld.bu`) の場合
- ・ 外部メモリ、または内蔵 RAM で(1)~(4)の命令列を実行する場合

回避策

CPU機能に関する使用制限事項としてマイコンは修正せず、コンパイラにより該当命令の生成を自動的に抑制するように致します。ただし、アセンブラで記述され、抑制できない命令にはメッセージを出力します。具体的な提供方法は、ご使用のコンパイラ毎に以下の通りとなります。

その他のコンパイラをご使用の場合は弊社販売員、または特約店を通じてご相談ください。

- ・ 弊社製コンパイラ：CA850の場合

現在の最新バージョンに対策機能を追加し、CA850をバージョンアップして提供させていただきます。

コンパイラ CA850 を含む製品の、ソフトウェア・パッケージ SP850、C コンパイラ・パッケージ CA850 につきまして、対策品コンパイラ CA850 のバージョンとリリース時期を次に示します。

製品名	CA850 対策バージョン	言語	リリース時期	入手方法
SP850	V3.42 以降	日本語	2009/11/9	バージョンアップ・サービス から ダウンロード
CA850		英語	2009/11/9	

バージョンアップ・サービスの URL

<http://www.necel.com/micro/ja/ods/index.html>

バージョンアップ・サービス (Japanese)

<http://www.necel.com/micro/en/ods/index.html>

Version-up Service (English)

- ・ GHS 製コンパイラ：CC850の場合

販売代理店 (アドバンスド・データ・コントロールズ社) にお問い合わせください。

No.7 mul/mulu命令に関する制限事項 チェック・シート

(1) 該非判定チェック・シート（一次判定用）

ご使用製品の使用条件が制限事項に該当するかの確認をお願いします。使用条件が該当する場合には、二次判定に進んでください。使用条件が該当しない場合、制限事項には非該当です。以降の判定は必要ありません。

使用条件の確認

次の(1),(2)の条件に1つでも“ Yes ”がある場合、制限事項に該当する可能性があります。全ての条件が“ No ”であれば、制限事項に非該当です。

(1) 内蔵RAMをデータの転送先、または転送元とした、DMA機能を使用している。

Yes No

(2) 外部バス・インタフェースを使用している。

Yes No

(2) 該非判定チェック・シート (二次判定用)

下記のフローに従って、「非該当」あるいは「チェックツールによる三次判定へ」の判定(二次判定)をお願いします。
三次判定のチェックツール(説明書付き)は、下記サイトよりダウンロードできるようにしておりますので、ご参照ください。

URL: http://www.necel.com/micro/ja/freesoft/v850/check_02.html

