

\*\*\*\*\*制限事項通知統合版\*\*\*\*\*  
 \* 本文書は、NECマイクロコンピュータ技術文書閲覧サービスの開始にあたり、既に通知させて頂いて \*  
 \* おりました制限事項を1つの文書にまとめたものです。2001年9月26日時点の全ての制限事項が \*  
 \* 掲載されています。 \*  
 \*\*\*\*\*

## NECマイクロコンピュータ技術情報

		頁数	1/1
技術通知 μPD780058 サブ・シリーズ		発行番号	SBG-T-2490号
		発行日	平成13年9月26日
		発行元	日本電気株式会社 NECエレクトロニクス ソリューション技術本部 マイクロコンピュータ技術部
関連資料	ユーザーズ・マニュアル(U12013JJ2V1UM00) データ・シート(U12182JJ4V0DS00) データ・シート(U12092JJ1V1DS00) データ・シート(U15443JJ2V0DS00)	文書分類	使用制限事項通知 2 バージョンアップ通知 3 ドキュメント訂正通知 4 その他の通知

CP(K),O

### 1. 対象製品

μPD780053 / μPD780054 / μPD780055 / μPD780056 / μPD780058 / μPD780058B  
 μPD780053Y / μPD780054Y / μPD780055Y / μPD780056Y / μPD780058BY  
 μPD780053(A) / μPD780054(A) / μPD780055(A) / μPD780056(A) / μPD780058B(A)  
 μPD780053Y(A) / μPD780054Y(A) / μPD780055Y(A) / μPD780056Y(A) / μPD780058BY(A)  
 μPD78F0058 / μPD78F0058Y

### 2. 技術通知事項

上記対象製品において、以下に示す新たな制限事項がございます。

シリアルインターフェースチャンネル 0 において下記条件で IIC バス・モードを使用する場合、CSIE0 を”0” ”1”に変化させたときに、STOP コンディションの検出およびそれに伴う割り込みが発生します。

<条件>

P26/SDA1 を SDA ラインとして使用し、かつ P25/SDA0 を入力ポートとして使用し、CSIE0 を”0” ”1”のタイミングで”L”レベルを入力している場合

### 3. 回避策

上記制限を回避するためには別紙 5 に示す対策プログラムを用いてください。

### 4. 改善計画

今回追加いたしました項目は、制限事項とさせていただきます。

### 5. 制限事項一覧

制限事項の履歴とその詳細情報について別紙 1 に記載いたします。

以上

制限事項一覧  
<マスク品>

	内容	UPD780053 UPD780054 UPD780055 UPD780056 (A)品含む	UPD780053Y UPD780054Y UPD780055Y UPD780056Y (A)品含む	UPD780058	UPD780058B (A)品含む	UPD780058BY (A)品含む
		製法規格	全規格	全規格	全規格	全規格
項目 1	A/D コンバータ 変換動作開始時制限事項					
項目 2	A/D・D/A コンバータ 動作電圧制限事項	-	-			
項目 4	時分割 UART 制限事項					
項目 5	IIC 動作制限事項	-		-	-	

<フラッシュ品>

	内容	UPD78F0058	UPD78F0058Y
		製法規格	全規格
項目 1	A/D コンバータ 変換動作開始時制限事項		
項目 2	A/D・D/A コンバータ 動作電圧制限事項		
項目 3	時分割 UART 制限事項		
項目 4	IIC 動作制限事項	-	

注 1) 製法規格はパッケージ捺印の LOT 番号で左から 5 桁目のアルファベット表記になります。

注 2) 各記号はそれぞれ以下の意味を示します。

- : 制限事項対象外
- : 制限事項修正済み
- x : 制限事項対象 (修正予定)
- : 制限事項対象 (修正予定なし)

項目 1 : 詳細は別紙 2 をご参照ください。

項目 2 : 詳細は別紙 3 をご参照ください。

項目 3 : 詳細は別紙 4 をご参照ください。

項目 4 : 今回の制限事項です。詳細は別紙 5 をご参照ください。

項目1 A/Dコンバータ変換動作開始直後動作制限事項

【内容】

A/Dコンバータ動作開始 (ADM.7 1) 直後において、変換結果が正常値とならないため、使用できません。

本事項はあくまで、A/Dコンバータ動作開始直後 (ADM.7 1とし、動作開始した直後) 1回目の変換結果のみ対象となります。連続変換中および連続変換時のアナログ入力チャンネル切り替えなどは対象となりません。

【対策】

本内容は制限事項となります。

A/Dコンバータ動作開始 (ADM.7 1) 直後の1回目の変換結果 (ADCRの内容) を使用せず、連続して変換した2回目以降の変換結果を使用して処理を行ってください。(下図参照)

なお、A/D変換終了割り込み要求フラグ (INTAD) をクリアするため、1回目の変換終了時に割り込みを受け付けるか、INTADの割り込み要求フラグをクリアしてください。

本事項についてはすでにユーザーズマニュアルおよび正誤表に記載されています。

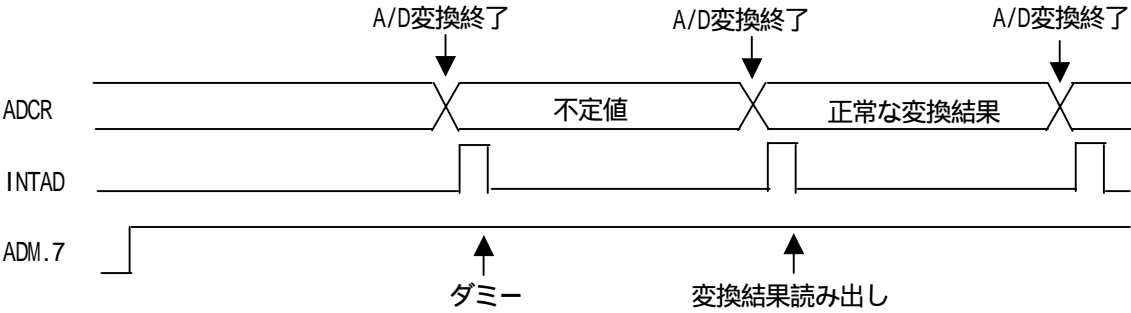


図 A/Dコンバータタイミング概略

項目 2 A/D・D/A コンバータ動作電圧範囲制限事項

【内容】

A/Dコンバータの電源電圧範囲、総合変換誤差および変換時間、D/Aコンバータの電源電圧範囲において、下記のようなスペックとなり目標スペック（μPD780053/54/55/56でのスペック）と異なります。

μPD78F0058 / μPD78F0058Yについては、その他の動作電圧範囲も2.7～5.5Vとなります。

μPD780058 / μPD780058Yについては、下記動作以外はμPD780053/54/55/56と同様の動作電圧範囲となります。

A/Dコンバータ特性

μPD780053/54/55/56/58B (Ta=-40～+85, VDD=1.8～5.5V, AVss=Vss=0V)

μPD780058/μPD78F0058 (Ta=-40～+85, VDD=2.7～5.5V, AVss=Vss=0V)

製品	項目	略号	条件	MIN	TYP	MAX	単位
μPD780053/ 54/55/56/58B	総合変換誤差		2.7V AVREF0 < 5.5V			± 0.6	%FSR
			1.8V AVREF0 < 2.7V			± 1.4	%FSR
	変換時間	TCNV1	2.7V AVREF0 < 5.5V	16		100	us
			1.8V AVREF0 < 2.7V	40		100	us
基準電圧	AVREF0		1.8		VDD	V	
μPD780058	総合変換誤差		2.7V AVREF0 < 5.5V			± 0.6	%FSR
	変換時間	TCNV1	2.7V AVREF0 < 5.5V	16		100	us
	基準電圧	AVREF0		2.7		VDD	V
μPD78F0058	総合変換誤差		4.5V AVREF0 5.5V			± 0.6	%FSR
			2.7V AVREF0 < 4.5V			± 1.0	%FSR
	変換時間	TCNV1	2.7V AVREF0 < 5.5V	16		100	us
	基準電圧	AVREF0		2.7		VDD	V

D/Aコンバータ特性

μPD780053/54/55/56/58B (Ta=-40～+85, VDD=1.8～5.5V, AVss=Vss=0V)

μPD780058/μPD78F0058 (Ta=-40～+85, VDD=2.7～5.5V, AVss=Vss=0V)

製品	項目	略号	条件	MIN	TYP	MAX	単位
μPD780053/ 54/55/56/58B	アナログ 基準電圧	AVREF1		1.8		VDD	V
μPD780058				1.8		VDD	V
μPD78F0058				1.8		VDD	V

【対策】

本内容は制限事項になります。

ただし、μPD780058 / μPD780058Y については、μPD780058B / μPD780058BY で修正いたします。

μPD780058 / μPD780058Y と μPD780058B / μPD780058BY との相違は本内容のみになります。

### 項目 3 時分割 UART 制限事項

#### 【内容】

実デバイス (Flash、Mask 品) で時分割 UART 機能を使用し、TXD1 端子よりデータを送信する場合  
下記“対策”内で示すプログラムにて送信動作許可、送信動作停止の処理を行ってください。  
下記プログラムにて送信動作許可・停止を行わない場合正常に通信できません。

ただし、ICE 動作する場合は、下記プログラム中の“実デバイス動作時のみ必要”の部分は削除し、送信動作許可、送信動作停止の処理を行ってください。

#### 【対策】

本内容は制限事項とします。

実デバイスで本機能を動作させる場合は、以下のプログラムの“実デバイス動作時のみ必要”の部分を追加して下さい。ICE で動作させる場合は、追加しないでください。

条件：シリアルインターフェース端子選択レジスタ(SIPS)=10H,30H :TXD1 を UART の送信端子として使用する場合

```

<送信動作許可時>
CLR1    PM2.3          ; P23(TXD1) 出力
SET1    P2.3           ; P23 "1"
SET1    ASIM.7         ; 送信許可
(CLR1  P2.3)          ; 実デバイス動作時のみ必要
MOV     TXS,#BYTE     ; 送信データ(#BYTE)をシフトレジスタへ
    
```

注 1:TXD1 端子による送信動作許可 (ASIM.7 "1") を行う場合は毎回上記処理を行ってください。

注 2:TXD0 端子から TXD1 端子に送信端子切替を行う場合、送受信動作を停止しなければなりません (1-ザ-ズマニュアル P466 注意 1 参照) ので、その場合も上記処理を行ってください。

```

<送信動作停止時>
(SET1  P2.3)          ; 実デバイス動作時のみ必要
CLR1    ASIM.7         ; 送信停止
    
```

注 3:TXD1 端子による送信動作停止 (ASIM.7 "0") を行う場合、毎回上記処理を行ってください。

注 4:TXD1 端子から TXD0 端子に送信端子切替を行う場合、送受信動作を停止しなければなりません (1-ザ-ズマニュアル P466 注意 1 参照) ので、その場合も上記処理を行ってください。

項目 4 IIC 動作制限事項

【内容】

シリアルインターフェースチャンネル 0 において下記条件で IIC バス・モードを使用する場合、CSIE0 を”0” ”1”に変化させたときに、STOP コンディションの検出およびそれに伴う割り込みが発生します。

<条件>

P26/SDA1 を SDA ラインとして使用し、かつ P25/SDA0 を入力ポートとして使用し、CSIE0 を”0” ”1”のタイミングで”L”レベルを入力している場合

【対策】

本事項は制限事項となります。

上記条件でご使用する場合、必ず IIC 動作許可 (CSIE0 を”0” ”1”)とするタイミングにおいて、下記プログラムの制限事項動作回避処理を行ってください。

```

SET1 CSIMK0 ;INTCSIO 割り込み禁止
SET1 CSIE0 ;IIC 動作許可
CLR1 CSIIF0 ;INTCSIO 割り込み要求フラグクリア
SET1 CSIMK0 ;INTCSIO 割り込み許可

```

以降自局スレーブアドレス(SVA)と不一致のデータ受信をするまで、RELD=1(ストップコンディション検出状態)となります。RELD=1(ストップコンディション検出状態)でスタートコンディションが発生した場合でも、割り込み許可状態であれば割り込みは発生し、CMDD=1(スタートコンディション検出状態)となります。

また、ユーザーズマニュアル記載の IIC バス・モード使用時の制限事項回避プログラムにおいて下記下線の処理を行ってください。

シリアル転送状態を解除するプログラム例

```

SET1 CSIMK0 ;INTCSIO 割り込み禁止
SET1 P2.6
SET1 PM2.6
SET1 PM2.7
CLR1 CSIE0
SET1 CSIE0
CLR1 CSIIF0 ;INTCSIO 割り込み要求フラグクリア
SET1 CSIMK0 ;INTCSIO 割り込み許可
SET1 RELT
CLR1 PM2.7
CLR1 P2.6
CLR1 PM2.6

```

以降自局スレーブアドレス(SVA)と不一致のデータ受信をするまで、RELD=1(ストップコンディション検出状態)となります。RELD=1(ストップコンディション検出状態)でスタートコンディションが発生した場合でも、割り込み許可状態であれば割り込みは発生し、CMDD=1(スタートコンディション検出状態)となります。