

*****制限事項通知統合版*****
 * 本文書は、NECマイクロコンピュータ技術文書閲覧サービスの開始にあたり、既に通知させて頂いて *
 * おりました制限事項を1つの文書にまとめたものです。2001年9月26日時点の全ての制限事項が *
 * 掲載されています。 *

NECマイクロコンピュータ技術情報

		頁数	1/1
技術通知 μPD780024A μPD780034A サブ・シリーズ		発行番号	SBG-T-2491号
		発行日	平成13年9月26日
		発行元	日本電気株式会社 NECエレクトロニクス ソリューション技術本部 マイクロコンピュータ技術部
関連資料	ユーザーズ・マニュアル(U14046JJ2V0UM00) データ・シート(U14042JJ3V0DS00) データ・シート(U14040JJ3V0DS00) データ・シート(U14044JJ3V0DS00) データ・シート(U15132JJ1V0DS00) データ・シート(U15131JJ1V0DS00)	文書分類	使用制限事項通知 2 バージョンアップ通知 3 ドキュメント訂正通知 4 その他の通知

CP(K),O

1. 対象製品

μPD780021A / μPD780022A / μPD780023A / μPD780024A および各(A)品
 μPD780021AY / μPD780022AY / μPD780023AY / μPD780024AY および各(A)品
 μPD780031A / μPD780032A / μPD780033A / μPD780034A および各(A)品
 μPD780031AY / μPD780032AY / μPD780033AY / μPD780034AY および各(A)品
 μPD78F0034A / μPD78F0034AY

2. 制限事項一覧

制限事項の履歴とその詳細情報について別紙1に記載いたします。

以上

制限事項一覧

<マスク品>

	内容	UPD780021A UPD780022A UPD780023A UPD780024A (A)品含む	UPD780031A UPD780032A UPD780033A UPD780034A (A)品含む	UPD780021AY UPD780022AY UPD780023AY UPD780024AY (A)品含む	UPD780031AY UPD780032AY UPD780033AY UPD780034AY (A)品含む
		製法規格	全規格	全規格	全規格
項目 1	フラッシュ・メモリ 制限事項	-	-	-	-
項目 2	A/D コンバータ 変換動作開始時制限事項				
項目 3	16 ビットタイマ制限事項				

<フラッシュ品>

	内容	UPD78F0034A		UPD78F0034AY	
		製法規格	K, E, P	X 以降	K, E, P
項目 1	フラッシュ・メモリに 関する制限事項	x		x	
項目 2	A/D コンバータ 変換動作開始時制限事項				
項目 3	16 ビットタイマ制限事項				

注 1) 製法規格はパッケージ捺印の LOT 番号で左から 5 桁目のアルファベット表記になります。

注 2) 各記号はそれぞれ以下の意味を示します。

- : 制限事項対象外
- : 制限事項修正済み
- x : 制限事項対象 (修正予定)
- : 制限事項対象 (修正予定なし)

項目 1 : 詳細は別紙 2 をご参照ください。

項目 2 : 詳細は別紙 3 をご参照ください。

項目 3 : 詳細は別紙 4 をご参照ください。

項目1 フラッシュ・メモリに関する制限事項**【内容】**

フラッシュ・メモリに関する電気的特性において、下記制限がございます。

製法規格	W/E 回数	動作温度	書き換え温度	書き込み電圧(VPP)
K, E	1回 (消去なし)	- 40 ~ + 85	+ 10 ~ + 40	10.3V ± 0.1V
P	20回			10.0V ± 0.3V
X以降				

【対策】

本内容は上記のとおり、X規格品より修正いたします。

項目2 A/Dコンバータ変換動作開始直後動作制限事項

【内容】

A/Dコンバータ動作開始 (ADM.7 1) 直後において、変換結果が正常値とならないため、使用できません。

本事項はあくまで、A/Dコンバータ動作開始直後 (ADM.7 1とし、動作開始した直後) 1回目の変換結果のみ対象となります。連続変換中および連続変換時のアナログ入力チャンネル切り替えなどは対象となりません。

【対策】

本内容は制限事項となります。

A/Dコンバータ動作開始 (ADM.7 1) 直後の1回目の変換結果 (ADCRの内容) を使用せず、連続して変換した2回目以降の変換結果を使用して処理を行ってください。(下図参照)

なお、A/D変換終了割り込み要求フラグ (INTAD) をクリアするため、1回目の変換終了時に割り込みを受け付けるか、INTADの割り込み要求フラグをクリアしてください。

本事項についてはすでにユーザーズマニュアルおよび正誤表に記載されています。

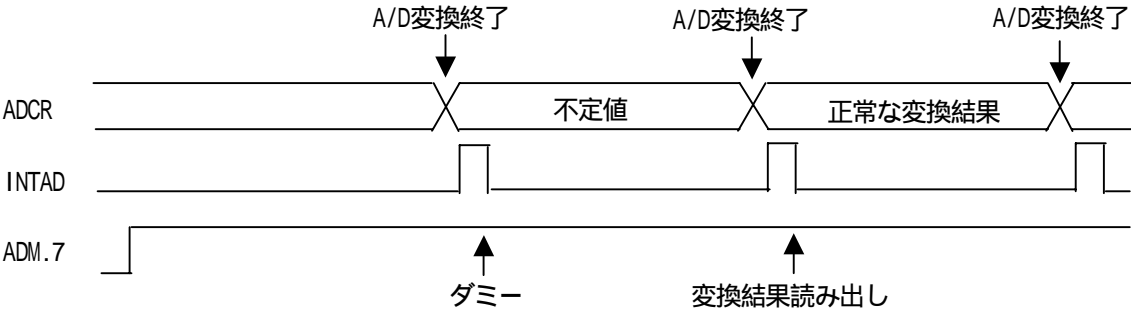


図 A/Dコンバータタイミング概略

項目3 16ビットタイマに関する制限事項**【内容】**

16ビットタイマ0nのワンショットパルス出力モードにおけるカウンタクリア&スタートの要因がソフトウェアトリガ(OSPTn=1)と外部トリガ入力(TI入力)のAND条件となっています。どちらか一方を選択することが出来ません。(n=0,1)

そのため、ソフトウェアトリガで発生した自分自身の出力パルスで再度トリガが発生し、その結果ワンショットではなく、PPGと同様の動作を行ってしまいます。

【対策】

ワンショットパルス出力モードを使用禁止にいたします。またユーザーズマニュアルから改版時にワンショットパルス出力機能の記載を削除いたします。