

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

お客様各位

資料中の「日立製作所」、「日立XX」等名称の株式会社ルネサス テクノロジへの変更について

2003年4月1日を以って三菱電機株式会社及び株式会社日立製作所のマイコン、ロジック、アナログ、ディスクリート半導体、及びDRAMを除くメモリ(フラッシュメモリ・SRAM等)を含む半導体事業は株式会社ルネサス テクノロジに承継されました。従いまして、本資料中には「日立製作所」、「株式会社日立製作所」、「日立半導体」、「日立XX」といった表記が残っておりますが、これらの表記は全て「株式会社ルネサス テクノロジ」に変更されておりますのでご理解の程お願い致します。尚、会社商標・ロゴ・コーポレートステートメント以外の内容については一切変更しておりませんので資料としての内容更新ではありません。

ルネサステクノロジ ホームページ (<http://www.renesas.com>)

2003年4月1日
株式会社ルネサス テクノロジ
カスタマサポート部

— 日立半導体技術情報 —

〒100-0004

東京都千代田区大手町2丁目6番2号

(日本ビル)

TEL (03)5201-5016

(ダイヤルイン)

株式会社 日立製作所 半導体事業部

題 目	HD64572 SCA-II ユーザーズマニュアル アンダラン発生時の使用上の注意追加訂正		発行番号	TN-PSC-335A	
			分 類	1. 仕様変更 ② ドキュメント訂正追加等 3. 使用上の注意事項	
適 用 製 品	HD64572FL33	対象ロット等	関 連 資 料	_____	
	HD64572AFL33	全ロット			

日立 HD64572FL33, HD64572AFL33 SCA-II ユーザーズマニュアルにおきまして、アンダラン発生時の使用上の注意の不足が有りましたのでお詫びと共に追加訂正させていただきます。ご注意願います。

—記—

5. MSCI

5.3 動作

5.3.2 バイト同期モード

(3) エラー・チェック

(c) アンダラン・エラー …(P296)

(訂正前)

- 【注】 *1 送信シフト・レジスタ、送信バッファがともに空で、かつ End of Message コマンドが未発行のときアンダランと判定されます。
*2 UDRNC="0"または CRCC0="0"のときには、アンダラン時に CRC コードを送出せず、直接アイドル状態に遷移します。

(訂正後)

- 【注】 *1 送信シフト・レジスタ、送信バッファがともに空で、かつ End of Message コマンドが未発行のときアンダランと判定されます。
*2 UDRNC="0"または CRCC0="0"のときには、アンダラン時に CRC コードを送出せず、直接アイドル状態に遷移します。

【使用上の注意】

アンダラン発生と同時に MPU または DMAC によって送信バッファに書込まれたデータ(1~4バイト)は、書込まれたタイミングにより送信されずに送信バッファに残ることがあります。続けて MPU によりステータス・レジスタ 1(ST1)の UDRN ビットをクリア後送信バッファにデータを書込み、または DMAC によりデータが転送されると、次のフレームの先頭に残っていたデータが付加されて送信されたり、残っていたデータと次のフレームのデータが結合して1つのフレームとなり送信されたりします。これをさけるためには、必ず割込み許可レジスタ 0(IE0)の TXINTE ビット及び割込み許可レジスタ 1(IE1)の UDRNE ビットに"1"を設定してください。アンダラン発生により割込みが要求された場合は、以下に示すような処理を行ってください。

- (1) TX ディスエーブル B コマンド発行
- (2) 送信バッファ・データ数レジスタ(TBN)により送信バッファのデータ数を確認
- (3) TX バッファ・クリアコマンド発行
- (4) TX イネーブルコマンド発行

5.3.3 ビット同期モード

(3) エラー・チェック

(c) アンダラン・エラー …(P302)

(訂正前)

[使用上の注意]

アンダラン発生と同時に MPU または DMAC によって送信バッファに書込まれたデータ (1~4 バイト) は、書込まれたタイミングにより送信されずに送信バッファに残ることがあります。続けて MPU により UDRN ビットをクリア後送信バッファにデータを書込む、または DMAC によりデータが転送されますと、次のフレームの先頭に残っていたデータが付加されて送信されます。これをさけるためには、アンダラン発生後、TBN により送信バッファのデータ数をチェックしてください。データが残っている場合には送信バッファクリアコマンドを発行してください。

(訂正後)

[使用上の注意]

アンダラン発生と同時に MPU または DMAC によって送信バッファに書込まれたデータ (1~4 バイト) は、書込まれたタイミングにより送信されずに送信バッファに残ることがあります。続けて MPU により UDRN ビットをクリア後送信バッファにデータを書込む、または DMAC によりデータが転送されますと、次のフレームの先頭に残っていたデータが付加されて送信されたり、残っていたデータと次のフレームのデータが結合して1つのフレームとなり送信されたりします。これをさけるためには、必ず割込み許可レジスタ 0 (IE0) の TXINTE ビット及び割込み許可レジスタ 1 (IE1) の UDRNE ビットに "1" を設定してください。アンダラン発生により割込みが要求された場合は、以下に示すような処理を行ってください。

- (1) TX ディスエーブル B コマンド発行
- (2) 送信バッファ・データ数レジスタ (TBN) により送信バッファのデータ数を確認
- (3) TX バッファ・クリアコマンド発行
- (4) TX イネーブルコマンド発行

5.3.4 トランスペアレント・モード

(3) エラー・チェック

(b) アンダラン・エラー …(P308)

(訂正前)

SYNCO 端子=Low レベルかつ送信バッファが空のときにはアンダランとなります。

アンダラン検出時には、ステータス・レジスタ 1(ST1)の UDRN ビットが"1"にセットされます。またステータス・レジスタ 0(ST0)の TXRDY ビットは"0"にクリアされます。UDRN ビットは"1"をライトするかリセットすることによってのみクリアできます。UDRN ビットがセットされたとき、もし許可されていれば割込みを要求します。

(訂正後)

SYNCO 端子=Low レベルかつ送信バッファが空のときにはアンダランとなります。

アンダラン検出時には、ステータス・レジスタ 1(ST1)の UDRN ビットが"1"にセットされます。またステータス・レジスタ 0(ST0)の TXRDY ビットは"0"にクリアされます。UDRN ビットは"1"をライトするかリセットすることによってのみクリアできます。UDRN ビットがセットされたとき、もし許可されていれば割込みを要求します。

[使用上の注意]

アンダラン発生と同時に MPU または DMAC によって送信バッファに書込まれたデータ (1~4 バイト) は、書込まれたタイミングにより送信されずに送信バッファに残ることがあります。続けて MPU により UDRN ビットをクリア後送信バッファにデータを書込む、または DMAC によりデータが転送されると、次のフレームの先頭に残っていたデータが付加されて送信されたり、残っていたデータと次のフレームのデータが結合して1つのフレームとなり送信されたりします。これをさけるためには、必ず割込み許可レジスタ 0(IE0)の TXINTE ビット及び割込み許可レジスタ 1(IE1)の UDRNE ビットに"1"を設定してください。アンダラン発生により割込みが要求された場合は、以下に示すような処理を行ってください。

- (1) TX ディスエーブル B コマンド発行
- (2) 送信バッファ・データ数レジスタ(TBN)により送信バッファのデータ数を確認
- (3) TX バッファ・クリアコマンド発行
- (4) TX イネーブルコマンド発行