

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル
株式会社 ルネサス テクノロジ
問合せ窓口 E-mail: csc@renesas.com

製品分類	MPU&MCU	発行番号	TN-SH7-A528B/J	Rev.	第 2 版
題名	SH7750 シリーズ電源投入遮断手順についての改訂		情報分類	技術情報	
適用製品	SH7750/ SH7750S/ SH7750R	対象ロット等	関連資料	SH7750 シリーズ ハードウェアマニュアル ADJ-602-148	
		全ロット			

テクニカルアップデート（TN-SH7-528A/JA） SH7750 シリーズ電源投入遮断について、電源投入遮断の基準電圧に関する改訂をご連絡申し上げます。

H. 電源投入遮断手順について

1 電源投入時の規定

- I/O、 RTC、 CPG、 PLL1/2 の電源は、電源 VDDQ と同じタイミングで投入してください。
- 電源 VDDQ を投入後または同時に、信号線（RESET、 MRESET、 MD0～MD10、外部クロックなど）の入力を行ってください。電源 VDDQ を投入する前に信号線に入力を与えると、製品が破壊する可能性があります。
 - 電源 VDDQ の投入時 RESET 信号は、Low レベルにしてください。
 - 電源 VDDQ の投入時 MRESET 信号は、電源 VDDQ と同じシーケンスで High レベルを入力してください。
- 電源の投入は、電源 VDDQ を先、電源 VDD を後に行うことを推奨します。
- 上記（1）（2）（3）に加えて 3 項の規定に従ってください。さらに
 - 本 LSI 単体の場合、電源 VDDQ 及び電源 VDD の電源投入シーケンスに時間的制約はありません。図 H{図H1}を参照ください。なお、電源投入はできるだけ短い時間に行うことを推奨します。
 - 本 LSI が実装ボード等で他の素子と結線されている場合、 $-0.3V < V_{in} < VDDQ+0.3V$ に従ってください。また図H{図H2}に示すように、電源 VDDQ 及び電源 VDD のどちらか一方が $VDDQ \geq 1.0V, VDD \geq 0.5V$ となったときから本 LSI の動作保証電圧範囲の最小電圧値($VDDQ(min), VDD(min)$)以上に 2 電源とも上昇するまでの制約時間{電源投入時の状態不定期間}は $tpwu < 100ms(max)$ です。これを超えた場合は製品が破壊される可能性があります。なお、電源投入はできるだけ短い時間に行うことを推奨します。

2 電源遮断時の規定

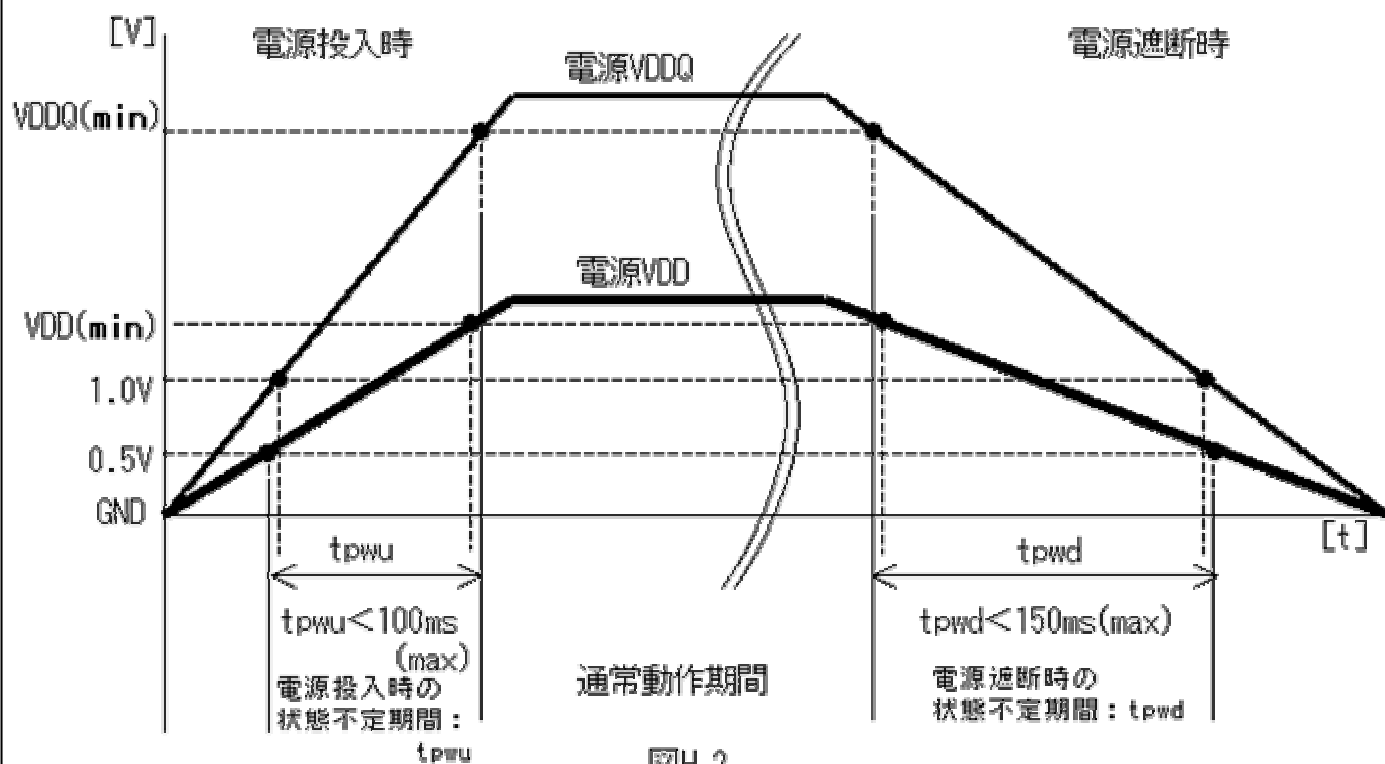
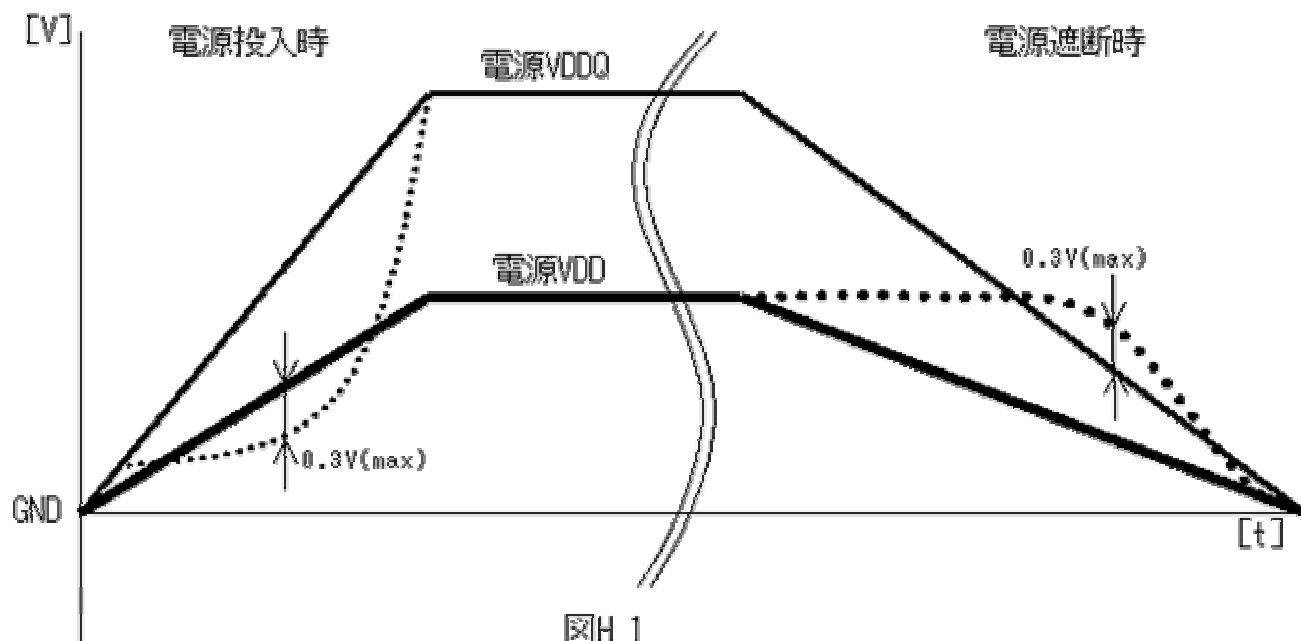
- I/O、 RTC、 CPG、 PLL1/2 の電源は、電源 VDDQ と同じタイミングで遮断してください。
- 信号線（RESET、 MRESET）電源遮断時のタイミング規定はありません。
- 信号線（RESET、 MRESET）以外の入力信号線のレベルは電源 VDDQ と同じシーケンスで遮断してください。
- 電源の遮断は、電源 VDD を先、電源 VDDQ を後に行うことを推奨します。

上記（１）（２）（３）（４）に加えて３項の規定に従ってください。さらに

- ・ 本 LSI 単体の場合、電源 VDDQ 及び電源 VDD の電源遮断シーケンスに時間的制約はありません。図 H{図 H1} を参照ください。なお、電源遮断はできるだけ短い時間に行うことを推奨します。
 - ・ 本 L S I が実装ボード等で他の素子と結線されている場合、 $-0.3V < V_{in} < VDDQ+0.3V$ に従ってください。また図 H{図 H2}に示すように、電源 VDDQ 及び電源 VDD のどちらか一方が本 LSI の動作保証電圧範囲の最小電圧値{VDDQ(min),VDD(min)}より下降したときから $VDDQ < 1.0V, VDD < 0.5V$ に２電源とも下降するまでの制約時間は{電源遮断時の状態不定期間}は $tpwp < 150ms(max)$ です。これを超えた場合は製品が破壊される可能性があります。
- なお、電源投入はできるだけ短い時間に行うことを推奨します。

3 電源投入時、遮断時共通の規定

- （１） 常時 $VDDQ = VDD-CPG = VDD-RTC = VDD-PLL1 = VDD-PLL2$ としてください。
SH7750S の場合、ハードウェアスタンバイモード時の VDD-RTC は、SH-4 SH7750 ハードウェアマニュアルの項目 9.8.5 に従ってください。
 - （２） $-0.3V < VDD < VDDQ+0.3V$ としてください。
 - （３） $VSS = VSSQ = VSS-PLL1 = VSS-PLL2 = VSS-CPG = VSS-RTC = GND[0V]$ としてください。
- 以上（１）（２）（３）の条件を満足しない場合、製品が破壊される可能性があります。



図H 電源シーケンス