

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

# RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル  
株式会社 ルネサス テクノロジ  
問合せ窓口 E-mail: csc@renesas.com

製品分類	MPU&MCU	発行番号	TN-SH7-A550A/J	Rev.	第1版
題名	SH7727 ハードウェアマニュアルの誤記訂正について		情報分類	技術情報	
適用製品	SH3-DSP SH7700 シリーズ SH7727 グループ	対象ロット等 全ロット	関連資料	SH3-DSP SH7727 ハードウェアマニュアル (ADJ-602-234C 第4版)	

SH3-DSP SH7727 ハードウェアマニュアル (第4版) に誤記、および追記がありましたので、訂正のご連絡を致します。  
詳細は以下を参照願います。

## <訂正内容>

1. 7-10 ページ「表 7.4 割り込み例外処理要因と優先順位 (IRQ モード時)」, 7-12 ページ「表 7.5 割り込み例外処理要因と優先順位 (IRL モード時)」の TICPI2 の誤記

### 【変更前】

割り込み要因		INTEVT コード (INTEVT2 コード)	割り込み 優先順位 (初期値)	IPR (ビット番号)	IPR 設定 ユニット内 の優先順位	デフォルト 優先順位
TMU2	TUNI2	H'440(H'440)	0-15(0)	IPRA(7-4)	高	
	TICPI2	H'460(H'460)			低	

### 【変更後】

割り込み要因		INTEVT コード (INTEVT2 コード)	割り込み 優先順位 (初期値)	IPR (ビット番号)	IPR 設定 ユニット内 の優先順位	デフォルト 優先順位
TMU2	TUNI2	H'440(H'440)	0-15(0)	IPRA(7-4)	-	

2. 12-19 ページと 12-21 ページ 個別メモリコントロールレジスタ (MCR) のビット 7:SDRAM バンクアクティブ (RASD) の誤記

### 【変更前】

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	TPC1	TPC0	RCD1	RCD0	TRWL	TRWL	TRAS	TRAS	RASD	AMX3	AMX2	AMX1	AMX0	RFSH	RMO DE	-
初期値	0	0	0	0	1	0	1	0	0	0	0	0	0	0	0	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

### 【変更後】

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	TPC1	TPC0	RCD1	RCD0	TRWL	TRWL	TRAS	TRAS	-	AMX3	AMX2	AMX1	AMX0	RFSH	RMO DE	-
初期値	0	0	0	0	1	0	1	0	0	0	0	0	0	0	0	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

### 【変更前】

- ・ビット 7: SDRAM バンクアクティブ (RASD)

SDRAM をバンクアクティブモードにするか、オートプリチャージモードにするかを指定します。エリア 2、エリ

ア3 をとも SDRAM 空間に設定する場合、および、バス幅を 16 ビットに設定する場合は、オートプリチャージモードに設定してください。

ビット7 R A S D	機 能
0	オートプリチャージモード (初期値)
1	バンクアクティブモード

【変更後】

- ・ビット7：予約ビット

読み出すと常に 0 が読み出されます。書き込む値も常に 0 にしてください。

3. 12-25 ページ ビット8、1、0：エリア6 OE/WEネゲート アドレス遅延 (A6TEH2、A6TEH1、A6TEH0) の誤記

【変更前】

ビット8 A 6 T E H 2	ビット1 A 6 T E H 1	ビット0 A 6 T E H 0	機 能
0	0	0	0.5 サイクル 遅延
		1	1.5 サイクル 遅延
	1	0	2.5 サイクル 遅延
		1	3.5 サイクル 遅延
1	0	0	4.5 サイクル 遅延
		1	予 約
	1	0	予 約
		1	予 約

【変更後】

ビット8 A 6 T E H 2	ビット1 A 6 T E H 1	ビット0 A 6 T E H 0	機 能
0	0	0	0.5 サイクル 遅延
		1	1.5 サイクル 遅延
	1	0	2.5 サイクル 遅延
		1	3.5 サイクル 遅延
1	0	0	4.5 サイクル 遅延
		1	5.5 サイクル 遅延
	1	0	6.5 サイクル 遅延
		1	7.5 サイクル 遅延

4. 14-6 ページ 14.2.2 DMA デスティネーションアドレスレジスタ0~3 (DAR0~3) の追記

【変更前】

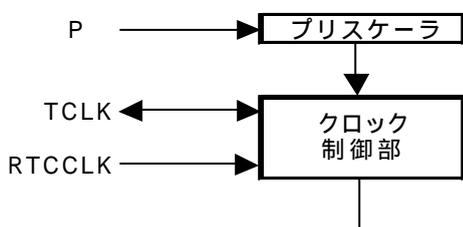
16 ビット、32 ビット幅のデータ転送を行う場合は、それぞれ 16 ビット、32 ビット境界のアドレスを指定してください。それ以外のアドレスを設定した場合の動作は保証されません。

【変更後】

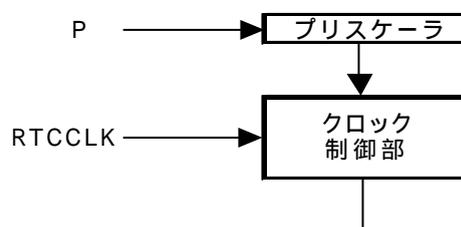
16 ビット、32 ビット幅のデータ転送を行う場合は、それぞれ 16 ビット、32 ビット境界のアドレスを指定してください。16 バイト単位で転送するときは、デスティネーションアドレスは必ず 16 バイト境界 (16n 番地) に値を設定してください。それ以外のアドレスを設定した場合の動作は保証されません。

5. 15-2 ページ「図 15.1 TMU のブロック図」の TCLK 端子の誤記

【変更前】



【変更後】



6. 16-11 ページ RTC コントロールレジスタ 1 (RCR1) のビット 7：桁上げフラグ (CF) の誤記

【変更前】

パワーオンリセットおよびマニュアルリセット時は H'00 に初期化されます。ただし、CF フラグは、マニュアルリセット時に不定になります。

ビット	7	6	5	4	3	2	1	0
ビット名	CF	-	-	CIE	AIE	-	-	AF
初期値	0	0	0	0	0	0	0	0
R/W	R/W	R	R	R/W	R/W	R	R	R/W

【変更後】

CIE ビット、AIE ビット、AF ビットはパワーオンリセットおよびマニュアルリセット時に初期化されます。ただし、CF フラグはパワーオンリセットおよびマニュアルリセット時に不定になります。

ビット	7	6	5	4	3	2	1	0
ビット名	CF	-	-	CIE	AIE	-	-	AF
初期値	-	0	0	0	0	0	0	0
R/W	R/W	R	R	R/W	R/W	R	R	R/W

7. 17-6 ページ「表 17.2 レジスタ構成」の SC ポートコントロールレジスタ SCPCR の初期値の誤記

【変更前】

名称	略称	R/W	初期値	アドレス	アクセスサイズ
SC ポートコントロールレジスタ	SCPCR	R/W	H'A888	H'04000116 (H'A4000116)	16

【変更後】

名称	略称	R/W	初期値	アドレス	アクセスサイズ
SC ポートコントロールレジスタ	SCPCR	R/W	H'8008	H'04000116 (H'A4000116)	16

8. 25-4 ページ「表 25.2 レジスタ構成」の LCDC 電源シーケンス期間レジスタ LDPSPR の初期値の誤記

【変更前】

名称	略称	初期値	アドレス	アクセスサイズ
LCDC 電源シーケンス期間レジスタ	LDPSPR	H'F606	H'04000C26 (H'A4000C26)	16

【変更後】

名称	略称	初期値	アドレス	アクセスサイズ
LCDC 電源シーケンス期間レジスタ	LDPSPR	H'F60F	H'04000C26 (H'A4000C26)	16

9. 付録-4 ページ「表 A.1 端子機能」の SCK\_SIO/SCPT[5],SIOFSYNC/SCPT[6]端子のスタンバイ状態の誤記

【変更前】

分類	信号名 (初期状態 :太字)	ピン番号 (HQFP)	I/O	パワーオンリセット	マニュアルリセット	スタンバイ	バス権開放
シリアル関係	<b>SCK_SIO/SCPT[5]</b> , <b>SIOFSYNC/SCPT[6]</b>	196, 197	IO/IO	I	Z/P	Z/K	IO/P

【変更後】

分類	信号名 (初期状態 :太字)	ピン番号 (HQFP)	I/O	パワーオンリセット	マニュアルリセット	スタンバイ	バス権開放
シリアル関係	<b>SCK_SIO/SCPT[5]</b>	196	IO/IO	I	Z/P	Z/K	IO/P
	<b>SIOFSYNC/SCPT[6]</b>	197	IO/IO	I	Z/P	K/K	IO/P

以上