

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

# RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル  
株式会社 ルネサス テクノロジ  
問合せ窓口 E-mail: csc@renesas.com

製品分類	MPU&MCU	発行番号	TN-SH7-517A/JA	Rev.	第1版
題名	SH-4 倍精度の FADD 命令と倍精度の FSUB 命令に関する注意事項		情報分類	使用上の注意事項	
適用製品	SH7750,SH7750S,SH7750R SH7751,SH7751R SH7760 SH-4 コア使用製品	対象ロット等  全ロット	関連資料	SH7750 シリーズハードウェアマニュアル (ADJ-602-148) SH7751 シリーズハードウェアマニュアル (ADJ-602-215) SH7760 ハードウェアマニュアル (ADJ-602-328)	

倍精度の FADD 命令と倍精度の FSUB 命令に関して下記の注意事項がありますので、ご理解、ご了承いただけますようお願い申し上げます。

## 1. 不具合内容

倍精度の FADD 命令もしくは倍精度の FSUB 命令の入力データが以下の条件を全て満たす場合、演算結果が不正確であるにもかかわらず不正確ビット (FPSCR.Flag.I, FPSCR.Cause.I) をセットしない場合があります。

条件 1: 演算命令が倍精度の FADD 命令もしくは倍精度の FSUB 命令

条件 2: DRn と DRm の指数差が 43 以上かつ 51 未満

条件 3: DRn と DRm の絶対値の小さい方の仮数部のビット 31 からビット 24 の少なくとも 1 ビットは 1

条件 4: DRn と DRm の絶対値の小さい方の仮数部のビット 23 からビット 0 が全て 0

条件 5: DRn と DRm の絶対値の小さい方の仮数部のビット 40 からビット 32 が全て 0

さらに本演算の結果、丸めを間違える場合があります。具体的には、丸めによって丸め前の値より小さい側の最も近い表現可能な数を選択すべき時に、丸め前の値より大きい側の最も近い表現可能な数を選択します。もしくは、丸めによって丸め前の値より大きい側の最も近い表現可能な数を選択すべき時に、丸め前の値より小さい側の最も近い表現可能な数を選択します。

2. 不具合例

倍精度の FSUB 命令 (FSUB DR0, DR2 )において、

(入力データ) DR0 = H 'C1F00000 80000000、DR2 = H 'C4B250D2 0CC1FB74、FPSCR = H '000C0001

の場合、

(正しい演算結果) DR2 = H 'C4B250D2 0CC1F973

となり FPSCR.Flag.I と FPSCR.Cause.I に 1 がセットされなければいけません、実際は

(本 LSI の演算結果) DR2 = H 'C4B250D2 0CC1F974

となり FPSCR.Flag.I と FPSCR.Cause.I に 1 はセットされません。

3. 本不具合の影響度

本演算の不具合の数値的大きさは、以上の不具合の説明に加え、丸める前の仮数に、仮数の LSB の桁の値の(1/256)の微小な演算誤差を発生し、その後丸める機構で説明できる範囲内に限られます。より厳密には次のようになります。

無限精度の演算結果を	a
値 a より小さい側の最も近い表現可能な数を	b
値 a より大きい側の最も近い表現可能な数を	c
値 a に対する、正しく丸めた場合の丸め後の演算結果を	d
値 a に対する、本 LSI の演算結果を	e

とするとき、

(i) 近傍への丸めモードのとき

正しく丸めた場合の丸め誤差の大きさは

$$0 \leq |d - a| \leq (1/2) \times (c - b),$$

ですが、本 LSI では、

$$0 \leq |e - a| < (129/256) \times (c - b),$$

となります((c-b)を仮数の LSB とよぶとき、誤差区間は正しい丸めの仕様に対して 仮数の LSB の(1/256)分大きくなります)。

(ii) ゼロへの丸めモードのとき

正しく丸めた場合の丸め誤差は

$$(-1) \times (c - b) < |d| - |a| \leq 0$$

ですが、本 LSI では、

$$(-1) \times (c - b) < |e| - |a| < (1/256) \times (c - b)$$

となります((c-b)を仮数の LSB とよぶとき、誤差区間は正しい丸めの仕様に対して 仮数の LSB の(1/256)分大きくなります)。

以上