

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル
株式会社 ルネサス テクノロジ
問合せ窓口 <http://japan.renesas.com/inquiry>
E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-R8C-A012A/J	Rev.	第1版
題名	タイマ RD 相補 PWM モード、リセット同期 PWM モードに関する注意事項		情報分類	技術情報	
適用製品	下記参照	対象ロット等	関連資料		
		—			

下記適用製品におきまして、タイマ RD の相補 PWM モード、リセット同期 PWM モードで、動作中にタイマのカウントを停止したときの出力レベルの仕様説明に誤記がありましたのでご連絡いたします。

1. 適用製品

R8C/20 グループ、R8C/21 グループ、
R8C/22 グループ、R8C/23 グループ、
R8C/24 グループ、R8C/25 グループ、
R8C/2A グループ、R8C/2B グループ、
R8C/2C グループ、R8C/2D グループ、
R8C/2K グループ、R8C/2L グループ、
R8C/34C グループ、R8C/35A グループ、R8C/35C グループ、
R8C/36A グループ、R8C/36C グループ、
R8C/38A グループ、R8C/38C グループ、
R8C/3JA グループ、
R8C/L3AA グループ、R8C/L3AB グループ、R8C/L3AC グループ、
R8C/L38A グループ、R8C/L38B グループ、R8C/L38C グループ、
R8C/L36A グループ、R8C/L36B グループ、R8C/L36C グループ、
R8C/L35A グループ、R8C/L35B グループ、R8C/L35C グループ、

2. タイマを停止したときの出力レベル

タイマ RD が相補 PWM モード、またはリセット同期 PWM モードで動作しているときにタイマ RD のカウントを停止すると、PWM 出力端子からは、TRDFCR レジスタの OLS0 ビット、及び OLS1 ビットで選択した初期出力レベルが出力されます。

3. ドキュメントの訂正箇所

(1) ~ (3) に訂正箇所を示します。

(1) ~ (3) は、それぞれ各製品ハードウェアマニュアル「タイマRD」章の「リセット同期PWMモード」節、「相補PWMモード」節、「タイマRD使用上の注意事項」節にある表の一部を示しています。

(1) リセット同期PWMモードの仕様

【訂正前】

項目	仕様
カウント停止条件	<ul style="list-style-type: none"> • TRDSTRレジスタのCSEL0ビットが“1”に設定されているとき、TSTART0ビットへの“0”(カウント停止)書き込み(PWM出力端子はカウント停止前の出力レベルを保持) • TRDSTRレジスタのCSEL0ビットが“0”の場合、TRDGRA0コンペア一致でカウント停止(PWM出力端子はコンペア一致による出力変化後のレベルを保持)

【訂正後】

項目	仕様
カウント停止条件	<ul style="list-style-type: none"> • TRDSTRレジスタのCSEL0ビットが“1”に設定されているとき、TSTART0ビットへの“0”(カウント停止)書き込み(PWM出力端子はTRDFCRレジスタのOLS0、OLS1ビットで選択した初期出力レベルを出力) • TRDSTRレジスタのCSEL0ビットが“0”の場合、TRDGRA0コンペア一致でカウント停止(PWM出力端子はTRDFCRレジスタのOLS0、OLS1ビットで選択した初期出力レベルを出力)

(2) 相補 PWM モードの仕様

【訂正前】

項目	仕様
カウント停止条件	TRDSTRレジスタのCSEL0ビットが“1”に設定されているとき、TSTART0ビットとTSTART1ビットへの“0”(カウント停止)書き込み(PWM出力端子はカウント停止前の出力レベルを保持)

【訂正後】

項目	仕様
カウント停止条件	TRDSTRレジスタのCSEL0ビットが“1”に設定されているとき、TSTART0ビットとTSTART1ビットへの“0”(カウント停止)書き込み(PWM出力端子はTRDFCRレジスタのOLS0、OLS1ビットで選択した初期出力レベルを出力)

(3) カウント停止時の TRDIO_{ji}(i=0~1、j=A、B、C、D)端子出力レベル

【訂正前】

カウント停止方法	カウント停止時の TRDIO _{ji} 端子出力
CSEL _i ビットが“1”のときに、TSTART _i ビットに“0”を書きカウント停止	直前の出力レベルを保持
CSEL _i ビットが“0”のときに、TRD _i レジスタとTRDGRA _i レジスタのコンペア一致でカウント停止	コンペア一致による出力変化後、そのレベルを保持

【訂正後】

カウント停止方法	カウント停止時の TRDIO _{ji} 端子出力
CSEL _i ビットが“1”のときに、TSTART _i ビットに“0”を書きカウント停止	直前の出力レベルを保持(相補PWMモード、リセット同期PWMモードではTRDFCRレジスタのOLS0、OLS1ビットで選択した初期出力レベルを出力)
CSEL _i ビットが“0”のときに、TRD _i レジスタとTRDGRA _i レジスタのコンペア一致でカウント停止	コンペア一致による出力変化後、そのレベルを保持(相補PWMモード、リセット同期PWMモードではTRDFCRレジスタのOLS0、OLS1ビットで選択した初期出力レベルを出力)

以上