

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル
株式会社 ルネサス テクノロジ
問合せ窓口 <http://japan.renesas.com/inquiry>
E-mail: csc@renesas.com

製品分類	MPU&MCU	発行番号	TN-SH7-A663A/J	Rev.	第1版
題名	SH7780 PCIC ホストモード使用上の注意事項およびマニュアル訂正		情報分類	技術情報	
適用製品	SH7780 グループ	対象ロット等	関連資料	SH7780 ハードウェアマニュアル Rev.1.00 2006年1月11日 (RJJ09B0221-0100)	
		全ロット			

SH7780 の PCIC に関して、使用上の注意事項があります。

SH7780 の PCIC をホストモードで使用する場合(MODE6=ハイレベル)、下記の条件で使用している場合は、以下に示します回避策を適用してください。また、本内容に関して、マニュアルの訂正があります。

1. SH7780 PCIC ホストモード使用上の注意事項

【内容】

SH7780 の PCIC をホストモードで下記条件(1)~(4)すべてを満たして使用している場合、REQm#(#: ローアクティブ)より優先順位の低い REQn#(n>m)が PCIC 内でマスクされ、PCI バスでのバスアービトレーションが正しく行われなない場合があります。その結果、より優先順位の低いデバイスが REQn#をアサートしていても、対応する GNTn#がアサートされない状態となり、優先順位の低いデバイス(REQn#)の転送要求が行われなくなり、この優先順位の低いデバイスに対するマスタブロックエラー(PCIAINT.MBI=1)および REQn#エラー(PCIBMIR.REQnBME=1)が発生する場合があります。

【条件】

- (1) PCI バスアービトレーションを優先順位固定に設定(PCICR.BMAM=0)。
- (2) PCI バスに SH7780 以外に2つ以上のマスタとなり得る外部 PCI デバイスを接続している。
- (3) 接続している外部 PCI デバイスのうち、一回のトランザクション要求時(シングルおよびバースト転送)に、REQ#のネゲートと FRAME#のアサートを同時に行わない (REQ#のネゲートが FRAME#のアサートよりも1サイクル以上遅い*1) デバイス (下図 REQm#) が少なくとも1つ存在する。
- (4) (3)の条件を満たす外部 PCI デバイス(REQm#)よりも優先順位が低いマスタとなり得るデバイス(REQn#)を接続している。

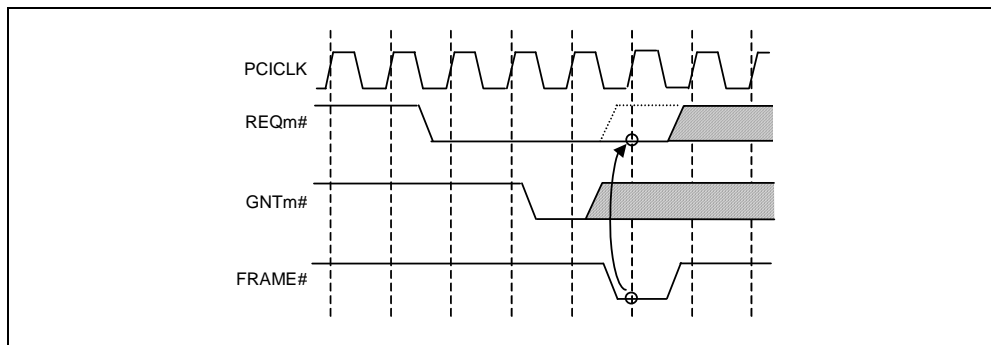


図. REQ#のネゲートと FRAME#のアサートを同時に行わないデバイス(REQm#)の例

注*1: 次のトランザクションのために REQ#をアサートし続ける場合は含まれません。

【回避策】

REQ#のネゲートと FRAME#のアサートを同時に行わないデバイスがバスマスタとなり得る場合(上図 REQm#)、下記回避策(1)または(2)を適用してください。

(1) 擬似ラウンドロビンモードを使用する。

PCI バスアービトレーションの優先順位は、擬似ラウンドロビンモード(PCICR.BMAM=1)に設定してください。この場合、優先順位の低い REQn#は PCIC 内でマスクされず、PCI バスアービトレーションは正しく行われます。

(2) 該当するタイミングのデバイスの優先順位を一番低くする。

REQ#のネゲートと FRAME#のアサートが同時でないデバイスが1つのみの場合、そのデバイスの優先順位を一番低い REQn#、GNTn#に接続してください。

2. マニュアル訂正

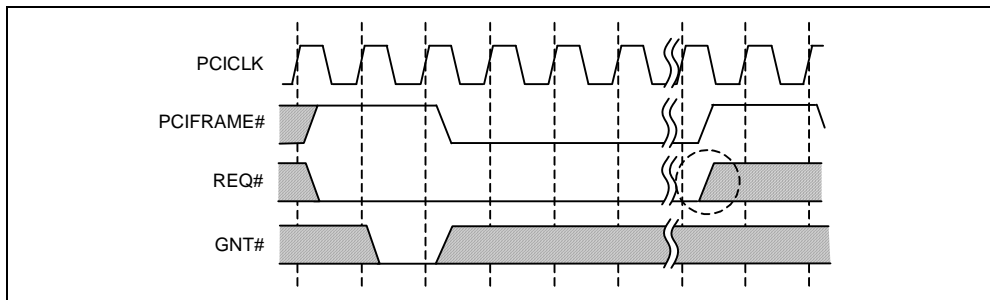
上記内容に関連して、下記マニュアル訂正があります。

【訂正内容】

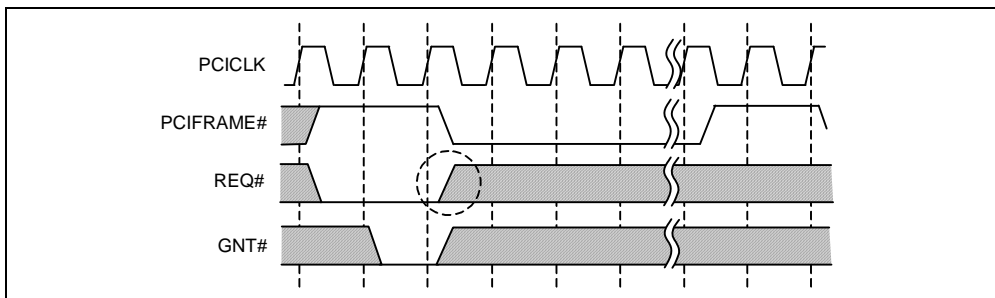
SH7780 PCIC ノーマルモードにおける REQ#ネゲートタイミングを下記のように訂正します。

詳細は、SH7780 ハードウェアマニュアル(RJJ09B0221-0100)13-85 ページ「図 13.19 ノーマル時マスタライトサイクル(バースト)」および 13-86 ページ、「図 13.20 ノーマル時マスタリードサイクル(バースト)」を参照してください。

訂正前



訂正後



以上