

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

日立半導体技術情報

〒100-0004
 東京都千代田区大手町2丁目6番2号
 (日本ビル)
 TEL (03)5201-5219 (ダイヤルイン)
 株式会社 日立製作所 半導体グループ

製品分類	マイクロプロセッサ		発行番号	TN-SH7-465A	Rev.	第1版
題名	SH7750 シリーズ端子状態について		情報分類	1. 仕様変更 ②. ドキュメント訂正追加等 3. 使用上の注意事項 4. マスク変更 5. ライン変更		
適用製品	SH7750、SH7750S SH7750R	対象ロット等 全ロット	関連資料	SH7750 シリーズ ハードウェアマニュアル 第6版 (ADJ-602-148E)		有効期限 永年

SH7750 シリーズハードウェアマニュアル 第6版 付録.E.端子機能の端子の状態に関して、訂正がありますので、下記をご参照下さい。

表1 リセット、低消費電力状態、バス解放状態での端子状態(1)

信号名	I/O	RESET (パワーオン)		RESET (マニュアル)		スタンバイ	バス権解放	ハードウェアスタンバイ	備考
		マスタ	スレーブ	マスタ	スレーブ				
D0 ~ D7	I/O	Z	Z	Z ^{*21}	Z ^{*21}	Z ^{*21}	Z ^{*21}	Z	
D8 ~ D15	I/O	Z	Z	Z ^{*21}	Z ^{*21}	Z ^{*21}	Z ^{*21}	Z	
D15 ~ D23	I/O	Z	Z	Z ^{*21}	Z ^{*21}	Z ^{*21}	Z ^{*21}	Z	
D24 ~ D31	I/O	Z	Z	Z ^{*21}	Z ^{*21}	Z ^{*21}	Z ^{*21}	Z	
D32 ~ D51	I/O	Z	Z	Z ^{*21} K ^{*20}	Z ^{*21} K ^{*20}	Z ^{*21} K ^{*20}	Z ^{*21} K ^{*20}	Z	
D52 ~ D55	I/O	Z	Z	Z ^{*21}	Z ^{*21}	Z ^{*21}	Z ^{*21}	Z	
D56 ~ D63	I/O	Z	Z	Z ^{*21}	Z ^{*21}	Z ^{*21}	Z ^{*21}	Z	
A0,A1,A18 ~ A25	O	PZ	PZ	Z ^{*14} O ^{*17}	Z ^{*14}	Z ^{*14} O ^{*7}	Z ^{*14}	Z	
A2 ~ A17	O	PZ	PZ	Z ^{*14} O ^{*9}	Z ^{*14}	Z ^{*14} O ^{*7}	Z ^{*14}	Z	
RESET#	I	I	I	I	I	I	I	I	
BACK#/BSREQ#	O	H	H	H	H	H	O	Z	
BREQ#/BSACK#	I	PI	PI	I ^{*13}	I ^{*13}	I ^{*13}	I ^{*13}	Z	
BS#	O	H	PZ	H	Z ^{*14}	Z ^{*14} H ^{*7}	Z ^{*14}	Z	
CKE	O	H	H	O	O	L	O	Z	
CS0# ~ CS6#	O	H	PZ	H	Z ^{*14}	Z ^{*14} H ^{*7}	Z ^{*14}	Z	
RAS#	O	H	PZ	O	Z ^{*14}	Z ^{*14} O ^{*5}	Z ^{*14} O ^{*5}	Z	
RD#/CASS#/FRAME#	O	H	PZ	O	Z ^{*14}	Z ^{*14} O ^{*5}	Z ^{*14} O ^{*5}	Z	
RD/WR#	O	H	PZ	H	Z ^{*14}	Z ^{*14} H ^{*7}	Z ^{*14}	Z	
RDY#	I	PI	PI	I ^{*13}	I ^{*13}	Z ^{*13}	I ^{*13}	Z	
WE7#/CAS7#/DQM7	O	H	PZ	O	Z ^{*14}	Z ^{*14} O ^{*5}	Z ^{*14} O ^{*5}	Z	
WE6#/CAS6#/DQM6	O	H	PZ	O	Z ^{*14}	Z ^{*14} O ^{*5}	Z ^{*14} O ^{*5}	Z	
WE5#/CAS5#/DQM5	O	H	PZ	O	Z ^{*14}	Z ^{*14} O ^{*5}	Z ^{*14} O ^{*5}	Z	
WE4#/CAS4#/DQM4	O	H	PZ	O	Z ^{*14}	Z ^{*14} O ^{*5}	Z ^{*14} O ^{*5}	Z	
WE3#/CAS3#/DQM3	O	H	PZ	O	Z ^{*14}	Z ^{*14} O ^{*5}	Z ^{*14} O ^{*5}	Z	
WE2#/CAS2#/DQM2	O	H	PZ	O	Z ^{*14}	Z ^{*14} O ^{*5}	Z ^{*14} O ^{*5}	Z	
WE1#/CAS1#/DQM1	O	H	PZ	O	Z ^{*14}	Z ^{*14} O ^{*5}	Z ^{*14} O ^{*5}	Z	
WE0#/CAS0#/DQM0	O	H	PZ	O	Z ^{*14}	Z ^{*14} O ^{*5}	Z ^{*14} O ^{*5}	Z	
DACK0 ~ DACK1	O	L	L	L	L	Z ^{*12} O ^{*8}	O	Z	
MD7/TXD	I/O	PI ^{*16}	PI ^{*16}	Z ^{*12}	Z ^{*12}	Z ^{*12} K ^{*20} O ^{*8}	Z ^{*12} K ^{*20} O ^{*8}	Z	
MD6/IOIS16#	I	PI ^{*16}	PI ^{*16}	I ^{*13}	I ^{*13}	Z ^{*13}	I ^{*13}	Z	

表2 リセット、低消費電力状態、バス解放状態での端子状態(2)

信号名	I/O	RESET (パワーオン)		RESET (マニュアル)		スタンバイ	バス権 開放	ハード ウェア スタンバイ	備考
		マスタ	スレーブ	マスタ	スレーブ				
MD5/RAS2#	I/O ^{*1}	PI ^{*16}	PI ^{*16}	Z ^{*14} O ^{*6}	Z ^{*14}	Z ^{*14} O ^{*5}	Z ^{*14} O ^{*5}	Z	
MD4/CE2B#	I/O ^{*3}	PI ^{*16}	PI ^{*16}	Z ^{*14} H ^{*7}	Z ^{*14}	Z ^{*14} H ^{*7}	Z ^{*14}	Z	
MD3/CE2A#	I/O ^{*2}	PI ^{*16}	PI ^{*16}	Z ^{*14} H ^{*7}	Z ^{*14}	Z ^{*14} H ^{*7}	Z ^{*14}	Z	
CKIO	O	O	O	O ^{*11} Z ^{*11}	O ^{*11} Z ^{*11}	PZ	O ^{*11} Z ^{*11}	Z	
STATUS0 ~ STATUS1	O	O	O	O	O	O	O	Z O ^{*18}	
IRL0# ~ IRL3#	I	PI	PI	I ^{*13}	I ^{*13}	I ^{*13}	I ^{*13}	I	
NMI	I	PI	PI	I ^{*13}	I ^{*13}	I ^{*13}	I ^{*13}	I	
DREQ0# ~ DREQ1#	I	PI	PI	I ^{*12}	I ^{*12}	Z ^{*12}	I ^{*12}	Z	
DRAK0 ~ DRAK1	O	L	L	L	L	Z ^{*12} O ^{*8}	O	Z	
MD0/SCK	I/O	PI ^{*16}	PI ^{*16}	I ^{*12}	I ^{*12}	Z ^{*12} K ^{*20} O ^{*8}	I ^{*12} O ^{*20}	Z	
RXD	I	PI	PI	I ^{*12}	I ^{*12}	Z ^{*12}	I ^{*12}	Z	
SCK2/MRESET#	I	PI	PI	I ^{*12}	I ^{*12}	I ^{*12}	I ^{*12}	Z	
MD1/TXD2	I/O	PI ^{*16}	PI ^{*16}	Z ^{*12}	Z ^{*12}	Z ^{*12} K ^{*20} O ^{*8}	Z ^{*12} K ^{*20} O ^{*8}	Z	
MD2/RXD2	I	PI ^{*16}	PI ^{*16}	I ^{*12}	I ^{*12}	Z ^{*12}	I ^{*12}	Z	
CTS2#	I/O	PI	PI	I ^{*12}	I ^{*12}	Z ^{*12} K ^{*20}	I ^{*12} K ^{*20}	Z	
MD8/RTS2#	I/O	PI ^{*16}	PI ^{*16}	I ^{*12}	I ^{*12}	Z ^{*12} K ^{*20}	I ^{*12} K ^{*20}	Z	
TCLK	I/O	PI	PI	I ^{*12}	I ^{*12}	Z ^{*12} O ^{*19}	I ^{*12} O ^{*19}	Z	
TDO	O	O	O	O	O	O	O	Z	
TMS	I	PI	PI	PI	PI	PZ	PI	Z	
TCK	I	PI	PI	PI	PI	PZ	PI	Z	
TDI	I	PI	PI	PI	PI	PZ	PI	Z	
TRST#	I	PI	PI	PI	PI	PZ	PI	Z	
CKIO2 ^{*23}	O	PZ ^{*22} O ^{*10}	PZ ^{*22} O ^{*10}	PZ ^{*22} O ^{*10*22}	PZ ^{*22} O ^{*10*22}	PZ	PZ ^{*22} O ^{*10*22}	Z	
RD2# ^{*23}	O	Z ^{*22} H ^{*10*22}	Z ^{*22} PZ ^{*10}	Z ^{*14*22} O ^{*10}	Z ^{*10*14}	Z ^{*10*14} O ^{*5}	Z ^{*10*14} O ^{*5}	Z	
RD/WR2# ^{*23}	O	Z ^{*22} H ^{*10*22}	Z ^{*22} PZ ^{*10}	Z ^{*14*22} H ^{*10}	Z ^{*10*14}	Z ^{*10*14} H ^{*5}	Z ^{*10*14}	Z	
CKIO2ENB# ^{*23}	I	PI	PI	PI	PI	PI	PI	Z	
CA	I	I	I	I	I	I	I	I	
ASEBRK#/BRKACK#	I/O	PI ^{*24} O ^{*24}	PI ^{*24} O ^{*24}	PI ^{*24} O ^{*24}	PI ^{*24} O ^{*24}	PI ^{*24} O ^{*24}	PI ^{*24} O ^{*24}	Z	

[注]

- I: 入力 (プルアップなし)
- O: 出力
- Z: ハイインピーダンス (プルアップなし)
- H: ハイレベル出力
- L: ローレベル出力
- K: 出力状態 (レベル) 保持
- PI: 入力 (プルアップあり)
- PZ: ハイインピーダンス (プルアップあり)

- *1 : エリア 2-DRAM 使用時出力
- *2 : エリア 5-PCMCIA 使用時出力
- *3 : エリア 6-PCMCIA 使用時出力
- *4 : リフレッシュ設定時、出力
- *5 : レジスタ設定 (BCR1.HIZCNT) により出力設定あり
- *6 : リフレッシュ動作により変化
- *7 : レジスタ設定 (BCR1.HIZMEM) により出力設定あり
- *8 : レジスタ設定 (STBCR.PHZ) によりハイインピーダンス設定あり
- *9 : リフレッシュ設定時出力
- *10 : SH7750/SH7750S では CKIO2ENB#端子が L のとき出力設定 (SH7750R のみハイレベル出力固定)
- *11 : レジスタ設定 (FRQCR.CKOEN) によりハイインピーダンス (プルアップあり) 設定あり
- *12 : レジスタ設定 (STBCR.PPU) によりプルアップ設定あり
- *13 : レジスタ設定 (BCR1.IPUP) によりプルアップ設定あり
- *14 : レジスタ設定 (BCR1.OPUP) によりプルアップ設定あり
- *15 : プルアップしない
- *16 : 内蔵プルアップ抵抗あり、ただしパワーオンリセット時の端子固定として使用しないでください。その場合は SH-4 の外部でプルアップまたはブルダウンしてください。
- *17 : リフレッシュ設定時、出力 (SH7750R のみ)

- *18 : レジスタ設定 (STBCR2.STHZ) により出力設定あり (SH7750R のみ)
- *19 : レジスタ設定 (TOCR.TCOE) により出力設定あり
- *20 : ポート出力設定時、出力保持
- *21 : レジスタ設定 (BCR1.DPUP) によりプルアップ設定 (SH7750R のみ) あり
- *22 : CKIO2ENB#端子が H のときハイインピーダンス設定 (BGA 版のみ)
- *23 : BGA 版のみの端子 (QFP 版にはなし)
- *24 : エミュレータの動作状態による

[変更点]

- 1 . 内蔵プルアップなしまたは内蔵プルアップ抵抗でプルアップされないので、Z*15 を Z に統一。
SH7750R に関する注意点は、*21 で追加。
- 2 . 内蔵プルアップ抵抗でプルアップされるので、PI*16 および I*16 を PI に、Z*16 を PZ に統一。
ただし、MD 端子に関しては、*16 の注意あり。
- 3 . ポート設定時の注意書きを*20 で記載。
- 4 . リフレッシュ時にも出力するので、O*6 を O に統一。
- 5 . DACK1 ~ DACK0、DRAK1 ~ DRAK0 の O*12 を O に統一。
- 6 . SH7750R に関する注意事項を*18 で追加。
- 7 . ASEBRK#/BRKACK に関して追加。
- 8 . 誤記修正 :
 - (1)ハードウェアスタンバイ時の BREQ#/BSACK#を I から Z に修正。
 - (2)スタンバイ時の MD6/IOIS16#、DREQ1# ~ DREQ0#、MD0/SCK、RXD、MD2/RXD2、RDY#を I から Z に修正。
 - (3)スタンバイ時の TCLK、TMS、TCK、TDI、TRST#を I から PZ に修正。
 - (4)MD5/RAS2#、MD4/CE2B#、MD3/CE2A#の*13 を*14 に修正し、*7 を追記。
 - (5)スタンバイ時の CKIO、CKIO2 を ZO から PZ に修正
 - (6)ハードウェアスタンバイ時の STATUS1 ~ STATUS0 に O*18 を追加。
 - (7)スタンバイ時およびバス権解放時の MD1/TXD2、MD7/TXD に K*20 を追加。
 - (8)CTS2#、MD8/RTS2#のスタンバイ時の I を削除し、スタンバイ時およびバス権解放時の O を K に修正。
 - (9)CKIO2、RD2#、RD/WR2#に CKIOENB#設定時の値を記載