

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル
株式会社 ルネサス テクノロジ
問合せ窓口 E-mail: csc@renesas.com

製品分類	MPU&MCU	発行番号	TN-SH7-A539B/J	Rev.	第2版
題名	SH7615/SH7616/SH7710/SH7712/R4J7710ABG Ethernet 使用時の 使用上の注意について		情報分類	技術情報	
適用製品	HD6417615 HD6417616 HD6417710 HD6417712 R4J7710ABG	対象ロット等 全ロット	関連資料	SH7615 ハードウェアマニュアル (ADJ-602-209 第1版) SH7616 ハードウェアマニュアル (ADJ-602-264 第1版) SH7710 ハードウェアマニュアル (RJJ09B0043-0100Z Rev.1.00)	

拝啓、貴社益々ご清栄のこととお慶び申し上げます。また、日頃より格段のご愛顧を賜り深謝申し上げます。

SH7615/SH7616/SH7710/SH7712/R4J7710ABG Ethernet 使用時に関しまして以下のような制限事項があります。
本内容をご了解戴き、ご使用下さいますよう、宜しくお願ひ申し上げます。

【不具合内容】

Ethernet 機能使用時において、E-DMAC 送信要求レジスタ(EDTRR) 送信要求ビット(TR)及び E-DMAC 受信要求レジスタ(EDRRR) 受信要求ビット(RR)は、ディスクリプタ内のディスクリプタ有効ビットが無効な場合、各々の要求ビットをクリアして E-DMAC の動作を停止しますが、E-DMAC による要求ビットのクリア動作とユーザファームウェアによる要求ビットのセット動作が同時に発生した場合、要求ビットが "1" にセットされているにもかかわらず送信及び受信動作が開始されない場合があります。

【発生条件】

ユーザファームウェアにおいて、要求ビットが "1" にセットされているにもかかわらず、再度、要求ビットを "1" にセットしようとした場合。

【回避方法】

E-DMAC による要求ビットのクリア動作とユーザファームウェアによる要求ビットのセット動作の同時発生を避けるために、
E-DMAC による要求ビットのクリア動作を確認してから、ユーザファームウェアにより要求ビットをセットするようにして下さい。

E-DMAC による要求ビットのクリア動作を確認する方法として、

(1) 送信要求ビット(TR)確認方法

- 直接的には、E-DMAC 送信要求レジスタ(EDTRR) 送信要求ビット(TR) = 0 リードにより確認できます。
- または、間接的には、割込み発生後の EtherC/E-DMAC ステータスレジスタ(EESR) 送信ディスクリプタ枯渴ビット (TDE) = 1 リードにより確認できます。

(2) 受信要求ビット(RR)確認方法

- 直接的には、E-DMAC 受信要求レジスタ(EDRRR) 受信要求ビット(RR) = 0 リードにより確認できます。
- または、間接的には、割込み発生後の EtherC/E-DMAC ステータスレジスタ(EESR) 受信ディスクリプタ枯渴ビット (RDE) = 1 リードにより確認できます。

以上