

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル
株式会社 ルネサス テクノロジ問合せ窓口 <http://japan.renesas.com/inquiry>E-mail: csc@renesas.com

製品分類	MPU&MCU	発行番号	TN-SH7-A634A/J	Rev.	第1版
題名	SH7763のDDR-SDRAMクロックの不具合について		情報分類	技術情報	
適用製品	R5S77630Y-266BGV R5S77631Y-266BGV R5S77632Y-266BGV	対象ロット等 全ロット	関連資料	SH7763 ハードウェアマニュアル (RJ09B0260-0100)	

拝啓 貴社益々ご清栄のこととお慶び申し上げます。また、日頃より弊社半導体製品に格段のご愛顧を賜り深謝申し上げます。さて、SH7763のDDR-SDRAM用クロック出力の不具合についてご連絡いたします。大変ご迷惑をおかけ致しますが、ご理解のうえご使用くださいますようお願い申し上げます。

敬具

— 記 —

ハードウェアマニュアルの『図 16.1 CPG ブロック図』に示されるとおり、クロック発振器(CPG)では、内部用のクロック(Ick、SHck、Pck0、Pck1)、外部バスクロック(Bck)、DDR インタフェース用クロック(DDRck0/90/180/270)を生成しています。CPG 内部は、PRESET#端子によるパワーオンリセットで初期化され、上記クロック群の位相関係は一義的に確定しますが、稀にDDR インタフェース用クロックの位相が、それ以外のクロック群の位相に対してずれることがあります。この場合、DDR メモリのアクセスが正常にできなくなります。クロックずれ発生の有無は、PRESET#端子によるパワーオンリセットの度に決定され、ずれの有無に関わらず、次回のPRESET#端子によるパワーオンリセットまで各クロック群間の位相関係は保たれます。

本不具合につきましてはマスク修正により対策を行います。日程については別途連絡致します。

以上