

# マイクロコンピュータ技術情報

<p style="text-align: center;"><b>技術通知</b></p> <p style="text-align: center;">V851,V852,V853,V854, V850/S シリーズ用</p> <p style="text-align: center;">インサーキット・エミュレータ</p> <p style="text-align: center;">IE-703002-MC</p> <p style="text-align: center;">使用制限事項の件</p>		発行番号	SBG-DT-03-0176号	1/2
		発行日	2003年 7月 4日	
		発行元	NEC エレクトロニクス株式会社 ソリューション事業本部 第二ソリューション事業部 マイクロコンピュータグループ	
文書分類	○ 使用制限事項	バージョン・アップ	ドキュメント修正	その他
関連資料	ユーザーズ・マニュアル(和文)		資料番号: U11595JJ5V0UM00	
	ユーザーズ・マニュアル(英文)		資料番号: U11595EJ5V0UM00	

CP(K),O

## 1. 対象製品

IE-703002-MC 管理記号 A,B,C,D,E,F,G,H

## 2. 制限事項

今回新たに下記の制限事項を追加させていただきました。詳細は別紙を参照願います。

- ・No.27 発振安定時間が実デバイスと異なる制限事項
- ・No.28 パワーセーブ機能に関する制限事項

また、下記の制限事項の記載内容を変更させていただきました。項目につきましては下記のように変更しています。変更後の詳細につきましては別紙を参照願います。

- ・No.26 ユーザメモリ・ガード機能の不具合(変更前) → 内蔵RAM領域をフェッチできない制限事項(変更後)

## 3. 回避策

今回追加、および変更した制限事項の回避策です。詳細は別紙を参照願います。

- ・No.26 0xFF0000 から内蔵 RAM 領域の手前まで、ターゲットまたはエミュレーション・メモリをマッピングしてください。
- ・No.27 申し訳ありませんが、回避策はございません。恒久的な制限事項とさせていただきます。
- ・No.28 外部メモリ上のプログラムに下記修正を加えてください。
  - ①PSC レジスタに書き込みを行う命令の4バイト後から、NOP 命令を 6 個挿入する。
  - ②NOP 命令の後に、br \$+2 命令を挿入する。

## 4. 改善計画

今回追加した制限事項については、申し訳ありませんが恒久的な制限事項のため改善計画がございません。

## 5. 制限事項一覧

制限事項の履歴とその詳細情報が含まれました製品履歴を別紙に記載します。

## 6. 発行文書履歴

V851, V852, V853, V854, V850/S シリーズ用インサーキット・エミュレータ使用制限事項一覧

文書番号	発行日	記事
SBG-TT-0023(初版)	2001.10.31	統合版初版
SBG-DT-03-0176(最新版)	2003.07.04	新規不具合追加(No.27, No.28) 変更(No.26)

注) 管理記号は、E から始まる 10 桁の製造番号(シリアル No.)の左から 2 桁目に表示されています。

バージョン・アップを行っている場合は、バージョン・アップ・ラベルが本体に貼ってあり、その中に記載されている

V-UP LEVEL X の X が管理記号になります。

V851、V852、V853、V854、V850/Sシリーズ用  
インサーキット・エミュレータ  
IE-703002-MC  
使用制限事項一覧

## 1. 製品バージョン

製品名:IE-703002-MC

管理記号	備考
A	UPD703091R ES1.0
B	UPD703091R ES2.1
C	UPD703091R ES2.1
D	UPD703091R ES2.1
E	UPD703091R ES2.1
F	UPD703091R ES2.1
G	UPD703091R ES2.3
H	UPD703091R ES4.0

注) 管理記号は、E から始まる 10 桁の製造番号(シリアル No.)の左から 2 桁目に表示されています。  
バージョン・アップを行っている場合は、バージョン・アップ・ラベルが本体に貼ってあり、その中に記載されている **V-UP LEVEL X** の **X** が管理記号になります。

## 2. 製品履歴

No.	仕様変更・追加／不具合事項	管理記号							
		A	B	C	D	E	F	G	H
1	内蔵ROMから外部メモリへの連続フェッチ時の不具合。	×	○	○	○	○	○	○	○
2	外部メモリから内蔵RAMへの連続フェッチ時の不具合。	×	○	○	○	○	○	○	○
3	reti命令の実行と割り込みのタイミングによる不具合。	×	○	○	○	○	○	○	○
4	divh命令実行中に割り込みが発生した際の不具合。	×	○	○	○	○	○	○	○
5	ld. w命令との組み合わせによる不具合。	×	○	○	○	○	○	○	○
6	ロード命令の直後の右シフト(shr命令)の不具合。	×	○	○	○	○	○	○	○
7	内蔵RAMフェッチとshr命令の実行タイミングによる不具合。	×	○	○	○	○	○	○	○
8	時間測定機能の不具合。	×	○	○	○	○	○	○	○
9	メモリアクセス・カバレッジの制限事項。	×	○	○	○	○	○	○	○
10	M0カバレッジ機能の制限事項。	×	×	×	×	×	×	○	○
11	VPP 端子についての制限事項。	×	○	○	○	○	○	○	○
12	オプションボードへの接続ができません。	×	○	○	○	○	○	○	○
13	内蔵 I/O 不正アクセス検出機能の制限事項。	×	×	×	×	○	○	○	○
14	ステップ実行時、ld.b 命令がトレースに残りません。	×	×	×	×	×	×	○	○
15	最初に実行した ld.b 命令がトレースに残りません。	×	×	×	×	×	×	○	○
16	HALT命令ではブレークしません。	×	×	×	×	×	×	×	○
17	ガードエリアでフェールセーフ・ブレークがかかりません。	×	×	×	×	×	×	×	○
18	IDLEおよびSTOPモード中にトレース情報が書き込まれます。	×	×	×	×	×	×	×	○
19	カバレッジ機能が使用できません。	○	○	○	○	×	×	○	○
20	内部I/Oのビット操作命令の不具合。	×	×	×	×	×	×	○	○
21	ブレーク機能の不具合。	×	×	×	×	×	×	×	○
22	WAITマスク・タイミングの不具合。	×	×	×	×	×	×	×	○
23	外部バス動作不具合。	×	×	×	×	×	×	×	○
24	LEDに関する制限事項。	恒久的な制限事項です。							
25	トレースに関する制限事項。	恒久的な制限事項です。							
26	内蔵RAM領域をフェッチできない制限事項。	恒久的な制限事項です。							
27	発振安定時間が実デバイスと異なる制限事項。	恒久的な制限事項です。							
28	パワーセーブ機能に関する制限事項	恒久的な制限事項です。							

○: 制限事項は修正されている

×: 制限事項が該当する

### 3. 使用制限事項の詳細

#### No.1 内蔵ROMから外部メモリへの連続フェッチ時の不具合。

【内 容】エミュレータの内蔵ROMエミュレーション・メモリから外部メモリへ連続してフェッチすると、フェッチアドレスが正しく出力されないことがあります。

【回避策】内蔵ROMエミュレーション・メモリから外部メモリへ連続してプログラムを置かないで使用してください。  
管理記号Bで修正済みです。

#### No.2 外部メモリから内蔵RAMへの連続フェッチ時の不具合。

【内 容】外部メモリから内蔵RAMへ連続してフェッチすると、コードが正しくフェッチできません。

【回避策】外部メモリから内蔵RAMへ連続フェッチを行わないでください。  
管理記号Bで修正済みです。

#### No.3 reti命令の実行と割り込みのタイミングによる不具合。

【内 容】reti命令の実行と割り込みが入るタイミングによっては、戻りアドレスを誤ることがあります。

【回避策】reti命令の直後にnop命令を入れてご使用ください。  
管理記号Bで修正済みです。

#### No.4 divh命令実行中に割り込みが発生した際の不具合。

【内 容】divh命令実行中に割り込みが発生すると、不正な割り込みベクタに分岐することがあります。

【回避策】divh命令の直前にdi命令、直後にei命令を入れてご使用ください。  
管理記号Bで修正済みです。

#### No.5 ld. w命令との組み合わせによる不具合。

【内 容】ld. w命令とld.w/ld.b/st.w/st.b/jarl/jmp/jr/Bcond命令を組み合わせるとリードおよびライトができません。

【回避策】申し訳ございませんが回避策はございません。  
管理記号Bで修正済みです。

#### No.6 ロード命令の直後の右シフト(shr命令)の不具合。

【内 容】エミュレータの内蔵ROMエミュレーション・メモリからのロード命令の直後に、右シフト(shr命令)があると右シフトが左シフトになります。

【回避策】ロード命令の直後にnop命令を入れてご使用ください。  
管理記号Bで修正済みです。

#### No.7 内蔵RAMフェッチとshr命令の実行タイミングによる不具合。

【内 容】内蔵RAM領域のフェッチとshr命令の実行タイミングが重なると、右シフトが左シフトになります。

【回避策】shr命令を使用しているプログラムは内蔵RAMではなく、エミュレータの内蔵ROMエミュレーション・メモリ、エミュレーションRAM、またはターゲットメモリ上でご使用ください。  
管理記号Bで修正済みです。

#### No.8 時間測定機能の不具合。

【内 容】実行時間測定用カウンタのカウント値が最大になった時(オーバーフローになる前に)オーバーフローになります。

【回避策】申し訳ございませんが回避策はございません。  
管理記号Bで修正済みです。

#### No.9 メモリアクセス・カバレッジの制限事項。

【内 容】1)メモリアクセス・カバレッジのうち、ワードリード・カバレッジが使用できません。

2)MOカバレッジ機能は、20MHzまでしか正常動作しません。

【回避策】申し訳ございませんが回避策はございません。  
管理記号Bで修正済みです。

#### No.10 MOカバレッジ機能の制限事項。

【内 容】MOカバレッジ機能は33MHzで動作しません。

【回避策】25MHz以下でご使用ください。  
管理記号Gで修正済みです。

**No.11 VPP 端子についての制限事項。**

【内 容】VPP 端子に5.5V以上の電圧を印加するとエミュレータが破損してしまいます。

【回避策】VPP 端子には5.5V以上を印加しないでご使用ください。

管理記号Bで修正済みです。

**No.12 オプションボードへの接続ができません。**

【内 容】オプションボードへの接続ができません。

【回避策】申し訳ございませんが回避策はございません。

管理記号Bで修正済みです。

**No.13 内蔵 I/O 不正アクセス検出機能の制限事項。**

【内 容】内蔵 I/O 不正アクセス検出(フェールセーフ・ブレーク)機能が33MHzで動作しません。

1) リード・オンリーの内蔵 I/O にライトした時にブレークがかかりません。

2) ライト・オンリーの内蔵 I/O にリードした時にブレークがかかりません。

3) 内蔵 I/O がマッピングされないアドレスにアクセスした時ブレークがかかりません。

4) プログラム実行中に不正にSFRガードブレークが発生します。

【回避策】動作周波数を25MHz以下でご使用ください。

管理記号Eで修正済みです。

**No.14 ステップ実行時、ld.b 命令がトレースに残りません。**

【内 容】ld.b 命令をステップ実行すると、ld.b 命令がトレースに残りません。

【回避策】申し訳ございませんが回避策はございません。

管理記号Gで修正済みです。

**No.15 最初に実行した ld.b 命令がトレースに残りません。**

【内 容】ld.b 命令からリアルタイム実行すると、最初に実行した ld.b 命令だけがトレースに残りません。

(ld.b 命令後の命令は全てトレースに残ります。)

【回避策】申し訳ございませんが回避策はございません。

管理記号Gで修正済みです。

**No.16 HALT 命令ではブレークしません。**

【内 容】HALT 命令にブレークを設定するとブレークせず暴走してしまいます。

【回避策】HALT 命令にブレークを設定しないでご使用ください。

管理記号Hで修正済みです。

**No.17 ガードエリアでフェールセーフ・ブレークがかかりません。**

【内 容】ガードエリアをフェッチした時、フェールセーフ・ブレークがかかりません。

【回避策】マッピングしてない範囲にブレークポイントを設定してご使用ください。

管理記号Hで修正済みです。

**No.18 IDLEおよびSTOPモード中にトレース情報が上書きされます。**

【内 容】IDLEおよびSTOPモード中にトレース情報が上書きされます。

【回避策】申し訳ございませんが回避策はございません。

管理記号Hで修正済みです。

**No.19 カバレッジ機能が使用できません。**

【内 容】カバレッジ機能が使用できません。

【回避策】申し訳ございませんが回避策はございません。

本制限事項は管理記号Eおよび管理記号Fの製品に該当します。

(管理記号Eおよび管理記号F以外の製品は該当しません。)

**No.20 内部I/Oのビット操作命令の不具合。**

【内 容】内部I/Oのビット操作命令が以下の条件で正常に動作しない場合があります。

発生条件は以下の通りです。

- (1) 対象空間は内部I/O (FFFFFF000-FFFFFFFFh) のビット3のみ
- (2) 対象命令はSET1、CLR1、NOT1のみ

・本不具合は、オプションボードを使用しない IE-703002-MC 単体で、V851/V852 のエミュレーションを使用する場合は該当しません。

・ビット操作以外のバイト、ワード操作に関しては問題ありません。

【回避策】申し訳ございませんが回避策はございません。

管理記号Gで修正済みです。

**No.21 ブレーク機能の不具合。**

【内 容】ソフトウェアSTOPモード設定のあるプログラムを内蔵RAM領域に配置し、ソフトウェアSTOPモード設定命令の2命令後にブレークポイントを設定した時、ソフトウェアSTOPモード設定命令が置かれているアドレスが、ワード・アラインか非アラインかによって、リアルタイム実行してブレークするアドレスが異なります。

【回避策】申し訳ございませんが回避策はございません。

管理記号Hで修正済みです。

**No.22 WAIT マスク・タイミングの不具合。**

【内 容】WAIT 端子がアクティブレベルで固定されるとエミュレータがデッドロックしてしまいます。

【回避策】申し訳ございませんが回避策はございません。

管理記号Hで修正済みです。

**No.23 外部バス動作不具合**

【内 容】電源3V、周波数33MHzで使用した場合、外部メモリが正常にアクセスできません。低電圧時にアドレス信号の立ち上がりが遅くなり、ASTBの立ち上がりに対する十分なセットアップ時間が確保されなくなります。このため、ターゲット・ボード上でのアドレスラッチが正常にできない可能性があります。

【回避策】申し訳ございませんが回避策はございません。

管理記号Hで修正済みです。

**No.24 LED に関する制限事項**

【内 容】a) パソコンとエミュレータをホストI/Fケーブルで接続した状態でパソコンの電源が入っている場合、エミュレータ本体部およびPOD部のPOWER LEDは、エミュレータの電源スイッチがOFFの状態でも薄く点灯します。

※エミュレータを使用しない時には、システム全体の電源スイッチを切った後ホストI/Fケーブルは外してください。

b) エミュレータPOD部のJP4を1-2ショート(動作電圧:5V設定)でご使用の場合以下の現象が起きます。使用上は、エミュレータが誤動作する事はありません。

現象:ターゲットの電源を一度ONにした後、電源をOFFにしますとエミュレータPOD部のTARGETLED(黄色)が点灯したままになります。

【回避策】申し訳ございませんが回避策はございません。

恒久的な制限事項とさせていただきます。

**No.25 トレースに関する制限事項**

【内 容】a) レジスタハザードとブレーク競合時のトレース機能の不具合。

レジスタハザードが発生する命令シーケンスの最初の命令実行後にブレークが入った場合にその実行命令がトレースに残りません。レジスタハザードが発生するシーケンスは以下の通りです。

(1) ld 命令 (ld.b, ld.h, ld.w, sld.b, sld.h, sld.w) の次に、その結果を使う命令がある場合。

(2) 乗算命令 (MUL, MULHI) の次に、その結果を使う命令がある場合。

(3) STSR 命令で EIPC、FEPC レジスタに書き込みを行った次に、そのレジスタを読み出す LDSR 命令を実行した場合。

- b) SET1、CLR1、NOT1命令実行のリード・モディファイ・ライトのトレースが正常に行えない。  
 (フェッチとリードのトレースデータの順序が逆になる)

<サンプルプログラム>

00000100 set1 0x0, 0xe000[r0]

<トレースデータ>

Frame	Address	Data	Statu	Address	Data	Statu	Disasm
00001				00FFE000	00	RP	←リードアクセス・フレームが先
00002	00000100	C00700E0	M1	00FFE000	01	WP	set1 0x0, 0xe000[r0]

- c) スタンバイ解除後の最初の命令が2度トレースされる事がある。

<サンプルプログラム>

00000100 movea 0xc0, r0, r10

00000104 movea 0xc2, r0, r11

00000108 movea 0x20, r0, r12

0000010C ldsr r10, 0x5

00000110 st.b r0, 0xf170[r0] ; コマンドレジスタをアクセス

00000114 st.b r11, 0xf070[r0] ; PSCレジスタのSTP bitをセット

00000118 ldsr r12, 0x5

0000011C nop

0000011E nop

<トレースデータ>

Frame	Address	Data	Statu	Address	Data	Statu	Disasm
00000	00000100	2056C000	BRM1				movea 0xc0, r0, r10
00001	00000104	205EC200	BRM1				movea 0xc2, r0, r11
00002	00000108	20662000	M1				movea 0x20, r0, r12
00003	0000010C	EA2F2000	M1				ldsr r10, 0x5
00004	00000110	400770F1	M1	00FFF170	00	WP	st.b r0, 0xf170[r0]
00005	00000114	405F70F0	M1	00FFF070	C2	WP	st.b r11, 0xf070[r0]
00006	00000118	EC2F2000	M1				ldsr r12, 0x5
00007	0000011C	00000000	M1				nop ← 11chフェッチトレースが
00008	0000011C	00000000	M1				nop 2回行われる
00009	0000011E	00000000	M1				nop

- d) HALT命令がトレースされない。

HALT命令をNMIで解除した場合、以下のようなトレースデータとなります。

<サンプルプログラム>

00000100 0000 nop

00000102 E0072001 halt

00000106 0000 nop

<トレースデータ>

Frame	Address	Data	Status	Address	Data	Disasm
00001	00000102	00000000	BRM1			nop
00002						←102hのhalt命令のトレースデータがない
00003	00000010	00000000	BRM1			nop

【回避策】申し訳ございませんが回避策はございません。

恒久的な制限事項とさせていただきます。



**No.26 内蔵RAM領域をフェッチできない制限事項**

【内容】ROMレス・モード、シングルチップモードにかかわらず、内蔵RAM領域のプログラムをフェッチすると不正なノンマップブレークが発生します。

**【回避策】1) ターゲット未接続の場合**

0xFF0000から内蔵RAM領域の手前までエミュレーション・メモリにマッピングしてください。このとき0xFF0000から内蔵RAM領域の手前までは外部メモリ領域とマッピングされるため、ノンマップブレークは発生しなくなります。この領域に対し、不正アクセス検出を行いたい場合は、イベントブレークを設定してください。

**2) ターゲットを接続している場合**

0xFF0000から内蔵RAM領域の手前までターゲットにマッピングしてください。このとき0xFF0000から内蔵RAM領域の手前まではターゲット領域とマッピングされるため、ノンマップブレークは発生しなくなります。この領域に対し、不正アクセス検出を行いたい場合は、イベントブレークを設定してください。

恒久的な制限事項とさせていただきます。

**No.27 発振安定時間が実デバイスと異なる制限事項**

【内容】スタンバイ解除後の発振安定時間が実デバイスとエミュレータで異なります。下表はエミュレータ使用時の発振安定時間です。実デバイスの発振安定時間は各デバイスのユーザーズ・マニュアルを参照してください。

PLL設定(SW1)	TBCS	発振安定時間		
		fx=4.000MHz	fx=5.000MHz	fx=6.667MHz
5通倍時(ON)	0	65.5ms	52.4ms	39.3ms
5通倍時(ON)	1	131.1ms	104.9ms	78.6ms
1通倍時(OFF)	0	16.4ms	13.1ms	9.8ms
1通倍時(OFF)	1	32.8ms	26.2ms	19.7ms

fx:IE-703002-MCに実装されている水晶発振器周波数

本制限事項は下記エミュレータの組み合わせで使用する場合に発生します。

エミュレータ本体	オプションボード	対象デバイス
IE-703002-MC	なし	V851,V852
	IE-703003-MC-EM1	V853
	IE-703008-MC-EM1	V854

【回避策】申し訳ございませんが回避策はございません。

恒久的な制限事項とさせていただきます。

**No.28 パワーセーブ機能に関する制限事項**

【内容】以下に示す発生条件で使用した場合、パワーセーブ・モード解除後、プログラム・カウンタ(PC)の指すアドレスと、実際に命令を読み込むアドレスに、ズレが生じる可能性があります。

この結果、CPUは、PSCレジスタに書き込みを行う命令の4バイト後から16バイト後の命令の内、4バイトまたは8バイト分の命令を無視して実行、さらに誤った命令を実行してしまう可能性があります。

本不具合は、(1)~(3)の全ての条件が揃った場合のみ発生し、1つでも条件が異なれば発生しません。

**<発生条件>**

- (1) 外部メモリ上で命令を実行中に、パワーセーブ・モード(IDLE または STOP)に設定。
- (2) 割り込みにより、パワーセーブ・モード解除。
- (3) パワーセーブ・モード解除後、割り込みが保留された状態で、続く命令を実行。

なお、割り込みが保留されるのは、以下のいずれかの条件です。

- ①WレジスタのNPフラグが、"1"の場合。(NMI処理中/ソフトによりセット)
- ②PSWレジスタのIDフラグが、"1"の場合。(割り込み処理中/DI命令/ソフトによりセット)
- ③割り込み処理中で、多重割り込みを行うため、割り込み許可(EI)状態としているが、処理中の割り込みに対して、優先順が同じか低い割り込みで、解除された場合。

## &lt;不具合現象&gt;

以下に、ユーザーズ・マニュアルでのパワー・セーブ・モードの設定例を用い、不具合動作を示します。

(rD:PSC 設定値, rX:PSW に書き込む値, rY:PSW に書き戻す値が、設定済みとする)

```

ldsr rX,5          ; rX の値を PSW に設定
st.b r0,PRCMD[r0] ; PRCMD へ書き込み
st.b rD,PSC[r0]   ; PSC レジスタ設定          (PSC 設定)
ldsr rY,5          ; PSW の値を戻す          (4 バイト後)
nop                ; NOP 命令 2~5 個        (6 バイト後)
nop                ;                          (8 バイト後)
nop                ;                          (10 バイト後)
nop                ;                          (12 バイト後)
nop                ;                          (14 バイト後)
(次の命令)        ;                          (16 バイト後)

```

この間で下記不具合発生  
PC がズレる  
命令が無視される

## 【回避策】

- (1) 外部メモリ上で命令を実行中に、パワー・セーブ・モード(IDLE または STOP)を使用しない。
- (2) 外部メモリ上で命令を実行中に、パワー・セーブ・モード(IDLE または STOP)を使用する場合、以下のようにソフト対策を行う。
  - ① PSC レジスタに書き込みを行う命令の4バイト後から、NOP 命令を 6 個挿入する。
  - ② NOP 命令の後に、PC のズレを解消するために、br \$+2 命令を挿入する。

## &lt;プログラム例&gt;

(rD:PSC 設定値, rX:PSW に書き込む値, rY:PSW に書き戻す値が、設定済みとする)

```

ldsr rX,5          ; rX の値を PSW に設定
st.b r0,PRCMD[r0] ; PRCMD へ書き込み
st.b rD,PSC[r0]   ; PSC レジスタ設定
ldsr rY,5          ; PSW の値を戻す

nop                ; ①NOP 命令 6 個以上
nop
nop
nop
nop
nop
br $+2            ; ②PCのズレを解消

```

実際のプログラム例は次ページ以降を参照願います。  
本制限事項は恒久的な制限事項とさせていただきます。

## &lt;現象再現プログラム例&gt;

Address	Data	DisAsm
00000000	80070010	jr 0x1000
00001000	20560000	movea 0x0, r0, r10
00001004	60576000	st.h r10, 0x60[r0]
00001008	20560000	movea 0x0, r0, r10
0000100C	605762f0	st.h r10, BCC
00001010	20560700	movea 0x7, r0, r10
00001014	40574cf0	st.b r10, MM
00001018	c007c2f0	set1 0x0, EGNO
0000101C	c007c0f0	set1 0x0, EGPO
00001020	40561000	movhi 0x10, r0, r10
00001024	204e8000	movea 0x80, r0, r9
00001028	e92f2000	ldsr r9, 0x5
0000102C	80070600	jr 0x1032
00001030	0000	nop
00001032	400770f1	st.b r0, PRCMD
00001036	c01770f0	set1 0x2, PSC
0000103A	0000	nop
0000103C	0000	nop
0000103E	0000	nop
00001040	0000	nop
00001042	010a	mov 0x1, r1
00001044	0212	mov 0x2, r2
00001046	031a	mov 0x3, sp
00001048	0422	mov 0x4, gp
0000104A	052a	mov 0x5, tp
0000104C	0632	mov 0x6, r6
0000104E	073a	mov 0x7, r7
00001050	0000	nop
00001052	0000	nop

## &lt;現象再現トレースデータ例&gt;

Fram	Time	Address	Data	Status	Address	Data	Status	ExtProbe	DisAsm
00000	20	00000000	80070010	BRM1				00	jr 0x1000
00001	29	00001000	20560000	BRM1				00	movea 0x0, r0, r10
00002	11	00001004	605760f0	M1	00FFF060	0000	W	00	st.h r10, DWC
00003	8	00001008	20560000	M1				00	movea 0x0, r0, r10
00004	8	0000100C	605762f0	M1	00FFF062	0000	W	00	st.h r10, BCC
00005	6	00001010	20560700	M1				00	movea 0x7, r0, r10
00006	3	00001014	40574cf0	M1	00FFF04C	07	W	00	st.b r10, MM
00007	3				00FFF0C2	00	R	00	
00008	5	00001018	C007C2F0	M1	00FFF0C2	01	W	00	set1 0x0, EGNO
00009	3				00FFF0C0	00	R	00	
00010	7	0000101C	C007C0F0	M1	00FFF0C0	01	W	00	set1 0x0, EGPO
00011	6	00001020	40561000	M1				00	movhi 0x10, r0, r10
00012	2	00001024	204E8000	M1				00	movea 0x80, r0, r9
00013	1	00001028	E92F2000	M1				00	ldsr r9, 0x5
00014	3	0000102C	80070600	M1				00	jr 0x1032
00015	21	00001032	400770f1	BRM1	00FFF170	00	W	00	st.b r0, PRCMD
00016	3				00FFF070	C0	R	00	
00017	8	00001036	C01770F0	M1	00FFF070	C4	W	00	set1 0x2, PSC
00018	1	0000103A	00000000	M1				00	nop
00019	1	0000103C	00000000	M1				00	nop
00020	65535	0000103E	00000422	M1				00	nop
00021	5	00001040	0422052A	M1				00	mov 0x4, gp +
00022	1	00001042	052A0632	M1				00	mov 0x5, tp + 命令実行が不正
00023	5	00001044	0632073A	M1				00	mov 0x6, r6 +
00024	1	00001046	073A0000	M1				00	mov 0x7, r7 +
00025	5	00001048	00000000	M1				00	nop
00026	1	0000104A	00000000	M1				00	nop
00027	5	0000104C	00000000	M1				00	nop
00028	1	0000104E	00000000	M1				00	nop
00029	5	00001050	00000000	M1				00	nop
00030	1	00001052	00000000	M1				00	nop

<対策プログラム例>

Address	Data	DisAsm	
00000000	80070010	jr 0x1000	
00001000	20560000	movea 0x0, r0, r10	
00001004	60576000	st.h r10, 0x60[r0]	
00001008	20560000	movea 0x0, r0, r10	
0000100C	605762f0	st.h r10, BCC	
00001010	20560700	movea 0x7, r0, r10	
00001014	40574cf0	st.b r10, MM	
00001018	c007c2f0	set1 0x0, EGNO	
0000101C	c007c0f0	set1 0x0, EGPO	
00001020	40561000	movhi 0x10, r0, r10	
00001024	204e8000	movea 0x80, r0, r9	
00001028	e92f2000	ldsr r9, 0x5	
0000102C	80070600	jr 0x1032	
00001030	0000	nop	
00001032	400770f1	st.b r0, PRCMD	
00001036	c01770f0	set1 0x2, PSC	
0000103A	0000	nop	
0000103C	0000	nop	
0000103E	0000	nop	nop を 6 個挿入
00001040	0000	nop	
00001042	0000	nop	
00001044	0000	nop	
00001046	0000	nop	
00001048	0000	nop	
0000104A	9505	br 0x104c	PC のずれを解消する br 命令
0000104C	0000	nop	
0000104E	0000	nop	
00001050	0000	nop	
00001052	0000	nop	

<現象対策トレースデータ例>

Fram	Time	Address	Data	Status	Address	Data	Status	ExtProbe	DisAsm	
00000	20	00000000	80070010	BRM1				00	jr 0x1000	
00001	29	00001000	20560000	BRM1				00	movea 0x0, r0, r10	
00002	11	00001004	605760f0	M1	00FFF060	0000	W	00	st.h r10, DWC	
00003	8	00001008	20560000	M1				00	movea 0x0, r0, r10	
00004	8	0000100C	605762f0	M1	00FFF062	0000	W	00	st.h r10, BCC	
00005	6	00001010	20560700	M1				00	movea 0x7, r0, r10	
00006	3	00001014	40574cf0	M1	00FFF04c	07	W	00	st.b r10, MM	
00007	3				00FFF0c2	00	R	00		
00008	5	00001018	C007c2f0	M1	00FFF0c2	01	W	00	set1 0x0, EGNO	
00009	3				00FFF0c0	00	R	00		
00010	7	0000101C	C007c0f0	M1	00FFF0c0	01	W	00	set1 0x0, EGPO	
00011	6	00001020	40561000	M1				00	movhi 0x10, r0, r10	
00012	2	00001024	204E8000	M1				00	movea 0x80, r0, r9	
00013	1	00001028	E92F2000	M1				00	ldsr r9, 0x5	
00014	3	0000102C	80070600	M1				00	jr 0x1032	
00015	21	00001032	400770f1	BRM1	00FFF170	00	W	00	st.b r0, PRCMD	
00016	3				00FFF070	c0	R	00		
00017	8	00001036	C01770f0	M1	00FFF070	c4	W	00	set1 0x2, PSC	
00018	1	0000103A	00000000	M1				00	nop	
00019	1	0000103C	00000000	M1				00	nop	
00020	65535	0000103E	00000000	M1				00	nop	
00021	1	00001040	00009505	M1				00	nop	
00022	7	00001042	95050000	M1				00	br 0x1044	
00023	12	00001044	00000000	BRM1				00	nop	0x104Ah の命令を 0x1042h のフェッチと まちがえている
00024	1	00001046	00000000	M1				00	nop	
00025	1	00001048	00009505	M1				00	nop	
00026	7	0000104A	95050000	M1				00	br 0x104c	PC のずれを解消する br 命令
00027	12	0000104C	00000000	BRM1				00	nop	
00028	1	0000104E	00000000	M1				00	nop	

#### 4. その他注意事項

・ターゲット電源電圧とエミュレータ動作電圧に以下の差があります。

ターゲット・システムの 電源電圧	IE-703002-MCの動作電圧		
	JP4:2-3 ショート		JP4:1-2 ショート <sup>*3</sup>
	JP3:ショート	JP3:オープン	
5.0V	(4.7V) <sup>*1</sup>	(4.7V) <sup>*1</sup>	5.0V
4.5V	4.5V	(4.5V) <sup>*1</sup>	(5.0V) <sup>*1</sup>
4.0V	4.0V	(4.0V) <sup>*1</sup>	
3.5V	3.5V	3.5V	
3.0V	3.0V	3.0V	
1.2V以下	(4.7V) <sup>*1</sup>	(3.3V) <sup>*1</sup>	
ターゲットなし	4.7V <sup>*2</sup>	3.3V <sup>*3</sup>	5.0V

\*1: 使用上、この設定とターゲット・システムの電圧の組み合わせはありません。

\*2: IE-703002-MC は、ターゲット・システムの電源が OFF 状態、またはターゲット・システム未接続と判断します。この結果 IE-703002-MC は、単体で最高速動作可能な 4.7V で動作します。

\*3: 電圧範囲が 3.0-3.6V の CPU をデバッグする際の設定です。IE-703002-MC を単体でを使用した場合は、3.3V で動作します。

以上