

RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RX*-A132A/J	Rev.	第1版
題名	RX100 シリーズ フラッシュメモリのブロックイレーズの仕様拡張と FRDYI 割り込みの仕様公開、メモリプレーンの説明追加および電気的特性に関する誤記訂正について		情報分類	技術情報	
適用製品	RX110 グループ RX111 グループ RX113 グループ		対象ロット等	関連資料	RX110 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 RX111 グループ ユーザーズマニュアル ハードウェア編 Rev.1.20 RX113 グループ ユーザーズマニュアル ハードウェア編 Rev.1.02
			全ロット		

RX100 シリーズの上記適用製品に関し、ブロックイレーズの仕様拡張と FRDYI 割り込みの仕様公開、およびメモリプレーンの説明追加をいたします。また、電気的特性章の「E2 データフラッシュ(データ格納用フラッシュメモリ)特性」の記載内容に誤記がありましたので、訂正いたします。

■ブロックイレーズの仕様拡張

ブロックイレーズできる領域を、指定した1ブロックから、指定した任意の連続したブロックへ仕様を拡張します。

■FRDYI 割り込みの仕様公開

ユーザ領域、データ領域もしくはエクストラ領域に、ソフトウェアコマンドを実行したとき、以下の条件で発生する FRDYI 割り込みの仕様を公開します。

- ・実行したソフトウェアコマンドの処理が完了する。
- ・強制停止処理が完了する。

■メモリプレーンの説明追加

256K バイトを超える製品では 256K バイトを境界に 2 つのメモリプレーンに分割されています。ただし、RX110 グループは ROM サイズが 256K バイト未満のため非該当です。

■電気的特性章の「E2 データフラッシュ(データ格納用フラッシュメモリ)特性」の誤記訂正

FCLK の周波数条件に誤記があります。ただし、RX110 グループは E2 データフラッシュが非搭載のため非該当です。

以下に詳細を示します。なお、1.2 節を除き、ページ番号、章番号などは RX113 グループを例に記載しています。その他の製品のページ番号、章番号などにつきましては最終ページの表を参照してください。

1. ブロックイレーズの仕様拡張

1.1 ブロックイレーズ

・ Page 1311 of 1456

ブロックイレーズの仕様拡張について「41.4.9 フラッシュ制御レジスタ (FCR)」の「ブロックイレーズ」の説明文を以下のとおり変更いたします。

【変更前】

[ブロックイレーズ]

フラッシュメモリ内の指定した 1 ブロックの消去を行います。

消去したいブロックの先頭アドレスと最終アドレスを、それぞれ FSARH/FSARL レジスタと FEARH/FEARL レジスタに設定してください。それ以外の値を設定した場合、消去が正しく行えない場合があります。

【変更後】

[ブロックイレーズ]

同一メモリアドレス内の任意の連続した領域をブロック単位で消去します。

消去したいブロックの先頭アドレスと最終アドレスを、それぞれ FSARH/FSARL レジスタと FEARH/FEARL レジスタに設定してください。それ以外の値を設定した場合、消去が正しく行えない場合があります。

1.2 ブロックイレーズ時間 (ROM)

■RX113 グループ、RX111 グループ (ページ番号、章番号は RX113 グループのものを記載)

・ Page 1446 of 1456

「42.13 ROM (コード格納用フラッシュメモリ) 特性」の表 42.61 と表 42.62 を以下のとおり変更いたします。

【変更前】

表 42.61 ROM(コード格納用フラッシュメモリ)特性 (2) 高速動作モード

項目	記号	FCLK=1MHz			FCLK=32MHz			単位	
		min	typ	max	min	typ	max		
(省略)									
イレーズ時間	1K バイト	tBE1K	—	8.23	267	—	5.48	214	ms
(省略)									

表 42.62 ROM(コード格納用フラッシュメモリ)特性 (3) 中速動作モード

項目	記号	FCLK=1MHz			FCLK=8MHz			単位	
		min	typ	max	min	typ	max		
(省略)									
イレーズ時間	1K バイト	tBE1K	—	8.3	269	—	5.85	219	ms
(省略)									

【変更後】

表 42.61 ROM(コード格納用フラッシュメモリ)特性 (2) 高速動作モード

項目	記号	FCLK=1MHz			FCLK=32MHz			単位	
		min	typ	max	min	typ	max		
(省略)									
イレーズ時間	1K バイト	tBE1K	—	8.23	267	—	5.48	214	ms
	256K バイト	tBE256K	—	407	925	—	39	457	ms
(省略)									

表 42.62 ROM(コード格納用フラッシュメモリ)特性 (3) 中速動作モード

項目	記号	FCLK=1MHz			FCLK=8MHz			単位	
		min	typ	max	min	typ	max		
(省略)									
イレーズ時間	1K バイト	tBE1K	—	8.3	269	—	5.85	219	ms
	256K バイト	tBE256K	—	407	928	—	93	520	ms
(省略)									

■RX110 グループ (ページ番号、章番号は RX110 グループのものを記載)

・ Page 956 of 971

「32.8 ROM (コード格納用フラッシュメモリ) 特性」の表 32.45 と表 32.46 を以下のとおり変更いたします。

【変更前】

表 32.45 ROM(コード格納用フラッシュメモリ)特性 (2) 高速動作モード

項目	記号	FCLK=1MHz			FCLK=32MHz			単位	
		min	typ	max	min	typ	max		
(省略)									
イレーズ時間	1K バイト	tBE1K	—	8.23	267	—	5.48	214	ms
(省略)									

表 32.46 ROM(コード格納用フラッシュメモリ)特性 (3) 中速動作モード

項目	記号	FCLK=1MHz			FCLK=8MHz			単位	
		min	typ	max	min	typ	max		
(省略)									
イレーズ時間	1K バイト	tBE1K	—	8.3	269	—	5.85	219	ms
(省略)									

【変更後】

表 32.45 ROM(コード格納用フラッシュメモリ)特性 (2) 高速動作モード

項目	記号	FCLK=1MHz			FCLK=32MHz			単位	
		min	typ	max	min	typ	max		
(省略)									
イレーズ時間	1K バイト	tBE1K	—	8.23	267	—	5.48	214	ms
	128K バイト	tBE128K	—	203	463	—	20	228	ms
(省略)									

表 32.46 ROM(コード格納用フラッシュメモリ)特性 (3) 中速動作モード

項目	記号	FCLK=1MHz			FCLK=8MHz			単位	
		min	typ	max	min	typ	max		
(省略)									
イレーズ時間	1K バイト	tBE1K	—	8.3	269	—	5.85	219	ms
	128K バイト	tBE128K	—	203	464	—	46	260	ms
(省略)									

1.3 ブロックイレーズ時間 (E2 データフラッシュ)および電気的特性章の誤記訂正

(RX110 グループは E2 データフラッシュが非搭載のため非該当です。)

• Page 1447 of 1456

「42.14 E2 データフラッシュ (データ格納用フラッシュメモリ) 特性」の表 42.64 と表 42.65 を以下のとおり変更および訂正いたします。

【変更・訂正前】

表 42.64 E2 データフラッシュ特性 (2) 高速動作モード

項目	記号	FCLK=4MHz			FCLK=32MHz			単位	
		min	typ	max	min	typ	max		
(省略)									
イレーズ時間	1K バイト	tBE1K	—	17.4	456	—	6.15	228	ms
(省略)									

表 42.65 E2 データフラッシュ特性 (3) 中速動作モード

項目	記号	FCLK=4MHz			FCLK=8MHz			単位	
		min	typ	max	min	typ	max		
(省略)									
イレーズ時間	1K バイト	tBE1K	—	17.5	457	—	7.76	259	ms
(省略)									

【変更・訂正後】

表 42.64 E2 データフラッシュ特性 (2) 高速動作モード

項目	記号	FCLK=1MHz			FCLK=32MHz			単位	
		min	typ	max	min	typ	max		
(省略)									
イレーズ時間	1K バイト	tBE1K	—	17.4	456	—	6.15	228	ms
	8K バイト	tBESK	—	60.4	499	—	9.3	231	ms
(省略)									

表 42.65 E2 データフラッシュ特性 (3) 中速動作モード

項目	記号	FCLK=1MHz			FCLK=8MHz			単位	
		min	typ	max	min	typ	max		
(省略)									
イレーズ時間	1K バイト	tBE1K	—	17.5	457	—	7.76	259	ms
	8K バイト	tBESK	—	60.5	500	—	16.7	267.6	ms
(省略)									

2. FRDYI 割り込みの仕様公開

2.1 割り込みのベクタテーブル

・ Page 264 of 1456

ICU の章の割り込みベクタテーブルを以下のとおり変更致します。

【変更前】

表 14.3 割り込みのベクタテーブル

割り込み 要求発生元	名称	ベクタ番号	ベクタアドレス オフセット	割り込みの 検出方法	CPU 割り込み	DTC 起動	sstb 復帰	IER	IPR	DTCER
(省略)										
—	予約	23	005Ch	—	×	×	×	—	—	—
(省略)										

【変更後】

表 14.3 割り込みのベクタテーブル

割り込み 要求発生元	名称	ベクタ番号	ベクタアドレス オフセット	割り込みの 検出方法	CPU 割り込み	DTC 起動	sstb 復帰	IER	IPR	DTCER
(省略)										
FCU	FRDYI	23	005Ch	エッジ	○	×	×	IER02.IEN7	IPR002	—
(省略)										

2.2 概要

・ Page 1301 of 1456

FRDYI 割り込みの仕様公開に伴い、表 41.1 を以下のように変更いたします。

【変更前】

表 41.1 フラッシュメモリの仕様

項目	内容
	(省略)
ソフトウェアコマンド	(省略)
オンボードプログラミング	(省略)
	(省略)

【変更後】

表 41.1 フラッシュメモリの仕様

項目	内容
	(省略)
ソフトウェアコマンド	(省略)
割り込み	ソフトウェアコマンド処理の完了、または強制停止処理の完了により割り込み (FRDYI) が発生
オンボードプログラミング	(省略)
	(省略)

2.3 FRDY フラグ

・ Page 1319 of 1456

フラッシュメモリの章のフラッシュレディフラグ(FRDY)の仕様を以下のように変更いたします。

【変更前】

FRDY フラグ (フラッシュレディフラグ)

ソフトウェアコマンドの実行状態を確認するためのフラグです。

実行したソフトウェアコマンドの処理が完了するか、または強制停止処理が完了すると“1”になり、FCR.OPST ビットを“0”にすると、“0”になります。

【変更後】

FRDY フラグ (フラッシュレディフラグ)

ソフトウェアコマンドの実行状態を確認するためのフラグです。

実行したソフトウェアコマンドの処理が完了するか、または強制停止処理が完了すると“1”になり、FCR.OPST ビットを“0”にすると、“0”になります。

また、FRDY フラグが“1”になると割り込み (FRDYI) が発生します。

2.4 EXRDY フラグ

• Page 1319 of 1456

フラッシュメモリの章のエクストラ領域レディフラグ(EXRDY)の仕様を以下のように変更いたします。

【変更前】

EXRDY フラグ (エクストラ領域用レディフラグ)

エクストラ領域に対するソフトウェアコマンドの実行状態を確認するためのフラグです。

実行したソフトウェアコマンドの処理が完了すると“1”になり、FEXCR.OPST ビットを“0”にすると、“0”になります。

【変更後】

EXRDY フラグ (エクストラ領域用レディフラグ)

エクストラ領域に対するソフトウェアコマンドの実行状態を確認するためのフラグです。

実行したソフトウェアコマンドの処理が完了すると“1”になり、FEXCR.OPST ビットを“0”にすると、“0”になります。

また、EXRDY フラグが“1”になると割り込み (FRDYI) が発生します。

2.5 割り込み

フラッシュメモリの章のプログラム/ イレーズの節に、以下の説明を追加いたします。

41.7.5 割り込み

ソフトウェアコマンド処理が完了するか、または強制停止処理が完了すると割り込み (FRDYI) が発生します。ソフトウェアコマンド処理完了割り込みは、FSTATR1.FRDY フラグまたは FSTATR1.EXRDY フラグを“0”にすると解除されます。

本割り込みに対応する ICU の IERm.IEN ビットを“1”にする前に、IRn.IR フラグをクリアしてください。

3. メモリプレーンの説明追加

(RX110 グループは ROM サイズが 256K バイト未満のため非該当です。)

3.1 メモリプレーン

・ Page 1302 of 1456

メモリプレーンについて「41.2 ROM の領域とブロックの構成」の本文、および図 41.1 を以下のとおり変更いたします。

【変更前】

本 MCU の ROM は最大 512K バイトで構成されています。ROM の容量によってブロックに分割されており、イレーズはこのブロック単位で行います。図 41.1 に ROM の領域とブロックの構成を示します。

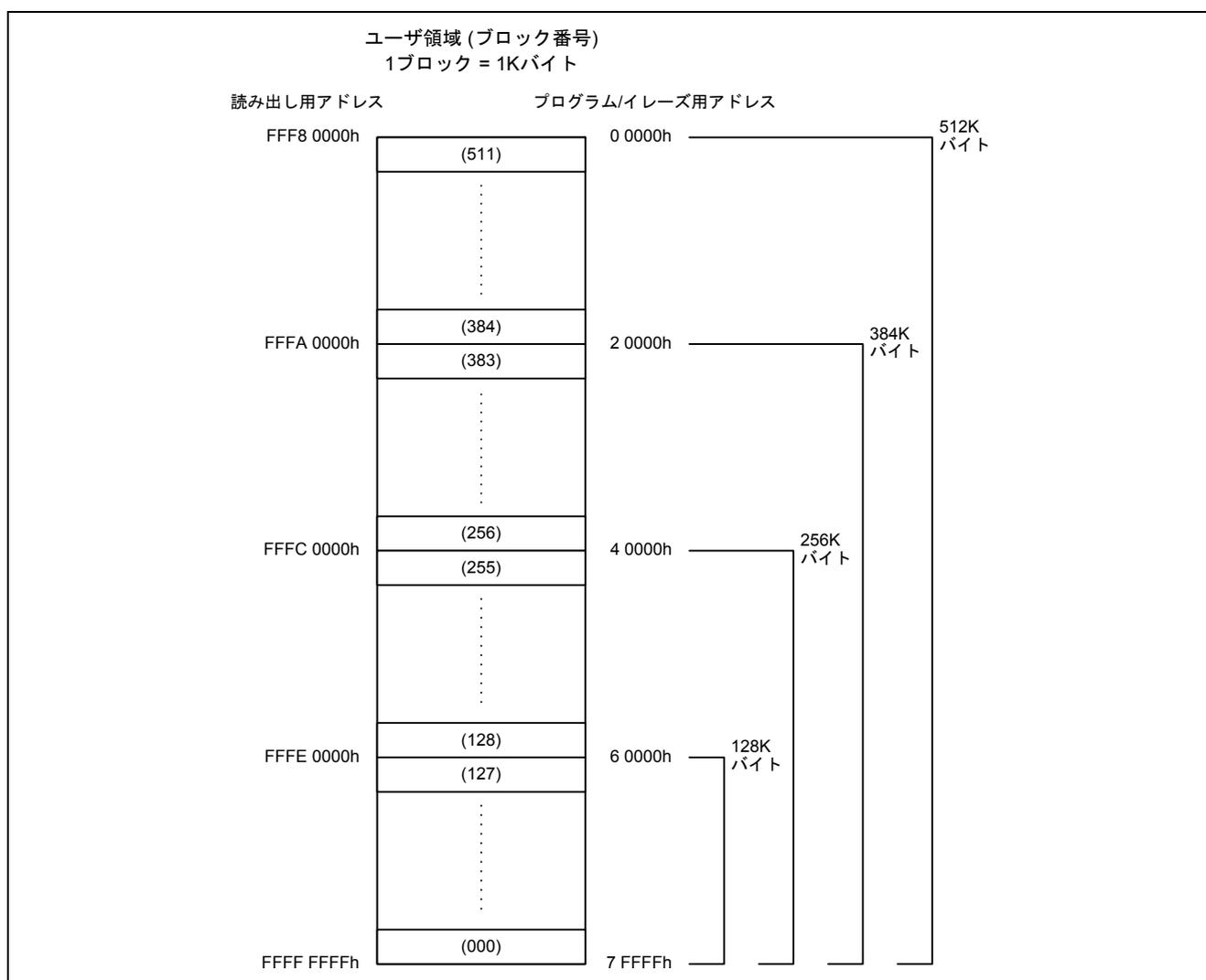


図 41.1 ROM の領域とブロックの構成

【変更後】

本MCUのROMは最大で512Kバイトありますが、256Kバイトを超える製品では256Kバイトを境界に2つのメモリプレーンに分割されています。また、各プレーンは1Kバイトのブロックと呼ばれる単位に分割されており、1プレーンには最大で256のブロックがあります。イレーズコマンドはブロック単位でメモリの消去を実行します。図41.1にROMの領域とメモリプレーン、ブロックの構成を示します。

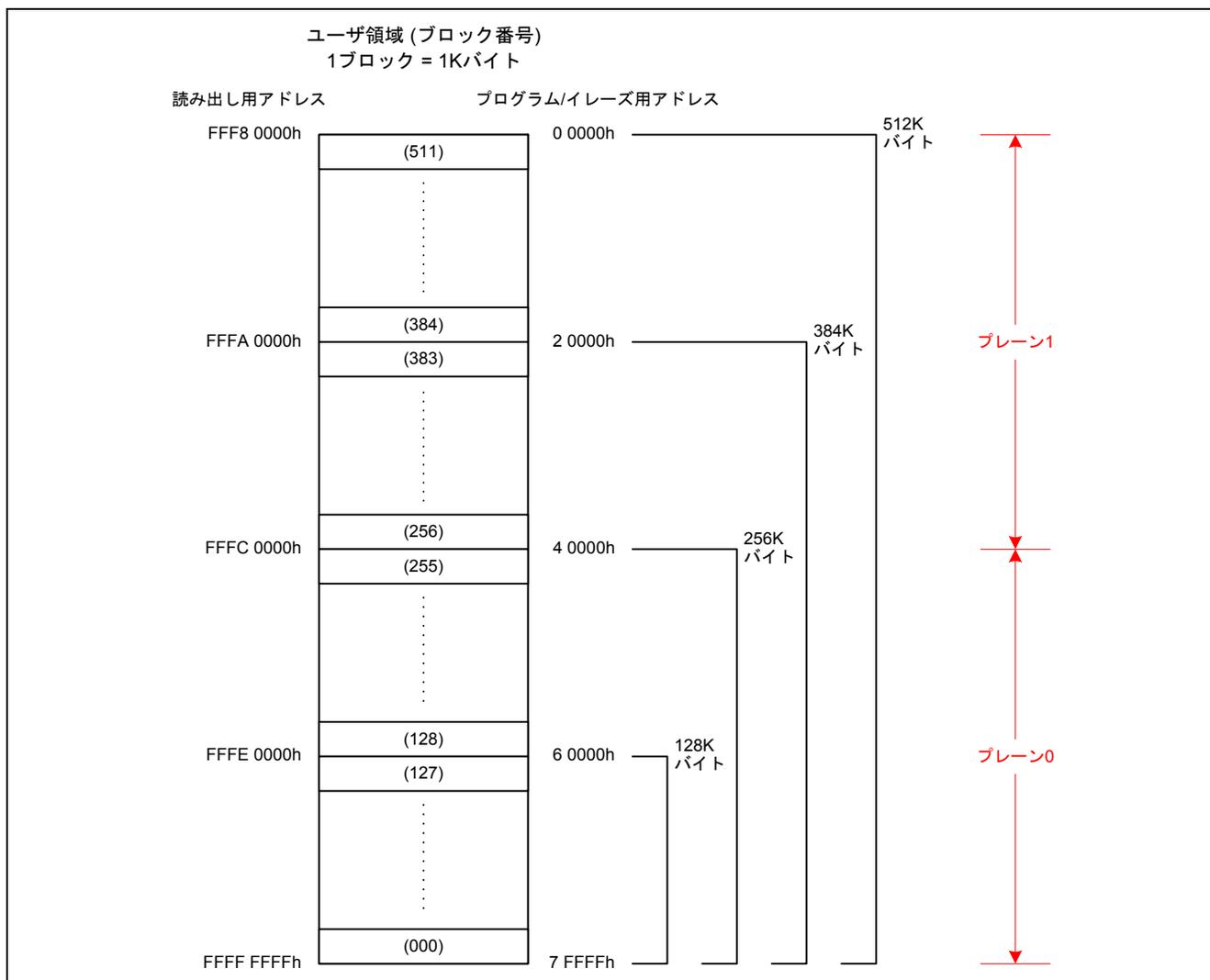


図 41.1 ROM の領域とメモリプレーン、ブロックの構成

3.2 プレーン境界(フラッシュ制御レジスタ(FCR))

・ Page 1311 of 1456

「41.4.9 フラッシュ制御レジスタ (FCR)」の「ROM が 384K バイトまたは 512K バイトの製品の場合」の説明文を以下のとおり変更いたします。

【変更前】

[ROM が 384K バイトまたは 512K バイトの製品の場合]

256K バイト境界をまたいだブランクチェックはできません。

【変更後】

[ROM が 384K バイトまたは 512K バイトの製品の場合]

プレーン境界(256K バイト境界)をまたいだブランクチェック、ブロックイレーズはできません。

3.3 プレーン境界(フラッシュ処理終了アドレスレジスタ L (FEARL))

・ Page 1315 of 1456

「41.4.14 フラッシュ処理終了アドレスレジスタ L (FEARL)」の「ROM が 384K バイトまたは 512K バイトの製品の場合」の説明文を以下のとおり変更いたします。

【変更前】

[ROM が 384K バイトまたは 512K バイトの製品の場合]

フラッシュ処理開始アドレスレジスタ、フラッシュ終了アドレスレジスタで指定する範囲が、256K バイト境界をまたぐ設定はできません。

【変更後】

[ROM が 384K バイトまたは 512K バイトの製品の場合]

フラッシュ処理開始アドレスレジスタとフラッシュ処理終了アドレスレジスタには、同一メモリプレーン内のアドレスを指定してください

【関連資料】

本文章中の節	内容	マニュアル名称、ページ番号、図表番号	
		RX110 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10	RX111 グループ ユーザーズマニュアル ハードウェア編 Rev.1.20
1.1	ブロックイレーズ	Page 848 of 971 31.3.8	Page 1108 of 1255 35.4.9
1.2	ブロックイレーズ時間(ROM)	本文に記載。 (Page 956 of 971 32.8 表 32.45 表 32.46)	Page 1236 of 1255 36.10 表 36.49 表 36.50
1.3	ブロックイレーズ時間(E2 データフラッシュ)および電気的特性章の誤記訂正	E2 データフラッシュが搭載されていないため記載はありません。	Page 1237 of 1255 36.11 表 36.52 表 36.53
2.1	割り込みのベクタテーブル	Page 235 of 971 表 14.3	Page 250 of 1255 表 14.3
2.2	概要	Page 839 of 971 31.1 表 31.1	Page 1097 of 1255 35.1 表 35.1
2.3	FRDY フラグ	Page 856 of 971 31.3.19	Page 1116 of 1255 35.4.20
2.4	EXRDY フラグ	Page 856 of 971 31.3.19	Page 1116 of 1255 35.4.20
2.5	割り込み	Page 866 of 971 31.6.5	Page 1129 of 1255 35.7.5
3.1	メモリプレーン	ROM サイズが 256K バイト未満のため記載はありません。	Page 1098 of 1255 35.2 図 35.1
3.2	プレーン境界(フラッシュ制御レジスタ (FCR))		Page 1108 of 1255 35.4.9
3.3	プレーン境界(フラッシュ処理終了アドレスレジスタ L (FEARL))		Page 1112 of 1255 35.4.14

以上