

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

# RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル  
株式会社 ルネサス テクノロジ  
問合せ窓口 E-mail: csc@renesas.com

製品分類	MPU&MCU	発行番号	TN-H8*-A317A/J	Rev.	第1版
題名	H8S/2215 グループ、H8S/2218, H8S/2212 グループの USB リクエストによる DMAC ブロック転送モード時の訂正および追加説明		情報分類	技術情報	
適用製品	H8S/2215 グループ	対象ロット等	関連資料	H8S/2215 グループハードウェアマニュアル (RJJ09B0147-0500H Rev.5.00)	
	H8S/2218, H8S/2212 グループ	全ロット		H8S/2218, H8S/2212 グループハードウェアマニュアル (RJJ09B0054-0400H Rev.4.00)	

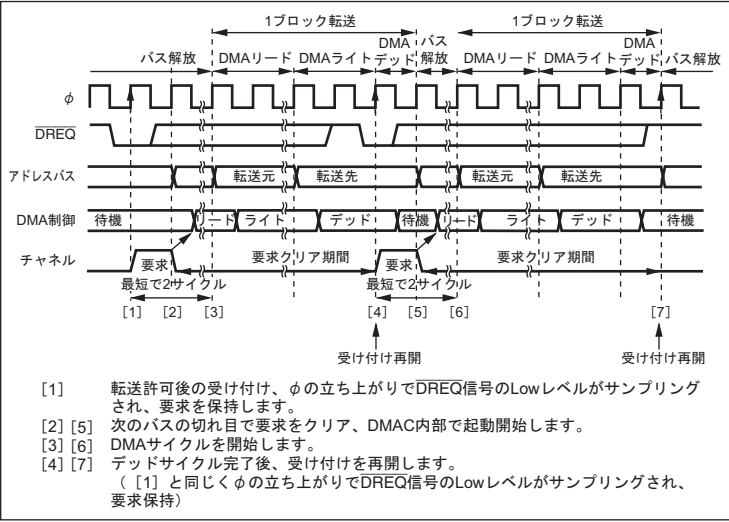
シングルチップマイクロコンピュータH8S/2215グループ、H8S/2218、H8S/2212グループハードウェアマニュアルにおきまして、USBリクエストによるDMACブロック転送モード時の訂正、および、USBデータのDMACオートリクエストについて追記した箇所がありますのでご連絡させていただきます。

- 記 -

## 1. H8S/2215 グループ

項目	ページ	修正箇所				
7.3.4 DMA コントロールレジスタ (DMACR)	7-10	(誤)				
		ビット	ビット名	初期値	R/W	説明
		3	DTF3	0	R/W	データトランスファファクタ
		2	DTF2	0	R/W	:
		1	DTF1	0	R/W	ノーマルモード
		0	DTF0	0	R/W	:
						ブロック転送モード
						:
						0011 :USB からの $\overline{DREQ}$ 信号の Low レベル入力で起動 (USB リクエスト)
						:
		(正)				
		ビット	ビット名	初期値	R/W	説明
		3	DTF3	0	R/W	データトランスファファクタ
		2	DTF2	0	R/W	:
		1	DTF1	0	R/W	ノーマルモード
		0	DTF0	0	R/W	:
						ブロック転送モード
						:
						0011 :-
						:

項目	ページ	修正箇所																				
7.4.1 転送モード 表 7.2 DMAC の転送モード	7-19	<p>(誤)</p> <table border="1" data-bbox="531 208 1409 701"> <thead> <tr> <th colspan="2">転送モード</th> <th>転送要因</th> <th>備考</th> </tr> </thead> <tbody> <tr> <td rowspan="2">フルアドレスモード</td> <td>(4) ノーマルモード</td> <td> <ul style="list-style-type: none"> <li>• USB リクエスト</li> <li>• オートリクエスト</li> </ul> </td> <td rowspan="2"> <ul style="list-style-type: none"> <li>• チャンネル A、B を組み合わせて、最大 2 チャンネル動作可能</li> <li>• オートリクエストでは、バーストモード転送/サイクルスチール転送の選択可能</li> </ul> </td> </tr> <tr> <td>(5) ブロック転送モード</td> <td> <ul style="list-style-type: none"> <li>• TPU チャンネル 0~2 のコンペアマッチ/インプットキャプチャ A 割り込み</li> <li>• SCI の送信データエンプティ割り込み</li> <li>• SCI の受信データフル割り込み</li> <li>• A/D 変換器の変換終了割り込み</li> <li>• USB リクエスト</li> </ul> </td> </tr> </tbody> </table> <p>(正)</p> <table border="1" data-bbox="531 779 1409 1238"> <thead> <tr> <th colspan="2">転送モード</th> <th>転送要因</th> <th>備考</th> </tr> </thead> <tbody> <tr> <td rowspan="2">フルアドレスモード</td> <td>(4) ノーマルモード</td> <td> <ul style="list-style-type: none"> <li>• USB リクエスト</li> <li>• オートリクエスト</li> </ul> </td> <td rowspan="2"> <ul style="list-style-type: none"> <li>• チャンネル A、B を組み合わせて、最大 2 チャンネル動作可能</li> <li>• オートリクエストでは、バーストモード転送/サイクルスチール転送の選択可能</li> </ul> </td> </tr> <tr> <td>(5) ブロック転送モード</td> <td> <ul style="list-style-type: none"> <li>• TPU チャンネル 0~2 のコンペアマッチ/インプットキャプチャ A 割り込み</li> <li>• SCI の送信データエンプティ割り込み</li> <li>• SCI の受信データフル割り込み</li> <li>• A/D 変換器の変換終了割り込み</li> </ul> </td> </tr> </tbody> </table>	転送モード		転送要因	備考	フルアドレスモード	(4) ノーマルモード	<ul style="list-style-type: none"> <li>• USB リクエスト</li> <li>• オートリクエスト</li> </ul>	<ul style="list-style-type: none"> <li>• チャンネル A、B を組み合わせて、最大 2 チャンネル動作可能</li> <li>• オートリクエストでは、バーストモード転送/サイクルスチール転送の選択可能</li> </ul>	(5) ブロック転送モード	<ul style="list-style-type: none"> <li>• TPU チャンネル 0~2 のコンペアマッチ/インプットキャプチャ A 割り込み</li> <li>• SCI の送信データエンプティ割り込み</li> <li>• SCI の受信データフル割り込み</li> <li>• A/D 変換器の変換終了割り込み</li> <li>• USB リクエスト</li> </ul>	転送モード		転送要因	備考	フルアドレスモード	(4) ノーマルモード	<ul style="list-style-type: none"> <li>• USB リクエスト</li> <li>• オートリクエスト</li> </ul>	<ul style="list-style-type: none"> <li>• チャンネル A、B を組み合わせて、最大 2 チャンネル動作可能</li> <li>• オートリクエストでは、バーストモード転送/サイクルスチール転送の選択可能</li> </ul>	(5) ブロック転送モード	<ul style="list-style-type: none"> <li>• TPU チャンネル 0~2 のコンペアマッチ/インプットキャプチャ A 割り込み</li> <li>• SCI の送信データエンプティ割り込み</li> <li>• SCI の受信データフル割り込み</li> <li>• A/D 変換器の変換終了割り込み</li> </ul>
転送モード		転送要因	備考																			
フルアドレスモード	(4) ノーマルモード	<ul style="list-style-type: none"> <li>• USB リクエスト</li> <li>• オートリクエスト</li> </ul>	<ul style="list-style-type: none"> <li>• チャンネル A、B を組み合わせて、最大 2 チャンネル動作可能</li> <li>• オートリクエストでは、バーストモード転送/サイクルスチール転送の選択可能</li> </ul>																			
	(5) ブロック転送モード	<ul style="list-style-type: none"> <li>• TPU チャンネル 0~2 のコンペアマッチ/インプットキャプチャ A 割り込み</li> <li>• SCI の送信データエンプティ割り込み</li> <li>• SCI の受信データフル割り込み</li> <li>• A/D 変換器の変換終了割り込み</li> <li>• USB リクエスト</li> </ul>																				
転送モード		転送要因	備考																			
フルアドレスモード	(4) ノーマルモード	<ul style="list-style-type: none"> <li>• USB リクエスト</li> <li>• オートリクエスト</li> </ul>	<ul style="list-style-type: none"> <li>• チャンネル A、B を組み合わせて、最大 2 チャンネル動作可能</li> <li>• オートリクエストでは、バーストモード転送/サイクルスチール転送の選択可能</li> </ul>																			
	(5) ブロック転送モード	<ul style="list-style-type: none"> <li>• TPU チャンネル 0~2 のコンペアマッチ/インプットキャプチャ A 割り込み</li> <li>• SCI の送信データエンプティ割り込み</li> <li>• SCI の受信データフル割り込み</li> <li>• A/D 変換器の変換終了割り込み</li> </ul>																				
7.4.6 ブロック転送モード	7-35	<p>(誤)</p> <p>転送要求（起動要因）には、A/D 変換器の変換終了割り込み、USB リクエスト、SCI の送信データエンプティ/受信データフル割り込み、および TPU チャンネル 0~2 のコンペアマッチ/インプットキャプチャ A 割り込みがあります。</p> <p>(正)</p> <p>転送要求（起動要因）には、A/D 変換器の変換終了割り込み、SCI の送信データエンプティ/受信データフル割り込み、および TPU チャンネル 0~2 のコンペアマッチ/インプットキャプチャ A 割り込みがあります。</p>																				

項目	ページ	修正箇所																								
7.4.7 DMACの起動要因 表7.8 DMACの起動要因	7-36	(誤) <table border="1" data-bbox="549 203 1407 387"> <thead> <tr> <th colspan="2" rowspan="2">起動要因</th> <th rowspan="2">ショートアドレスモード</th> <th colspan="2">フルアドレスモード</th> </tr> <tr> <th>ノーマルモード</th> <th>ブロック転送モード</th> </tr> </thead> <tbody> <tr> <td>USBリクエスト</td> <td>DREQ信号のLowレベル入力</td> <td>×</td> <td>○</td> <td>○</td> </tr> </tbody> </table> (正) <table border="1" data-bbox="549 461 1407 645"> <thead> <tr> <th colspan="2" rowspan="2">起動要因</th> <th rowspan="2">ショートアドレスモード</th> <th colspan="2">フルアドレスモード</th> </tr> <tr> <th>ノーマルモード</th> <th>ブロック転送モード</th> </tr> </thead> <tbody> <tr> <td>USBリクエスト</td> <td>DREQ信号のLowレベル入力</td> <td>×</td> <td>○</td> <td>×</td> </tr> </tbody> </table>	起動要因		ショートアドレスモード	フルアドレスモード		ノーマルモード	ブロック転送モード	USBリクエスト	DREQ信号のLowレベル入力	×	○	○	起動要因		ショートアドレスモード	フルアドレスモード		ノーマルモード	ブロック転送モード	USBリクエスト	DREQ信号のLowレベル入力	×	○	×
起動要因		ショートアドレスモード				フルアドレスモード																				
			ノーマルモード	ブロック転送モード																						
USBリクエスト	DREQ信号のLowレベル入力	×	○	○																						
起動要因		ショートアドレスモード	フルアドレスモード																							
			ノーマルモード	ブロック転送モード																						
USBリクエスト	DREQ信号のLowレベル入力	×	○	×																						
7.4.9 DMACのバスサイクル(デュアルアドレスモード)	7-42	(誤) <p data-bbox="620 719 1054 741">図7.21にDREQレベル起動のブロック転送モード転送例を示します。</p>  <p data-bbox="804 1279 1166 1301">図7.21 DREQレベル起動のブロック転送モード転送例</p> <p data-bbox="620 1312 1353 1413">DREQ信号のサンプリングは、転送許可状態にするためのDMABCRライトサイクル終了後のphiの立ち上がりでDREQ信号のLowレベルがサンプリングされ、要求が保持されます。次に、DMAC内部で起動がかかる要求はクリアされます。デッドサイクル終了後に受け付け再開となり、再び、DREQ信号のLowレベルをサンプリングして、転送終了までこの動作を繰り返します。</p> <p data-bbox="628 1424 1126 1447">【注】 本LSIのDREQ信号はLSI内部信号であるため、端子出力されません。</p> (正) 本ページ削除																								

項目	ページ	修正箇所							
15.3.3 USB DMAC 転送要求レジスタ (UDMAR)	15-16	(誤) Bulk 転送用の EP2i、EP2o、EP4i、EP4o の各データレジスタ (UEDR2i、UEDR2o、UEDR4i、UEDR4o) に対して内蔵 DMAC によるデータ転送をするときに設定します。							
		(正) Bulk 転送用の EP2i、EP2o、EP4i、EP4o の各データレジスタ (UEDR2i、UEDR2o、UEDR4i、UEDR4o) に対して内蔵 DMAC の USB リクエストによるデータ転送をするときに設定します。							
		(追加) 【注】内蔵 DMAC のオートリクエストによるデータ転送時は、DREQ 信号を使用しませんので UDMAR=H'00 にしてください。							
15.4 割り込み要因 表 15.5 割り込み信号一覧	15-44	(誤) <table border="1" style="width:100%; border-collapse: collapse; text-align: center;"> <tr> <td>レジスタ</td> <td>ビット</td> <td>転送モード</td> <td>割り込み要因</td> <td>説明</td> <td>割り込み要求信号</td> <td>DMAC 起動</td> </tr> </table>	レジスタ	ビット	転送モード	割り込み要因	説明	割り込み要求信号	DMAC 起動
		レジスタ	ビット	転送モード	割り込み要因	説明	割り込み要求信号	DMAC 起動	
(正) <table border="1" style="width:100%; border-collapse: collapse; text-align: center;"> <tr> <td>レジスタ</td> <td>ビット</td> <td>転送モード</td> <td>割り込み要因</td> <td>説明</td> <td>割り込み要求信号</td> <td>USB リクエストによる DMAC 起動*7</td> </tr> </table>	レジスタ	ビット	転送モード	割り込み要因	説明	割り込み要求信号	USB リクエストによる DMAC 起動*7		
レジスタ	ビット	転送モード	割り込み要因	説明	割り込み要求信号	USB リクエストによる DMAC 起動*7			
15.4 割り込み要因 表 15.5 割り込み信号一覧	15-45	(誤) 【注】 *1 EP0 に関係する割り込み要因は、同一の割り込み要求信号に割り当ててください。 *2 EP2i の DMA 転送要求は、UDMAR レジスタの EP2iT1、EP2iT0 ビットで設定してください。 *3 EP2o の DMA 転送要求は、UDMAR レジスタの EP2oT1、EP2oT0 ビットで設定してください。 *4 EP4i の DMA 転送要求は、UDMAR レジスタの EP4iT1、EP4iT0 ビットで設定してください。 *5 EP4o の DMA 転送要求は、UDMAR レジスタの EP4oT1、EP4oT0 ビットで設定してください。 *6 サスペンド/レジューム割り込み要求 IRQ6 は、立ち下がりエッジ検出 (ISCRH レジスタ IRQ6SCB、A=01) に設定してください。							
		(正) 【注】 *1 EP0 に関係する割り込み要因は、同一の割り込み要求信号に割り当ててください。 *2 EP2i の USB リクエストの DMA 転送要求は、UDMAR レジスタの EP2iT1、EP2iT0 ビットで設定してください。 *3 EP2o の USB リクエストの DMA 転送要求は、UDMAR レジスタの EP2oT1、EP2oT0 ビットで設定してください。 *4 EP4i の USB リクエストの DMA 転送要求は、UDMAR レジスタの EP4iT1、EP4iT0 ビットで設定してください。 *5 EP4o の USB リクエストの DMA 転送要求は、UDMAR レジスタの EP4oT1、EP4oT0 ビットで設定してください。 *6 サスペンド/レジューム割り込み要求 IRQ6 は、立ち下がりエッジ検出 (ISCRH レジスタ IRQ6SCB、A=01) に設定してください。 *7 オートリクエストの場合は、DREQ 信号を使用しません。すべてのフラグや割り込みで CPU による DMAC 起動が可能です。							

項 目	ページ	修正箇所
15.6 DMA 転送仕様	15-72	<p>(誤)</p> <p>15.6 DMA 転送仕様</p> <p>(1) 概要</p> <p>本モジュールは、内蔵 DMAC によるデュアルアドレス転送に対応したインタフェースを持っています。転送可能なエンドポイントは Bulk 転送の EP2、EP4 のみ（対応レジスタは、UEDR2i、UEDR2o、UEDR4i、UEDR4o）です。</p> <p>(正)</p> <p>15.6 DMA 転送仕様</p> <p>USB データの DMA 転送は、USB リクエストとオートリクエストの 2 通りの方法があります。</p> <p>15.6.1 USB リクエストによる DMA 転送</p> <p>(1) 概要</p> <p>内蔵 DMAC の USB リクエスト（DREQ レベル起動）転送の場合は、フルアドレスモードのノーマルモード（サイクルスチールモード）のみ対応します。転送可能なエンドポイントは Bulk 転送の EP2、EP4 のみ（対応レジスタは、UEDR2i、UEDR2o、UEDR4i、UEDR4o）です。</p>
15.6.2 オートリクエストによる DMA 転送	15-74	<p>(追加)</p> <p>(1) 概要</p> <p>内蔵 DMAC のオートリクエスト転送の場合は、バーストモード転送/サイクルスチール転送の選択が可能です。転送可能なエンドポイントは、すべてのデータレジスタ（UEDR0s、UEDR0i、UEDR0o、UEDR1i、UEDR2i、UEDR2o、UEDR3i、UEDR3o、UEDR4i、UEDR4o、UEDR5i）です。各データレジスタに対応するフラグや割り込みを確認してから DMA を起動してください。なお、オートリクエストモードでは UDMAR レジスタを使用しませんので UDMAR=H'00 にしてください。</p> <p>(2) 内蔵 DMAC の設定</p> <p>内蔵 DMAC の設定は、オートリクエスト、バイトサイズ、フルアドレスモード転送、データレジスタの最大パケットサイズ以下の転送回数で使用してください。その際、内蔵 DMAC の設定回数分の転送が終了すると、DMAC は停止します。</p> <p>(3) EPni の DMA 転送について (n=0~5)</p> <ul style="list-style-type: none"> <li>• UTRG レジスタの EPniPKTE について (n=0~5)</li> </ul> <p>オートリクエスト転送の場合は、自動的に EPniPKTE に 1 ライトする処理が行われませんので注意してください。必ず CPU で EPniPKTE に 1 ライトを行う必要があります。</p> <p>例として、EP2i で 150 バイトのデータをホストに送信する場合を示します。この場合、下図の 3 箇所 EP2iPKTE への 1 ライト処理が必要になります。</p> <ul style="list-style-type: none"> <li>• EP2i の DMA 転送手順例</li> </ul> <p>DMAC の転送単位は 1 パケット単位で行ってください。そのため転送回数の設定は各エンドポイントの最大パケットサイズ以下としてください。</p> <ol style="list-style-type: none"> <li>1. UIFR1/EP2iEMPTY フラグ=1 確認</li> <li>2. EP2i データ転送用の DMAC 各種設定（オートリクエスト、アドレス設定など）</li> <li>3. DMAC に 64 バイト分（最大パケットサイズ以下）の転送回数設定</li> <li>4. DMAC 起動（DTE=0 リード後、DTE=1 ライト）</li> <li>5. DMA 転送</li> <li>6. DMA 転送終了後、UTRG0/EP2iPKTE ビットに 1 ライト</li> <li>7. 上記 1~6 繰り返し</li> <li>8. UIFR1/EP2iEMPTY フラグ=1 確認</li> <li>9. DMAC に 22 バイト分転送回数設定</li> <li>10. DMAC 起動（DTE=0 リード後、DTE=1 ライト）</li> <li>11. DMA 転送</li> <li>12. DMA 転送終了後、UTRG0/EP2iPKTE ビットに 1 ライト</li> </ol> <div data-bbox="512 1854 1177 2002" style="border: 1px solid black; padding: 5px; margin: 10px 0;"> <p style="text-align: center;">64 バイト      64 バイト      22 バイト</p> <p style="text-align: center;">↑                    ↑                    ↑</p> <p style="text-align: center;">EP2iPKTE      EP2iPKTE      EP2iPKTE</p> <p style="text-align: center;">=1 ライト      =1 ライト      =1 ライト</p> </div> <p>追加図 1 UTRG0 レジスタの EP2iPKTE 動作（オートリクエスト）</p>

項 目	ページ	修正箇所
15.6.2 オートリクエストによるDMA転送	15-74	<p>(追加)</p> <p>(4) EPno の DMA 転送について (n=0、2、4)</p> <ul style="list-style-type: none"> <li>• UTRG レジスタの EPnoRDFN について (n=0、2、4)</li> </ul> <p>オートリクエスト転送の場合は、自動的に EPnoRDFN に 1 ライトする処理が行われませんので注意してください。必ず CPU で EPnoRDFN に 1 ライトを行う必要があります。</p> <p>例として、EP2o で 150 バイトのデータをホストから受信する場合を示します。この場合、下図の 3 箇所での EP2oRDFN への 1 ライト処理が必要になります。</p> <ul style="list-style-type: none"> <li>• EP2o の DMA 転送手順例</li> </ul> <p>DMAC の転送単位は 1 パケット単位で行ってください。そのため転送回数の設定は各エンドポイントの最大パケットサイズ以下としてください。</p> <ol style="list-style-type: none"> <li>1. UIFR1/EP2oREADY フラグセット待ち</li> <li>2. EP2o データ転送用の DMAC 各種設定 (オートリクエスト、アドレス設定など) UESZ2o の値をリードし、受信データサイズ (64 バイト以下) 分の転送回数設定</li> <li>3. DMAC 起動 (DTE=0 リード後、DTE=1 ライト)</li> <li>4. DMA 転送 (64 バイト以下転送)</li> <li>5. DMA 転送終了後、UTRG0/EP2oRDFN ビットに 1 ライト</li> <li>6. 上記 1~5 繰り返し</li> </ol> <div data-bbox="510 788 1177 936" style="border: 1px solid black; padding: 5px; margin: 10px 0;"> </div> <p>追加図 2 UTRG0 レジスタの EP2oRDFN 動作 (オートリクエスト)</p>

2. H8S/2218, H8S/2212 グループ

項目	ページ	修正箇所				
7.3.4 DMAコントロールレジスタ (DMACR)	7-10	(誤)				
		ビット	ビット名	初期値	R/W	説明
		3	DTF3	0	R/W	データトランスファファクタ
		2	DTF2	0	R/W	:
		1	DTF1	0	R/W	ノーマルモード
		0	DTF0	0	R/W	:
						ブロック転送モード
						:
						0011: USB からの $\overline{DREQ}$ 信号の Low レベル 入力で起動 (USB リクエスト)
						:
		(正)				
		ビット	ビット名	初期値	R/W	説明
		3	DTF3	0	R/W	データトランスファファクタ
		2	DTF2	0	R/W	:
		1	DTF1	0	R/W	ノーマルモード
		0	DTF0	0	R/W	:
						ブロック転送モード
						:
						0011: <input type="checkbox"/>
						:



項目	ページ	修正箇所																		
7.4.1 転送モード 表 7.2 DMACの転送モード	7-17	<p>(誤)</p> <table border="1" data-bbox="542 208 1412 701"> <thead> <tr> <th data-bbox="542 208 654 241">転送モード</th> <th data-bbox="662 208 853 241">転送要因</th> <th data-bbox="861 208 1412 241">備考</th> </tr> </thead> <tbody> <tr> <td data-bbox="542 253 654 342">フルアドレスモード</td> <td data-bbox="662 253 853 342">(4) ノーマルモード</td> <td data-bbox="861 253 1412 342"> <ul style="list-style-type: none"> <li>• USB リクエスト</li> <li>• オートリクエスト</li> </ul> </td> </tr> <tr> <td data-bbox="542 353 654 701">フルアドレスモード</td> <td data-bbox="662 353 853 701">(5) ブロック転送モード</td> <td data-bbox="861 353 1412 701"> <ul style="list-style-type: none"> <li>• TPU チャンネル0~2のコンペアマッチ/インプットキャプチャ A 割り込み</li> <li>• SCI の送信データエンプティ割り込み</li> <li>• SCI の受信データフル割り込み</li> <li>• A/D 変換器の変換終了割り込み</li> <li>• USB リクエスト</li> </ul> </td> </tr> </tbody> </table> <p>(正)</p> <table border="1" data-bbox="542 779 1412 1238"> <thead> <tr> <th data-bbox="542 779 654 813">転送モード</th> <th data-bbox="662 779 853 813">転送要因</th> <th data-bbox="861 779 1412 813">備考</th> </tr> </thead> <tbody> <tr> <td data-bbox="542 824 654 913">フルアドレスモード</td> <td data-bbox="662 824 853 913">(4) ノーマルモード</td> <td data-bbox="861 824 1412 913"> <ul style="list-style-type: none"> <li>• USB リクエスト</li> <li>• オートリクエスト</li> </ul> </td> </tr> <tr> <td data-bbox="542 925 654 1238">フルアドレスモード</td> <td data-bbox="662 925 853 1238">(5) ブロック転送モード</td> <td data-bbox="861 925 1412 1238"> <ul style="list-style-type: none"> <li>• TPU チャンネル0~2のコンペアマッチ/インプットキャプチャ A 割り込み</li> <li>• SCI の送信データエンプティ割り込み</li> <li>• SCI の受信データフル割り込み</li> <li>• A/D 変換器の変換終了割り込み</li> </ul> </td> </tr> </tbody> </table>	転送モード	転送要因	備考	フルアドレスモード	(4) ノーマルモード	<ul style="list-style-type: none"> <li>• USB リクエスト</li> <li>• オートリクエスト</li> </ul>	フルアドレスモード	(5) ブロック転送モード	<ul style="list-style-type: none"> <li>• TPU チャンネル0~2のコンペアマッチ/インプットキャプチャ A 割り込み</li> <li>• SCI の送信データエンプティ割り込み</li> <li>• SCI の受信データフル割り込み</li> <li>• A/D 変換器の変換終了割り込み</li> <li>• USB リクエスト</li> </ul>	転送モード	転送要因	備考	フルアドレスモード	(4) ノーマルモード	<ul style="list-style-type: none"> <li>• USB リクエスト</li> <li>• オートリクエスト</li> </ul>	フルアドレスモード	(5) ブロック転送モード	<ul style="list-style-type: none"> <li>• TPU チャンネル0~2のコンペアマッチ/インプットキャプチャ A 割り込み</li> <li>• SCI の送信データエンプティ割り込み</li> <li>• SCI の受信データフル割り込み</li> <li>• A/D 変換器の変換終了割り込み</li> </ul>
転送モード	転送要因	備考																		
フルアドレスモード	(4) ノーマルモード	<ul style="list-style-type: none"> <li>• USB リクエスト</li> <li>• オートリクエスト</li> </ul>																		
フルアドレスモード	(5) ブロック転送モード	<ul style="list-style-type: none"> <li>• TPU チャンネル0~2のコンペアマッチ/インプットキャプチャ A 割り込み</li> <li>• SCI の送信データエンプティ割り込み</li> <li>• SCI の受信データフル割り込み</li> <li>• A/D 変換器の変換終了割り込み</li> <li>• USB リクエスト</li> </ul>																		
転送モード	転送要因	備考																		
フルアドレスモード	(4) ノーマルモード	<ul style="list-style-type: none"> <li>• USB リクエスト</li> <li>• オートリクエスト</li> </ul>																		
フルアドレスモード	(5) ブロック転送モード	<ul style="list-style-type: none"> <li>• TPU チャンネル0~2のコンペアマッチ/インプットキャプチャ A 割り込み</li> <li>• SCI の送信データエンプティ割り込み</li> <li>• SCI の受信データフル割り込み</li> <li>• A/D 変換器の変換終了割り込み</li> </ul>																		
7.4.6 ブロック転送モード	7-32	<p>(誤)</p> <p>転送要求（起動要因）には、A/D 変換器の変換終了割り込み、USB リクエスト、SCI の送信データエンプティ/受信データフル割り込み、および TPU チャンネル 0~2 のコンペアマッチ/インプットキャプチャ A 割り込みがあります。</p> <p>(正)</p> <p>転送要求（起動要因）には、A/D 変換器の変換終了割り込み、SCI の送信データエンプティ/受信データフル割り込み、および TPU チャンネル 0~2 のコンペアマッチ/インプットキャプチャ A 割り込みがあります。</p>																		

項目	ページ	修正箇所																												
7.4.7 DMACの起動要因 表7.8 DMACの起動要因	7-33	<p>(誤)</p> <table border="1"> <thead> <tr> <th colspan="2">起動要因</th> <th rowspan="2">ショートアドレスモード</th> <th colspan="2">フルアドレスモード</th> </tr> <tr> <th>USBリクエスト</th> <th>DREQ信号のLowレベル入力</th> <th>ノーマルモード</th> <th>ブロック転送モード</th> </tr> </thead> <tbody> <tr> <td></td> <td></td> <td>×</td> <td>○</td> <td>○</td> </tr> </tbody> </table> <p>(正)</p> <table border="1"> <thead> <tr> <th colspan="2">起動要因</th> <th rowspan="2">ショートアドレスモード</th> <th colspan="2">フルアドレスモード</th> </tr> <tr> <th>USBリクエスト</th> <th>DREQ信号のLowレベル入力</th> <th>ノーマルモード</th> <th>ブロック転送モード</th> </tr> </thead> <tbody> <tr> <td></td> <td></td> <td>×</td> <td>○</td> <td>×</td> </tr> </tbody> </table>	起動要因		ショートアドレスモード	フルアドレスモード		USBリクエスト	DREQ信号のLowレベル入力	ノーマルモード	ブロック転送モード			×	○	○	起動要因		ショートアドレスモード	フルアドレスモード		USBリクエスト	DREQ信号のLowレベル入力	ノーマルモード	ブロック転送モード			×	○	×
起動要因		ショートアドレスモード	フルアドレスモード																											
USBリクエスト	DREQ信号のLowレベル入力		ノーマルモード	ブロック転送モード																										
		×	○	○																										
起動要因		ショートアドレスモード	フルアドレスモード																											
USBリクエスト	DREQ信号のLowレベル入力		ノーマルモード	ブロック転送モード																										
		×	○	×																										
7.4.9 DMACのバスサイクル(デュアルアドレスモード)	7-38	<p>(誤)</p> <p>図7.20にDREQレベル起動のブロック転送モード転送例を示します。</p> <p>図7.20 DREQレベル起動のブロック転送モード転送例</p> <p>DREQ信号のサンプリングは、転送許可状態にするためのDMABCR ライトサイクル終了後のφの立ち上がり起点に毎サイクル行われます。</p> <p>DREQ信号による受け付けが可能な状態で、DREQ信号のLowレベルがサンプリングされると、DMAC内部で要求が保持されます。次に、DMAC内部で起動がかかる要求はクリアされます。デッドサイクル終了後に受け付け再開となり、再び、DREQ信号のLowレベルをサンプリングして、転送終了までこの動作を繰り返します。</p> <p>【注】 本LSIのDREQ信号はLSI内部信号であるため、端子出力されません。</p> <p>(正)</p> <p>本ページ削除</p>																												

項目	ページ	修正箇所							
14.3.2 USB DMAC 転送要求レジスタ (UDMAR)	14-7	(誤) Bulk 転送用の EP1、EP2 の各データレジスタ (UEDR1、UEDR2) に対して内蔵 DMAC によるデータ転送をするときに設定します。							
		(正) Bulk 転送用の EP1、EP2 の各データレジスタ (UEDR1、UEDR2) に対して内蔵 DMAC の USB リクエストによるデータ転送をするときに設定します。							
		(追加) 【注】内蔵 DMAC のオートリクエストによるデータ転送時は、DREQ 信号を使用しませんので UDMAR=H'00 にしてください。							
14.4 割り込み要因 表 14.4 割り込み信号一覧	14-25	(誤) <table border="1" style="width:100%; border-collapse: collapse; text-align: center;"> <tr> <td>レジスタ</td> <td>ビット</td> <td>転送モード</td> <td>割り込み要因</td> <td>説明</td> <td>割り込み要求信号</td> <td>DMAC 起動</td> </tr> </table>	レジスタ	ビット	転送モード	割り込み要因	説明	割り込み要求信号	DMAC 起動
		レジスタ	ビット	転送モード	割り込み要因	説明	割り込み要求信号	DMAC 起動	
(正) <table border="1" style="width:100%; border-collapse: collapse; text-align: center;"> <tr> <td>レジスタ</td> <td>ビット</td> <td>転送モード</td> <td>割り込み要因</td> <td>説明</td> <td>割り込み要求信号</td> <td>USB リクエストによる DMAC 起動*5</td> </tr> </table>	レジスタ	ビット	転送モード	割り込み要因	説明	割り込み要求信号	USB リクエストによる DMAC 起動*5		
レジスタ	ビット	転送モード	割り込み要因	説明	割り込み要求信号	USB リクエストによる DMAC 起動*5			
	14-26	(誤) 【注】*1 EP0 に関係する割り込み要因は、同一の割り込み要求信号に割り当ててください。 *2 EP1 の DMA 転送要求は、UDMAR レジスタの EP1T1、EP1T0 ビットで設定してください。 *3 EP2 の DMA 転送要求は、UDMAR レジスタの EP2T1、EP2T0 ビットで設定してください。 *4 サスペンド/レジューム割り込み要求 $\overline{IRQ6}$ は、立ち下がりエッジ検出 (ISCRH レジスタ IRQ6SCB、IRQ6SCA=01) に設定してください。							
		(正) 【注】*1 EP0 に関係する割り込み要因は、同一の割り込み要求信号に割り当ててください。 *2 EP1 の USB リクエストの DMA 転送要求は、UDMAR レジスタの EP1T1、EP1T0 ビットで設定してください。 *3 EP2 の USB リクエストの DMA 転送要求は、UDMAR レジスタの EP2T1、EP2T0 ビットで設定してください。 *4 サスペンド/レジューム割り込み要求 $\overline{IRQ6}$ は、立ち下がりエッジ検出 (ISCRH レジスタ IRQ6SCB、IRQ6SCA=01) に設定してください。 *5 オートリクエストの場合は、DREQ 信号を使用しません。すべてのフラグや割り込みで CPU による DMAC 起動が可能です。							

項目	ページ	修正箇所
14.6 DMA 転送仕様	14-48	<p>(誤)</p> <p>14.6 DMA 転送仕様</p> <p>(1) 概要</p> <p>本モジュールは、内蔵 DMAC によるデュアルアドレス転送に対応したインタフェースを持っています。転送可能なエンドポイントは Bulk 転送の EP1、EP2 のみ(対応レジスタは、UEDR1、UEDR2)です。</p> <p>(正)</p> <p>14.6 DMA 転送仕様</p> <p>USB データの DMA 転送は、USB リクエストとオートリクエストの 2 通りの方法があります。</p> <p>14.6.1 USB リクエストによる DMA 転送</p> <p>(1) 概要</p> <p>内蔵 DMAC の USB リクエスト (DREQ レベル起動) 転送の場合は、フルアドレスモードのノーマルモード (サイクルスチールモード) のみ対応します。転送可能なエンドポイントは Bulk 転送の EP1、EP2 のみ (対応レジスタは、UEDR1、UEDR2) です。</p>
14.6.2 オートリクエストによる DMA 転送	14-50	<p>(追加)</p> <p>(1) 概要</p> <p>内蔵 DMAC のオートリクエスト転送の場合は、バーストモード転送/サイクルスチール転送の選択が可能です。</p> <p>転送可能なエンドポイントは、すべてのデータレジスタ (UEDR0s、UEDR0i、UEDR0o、UEDR1、UEDR2、UEDR3) です。各データレジスタに対応するフラグや割り込みを確認してから DMA を起動してください。</p> <p>なお、オートリクエストモードでは UDMAR レジスタを使用しませんので UDMAR=H'00 にしてください。</p> <p>(2) 内蔵 DMAC の設定</p> <p>内蔵 DMAC の設定は、オートリクエスト、バイトサイズ、フルアドレスモード転送、データレジスタの最大パケットサイズ以下の転送回数で使用してください。その際、内蔵 DMAC の設定回数分の転送が終了すると、DMAC は停止します。</p> <p>(3) EP0i、EP1、EP3 の DMA 転送について</p> <ul style="list-style-type: none"> <li>• UTRG0 レジスタの EPnPKTE について (n=0i、1、3)</li> </ul> <p>オートリクエスト転送の場合は、自動的に EPnPKTE に 1 ライトする処理が行われませんので注意してください。必ず CPU で EPnPKTE に 1 ライトを行う必要があります。</p> <p>例として、EP1 で 150 バイトのデータをホストに送信する場合を示します。この場合、下図の 3 箇所 EP1PKTE への 1 ライト処理が必要になります。</p> <ul style="list-style-type: none"> <li>• EP1 の DMA 転送手順例</li> </ul> <p>DMAC の転送単位は 1 パケット単位で行ってください。そのため転送回数の設定は各エンドポイントの最大パケットサイズ以下としてください。</p> <ol style="list-style-type: none"> <li>1. UIFR1/EP1EMPTY フラグ=1 確認</li> <li>2. EP1 データ転送用の DMAC 各種設定 (オートリクエスト、アドレス設定など)</li> <li>3. DMAC に 64 バイト分 (最大パケットサイズ以下) の転送回数設定</li> <li>4. DMAC 起動 (DTE=0 リード後、DTE=1 ライト)</li> <li>5. DMA 転送</li> <li>6. DMA 転送終了後、UTRG0/EP1PKTE ビットに 1 ライト</li> <li>7. 上記 1~6 繰り返し</li> <li>8. UIFR1/EP1EMPTY フラグ=1 確認</li> <li>9. DMAC に 22 バイト分転送回数設定</li> <li>10. DMAC 起動 (DTE=0 リード後、DTE=1 ライト)</li> <li>11. DMA 転送</li> <li>12. DMA 転送終了後、UTRG0/EP1PKTE ビットに 1 ライト</li> </ol> <div data-bbox="507 1888 1174 2033" style="border: 1px solid black; padding: 5px; margin: 10px 0;"> <p style="text-align: center;"> <span style="display: inline-block; border: 1px solid black; padding: 2px 10px;">64 バイト</span> <span style="display: inline-block; border: 1px solid black; padding: 2px 10px;">64 バイト</span> <span style="display: inline-block; border: 1px solid black; padding: 2px 10px;">22 バイト</span> </p> <p style="text-align: center;"> <span style="display: inline-block; width: 30px; border-bottom: 1px solid black; margin: 0 auto;"></span> <span style="display: inline-block; width: 30px; border-bottom: 1px solid black; margin: 0 auto;"></span> <span style="display: inline-block; width: 30px; border-bottom: 1px solid black; margin: 0 auto;"></span> </p> <p style="text-align: center;"> <span style="display: inline-block; width: 30px; text-align: center;">EP1PKTE =1 ライト</span> <span style="display: inline-block; width: 30px; text-align: center;">EP1PKTE =1 ライト</span> <span style="display: inline-block; width: 30px; text-align: center;">EP1PKTE =1 ライト</span> </p> </div> <p>追加図 1 UTRG0 レジスタの EP1PKTE 動作 (オートリクエスト)</p>

項 目	ページ	修正箇所
14.6.2 オートリクエストによるDMA転送	14-50	<p>(追加)</p> <p>(4) EP0o、EP2のDMA転送について</p> <ul style="list-style-type: none"> <li>• UTRG0レジスタのEPnRDFNについて (n=0o、2)</li> </ul> <p>オートリクエスト転送の場合は、自動的にEPnRDFNに1ライトする処理が行われませんので注意してください。必ずCPUでEPnRDFNに1ライトを行う必要があります。</p> <p>例として、EP2で150バイトのデータをホストから受信する場合を示します。この場合、下図の3箇所でのEP2RDFNへの1ライト処理が必要になります。</p> <ul style="list-style-type: none"> <li>• EP2のDMA転送手順例</li> </ul> <p>DMACの転送単位は1パケット単位で行ってください。そのため転送回数の設定は各エンドポイントの最大パケットサイズ以下としてください。</p> <ol style="list-style-type: none"> <li>1. UIFR1/EP2READYフラグセット待ち</li> <li>2. EP2データ転送用のDMAC各種設定 (オートリクエスト、アドレス設定など) UESZ2の値をリードし、受信データサイズ (64バイト以下) 分の転送回数設定</li> <li>3. DMAC起動 (DTE=0リード後、DTE=1ライト)</li> <li>4. DMA転送 (64バイト以下転送)</li> <li>5. DMA転送終了後、UTRG0/EP2RDFNビットに1ライト</li> <li>6. 上記1~5繰り返し</li> </ol> <div data-bbox="512 786 1177 931" style="border: 1px solid black; padding: 5px; margin: 10px 0;"> <p style="text-align: center;"> <span style="margin-right: 100px;">64バイト</span> <span style="margin-right: 100px;">64バイト</span> <span>22バイト</span> </p> <p style="text-align: center;"> <span style="margin-right: 100px;">↑</span> <span style="margin-right: 100px;">↑</span> <span>↑</span> </p> <p style="text-align: center;"> <span style="margin-right: 100px;">EP2RDFN =1ライト</span> <span style="margin-right: 100px;">EP2RDFN =1ライト</span> <span>EP2RDFN =1ライト</span> </p> </div> <p>追加図2 UTRG0レジスタのEP2RDFN動作 (オートリクエスト)</p>