

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社
問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RA*-A0099A/J	Rev.	第1版
題名	GPT章の訂正		情報分類	技術情報	
適用製品	RA6T2 グループ	対象ロット等	関連資料	Renesas RA6T2 グループ ユーザーズマニュアル ハードウェア編 Rev.1.30	
		全ロット			

GPT に関する説明を以下の通り訂正、追記します。

【変更前】

21.2.7 GTCSR：汎用 PWM タイムクリア要因選択レジスタ

(中略)

CSCMSC[2:0]ビット (コンペアマッチ/インプットキャプチャ/同期カウンタクリア要因カウンタクリア許可)

本ビットはコンペアマッチ/インプットキャプチャ/同期カウンタクリアグループによる GTCNT カウンタのカ
ウンタクリアの許可/禁止を選択します。

バッファ動作 (波形モード固有の場合を含む) を実行しているレジスタによるコンペアマッチは発生しないの
で、バッファ動作の対象レジスタをコンペアマッチ要因とするカウンタクリア許可設定は無効です。

相補 PWM モードでは、GTCCRB レジスタ、GTCCRE レジスタ、および GTCCRF レジスタのコンペアマッチに
対するカウンタクリア許可設定は、バッファ動作が実行されていない場合でも無効です。

【変更後】

21.2.7 GTCSR：汎用 PWM タイムクリア要因選択レジスタ

(中略)

CSCMSC[2:0]ビット (コンペアマッチ/インプットキャプチャ/同期カウンタクリア要因カウンタクリア許可)

本ビットはコンペアマッチ/インプットキャプチャ/同期カウンタクリアグループによる GTCNT カウンタのカ
ウンタクリアの許可/禁止を選択します。

コンペアマッチ、インプットキャプチャによるカウンタクリアを許可したときは、21.3.8.3 章で説明するチャネル間
連携による同期クリアの要因として扱うことができます。

本ビットを“001b”、“010b”に設定し、インプットキャプチャ(コンペアマッチを除く)によるカウンタクリアを許可した
ときには、GTICmSR(m=A または B)で選択したインプットキャプチャ要因と同じ要因を GTCSR のカウンタクリア
要因にも設定してください。

また、タイムプリスケールを使用しない(GTCR.TPCS[3:0]=0000b に設定)ときには、インプットキャプチャによる
カウンタクリアの要因として、他チャンネル要因によるインプットキャプチャ(GTICASR.ASOC または GTICBSR.BSOC
を“1”に設定)を使用することができます。他チャンネル要因によるインプットキャプチャは、チャネル間連携による同期
クリアの要因にはなりません、自チャンネルのカウンタクリア要因として使用することができます。この場合、GTCSR
の設定は不要です。

バッファ動作 (波形モード固有の場合を含む) を実行しているレジスタによるコンペアマッチは発生しないの
で、バッファ動作の対象レジスタをコンペアマッチ要因とするカウンタクリア許可設定は無効です。

相補 PWM モードでは、GTCCRB レジスタ、GTCCRE レジスタ、および GTCCRF レジスタのコンペアマッチに
対するカウンタクリア許可設定は、バッファ動作が実行されていない場合でも無効です。

[変更前]

21.2.12 GTCR：汎用 PWM タイマコントロールレジスタ

Base address: GPT32n = 0x4016_9000 + 0x0100 × n (n = 0 to 9)
 Offset address: 0x2C

Bit position	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Bit field:	-	-	-	CKEG[1:0]			TPCS[3:0]			-	-	-				MD[3:0]
Value after reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Bit position	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Bit field:	SSCE N	-	-	CPSC D	SSCGRP[1:0]		SCGTI OC	ICDS	-	-	-	-	-	-	-	CST
Value after reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット	シンボル	機能	R/W
(中略)			
12	CPSCD	相補PWM モード同期クリア禁止 ^(注2) 0: 相補PWM モードで谷部以外の他のチャンネルによる同期カウンタクリアを許可 1: 相補PWM モードで谷部以外の他のチャンネルによる同期カウンタクリアを禁止	R/W ^(注1)
(中略)			
19:16	MD[3:0]	モード選択 ^(注3) 0 0 0 0: のこぎり波 PWM モード 1 (シングル/ダブルバッファ可)	R/W ^(注1)
(中略)			
(中略)			

- 注 1. 相補 PWM モードの場合、マスタチャンネル/スレーブチャンネル 1/スレーブチャンネル 2 のどのレジスタに書き込まれても、3 つのチャンネルは同時に書き込まれます。
- 注 2. 本ビットは GPT324~GPT329 でのみ使用可能です。
GPT320~GPT323 で本ビットは 0 が読めます。書く場合、0 としてください。
- 注 3. MD[3]ビットは GPT324~GPT329 でのみ使用可能です。GPT320~GPT323 は、のこぎり波 PWM モードと三角波 PWM モード (のこぎり波 PWM モード 2 以外) のみサポートします。

[変更後]

21.2.12 GTCR：汎用 PWM タイマコントロールレジスタ

Base address: GPT32n = 0x4016_9000 + 0x0100 × n (n = 0 to 9)
 Offset address: 0x2C

Bit position	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Bit field:	-	-	-	CKEG[1:0]			TPCS[3:0]			-	-	-				MD[3:0]
Value after reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Bit position	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Bit field:	SSCE N	-	-	-	SSCGRP[1:0]		SCGTI OC	ICDS	-	-	-	-	-	-	-	CST
Value after reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット	シンボル	機能	R/W
(中略)			
12	-	読むと0が読めます。書く場合、0としてください。	R/W
(中略)			
19:16	MD[3:0]	モード選択 ^(注2) 0 0 0 0: のこぎり波 PWM モード 1 (シングル/ダブルバッファ可)	R/W ^(注1)
(中略)			
(中略)			

- 注 1. 相補 PWM モードの場合、マスタチャンネル/スレーブチャンネル 1/スレーブチャンネル 2 のどのレジスタに書き込まれても、3 つのチャンネルは同時に書き込まれます。
- 注 2. MD[3]ビットは GPT324~GPT329 でのみ使用可能です。GPT320~GPT323 は、のこぎり波 PWM モードと三角波 PWM モード (のこぎり波 PWM モード 2 以外) のみサポートします。

[変更前]

表 21.18 相補 PWM モードにおける GTPR バッファ転送タイミング

	相補 PWM モード 1	相補 PWM モード 2	相補 PWM モード 3、4
GTPDBR ↓ テンポラルレジスタ P	スレーブチャネル 2 (GPT32n+2) の GTCCRD レジスタ書き込みから GTCLK の 1 サイクル後	スレーブチャネル 2 (GPT32n+2) の GTCCRD レジスタ書き込みから GTCLK の 1 サイクル後	スレーブチャネル 2 (GPT32n+2) の GTCCRD レジスタ書き込みから GTCLK の 1 サイクル後
テンポラルレジスタ P ↓ GTPBR	(1) アップカウント中間部分でテンポラルレジスタ P にデータ転送されたとき：テンポラルレジスタ P へのデータ転送から GTCLK の 1 サイクル後 (2) アップカウント中間部分以外の部分でテンポラルレジスタ P にデータ転送されたとき：谷部分の最後	(1) ダウンカウント中間部分でテンポラルレジスタ P にデータ転送されたとき：テンポラルレジスタ P へのデータ転送から GTCLK の 1 サイクル後 (2) ダウンカウント中間部分以外の部分でテンポラルレジスタ P にデータ転送されたとき：山部分の最後	(1) 中間部分でテンポラルレジスタ P にデータ転送されたとき：テンポラルレジスタ P へのデータ転送から GTCLK の 1 サイクル後 (2) 中間部分以外の部分でテンポラルレジスタ P にデータ転送されたとき：山部分の最後および谷部分の最後
GTPBR ↓ GTPR	山部分の最後 同期クリア	谷部分の最後 同期クリア	山部分の最後 谷部分の最後 同期クリア

[変更後]

表 21.18 相補 PWM モードにおける GTPR バッファ転送タイミング

	相補 PWM モード 1	相補 PWM モード 2	相補 PWM モード 3、4
GTPDBR ↓ テンポラルレジスタ P	スレーブチャネル 2 (GPT32n+2) の GTCCRD レジスタ書き込みから GTCLK の 1 サイクル後	スレーブチャネル 2 (GPT32n+2) の GTCCRD レジスタ書き込みから GTCLK の 1 サイクル後	スレーブチャネル 2 (GPT32n+2) の GTCCRD レジスタ書き込みから GTCLK の 1 サイクル後
テンポラルレジスタ P ↓ GTPBR	(1) アップカウント中間部分でテンポラルレジスタ P にデータ転送されたとき：テンポラルレジスタ P へのデータ転送から GTCLK の 1 サイクル後 (2) アップカウント中間部分以外の部分でテンポラルレジスタ P にデータ転送されたとき：谷部分の最後	(1) ダウンカウント中間部分でテンポラルレジスタ P にデータ転送されたとき：テンポラルレジスタ P へのデータ転送から GTCLK の 1 サイクル後 (2) ダウンカウント中間部分以外の部分でテンポラルレジスタ P にデータ転送されたとき：山部分の最後	(1) 中間部分でテンポラルレジスタ P にデータ転送されたとき：テンポラルレジスタ P へのデータ転送から GTCLK の 1 サイクル後 (2) 中間部分以外の部分でテンポラルレジスタ P にデータ転送されたとき：山部分の最後および谷部分の最後
GTPBR ↓ GTPR	山部分の最後 アップカウント中間区間および山区間におけるカウンタクリア (GTCR.CP1CCE の設定によるカウンタクリアを含む)	谷部分の最後 ダウンカウント中間区間および谷区間におけるカウンタクリア	山部分の最後 谷部分の最後 カウンタクリア

[変更前]

21.3.8.3 チャンネル間連携による同期クリア動作
(中略)

図 21.110 にチャンネル間連携による同期クリアの動作例を、表 21.50 にチャンネル間連携による同期クリア動作の設定例を示します。

[変更後]

21.3.8.3 チャンネル間連携による同期クリア動作
(中略)

図 21.110 にチャンネル間連携による同期クリアの動作例を、表 21.50 にチャンネル間連携による同期クリア動作の設定例を示します。

表 21.x1 に同期クリア要因のレジスタ設定、図 21.110 にチャンネル間連携による同期クリア動作例、表 21.50、表 21.x2 に設定例を示します。

表 21.x1 同期クリア要因のレジスタ設定

チャンネル間連携の同期クリア要因	設定レジスタ	設定値
GTCCRA のコンペアマッチ/インプットキャプチャ	GTINTAD.SCFA	1b
	GTCSR.CSCMSC[2:0]	001b
GTCCRB のコンペアマッチ/インプットキャプチャ e	GTINTAD.SCFB	1b
	GTCSR.CSCMSC[2:0]	010b
GTCCRC のコンペアマッチ	GTINTAD.SCFC	1b
	GTCSR.CSCMSC[2:0]	011b
GTCCRD のコンペアマッチ	GTINTAD.SCFD	1b
	GTCSR.CSCMSC[2:0]	100b
GTCCRE のコンペアマッチ	GTINTAD.SCFE	1b
	GTCSR.CSCMSC[2:0]	101b
GTCCRF のコンペアマッチ	GTINTAD.SCFF	1b
	GTCSR.CSCMSC[2:0]	110b
のこぎり波アップカウントのオーバーフロー	GTINTAD.SCFPO	1b
のこぎり波ダウンカウントのアンダフロー	GTINTAD.SCFPU	1b
GTIOCnA/GTIOCnB 端子を要因とするクリア	GTCR.SCGTIOC	1b

[変更前]

図 21.110 チャンネル間連携による同期クリア動作例 (GPT320 がのこぎり波、GTIOC0A の立ち上がりエッジでカウンタクリア、GPT321 が三角波、GPT324、GPT325、GPT326 が相補 PWM モード。GPT320、GPT321、GPT324、GPT325、GPT326 は同じ同期セット/クリアグループ)

[変更後]

図 21.110 チャンネル間連携による同期クリア動作例 (GTIOCnA/GTIOCnB 端子を要因とするクリア)
(GPT320 がのこぎり波、GTIOC0A の立ち上がりエッジでカウンタクリア、GPT321 が三角波、GPT324、GPT325、GPT326 が相補 PWM モード。GPT320、GPT321、GPT324、GPT325、GPT326 は同じ同期セット/クリアグループ)

[変更前]

表 21.50 チャネル間連携による同期クリア動作の設定例

No.	ステップ名	説明
(中略)		
6	チャネル間連携の同期クリア設定 (ソースチャネル)	チャネル間連携の同期クリアのソースチャネルの GTINTAD レジスタと GTCR.SCGTIOC ビットを設定して同期クリアを許可します。 相補 PWM モードの場合、マスタチャネルの GTINTAD レジスタを設定します。 図 21.110 の例では、GPT320.GTCR.SCGTIOC ビットは 1 です。
7	チャネル間連携の同期クリア設定 (クリアチャネル)	チャネル間連携の同期クリアのクリアチャネルの GTCSR.CSCMSC[2:0] ビットを設定して同期カウンタクリアグループによるカウンタクリアを選択します。 相補 PWM モードの場合、マスタチャネルの GTCSR レジスタを設定します。 図 21.110 の例では、GPT321 と GPT324 の GTCSR.CSCMSC[2:0] ビットは 111b です。
8	チャネル間連携の同期クリアのグループ設定	チャネル間連携の同期クリアのソースチャネルと各クリアチャネルの GTCR.SSCGRP[1:0] ビットに同じ値を設定し、これらのチャネルを同じ同期セット/クリアグループに設定します。 相補 PWM モードの場合、マスタチャネルの GTCR レジスタを設定します。
9	チャネル間連携の同期クリア許可	チャネル間連携の同期クリアのソースチャネルと各クリアチャネルの GTCR.SSCEN ビットを設定して同期クリアを許可します。

[変更後]

表 21.50 チャネル間連携による同期クリア動作の設定例 (GTIOCnA/GTIOCnB 端子要因)

No.	ステップ名	説明
(中略)		
6	チャネル間連携の同期クリア設定 (ソースチャネル)	チャネル間連携の同期クリアのソースチャネルの GTINTAD レジスタと GTCSR.CSCMSC[2:0] ビットと GTCR.SCGTIOC ビットを設定して同期クリアを許可します。 相補 PWM モードの場合、マスタチャネルの GTINTAD レジスタを設定します。 図 21.110 の例では、GPT320.GTCR.SCGTIOC ビットは 1 です。
7	チャネル間連携の同期クリア設定 (クリアチャネル)	チャネル間連携の同期クリアのクリアチャネルの GTCSR.CSCMSC[2:0] ビットを設定して同期カウンタクリアグループによるカウンタクリアを選択します。 図 21.110 の例では、GPT321、GPT324、GPT325、GPT326 の GTCSR.CSCMSC[2:0] ビットは 111b です。
8	チャネル間連携の同期クリアのグループ設定	チャネル間連携の同期クリアのソースチャネルと各クリアチャネルの GTCR.SSCGRP[1:0] ビットに同じ値を設定し、これらのチャネルを同じ同期セット/クリアグループに設定します。 相補 PWM モードの場合、マスタチャネルの GTCR レジスタを設定します。
9	チャネル間連携の同期クリア許可	チャネル間連携の同期クリアのソースチャネルと各クリアチャネルの GTCR.SSCEN ビットを設定して同期クリアを許可します。

表 21.x2 チャネル間連携による同期クリア設定例 (GTIOCnA/B 端子による GTCCRA のインプットキャプチャ要因)

No.	ステップ名	説明
1	動作モード設定	GTCR.MD[2:0] ビットまたは GTCR.MD[3:0] ビットで動作モードを設定します。
2	カウント方向設定	GTUDDTYC レジスタでカウント方向 (アップ/ダウン) を設定します。
3	カウントクロックの選択	各チャネルの GTCR.TPCS[3:0] ビットでカウントクロックを選択します。
4	周期設定	各チャネルの GTPR レジスタに周期を設定します。 相補 PWM モードの場合、マスタチャネルの GTPR レジスタに周期を設定します。
5	カウンタ初期値設定	各チャネルの GTCNT カウンタに初期値を設定します。
6	チャネル間連携の同期クリア設定 (ソースチャネル)	チャネル間連携の同期クリアのソースチャネルの GTICASR レジスタに GTIOCnA/B 端子によるインプットキャプチャチャネルを設定し、GTCSR レジスタのカウントクリア要因にも GTICASR レジスタと同じチャネルを設定します。さらに、GTINTAD.SCFA ビットに 1b、GTCSR.CSCMSC[2:0] ビットに 001b を設定し、GTCCRA のインプットキャプチャでの同期クリアを許可します。 相補 PWM モードの場合、マスタチャネルの GTINTAD レジスタを設定します。
7	チャネル間連携の同期クリア設定 (クリアチャネル)	チャネル間連携の同期クリアのクリアチャネルの GTCSR.CSCMSC[2:0] ビットに 111b を設定し、同期カウンタクリアグループによるカウンタクリアを選択します。
8	チャネル間連携の同期クリアのグループ設定	チャネル間連携の同期クリアのソースチャネルと各クリアチャネルの GTCR.SSCGRP[1:0] ビットに同じ値を設定し、これらのチャネルを同じ同期セット/クリアグループに設定します。 相補 PWM モードの場合、マスタチャネルの GTCR レジスタを設定します。
9	チャネル間連携の同期クリア許可	チャネル間連携の同期クリアのソースチャネルと各クリアチャネルの GTCR.SSCEN ビットを設定して同期クリアを許可します。

21.3.8.4 チャネル間連携によるインプットキャプチャ動作

コンペアマッチ、インプットキャプチャ、のこぎり波のオーバフロー、アンダフロー、三角波、相補 PWM の山、谷、カウントクロックを、他チャネルの GTCCRm レジスタ(m=A or B)のインプットキャプチャ要因として使用することができます。

インプットキャプチャ要因を生成するチャネルの GTICCR レジスタにインプットキャプチャの要因を設定し、インプットキャプチャされるチャネルの GTICmSR.mSOC ビット(m=A or B)により他チャネル要因によるインプットキャプチャを許可します。インプットキャプチャの要因を生成するチャネルとインプットキャプチャされるチャネルは、GTICCR.ICmGRP[1:0] ビット(m=A or B)で同じインプットキャプチャグループに設定してください。

図 21.x1 にチャネル間連携によるインプットキャプチャの動作例、表 21.x3 にチャネル間連携によるインプットキャプチャの設定例を示します。

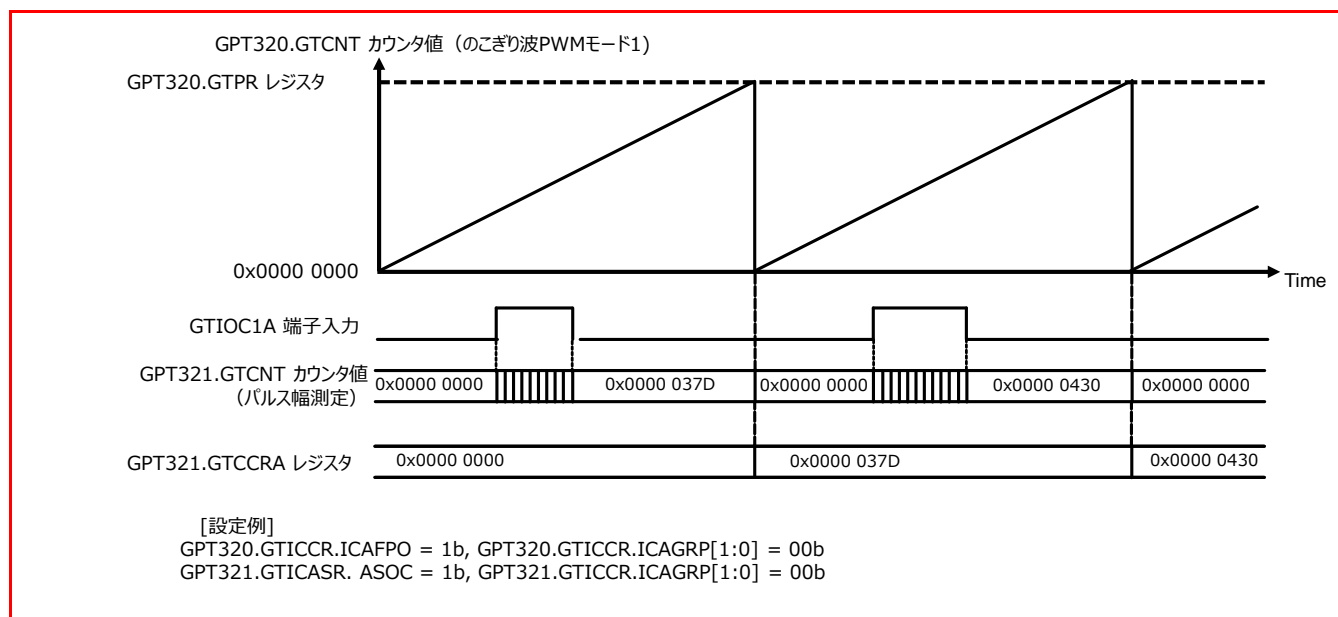


図 21.x1 チャンネル間連携によるインプットキャプチャ動作例 (チャンネル 0 のオーバーフローでチャンネル 1 をインプットキャプチャ)

表 21.x3 チャンネル間連携によるインプットキャプチャ設定例

No.	ステップ名	説明
1	動作モード設定	GTCR.MD[2:0] ビットまたは GTCR.MD[3:0] ビットで動作モードを設定します。 図 21.x1 の例では、GPT320 に 000b、または 0000b (のこぎり波 PWM モード 1) を設定します。
2	パルス幅測定機能設定	アップカウント動作を行いたい場合、GTUPSR.USILVL[3:0] で、ダウンカウント動作を行いたい場合、GTDNSR.DSILVL[3:0] でパルス幅測定機能を許可し、測定する入力端子とレベルを選択します。 図 21.x1 の例では、GPUPSR.USILVL[3:0] に 0011b (GTIOCnA 端子入力が“1”でカウントアップ) を設定します。
3	カウント方向設定	のこぎり波または三角波の場合、GTUDDTYC レジスタでカウント方向 (アップ/ダウン) を設定します。 図 21.x1 の例では、GPT320 の GTUDDTYC レジスタの下位 2 ビットに 11b を設定してから GTUDDTYC レジスタの下位 2 ビットを 01b (アップカウント) を設定します。
4	カウントクロックの選択	各チャンネルの GTCR.TPCS[3:0] ビットでカウントクロックを選択します。
5	周期設定	各チャンネルの GTPR レジスタに周期を設定します。 相補 PWM モードの場合、マスタチャンネルの GTPR レジスタに周期を設定します。
6	カウンタ初期値設定	各チャンネルの GTCNT カウンタに初期値を設定します。
7	チャンネル間連携のインプットキャプチャの設定 (クリアチャンネル)	チャンネル間連携のインプットキャプチャによってカウンタクリアされるチャンネルの GTCSR.CSCMSC[2:0] ビットに 001b、010b を設定し、インプットキャプチャによるカウンタクリアを設定します。 図 21.x1 の例では、GPT321.GTCSR.CSCMSC[2:0] ビットに 001b を設定します。
8	チャンネル間連携のインプットキャプチャの設定 (ソースチャンネル)	チャンネル間連携のインプットキャプチャのソースチャンネルの GTICCR レジスタにインプットキャプチャチャンネルを設定します。 図 21.x1 の例では、GPT320.GTICCR.ICAFPO ビットに 1b を設定します。
9	チャンネル間連携のインプットキャプチャの設定 (キャプチャチャンネル)	チャンネル間連携のインプットキャプチャによってインプットキャプチャされるチャンネルの GTICmSR.mSOC ビット (m=A または B) により、他チャンネル要因による GTCCRm (m=A または B) レジスタへのインプットキャプチャの許可を設定します。 図 21.x1 の例では、GPT321.GTICASR.ASOC ビットに 1b を設定します。
10	チャンネル間連携のインプットキャプチャのグループ設定	チャンネル間連携のインプットキャプチャのソースチャンネルとインプットキャプチャされるチャンネルの GTICCR.ICmGRP[1:0] ビット (m=A または B) に同じ値を設定し、同じインプットキャプチャグループに設定します。

[変更前]

21.10.3 GTCNT カウンタの範囲設定

のこぎり波 PWM モード 2 および相補 PWM モード以外では、GTCNT カウンタのレジスタは、 $0 \leq \text{GTCNT} \leq \text{GTPR}$ の範囲で設定してください。

21.10.4 GTCNT カウンタのスタート/ストップ

GTCR.CST ビットによる GTCNT カウンタのスタート/ストップ制御タイミングは、GTCR.TPCS[3:0]ビットで選択したカウントクロックと同期しています。GTCR.CST ビットを更新すると、GTCR.TPCS[3:0]ビットで選択したカウントクロックに従って、GTCNT カウンタがスタート/ストップします。このため、GTCNT カウンタが実際にスタートする前に発生したイベントは無視され、結果として GTCR.CST ビットが 0 になってからイベントが受け付けられたり、割り込みが発生したりします。

[変更後]

21.10.3 GTCNT カウンタの範囲設定

のこぎり波 PWM モード 2 および相補 PWM モード以外では、GTCNT カウンタは、 $0 \leq \text{GTCNT カウンタ} \leq \text{GTPR}$ の範囲で設定してください。

GTCNT > GTPR となる GTCNT を書き込んでからスタートした場合、カウント動作は下記 3 ケースがあります。

(1) 三角波の場合

カウント開始後に $\text{GTCNT} = \text{GTPR}$ 、 $\text{GTST.TUCF} = 0$ となりダウンカウントします。

(2) のこぎり波でアップカウントの場合

カウント開始後に $\text{GTCNT} = 0$ となり、アップカウントします。

(3) のこぎり波でダウンカウントの場合

カウント開始後に $\text{GTCNT} = 0$ となり、その後 GTPR になり、ダウンカウントします。

21.10.x1 相補 PWM モード時の GTPBR、GTPDBR の設定範囲

相補 PWM モード 1、3、4 で、山区間の終わりで GTPR のバッファ転送が発生する場合、転送後の GTPR が山区間の終わりのマスタチャネルの GTCNT カウンタ値(バッファ転送前の GTPR レジスタ - GTDVU レジスタ)より小さくならない範囲 ($\text{GTPBR} \geq \text{GTPR} - \text{GTDVU}$ 、 $\text{GTPDBR} \geq \text{GTPR} - \text{GTDVU}$) で GTPBR、GTPDBR を設定してください。

谷区間の終わり、またはカウンタクリアで GTPR をバッファ転送する場合、GTPBR、GTPDBR の設定範囲に制限はありません。

21.10.4 GTCNT カウンタのスタート/ストップ

GTCR.CST ビットによる GTCNT カウンタのスタート/ストップ制御タイミングは、GTCR.TPCS[3:0]ビットで選択したカウントクロックと同期しています。GTCR.CST ビットを更新すると、GTCR.TPCS[3:0]ビットで選択したカウントクロックに従って、GTCNT カウンタがスタート/ストップします。このため、GTCNT カウンタが実際にスタートする前に発生したイベントは無視され、結果として GTCR.CST ビットが 0 になってからイベントが受け付けられたり、割り込みが発生したりします。

[変更前]

(記述なし)

[変更後]

21.10.8 相補 PWM モード動作中のカウンタクリアに関する注意事項

相補 PWM モード動作中にカウンタクリアする場合、谷区間(初期出力区間含む)の終わり(マスタチャネルの GTCNT カウンタ値が GTDVU レジスタの設定と一致)でのカウンタクリアは禁止です。相補 PWM モードでカウンタクリアする場合、谷区間の終わりでカウンタクリアが発生しないようにタイミングを調整してください。

21.3.8.3 で説明しているチャネル間連携による同期クリアを使用することで、コンペアマッチ設定により谷区間の終わりでカウンタクリアを回避することが可能です。

21.10.9 相補 PWM モードで初期出力を抑制する際の注意事項

GTIOR.CPSCIR=1 に設定し、相補 PWM モードの谷区間での同期クリア後の GTIOcNA/ GTIOcNB 端子の初期出力抑制を有効にする場合、コンペアマッチレジスタ(GTCCRA、GTCCRC、GTCCRD、GTCCRE、GTCCRF)の設定値は GTDVU の 2 倍より大きい値($\text{GTCCRm} > \text{GTDVU} \times 2$)に設定してください。

1.10.10 無効なレジスタ設定の禁止

『イベントカウント動作時は無効です。』のように、一部のレジスタ設定を無効とする説明がありますが、無効なレジスタ設定をした場合、動作は保証できませんので設定しないでください。