

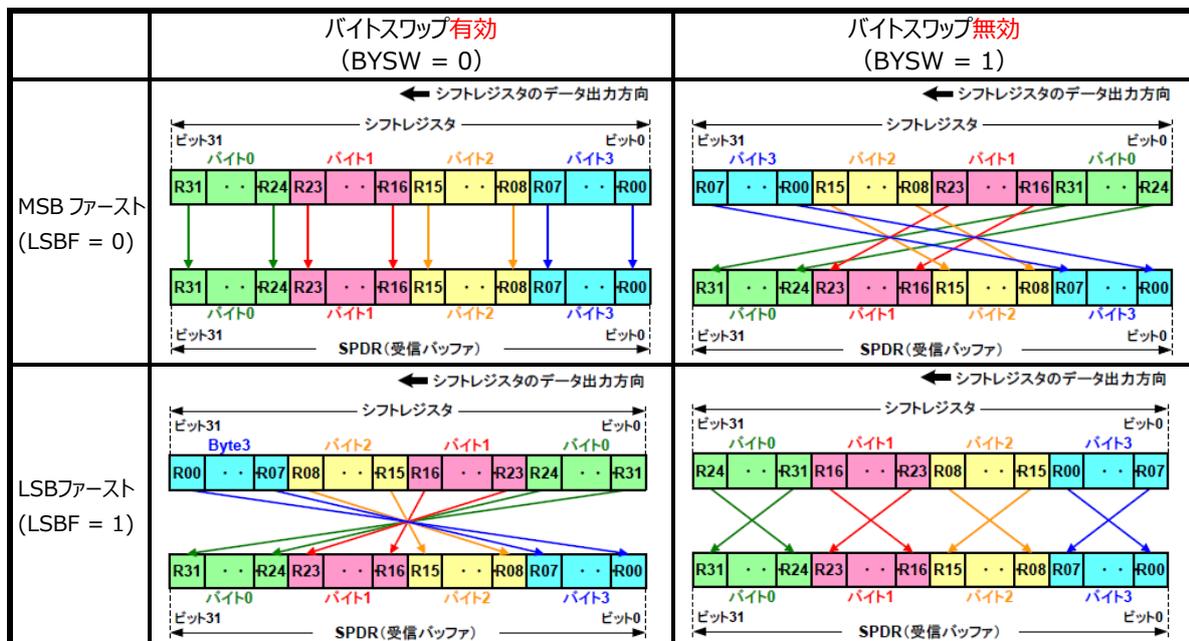
RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社
問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RA*-A0092A/J	Rev.	第1版
題名	SPIのバイトスワップ機能の誤記訂正		情報分類	技術情報	
適用製品	RA6E1 グループ、RA6T2 グループ、 RA6T3 グループ、RA4E1 グループ、 RA4T1 グループ	対象ロット等	関連資料	末尾の表を参照	
		すべて			

SPI のバイトスワップ機能の誤記を下記の通り訂正します。

[変更前]



- 注.
1. バイトスワップを使用時、データ長 (SPCMD.SPB[3:0]ビットの設定) は 16 ビットか 32 ビットとしてください。他のデータ長 (8~15、20、24 ビット長) を設定した場合の動作は保証されません。
 2. バイトスワップが有効の場合、パリティ機能は無効に設定してください (SPCR2.SPPE ビット = 0)。パリティ機能は有効に設定した場合 (SPPE ビット = 1) の動作は保証されません。
 3. SPDCR2.BYSW ビットの設定は、SPCR.SPPE ビットが 0 の状態で行ってください。SPPE ビットが 1 の状態で BYSW ビットを書き換えると、その後の動作は保証されません。

図 32.23 MSB/LSB 転送でのバイトスワップ (RA6E1 用)

図 29.23 MSB/LSB 転送でのバイトスワップ (RA6T3 用)

図 30.23 MSB/LSB 転送でのバイトスワップ (RA4E1 用)

図 28.23 MSB/LSB 転送でのバイトスワップ (RA4T1 用)

[変更前]

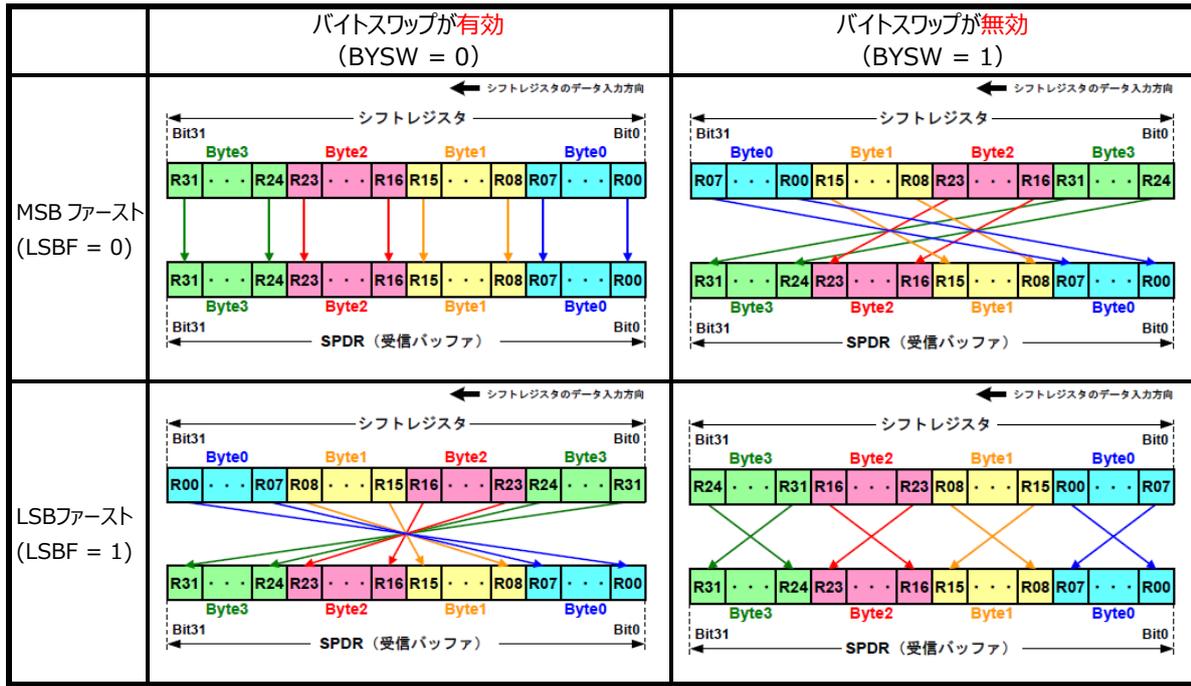


図 30.25 MSB/LSB 転送でのバイトスワップ (32 ビット) (RA6T2 用)

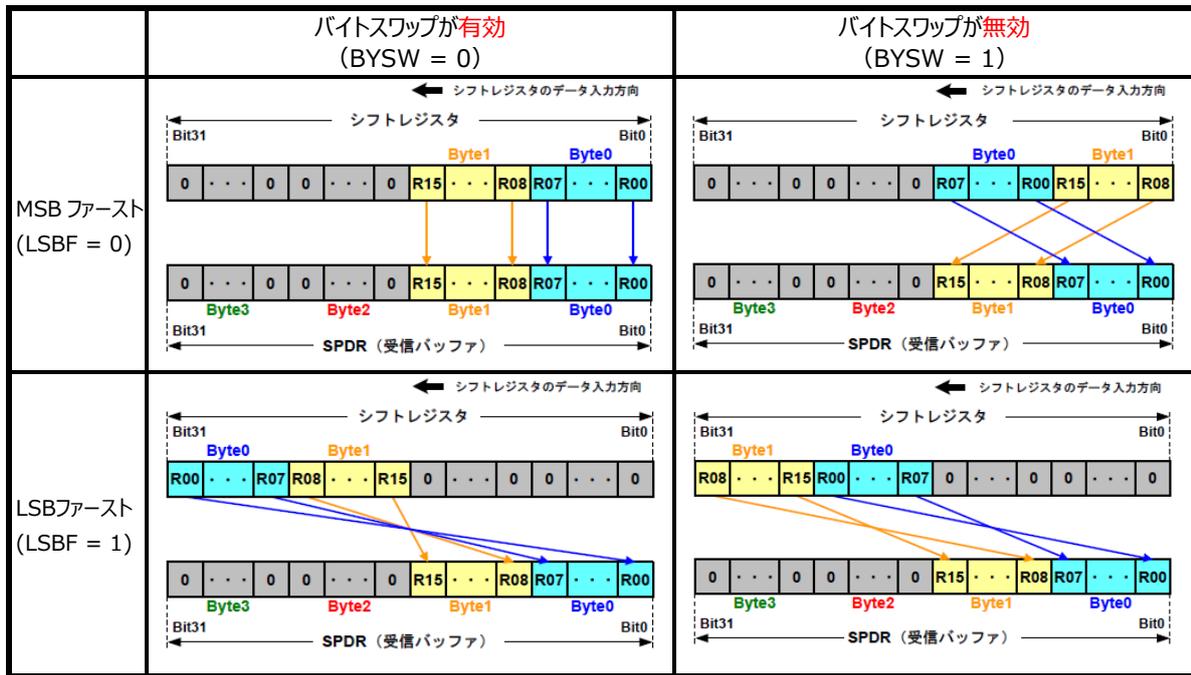


図 30.26 MSB/LSB 転送でのバイトスワップ (16 ビット) (RA6T2 用)

[変更後]

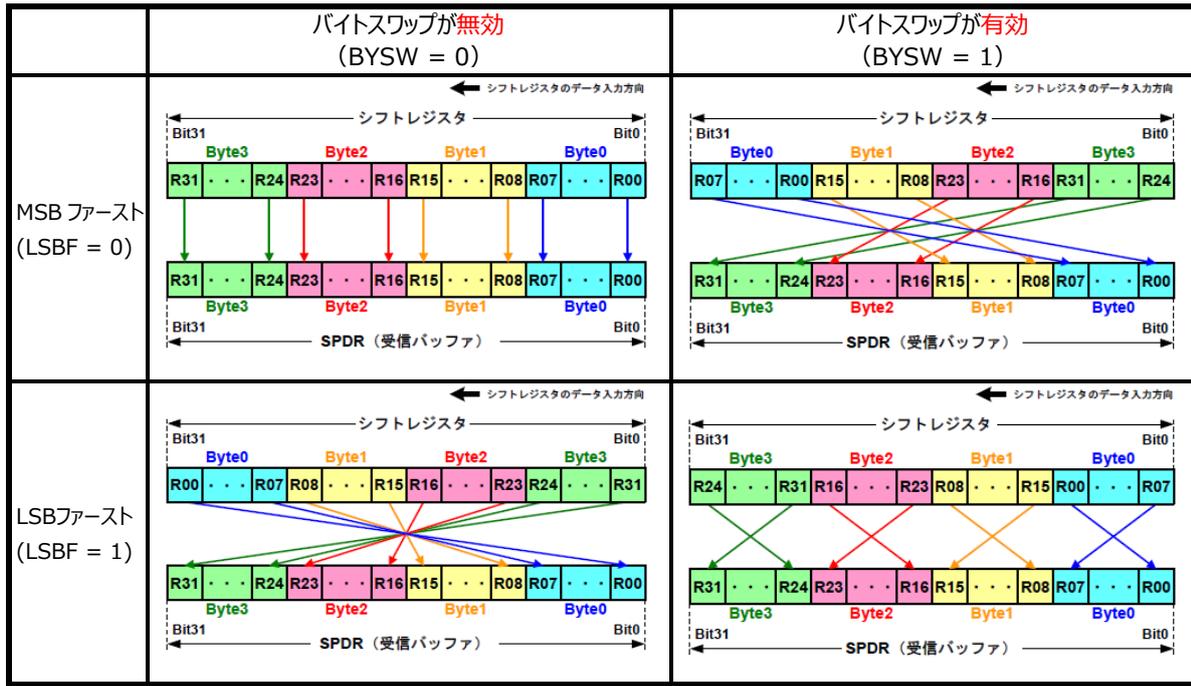


図 30.25 MSB/LSB 転送でのバイトスワップ (32 ビット) (RA6T2 用)

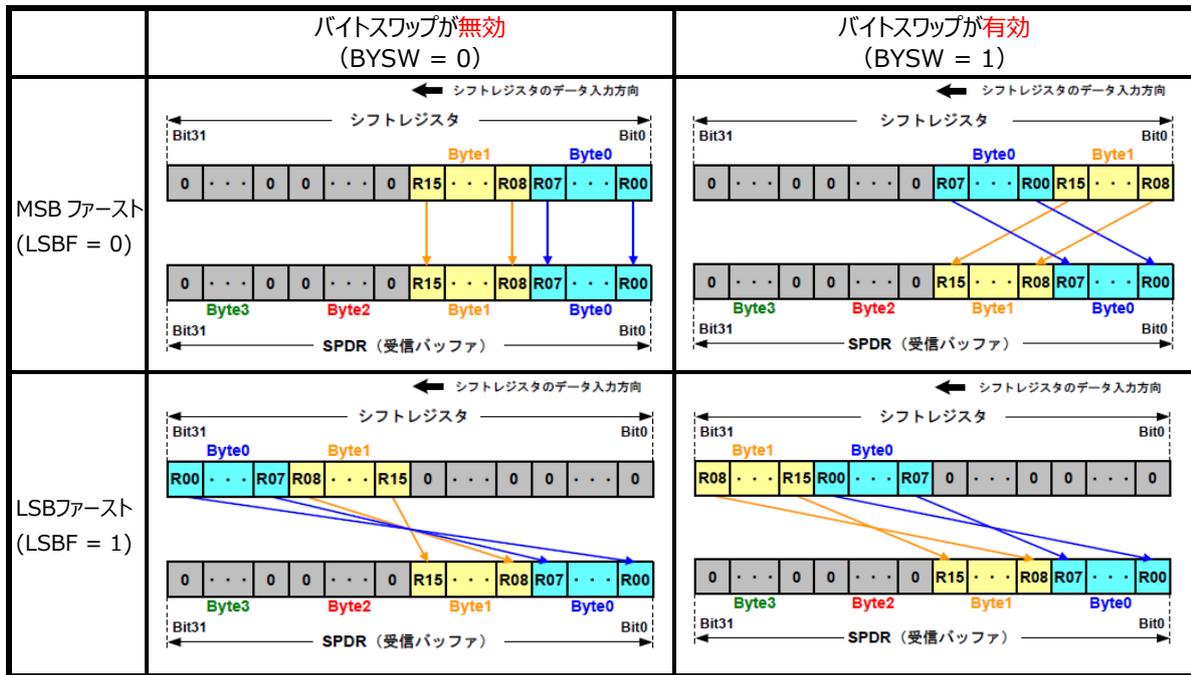


図 30.26 MSB/LSB 転送でのバイトスワップ (16 ビット) (RA6T2 用)

関連資料表

製品	資料名
RA6E1 グループ	Renesas RA6E1 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10
RA6T2 グループ	Renesas RA6T2 グループ ユーザーズマニュアル ハードウェア編 Rev.1.30
RA6T3 グループ	Renesas RA6T3 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10
RA4E1 グループ	Renesas RA4E1 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10
RA4T1 グループ	Renesas RA4T1 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10