

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社

問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RA*-A0111A/J	Rev.	第1版
題名	低消費電力モード章の LPOPT レジスタ初期値、書き込み値訂正		情報分類	技術情報	
適用製品	RA2L1 グループ RA2E1 グループ RA2E2 グループ RA2E3 グループ RA2A2 グループ	対象ロット等 すべて	関連資料	Renesas RA2L1 グループ ユーザーズ マニュアル ハードウェア編 R01UH0853JJ0140 Rev.1.40 Renesas RA2E1 グループ ユーザーズ マニュアル ハードウェア編 R01UH0852JJ0140 Rev.1.40 Renesas RA2E2 グループ ユーザーズ マニュアル ハードウェア編 R01UH0919JJ0130 Rev.1.30 Renesas RA2E3 グループ ユーザーズ マニュアル ハードウェア編 R01UH0992JJ0110 Rev.1.10 Renesas RA2A2 グループ ユーザーズ マニュアル ハードウェア編 R01UH1005JJ0110 Rev.1.10	

ユーザーズマニュアルの低消費電力モード章に記載されている、LPOPT レジスタのビット 6 の初期値と書き込み値を訂正します。
詳細は次ページ以降を参照ください。

RA2L1 グループ

10. 低消費電力モード

10.2.16 LPOPT:消費電力低減コントロールレジスタ内のビット6 初期値および書き込み値の誤記。

修正前

10.2.16 LPOPT : 消費電力低減動作コントロールレジスタ

Base address: SYSC = 0x4001_E000

Offset address: 0x04C

Bit position:	7	6	5	4	3	2	1	0
Bit field:	LPOP TEN	—	—	—	BPF LKDIS	DCLKDIS[1:0]	MPUD IS	
Value after reset:	0	0	0	0	0	0	0	0

ビット	シンボル	機能	R/W
0	MPUDIS	MPU クロック禁止制御 MPU 動作クロックを停止 (LPOPTEN = 1 のときのみ有効) 0: MPU は通常動作 1: MPU 動作クロックが停止 (MPU 機能は無効)	R/W
2:1	DCLKDIS[1:0]	デバッグクロック禁止制御 0 0: デバッグクロックは停止しない その他: デバッグクロックが停止する (LPOPT.LPOPTEN = 1 のときのみ有効)	R/W
3	BPFCLKDIS	BPF クロック禁止制御 フラッシュレジスタ R/W クロックを停止 (LPOPT.LPOPTEN = 1 のときのみ有効) 0: フラッシュレジスタ R/W クロックは通常動作する 1: フラッシュレジスタ R/W クロックは停止する	R/W
6:4	—	読むと 0 が読めます。書く場合、0 としてください。	R/W

付録 3. I/O レジスタ

表 3.4 レジスタの説明 (3/16) 内、LPOPT レジスタのリセット値誤記。

表 3.4 レジスタの説明 (3/16)

周辺機能名	Dim	Dim inc.	Dim index	レジスタ名	内容	アドレスオフセット	サイズ	R/W	リセット値	リセットマスク
SYSC	—	—	—	CKOCR	クロックアウトコントロールレジスタ	0x03E	8	R/W	0x00	0xFF
SYSC	—	—	—	OSTDCR	発振停止検出コントロールレジスタ	0x040	8	R/W	0x00	0xFF
SYSC	—	—	—	OSTDSR	発振停止検出ステータスレジスタ	0x041	8	R/W	0x00	0xFF
SYSC	—	—	—	LPOPT	低消費電力動作コントロールレジスタ	0x04C	8	R/W	0x00	0xFF

修正後

10.2.16 LPOPT : 消費電力低減動作コントロールレジスタ

Base address: SYSC = 0x4001_E000

Offset address: 0x04C

Bit position:	7	6	5	4	3	2	1	0
Bit field:	LPOP TEN	—	—	—	BPF LKDIS	DCLKDIS[1:0]	MPUD IS	
Value after reset:	0	1	0	0	0	0	0	0

ビット	シンボル	機能	R/W
0	MPUDIS	MPU クロック禁止制御 MPU 動作クロックを停止 (LPOPTEN = 1 のときのみ有効) 0: MPU は通常動作 1: MPU 動作クロックが停止 (MPU 機能は無効)	R/W
2:1	DCLKDIS[1:0]	デバッグクロック禁止制御 0 0: デバッグクロックは停止しない その他: デバッグクロックが停止する (LPOPT.LPOPTEN = 1 のときのみ有効)	R/W
3	BPFCLKDIS	BPF クロック禁止制御 フラッシュレジスタ R/W クロックを停止 (LPOPT.LPOPTEN = 1 のときのみ有効) 0: フラッシュレジスタ R/W クロックは通常動作する 1: フラッシュレジスタ R/W クロックは停止する	R/W
5:4	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
6	—	読むと 1 が読めます。書く場合、1 としてください。	R/W

表 3.4 レジスタの説明 (3/16)

周辺機能名	Dim	Dim inc.	Dim index	レジスタ名	内容	アドレスオフセット	サイズ	R/W	リセット値	リセットマスク
SYSC	—	—	—	CKOCR	クロックアウトコントロールレジスタ	0x03E	8	R/W	0x00	0xFF
SYSC	—	—	—	OSTDCR	発振停止検出コントロールレジスタ	0x040	8	R/W	0x00	0xFF
SYSC	—	—	—	OSTDSR	発振停止検出ステータスレジスタ	0x041	8	R/W	0x00	0xFF
SYSC	—	—	—	LPOPT	低消費電力動作コントロールレジスタ	0x04C	8	R/W	0x40	0xFF

RA2E1 グループ

10. 低消費電力モード

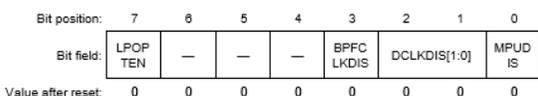
10.2.14 LPOPT:消費電力低減コントロールレジスタ内のビット 6 初期値および書き込み値の誤記。

修正前

10.2.14 LPOPT : 消費電力低減動作コントロールレジスタ

Base address: SYSC = 0x4001_E000

Offset address: 0x04C



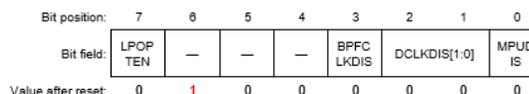
ビット	シンボル	機能	R/W
0	MPUDIS	MPU クロック禁止制御 MPU 動作クロックを停止 (LPOPTEN = 1 のときのみ有効) 0: MPU は通常動作 1: MPU 動作クロックが停止 (MPU 機能は無効)	R/W
2:1	DCLKDIS[1:0]	デバッグクロック禁止制御 0 0: デバッグクロックは停止しない その他: デバッグクロックが停止する (LPOPT.LPOPTEN = 1 のときのみ有効)	R/W
3	BPFCLKDIS	BPF クロック禁止制御 フラッシュレジスタ R/W クロックを停止 (LPOPT.LPOPTEN = 1 のときのみ有効) 0: フラッシュレジスタ R/W クロックは通常動作する 1: フラッシュレジスタ R/W クロックは停止する	R/W
6:4	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
7	LPOPTEN	消費電力低減動作許可 0: 消費電力低減機能をすべて禁止 1: 消費電力低減機能をすべて許可	R/W

修正後

10.2.14 LPOPT : 消費電力低減動作コントロールレジスタ

Base address: SYSC = 0x4001_E000

Offset address: 0x04C



ビット	シンボル	機能	R/W
0	MPUDIS	MPU クロック禁止制御 MPU 動作クロックを停止 (LPOPTEN = 1 のときのみ有効) 0: MPU は通常動作 1: MPU 動作クロックが停止 (MPU 機能は無効)	R/W
2:1	DCLKDIS[1:0]	デバッグクロック禁止制御 0 0: デバッグクロックは停止しない その他: デバッグクロックが停止する (LPOPT.LPOPTEN = 1 のときのみ有効)	R/W
3	BPFCLKDIS	BPF クロック禁止制御 フラッシュレジスタ R/W クロックを停止 (LPOPT.LPOPTEN = 1 のときのみ有効) 0: フラッシュレジスタ R/W クロックは通常動作する 1: フラッシュレジスタ R/W クロックは停止する	R/W
5:4	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
6	—	読むと 1 が読めます。書く場合、1 としてください。	R/W
7	LPOPTEN	消費電力低減動作許可 0: 消費電力低減機能をすべて禁止 1: 消費電力低減機能をすべて許可	R/W

付録 3. I/O レジスタ

表 3.4 レジスタの説明 (2/14) 内、LPOPT レジスタのリセット値誤記。

修正前

表 3.4 レジスタの説明 (2/14)

周辺機能名	Dim	Dim inc.	Dim index	レジスタ名	内容	アドレスオフセット	サイズ	R/W	リセット値	リセットマスク
ICU	-	-	-	NMIER	ノンマスクابل割り込みイネーブルレジスタ	0x120	16	R/W	0x0000	0xFFFF
ICU	-	-	-	NMICLR	ノンマスクابل割り込みステータスクリアレジスタ	0x130	16	R/W	0x0000	0xFFFF
ICU	-	-	-	NMISR	ノンマスクابل割り込みステータスレジスタ	0x140	16	R	0x0000	0xFFFF
ICU	-	-	-	WUPEN	ウェイクアップ割り込みイネーブルレジスタ	0x1A0	32	R/W	0x00000000	0xFFFFFFFF
ICU	-	-	-	IELEN	ICU イベントイネーブルレジスタ	0x1C0	8	R/W	0x00	0xFF
ICU	-	-	-	SELSR0	SYS イベントリンク設定レジスタ	0x200	16	R/W	0x0000	0xFFFF
ICU	32	0x4	0~31	IELSR% <i>s</i>	ICU イベントリンク設定レジスタ% <i>s</i>	0x300	32	R/W	0x00000000	0xFFFFFFFF
CPU_DBG	-	-	-	DBGSTR	デバッグステータスレジスタ	0x00	32	R	0x00000000	0xFFFFFFFF
CPU_DBG	-	-	-	DBGSTOPCR	デバッグストップコントロールレジスタ	0x10	32	R/W	0x00000003	0xFFFFFFFF
SYSC	-	-	-	SBYCR	スタンバイコントロールレジスタ	0x00C	16	R/W	0x0000	0xFFFF
SYSC	-	-	-	MSTPCRA	モジュールストップコントロールレジスタ A	0x01C	32	R/W	0xFFBFFFFFFF	0xFFFFFFFF
SYSC	-	-	-	SCKDIVCR	システムクロック分周コントロールレジスタ	0x020	32	R/W	0x04000404	0xFFFFFFFF
SYSC	-	-	-	SCKSCR	システムクロックソースコントロールレジスタ	0x026	8	R/W	0x01	0xFF
SYSC	-	-	-	MEMWAIT	コードフラッシュメモリアウトサイクルコントロールレジスタ	0x031	8	R/W	0x00	0xFF
SYSC	-	-	-	MOSCCR	メインクロック発振器コントロールレジスタ	0x032	8	R/W	0x01	0xFF
SYSC	-	-	-	HOCOCR	高速オンチップオシレータコントロールレジスタ	0x036	8	R/W	0x00	0xFE
SYSC	-	-	-	MOCOCR	中速オンチップオシレータコントロールレジスタ	0x038	8	R/W	0x00	0xFF
SYSC	-	-	-	OSCSF	発振安定フラグレジスタ	0x03C	8	R	0x00	0xFE
SYSC	-	-	-	CKOCR	クロックアウトコントロールレジスタ	0x03E	8	R/W	0x00	0xFF
SYSC	-	-	-	OSTDCR	発振停止検出コントロールレジスタ	0x040	8	R/W	0x00	0xFF
SYSC	-	-	-	OSTDSR	発振停止検出ステータスレジスタ	0x041	8	R/W	0x00	0xFF
SYSC	-	-	-	LPOPT	低消費電力動作コントロールレジスタ	0x04C	8	R/W	0x00	0xFF

修正後

表 3.4 レジスタの説明 (2/14)

周辺機能名	Dim	Dim inc.	Dim index	レジスタ名	内容	アドレスオフセット	サイズ	R/W	リセット値	リセットマスク
ICU	-	-	-	NMIER	ノンマスクابل割り込みイネーブルレジスタ	0x120	16	R/W	0x0000	0xFFFF
ICU	-	-	-	NMICLR	ノンマスクابل割り込みステータスクリアレジスタ	0x130	16	R/W	0x0000	0xFFFF
ICU	-	-	-	NMISR	ノンマスクابل割り込みステータスレジスタ	0x140	16	R	0x0000	0xFFFF
ICU	-	-	-	WUPEN	ウェイクアップ割り込みイネーブルレジスタ	0x1A0	32	R/W	0x00000000	0xFFFFFFFF
ICU	-	-	-	IELEN	ICU イベントイネーブルレジスタ	0x1C0	8	R/W	0x00	0xFF
ICU	-	-	-	SELSR0	SYS イベントリンク設定レジスタ	0x200	16	R/W	0x0000	0xFFFF
ICU	32	0x4	0~31	IELSR% <i>s</i>	ICU イベントリンク設定レジスタ% <i>s</i>	0x300	32	R/W	0x00000000	0xFFFFFFFF
CPU_DBG	-	-	-	DBGSTR	デバッグステータスレジスタ	0x00	32	R	0x00000000	0xFFFFFFFF
CPU_DBG	-	-	-	DBGSTOPCR	デバッグストップコントロールレジスタ	0x10	32	R/W	0x00000003	0xFFFFFFFF
SYSC	-	-	-	SBYCR	スタンバイコントロールレジスタ	0x00C	16	R/W	0x0000	0xFFFF
SYSC	-	-	-	MSTPCRA	モジュールストップコントロールレジスタ A	0x01C	32	R/W	0xFFBFFFFFFF	0xFFFFFFFF
SYSC	-	-	-	SCKDIVCR	システムクロック分周コントロールレジスタ	0x020	32	R/W	0x04000404	0xFFFFFFFF
SYSC	-	-	-	SCKSCR	システムクロックソースコントロールレジスタ	0x026	8	R/W	0x01	0xFF
SYSC	-	-	-	MEMWAIT	コードフラッシュメモリアウトサイクルコントロールレジスタ	0x031	8	R/W	0x00	0xFF
SYSC	-	-	-	MOSCCR	メインクロック発振器コントロールレジスタ	0x032	8	R/W	0x01	0xFF
SYSC	-	-	-	HOCOCR	高速オンチップオシレータコントロールレジスタ	0x036	8	R/W	0x00	0xFE
SYSC	-	-	-	MOCOCR	中速オンチップオシレータコントロールレジスタ	0x038	8	R/W	0x00	0xFF
SYSC	-	-	-	OSCSF	発振安定フラグレジスタ	0x03C	8	R	0x00	0xFE
SYSC	-	-	-	CKOCR	クロックアウトコントロールレジスタ	0x03E	8	R/W	0x00	0xFF
SYSC	-	-	-	OSTDCR	発振停止検出コントロールレジスタ	0x040	8	R/W	0x00	0xFF
SYSC	-	-	-	OSTDSR	発振停止検出ステータスレジスタ	0x041	8	R/W	0x00	0xFF
SYSC	-	-	-	LPOPT	低消費電力動作コントロールレジスタ	0x04C	8	R/W	0x40	0xFF

RA2E2 グループ

10. 低消費電力モード

10.2.14 LPOPT:消費電力低減コントロールレジスタ内のビット 6 初期値および書き込み値の誤記。

修正前

10.2.14 LPOPT : 消費電力低減動作コントロールレジスタ

Base address: SYSC = 0x4001_E000

Offset address: 0x04C

Bit position:	7	6	5	4	3	2	1	0
Bit field:	LPOPTEN	—	—	—	BPFCLKDIS	DCLKDIS[1:0]	MPUDIS	IS
Value after reset:	0	0	0	0	0	0	0	0

ビット	シンボル	機能	R/W
0	MPUDIS	MPU クロック禁止制御 MPU 動作クロックを停止 (LPOPTEN = 1 のときのみ有効) 0: MPU は通常動作 1: MPU 動作クロックが停止 (MPU 機能は無効)	R/W
2:1	DCLKDIS[1:0]	デバッグクロック禁止制御 0 0: デバッグクロックは停止しない その他: デバッグクロックが停止する (LPOPT.LPOPTEN = 1 のときのみ有効)	R/W
3	BPFCLKDIS	BPF クロック禁止制御 フラッシュレジスタ R/W クロックを停止 (LPOPT.LPOPTEN = 1 のときのみ有効) 0: フラッシュレジスタ R/W クロックは通常動作する 1: フラッシュレジスタ R/W クロックは停止する	R/W
6:4	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
7	LPOPTEN	消費電力低減動作許可 0: 消費電力低減機能をすべて禁止 1: 消費電力低減機能をすべて許可	R/W

修正後

10.2.14 LPOPT : 消費電力低減動作コントロールレジスタ

Base address: SYSC = 0x4001_E000

Offset address: 0x04C

Bit position:	7	6	5	4	3	2	1	0
Bit field:	LPOPTEN	—	—	—	BPFCLKDIS	DCLKDIS[1:0]	MPUDIS	IS
Value after reset:	0	1	0	0	0	0	0	0

ビット	シンボル	機能	R/W
0	MPUDIS	MPU クロック禁止制御 MPU 動作クロックを停止 (LPOPTEN = 1 のときのみ有効) 0: MPU は通常動作 1: MPU 動作クロックが停止 (MPU 機能は無効)	R/W
2:1	DCLKDIS[1:0]	デバッグクロック禁止制御 0 0: デバッグクロックは停止しない その他: デバッグクロックが停止する (LPOPT.LPOPTEN = 1 のときのみ有効)	R/W
3	BPFCLKDIS	BPF クロック禁止制御 フラッシュレジスタ R/W クロックを停止 (LPOPT.LPOPTEN = 1 のときのみ有効) 0: フラッシュレジスタ R/W クロックは通常動作する 1: フラッシュレジスタ R/W クロックは停止する	R/W
5:4	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
6	—	読むと 1 が読めます。書く場合、1 としてください。	R/W
7	LPOPTEN	消費電力低減動作許可 0: 消費電力低減機能をすべて禁止 1: 消費電力低減機能をすべて許可	R/W

付録 3. I/O レジスタ

表 3.4 レジスタの説明 (3/11) 内、LPOPT レジスタのリセット値誤記。

修正前

表 3.4 レジスタの説明 (3/11)

周辺機能名	Dim	Dim inc.	Dim index	レジスタ名	内容	アドレスオフセット	サイズ	R/W	リセット値	リセットマスク
SYSC	-	-	-	SBYCR	スタンバイコントロールレジスタ	0x00C	16	R/W	0x0000	0xFFFF
SYSC	-	-	-	MSTPCRA	モジュールストップコントロールレジスタ A	0x01C	32	R/W	0xFFBFFFFFFF	0xFFFFFFFF
SYSC	-	-	-	SCKDIVCR	システムクロック分周コントロールレジスタ	0x020	32	R/W	0x04000404	0xFFFFFFFF
SYSC	-	-	-	SCKSCR	システムクロックソースコントロールレジスタ	0x028	8	R/W	0x01	0xFF
SYSC	-	-	-	MEMWAIT	コードフラッシュメモリウェイトサイクルコントロールレジスタ	0x031	8	R/W	0x00	0xFF
SYSC	-	-	-	HOCOCR	高速オンチップオシレータコントロールレジスタ	0x036	8	R/W	0x00	0xFE
SYSC	-	-	-	MOCOCR	中速オンチップオシレータコントロールレジスタ	0x038	8	R/W	0x00	0xFF
SYSC	-	-	-	OSCSF	発振安定フラグレジスタ	0x03C	8	R	0x00	0xFE
SYSC	-	-	-	CKOCR	クロックアウトコントロールレジスタ	0x03E	8	R/W	0x00	0xFF
SYSC	-	-	-	LPOPT	低消費電力動作コントロールレジスタ	0x04C	8	R/W	0x00	0xFF

修正後

表 3.4 レジスタの説明 (3/11)

周辺機能名	Dim	Dim inc.	Dim index	レジスタ名	内容	アドレスオフセット	サイズ	R/W	リセット値	リセットマスク
SYSC	-	-	-	SBYCR	スタンバイコントロールレジスタ	0x00C	16	R/W	0x0000	0xFFFF
SYSC	-	-	-	MSTPCRA	モジュールストップコントロールレジスタ A	0x01C	32	R/W	0xFFBFFFFFFF	0xFFFFFFFF
SYSC	-	-	-	SCKDIVCR	システムクロック分周コントロールレジスタ	0x020	32	R/W	0x04000404	0xFFFFFFFF
SYSC	-	-	-	SCKSCR	システムクロックソースコントロールレジスタ	0x028	8	R/W	0x01	0xFF
SYSC	-	-	-	MEMWAIT	コードフラッシュメモリウェイトサイクルコントロールレジスタ	0x031	8	R/W	0x00	0xFF
SYSC	-	-	-	HOCOCR	高速オンチップオシレータコントロールレジスタ	0x036	8	R/W	0x00	0xFE
SYSC	-	-	-	MOCOCR	中速オンチップオシレータコントロールレジスタ	0x038	8	R/W	0x00	0xFF
SYSC	-	-	-	OSCSF	発振安定フラグレジスタ	0x03C	8	R	0x00	0xFE
SYSC	-	-	-	CKOCR	クロックアウトコントロールレジスタ	0x03E	8	R/W	0x00	0xFF
SYSC	-	-	-	LPOPT	低消費電力動作コントロールレジスタ	0x04C	8	R/W	0x40	0xFF

RA2E3 グループ

10. 低消費電力モード

10.2.14 LPOPT:消費電力低減コントロールレジスタ内のビット 6 初期値および書き込み値の誤記。

修正前

10.2.14 LPOPT : 消費電力低減動作コントロールレジスタ

Base address: SYSC = 0x4001_E000

Offset address: 0x04C

Bit position:	7	6	5	4	3	2	1	0
Bit field:	LPOPTEN	—	—	—	BPFCLKDIS	DCLKDIS[1:0]	MPUDIS	
Value after reset:	0	0	0	0	0	0	0	0

ビット	シンボル	機能	R/W
0	MPUDIS	MPU クロック禁止制御 MPU 動作クロックを停止 (LPOPTEN = 1 のときのみ有効) 0: MPU は通常動作 1: MPU 動作クロックが停止 (MPU 機能は無効)	R/W
2:1	DCLKDIS[1:0]	デバッグクロック禁止制御 0 0: デバッグクロックは停止しない その他: デバッグクロックが停止する (LPOPT.LPOPTEN = 1 のときのみ有効)	R/W
3	BPFCLKDIS	BPF クロック禁止制御 フラッシュレジスタ R/W クロックを停止 (LPOPT.LPOPTEN = 1 のときのみ有効) 0: フラッシュレジスタ R/W クロックは通常動作する 1: フラッシュレジスタ R/W クロックは停止する	R/W
6:4	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
7	LPOPTEN	消費電力低減動作許可 0: 消費電力低減機能をすべて禁止 1: 消費電力低減機能をすべて許可	R/W

修正後

10.2.14 LPOPT : 消費電力低減動作コントロールレジスタ

Base address: SYSC = 0x4001_E000

Offset address: 0x04C

Bit position:	7	6	5	4	3	2	1	0
Bit field:	LPOPTEN	—	—	—	BPFCLKDIS	DCLKDIS[1:0]	MPUDIS	
Value after reset:	0	1	0	0	0	0	0	0

ビット	シンボル	機能	R/W
0	MPUDIS	MPU クロック禁止制御 MPU 動作クロックを停止 (LPOPTEN = 1 のときのみ有効) 0: MPU は通常動作 1: MPU 動作クロックが停止 (MPU 機能は無効)	R/W
2:1	DCLKDIS[1:0]	デバッグクロック禁止制御 0 0: デバッグクロックは停止しない その他: デバッグクロックが停止する (LPOPT.LPOPTEN = 1 のときのみ有効)	R/W
3	BPFCLKDIS	BPF クロック禁止制御 フラッシュレジスタ R/W クロックを停止 (LPOPT.LPOPTEN = 1 のときのみ有効) 0: フラッシュレジスタ R/W クロックは通常動作する 1: フラッシュレジスタ R/W クロックは停止する	R/W
5:4	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
6	—	読むと 1 が読めます。書く場合、1 としてください。	R/W
7	LPOPTEN	消費電力低減動作許可 0: 消費電力低減機能をすべて禁止 1: 消費電力低減機能をすべて許可	R/W

付録3. I/O レジスタ

表 3.4 レジスタの説明 (2/12) 内、LPOPT レジスタのリセット値誤記。

修正前

表 3.4 レジスタの説明 (2/12)

周辺機能名	Dim	Dim inc.	Dim index	レジスタ名	内容	アドレスオフセット	サイズ	RW	リセット値	リセットマスク
ICU	-	-	-	NMICLR	ノンマスカブル割り込みステータスクリアレジスタ	0x130	16	RW	0x0000	0xFFFF
ICU	-	-	-	NMISR	ノンマスカブル割り込みステータスレジスタ	0x140	16	R	0x0000	0xFFFF
ICU	-	-	-	WUPEN	ウェイクアップ割り込みイネーブルレジスタ	0x1A0	32	RW	0x00000000	0xFFFFFFFF
ICU	-	-	-	IELEN	ICU イベントイネーブルレジスタ	0x1C0	8	RW	0x00	0xFF
ICU	-	-	-	SELSR0	SYS イベントリンク設定レジスタ	0x200	16	RW	0x0000	0xFFFF
ICU	32	0x4	0~31	IELSR%s	ICU イベントリンク設定レジスタ %s	0x300	32	RW	0x00000000	0xFFFFFFFF
CPU_DBG	-	-	-	DBGSTR	デバッグステータスレジスタ	0x00	32	R	0x00000000	0xFFFFFFFF
CPU_DBG	-	-	-	DBGSTOPCR	デバッグストップコントロールレジスタ	0x10	32	RW	0x00000003	0xFFFFFFFF
SYSC	-	-	-	SBYCR	スタンバイコントロールレジスタ	0x00C	16	RW	0x0000	0xFFFF
SYSC	-	-	-	MSTPCRA	モジュールストップコントロールレジスタ A	0x01C	32	RW	0xFFBFFFFFFF	0xFFFFFFFF
SYSC	-	-	-	SCKDIVCR	システムクロック分周コントロールレジスタ	0x020	32	RW	0x04000404	0xFFFFFFFF
SYSC	-	-	-	SCKSCR	システムクロックソースコントロールレジスタ	0x026	8	RW	0x01	0xFF
SYSC	-	-	-	MEMWAIT	コードフラッシュメモリウェイトサイクルコントロールレジスタ	0x031	8	RW	0x00	0xFF
SYSC	-	-	-	MOSCCR	メインクロック発振器コントロールレジスタ	0x032	8	RW	0x01	0xFF
SYSC	-	-	-	HOCOCR	高速オンチップオシレータコントロールレジスタ	0x036	8	RW	0x00	0xFE
SYSC	-	-	-	MOCOCR	中速オンチップオシレータコントロールレジスタ	0x038	8	RW	0x00	0xFF
SYSC	-	-	-	OSCSF	発振安定フラグレジスタ	0x03C	8	R	0x00	0xFE
SYSC	-	-	-	CKOCR	クロックアウトコントロールレジスタ	0x03E	8	RW	0x00	0xFF
SYSC	-	-	-	OSTDCR	発振停止検出コントロールレジスタ	0x040	8	RW	0x00	0xFF
SYSC	-	-	-	OSTDSR	発振停止検出ステータスレジスタ	0x041	8	RW	0x00	0xFF
SYSC	-	-	-	LPOPT	低消費電力動作コントロールレジスタ	0x04C	8	RW	0x00	0xFF

修正後

表 3.4 レジスタの説明 (2/12)

周辺機能名	Dim	Dim inc.	Dim index	レジスタ名	内容	アドレスオフセット	サイズ	RW	リセット値	リセットマスク
ICU	-	-	-	NMICLR	ノンマスカブル割り込みステータスクリアレジスタ	0x130	16	RW	0x0000	0xFFFF
ICU	-	-	-	NMISR	ノンマスカブル割り込みステータスレジスタ	0x140	16	R	0x0000	0xFFFF
ICU	-	-	-	WUPEN	ウェイクアップ割り込みイネーブルレジスタ	0x1A0	32	RW	0x00000000	0xFFFFFFFF
ICU	-	-	-	IELEN	ICU イベントイネーブルレジスタ	0x1C0	8	RW	0x00	0xFF
ICU	-	-	-	SELSR0	SYS イベントリンク設定レジスタ	0x200	16	RW	0x0000	0xFFFF
ICU	32	0x4	0~31	IELSR%s	ICU イベントリンク設定レジスタ %s	0x300	32	RW	0x00000000	0xFFFFFFFF
CPU_DBG	-	-	-	DBGSTR	デバッグステータスレジスタ	0x00	32	R	0x00000000	0xFFFFFFFF
CPU_DBG	-	-	-	DBGSTOPCR	デバッグストップコントロールレジスタ	0x10	32	RW	0x00000003	0xFFFFFFFF
SYSC	-	-	-	SBYCR	スタンバイコントロールレジスタ	0x00C	16	RW	0x0000	0xFFFF
SYSC	-	-	-	MSTPCRA	モジュールストップコントロールレジスタ A	0x01C	32	RW	0xFFBFFFFFFF	0xFFFFFFFF
SYSC	-	-	-	SCKDIVCR	システムクロック分周コントロールレジスタ	0x020	32	RW	0x04000404	0xFFFFFFFF
SYSC	-	-	-	SCKSCR	システムクロックソースコントロールレジスタ	0x026	8	RW	0x01	0xFF
SYSC	-	-	-	MEMWAIT	コードフラッシュメモリウェイトサイクルコントロールレジスタ	0x031	8	RW	0x00	0xFF
SYSC	-	-	-	MOSCCR	メインクロック発振器コントロールレジスタ	0x032	8	RW	0x01	0xFF
SYSC	-	-	-	HOCOCR	高速オンチップオシレータコントロールレジスタ	0x036	8	RW	0x00	0xFE
SYSC	-	-	-	MOCOCR	中速オンチップオシレータコントロールレジスタ	0x038	8	RW	0x00	0xFF
SYSC	-	-	-	OSCSF	発振安定フラグレジスタ	0x03C	8	R	0x00	0xFE
SYSC	-	-	-	CKOCR	クロックアウトコントロールレジスタ	0x03E	8	RW	0x00	0xFF
SYSC	-	-	-	OSTDCR	発振停止検出コントロールレジスタ	0x040	8	RW	0x00	0xFF
SYSC	-	-	-	OSTDSR	発振停止検出ステータスレジスタ	0x041	8	RW	0x00	0xFF
SYSC	-	-	-	LPOPT	低消費電力動作コントロールレジスタ	0x04C	8	RW	0x40	0xFF

RA2A2 グループ

11. 低消費電力モード

11.2.14 LPOPT:消費電力低減コントロールレジスタ内のビット 6 初期値および書き込み値の誤記。

修正前

11.2.14 LPOPT:消費電力低減動作コントロールレジスタ

Base address: SYSC = 0x4001_E000

Offset address: 0x04C

Bit position:	7	6	5	4	3	2	1	0
Bit field:	LPOP TEN	—	—	—	BPFCK LKDIS	DCLKDIS[1:0]	MPUD IS	
Value after reset:	0	0	0	0	0	0	0	0

ビット	シンボル	機能	R/W
0	MPUDIS	MPU クロック禁止制御 MPU 動作クロックを停止 (LPOPTEN=1 のときのみ有効) 0: MPU は通常動作 1: MPU 動作クロックが停止 (MPU 機能は無効)	R/W
2:1	DCLKDIS[1:0]	デバッグクロック禁止制御 0 0: デバッグクロックは停止しない その他: デバッグクロックが停止する (LPOPT.LPOPTEN = 1 のときのみ有効)	R/W
3	BPFCKDIS	BPF クロック禁止制御 フラッシュレジスタ R/W クロックを停止 (LPOPT.LPOPTEN = 1 のときのみ有効) 0: フラッシュレジスタ R/W クロックは通常動作する 1: フラッシュレジスタ R/W クロックは停止する	R/W
6:4	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
7	LPOPTEN	消費電力低減動作許可 0: 消費電力低減機能をすべて禁止 1: 消費電力低減機能をすべて許可	R/W

修正後

11.2.14 LPOPT:消費電力低減動作コントロールレジスタ

Base address: SYSC = 0x4001_E000

Offset address: 0x04C

Bit position:	7	6	5	4	3	2	1	0
Bit field:	LPOP TEN	—	—	—	BPFCK LKDIS	DCLKDIS[1:0]	MPUD IS	
Value after reset:	0	1	0	0	0	0	0	0

ビット	シンボル	機能	R/W
0	MPUDIS	MPU クロック禁止制御 MPU 動作クロックを停止 (LPOPTEN=1 のときのみ有効) 0: MPU は通常動作 1: MPU 動作クロックが停止 (MPU 機能は無効)	R/W
2:1	DCLKDIS[1:0]	デバッグクロック禁止制御 0 0: デバッグクロックは停止しない その他: デバッグクロックが停止する (LPOPT.LPOPTEN = 1 のときのみ有効)	R/W
3	BPFCKDIS	BPF クロック禁止制御 フラッシュレジスタ R/W クロックを停止 (LPOPT.LPOPTEN = 1 のときのみ有効) 0: フラッシュレジスタ R/W クロックは通常動作する 1: フラッシュレジスタ R/W クロックは停止する	R/W
5:4	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
6	—	読むと 1 が読めます。書く場合、1 としてください。	R/W
7	LPOPTEN	消費電力低減動作許可 0: 消費電力低減機能をすべて禁止 1: 消費電力低減機能をすべて許可	R/W