

ユーザーズマニュアルの訂正一覧

No	訂正内容と該当箇所			本通知での 該当ページ
	ドキュメントNo.	和文	R01UH0186JJ0200	
1	2.1 ポート機能(図2-5, 図2-7)		P94, 96	p.3~p.8
2	17.5.7 SNOOZEモード機能 SNOOZEモード動作時のタイミング・チャート(図17-74, 図17-76)		p.749, p.751	p.9, p.10
3	17.7.3 SNOOZEモード機能		p.809	p.11
4	17.7.3 SNOOZEモード機能 SNOOZEモード動作時のタイミング・チャート(図17-123, 図17-124, 図17-126)		p.811, p.812, p.814	p.12~p.14
5	19.1 DTC機能 の注釈変更		p.938	p.15
6	34. 5. 1 シリアル・アレイ・ユニット (9)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード) (スレーブ・モード, SCKp...外部クロック入力)		p.1191	p.16
7	34. 7 データ・メモリSTOPモード低電源電圧データ保持特性		p.1209	p.17
8	35. 5. 1 シリアル・アレイ・ユニット (7)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード) (スレーブ・モード, SCKp...外部クロック入力)		p.1252	p.18
9	35. 7 データ・メモリSTOPモード低電源電圧データ保持特性		p.1267	p.19

誤記訂正の該当箇所は、誤)太字下線、正)グレー・ハッチングで記載します。

発行文書履歴

RL78/G14 ユーザーズマニュアル Rev.2.00 誤記訂正通知 発行文書履歴

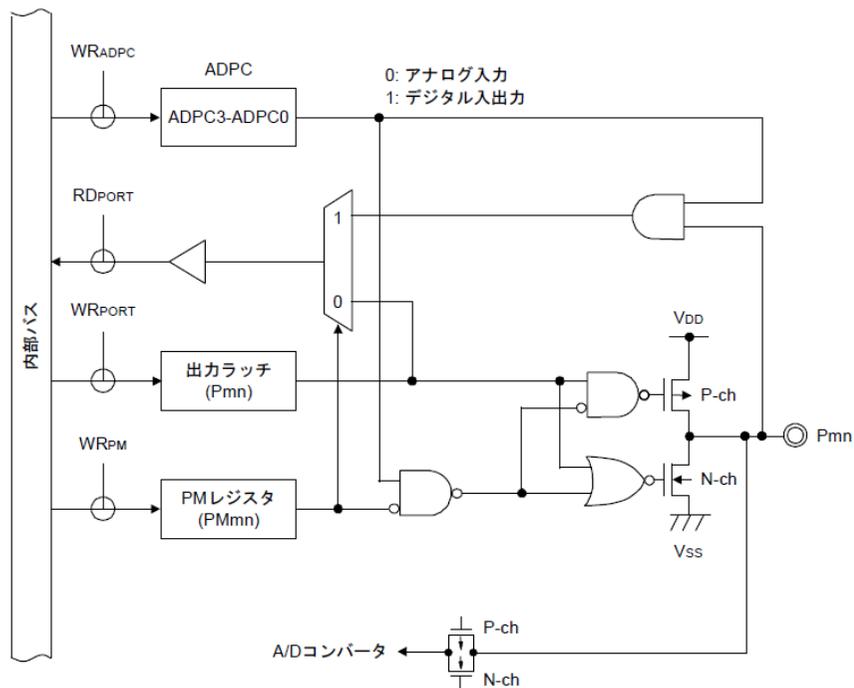
文書番号	発行日	記事
TN-RL*-A0HEA/J	2014年7月2日	初版発行 訂正一覧の No.1 ~ No.9 の誤記訂正(本通知です。)

1. 2.4 端子ブロック図

端子ブロック図の誤記訂正 (図 2-5, 図 2-7, 図の追加) (p.94, p.96)

誤)

図 2-5 端子タイプ 4-3-1 の端子ブロック図

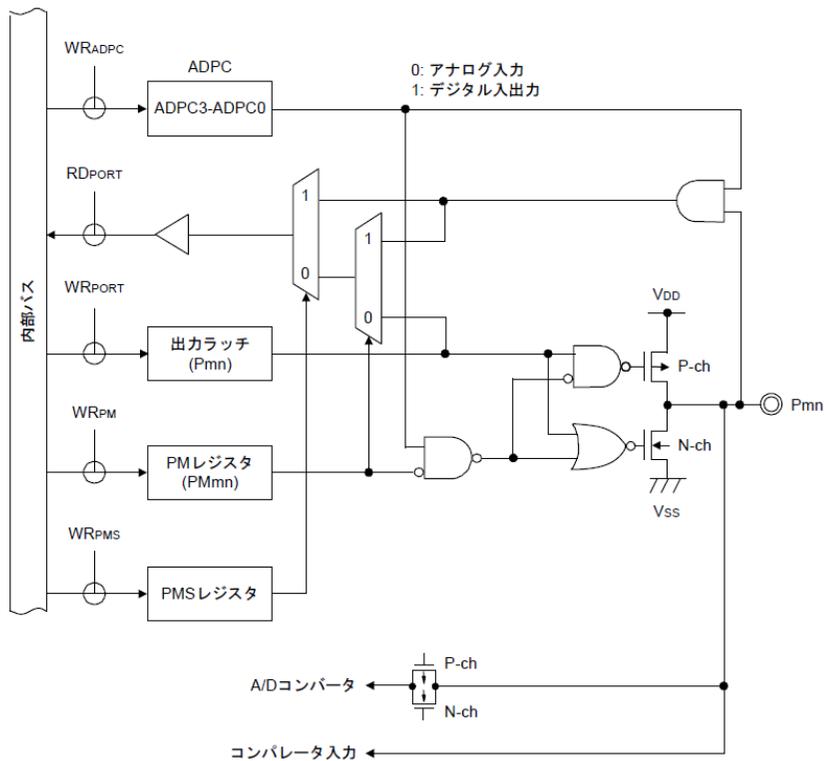


正)

削除 (該当端子なし)

誤)

図 2-7 端子タイプ 4-6-1 の端子ブロック図



正)

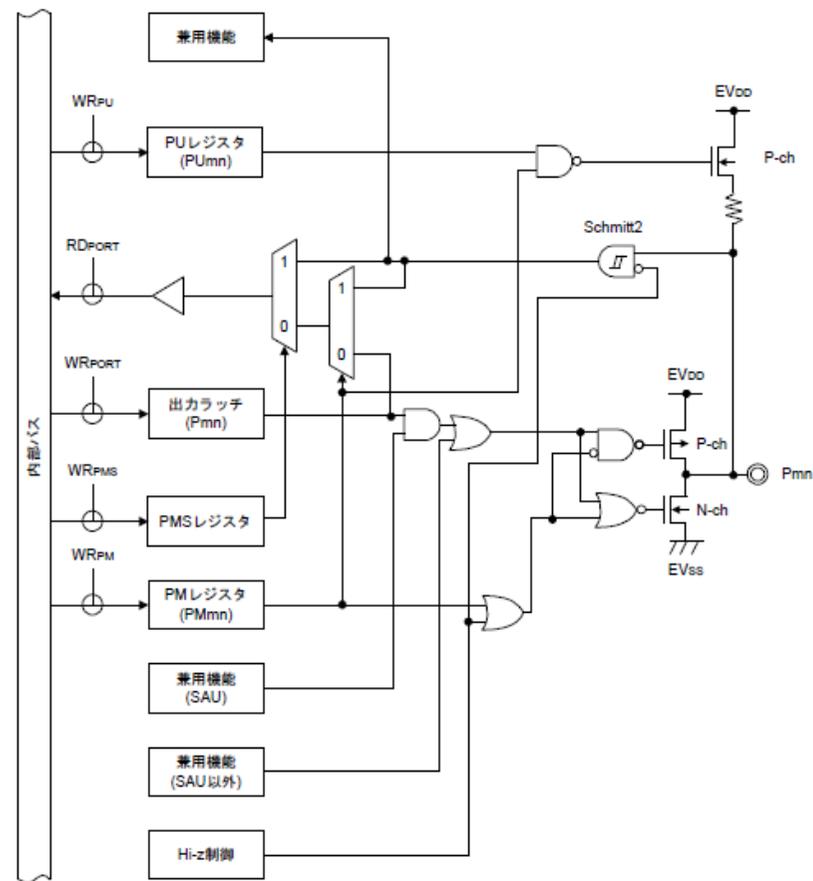
削除 (該当端子なし)

誤)

該当なし

正)

端子タイプ 7-1-7 の端子ブロック図

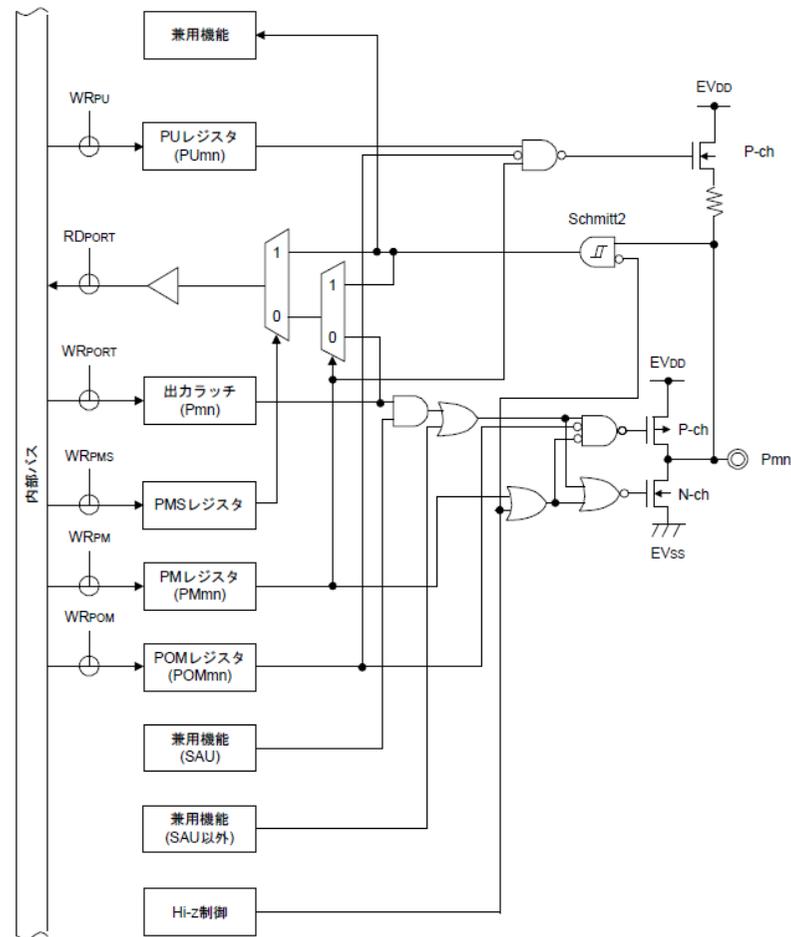


誤)

該当なし

正)

端子タイプ7-1-8の端子ブロック図

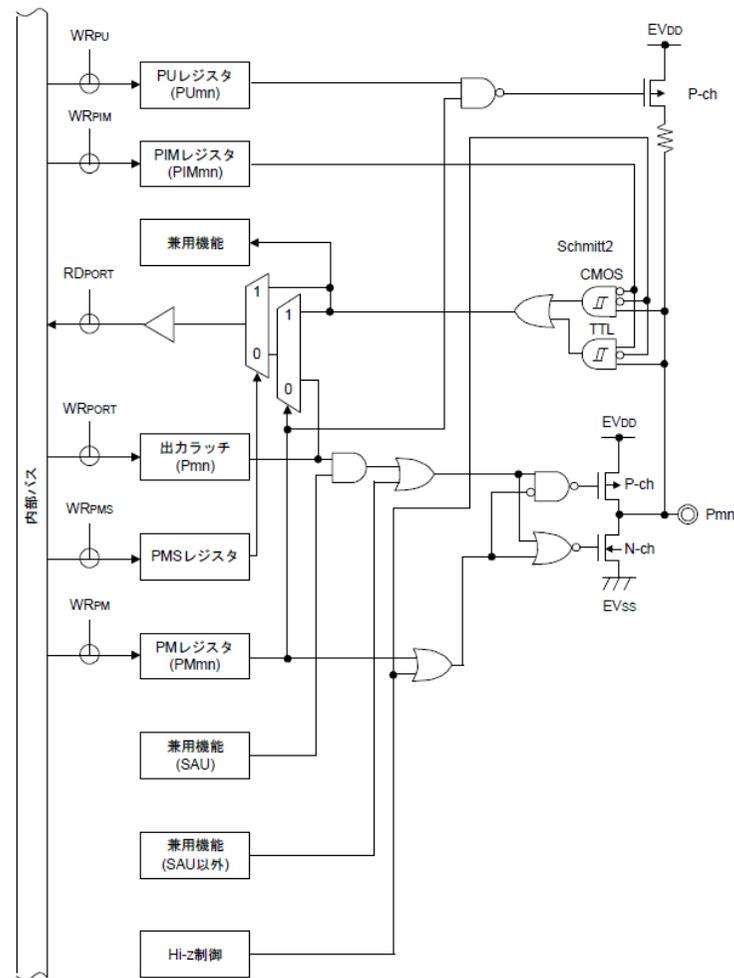


誤)

該当なし

正)

端子タイプ 8-1-7 の端子ブロック図

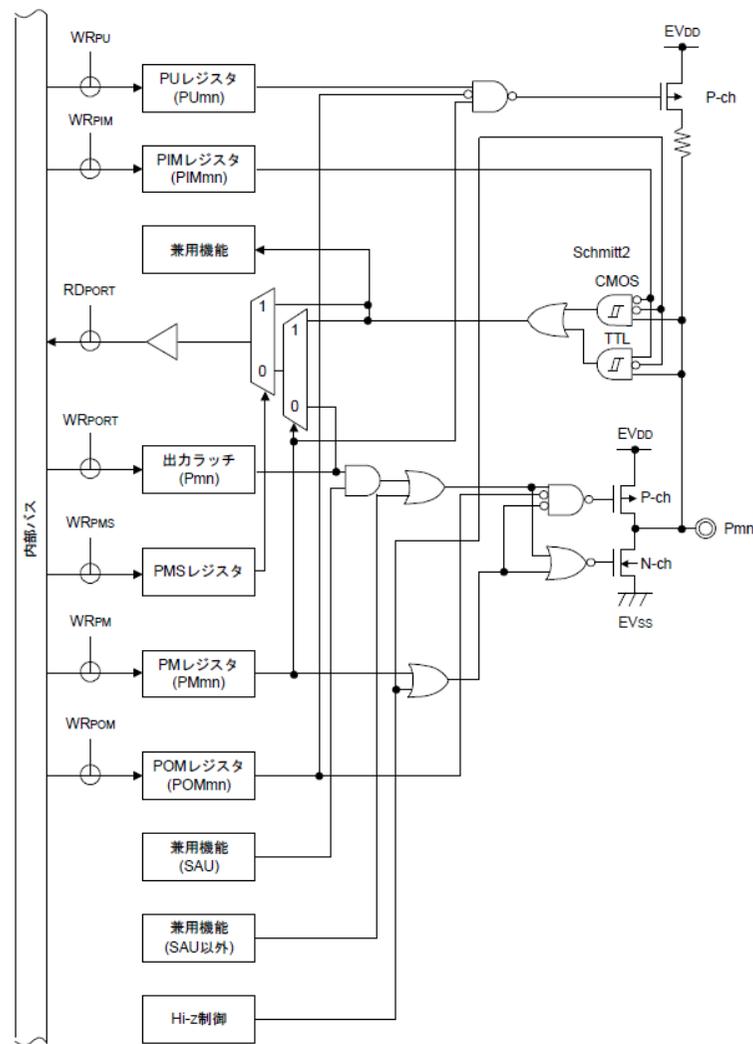


誤)

該当なし

正)

端子タイプ 8-1-8 の端子ブロック図

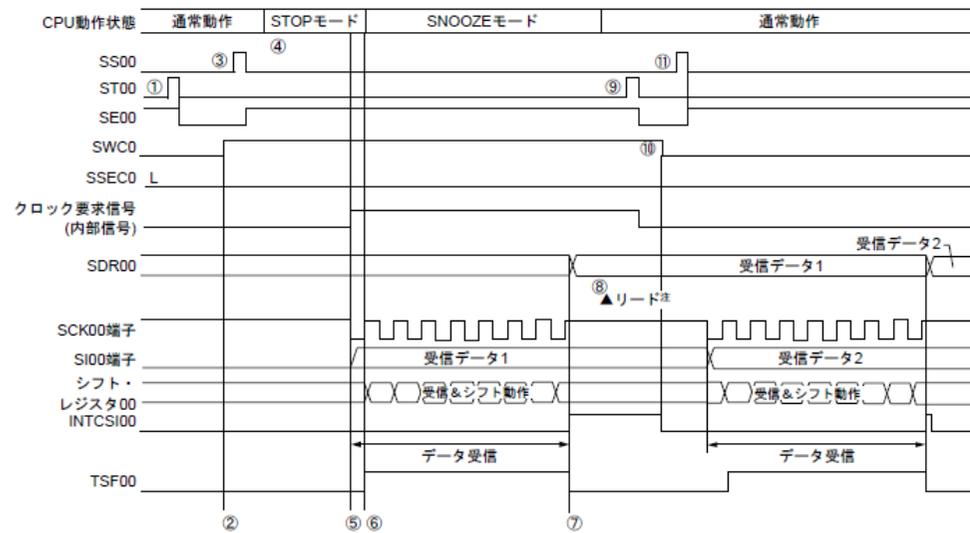


2. 17.5.7 SNOOZE モード機能

SNOOZE モード動作時のタイミング・チャート(図 17-74, 図 17-76) (p.749, p.751)

CPU動作状態、クロック要求信号(内部信号)とTSF00のタイミング・チャートの誤記訂正

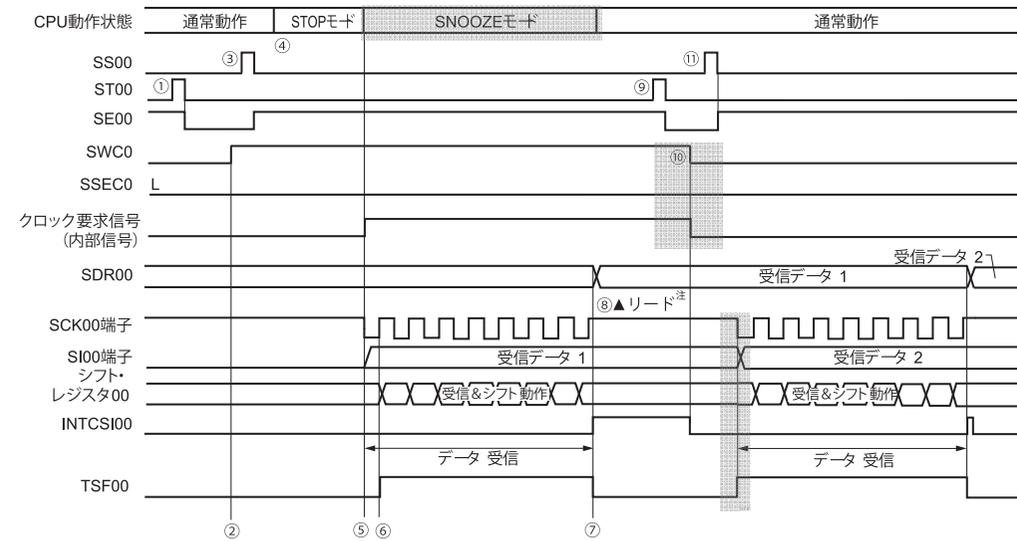
図 17-74 SNOOZE モード動作(1 回起動)時のタイミング・チャート
(タイプ 1: DAPmn = 0, CKPmn = 0)



(省略)

正)

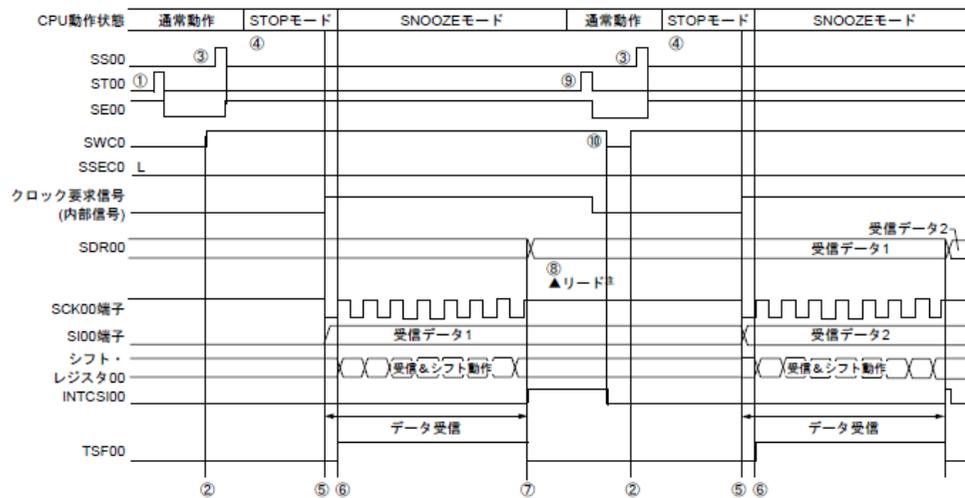
図 17-74 SNOOZE モード動作(1 回起動)時のタイミング・チャート
(タイプ 1: DAPmn = 0, CKPmn = 0)



(省略)

CPU動作状態、クロック要求信号(内部信号)とINTCSI00のタイミング・チャートの誤記訂正
誤)

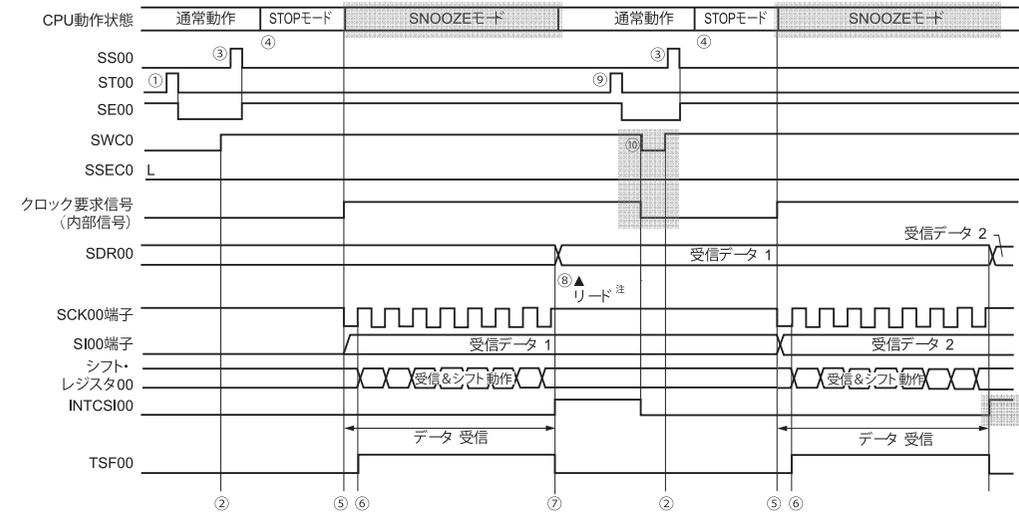
図 17-76 SNOOZE モード動作(連続起動)時のタイミング・チャート
(タイプ 1: DAPmn = 0, CKPmn = 0)



(省略)

正)

図 17-76 SNOOZE モード動作(連続起動)時のタイミング・チャート
(タイプ 1: DAPmn = 0, CKPmn = 0)



(省略)

3. 17.7.3 SNOOZE モード機能の注意追加(p.809)

誤)

17.7.3 SNOOZEモード機能

STOPモード時にRxDq端子入力の検出により、UART受信を動作させるモードです。通常STOPモード時はUARTの通信動作を停止しますが、SNOOZEモード機能を使用することで、CPUを動作させずにUART受信を行うことができます。SNOOZEモードは、オプション・バイト(000C2H)のFRQSEL4が0の時に、以下のUARTのみ設定可能です。

(省略)

注意1. SNOOZEモードは、f_{CLK}に高速オンチップ・オシレータ・クロック(f_{IH})を選択している場合のみ使用できます。

(省略)

注意4. SSECm=1の設定では、パリティ・エラー、フレーミング・エラー、オーバラン・エラー時にPEFmn、FEFmn、OVFmnフラグはセットされず、エラー割り込み(INTSREq)も発生しません。そのため、SSECm=1で使用するときは、SWC0=1に設定する前にPEFmn、FEFmn、OVFmnフラグをクリアし、また、SDRm1レジスタのビット7-0(RxDq)を読み出してください。

正)

17.7.3 SNOOZEモード機能

STOPモード時にRxDq端子入力の検出により、UART受信を動作させるモードです。通常STOPモード時はUARTの通信動作を停止しますが、SNOOZEモード機能を使用することで、CPUを動作させずにUART受信を行うことができます。SNOOZEモードは、オプション・バイト(000C2H)のFRQSEL4が0の時に、以下のUARTのみ設定可能です。

(省略)

注意1. SNOOZEモードは、f_{CLK}に高速オンチップ・オシレータ・クロック(f_{IH})を選択している場合のみ使用できます。

(省略)

注意4. SSECm=1の設定では、パリティ・エラー、フレーミング・エラー、オーバラン・エラー時にPEFmn、FEFmn、OVFmnフラグはセットされず、エラー割り込み(INTSREq)も発生しません。そのため、SSECm=1で使用するときは、SWC0=1に設定する前にPEFmn、FEFmn、OVFmnフラグをクリアし、また、SDRm1レジスタのビット7-0(RxDq)を読み出してください。

注意5. RxDq端子の有効エッジ検出によりSNOOZEモードへ移行します。

また、スタート・ビット入力を検出できないような短いパルスを受けるとUART受信が開始されず、SNOOZEモードを継続することがあります。この場合、次のUART受信で正しくデータ受信できず、フレーミング・エラーもしくはパリティ・エラーが発生することがあります。

4. 17.7.3 SNOOZE モード機能

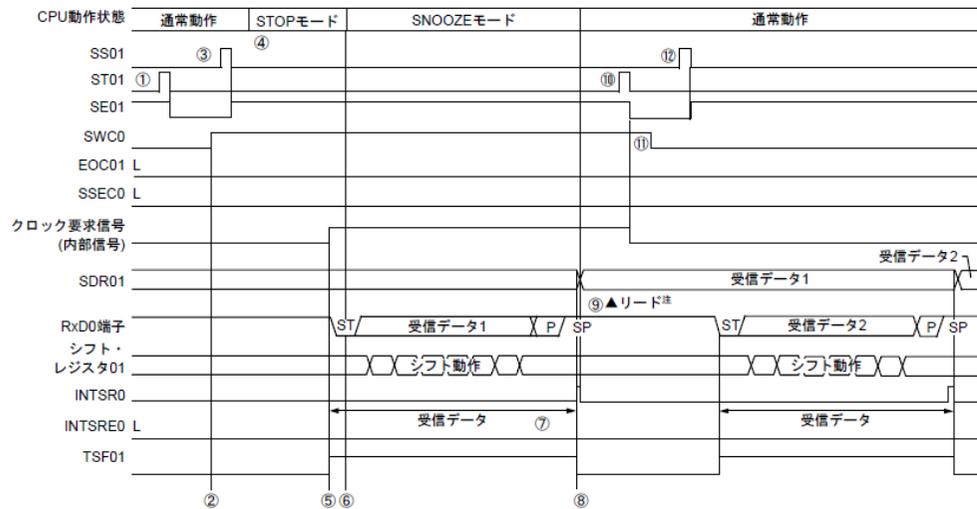
SNOOZE モード動作時のタイミング・チャート(図 17-123, 図 17-124,

図 17-126) (p.811, p.812, p.814)

CPU動作状態、クロック要求信号(内部信号), INTSR0とTSF01のタイミング・チャートの誤記

訂正

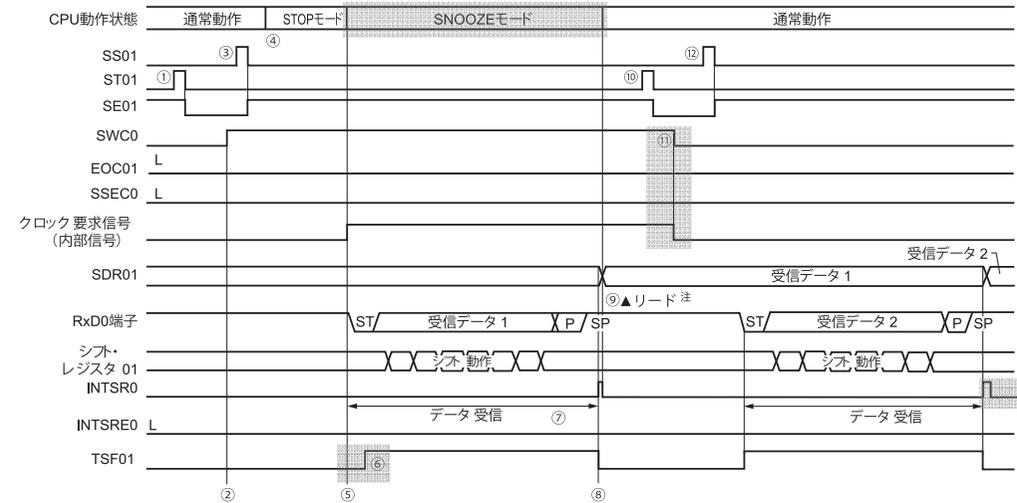
図 17-123 SNOOZE モード動作 (EOCm1 = 0, SSECm = 0/1) 時のタイミング・チャート



(省略)

正)

図 17-123 SNOOZE モード動作 (EOCm1 = 0, SSECm = 0/1) 時のタイミング・チャート

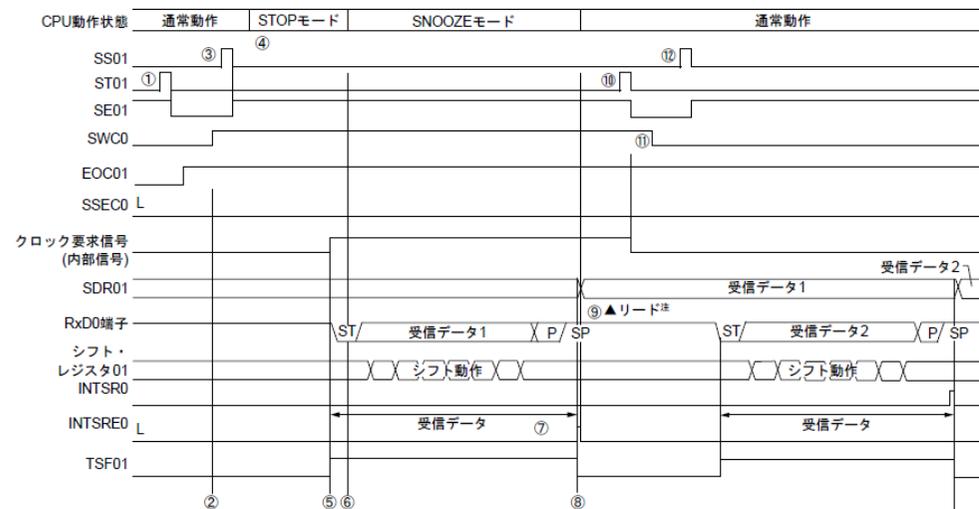


(省略)

CPU動作状態、クロック要求信号(内部信号)、SDR01、INTSR0とTSF01のタイミング・チャートの誤記訂正

誤)

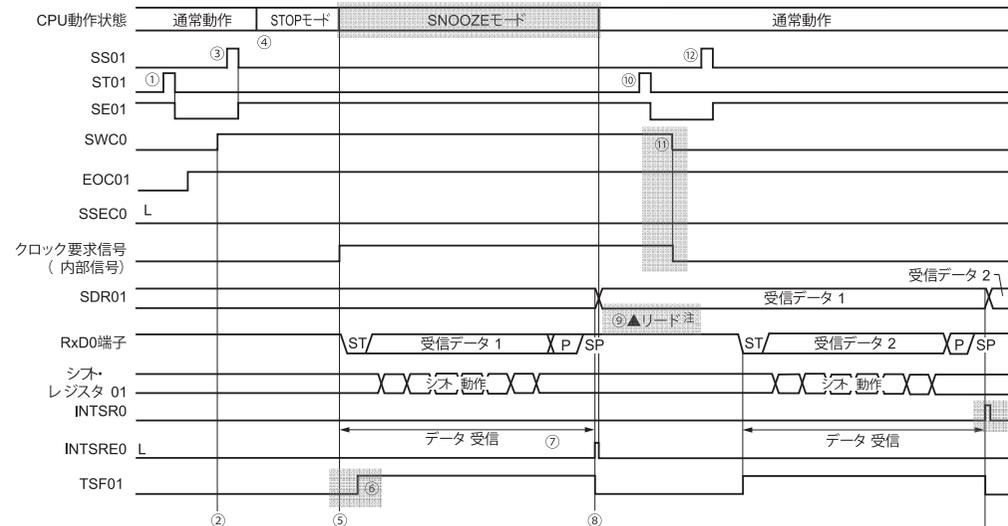
図 17-124 SNOOZE モード動作 (EOCm1 = 1, SSECm = 0) 時のタイミング・チャート



(省略)

正)

図 17-124 SNOOZE モード動作 (EOCm1 = 1, SSECm = 0) 時のタイミング・チャート

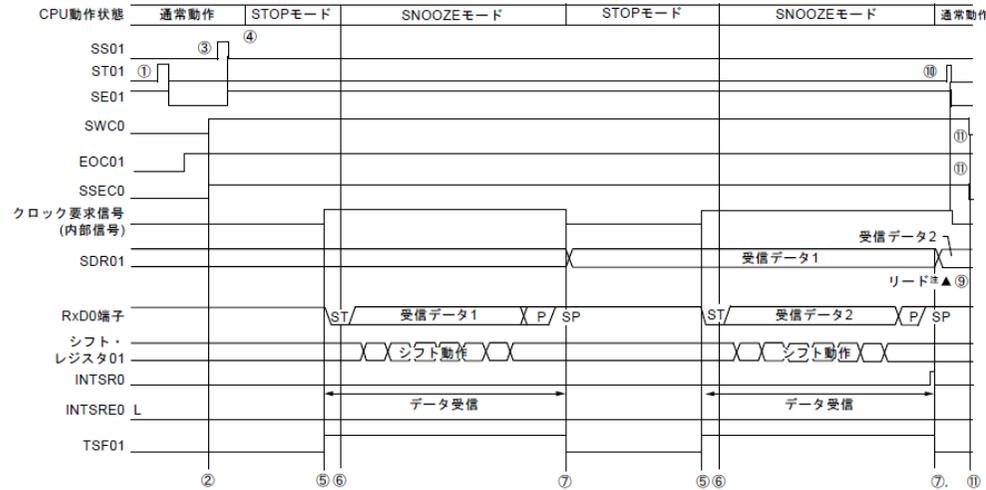


(省略)

CPU 動作状態、クロック要求信号(内部信号), INTSR0 と TSF01 のタイミング・チャートの誤記訂正

誤)

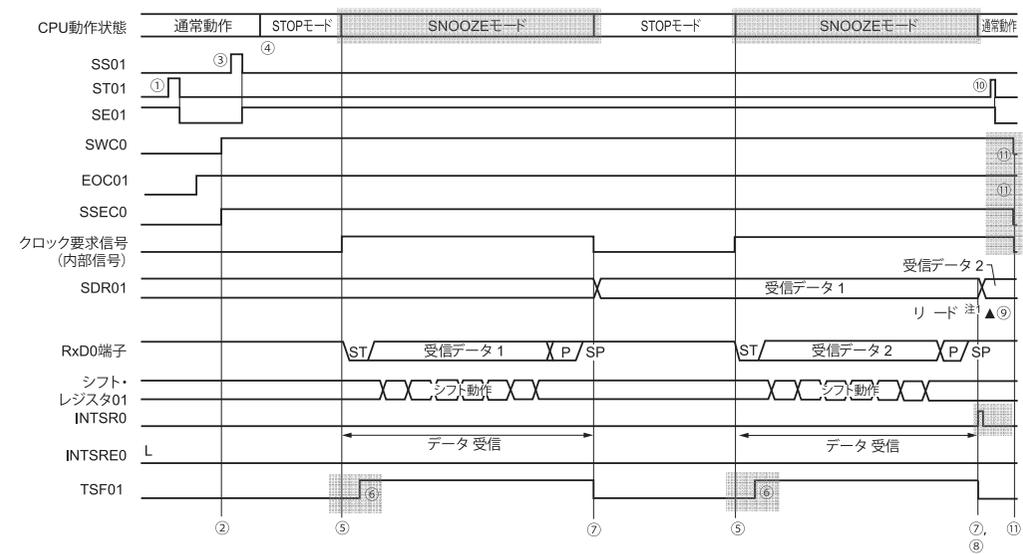
図 17-126 SNOOZE モード動作 (EOCm1 = 1, SSECm = 1) 時のタイミング・チャート



(省略)

正)

図 17-126 SNOOZE モード動作 (EOCm1 = 1, SSECm = 1) 時のタイミング・チャート



(省略)

5. 19.1 DTC 機能 の注釈変更(p.938)

誤)

表 19-1 DTC の仕様

(省略)

注 SNOOZE モードでは、フラッシュ・メモリが停止しているため、DTC 転送のソースにできません。

備考 $i = 0 \sim 4, j = 0 \sim 23$

正)

表 19-1 DTC の仕様

(省略)

注 HALT モード、SNOOZE モードでは、フラッシュ・メモリが停止しているため、DTC 転送のソースにできません。

備考 $i = 0 \sim 4, j = 0 \sim 23$

6. 34. 5. 1 シリアル・アレイ・ユニット (9)異電位(1.8 V系, 2.5 V系, 3 V系)通

信時(CSIモード)(スレーブ・モード, SCKp...外部クロック入力)(p.1191)

誤)

(9)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード)(スレーブ・モード, SCKp...外部クロック入力)

($T_A = -40 \sim +85 \text{ }^\circ\text{C}$, $1.8 \text{ V} \leq EV_{DD0} = EV_{DD1} \leq V_{DD} \leq 5.5 \text{ V}$, $V_{SS} = EV_{SS0} = EV_{SS1} = 0 \text{ V}$)

項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LV (低電圧メイン) モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
			(省略)						
Slpセットアップ時間 (対SCKp↑) ^{注3}	tsik2	$4.0 \text{ V} \leq EV_{DD0} \leq 5.5 \text{ V}$, $2.7 \text{ V} \leq V_b \leq 4.0 \text{ V}$	$1/f_{MCK}$		$1/f_{MCK}$		$1/f_{MCK}$		ns
			+20		+30		+30		
		$2.7 \text{ V} \leq EV_{DD0} \leq 4.0 \text{ V}$ $2.3 \text{ V} \leq V_b \leq 2.7 \text{ V}$	$1/f_{MCK}$		$1/f_{MCK}$		$1/f_{MCK}$		ns
			+20		+30		+30		
$1.8 \text{ V} \leq EV_{DD0} \leq 3.3 \text{ V}$ $1.6 \text{ V} \leq V_b \leq 2.0 \text{ V}$ ^{注2}	$1/f_{MCK}$		$1/f_{MCK}$		$1/f_{MCK}$		ns		
	+30		+30		+30				
(省略)									

(省略)

正)

(9)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード)(スレーブ・モード, SCKp...外部クロック入力)

($T_A = -40 \sim +85 \text{ }^\circ\text{C}$, $1.8 \text{ V} \leq EV_{DD0} = EV_{DD1} \leq V_{DD} \leq 5.5 \text{ V}$, $V_{SS} = EV_{SS0} = EV_{SS1} = 0 \text{ V}$)

項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LV (低電圧メイン) モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
			(省略)						
Slpセットアップ時間 (対SCKp↑) ^{注3}	tsik2	$4.0 \text{ V} \leq EV_{DD0} \leq 5.5 \text{ V}$, $2.7 \text{ V} \leq V_b \leq 4.0 \text{ V}$	$1/f_{MCK}$		$1/f_{MCK}$		$1/f_{MCK}$		ns
			+20		+30		+30		
		$2.7 \text{ V} \leq EV_{DD0} < 4.0 \text{ V}$ $2.3 \text{ V} \leq V_b \leq 2.7 \text{ V}$	$1/f_{MCK}$		$1/f_{MCK}$		$1/f_{MCK}$		ns
			+20		+30		+30		
$1.8 \text{ V} \leq EV_{DD0} < 3.3 \text{ V}$ $1.6 \text{ V} \leq V_b \leq 2.0 \text{ V}$ ^{注2}	$1/f_{MCK}$		$1/f_{MCK}$		$1/f_{MCK}$		ns		
	+30		+30		+30				
(省略)									

(省略)

7. 34.7 データ・メモリ STOP モード低電源電圧データ保持特性 (p.1209)

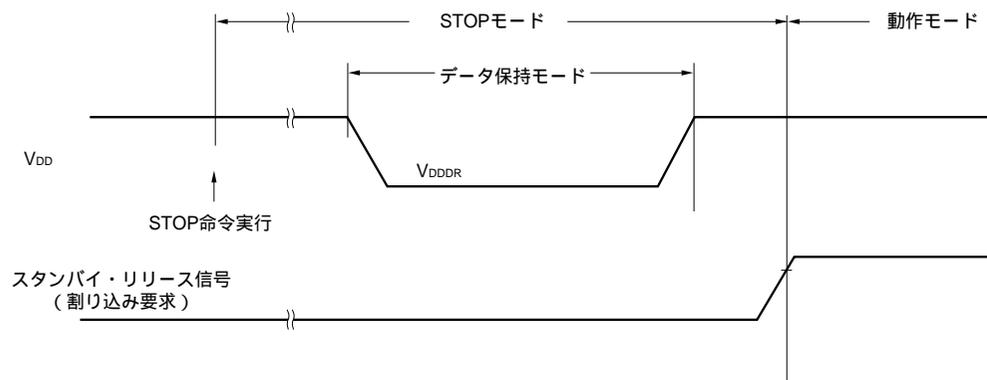
旧)

34.7 データ・メモリSTOPモード低電源電圧データ保持特性

($T_A = -40 \sim +85 \text{ }^\circ\text{C}$, $V_{SS} = 0\text{V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	V_{DDDR}		1.46 ^注		5.5	V

注 POR検出電圧に依存します。電圧降下時、PORリセットがかかるまではデータを保持しますが、PORリセットがかかった場合のデータは保持されません。



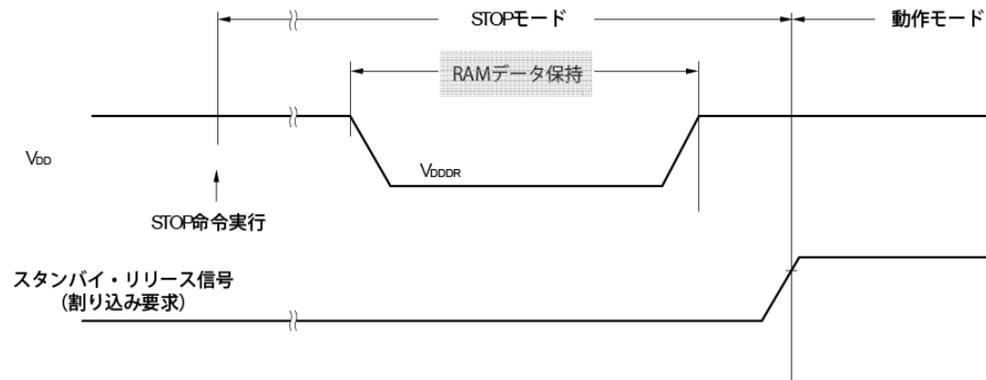
新)

34.7 RAMデータ保持特性

($T_A = -40 \sim +85 \text{ }^\circ\text{C}$, $V_{SS} = 0\text{V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	V_{DDDR}		1.46 ^注		5.5	V

注 POR検出電圧に依存します。電圧降下時、PORリセットがかかるまではRAMのデータを保持しますが、PORリセットがかかった場合のRAMのデータは保持されません。



8. 35. 5. 1 シリアル・アレイ・ユニット (7)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード)(スレーブ・モード, SCKp…外部クロック入力)(p.1252)

誤)

(7)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード)(スレーブ・モード, SCKp…外部クロック入力)

(TA = -40~+105 °C, 2.4 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

項目	略号	条件	HS (高速メイン)モード		単位
			MIN.	MAX.	
(省略)					
Slpセットアップ時間 (対SCKp) 注2	tSIK2	4.0 V EVDD0 5.5 V, 2.7 V Vb 4.0 V	1/fMCK + 40		ns
		2.7 V EVDD0 4.0 V, 2.3 V Vb 2.7 V	1/fMCK + 40		ns
		2.4 V EVDD0 3.3 V, 1.6 V Vb 2.0 V	1/fMCK + 60		ns
		(省略)			

(省略)

正)

(7)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード)(スレーブ・モード, SCKp…外部クロック入力)

(TA = -40~+105 °C, 2.4 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

項目	略号	条件	HS (高速メイン)モード		単位	
			MIN.	MAX.		
(省略)						
Slpセットアップ時間 (対SCKp) 注2	tSIK2	4.0 V EVDD0 5.5 V, 2.7 V Vb 4.0 V	1/fMCK + 40		ns	
		2.7 V EVDD0 < 4.0 V, 2.3 V Vb 2.7 V	1/fMCK + 40		ns	
		2.4 V EVDD0 < 3.3 V, 1.6 V Vb 2.0 V	1/fMCK + 60		ns	
		(省略)				
		(省略)				

(省略)

9. 35.7 データ・メモリ STOP モード低電源電圧データ保持特性 (p.1267)

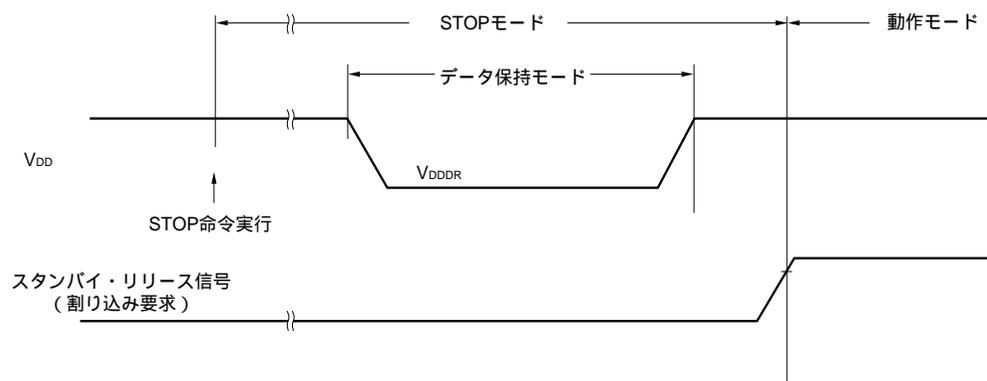
旧)

35.7 データ・メモリ STOPモード低電源電圧データ保持特性

($T_A = -40 \sim +105$, $V_{SS} = 0V$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	V_{DDDR}		1.44 ^註		5.5	V

注 POR検出電圧に依存します。電圧降下時、PORリセットがかかるまではデータを保持しますが、PORリセットがかかった場合のデータは保持されません。



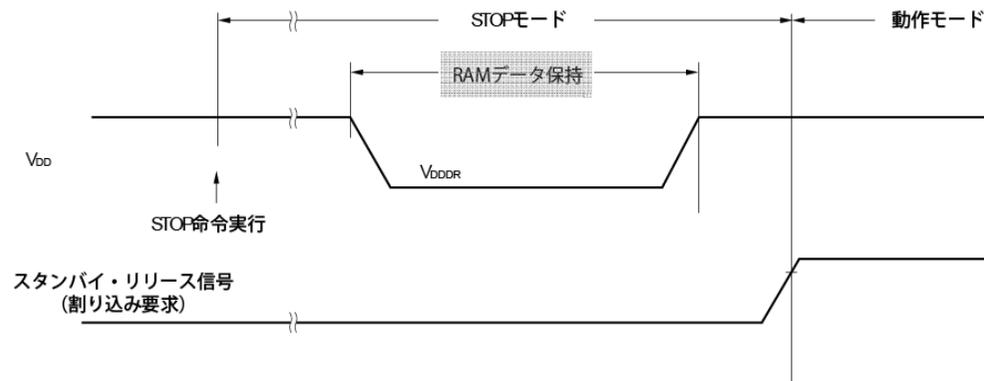
新)

35.7 RAMデータ保持特性

($T_A = -40 \sim +105$, $V_{SS} = 0V$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	V_{DDDR}		1.44 ^註		5.5	V

注 POR検出電圧に依存します。電圧降下時、PORリセットがかかるまではRAMのデータを保持しますが、PORリセットがかかった場合のRAMのデータは保持されません。



以上