

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	レゾルバデジタルコンバータ IC	発行番号	TN-RDC-A0002A/J	Rev.	第1版
題名	レジスタ誤記訂正、およびレジスタ追加		情報分類	技術情報	
適用製品	RAA3064002GFP	対象ロット等	関連資料	レゾルバ信号変換 IC ユーザーズマニュアル ハードウェア編 1.10 版 (r03uz0002jj0110)	
	RAA3064003GFP	全ロット			

上記、適用製品のユーザーズマニュアルハードウェア編 1.10 版の内容の修正と追加をご連絡いたします。

3.2.7 ALARM#出力設定レジスタ、および、3.2.12 補正回路利得選択レジスタを以下の様に修正します。また、過温度検知回路制御レジスタを、表 3.1 に追加、および、3.2.14 として追加します。

Page 17 of 50

表 3.1 レジスタ一覧に、制御レジスタを追加いたします。

[追加前]

レジスタ名	略号	ビット数	R/W	アドレス	リセット値
パワーセーブ制御レジスタ 1	PS1	8	R/W	02H	00H
パワーセーブ制御レジスタ 2	PS2	8	R/W	04H	00H
パワーセーブ制御レジスタ 3	PS3	8	R/W	0AH	00H
ソフトウェアリセットレジスタ	SWRST	8	R/W	06H	00H
差動増幅回路入力範囲モニタレジスタ	DDMNT	8	R	0EH	00H
アラーム状態レジスタ	ALMST	8	R/W	12H	FFH
ALARM#出力設定レジスタ	ALMOUT	8	R/W	16H	00H
モニタ出力選択レジスタ	MNTSL	8	R/W	20H	00H
モニタ出力モード選択レジスタ	MDCACSEL	8	R/W	28H	00H
差動増幅回路利得選択レジスタ	GCGSL	8	R/W	2EH	00H
位相調整回路利得調整値選択レジスタ	DLCGSL	8	R/W	30H	00H
補正回路利得選択レジスタ	CCGSL	8	R/W	36H	00H
シャント電流増幅回路制御レジスタ	CSACTL	8	R/W	42H	00H
差動増幅回路入力信号レベル検知リセットレジスタ	INITERR	8	R/W	54H	00H

[追加後]

レジスタ名	略号	ビット数	R/W	アドレス	リセット値
パワーセーブ制御レジスタ 1	PS1	8	R/W	02H	00H
パワーセーブ制御レジスタ 2	PS2	8	R/W	04H	00H
パワーセーブ制御レジスタ 3	PS3	8	R/W	0AH	00H
ソフトウェアリセットレジスタ	SWRST	8	R/W	06H	00H
差動増幅回路入力範囲モニタレジスタ	DDMNT	8	R	0EH	00H
アラーム状態レジスタ	ALMST	8	R/W	12H	FFH
ALARM#出力設定レジスタ	ALMOUT	8	R/W	16H	00H
モニタ出力選択レジスタ	MNTSL	8	R/W	20H	00H
モニタ出力モード選択レジスタ	MDCACSEL	8	R/W	28H	00H
差動増幅回路利得選択レジスタ	GCGSL	8	R/W	2EH	00H
位相調整回路利得調整値選択レジスタ	DLCGSL	8	R/W	30H	00H
補正回路利得選択レジスタ	CCGSL	8	R/W	36H	00H
シャント電流増幅回路制御レジスタ	CSACTL	8	R/W	42H	00H
過温度検知回路制御レジスタ	FOPER	8	R/W	48H	00H
差動増幅回路入力信号レベル検知リセットレジスタ	INITERR	8	R/W	54H	00H

Page 23 of 50

3.2.7 ALARM#出力設定レジスタ (ALMOUT) の備考を下記の通り、訂正いたします。

[訂正前]

3.2.7 ALARM#出力設定レジスタ (ALMOUT)

ALMOUT レジスタは、ALARM#信号を出力する要因を設定します。

アドレス：16H リセット値：00H R/W：R/W

7	6	5	4	3	2	1	0
0	0	0	DDAN	0	0	0	TSDAN

ビット	ビット名	機能
7-5	—	予約ビット
4	DDAN	0：差動増幅回路入力信号の振幅が V_{INX} 範囲外の時、ALARM#信号を出力しない 1：差動増幅回路入力信号の振幅が V_{INX} 範囲外の時、ALARM#信号を出力する
3-1	—	予約ビット
0	TSDAN	0：過温度（125℃以上）検知でALARM#信号を出力しない 1：過温度（125℃以上）検知でALARM#信号を出力する

備考 ビット 7-5, 3-1 の読み出し値は 0 です。書き込み値も 0 としてください。

DD_AN = TSD_AN = 1 としたとき、出力要因は ALMST レジスタで確認できます（「差動増幅回路入力範囲モニタレジスタ (DDMNT)」参照）。

[訂正後]

3.2.7 ALARM#出力設定レジスタ (ALMOUT)

ALMOUT レジスタは、ALARM#信号を出力する要因を設定します。

アドレス：16H リセット値：00H R/W：R/W

7	6	5	4	3	2	1	0
0	0	0	DDAN	0	0	0	TSDAN

ビット	ビット名	機能
7-5	—	予約ビット
4	DDAN	0：差動増幅回路入力信号の振幅が V_{INX} 範囲外の時、ALARM#信号を出力しない 1：差動増幅回路入力信号の振幅が V_{INX} 範囲外の時、ALARM#信号を出力する
3-1	—	予約ビット
0	TSDAN	0：過温度（125℃以上）検知でALARM#信号を出力しない 1：過温度（125℃以上）検知でALARM#信号を出力する

備考 ビット 7-5, 3-1 の読み出し値は 0 です。書き込み値も 0 としてください。

過温度検知を有効にする場合、ALMOUT レジスタの TSDAN 及び、FOPER レジスタの TSDEN に 1 を書き込んでください。

DD_AN = TSD_AN = 1 としたとき、出力要因は ALMST レジスタで確認できます（「差動増幅回路入力範囲モニタレジスタ (DDMNT)」参照）。

3.2.12 補正回路利得選択レジスタを下記の通り、訂正いたします。

[訂正前]

3.2.12 補正回路利得選択レジスタ (CCGSL)

CCGSL レジスタは、補正回路の利得を選択します。

アドレス：36H リセット値：00H R/W：R/W

7	6	5	4	3	2	1	0
0	0	0	0	0	CCG[2:0]		

ビット	ビット名	機能
7-3	—	予約ビット
2-0	CCG[2:0]	補正回路の利得を選択 000：2/25倍 001：4/25倍 010：8/25倍 011：1/100倍 100：2/100倍 101：4/100倍 上記以外：設定禁止

備考 ビット 7-3 の読み出し値は 0 です。書き込み値も 0 としてください。

[訂正後]

3.2.12 補正回路利得選択レジスタ (CCGSL)

CCGSL レジスタは、補正回路の利得を選択します。

アドレス：36H リセット値：00H R/W：R/W

7	6	5	4	3	2	1	0
0	0	0	0	0	CCG[2:0]		

ビット	ビット名	機能
7-3	—	予約ビット
2-0	CCG[2:0]	補正回路の利得を選択 000：1/100倍 001：2/100倍 010：4/100倍 011：2/25倍 100：4/25倍 101：8/25倍 上記以外：設定禁止

備考 ビット 7-3 の読み出し値は 0 です。書き込み値も 0 としてください。

Page 28 of 50

3.2.14 過温度検知回路制御レジスタ (FOPER) の説明を追加いたします。

[追記]

3.2.14 過温度検知回路制御レジスタ (FOPER)

FOPER レジスタは過温度検知回路を制御します。

アドレス：48H リセット値：00H R/W：R/W

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	TSDEN

ビット	ビット名	機能
7-1	—	予約ビット
0	TSDEN	過温度検知回路の制御 0：停止 1：動作

備考 ビット 7-1 の読み出し値は 0 です。書き込み値も 0 としてください。

過温度検知を有効にする場合、FOPER レジスタの TSDEN 及び、ALMOUT レジスタの TSDAN に 1 を書き込んでください。

以上